



(12) 发明专利申请

(10) 申请公布号 CN 118610084 A

(43) 申请公布日 2024.09.06

(21) 申请号 202410719591.1

(51) Int.CI.

(22) 申请日 2017.12.14

H01L 21/3065 (2006.01)

(30) 优先权数据

H01L 21/02 (2006.01)

62/436,286 2016.12.19 US

H01L 21/3213 (2006.01)

62/532,916 2017.07.14 US

H01L 21/311 (2006.01)

15/841,205 2017.12.13 US

H01L 21/306 (2006.01)

(62) 分案原申请数据

H01L 21/67 (2006.01)

201780086828.5 2017.12.14

H01L 21/683 (2006.01)

(71) 申请人 朗姆研究公司

H01J 37/32 (2006.01)

地址 美国加利福尼亚州

(72) 发明人 克伦·雅各布斯·卡纳里克

权利要求书3页 说明书16页 附图10页

特塞翁格·金姆

(74) 专利代理机构 上海胜康律师事务所 31263

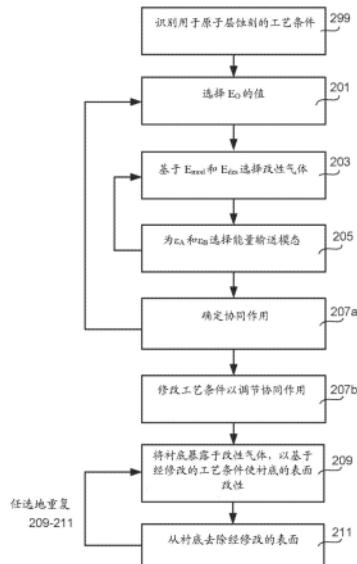
专利代理人 李献忠 张静

(54) 发明名称

设计者原子层蚀刻和钽的原子层蚀刻

(57) 摘要

本文提供了用于评估各种材料的改性和去除操作的协同作用以确定通过原子层蚀刻进行自限蚀刻的工艺条件的方法。所述方法包括确定材料的表面结合能量,为材料选择改性气体,其中用于使材料表面改性的工艺条件产生的能量小于改性能量且大于解吸能量,选择去除气体,其中用于去除经改性的表面的工艺条件产生的能量大于解吸能量以去除经改性的表面但小于材料的表面结合能量以防止溅射,并计算协同作用以使用于原子层蚀刻的工艺窗最大化。



1. 一种蚀刻在衬底上的材料的方法,该方法包括:
识别使用改性气体和去除气体对材料进行的原子层蚀刻工艺的工艺条件;以及
通过以下方式对所述衬底上的所述材料执行所述原子层蚀刻工艺:
使所述衬底暴露于所述改性气体以使所述材料的表面改性,所述改性气体相对于待蚀刻的所述材料具有改性能量和解吸能量,以及
使经改性的所述表面暴露于所述去除气体并点燃等离子体以去除经改性的所述表面,其中,所述改性能量小于所述解吸能量,所述解吸能量小于所述材料的表面结合能量。
2. 根据权利要求1所述的方法,其中识别所述工艺条件包括选择用于执行所述使所述衬底暴露于所述改性气体的衬底温度,其中由所述衬底温度提供的能量介于所述改性能量和所述解吸能量之间。
3. 根据权利要求1所述的方法,其中识别所述工艺条件包括选择偏置功率以在所述使经改性的所述表面暴露于所述去除气体期间施加偏置,其中由所述偏置提供的能量介于所述解吸能量与所述表面结合能量之间。
4. 根据权利要求1所述的方法,其中选择所述改性气体以吸附到所述材料上而不蚀刻所述材料。
5. 根据权利要求1所述的方法,其中选择所述去除气体以去除经改性的所述表面而不蚀刻下伏的未改性的材料。
6. 根据权利要求1所述的方法,其中所述工艺条件选自温度、室压强、等离子体功率、偏置功率、改性气体流量和暴露时间。
7. 根据权利要求1所述的方法,其还包括在工艺窗内修改所述工艺条件。
8. 根据权利要求1所述的方法,其中所述材料选自硅、碳、铌、钼、钌、铑、铼、锇、钨和钽。
9. 根据权利要求1所述的方法,其中将偏置应用于所述使所述衬底暴露于所述改性气体和所述使经改性的所述表面暴露于所述去除气体中的至少一者。
10. 根据权利要求1-9中任一项所述的方法,其中原子层蚀刻还包括在所述使所述衬底暴露于所述改性气体和所述使所述改性表面暴露于所述去除气体之间清扫容纳所述衬底的室。
11. 根据权利要求10所述的方法,其中通过输送选自N₂、Ar、Ne、He及其组合的惰性气体进行清扫。
12. 根据权利要求1-9中任一项所述的方法,其中所述改性气体是含卤素的气体。
13. 根据权利要求12所述的方法,其中所述改性气体是氯。
14. 根据权利要求12的方法,其中改性气体选自溴、碘、六氟化硫、四氟化硅和三氯化硼(BCl₃)。
15. 根据权利要求1-9中任一项所述的方法,其中所述去除气体是惰性气体。
16. 根据权利要求15所述的方法,其中所述去除气体是氖气或氪气。
17. 根据权利要求1所述的方法,其中所述衬底包括钽层。
18. 根据权利要求1所述的方法,其中所述衬底包括氮化钽。
19. 根据权利要求1所述的方法,其中所述衬底包括两层或更多层钽和/或氮化钽。
20. 一种用于处理衬底的装置,所述装置包括:
处理室,其包括喷头和用于保持具有材料的所述衬底支撑件,

等离子体发生器,和
控制器,其具有至少一个处理器和存储器,
其中,所述至少一个处理器和所述存储器彼此通信连接,
所述至少一个处理器与流量控制硬件至少能操作地连接,并且
所述存储器存储机器可读指令,所述机器可读指令用于:
致使识别使用改性气体和去除气体对材料进行的原子层蚀刻工艺的工艺条件;以及
致使通过以下方式对所述衬底上的所述材料执行所述原子层蚀刻工艺:
致使引入改性气体以使所述材料的表面改性,所述改性气体相对于待蚀刻的所述材料
具有改性能量和解吸能量,以及
致使引入所述去除气体并产生等离子体以去除经改性的所述表面,
其中,所述改性能量小于所述解吸能量,并且所述解吸能量小于所述材料的表面结合
能量。

21. 根据权利要求20所述的装置,其中所识别的所述工艺条件选自温度、室压强、等离
子体功率、偏置功率、改性气体流量和暴露时间。

22. 根据权利要求20所述的装置,其中,所述机器可读指令还包括用于致使在处理窗内
修改所述工艺条件的指令。

23. 根据权利要求20所述的装置,其中,所述机器可读指令还包括用于在致使引入所述
改性气体和致使引入所述去除气体中的至少一者期间致使偏置施加到所述衬底支撑件的
指令。

24. 根据权利要求10-23中任一项所述的装置,其中,用于执行原子层蚀刻的所述机器
可读指令还包括用于在致使引入所述改性气体和致使引入所述去除气体之间致使对所述
处理室进行清扫的指令。

25. 一种蚀刻在衬底上的钽的方法,该方法包括:
提供包含钽的所述衬底;
将所述衬底冷却至低于约0℃的温度;以及
通过以下方式对所述钽进行原子层蚀刻:
使所述衬底暴露于改性气体以使所述钽的表面改性,以及
使经改性的所述表面暴露于去除气体并点燃等离子体以去除所述钽的经改性的所述
表面。

26. 根据权利要求25所述的方法,其中所述改性气体相对于所述钽具有改性能量和解
吸能量,所述改性能量小于所述解吸能量,且所述解吸能量小于所述钽的表面结合能量,并
且由所述衬底温度提供的所述离子能量介于所述改性能量和所述解吸能量之间。

27. 根据权利要求25所述的方法,其中在低于约0℃的衬底温度下使所述衬底暴露于所
述改性气体。

28. 根据权利要求25所述的方法,其中所述温度介于约-20℃和约0℃之间。

29. 一种用于处理衬底的装置,所述装置包括:

处理室,其包括喷头和用于保持所述衬底的衬底支撑件,

等离子体发生器,和

控制器,其具有至少一个处理器和存储器,

其中,所述至少一个处理器和所述存储器彼此通信连接,
所述至少一个处理器与流量控制硬件至少能操作地连接,并且
所述存储器存储机器可读指令,所述机器可读指令用于:
致使具有包含钽的所述衬底的所述衬底支撑件的温度被设定为低于约0℃的温度;以
及
通过以下方式致使对所述钽执行原子层蚀刻:
致使引入改性气体以使所述钽的表面改性,以及
致使引入去除气体并产生等离子体以去除经改性的所述钽。

设计者原子层蚀刻和钽的原子层蚀刻

本申请是申请号为201780086828.5、申请日为2017年12月14日、发明名称为“设计者原子层蚀刻和钽的原子层蚀刻”的申请的分案申请。

相关申请的交叉引用

[0001] 本申请要求于2017年12月13日提交的名称为“DESIGNER ATOMIC LAYER ETCHING”的美国专利申请No. 15/841,205的权益，该申请要求于2016年12月19日提交的名称为“DESIGNER ATOMIC LAYER ETCHING”的美国临时专利申请No. 62/436,286和2017年7月14日提交的名称为“DESIGNER ATOMIC LAYER ETCHING”的美国临时专利申请No. 62/532,916的优先权，其全部内容通过引用并入本文并用于所有目的。

背景技术

[0002] 半导体制造工艺包括蚀刻各种材料。随着特征尺寸缩小，对原子尺度处理（例如原子层蚀刻（ALE））的需求不断增长。然而，在不对各种材料进行溅射的情况下以自限制方式执行ALE是具有挑战性的。

发明内容

[0003] 本文描述了用于处理半导体衬底的方法和装置。一方面涉及一种蚀刻在衬底上的材料的方法，该方法包括：识别使用改性气体和去除气体对材料进行的原子层蚀刻工艺的工艺条件；以及通过以下方式对所述衬底上的所述材料执行所述原子层蚀刻工艺：使所述衬底暴露于所述改性气体以使所述材料的表面改性，所述改性气体相对于待蚀刻的所述材料具有改性能量和解吸能量，以及使经改性的所述表面暴露于所述去除气体并点燃等离子体以去除经改性的所述表面，其中，所述改性能量小于所述解吸能量，所述解吸能量小于所述材料的表面结合能量。

[0004] 在多种实施方案中，识别所述工艺条件包括选择用于执行所述使所述衬底暴露于所述改性气体的衬底温度，使得由所述衬底温度提供的能量介于所述改性能量和所述解吸能量之间。

[0005] 在多种实施方案中，识别所述工艺条件包括选择偏置功率以在所述使经改性的所述表面暴露于所述去除气体期间施加偏置，使得由所述偏置提供的能量介于所述解吸能量与所述表面结合能量之间。

[0006] 在多种实施方案中，选择所述改性气体以吸附到所述材料上而不蚀刻所述材料。

[0007] 在多种实施方案中，其中选择所述去除气体以去除经改性的所述表面而不蚀刻下伏的未改性的材料。

[0008] 在多种实施方案中，所述工艺条件可以是温度、室压强、等离子体功率、偏置功率、改性气体流量和暴露时间中的任何一种或多种。

[0009] 所述方法还可以包括在工艺窗内修改所述工艺条件。工艺窗可以由传递到保持衬底的基座的最小和最大偏置功率限定，使得最小偏置功率是用于去除经改性的表面的最小偏置功率，并且最大偏置功率是在没有溅射经改性的表面下面的材料的情况下使用的

最大偏置。

[0010] 在多种实施方案中,所述材料是硅、碳、钨和钽中的任何一种。在一些实施方案中,所述方法还包括在执行所述原子层蚀刻工艺之前将所述衬底冷却至低于约0°C的温度,其中所识别的所述工艺条件是温度,并且其中所述材料是钽。

[0011] 在多种实施方案中,所述衬底在低于约0°C的衬底温度下暴露于所述改性气体。在一些实施方案中,所述温度介于约-20°C和约0°C之间。

[0012] 在一些实施方案中,改性气体是含卤素的气体。在一些实施方案中,去除气体是惰性气体。

[0013] 在多种实施方案中,原子层蚀刻还包括在所述使所述衬底暴露于所述改性气体和所述使所述衬底暴露于所述去除气体之间清扫容纳所述衬底的室。

[0014] 另一方面涉及一种蚀刻在衬底上的钽的方法,该方法包括:提供包含钽的所述衬底;将所述衬底冷却至低于约0°C的温度;以及通过以下方式对所述钽进行原子层蚀刻:使所述衬底暴露于改性气体以使所述钽的表面改性,以及使经改性的所述表面暴露于去除气体并点燃等离子体以去除所述钽的经改性的所述表面。

[0015] 在多种实施方案中,在低于约0°C的衬底温度下使所述衬底暴露于所述改性气体。在一些实施方案中,所述温度介于约-20°C和约0°C之间。

[0016] 在多种实施方案中,所述衬底包括氮化钽。在一些实施方式中,所述方法还包括在所述使所述衬底暴露于所述改性气体和所述使所述衬底暴露于所述去除气体之间清扫容纳所述衬底的室。清扫可以使用诸如N₂、Ar、Ne、He及其组合之类的任何惰性气体进行。

[0017] 在一些实施方案中,所述改性气体是氯。在一些实施方案中,改性气体是溴、碘、六氟化硫、四氟化硅和三氯化硼(BCl₃)中的任何一种或者多种。

[0018] 在多种实施方案中,除去气体是氩气。在一些实施方案中,可以使用氖或氪气。在去除操作中,衬底可以暴露于能量源(例如,激活或离子轰击气体或诱导去除的化学反应性物质),例如氩气或氦气,以通过提供足以解吸经修改的钽表面但不足以溅射钽的能量(使得能量小于表面结合能量)来蚀刻衬底。在一些实施方案中,去除可以是各向同性的。

[0019] 在多种实施方案中,将偏置应用于使所述衬底暴露于所述改性气体和使经改性的所述表面暴露于所述去除气体中的至少一者。可以根据激活的去除气体对衬底上沉积的金属的阈值溅射产率来选择偏置功率。

[0020] 另一方面涉及一种用于处理衬底的装置,所述装置包括:处理室,其包括喷头和用于保持具有材料的所述衬底的衬底支撑件,等离子体发生器,和控制器,其具有至少一个处理器和存储器,其中,所述至少一个处理器和所述存储器彼此通信连接,所述至少一个处理器与流量控制硬件至少能操作地连接,并且所述存储器存储机器可读指令,所述机器可读指令用于:致使识别使用改性气体和去除气体对材料进行的原子层蚀刻工艺的工艺条件;以及致使通过以下方式对所述衬底上的所述材料执行所述原子层蚀刻工艺:致使引入改性气体以使所述材料的表面改性,所述改性气体相对于待蚀刻的所述材料具有改性能量和解吸能量,以及致使引入所述去除气体并产生等离子体以去除经改性的所述表面,其中,所述改性能量小于所述解吸能量,并且所述解吸能量小于所述材料的表面结合能量。

[0021] 在多种实施方案中,用于致使引入工艺条件的指令包括用于致使选择用于执行所述使所述衬底暴露于所述改性气体的衬底温度,使得由所述衬底温度提供的能量介于所述

改性能量和所述解吸能量之间的指令。

[0022] 在多种实施方案中,用于致使引入工艺条件的指令包括用于致使选择偏置功率以在所述使经改性的所述表面暴露于所述去除气体期间施加偏置,使得由所述偏置提供的能量介于所述解吸能量与所述表面结合能量之间的指令。

[0023] 在多种实施方案中,选择所述改性气体以吸附到所述材料上而不蚀刻所述材料。在多种实施方案中,选择所述去除气体以去除经改性的所述表面而不蚀刻下伏的未改性的材料。

[0024] 在一些实施方案中,用于致使引入工艺条件的指令包括用于致使选择来自温度、室压强、等离子体功率、偏置功率、改性气体流量和暴露时间中的任何一个或者多个的工艺条件的指令。

[0025] 所述装置还可以包括用于致使在处理窗内修改所述工艺条件的指令。工艺窗可以由传递到保持衬底的基座的最小和最大偏置功率限定,使得最小偏置功率是用于去除经改性的表面的最小偏置功率,并且最大偏置功率是可以在没有溅射经改性的表面下面的材料的情况下使用的最大偏置。

[0026] 在多种实施方案中,用于致使执行所述原子层蚀刻的指令还包括用于在用于致使引入所述改性气体的指令和用于致使引入所述去除气体的指令之间致使对容纳所述衬底的所述处理室进行清扫的指令。

[0027] 另一方面涉及一种用于处理衬底的装置,所述装置包括:处理室,其包括喷头和用于保持所述衬底的衬底支撑件,等离子体发生器,和控制器,其具有至少一个处理器和存储器,其中,所述至少一个处理器和所述存储器彼此通信连接,所述至少一个处理器与流量控制硬件至少能操作地连接,并且所述存储器存储机器可读指令,所述机器可读指令用于:致使具有包含钽的所述衬底的所述衬底支撑件的温度被设定为低于约0°C的温度;以及通过以下方式致使对所述钽执行原子层蚀刻:致使引入改性气体以使所述钽的表面改性,以及致使引入去除气体并产生等离子体以去除经改性的所述钽。

[0028] 在多种实施方案中,用于致使将所述衬底支撑件的温度设定为低于约0°C的温度的指令包括用于致使将所述衬底支撑件的温度设定为介于约-20°C和约0°C之间的温度的指令。

[0029] 在多种实施方案中,用于致使对所述钽执行原子层蚀刻的指令还包括用于在用于致使引入所述改性气体的指令和用于致使引入所述去除气体的指令之间致使对容纳所述衬底的所述处理室进行清扫的指令。可以使用诸如N₂、Ar、Ne、He及其组合之类的任何惰性气体进行吹扫。

[0030] 在多种实施方案中,所述存储器还包括存储用于在致使引入所述改性气体和致使引入所述去除气体中的至少一者期间致使偏置施加到保持所述衬底的所述衬底支撑件的指令。可以根据激活的去除气体对衬底上沉积的金属的阈值溅射产率来选择偏置功率。

[0031] 下面参照附图进一步描述这些和其他方面。

附图说明

[0032] 图1A示出了经历原子层蚀刻的衬底的示例性示意图。

[0033] 图1B示出了基于图1A的衬底的示意图的原子层蚀刻的协同作用。

- [0034] 图2是描绘根据所公开的实施方案的方法的操作的工艺流程图。
- [0035] 图3显示了用于 E_{mod} 、 E_{des} 和 E_0 的硅、锗、钨、碳和钽的能量垒。
- [0036] 图4是元素周期表中元素的表面结合能的图。
- [0037] 图5A示出了各种材料的表面结合能与溅射阈值的函数关系的曲线图。
- [0038] 图5B显示了各种材料的表面结合能与协同作用的函数关系的曲线图。
- [0039] 图5C示出了作为各种材料的表面结合能与每循环蚀刻的函数关系的曲线图。
- [0040] 图6是描绘根据所公开实施方案的方法的操作的工艺流程图。
- [0041] 图7是用于执行所公开实施方案的示例处理室的示意图。
- [0042] 图8是用于执行所公开的实施方案的示例处理装置的示意图。
- [0043] 图9A是通过实验数据确定的所显示的钽的蚀刻速率与温度的函数关系的曲线图。
- [0044] 图9B是根据所进行的实验,使用原子层蚀刻的每个循环的蚀刻和钽暴露于氩的持续时间的曲线图。
- [0045] 图9C是根据所进行的实验,通过原子层蚀刻使用氩气去除钽期间施加到基座的每循环蚀刻和施加到基座的偏置功率的曲线图。

具体实施方式

[0046] 在下面的描述中,阐述了许多具体细节以提供对所呈现的实施方案的透彻理解。在没有这些具体细节中的一些或全部的情形下可以实施所公开的实施方案。在其他情形下,未详细描述众所周知的处理操作,以避免不必要的模糊所公开的实施方案。虽然将结合具体的实施方案描述所公开的实施方案,但是应理解的是这并非意在限制所公开的实施方案。

[0047] 蚀刻工艺通常涉及将待蚀刻的材料暴露于蚀刻气体的组合以去除材料。然而,这种去除可能不是自限制的,并且在一些情况下可能蚀刻超过所期望的,或导致不期望的特征轮廓。随着特征尺寸缩小,对原子尺度处理(例如原子层蚀刻(ALE))的需求不断增长。原子层蚀刻是名义上自限步骤的循环工艺,其导致膜厚度的数字和小的变化。该工艺的特征在于平滑性和保形性,以及在一些ALE的情况下方向性。

[0048] ALE是用于先进半导体制造(例如,技术节点<10nm)的多步骤工艺,用于具有原子尺度深度分辨和控制的超薄材料层的覆盖物去除或图案定义蚀刻。ALE是一种使用顺序自限制反应去除薄层材料的技术。一般而言,可使用任何合适的技术执行ALE。原子层蚀刻技术的示例在2014年11月11日公告的美国专利No.8,883,028和2014年8月19日公告的美国专利No.8,808,561中进行了描述,这些专利在此通过引用并入本文,以用于描述示例性原子层蚀刻和蚀刻技术的目的。在多个实施方案中,ALE可以利用等离子体进行,或者可以利用热方式进行。

[0049] ALE可以循环进行。“ALE循环”的构思与本文的多个实施方案的讨论相关。通常,ALE循环是用于实施一次蚀刻工艺(例如蚀刻单层)的最小的一组操作。一个循环的结果是蚀刻在衬底表面上的至少一些膜层。通常,ALE循环包括形成反应层的改性操作,随后是仅去除或蚀刻此改性层的去除操作。该循环可包括某些辅助操作,例如扫除反应物或副产物之一。通常,循环包括独特系列的操作的一个示例。举例而言,ALE循环可包括以下操作:(i)输送反应物气体,(ii)从室清扫反应物气体,(iii)输送去除气体和任选的等离子体,以及

(iv) 清扫室。在一些实施方案中,可以非保形地执行蚀刻。图1A显示了ALE循环的两个示例性示意图。图171a-171e示出了通用的ALE循环。在171a中,提供衬底。在171b中,使衬底的表面改性。在171c中,准备下一步。在171d中,蚀刻改性层。在171e中,去除改性层。类似地,图表172a-172e示出了用于蚀刻硅膜的ALE循环的示例。在172a中,提供硅衬底,其包括许多硅原子。在172b中,将反应物气体氯引入衬底,这使衬底的表面改性。172b中的示意图显示,作为一个示例,一些氯被吸附到衬底的表面上。尽管图1A中描绘了氯,但是可以使用任何含氯化合物或合适的反应物。在172c中,从室中清扫反应物气体氯。在172d中,去除气体氯以定向等离子体引入,定向等离子体如由 Ar^+ 等离子体物质和箭头所表示,并且进行离子轰击以去除衬底的改性表面。在此操作期间,向衬底施加偏置以将离子吸引向衬底。在172e中,清扫室并去除副产物。

[0050] 循环可以仅部分蚀刻约0.1nm至约50nm的材料,或介于约0.1nm和约20nm之间的材料,或介于约0.1nm和约2nm之间的材料,或介于约0.1nm和约5nm之间的材料,或介于约0.2nm和约50nm之间的材料,或介于约0.2nm和约5nm之间的材料。在循环中蚀刻的材料量可以取决于以自限制方式蚀刻的目的。在一些实施方案中,ALE循环可以去除少于单层的材料。

[0051] ALE工艺条件,例如室压强、衬底温度、等离子体功率、频率和类型以及偏置功率,取决于待蚀刻的材料、用于修改待蚀刻材料的气体的组成、待蚀刻材料下面的材料以及用于去除改性材料的气体的组成。然而,这些因素的组合使得执行ALE以蚀刻各种材料具有挑战性。

[0052] 鉴于集成电路加工中引入的新材料数量不断增加以及工艺参数(气体压强、晶片温度、等离子体功率、离子能量等)的大量组合,因而实现不溅射但是也以逐层自限制方式进行蚀刻的ALE工艺是具有挑战性的。需要一种普遍适用的工具来执行ALE工艺开发。此外,具有预测ALE性能甚至适用性的能力将集中研究和开发成为最有希望的用于ALE的候选材料的材料。

[0053] 本文提供了一种基于用于待蚀刻材料的“ALE协同作用”标准来执行“设计者”ALE的方法。所公开的实施方案允许人们使用ALE协同标准来设计ALE工艺,以实现材料的自限性去除,同时减少待蚀刻材料的溅射,或者实现待蚀刻材料下面的材料的自限性去除,同时减少待蚀刻材料下面的材料的溅射。替代地,对于现有的处理工具和成组的可访问的工艺参数,所公开的实施方案允许人们预测是否可以使用ALE去除给定的材料,并且如果是的话,则预测蚀刻的预期质量。另外,所公开的实施方案可通过设计一种待蚀刻的材料而另一种材料在相同的条件下不被蚀刻而用于最大化材料之间所需的蚀刻选择性。

[0054] 所公开的实施方案适用于多种类型的材料,这些材料包括半导体(例如,硅、锗、硅锗(SiGe)、氮化镓(GaN);金属(例如,钨、钴、铜、钽);电介质(例如,氧化硅(SiO_2),氮化硅(SiN));和可灰化的硬掩模,例如碳。所公开的实施方案也适用于蚀刻诸如氮化物和氧化物之类的化合物。它可用于开发新的或改进的单元或集成工艺以及单独的或者群集的硬件。该方法可以通过适当的计算机软件实现,该计算机软件用于离线使用,或者嵌入用于配方开发,过程认证或过程控制的处理工具中。

[0055] 该方法是普遍适用的,但可以针对给定的材料-处理工具组合进行定制,从而有助于其自身实现为计算机算法。基于原子能量考虑因素,该方法具有固有的可扩展性,并且可

以应用于当前和未来的设备技术节点。它预测ALE工艺的工作情况或相对于理想状态的工作情况如何的能力是该方法的另一个好处。

[0056] 所公开的实施方案适合于在集成电路技术中执行用于感兴趣的广泛类型的材料(例如,诸如硅、锗、氮化镓之类的半导体;诸如钽、钨、钴之类的金属;诸如氧化硅之类的电介质,以及如无定形或类金刚石碳之类的可灰化的硬掩模材料)的ALE。在以下讨论中,提供了用于硅的ALE(例如通过交替 Cl_2 等离子体和 Ar^+ 轰击进行)和用于钽的ALE的非限制性示例。

[0057] ALE涉及将蚀刻工艺分成两个(或更多个)单独的步骤:修改(操作A)和去除(操作B)。例如,改性操作步骤修改表面层,使得在去除操作期间可以容易地去除它。每个循环去除一层薄的材料,其中循环包括修改和去除,并且可以重复该循环直到达到所需的深度。协同作用意味着由于操作A和B的相互作用而发生有利的蚀刻。在ALE中,操作A和B在空间或时间上分开。

[0058] 由于操作A和B的相互作用而发生有利的原子层蚀刻,并且使用以下“ALE协同作用”标准来量化协同相互作用的强度和影响。ALE协同作用的计算方法是:

$$\text{ALE 协同作用 \%} = \frac{\text{EPC-(A+B)}}{\text{EPC}} \times 100\% \quad (\text{方程 1})$$

其中EPC(“每循环蚀刻”)是在一个ALE循环中去除的衬底材料的厚度,通常是多少循环的平均值,并且A和B是独立修改和去除操作对EPC的贡献,分别通过独立执行这些操作为参考点来测量。

[0059] 协同作用是一种捕获ALE行为的许多方面的测试,非常适合比较不同的ALE条件或系统。这是为什么在操作A的反应物被消耗之后停止在操作B中的蚀刻的基本机制。因此,它导致ALE益处(例如深宽比独立性、均匀性、平滑性和选择性)的自限制行为。

[0060] 图1B是针对硅示出的ALE协同作用的示意图。举例来说,考虑使用氯化操作A和氩离子轰击操作B进行的硅的ALE。如果整个ALE工艺去除1nm/循环,但仅0.1nm/循环来自单独的A,并且仅0.1nm/循环来自单独的B,那么协同作用是80%。与低于约60%的低协同作用工艺相比,高协同作用工艺可能具有高于约90%的协同作用。

[0061] 所公开的实施方案被构造为实现具有高协同作用的ALE工艺-理想的是协同作用为100%的ALE工艺。考虑到实际考虑因素,例如工艺条件的可达范围、晶片产量要求等,这种理想可能无法在所有情况下实现。但是,对于小于理想值100%的协同效应的容差将取决于应用和技术节点并且可能每一代后续技术都需要更高水平的理想值。

[0062] 用于设计具有高协同作用的ALE工艺的所公开的实施方案基于实现表征整个ALE工艺的五个定义能量与实现具有接近100%的协同作用的蚀刻要克服的能量之间的分层关系。

[0063] 这种关系如下:

$$E_{\text{mod}} < \epsilon_A < E_{\text{des}} < \epsilon_B < E_0 \quad (\text{方程2})$$

[0064] 用大写E写出的三种能量(E_0 、 E_{mod} 和 E_{des})由待蚀刻材料和反应物的性质决定。

[0065] E_0 是未改性材料的表面结合能,并且是保持原子不被从表面去除的内聚力。值通常根据升华热估计,并且通常在每个原子2-10eV的范围内。

[0066] E_{mod} 是使表面改性的吸附能垒,并且根据需要升高以离解反应物或重组表面原子。

当使用等离子体将反应物离解成自由基时,例如在硅的等离子体氯化过程中,该能垒可以忽略不计。

[0067] 解吸能垒 E_{des} 是用于从改性表面去除副产物的能量。例如,在硅的ALE中,副产物可以是具有约2.9eV解吸能的 $\text{SiCl}_2(\text{g})$ 。该能垒与挥发性和热解吸温度有关。

[0068] E 的实验值可以在化学物理手册和已发表的科学论文中找到,也可以根据从头计算(ab initio calculations)获得。举例来说,对于利用 Ar^+ 离子/ Cl_2 的硅ALE, $E_{mod}=0.3\text{eV} < E_{des} \sim 2.9\text{eV} < E_0 = 4.7\text{eV}$ 。

[0069] ϵ_A 和 ϵ_B 分别是操作A和B中周围环境中的能量。就速率而言,如果与能垒相比所传递的能量足够高,则将进行给定的反应。这种能量可以通过适当的高能离子、电子等的通量(允许定向能量源的可能性)提供或通过热方式利用针对温度依赖性的阿伦尼乌斯(Arrhenius)型关系来提供(即,速率是 $e^{-E/kT}$ 或由 $e^{-E/kT}$ 表征)。

[0070] ϵ_A 和 ϵ_B 取决于设备和工艺条件,并且在可访问的硬件和工艺参数范围内,选择为给定材料系统提供高协同作用的ALE蚀刻。

[0071] 关于温度,将平均温度增加少量可以显著增加输送的能量。例如,满足Maxwell-Boltzmann分布的气体具有平均能量 $\langle E \rangle = 3/2kT$ 。将温度从例如25°C(300K)的室温升至325°C(600K)将使 $\langle E \rangle$ 翻倍。然而,分布指数尾部的高能原子的增加将增加远远超过两倍-在这种情况下, $E > 1\text{eV}$ 的原子数量增加了近十亿倍。

[0072] 离子去除速率的能量依赖性取决于离子能量相对于阈值能量的平方根,其比例常数与表面结合能 E_0 成反比。由于大部分入射离子的动能在原子-原子碰撞中作为热量消散,因此使用约为能垒能量20倍的离子能量为ALE提供足够的能量来源。例如,使用大于约50eV的入射离子能量可以克服2.5eV的能垒,因为在用晶片晶格热化之后,约95%的入射离子将不可用于驱动ALE工艺。

[0073] 方程(2)中不等式的顺序表明当在操作A中没有解吸的情况下发生吸附时,并且当在操作B中没有去除未改性的材料的情况下发生解吸时,发生最高的协同作用。这种关系代表ALE工艺的能量“窗”。因此, E_0 和 E_{mod} 设定了不等式的上限和下限,因此它们的能量差越大,纬度(latitude)越大的一者就越需要获得足够的协同作用。

[0074] 方程(2)中所示的 E 和 ϵ (*epsilons*)的相互关联性质强调以下事实:ALE工艺的成功不仅取决于材料-反应物组合(E)的性质,而且取决于为了满足高协同作用的标准而对反应器条件(ϵ)和能量的选择。此外,吞吐量也是一个因素,因为克服能垒取决于操作时间的限制-类似于化学反应可能在热力学上有利的情况(即吉布斯自由能变化大而且是负的)但其中动力学是使得反应时间不切实际地长。

[0075] 所公开的实施方案还可以用于通过设计一种材料蚀刻而另一种材料在相同的条件下不蚀刻来设计材料之间的蚀刻选择性。考虑到难以实现(例如在衬底和掩模层之间,在待蚀刻的材料与下面的蚀刻停止层之间等)高蚀刻选择性,这是该方法的潜在益处。

[0076] 可以为原子层沉积(ALD)开发与方程(1)和(2)类似的形式以及基于第一原理能量因素的类似方法,因为ALD和ALE是类似的顺序的、自限制的、原子化的工艺。在一些实施方案中,ALD和ALE可以在用于制造半导体器件的一系列操作中组合。例如,关于ALD和ALE的集成的进一步描述在2017年2月21日授权的名称为“INTEGRATING ATOMIC SCALE PROCESSES: ALD (ATOMIC LAYER DEPOSITION) AND ALE (ATOMIC LAYER ETCH)”的美国专利No.9,675,811

中有所描述,该专利通过引入整体并入本文。

[0077] 图2提供了描绘用于选择以下项的操作的工艺流程图:待蚀刻的材料,用于使用ALE蚀刻的反应物,以及使用ALE有效蚀刻而不溅射待蚀刻的材料也不溅射任何下伏材料并且没有以非自限制方式过快地蚀刻材料的工艺条件。

[0078] 在操作299中,识别用于原子层蚀刻的工艺条件。示例性工艺条件包括温度、室压强、等离子体功率、偏置功率、改性气体流量和暴露时间。这些工艺条件可以是在改性期间或在去除期间或在两者期间使用的工艺条件。示例性工艺条件包括用于执行将衬底暴露于改性气体的衬底温度,以及用于在将改性表面暴露于去除气体期间施加偏置的偏置功率,其如下所述在操作211中执行。

[0079] 在操作201中,确定 E_0 。 E_0 设定了方程2中给出的能量不等式的上能量边界。 E_0 取决于材料的选择,因此实际上选择 E_0 相当于选择要蚀刻的材料。如果要确定选择材料,可以选择具有尽可能大的能量 E_0 的材料,因为这将提供实现高协同作用的最大工艺窗。

[0080] 在操作203中,选择用于蚀刻在操作201中选择的材料的反应物或改性气体。该选择将决定 E_{mod} 和 E_{des} 的值,具体取决于改性气体与待蚀刻膜的相互作用。 E_{mod} 的值应该足够小,以便为 ϵ_A 和 ϵ_B 的选择提供灵活性,但足够大以使反应物反应但不解吸($E_{des} > E_{mod}$)。这些值可以通过从头计算或使用Arrhenius方程的实验测试(对于 E_{mod})以及通过波动率测量、从头计算或热解吸温度(对于 E_{des})来估计。

[0081] 在操作205中,选择能量输送模态,使得模态确定 ϵ_A 和 ϵ_B 的值,由此 $E_{mod} < \epsilon_A < E_{des} < \epsilon_B < E_0$ 。这些 ϵ_A 和 ϵ_B 值代表传递到表面的有用能量(例如离子、光子或电子的能量通量,化学能等)或可从周围环境获得(例如衬底或等离子体温度)的有用能量。在多种实施方案中, ϵ_A 表示在改性操作(操作A)期间施加的能量,其足以使衬底改性($E_{mod} < \epsilon_A$),但足够低以防止改性气体与表面反应($\epsilon_A < E_{des}$)。在多种实施方案中, ϵ_B 表示在去除操作(操作B)期间施加的能量,其足以去除改性的表面($E_{des} < \epsilon_B$),并且足够低以防止待蚀刻的材料的溅射($\epsilon_B < E_0$)。对于任何给定的材料,取决于改性气体, E_{mod} 和 E_{des} 可以变化。

[0082] 在使用Cl₂作为改性气体且Ar⁺作为去除气体的对硅的ALE的情况下, ϵ_A 可以通过Cl₂(热)或Cl₂等离子体的温度来确定,而 ϵ_B 可以通过由Ar离子传递的有用的能量来确定。例如,如果使用等离子体,则这可以影响反应途径(并因此影响 E_{mod} 和 E_{des}),并且可以选择不同的改性气体。在多种实施方案中,用于操作A的能量或 ϵ_A 通过在改性操作期间改变衬底的温度来调制,而用于操作B的能量或 ϵ_B 通过在去除操作期间改变等离子体条件来调制(例如等离子体功率或偏置功率)。因此,为了以自限制方式实现ALE,如果 E_{mod} 和 E_{des} 之间的范围小,则用于执行改性操作而不引起解吸的温度范围小,并且如果 E_{mod} 和 E_{des} 之间的范围大,则用于执行改性操作而不引起解吸的温度范围大。如果 E_{des} 和 E_0 之间的范围小,则用于执行改性操作而不溅射的工艺条件的范围小,而如果 E_{des} 和 E_0 之间的范围大,则用于执行改性操作而不溅射的工艺条件的范围大。

[0083] 在操作207a中,测量所得ALE工艺的协同作用,并且在操作207b中,修改ALE工艺条件以进一步增加协同作用,同时仍然满足五个能量中的方程2。可以利用一系列值并测量单个的和协同的蚀刻速率以计算协同作用。例如,如果使用Ar⁺离子轰击,则可以给晶片施加偏置并运行通过一系列离子能量(例如10-100eV)。这可用于确定协同作用最高的偏置窗。

[0084] 在一些实施方案中,如果确定的协同作用不是期望值,则可以重复操作201。在一

些实施方案中,可以重复执行操作203和205以评估能量输送模态,从而选择具有期望的协同性质的改性气体。

[0085] 在操作209中,将衬底暴露于在操作203中选择的改性气体,以基于所选择的工艺条件使衬底的表面改性。

[0086] 在操作211中,使用诸如在操作207b中修改的偏置功率之类的工艺条件将修改的表面从衬底去除,以最大化协同作用。在一些实施方案中,重复操作209和211。

[0087] 表1显示了使用各种改性气体进行改性操作和氩等离子体进行去除的对各种材料进行的ALE的示例性协同作用。

表1

材料	ALE 改性	ALE 去除	测量结果
硅	氯等离子体	50 eV Ar+	协同作用 = 90% EPC = 0.70 nm/循环 α = 0.03 nm/循环 β = 0.04 nm/循环
锗	氯等离子体	25 eV Ar+	协同作用 = 66% EPC = 0.80 nm/循环 α = 0.20 nm/循环 β = 0.07 nm/循环
无定形碳	氧等离子体	50 eV Ar+	协同作用 = 97% EPC = 0.31 nm/循环 α = 0 nm/循环 β = 0.01 nm/循环
钨	氯等离子体	60 eV Ar+	协同作用 = 95% EPC = 0.21 nm/循环 α = 0 nm/循环 β = 0.01 nm/循环
氮化镓	氯等离子体	70 eV Ar+	协同作用 = 91% EPC = 0.33 nm/循环 α = 0 nm/循环 β = 0.03 nm/循环
二氧化硅	氯等离子体	70 eV Ar+	协同作用 = 80% EPC = 0.50 nm/循环 α = 0 nm/循环

		$\beta = 0.10 \text{ nm/循环}$
--	--	------------------------------

[0088] 使用钽作为使用图2的操作确定如何调制钽ALE的工艺条件的演示示例。在操作201中,通过计算钽的表面结合能来确定 E_0 的值。采用文献值来评估钽的表面结合能。

[0089] 在操作203中,基于 E_{mod} 和 E_{des} 选择反应物。例如,如果在改性过程中使用等离子体,则吸附能垒(E_{mod})取为约0。通过估算文献中发现的一些反应物质系统的热解吸温度来确定 E_{des} 。在操作205中针对 ϵ_A 和 ϵ_B 确定能量输送模态。然后在操作207a中计算协同作用,并且如果在操作207b中需要,则修改工艺条件。应当理解,在多种实施方案中,任何一种或多种惰性载气(例如N₂、Ar、Ne、He或其组合)可以在任何改性或去除操作过程中流动。另外,在一些实施方案中,对于ALE循环,室可以在改性之后或在去除之后或者在两者之后被清扫。在一些实施方案中,ALE循环包括改性、清扫、去除和吹扫。清扫会涉及打扫气体,其可以是在其他操作中使用的载气或不同的气体。在一些实施方案中,清扫可包括抽空室。

[0090] 图3示出了相对于其他元素材料的ALE,当使用氯作为改性气体并且氩气用作去除气体时,钽ALE如何基于相对吸附、解吸和表面结合能起作用的示例。表面结合能 E_0 (黑色三角形)由文献值确定,如图4所示,其在下面进一步描述。由于使用等离子体,因此吸收能垒 E_{mod} (条纹阴影三角形)取为约0。从解吸温度推断出解吸能 E_{des} 。

[0091] 对于图3中提供的所有示例, E_{mod} 取为约0eV。对于硅,SiCl₂的解吸温度为650°C,并且对于使用氯的蚀刻,从该温度推断 E_{des} 为约2.3eV(当硅表面被氯改性时形成副产物SiCl₂)。硅的表面结合能为4.7eV。

[0092] 对于锗,GeCl₂的解吸温度为350°C,并且从该温度推断 E_{des} 为介于1和2eV之间(以在通过氯使锗表面改性时形成副产物GeCl₂)。锗的表面结合能为3.8eV。

[0093] 对于钨,使用氯作为改性气体从约800°C的解吸温度推断出的 E_{des} 约为3eV(以在钨表面被氯改性时形成副产物WC_{1.5})。钨的表面结合能为8.8eV。

[0094] 对于碳,使用氧作为改性气体从约850°C的解吸温度推断出的 E_{des} 为约3eV(以在碳表面被氧改性时形成副产物CO)。石墨碳的表面结合能为7.4eV。

[0095] 对于钽,使用氯作为改性气体从约23°C的解吸温度推断出的 E_{des} 为约1.5eV(以在钽表面被氯改性时形成副产物TaCl₅)。钽的表面结合能为8.1eV。

[0096] 对于这些反应物-材料系统,解吸能垒(白色三角形)的相对值基于在文献中发现的热解吸温度估算。图3中所示的温度是热解吸温度。钽ALE的能垒建议在改性过程中使用低温来抑制氯与钽的反应,并且在去除操作期间使用关于离子能量的大的窗。这是因为 E_{mod} 和 E_{des} 之间的窗非常小,并且考虑到解吸温度250°C时的解吸能量非常小,因此钽的ALE的处理温度应该低,以确保在改性操作期间使用的能量(操作A)在这个小窗内,以防止氯以非自限制方式与钽反应。然而,考虑到 E_{des} 和 E_0 之间的大的能隙,在去除操作(操作B)期间可以使用宽范围的离子能量,而在钽的高表面结合能下没有钽表面溅射的风险。

[0097] 图4显示了元素材料的如通过升华的热量所确定的表面结合能。根据该图,碳和难熔金属(W、Ta、Re、Nb、Mo等)是ALE的良好候选者。在表面结合能大于约6eV的其他材料中,钽特别有用,因为该材料在BEOL处理中用作金属化中的阻挡层/衬里的一部分。基于表面结合能,对钽的ALE应该工作良好。

[0098] 图5A-5C示出了ALE中材料趋势的概述。如上所述,趋势表明具有高表面结合能的

其他材料是ALE的良好候选者。在图5A中,窗的上边缘或溅射阈值(如在能量下,材料将被溅射而不是被改性)相对于表面结合能 E_0 绘制。如图所示,随着表面结合能增大,窗的上边缘增大。窗的上边缘越高,使得可用于使材料改性而不溅射它的能量的范围更宽。

[0099] 图5B显示了通过方程1计算的与表面结合能 E_0 成函数关系的协同作用。如图所示,随着表面结合能增大,协同作用增大。这些表明高表面结合能材料更可能具有高协同效应,因此是ALE的良好候选者。

[0100] 图5C示出了与表面结合能 E_0 成函数关系的以nm/循环为单位的每循环蚀刻量(EPC)。如图所示,随着表面结合能增大,每循环蚀刻量减少。也就是说,每循环蚀刻的材料更少。这表明高表面结合能材料能够针对通过ALE进行的逐层自限蚀刻被更加严密地控制,而低表面结合能材料更可能通过ALE更快地蚀刻。

[0101] 对于钽的示例,在多种实施方案中,根据某些公开的实施方案,可以使用ALE蚀刻钽。例如,在识别 E_0 、 E_{des} 和 E_{mod} 以使用氯(作为示例性改性气体)来蚀刻钽时,可以使用以下示例方法蚀刻具有钽的衬底。

[0102] 图6示出了根据某些公开的实施方案的对钽的原子层蚀刻执行的操作的示例性工艺流程图。如上所述,在确定钽的协同作用之后,可以通过切换工艺条件来实现对钽的原子层蚀刻。

[0103] 在操作601中,将具有钽的衬底提供给处理室。衬底可以是硅晶片,例如200mm晶片、300mm晶片或450mm晶片,包括上面沉积有一层或多层材料的晶片,所述材料例如电介质、导电或半导电材料。图案化衬底可具有诸如通孔或接触孔之类的“特征”,其可在于窄和/或凹入开口、特征内的收缩部和高深宽比中的一个或多个表征。特征可以形成在上述层中的一个或多个中。特征的一个示例是半导体衬底中或该衬底上的层中的孔或通孔。另一个示例是衬底或层中的沟槽。在多种实施方案中,特征可具有下层,例如阻挡层或粘附层。下层的非限制性示例包括介电层和导电层,例如氧化硅、氮化硅、碳化硅、金属氧化物、金属氮化物、金属碳化物和金属层。在多种实施方案中,衬底包括钽或钽衍生物。在一些实施方案中,衬底包括氮化钽,或两层或更多层钽和/或氮化钽。

[0104] 在操作603中,将衬底暴露于改性气体以在低衬底温度下使钽的表面改性。在该操作期间,或在引入气体之前但在将衬底提供到处理室之后,将衬底冷却至低温,低温为0°C、约0°C或小于约0°C的温度,例如介于-30°C和约0°C之间。

[0105] 改性气体使钽的表面改性,使得在改性期间施加的能量(例如低温)实现在改性能量(足以改变表面的能量)和解吸能量之间的能量。温度保持较低以防止改性气体与钽反应,因为这种反应会阻止原子层蚀刻的自限性行为被执行。例如,在约60°C的温度下,当暴露于氯气时会发生钽的蚀刻,因此不会导致ALE工艺。

[0106] 在多种实施方案中,可调节改性气体流以改变引入到衬底的改性气体的量。可以将衬底暴露于改性气体持续任何合适的暴露时间。在一些实施方案中,将衬底暴露持续足够的暴露时间以将改性气体吸附到钽的表面上。在一些实施方案中,暴露时间为至少约1秒,或约1秒,或约2秒。

[0107] 在一些实施方案中,在操作603期间,还点燃等离子体以形成钽的改性表面。等离子体通过更快的吸附动力学来增加吸附时间。例如,等离子体通过将改性气体转化为自由基来降低能垒 E_{des} 。在一些实施方案中,在该操作期间可以产生基于氯的等离子体。由基于

氯的等离子体产生的物质可以通过在容纳衬底的处理室中形成等离子体而原位产生,或者它们可以在不容纳衬底的处理室(例如远程等离子体发生器)中远程产生,并且可以被供应到容纳衬底的处理室中。在多种实施方案中,等离子体可以是电感耦合等离子体或电容耦合等离子体或微波等离子体。用于电感耦合等离子体的功率可以设定在约50W和约2000W之间,例如约900W。可以将功率设置在足够低的水平,以便不引起衬底的直接等离子体蚀刻。

[0108] 在改性操作中,可以使用含卤素化学物质使衬底改性。例如,可以通过将氯引入室中来氯化衬底。在公开的实施方案中,氯被用作示例性改性化学物质,但是应当理解,在一些实施方案中,将不同的改性化学物质引入室中。示例包括溴、碘、六氟化硫、四氟化硅和三氯化硼(BCl_3)。

[0109] 在操作605中,任选地清扫室。在清扫操作中,可以从处理室中去除非表面结合的活性氯物质。这可以通过清扫和/或抽空处理室以去除未吸附的改性化学物质而不去除被吸附的层来完成。在基于氯的等离子体中产生的物质可以通过停止等离子体并允许剩余物质衰变(任选地与室的吹扫和/或抽空相结合)来去除。可以使用任何惰性气体如 N_2 、Ar、Ne、He及其组合进行吹扫。

[0110] 在操作607中,将衬底暴露于去除气体并点燃等离子体以去除改性表面。在多种实施方案中,去除气体是氩气。在一些实施方案中,可以使用氖气或氪气。在去除操作中,衬底可以暴露于能量源(例如,激活或离子轰击气体或诱导去除的化学反应物质),例如氩气或氦气,以通过提供足以解吸经修性的钽表面但不足以溅射钽的能量使得能量小于表面结合能量来蚀刻衬底。在一些实施方案中,去除可以是各向同性的。在一些实施方案中,可以通过提高衬底温度来去除操作607中的改性表面,但是这种去除是各向同性的。例如,在一些实施方案中,使用热量的去除可以用于解吸,但是这种去除可以是各向同性的。

[0111] 与较低温度相比,估计的解吸速率在较高温度下较低,因此在多种实施方案中,点燃等离子体以增加解吸速率。从等离子体产生的离子使得能使用各向异性蚀刻在低温下进行去除。使用离子允许蚀刻替代技术以蚀刻以定向执行蚀刻以及执行不依赖于Arrhenius速率定律的蚀刻工艺。在一些实施方案中,在操作607和603中的至少一个期间施加偏置以帮助通过原子层蚀刻进行的去除。应当理解,由于碰撞而发生大量能量损失,例如约90%的能量损失,因此通过施加偏置进行的各向异性蚀刻有助于克服能量损失以有效地去除改性的钽层。

[0112] 在去除期间,可任选地施加偏置以促进定向离子轰击。选择偏置功率以防止溅射,但允许去除气体进入特征并蚀刻在特征的开口处或附近的钽,从而打开它。可以根据激活的去除气体对衬底上沉积的金属的阈值溅射产率来选择偏置功率。这里使用的溅射可以指物理去除衬底表面中的至少一些。离子轰击可以指物质对衬底表面的物理轰击。

[0113] 在操作609中,任选地清扫室以从室去除反应的副产物。可以使用如上关于操作605所述的任何气体或技术来清扫室。

[0114] 如图所示,在一些实施方案中,可以根据需要任选地重复操作603-609,以从衬底蚀刻所需量的钽。

装置

[0115] 现在描述在某些实施方案中可适用于原子层蚀刻(ALE)操作的感应耦合等离子体(ICP)反应器。这样的ICP反应器还描述在2013年12月10日提交的并且名称为“IMAGE

REVERSAL WITH AHM GAP FILL FOR MULTIPLE PATTERNING”的美国专利申请公开No.2014/0170853中,其在此通过引用整体并入本文并用于所有目的。尽管本文描述了ICP反应器,但是应该理解的是,在一些实施方案中也可以使用电容耦合等离子体反应器。

[0116] 图7示意性地示出了适于实施本文的某些实施方案的感应耦合等离子体蚀刻装置700的横截面图,其示例是KiyoTM反应器,由加利福尼亚州弗里蒙特的Lam Research Corp.生产。所述感应耦合等离子体装置700包括由室壁701和窗711结构上限定的总处理室701。室壁701可以由不锈钢或铝制成。窗711可以由石英或其他介电材料制成。任选的内部等离子体栅格750将总处理室701分为上副室702和下副室703。在大多数实施方案中,等离子体栅格750可以被移除,从而利用由副室702和703构成的室空间。卡盘717定位在下副室703中在底部内表面附近。卡盘717被配置成接收和保持在其上执行蚀刻和沉积工艺的晶片719。卡盘717可以是当晶片719存在时用于支撑晶片719的静电卡盘。在一些实施方案中,边缘环(未示出)围绕卡盘717,并具有大致与晶片719(当晶片存在于卡盘717上方时)的顶面在同一平面的上表面。卡盘717还包括用于夹紧和松开晶片的静电电极。可设置过滤器和DC钳位功率源(未示出)用于此目的。也可以提供其他的控制系统用于提升晶片719使其离开卡盘717。卡盘717可以用RF功率源723充电。RF功率源723通过连接件727被连接到匹配电路721。匹配电路721通过连接件725连接到卡盘717。以这种方式,RF功率源723被连接到卡盘717上。

[0117] 用于等离子体产生的元件包括位于窗711上方的线圈733。在一些实施方案中,所公开的实施方案中未使用线圈。线圈733由导电材料制成,并包括至少一匝。在图7中所示的线圈733的示例包括三匝。线圈733的横截面用符号示出,具有“X”符号的线圈表示线圈733旋转地延伸到页面内,相反,具有“●”符号的线圈表示线圈旋转地延伸出页面。用于等离子体产生的元件还包括被配置为提供RF功率至线圈733的RF功率源741。一般地,RF功率源741通过连接件745被连接到匹配电路739。匹配电路739通过连接件743连接到线圈733。以这种方式,RF功率源741被连接到线圈733。任选的法拉第屏蔽件749被定位在线圈733和窗711之间。法拉第屏蔽件749以相对于线圈733成隔开的关系被保持。法拉第屏蔽件749被设置在窗711的正上方。线圈733、法拉第屏蔽件749和窗711各自被配置为基本上彼此平行。法拉第屏蔽件可以防止金属或其它物质沉积在等离子体室701的介电窗上。

[0118] 工艺气体(例如氯气、氩气、氧气等)可以通过位于上室702中的一个或多个主气体流入口760和/或通过一个或多个侧气体流入口770流入处理室701。同样,虽然未明确示出,但是类似的气流入口可用于向电容耦合等离子体处理室供应工艺气体。真空泵,例如,一级或两级干式机械泵和/或涡轮分子泵740,可用于将工艺气体从处理室701抽出并维持处理室701内的压强。例如,该泵可用于在ALE清扫操作过程中排空室701。阀控制的导管可用于使真空泵流体连接在处理室701上,以便选择性地控制由真空泵提供的真空环境的应用。在操作等离子体处理过程中,这可以使用封闭环控制的流量限制装置例如节流阀(未示出)或钟摆阀(未示出)进行。同样,也可以使用受控地流体连接在电容耦合等离子体处理室上的真空泵和阀。

[0119] 在装置的操作过程中,一种或多种工艺气体可通过气体流入口760和/或770供给。在某些实施方案中,工艺气体可以仅通过主气体流入口760供给,或者仅通过侧气体流入口770供给。在一些情况下,在图中所示的气体流入口可以由较复杂的气体流入口替代,例如,

由一个或多个喷头替代。法拉第屏蔽件749和/或任选的栅格750可以包括使工艺气体能输送至室701的内部通道和孔。法拉第屏蔽件749和任选的栅格750中的一者或两者可以作为用于输送工艺气体的喷头。在一些实施方案中,液体蒸发和输送系统可位于室701的上游,使得一旦液体反应物或前体被蒸发,那么蒸发的反应物或前体通过气体流入口760和/或770引入到室701中。示例性液体前体包括SiCl₄和硅酰胺。

[0120] 射频功率从RF功率源741供给到线圈733以使RF电流流过线圈733。流过线圈733的RF电流产生围绕线圈733的电磁场。电磁场产生在上副室702内的感应电流。所生成的各离子和自由基与晶片719的物理和化学相互作用选择性地在晶片上蚀刻特征和沉积层。

[0121] 如果使用等离子体栅格使得存在上副室702和下副室703二者,则感应电流作用于存在于上副室702中的气体上以在上副室702中产生电子-离子等离子体。任选的内部等离子体栅格750限制下副室703中的热电子的量。在一些实施方案中,设计和操作所述装置使得存在于下副室703中的等离子体是离子-离子等离子体。

[0122] 上部的电子-离子等离子体和下部的离子-离子等离子体二者可包含阳离子和阴离子,但是离子-离子等离子体将具有更大的阴离子:阳离子比率。挥发性的蚀刻和/或沉积的副产物可通过端口722从下副室703去除。本文公开的卡盘717可以在范围介于约-200℃和约600℃之间或约-20℃和约250℃之间的温度下操作,以处理衬底以蚀刻钽,卡盘717可以设定在低于约0℃的温度。温度取决于工艺操作和具体配方以及所使用的工具。

[0123] 室701当安装在干净的房间或制造厂中时可耦合到设施(未示出)。设施包括管道,管道提供工艺气体、真空、温度控制和环境微粒控制。这些设施当安装在目标制造厂时耦合到室701。此外,室701可耦合在传送室上,从而允许使用典型的自动化由机器人进出室701传送半导体晶片。

[0124] 在一些实施方案中,系统控制器730(其可包括一个或多个物理或逻辑控制器)控制处理室的一些或所有操作。系统控制器730可包括一个或多个存储器器件和一个或多个处理器。在一些实施方案中,所述装置包括当进行所公开的实施方案时用于控制流速和持续时间的开关系统。在一些实施方案中,所述装置可具有高达约500ms或高达约750ms的切换时间。切换时间可取决于流动化学物质、配方选择、反应器的体系结构和其他因素。

[0125] 在一些实现方式中,控制器730是系统的一部分,该系统可以是上述实例的一部分。这种系统可以包括半导体处理设备,其包括一个或多个处理工具、一个或多个处理室、用于处理的一个或多个平台和/或具体的处理组件(晶片基座、气流系统等)。这些系统可以与用于控制它们在处理半导体晶片或衬底之前、期间和之后的操作的电子器件一体化。电子器件可以称作“控制器”,该控制器可以控制一个或多个系统的各种元件或子部件。根据处理参数和/或系统的类型,系统控制器730可以被编程以控制本文公开的任何工艺,包括控制工艺气体输送、温度设置(例如,加热和/或冷却)、压强设置、真空设置、功率设置、射频(RF)产生器设置、RF匹配电路设置、频率设置、流速设置、流体输送设置、位置及操作设置、晶片转移进出工具和其他转移工具和/或与具体系统连接或通过接口连接的装载锁。

[0126] 宽泛地讲,控制器730可以被定义为具有接收指令、发布指令、控制操作、启用清洁操作、启用端点测量等等的各种集成电路、逻辑、存储器和/或软件的电子器件。集成电路可以包括存储程序指令的固件形式的芯片、数字信号处理器(DSP)、定义为专用集成电路(ASIC)的芯片和/或一个或多个微处理器或执行程序指令(例如,软件)的微控制器。程序指

令可以是以各种单独设置(或程序文件)的形式通信到控制器的指令,该设置定义用于在半导体晶片上或针对半导体晶片或系统执行特定处理的操作参数。在一些实施方案中,操作参数可以是由工艺工程师定义的用于在制备晶片的一个或多个(种)层、材料、金属、氧化物、硅、二氧化硅、表面、电路和/或管芯期间完成一个或多个处理步骤的配方(recipe)的一部分。在一些实施方案中,控制器730可以用于确定用于ALE的改性操作的温度窗,或者用于确定用于ALE的去除操作的工艺条件窗或两者。

[0127] 在一些实现方式中,控制器730可以是与系统集成、耦合或者说是通过网络连接系统或它们的组合的计算机的一部分或者与该计算机耦合。例如,控制器可以在“云”中或者是晶片厂(fab)主机系统的全部或一部分,其可以允许远程访问晶片处理。计算机可以启用对系统的远程访问以监测制造操作的当前进程,检查过去的制造操作的历史,检查多个制造操作的趋势或性能标准,以改变当前处理的参数,设置处理步骤以跟随当前的处理或者开始新的工艺。在一些实例中,远程计算机(例如,服务器)可以通过网络给系统提供工艺配方,网络可以包括本地网络或互联网。远程计算机可以包括能够输入或编程参数和/或设置的用户界面,该参数和/或设置然后从远程计算机通信到系统。在一些实例中,该控制器730接收数据形式的指令,该指令指明在一个或多个操作期间将要执行的每个处理步骤的参数。应当理解,参数可以针对将要执行的工艺类型以及工具类型,控制器被配置成连接或控制该工具。因此,如上所述,该控制器730可以例如通过包括一个或多个分立的控制器而分布,这些分立的控制器通过网络连接在一起并且朝着共同的目标(例如,本文所述的工艺和控制)工作。用于这些目的的分布式控制器的实例可以是与结合以控制室内工艺的一个或多个远程集成电路(例如,在平台水平或作为远程计算机的一部分)通信的室上的一个或多个集成电路。

[0128] 示例性的系统可以包括但不限于等离子体蚀刻室或模块、沉积室或模块、旋转清洗室或模块、金属电镀室或模块、清洁室或模块、倒角边缘蚀刻室或模块、物理气相沉积(PVD)室或模块、化学气相沉积(CVD)室或模块、ALD室或模块、ALE室或模块、离子注入室或模块、轨道室或模块、以及在半导体晶片的制备和/或制造中可以关联上或使用的任何其他的半导体处理系统。

[0129] 如上所述,根据工具将要执行的一个或多个工艺步骤,控制器可以与一个或多个其他的工具电路或模块、其他工具组件、群集工具、其他工具界面、相邻的工具、邻接工具、位于整个工厂中的工具、主机、另一个控制器、或者在将晶片的容器往来于半导体制造工厂中的工具位置和/或装载口搬运的材料搬运中使用的工具通信。

[0130] 图8描述了半导体工艺集群结构,其中各个模块与真空传送模块838(VTM)接口。在多个存储设备和处理模块之间“传送”晶片的传送模块的配置可以被称为“集群工具架构”系统。气密室830(也被称为装载锁或传送模块)在具有四个处理模块820a-820d的VTM 838中示出,四个处理模块820a-820d可以被单独优化以执行各种制造工艺。例如,处理模块820a-820d可以被实现以执行衬底蚀刻、沉积、离子注入、晶片清洁、溅射和/或其它半导体工艺。衬底蚀刻处理模块中的一个或多个(820a-820d中的任意一个或多个)可以如本文所公开的被实施,即,用于引入改性气体,用于引入去除气体,以及根据所公开的实施方案的其它合适的功能。气密室830和处理模块820可以被称为“站”。每个站具有将站与VTM 838连接的小面836(facet 836)。在每个小面内部,传感器1-18被用于在衬底826在各站之间移动

时检测衬底826的通过。

[0131] 机械手822将晶片826在各站之间传输。在一个实施方案中，机械手822具有一个臂，而在另一实施方案中，机械手822具有两个臂，其中每个臂具有端部执行器824以拾取晶片(例如晶片826)以供运输。在大气传送模块(ATM)840中，前端机械手832用于从在负载端口模块(LPM)842中的晶片盒或前开式标准盒(FOUP)834传送晶片826到气密室830。处理模块820内的模块中心828是用于放置晶片826的一个位置。在ATM 840中的对准器844用于对齐晶片。

[0132] 在一示例性的处理方法中，晶片被放置在LPM 842中的多个FOUP 834中的一个中。前端机械手832将晶片从FOUP 834传送到对准器844，其允许晶片826在被蚀刻或处理之前适当地居中。对准后，晶片826由前端机械手832移动到气密室830中。由于气密模块具有匹配ATM和VTM之间的环境的能力，因此晶片826能够在两种压强环境之间移动而不被损坏。从气密模块830，晶片826通过机械手822移动通过VTM 838并进入处理模块820a-820d中的一个。为了实现这种晶片移动，机械手822在其每一个臂上使用端部执行器824。一旦晶片826已被处理，则通过机械手822将其从处理模块820a-820d移动到气密模块830中。晶片826可以从这里通过前端机械手832移动到多个FOUP 834中的一个中或到对准器844。

[0133] 应当注意的是，控制晶片运动的计算机对于集群架构可以是本地的，或者它可以位于在制造工厂中的集群架构的外部，或在远程位置并通过网络连接到集群架构。如上参照图7所述的控制器可以用图8中的工具实施。

试验

[0134] 图9A-9C示出了设计者ALE的示例。图9A显示了作为温度函数的操作A(改性)，证实可以抑制0°C下的反应。在该设定点衬底温度下，图9C示出了基于两个实验的偏置扫描，两个实验都涉及在设计者ALE中用于改性的氯和用于去除的氩。圆形图表示针对40个ALE循环收集的数据。方形图表示针对25个ALE循环收集的数据。窗确认为约20eV-90eV。这个70eV窗是这里观察到的最大窗，而相比之下，镥ALE窗的宽度为10eV，并且该案例研究硅ALE窗的宽度为20eV。图9B进一步确认了时间上的自限性行为。总的来说，协同作用大于约94%，但可能受椭圆偏振误差的限制。总的来说，这种材料显示出高协同作用的ALE行为。这是令人惊讶的，因为镥在约60°C的温度下以不可控制的蚀刻方式反应太快，但在计算协同作用和相对能量值之后，在工具允许的情况下在约0°C或小于约0°C下(例如在-200°C至约0°C之间)进行镥的ALE，从而导致自限蚀刻。

结论

[0135] 虽然为了清楚理解的目的已经相当详细地描述了前述的实施方案，但是显而易见的是，可在所附权利要求的范围内实施某些变化和修改。应当注意的是，具有实施本发明实施方案的工艺、系统和装置的许多替代方式。因此，本发明的实施方案应被视为是说明性的而不是限制性的，并且所述实施方案并不限于本文所给出的细节。

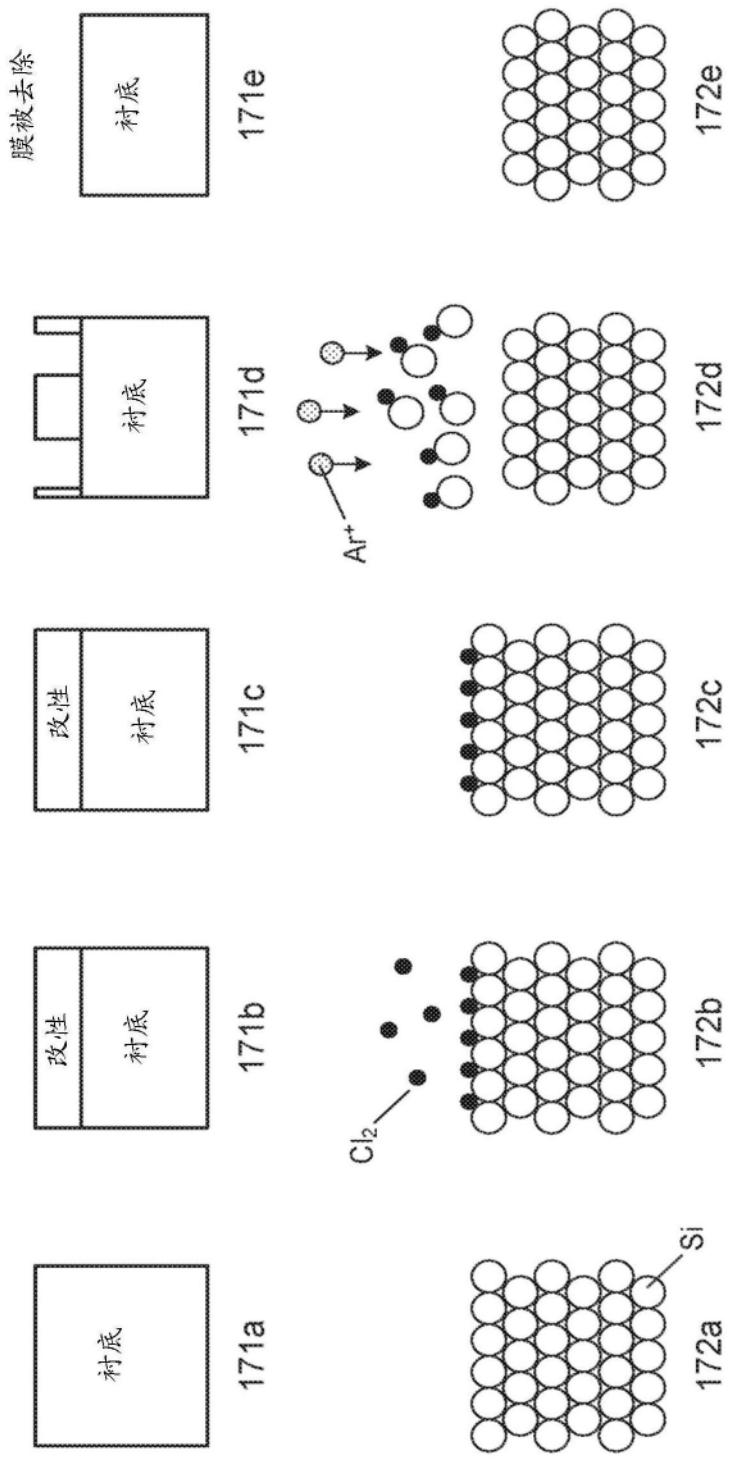


图1A

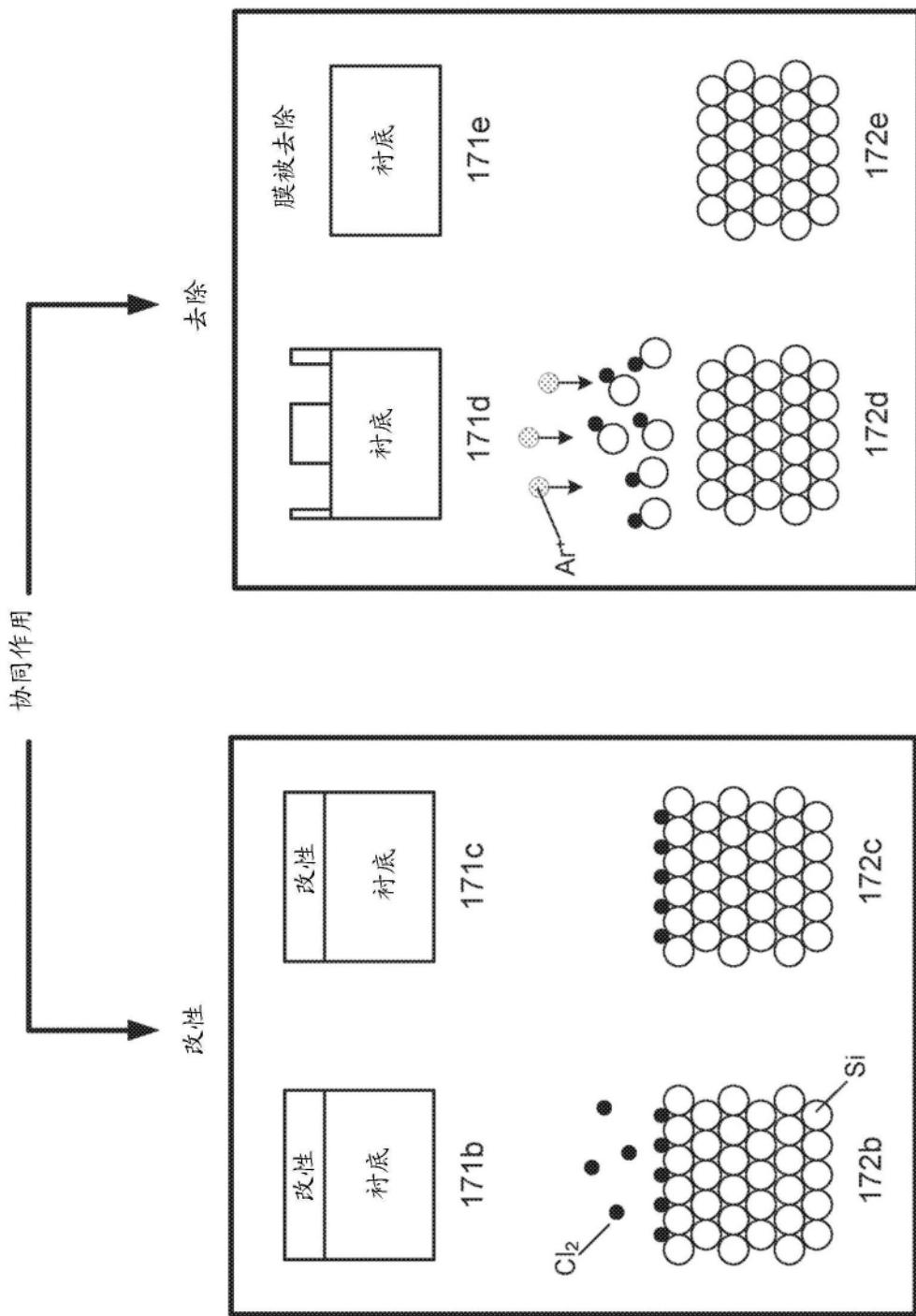


图1B

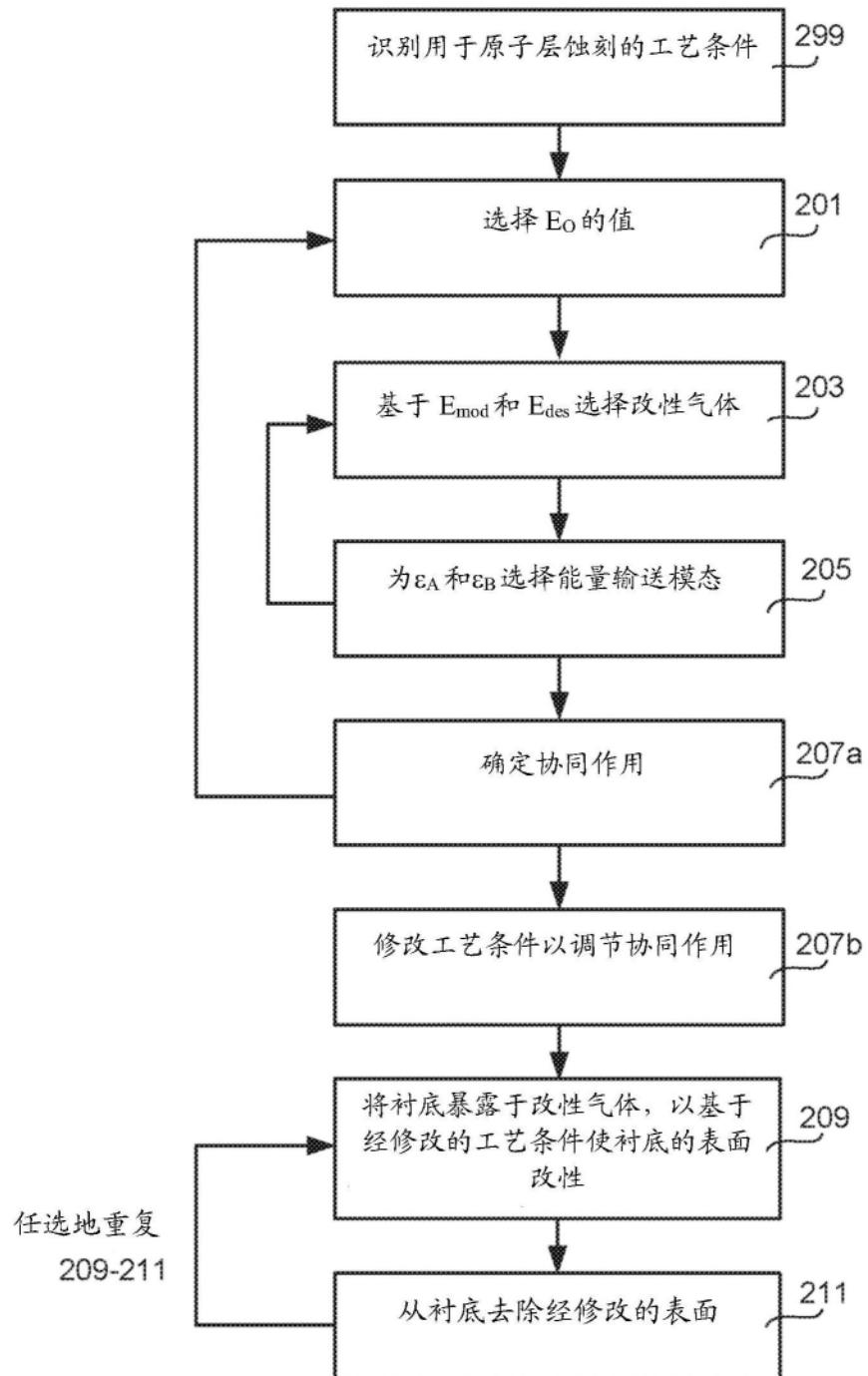


图2

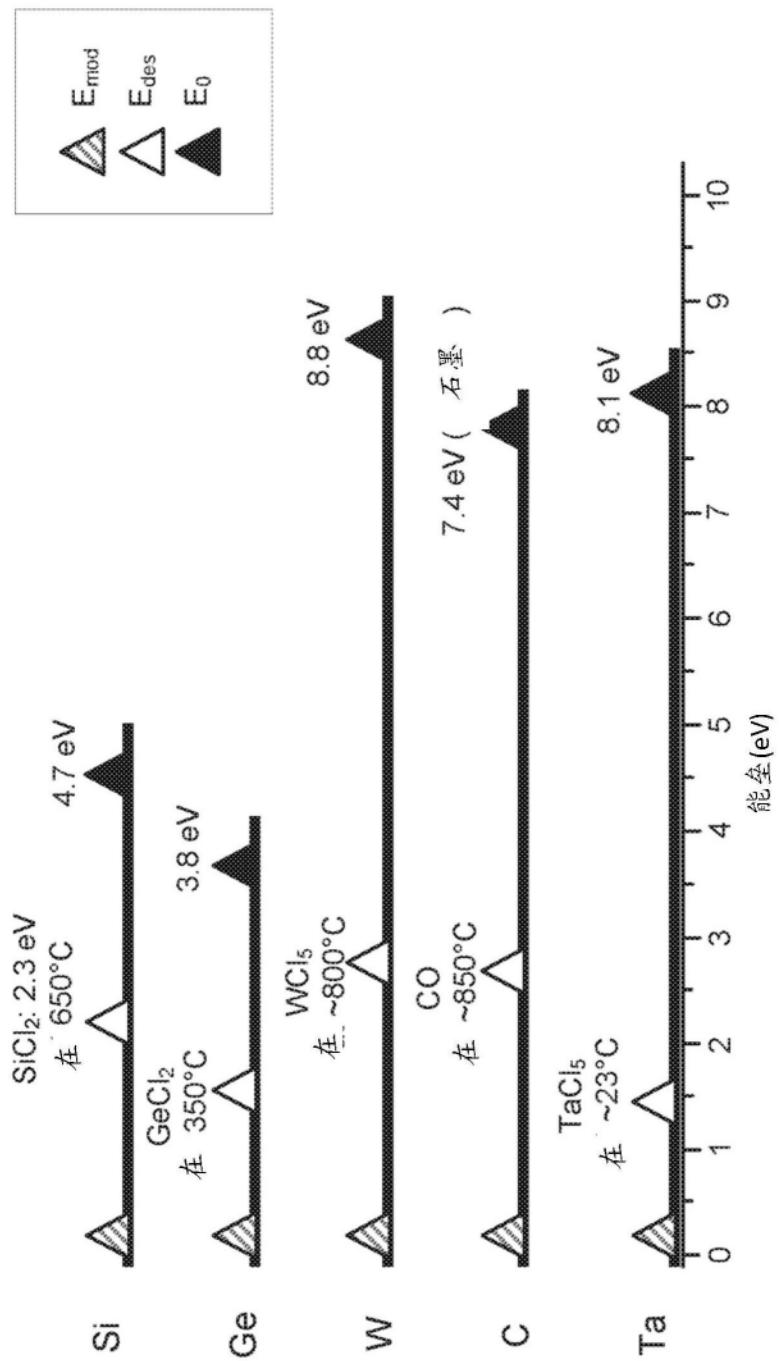


图3

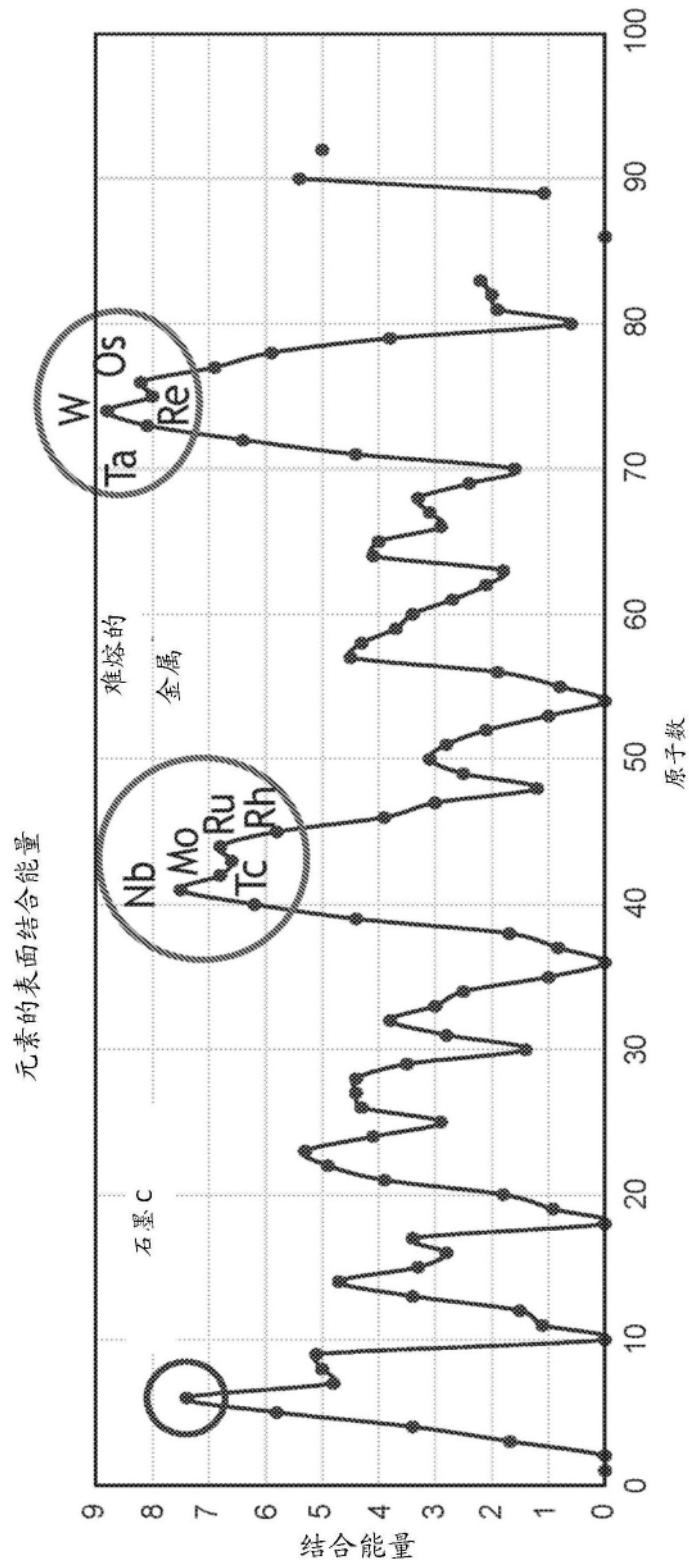


图4

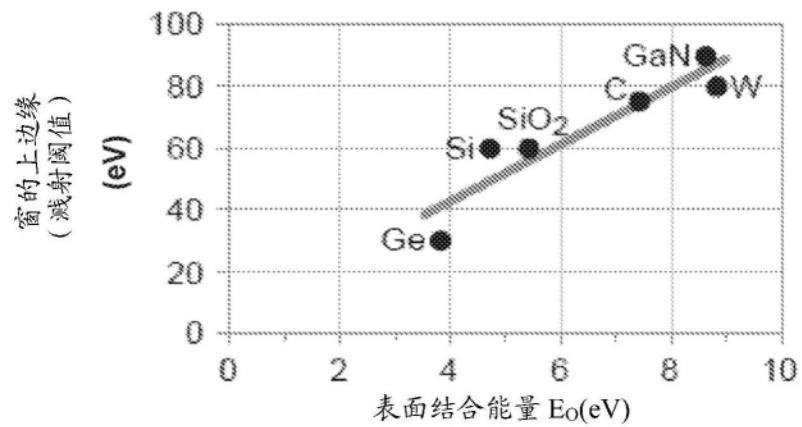


图5A

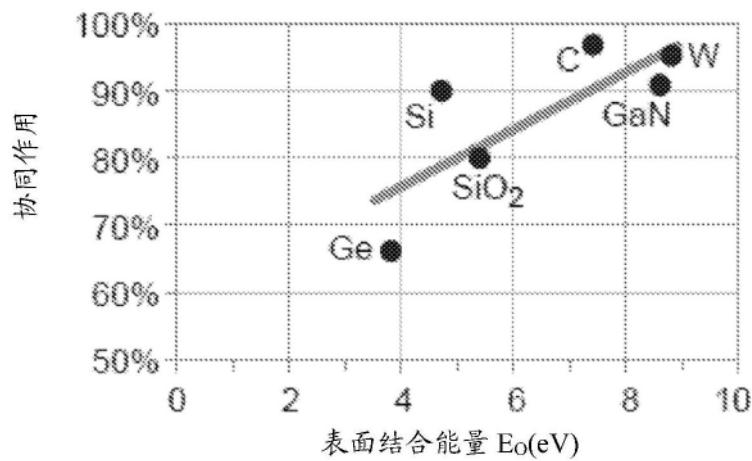


图5B

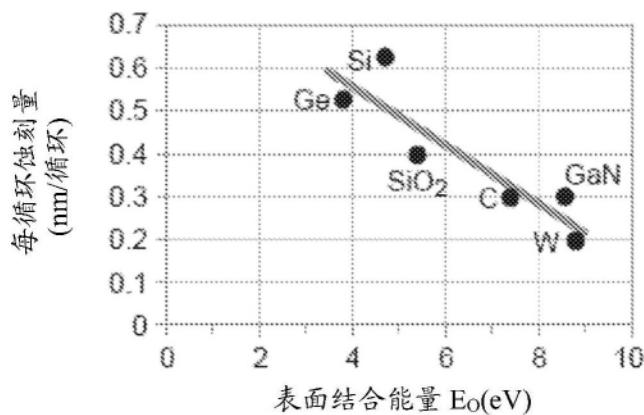


图5C

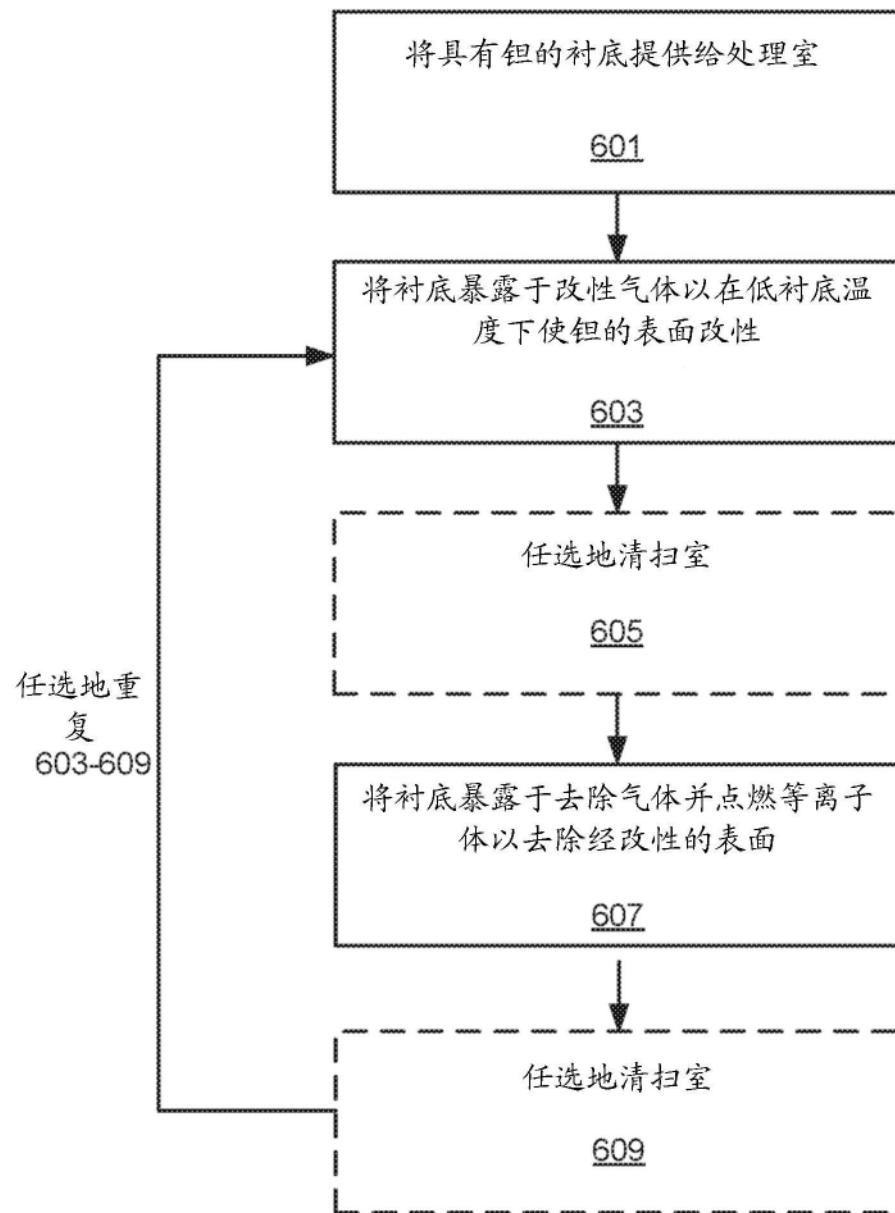


图6

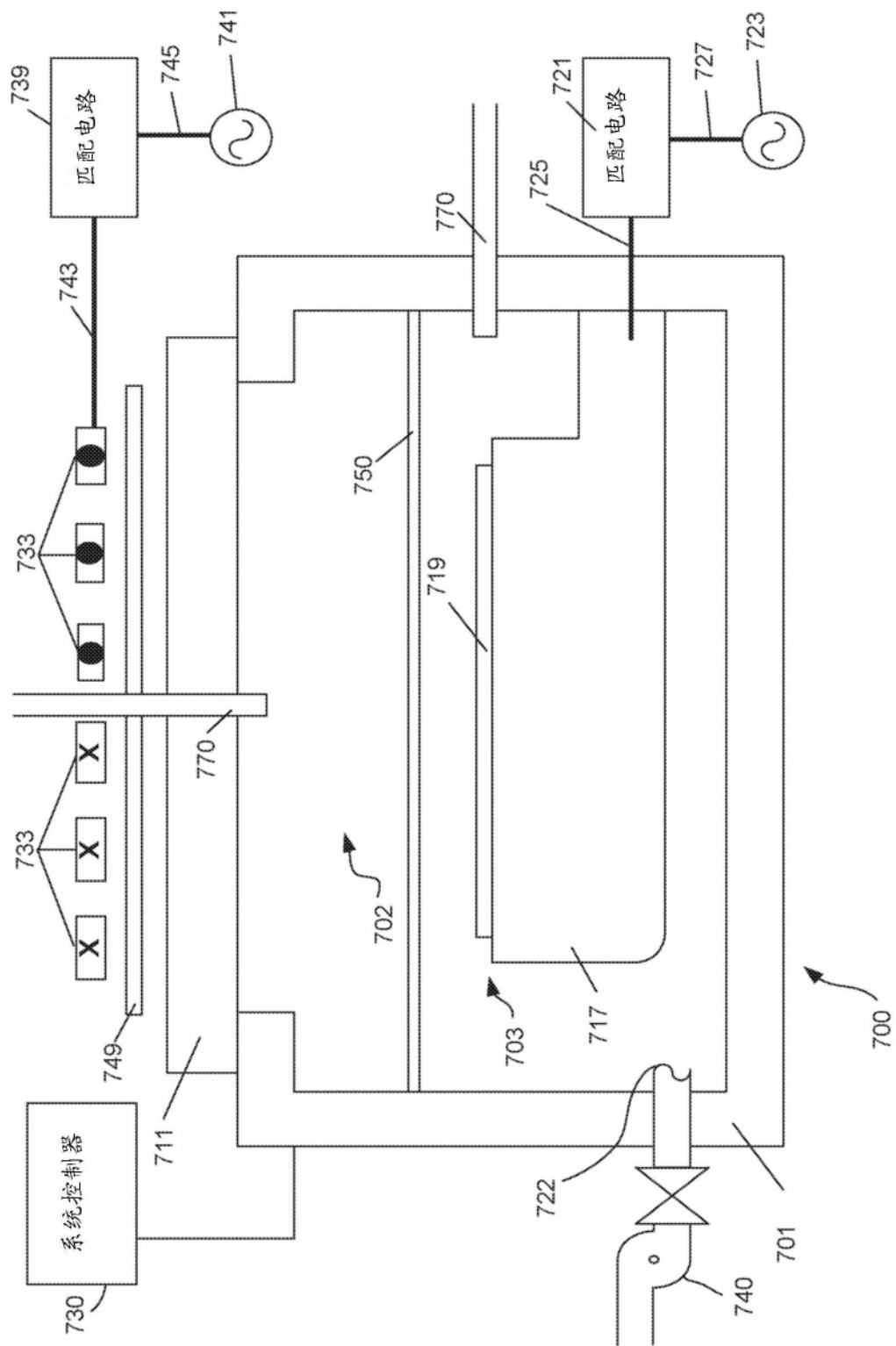


图7

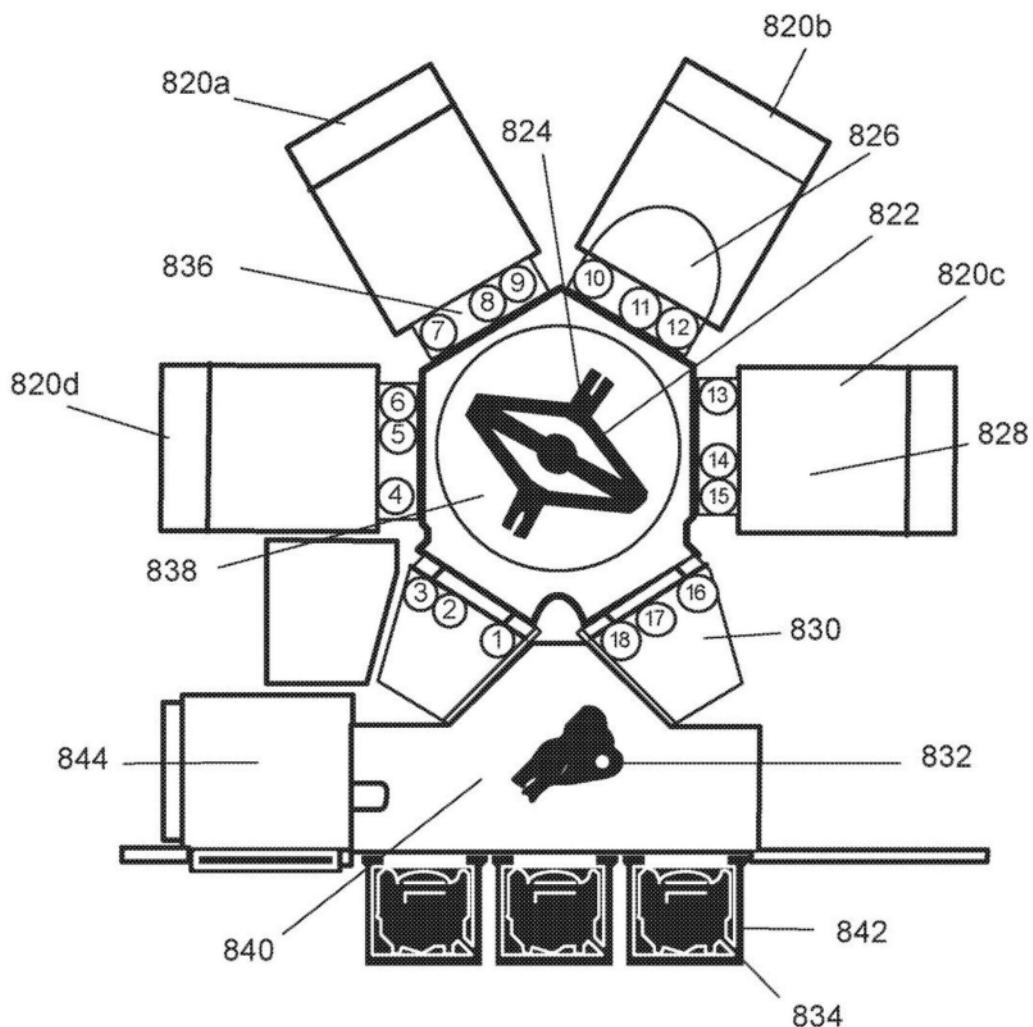


图8

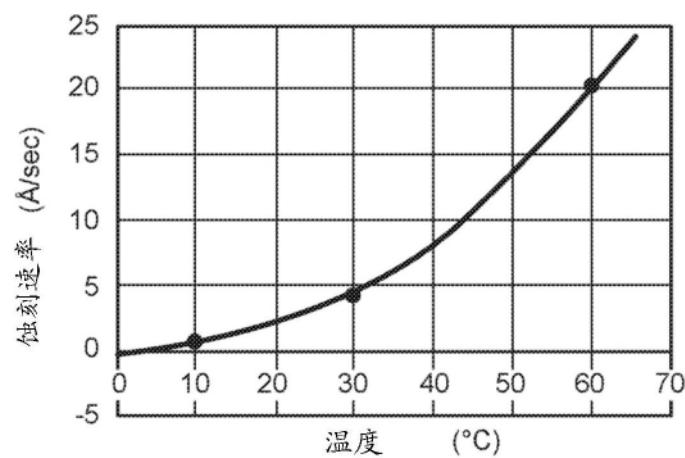


图9A

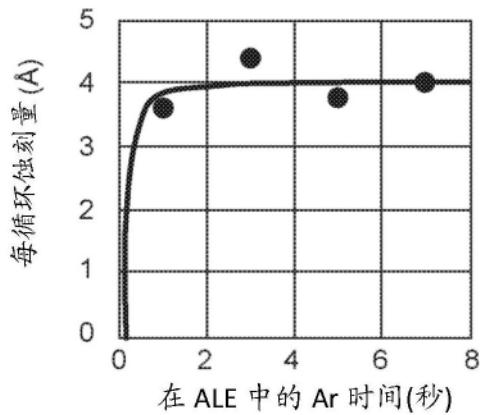


图9B

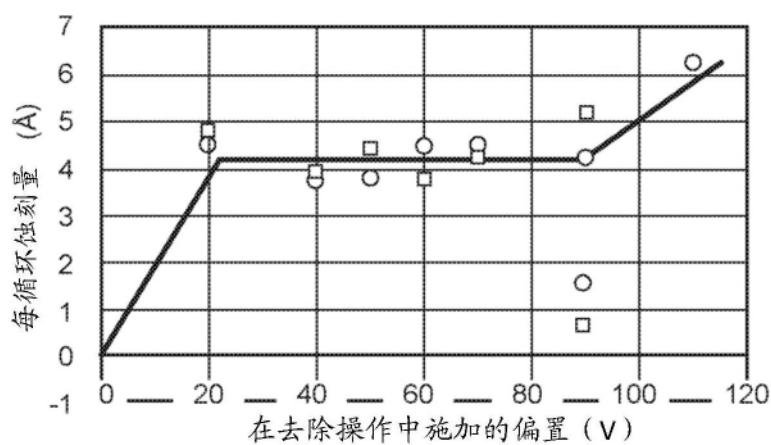


图9C