

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국



(43) 국제공개일  
2011년 8월 18일 (18.08.2011)

PCT

(10) 국제공개번호  
WO 2011/099746 A2

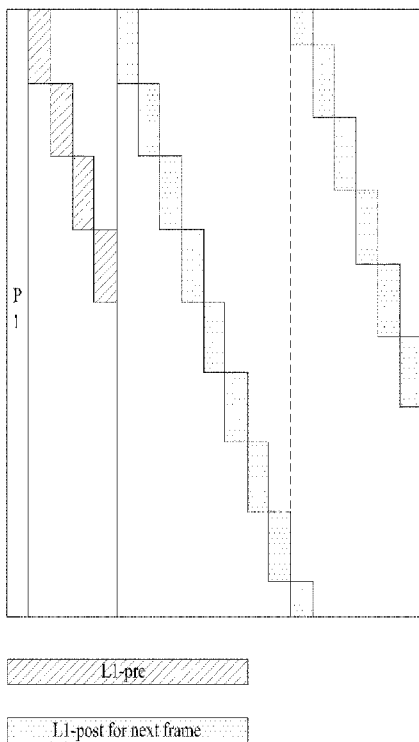
- (51) 국제특허분류: H04N 7/015 (2006.01) H04B 7/04 (2006.01)  
H04H 20/33 (2008.01)
- (21) 국제출원번호: PCT/KR2011/000815
- (22) 국제출원일: 2011년 2월 8일 (08.02.2011)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 61/304,254 2010년 2월 12일 (12.02.2010) US
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 서울 영등포구 여의도동 20, 150-721 Seoul (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US 에 한하여): 고우석 (KO, Woo Suk) [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR). 문상철 (MOON, Sang Chul) [KR/KR]; 서울시 서초구 우면동 16번지
- (74) 대리인: 김용인 (KIM, Yong In) 등; 서울 송파구 잠실동 175-9 현대빌딩 7층 KBK 특허법률사무소, 138-861 Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[다음 쪽 계속]

(54) Title: BROADCASTING SIGNAL TRANSMITTER/RECEIVER AND BROADCASTING SIGNAL TRANSMISSION/RECEPTION METHOD

(54) 발명의 명칭 : 방송 신호 송/수신기 및 방송 신호 송/수신 방법

[Fig. 36]



(57) Abstract: A broadcasting signal reception method, according to one embodiment of the present invention, comprises the following steps: receiving broadcasting signals, including a plurality of transmission frames, wherein the respective plurality of transmission frames contain a preamble including P2 symbols, a second signaling information, and data symbols containing a plurality of PLP's, the P2 symbols contain a first signaling information, the first signaling information contains information for decoding the second signaling information, the second signaling information contains information for decoding a plurality of PLP's included in the next transmission frame; and decoding the first signaling information, spread in a data symbol and included in the P2 symbols; and a step for decoding the second signaling information with the decoded first signaling information.

(57) 요약서: 본 발명의 일 실시예에 따른 방송 신호 수신 방법은, 복수의 전송 프레임을 포함하는 방송 신호를 수신하는 단계로서, 복수의 전송 프레임은 각각 P2 심볼을 포함하는 프리앰블 및 제 2 시그널링 정보 및 복수의 PLP 들을 포함하는 데이터 심볼을 포함하고, P2 심볼은 제 1 시그널링 정보를 포함하고, 제 1 시그널링 정보는 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하고, 제 2 시그널링 정보는 다음 전송 프레임에 포함된 복수의 PLP 들을 디코딩하기 위한 정보를 포함하고, 데이터 심볼 내에 스프레딩되고 P2 심볼에 포함된 제 1 시그널링 정보를 디코딩하는 단계와 디코딩된 제 1 시그널링 정보를 이용하여 제 2 시그널링 정보를 디코딩하는 단계를 포함할 수 있다.

WO 2011/099746 A2



ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**공개:**

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

## 명세서

### 발명의 명칭: 방송 신호 송/수신기 및 방송 신호 송/수신 방법 기술분야

- [1] 본 발명은 방송 신호 송/수신기 및 방송 신호 송/수신 방법에 관한 것으로, 더욱 상세하게는 데이터 전송 효율을 높이면서 종래의 방송 신호 송수신기와 호환될 수 있는 방송 신호를 송신하면서 수신기의 특성에 따라 방송 신호를 수신할 수 있는 시그널링 정보를 전송하는 방송 신호 송/수신기 및 그의 송/수신 방법에 관한 것이다.

#### 배경기술

- [2] 아날로그 방송 신호의 송출의 중단 시점이 다가오면서, 디지털 방송 신호를 송수신하기 위한 다양한 기술들이 개발되고 있다. 디지털 방송 신호는 아날로그 방송 신호에 비해 대용량의 비디오/오디오 데이터를 전송할 수 있으며, 비디오/오디오 데이터 외에도 다양한 부가 데이터를 포함할 수 있다.
- [3] 디지털 방송 시스템은 HD(High Definition)급의 영상과 다채널의 음향 및 다양한 부가 서비스를 제공할 수 있다. 다만, 고용량의 데이터 전송을 위한 데이터 전송 효율, 송수신 네트워크의 강인성(robustness) 및 모바일 수신 장비를 고려한 네트워크의 유연성(flexibility)은 여전히 개선해야 하는 과제이다.

#### 발명의 상세한 설명

##### 기술적 과제

- [4] 발명은 모바일 수신 장비 또는 인도어 환경에서도 디지털 방송 신호를 오류없이 수신할 수 있는 방송 신호의 송수신 방법 및 장치를 제공하고자 한다. 또한 본 발명은 수신기 특성에 따라 방송 신호를 수신할 수 있도록 시그널링 정보를 전송하는 방송 신호 송/수신기 및 송/수신 방법을 제공하고자 한다.
- [5] 또한, 본 발명은 상술한 목적을 달성함과 동시에 종래의 방송 시스템과 호환성을 유지할 수 있는 방송 신호의 송/수신기 및 송/수신 방법을 제공하고자 한다.

##### 과제 해결 수단

- [6] 본 발명의 기술적 해결 방법으로서, 본 발명의 일 실시예에 따른 방송 신호 수신기는, 복수의 전송 프레임을 포함하는 방송 신호를 수신하는 수신부, 상기 복수의 전송 프레임은 각각 프리앰블 및 데이터 심볼을 포함하고, 상기 프리앰블은 P2 심볼을 포함하고, 상기 P2 심볼은 제 1 시그널링 정보를 포함하고, 상기 데이터 심볼은 제 2 시그널링 정보 및 복수의 PLP들을 포함하고, 상기 제 1 시그널링 정보는 상기 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하고, 상기 제 2 시그널링 정보는 다음 전송 프레임에 포함된 복수의 PLP들을 디코딩하기 위한 정보를 포함하고, 상기 제 2 시그널링 정보는 상기 데이터 심볼 내에 스프레딩되고,와 상기 P2 심볼에 포함된 상기 제 1 시그널링 정보를

디코딩하는 제 1 디코더 및 상기 디코딩된 제 1 시그널링 정보를 이용하여 상기 데이터 심볼에 포함된 상기 제 2 시그널링 정보를 디코딩하는 제 2 디코더를 포함할 수 있다.

### 발명의 효과

- [7] 본 발명에 따르면 디지털 방송 시스템에 있어서 MIMO 시스템을 사용함으로써 데이터 전송 효율을 높이고 방송 신호 송수신의 강인성(Robustness)를 증가시킬 수 있다.
- [8] 또한, 본 발명에 따르면 MIMO 프로세싱에 의해 다양한 방송 환경에서도 수신기에서 MIMO 수신 신호들을 효율적으로 복구할 수 있다.
- [9] 또한, 본 발명에 따르면 MIMO 시스템을 사용하면서도 종래의 송수신 시스템을 최대한 사용함으로써 호환성을 확보하고, 수신기의 특성에 따라 데이터를 선택적으로 수신 또는 처리할 수 있는 방송 신호 송/수신기 및 송/수신 방법을 제공할 수 있다.
- [10] 또한, 본 발명에 따르면 모바일 수신 장비 또는 인도어 환경에서도 디지털 방송 신호를 오류없이 수신할 수 있는 방송 신호의 송/수신기 및 송/수신 방법을 제공할 수 있다.

### 도면의 간단한 설명

- [11] 도 1은 본 발명의 일 실시예에 따른 MIMO 기법을 이용한 방송 신호 송신기를 나타낸 도면이다.
- [12] 도 2는 본 발명의 일 실시예에 따른 인풋 프로세싱 모듈(101200)을 나타낸 도면이다.
- [13] 도 3은 본 발명의 인풋 프로세싱 모듈(101200)에 포함된 스트림 어댑테이션 블록(102200)의 또 다른 실시예이다.
- [14] 도 4는 본 발명의 일 실시예에 따른 BICM 인코더(101300)를 나타낸 도면이다.
- [15] 도 5는 본 발명의 일 실시예에 따른 프레임 빌더(101400)를 나타낸 도면이다.
- [16] 도 6은 본 발명의 일 실시예에 따른 OFDM 제너레이터(101500)를 나타낸 도면이다.
- [17] 도 7은 본 발명의 일 실시예에 따른 다른 방송 신호 수신기를 나타낸 도면이다.
- [18] 도 8은 본 발명의 일 실시예에 따른 OFDM 디모듈레이터(108100)를 나타낸 도면이다.
- [19] 도 9는 본 발명의 일 실시예에 따른 프레임 디매퍼(107200)를 나타낸 도면이다.
- [20] 도 10은 본 발명의 일 실시예에 따른 BICM 디코더(107300)를 나타낸 도면이다.
- [21] 도 11은 본 발명의 일 실시예에 따른 방송 신호 수신기의 아웃풋 프로세싱 모듈(107500)을 나타낸 도면이다.
- [22] 도 12는 본 발명의 일 실시예에 따른 PLP 기반의 추가 전송 프레임 구조를 나타낸 도면이다.
- [23] 도 13은 본 발명의 일 실시예에 따른 FEF 기반의 추가 전송 프레임의 구조를

나타낸 도면이다.

- [24] 도 14의 A 및 B는 본 발명의 일 실시예에 따른 추가 전송 프레임을 식별하기 위한 P1 심볼 생성과정을 나타낸 도면이다.
- [25] 도 15는 본 발명의 일 실시예에 따른 L1-프리 시그널링 정보를 나타낸 도면이다.
- [26] 도 16은 본 발명의 일 실시예에 따른 L1-포스트 시그널링 정보를 나타낸 도면이다.
- [27] 도 17은 본 발명의 또 다른 실시예에 따른 L1-포스트 시그널링 정보를 나타낸 도면이다.
- [28] 도 18은 본 발명의 제 1 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.
- [29] 도 19는 본 발명의 제 2 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.
- [30] 도 20은 본 발명의 제 3 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.
- [31] 도 21은 본 발명의 일 실시예에 따른 SVC를 사용한 MIMO 전송 시스템이 적용된 지상파 방송 시스템이 전송하는 전송 프레임 구조를 나타낸 도면이다.
- [32] 도 22는 본 발명의 일 실시예에 따른 MIMO 송수신 시스템을 나타낸 도면이다.
- [33] 도 23은 본 발명의 일 실시예에 따른 채널 환경에서 SM 기법의 MIMO 전송에 따른 데이터 송수신 방법을 나타낸 도면이다.
- [34] 도 24는 본 발명의 일 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [35] 도 25는 본 발명의 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [36] 도 26은 본 발명의 또 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [37] 도 27은 본 발명의 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [38] 도 28은 본 발명의 일 실시예에 따른 추가적인 방송 신호를 전송하기 위한 수퍼 프레임을 나타낸 도면이다.
- [39] 도 29는 본 발명의 일 실시예에 따른 AP1 심볼을 삽입하기 위한 송신기의 OFDM 제너레이터를 나타낸 도면이다.
- [40] 도 30은 본 발명의 일 실시예에 따른 P1 심볼의 구조와 AP1 심볼의 구조를 나타낸 도면이다.
- [41] 도 31은 본 발명의 또 다른 실시예에 따른 OFDM 디모듈레이터를 나타낸 도면이다.
- [42] 도 32는 본 발명의 일 실시예에 따른 전송 프레임에 매핑되는 L1 시그널링 정보의 스프레드 패턴의 일 실시예를 나타낸 도면이다.

- [43] 도 33은 본 발명의 다른 실시예에 따른 방송 신호 송신 시스템의 스트림 어댑테이션 모듈을 나타낸 도면이다.
- [44] 도 34는 본 발명의 일 실시예에 따른 방송 신호 수신 시스템의 아웃풋 프로세싱 모듈을 나타낸 도면이다.
- [45] 도 35는 본 발명의 일 실시예에 따른 방송 신호 전송 방법을 나타낸 순서도이다.
- [46] 도 36은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [47] 도 37은 본 발명의 일 실시예에 따른 타임 인터리버의 동작을 나타낸 개념도이다.
- [48] 도 38은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [49] 도 39는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [50] 도 40은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [51] 도 41은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [52] 도 42는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [53] 도 43은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [54] 도 44는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [55] 도 45는 본 발명의 일 실시예에 따른 추가적인 프리앰블의 시그널링 방법을 나타낸 표이다.
- [56] 도 46은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [57] 도 47은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [58] 도 48은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [59] 도 49는 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [60] 도 50은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [61] 도 51는 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [62] 도 52는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를

- 나타낸 도면이다.
- [63] 도 53은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [64] 도 54는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [65] 도 55는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [66] 도 56은 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [67] 도 57은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [68] 도 58은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [69] 도 59는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 구조로서, 특히 주파수 도메인에서의 셀 배치를 나타낸 도면이다.
- [70] 도 60은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [71] 도 61은 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [72] 도 62는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [73] 도 63은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [74] 도 64는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [75] 도 65은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다.
- [76] 도 66은 본 발명의 일 실시예에 따른 방송 신호 수신 방법을 나타낸 플로우 차트이다.

### 발명의 실시를 위한 최선의 형태

- [77] 본 명세서에서 사용되는 용어는 본 발명에서의 기능을 고려하면서 가능한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 이는 당 분야에 종사하는 기술자의 의도, 관례 또는 새로운 기술의 출현 등에 따라 달라질 수 있다. 또한 특정 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 발명의 설명 부분에서 그 의미를 기재할 것이다. 따라서 본 명세서에서 사용되는 용어는, 단순한 용어의 명칭이 아닌 그 용어가 아닌 실질적인 의미와 본 명세서의 전반에 걸친 내용을 토대로 해석되어야 함을 밝혀두고자 한다.

- [78] 디지털 방송 시스템에서 전송 효율을 높이고 강건한(robust) 통신을 수행하기 위해 다양한 기술이 도입되고 있다. 그 중 하나로서 송신측 또는 수신측에서 복수의 안테나를 사용하는 방법이 제안되고 있으며, 이를 각각 단일 안테나 전송 단일 안테나 수신 방식(SISO; Single-Input Single-Output), 단일 안테나 전송 다중 안테나 수신 방식(SIMO; Single-Input Multi-Output) 다중 안테나 전송 단일 안테나 수신 방식(MISO; Multi-Input Single-Output), 다중 안테나 전송 다중 안테나 수신 방식(MIMO; Multi-Input Multi-Output)으로 나눌 수 있다. 이하에서, 다중 안테나는 설명의 편의를 위해 2개의 안테나를 예로서 설명할 수 있으나, 이러한 본 발명의 설명은 2개 이상의 안테나를 사용하는 시스템에 적용될 수 있다.
- [79] SISO 방식은 1개의 송신 안테나와 1개의 수신 안테나를 사용하는 일반적인 방송 시스템을 나타낸다. SIMO 방식은 1개의 송신 안테나와 복수의 수신 안테나를 사용하는 방송 시스템을 나타낸다.
- [80] MISO 방식은 복수의 송신 안테나와 복수의 수신 안테나를 사용하여 송신 다이버시티를 제공하는 방송 시스템을 나타내며, 일 예로서 알라모우티(Alamouti) 방식 등을 나타낸다. MISO 방식은 1개의 안테나로 데이터를 성능 손실(performance loss) 없이 수신할 수 있는 방식을 일컫는다. 수신 시스템에서 성능 향상을 위해 복수의 수신 안테나로 동일한 데이터를 수신할 수 있지만, 이러한 경우에도 본 명세서에서는 이를 MISO의 범위에 포함하여 설명하도록 한다.
- [81] MIMO 기술을 적용한 시스템의 성능은 전송 채널의 특성에 의존하는데, 특히 독립적 채널 환경들을 가진 시스템에서 그 효율이 높아진다. 즉, 송신단의 각 안테나에서 수신단의 각 안테나까지 이르는 각 채널들이 서로 상관성이 없는 독립적인 채널일수록 MIMO 기술을 적용한 시스템의 성능은 좋아질 수 있으나, LOS (line-of-sight) 환경처럼 각 송수신 안테나간 채널들의 상호 상관성이 매우 높은 채널 환경에서는 MIMO 기술을 적용한 시스템의 성능이 급격히 떨어지거나 또는 동작 자체가 불가능한 경우가 발생할 수도 있다.
- [82] 또한, SISO(Single-Input Single-Output) 및 MISO 방식을 사용하던 방송 시스템에 MIMO 방식을 적용하는 경우, 데이터 전송 효율을 높일 수 있으나 상술한 문제점 외에도 단일 안테나를 갖는 수신기에서도 서비스를 수신할 수 있도록 호환성을 유지해야 하는 과제가 존재한다. 따라서 본 발명에서는 이하에서 이러한 현존하는 문제점 및 과제들을 해결할 수 있는 방법을 제시하도록 한다.
- [83] 또한 본 발명에서는 종래 지상파 방송 시스템, 예컨대 DVB-T2 등의 지상파 방송 시스템과 RF 주파수 대역을 공유하면서, 추가적인 방송 신호(또는 인헨스드 방송 신호) 예컨대 모바일 방송 신호를 송수신할 수 있는 시스템을 위한 방송 신호 송수신기 및 송수신방법을 제시할 수 있다.
- [84] 이를 위해, 본 발명에서는 통신환경에 강인하지만 화질이 낮은 기본 비디오 컴포넌트와, 고화질의 영상을 제공할 수 있지만 통신 환경에 다소 취약한 확장 비디오 컴포넌트로 구분하여 전송할 수 있는 확장성(scalability)을 갖는 비디오

코딩 방법을 사용할 수 있다. 본 발명에서는 확장성을 갖는 비디오 코딩 방법으로 SVC를 설명하나, 이외의 임의의 비디오 코딩 방법을 적용할 수 있다. 이하 도면을 참조하여 본 발명의 실시예들을 보다 상세히 설명한다.

- [85] 본 발명의 방송 신호 송신기 및 수신기는 복수의 안테나를 통해 송수신되는 복수의 신호에 대해 MISO 프로세싱 및 MIMO 프로세싱을 수행할 수 있으며, 이하에서는 2개의 안테나를 통해 송수신되는 2개의 신호에 대해 신호처리를 수행하는 방송 신호 송수신기에 대하여 설명하도록 한다.
- [86]
- [87] 도 1은 본 발명의 일 실시예에 따른 MIMO 기법을 이용한 방송 신호 송신기를 나타낸 도면이다.
- [88] 도 1에 도시된 바와 같이, 본 발명에 따른 방송 신호 송신기는 인풋 프리-프로세서(101100), 인풋 프로세싱 모듈(101200), BICM(Bit Interleaved Coded Modulation)인코더(101300), 프레임 빌더(101400), OFDM (Orthogonal frequency-division multiplexing) 제너레이터(또는 송신부)(101500)를 포함할 수 있다. 본 발명에 따른 방송 신호 송신기는 복수의 MPEG-TS 스트림 또는 GSE (General Stream Encapsulation) 스트림(또는 GS 스트림)을 입력 받을 수 있다.
- [89] 인풋 프리-프로세서(101100)는 입력 스트림 즉, 복수의 MPEG-TS 스트림 또는 GSE 스트림에 대해 강인성을 부여하기 위하여 서비스 단위로 복수의 PLP(physical layer pipe)를 생성할 수 있다.
- [90] PLP는 피지컬 레이어에서 식별이 되는 데이터의 단위로, PLP별로 동일한 전송 경로에서 데이터가 가공된다. 즉, PLP는 전송 경로에서 처리되는 피지컬 레이어의 속성이 동일한 데이터로서, 프레임 내의 셀 단위로 매핑될 수 있다. 또한 PLP는 하나 또는 복수의 서비스를 전달(carry)하는 피지컬 레이어 TDM(Time Division Multiplex) 채널로 볼 수 있다. 이러한 서비스가 전송되는 경로 또는 그 경로를 통해서 전송되는, 피지컬 레이어에서 식별 가능한 스트림의 단위를 PLP라고 호칭한다.
- [91] 이후 인풋 프로세싱 모듈(101200)은 생성된 복수의 PLP를 포함하는 BB(Base Band) 프레임을 생성할 수 있다. 또한 BICM 모듈(101300)은 전송 채널상의 오류를 정정할 수 있도록 BB 프레임에 리던던시(redundancy)를 추가하고 BB 프레임에 포함된 PLP 데이터를 인터리빙할 수 있다.
- [92] 프레임 빌더(101400)는 복수의 PLP를 전송 프레임에 매핑하고, 시그널링 정보를 추가하여 전송 프레임 구조를 완성할 수 있다. OFDM 제너레이터(101500)는 프레임 빌더로부터 입력 데이터를 OFDM 복조하여 복수의 안테나를 통해 전송될 수 있는 복수의 경로로 분리하여 출력할 수 있다.
- [93]
- [94] 도 2는 본 발명의 일 실시예에 따른 인풋 프로세싱 모듈(101200)을 나타낸 도면이다.
- [95] 도 2의 A는 하나의 인풋 스트림을 입력받는 경우, 인풋 프로세싱

- 모듈(101200)의 일 실시예이다. 인풋 스트림이 1개인 경우 도 2의 A에 도시된 바와 같이, 인풋 프로세싱 모듈(101200)은 모드 어댑테이션 블록(102100) 및 스트림 어댑테이션 블록(102200)을 포함할 수 있다.
- [96] 모드 어댑테이션 블록(102100)은 입력 비트 스트림을 후단의 BICM 인코더에서 FEC(BCH/LDPC) 인코딩을 수행하기 위한 논리적인 단위로 구분하여 매핑을 수행하는 인풋 인터페이스 모듈(102110), 매핑된 비트 스트림에 CRC 인코딩을 수행하는 CRC-8(Cyclic Redundancy Check-8)인코더(102120) 및 데이터 필드에 고정된 크기를 갖는 BB 헤더를 각각 삽입하는 BB 헤더 삽입부(102130)를 포함할 수 있다. 이 경우 BB 헤더는 모드 어댑테이션 타입 (TS/GS/IP) 정보, 사용자 패킷 길이 정보, 데이터 필드 길이 정보 등을 포함할 수 있다.
- [97] 또한 스트림 어댑테이션 블록(102200)은 입력 데이터가 FEC 인코딩을 위한 하나의 BB 프레임을 채우지 못하는 경우 BB 프레임을 완성할 수 있도록 패딩 비트를 삽입하는 패딩 삽입부(102210) 및 PRBS(Pseudo Random Binary Sequence)를 생성하고, 입력 비트 스트림을 생성된 PRBS와 XOR 연산하여 데이터를 랜더마이징하는 BB 스크램블러(102220)를 포함할 수 있다.
- [98] 도 2의 B는 복수의 인풋 스트림을 입력받는 경우, 인풋 프로세싱 모듈(101200)에 포함된 모드 어댑테이션 블록(102100)의 또 다른 실시예를 도시하고 있다.
- [99] 모드 어댑테이션 블록(102100)은  $p+1$ 개의 인풋 인터페이스 모듈(102300-0~ $p$ ),  $p+1$ 개의 인풋 스트림 싱크 모듈(102310-0~ $p$ ),  $p+1$ 개의 딜레이 보상부(102320-0~ $p$ ),  $p+1$ 개의 널 패킷 제거부(102330-0~ $p$ ),  $p+1$ 개의 CRC 인코더(102340-0~ $p$ ) 및  $p+1$ 개의 BB 헤더 삽입부 (102350-0~ $p$ )를 포함할 수 있다.
- [100] 입력된  $p+1$ 개의 인풋 스트림은 복수개의 MPEG-TS 혹은 GSE 스트림이 변환된 스트림으로 독립적으로 처리될 수 있으며, 여러 개의 서비스 컴포넌트들을 포함하는 완전한 스트림이 될 수도 있고, 하나의 서비스 컴포넌트만을 포함하는 최소 단위의 스트림이 될 수도 있다.
- [101] 본 발명에서는 이와 같이 독립적으로 처리될 인풋 스트림이 전송되는 경로를 PLP라 호칭할 수 있다. 각각의 서비스는 다수의 RF 채널을 통해 송수신될 수 있는데, PLP 데이터는 복수의 RF 채널들에 시간적인 간격을 가지고 분포된 슬롯들에 포함될 수도 있고, 하나의 RF 채널에 시간적인 간격을 가지고 분포될 수도 있다. 이러한 신호 프레임은 적어도 하나의 RF 채널에 시간적으로 분포한 PLP를 전송할 수 있다. 다시 말하면, 하나의 PLP는 하나의 RF 채널 또는 다수의 RF 채널들에 시간적으로 분포되어 전송될 수도 있다.
- [102] 또한 본 발명에서는 전송 효율을 높이기 위하여, 복수의 PLP 중 임의의 PLP를 선택하고, 선택된 임의의 PLP를 통하여 복수의 PLP에 공통적으로 적용될 수 있는 정보를 전송하는 것을 일 실시예로 한다. 이와 같은 PLP를 커먼 PLP(common PLP) 또는 L2 시그널링 정보라 호칭할 수 있으며, 설계자의 의도에 따라 커먼 PLP는 복수개가 될 수 있으며, 커먼 PLP는 전송 프레임 내 L1

시그널링 정보 다음에 위치할 수 있다.

- [103]  $p+1$ 개의 인풋 인터페이스 모듈(102300-0~ $p$ ),  $p+1$ 개의 CRC 인코더(102340-0~ $p$ ) 및  $p+1$ 개의 BB 헤더 삽입부(102350-0~ $p$ )는 도 2의 A의 인풋 인터페이스 모듈(102100), CRC-8 인코더(102120) 및 BB 헤더 삽입부(102130)와 동일한 기능을 수행하므로 구체적인 설명은 생략한다.  $p+1$ 개의 인풋 스트림 싱크 모듈레이터(102310-0~ $p$ )는 ISCR(Input Stream Clock Reference) 정보 즉, 수신단에서 TS(Transport Stream) 또는 GS(Generic Stream)을 복원하는데 필요한 타이밍 정보를 삽입할 수 있다.
- [104]  $p+1$ 개의 딜레이 보상부(102320-0~ $p$ )는 입력 스트림 싱크로나이저에서 삽입된 타이밍 정보를 기준으로 그룹 단위의 PLP들에 대하여 데이터를 지연시켜 동기를 맞출 수 있으며,  $p+1$ 개의 널 패킷 제거부(102330-0~ $p$ )는 딜레이 보상된 BB 프레임 내에 삽입된 불필요하게 전송되는 널 패킷을 삭제하고, 삭제된 위치에 따라 삭제된 널 패킷의 개수를 각각 삽입할 수 있다.
- [105]
- [106] 도 3은 본 발명의 인풋 프로세싱 모듈(101200)에 포함된 스트림 어댑테이션 블록(102200)의 또 다른 실시예이다.
- [107] 도 3에 도시된 스트림 어댑테이션 블록(102200)은 복수의 PLP를 전송 프레임의 각 슬롯에 할당하기 위한 스케줄링을 수행하고, 인밴드 시그널링과 별개로 현재 프레임의 L1-다이내믹 시그널링 정보를 BICM 인코더(101300)로 전송하는 스케줄러(103100), 인밴드 시그널링 등을 위해서 후속 프레임에 대한 스케줄링 정보가 현재 프레임에 포함될 수 있도록 입력 데이터를 한 프레임만큼 지연시키는  $p+1$ 개의 프레임 지연부(103200-0~ $p$ ), 한 프레임만큼 지연된 데이터에 지연되지 않은 L1-다이내믹 시그널링 정보를 삽입한다. 또한, 패딩을 위한 공간이 있는 경우 패딩 비트를 삽입하거나, 인밴드 시그널링 정보를 패딩 공간에 각각 삽입하는  $p+1$ 개의 인밴드 시그널링/패딩 삽입부(103300-0~ $p$ ) 및  $p+1$ 개의 BB 스크램블러(103400-0~ $p$ )를 포함할 수 있다.  $p+1$ 개의 BB 스크램블러(103400-0~ $p$ )는 도 2의 A에서 설명한 BB 스크램블러(102220)과 동일하게 동작하므로 구체적인 설명은 생략한다.
- [108]
- [109] 도 4는 본 발명의 일 실시예에 따른 BICM 인코더(101300)를 나타낸 도면이다.
- [110] 본 발명에 따른 BICM 인코더(101300)는 제 1 BICM 인코딩 블록(104100)과 제 2 BICM 인코딩 블록(104200)을 포함할 수 있다. 제 1 BICM 인코딩 블록(104100)은 인풋 프로세싱된 복수개의 PLP를 각각 처리하기 위한 블록들을 포함하며, 제 2 BICM 인코딩 블록(104200)은 시그널링 정보를 각각 처리하기 위한 블록들을 포함할 수 있다. 본 발명의 시그널링 정보는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함할 수 있다. 각 블록의 위치는 설계자의 의도에 따라 변경 가능하다. 이하 각 블록에 대해 구체적으로 살펴본다.
- [111] 제 1 BICM 인코딩 블록(104100)은 PLP에 포함된 데이터(이하 PLP 데이터)에

대하여 수신부에서 전송 채널상의 오류를 정정할 수 있도록 리던던시(redundancy)를 추가하여 BCH 인코딩과 LDPC 인코딩을 수행하는 p+1개의 FEC 인코더(104110-0~p), FEC 인코딩이 수행된 PLP 데이터에 대하여 하나의 FEC 블록 단위로 비트 인터리빙을 수행하는 p+1개의 비트 인터리버(1041200-0~p), 비트 인터리빙된 PLP 데이터에 대하여 각각 하나의 FEC 블록 단위로 디멀티플렉싱하여 비트 스트림의 비트 출력 순서를 조정하는데, 이는 이후 심볼 매핑을 수행할 때 LDPC 부호화에서 발생한 데이터 신뢰도(reliability)의 분포를 분산 배치하도록 하는 p+1개의 제 1 디멀티플렉서(104130-0~p), 디멀티플렉싱된 비트 단위의 PLP 데이터를 각각 심볼 단위로 성상도에 매핑하는 p+1개의 성상도 맵퍼(104140-0~p), 성상도에 매핑된 셀들을 2개의 경로 즉, 제 1 경로 및 제 2 경로로 분리하여 출력하는 p+1개의 제 2 디멀티플렉서(104150-0~p), 성상도에 매핑된 PLP 데이터에 대해 셀 단위로 인터리빙을 수행하는 p+1개의 셀 인터리버(1041600-0~p), 셀 인터리빙된 PLP 데이터에 대해 시간단위로 인터리빙을 수행하는 p+1개의 타임 인터리버(104170-0~p) 및 제 1 경로 및 제 2 경로를 통해 입력되는 비트 단위의 비트 단위의 PLP 데이터를 심볼 단위로 성상도에 재매핑하고, 모듈레이션 타입에 따라 성상도를 일정 각도로 회전시키는 p+1개의 성상도 로테이터/재매핑부(104180-0~p)을 포함할 수 있다.

- [112] 본 발명의 제 1 BICM 인코딩 블록(104100)은 복수의 PLP 별로 각각 MISO 인코딩 또는 MIMO 인코딩을 처리하기 위한 MISO 인코더 또는 MIMO 인코더를 포함할 수 있다. 이 경우, MISO/MIMO 인코더는 본 발명의 p+1개의 성상도 맵퍼(104140-0~p)이후에 위치할 수 있으며, p+1개의 타임 인터리버(104170-0~p)이후에 위치할 수도 있다. 또한 MISO/MIMO 인코더는 본 발명의 OFDM 제너레이터(101500)에 포함될 수도 있다.
- [113] 또한 p+1개의 제 2 디멀티플렉서(104150-0~p)에서 분리되는 제 1 경로를 통해 출력되는 데이터는 제 1 안테나(Tx\_1)를 통해 전송될 수 있으며 제 2 경로를 통해 출력되는 데이터는 제 2 안테나(Tx\_2)를 통해 전송될 수 있다.
- [114] 또한 p+1개의 성상도 로테이터/재매핑부(104180-0~p)에서 회전된 성상도들은 I-phase(In-phase) 성분과 Q-phase(Quadrature-phase) 성분으로 표현될 수 있으며, p+1개의 성상도 로테이터/재매핑부(104180-0~p)는 이 중 Q-phase 성분만을 임의의 값으로 딜레이할 수 있다. 이후 p+1개의 성상도 로테이터/재매핑부(104180-0~p)는 I-phase 성분과 딜레이된 Q-phase 성분을 이용하여 인터리빙된 PLP 데이터를 새로운 성상도에 재매핑할 수 있다. 따라서 제 1 경로와 제 2경로의 I/Q 컴포넌트들은 서로 섞이게 되어 동일한 정보가 제 1 경로와 제 2 경로를 통해 각각에 전송되므로 다이버시티 게인(diversity gain)을 얻을 수 있다. p+1개의 성상도 로테이터/재매핑부(104180-0~p)의 위치는 셀 인터리버 전에 위치할 수 있으며 이는 설계자의 의도에 따라 변경 가능한 사항이다. 결과적으로, 제 1 BICM 인코딩 블록(104100)은 각 PLP마다 각각 2개의

데이터를 출력할 수 있다. 예를 들어 제 1 블록(104100)은 PLP0를 입력받고 처리하여 2개의 데이터, STX\_0, STX\_0+1를 출력할 수 있다. 이 경우, 복수의 PLP는 SVC 방식으로 처리된 방송 서비스의 베이스 레이어 및 인헨스먼트 레이어를 포함할 수 있으며, NIT(Network Information Table)와 같은 네트워크 정보 또는 PLP 정보, SDT(Service Description Table), EIT(Event Information Table) 및 PMT(Program Map Table)/PAT(Program Association Table)와 같은 서비스 정보를 포함할 수 있으며, 복수의 PLP 중 특정 PLP만이 서비스 정보를 포함할 수도 있다. 이는 설계자의 의도에 따라 변경가능한 사항이다. 따라서 이에 대응하는 방송 신호 수신기는 복수의 PLP를 전부 디코딩하거나 혹은 특정 PLP만을 디코딩하여 서비스 정보를 획득하고 원하는 방송 서비스를 수신할 수 있다.

- [115] 제 2 BICM 인코딩 블록(104200)은 입력된 L1-다이나믹 정보 및 L1-컨피규러블 정보를 인코딩하여 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 생성하는 L1 시그널링 제너레이터 (104210), 2개의 FEC 인코더, 비트 인터리버, 디멀티플렉서, 2개의 성상도 맵퍼, 2개의 디바이더 및 2개의 성상도 로테이터/재맵퍼를 포함할 수 있다.
- [116] 본 발명에 따른 L1 시그널링 제너레이터 (104210)는 도 2 및 도 3에서 설명한 스트림 어댑테이션 블록(102200)에 포함될 수 있다. 이는 설계자의 의도에 따라 변경 가능한 사항이다. 나머지 블록들은 제 1 BICM 인코딩 블록(104100)에 포함된 블록들과 동일한 동작을 수행하므로 구체적인 설명은 생략하기로 한다.
- [117] L1-프리 시그널링 정보는 수신부에서 L1-포스트 시그널링 정보를 디코딩하는데 필요한 정보를 포함할 수 있으며, L1-포스트 시그널링 정보는 수신부에서 수신한 데이터를 복구하는데 필요한 정보들을 포함할 수 있다. 수신부에서 L1-시그널링 정보 및 데이터를 디코딩하기 위해서는 L1-프리 시그널링 정보를 정확하고 빠르게 디코딩할 필요가 있다. 따라서 본 발명의 제 2 BICM 인코딩 블록(104200)은 L1-프리 시그널링 정보의 빠른 디코딩을 수행할 수 있도록, L1-프리 시그널링 정보에 대해서는 비트 인터리빙 및 디멀티플렉싱을 수행하지 않는다. 결과적으로 제 2 BICM 인코딩 블록(104200)은 L1-다이나믹 정보 및 L1-컨피규러블 정보에 대하여 2개의 데이터를 출력할 수 있다. 예를 들어 제 1 BICM 인코딩 블록(104100)은 L1-다이나믹 정보를 입력받고 처리하여 2개의 데이터, STX\_pre, STX\_pre+1를 출력할 수 있다.
- [118] BICM 인코더(101300)는 제 1 경로 및 제 2 경로를 통해 입력된 데이터를 각각 처리하여 제 1 경로 및 제 2 경로를 통해 프레임 빌더(101400)으로 출력할 수 있으며 이는 설계자의 의도에 따라 변경가능한 사항이다.
- [119]
- [120] 도 5는 본 발명의 일 실시예에 따른 프레임 빌더(101400)을 나타낸 도면이다.
- [121] 상술한 바와 같이 제 1 BICM 인코딩 블록(104100)은 복수의 PLP 데이터에 대해 각각 STX\_k 및 STX\_k+1과 같은 2개의 데이터를 출력할 수 있고, 제 2 BICM

인코딩 블록(104200)은 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보에 대하여 4개의 시그널링 데이터 즉, STX\_pre와 STX\_pre+1 및 STX\_post와 STX\_post+1을 출력할 수 있다.

- [122] 각 출력 데이터는 프레임 빌더(101400)으로 입력된다. 이 경우, 도 5에 도시된 바와 같이 프레임 빌더(101400)는 BICM 모듈(101300)에서 출력된 데이터 중 4개의 시그널링 데이터 즉, STX\_pre와 STX\_pre+1 및 STX\_post와 STX\_post+1를 먼저 입력받을 수 있다. L1-프리 시그널링 데이터 또는 L1-포스트 시그널링 데이터에 대해 1 전송 프레임만큼의 지연 및 BICM 인코더(101300)내의 처리에 따른 지연을 모두 보상하는 딜레이 보상부(105100), 스케줄링 정보를 이용하여, 입력된 커먼 PLP 셀들과 일반적인 데이터를 포함하는 PLP 셀들 및 시그널링 정보를 포함하는 셀들을 전송 프레임의 OFDM 심볼 기반의 어레이(array)에 배치하는 셀 매퍼(105200) 및 입력된 셀들을 주파수 도메인에서 인터리빙 한 뒤, 인터리빙된 데이터를 제 1 경로 및 제 2 경로를 통해 출력하는 주파수 인터리버(105300)을 포함할 수 있다.
- [123] 셀 매퍼(105200)는 커먼 PLP 어셈블러, 서브 슬라이스 프로세서, 데이터 PLP 어셈블러 및 시그널링 정보 어셈블러 블록들을 포함할 수 있으며, 각 블록들은 시그널링 정보에 포함된 스케줄링 정보를 이용하여 각 셀들을 배치하는 기능을 수행할 수 있다. 셀 매퍼(105200)는 제 1 경로 및 제 2 경로에 대하여 동일한 셀 매핑 방식을 적용할 수도 있고, 서로 다른 셀 매핑 방식을 적용할 수도 있다. 이는 스케줄링 정보에 따라 달라질 수 있다.
- [124] 프레임 빌더(101400)는 제 1 경로 및 제 2 경로를 통해 입력된 데이터를 각각 처리하여 제 1 경로 및 제 2 경로를 통해 OFDM 제너레이터(101500)로 출력할 수 있으며 이는 설계자의 의도에 따라 변경가능한 사항이다.
- [125]
- [126] 도 6은 본 발명의 일 실시예에 따른 OFDM 제너레이터(101500)를 나타낸 도면이다.
- [127] 본 발명의 일 실시예에 따른 OFDM 제너레이터(101500)는 제 1 경로 및 제 2 경로를 통해 방송 신호를 입력받아 복조하고 두 개의 안테나(Tx1, Tx2)로 출력할 수 있다. 본 발명에서는 OFDM 제너레이터(101500)을 송신부라고도 호칭할 수 있다.
- [128] 본 발명에서는 제1 안테나(Tx1)를 통해 전송될 방송 신호를 변조하는 블록을 제 1 OFDM 제너레이팅부(106100)라 하고, 제2 안테나(Tx2)를 통해 전송될 방송 신호를 변조하는 블록을 제 2 OFDM 제너레이팅부(106200)이라 호칭할 수 있다.
- [129] 제 1 안테나와 제 2 안테나를 통해 전송되는 채널 간 채널 상관도(channel correlation)가 클 경우, 제 1 안테나 및 제 2 안테나는 상관도의 부호에 따라 전송 신호에 극성(polarity)을 적용하여 전송할 수 있다. 본 발명에서는 이러한 기법을 사용하는 MIMO 방식을 극성 다중화 MIMO(polarity multiplexing MIMO) 방식이라 호칭할 수 있으며, 수신한 신호에 대해 극성을 부가하여 전송하는 제 1

안테나를 수직 안테나(Vertical Antenna), 수신한 신호에 대해 극성을 부가하여 전송하는 제 2 안테나를 수평 경로(Horizontal Antenna)라 호칭할 수 있다.

이하에서는 제 1 OFDM 제너레이팅부(106100) 및 제 2 OFDM 제너레이팅부(106200) 이 포함하는 모듈들을 설명한다.

- [130] 제 1 OFDM 제너레이팅부(106100)는 각 경로로 전송된 입력된 심볼들에 대하여 전송 다이버시티를 가질 수 있도록 MISO 인코딩을 수행하는 MISO 인코더(106110), 미리 결정된 파일럿 패턴의 파일럿을 전송 프레임 내 해당 위치에 삽입하여 IFFT 모듈(106130)로 출력하는 파일럿 삽입 모듈(106120), 파일럿이 삽입된 각 경로의 신호에 IFFT 연산을 수행하는 IFFT(Inverse Fast Fourier Transform) 모듈(106130), 시간 영역의 신호들의 PAPR을 감소시켜 GI 삽입 모듈(106150)로 출력하거나 PAPR 리덕션 알고리즘(PAPR reduction algorithm)에 따라 필요한 정보를 파일럿 삽입 모듈(106120)로 피드백하는 PAPR (Peak-to-Average Power Ratio)모듈(106140), 이펙티브 OFDM 심볼의 마지막 부분을 복사하여 CP(cyclic prefix) 형태로 가드 인터벌을 각 OFDM 심볼에 삽입하여 P1 심볼 삽입 모듈(106160)로 출력하는 GI(Guard Interval) 삽입 모듈(106150), 각 전송 프레임의 시작 부분에 P1 심볼을 삽입하는 P1 심볼 삽입 모듈(106160) 및 P1 심볼이 삽입된 각 신호 프레임을 아날로그 신호로 변환한 후 해당 제 1 안테나(Tx1)를 통해 전송하는 DAC (Digital-to-Analog Convert)모듈(106170)을 포함할 수 있다.
- [131] 또한 설계자의 의도에 따라 MISO 인코더(106110)는 입력 심볼들에 대해 MIMO, MISO 및 SISO 중 적어도 하나의 방법으로 프로세싱할 수 있다. 이 경우, 복수의 PLP 데이터에 대해서는 전부 MIMO 인코딩을 수행하거나, 일부 PLP 데이터에 대해서는 MISO 인코딩을 수행할 수 있으며, 시그널링 데이터에 대해서는 MISO 인코딩을 수행할 수도 있다. 또한 시그널링 데이터에 대해서는 듀얼 SISO 인코딩을 수행할 수도 있다.
- [132] 또한 설계자의 의도에 따라 MISO 인코더(106110)는 제 1 OFDM 제너레이팅부(106100)에 포함되지 않고 제 1 OFDM 제너레이팅부(106100) 전단에 위치할 수도 있다.
- [133] 제 2 OFDM 제너레이팅부(106200)는 제 1 OFDM 제너레이팅부(106100)와 동일한 모듈을 포함할 수 있으며, 제 1 OFDM 제너레이팅부(106100)에 포함된 모듈과 각각 동일한 기능을 수행하므로 구체적인 설명은 생략한다.
- [134]
- [135] 도 7은 본 발명의 일 실시예에 따른 따른 방송 신호 수신기를 나타낸 도면이다.
- [136] 도 7에 도시된 바와 같이 방송 신호 수신기는 OFDM 디모듈레이터(107100), 프레임 디매퍼(107200), BICM 디코더(107300) 및 아웃풋 프로세서(107400)를 포함할 수 있다. OFDM 디모듈레이터(또는 OFDM 복조부 또는 수신부)(107100)는 복수개의 수신 안테나로 수신된 신호들을 주파수 영역의 신호로 변환할 수 있다. 프레임 디매퍼(107200)는 주파수 영역으로 변환된 신호

중 필요한 서비스를 위한 PLP들을 출력할 수 있다. BICM 디코더(107300)는 전송 채널에 의해서 발생한 에러를 정정할 수 있으며, 아웃풋 프로세서(107400)는 출력 TS 혹은 GS 스트림을 발생시키기 위해 필요한 과정들을 수행할 수 있다. 이때, 입력 안테나 신호는 듀얼 극성 신호를 입력받을 수 있으며 출력 TS 혹은 GS 스트림은 한 개 혹은 복수개의 스트림들이 출력될 수 있다.

[137]

[138] 도 8은 본 발명의 일 실시예에 따른 OFDM 디모듈레이터(108100)를 나타낸 도면이다.

[139] 도 8의 OFDM 디모듈레이터(108100)는 두 개의 안테나(Rx1, Rx2)를 통해 수신되는 각 경로의 방송 신호를 입력받고, 각각 OFDM 디모듈레이션을 수행할 수 있다. 본 발명에서는 제 1 안테나(Rx1)를 통해 수신될 방송 신호를 복조하는 블록을 제 1 OFDM 디모듈레이팅부(108100)라고 호칭하고, 제2 안테나(Rx2)를 통해 수신될 방송 신호를 복조하는 블록을 제 2 OFDM

디모듈레이팅부(108200)라고 호칭할 수 있다. 또한 본 발명에서 극성 다중화 MIMO(polarity multiplexing MIMO) 방식을 일 실시예로 할 수 있다. 즉, 제 1 OFDM 디모듈레이팅부(108100)는 제 1 안테나(Rx1)를 통해 입력되는 방송 신호를 OFDM 복조하여 제 1 경로를 통해 프레임 빌더로 출력하고, 제 2 OFDM 디모듈레이팅부(108200)는 제 2 안테나(Rx2)를 통해 입력되는 방송 신호를 OFDM 변조하여 제 2 경로를 통해 프레임 디맵퍼(107200)으로 출력할 수 있다.

[140] 제 1 OFDM 디모듈레이팅부(108100)는 ADC 모듈(108110), P1 심볼 검출 모듈(108120), 동기화 모듈(108130), GI 제거 모듈(108140), FFT 모듈(108150), 채널 추정 모듈(108160) 및 MISO 디코더(108170)을 포함할 수 있다.

[141] 제 2 OFDM 디모듈레이팅부(108200)는 제 1 OFDM 디모듈레이팅부(108100)와 동일한 모듈을 포함할 수 있으며 제 1 OFDM 디모듈레이팅부(108100)에 포함된 모듈들과 각각 동일한 기능을 수행한다.

[142] 또한 설계자의 의도에 따라 MISO 디코더(108170)는 입력 데이터들에 대해 MIMO, MISO 및 SISO 중 적어도 하나의 방법으로 프로세싱할 수 있다. 이 경우, 복수의 PLP 데이터에 대해서는 전부 MIMO 디코딩을 수행하거나, 일부 PLP 데이터에 대해서는 MISO 디코딩을 수행할 수 있으며, 시그널링 데이터에 대해서는 MISO 디코딩만을 수행하여 전송 프레임을 출력할 수 있다. 또한 시그널링 데이터에 대해서는 듀얼 SIO 디코딩을 수행할 수도 있다.

[143] 또한 설계자의 의도에 따라 MISO 디코더(106110)는 제 1 OFDM 디모듈레이팅부(106100)에 포함되지 않고 제 1 OFDM 제너레이팅부(106100) 전단에 위치할 수도 있다.

[144] 도 8에 도시된 OFDM 디모듈레이터(107100)는 도 6에서 설명한 OFDM 제너레이터(101500)의 역과정을 수행할 수 있으므로 구체적인 설명은 생략한다.

[145]

[146] 도 9는 본 발명의 일 실시예에 따른 프레임 디맵퍼(107200)를 나타낸 도면이다.

- [147] 도 9에 도시된 바와 같이 프레임 디맵퍼(107200)는 제 1 경로 및 제 2 경로를 통해 입력되는 데이터를 각각 처리하기 위한 주파수 디인터리버(109100) 및 셀 맵퍼(109200)를 포함할 수 있다. 이는 설계자의 의도에 따라 변경 가능한 사항이다. 도 9에 도시된 프레임 디맵퍼(107200)는 도 5에서 설명한 프레임 빌더(101400)의 역과정을 수행할 수 있으므로 구체적인 설명은 생략한다.
- [148]
- [149] 도 10은 본 발명의 일 실시예에 따른 BICM 디코더(107300)을 나타낸 도면이다.
- [150] 도 10에 도시된 바와 같이 BICM 디코더(107300)는 프레임 디맵퍼(107200)에서 출력된 제 1 경로 및 제 2 경로를 통해 출력되는  $SRx\_0$  데이터부터  $SRx\_p+1$  데이터까지를 처리하는 제 1 BICM 디코딩 블록(110100), 제 1 경로 및 제 2 경로를 통해 출력되는  $SRx\_pre$  데이터부터  $SRx\_post+1$  데이터까지를 처리하는 제 2 BICM 디코딩 블록(110200)을 포함할 수 있다. 이 경우, 제 1 BICM 디코딩 블록(110100)에 포함된  $p+1$ 개의 성상도 디맵퍼(110110-0~ $p$ ) 및 제 2 BICM 디코딩 블록(110200)에 포함된 2개의 성상도 디맵퍼(110210-0~1)는 성상도를 일정각도로 회전시키고 성상도의 Q-phase 성분만을 임의의 값으로 딜레이시킨 경우, 성상도 회전 각도를 고려하여 LLR 값을 계산할 수 있다. 만약 성상도 회전 및 Q-phase 성분 딜레이를 수행하지 않은 경우에는 노말 QAM을 기준으로 LLR 값을 계산할 수 있다. 또한 제 1 BICM 디코딩 블록(110100)에 포함된  $p+1$ 개의 성상도 디맵퍼(110110-0~ $p$ ) 및 제 2 BICM 디코딩 블록(110200)에 포함된 2개의 성상도 디맵퍼(110210-0~1)는 셀 인터리버 이전에 위치할 수도 있으며 이는 설계자의 의도에 따라 변경가능한 사항이다.
- [151] 또한 본 발명의 BICM 디코더(107300)는 설계자의 의도에 따라 MISO 디코더 또는 MIMO 디코더를 포함할 수도 있다. 이 경우 MISO 디코더 또는 MIMO 디코더의 위치는 셀 인터리버 이후가 될 수도 있고, 성상도 디맵퍼 이후가 될 수도 있으며 이는 설계자의 의도에 따라 변경가능하다.
- [152] 또한 본 발명의 BICM 디코더(107300)는 제 1 BICM 디코딩 블록(110100) 및 제 2 BICM 디코딩 블록(110200)을 포함한 하나의 블록을 의미할 수도 있으며, 제 1 BICM 디코딩 블록(110100) 및 제 2 BICM 디코딩 블록(110200)을 각각 독립적인 디코더라고 호칭할 수도 있다. 이는 설계자의 의도에 따라 변경 가능한 사항이다. 따라서 제 2 BICM 디코딩 블록(110100)이 시그널링 정보를 디코딩하면, 제 1 BICM 디코딩 블록(110200)은 디코딩된 시그널링 정보를 이용하여 원하는 서비스 또는 서비스 컴포넌트를 포함하는 PLP를 식별하고 디코딩할 수 있다. 또한 제 1 BICM 디코딩 블록(110200)은 전송 프레임 내에 포함된 데이터 심볼 영역에 다음 전송 프레임을 디코딩하기 위한 정보를 포함하는 시그널링 정보가 포함된 경우, 제 2 BICM 디코딩 블록(110100)이 디코딩한 시그널링 정보를 통하여, 데이터 심볼 영역에 포함된 시그널링 정보를 디코딩할 수 있다. 디코딩된 데이터 심볼 영역에 포함된 시그널링 정보는 수신기에 저장되어 다음 전송 프레임을 디코딩하기 위해 사용될 수 있다.

- [153] 도 10에 도시된  $p+1$ 개의 제 1 멀티플렉서(110120-0~ $p$ ) 및 2개의 제 1 멀티플렉서(110220-0~ $p$ )는 제 1 경로 및 제 2 경로를 통해 분리되어 전송되는 셀들을 하나의 셀 스트림으로 머징할 수 있다.
- [154] BICM 디코더(107300)에 포함된 나머지 블록들은 도 4에서 설명한 BICM 인코더 (101300)의 역과정을 수행할 수 있으므로 구체적인 설명은 생략한다.
- [155]
- [156] 도 11은 본 발명의 일 실시예에 따른 방송 신호 수신기의 아웃풋 프로세싱 모듈(107500)을 나타낸 도면이다.
- [157] 도 11의 A에 도시된 아웃풋 프로세싱 모듈(107500)은, 도 1의 A에서 설명한 싱글 PLP를 처리하는 인풋 프로세싱 모듈(101100)에 대응하여, 그의 역처리를 수행하는 아웃풋 프로세싱 모듈의 실시예로서, BB 디스크램블러(111100), 패딩 제거 모듈(111110), CRC-8 디코더(111120) 및 BB 프레임 프로세서(111130)를 포함할 수 있다. 도 11의 A에 도시된 아웃풋 프로세싱 모듈(107500)은 방송 신호 수신기에서 방송 신호 송신기의 BICM 인코딩의 역처리를 수행하는 BICM 디코더(107300)(또는, 디코딩 모듈)로부터 비트 스트림을 수신하여 도 1에서 설명한 인풋 프로세싱 모듈(101200)이 처리한 과정의 역과정을 수행할 수 있으므로 구체적인 설명은 생략한다.
- [158] 도 11의 B는 본 발명의 다른 실시예에 따른 방송 수신기의 아웃풋 프로세싱 모듈(107500)을 나타낸 도면이다. 도 11의 B에 도시된 아웃풋 프로세싱 모듈(107500)은 도 2의 B에서 설명한 복수의 PLP를 처리하는 인풋 프로세싱 모듈(101200)에 대응하여, 그의 역처리를 수행할 수 있다. 도 11의 B)에 도시된 아웃풋 프로세싱 모듈(107500)은, 복수의 PLP를 처리할 수 있도록 복수의 블록들을 포함할 수 있으며,  $p+1$ 개의 BB 디스크램블러,  $p+1$ 개의 패딩 제거 모듈,  $p+1$ 개의 CRC-8 디코더,  $p+1$ 개의 BB 프레임 프로세서, 복수의 PLP 간의 싱크로나이제이션을 위해 방송 신호 송신기에서 임의로 삽입된 딜레이를 TTO(Time To Output) 파라미터 정보에 따라 보상하는  $p+1$ 개의 디-지터(De-jitter) 버퍼(111200-0~ $p$ ), DNP(Deleted Null Packet) 정보를 참고하여 송신측에서 제거된 널 패킷을 복원하는  $p+1$ 개의 널 패킷 삽입 모듈(111210-0~ $p$ ), ISCR(Input Stream Time Reference) 정보를 기준으로 출력 패킷의 상세한 시간 동기를 복원하는 TS 클럭(clock) 리제네레이션(regeneration) 모듈(111220), 데이터 PLP의 패딩 비트 필드를 통해 전송되는 인밴드 시그널링 정보를 복구하여 출력하는 인밴드 시그널링 디코더(111240) 및 복원된 커먼 PLP와 관련된 데이터 PLP들을 입력받아 원래의 TS, IP 또는 GS를 복원하여 출력하는 TS 재결합(recombining) 모듈(111230)을 포함할 수 있다. 본 도면에는 도시되지 않았으나, 도 11의 B에 도시된 아웃풋 프로세싱 모듈(107500)은 L1 시그널링 디코더를 포함할 수도 있다. 이 중 도 11의 A과 동일한 블록에 대한 설명은 생략하기로 한다.
- [159] 방송 신호 수신기의 복수의 PLP에 대한 프로세싱은, 커먼(common) PLP와 관련된 데이터 PLP를 디코딩하는 경우 또는 방송 신호 수신기가 복수의 서비스

혹은 서비스 컴포넌트(예를 들어, SVC(Scalable Video Service)의 컴포넌트들)를 동시에 디코딩하는 경우를 예로서 설명할 수 있다. BB 스크램블러, 패딩 제거 모듈, CRC-8 디코더 및 BB 프레임 프로세서의 동작은 도 11의 A와 관련하여 상술한 바와 같다.

[160]

[161] 도 12는 본 발명의 일 실시예에 따른 PLP 기반의 추가 전송 프레임 구조를 나타낸 도면이다.

[162] 도 12에 도시된 바와 같이 본 발명의 일 실시예에 따른 전송 프레임은 프리앰블 영역과 데이터 영역을 포함할 수 있다. 프리앰블 영역은 P1 심볼과 L1 시그널링 정보를 포함하는 P2 심볼을 포함할 수 있으며, 데이터 영역은 복수의 데이터 심볼을 포함할 수 있다.

[163] P1 심볼은 전송 타입 및 베이직 전송 파라미터에 관련된 P1 시그널링 정보를 전송할 수 있으며, 수신기에서는 P1 심볼을 이용하여 전송 프레임을 검출할 수 있다. P2 심볼은 복수개가 될 수 있으며, L1-프리 시그널링 정보, L1-포스트 시그널링 정보 및 커먼 PLP와 같은 시그널링 정보를 운반할 수 있다. 커먼 PLP는 NIT(Network Information Table)와 같은 네트워크 정보 또는 PLP 정보 및 SDT(Service Description Table) 또는 EIT(Event Information Table)와 같은 서비스 정보를 포함할 수 있다. 본 발명에서는 설계자의 의도에 따라 P1 심볼 및 커먼 PLP를 제외한 P2 심볼을 프리앰블이라 호칭할 수 있으며, P1 심볼, P2 심볼 및 커먼 PLP를 전부 프리앰블이라 호칭할 수 있다.

[164] P2 심볼 후단에 위치한 복수의 데이터 심볼은 복수의 PLP 데이터를 포함할 수 있다. 복수의 PLP는 오디오, 비디오 및 데이터 TS 스트림 및 PAT(Program Association Table), PMT(Program Map Table)와 같은 PSI/SI 정보를 포함할 수 있다. 본 발명에서는 PSI/SI 정보를 전송하는 PLP를 베이스 PLP라 호칭할 수 있다. PLP는 전송 프레임당 하나의 서브 슬라이스에 의해 전송되는 타입 1 PLP와 복수개의 서브 슬라이스에 의해 전송되는 타입 2 PLP를 포함할 수 있다. 또한 복수의 PLP는 하나의 서비스를 전송할 수 있고, 하나의 서비스에 포함되는 서비스 컴포넌트들을 전송할 수도 있다. 만약 PLP가 서비스 컴포넌트를 전송하는 경우, 전송측은 서비스 컴포넌트를 전송하는 PLP임을 지시하는 시그널링 정보를 전송할 수 있다.

[165] 또한 본 발명에서는 종래 지상파 방송 시스템과 RF 주파수 대역을 공유하면서, 기본적인 데이터 외에 추가적인 데이터(또는 인핸스드 방송 신호)를 특정 PLP를 통해 전송하는 것을 일 실시예로 할 수 있다. 이 경우 전송측은 상술한 P1 심볼의 시그널링 정보를 통해 현재 전송되는 신호 또는 시스템을 정의할 수 있을 것이다. 이하에서는 추가적인 데이터가 비디오 데이터의 경우를 설명한다. 즉, 도 12에 도시된 바와 같이 전송 프레임의 타입 2 PLP인 PLP M1(112100)과 PLP (M1+M2)(112200)은 추가적인 비디오 데이터를 포함하여 전송할 수 있다. 또한 본 발명에서는 이와 같이 추가적인 비디오 데이터를 전송하는 전송 프레임을

추가 전송 프레임이라 호칭할 수 있다. 또한 추가 전송 프레임은 설계자의 의도에 따라 추가적인 비디오 데이터를 전송할 수 있을 뿐만 아니라 종래 지상파 방송 시스템과는 다른 새로운 방송 시스템과 관련된 데이터를 전송할 수도 있다.

[166]

[167] 도 13은 본 발명의 일 실시예에 따른 FEF 기반의 추가 전송 프레임의 구조를 나타낸 도면이다.

[168] 도 13에서는 상술한 추가적인 비디오 데이터를 전송하기 위하여 FEF(Future extension frame)를 사용하는 경우를 나타내고 있다. 본 발명에서는 기본적인 비디오 데이터를 전송하는 프레임을 기본 프레임이라 호칭하고, 추가적인 비디오 데이터를 전송하는 FEF를 추가 전송 프레임이라 호칭할 수 있다.

[169] 도 13은 기본 프레임과 추가 전송 프레임이 멀티플렉싱된 수퍼 프레임(113100, 113200) 구조를 나타내고 있다. 수퍼 프레임(11310)에 포함된 프레임 중 표시되지 않은 프레임(113100-1~n)은 기본 프레임이며, 표시된 프레임(113110-1~2)은 추가 전송 프레임이다.

[170] 도 13의 A는 기본 프레임과 추가 전송 프레임의 비율이 N:1 인 경우를 나타낸 도면이다. 이 경우 수신기에서 하나의 추가 전송 프레임(113120-1)을 수신한 뒤 다음 추가 전송 프레임(113120-2)을 수신하는데 걸리는 시간은 n개의 기본 프레임 정도에 해당할 수 있다.

[171] 도 13의 B는 기본 프레임과 추가 전송 프레임의 비율이 1:1인 경우를 나타낸 도면이다. 이 경우, 수퍼 프레임(113200) 내에서 추가 전송 프레임의 비율이 최대가 될 수 있으므로, 추가 전송 프레임은 기본 프레임과의 공유성을 극대화시키기 위하여 기본 프레임과 매우 유사한 구조를 가질 수도 있다. 또한 이 경우 수신기에서 하나의 추가 전송 프레임(113210-1)을 수신한 뒤 다음 추가 전송 프레임(113210-1)을 수신하는데 걸리는 시간은 1개의 기본 프레임(113220) 정도에 해당하므로, 도 13의 A에 도시된 경우보다 주기가 짧다.

[172]

[173] 도 14의 A 및 B는 본 발명의 일 실시예에 따른 추가 전송 프레임을 식별하기 위한 P1 심볼 생성과정을 나타낸 도면이다.

[174] 도 13에 도시된 바와 같이 기본 프레임 구별되는 추가 전송 프레임을 통해 추가적인 비디오 데이터를 전송하는 경우, 수신기에서 추가 전송 프레임을 식별하고 처리할 수 있도록 별도의 시그널링 정보를 전송해야 한다. 본 발명의 추가 전송 프레임은 이와 같이 별도의 시그널링 정보를 전송하는 P1 심볼을 포함할 수 있으며, 이를 `new_system_P1` 심볼이라 호칭할 수 있다. 이는 기존 전송 프레임에서 사용되던 P1 심볼과 다를 수 있으며, 복수개가 될 수 있다. 이때 `new_system_P1` 심볼은 전송 프레임의 프리앰블 영역 내 첫번째 P2 심볼 전단에 위치하는 것을 일 실시예로 할 수 있다.

[175] 또한 본 발명에서는 `new_system_P1` 심볼을 생성하기 위하여 기존의 전송 프레임의 P1 심볼을 수정하여 사용할 수 있다. 이를 위하여 본 발명에서는 기존

전송 프레임의 P1 심볼의 구조를 수정하여 new\_system\_P1 심볼을 생성하거나, 심볼을 생성하는 심볼 제너레이션부(114100)을 변형시켜 new\_system\_P1 심볼을 생성하는 방법을 제시한다.

- [176] 도 14의 A는 기존 전송 프레임의 P1 심볼의 구조를 나타낸 도면이다. 본 발명에서는 도 14의 A에 도시된 기존 전송 프레임의 P1 심볼의 구조를 수정하여 new\_system\_P1 심볼을 생성할 수 있다. 이 경우, 기존 P1 심볼의 prefix와 postfix를 위한 주파수 변위값(f\_SH)을 변형시키거나 P1 심볼의 길이(T\_P1C나 T\_P1B의 크기)를 바꿔서 new\_system\_P1 심볼을 생성할 수 있다. 단, P1 심볼 구조를 수정하여 AP1 심볼을 생성하는 경우, P1 심볼 구조에 사용되는 파라미터들(f\_SH, T\_P1C, T\_P1B의 크기)도 적절하게 수정되어야 한다.
- [177] 도 14의 B는 P1 심볼을 생성하는 P1 심볼 제너레이션부를 나타낸 도면이다. 본 발명에서는 도 14의 B에 도시된 P1 심볼 제너레이션부를 변형시켜 new\_system\_P1 심볼을 생성할 수 있다. 이 경우, P1 심볼 제너레이션부에 포함된 CDS 테이블 모듈(114110), MSS 모듈(114120) 및 C-A-B 스트럭처 모듈(114130)으로부터 P1 심볼에 사용되는 액티브 캐리어(active carrier)의 분포를 바꾸는 방법(예를 들어 CDS 테이블 모듈(114110)이 다른 CSS(Complementary Set of Sequence)를 사용하는 방법 등) 또는 P1 심볼로 전송하는 정보를 위한 패턴을 변형시키는 방법(MSS 모듈(114120)이 다른 CSS(Complementary Set of Sequence)를 사용하는 방법 등)등을 사용하여 new\_system\_P1 심볼을 생성할 수 있다.
- [178]
- [179] 도 15는 본 발명의 일 실시예에 따른 L1-프리 시그널링 정보를 나타낸 도면이다.
- [180] 상술한 바와 같이 L1 시그널링 정보는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함할 수 있다.
- [181] 도 15은 L1-프리 시그널링 정보에 포함되는 테이블의 일 실시예이다. L1-프리 시그널링 정보는 L1-포스트 시그널링 정보를 수신 및 디코딩하는데 필요한 정보를 포함할 수 있다. 이하 테이블에 포함되는 각 필드들을 살펴본다. 각 필드의 크기와 테이블에 포함될 수 있는 필드의 종류는 설계자의 의도에 따라 추가 또는 변경 가능하다.
- [182] TYPE 필드는 8비트의 크기를 가지는 필드로, 인풋 스트림의 타입이 TS인지 GS인지를 지시할 수 있다.
- [183] BWT\_EXT 필드는 1비트의 크기를 가지는 필드로, OFDM 심볼의 대역폭 확장(bandwidth extension) 여부를 지시할 수 있다.
- [184] S1 필드는 3 비트의 크기를 가지는 필드로, 현재 전송 시스템이 MISO인지 SISO인지를 지시할 수 있다.
- [185] S2 필드는 4 비트의 크기를 가지는 필드로, FFT 사이즈를 지시할 수 있다.
- [186] L1\_REPETITION\_FLAG 필드는 1비트의 크기를 가지는 필드로, L1 시그널의

- 리피티션 플래그(repetition flag)를 지시할 수 있다.
- [187] GUARD\_INTERVAL 필드는 3비트의 크기를 가지는 필드로, 현재 전송 프레임의 가드 인터벌의 크기를 지시할 수 있다.
- [188] PAPR 필드는 4비트의 크기를 가지는 필드로, PAPR 리덕션(PAPR reduction)의 방식을 지시할 수 있다. 상술한 바와 같이 본 발명에서 사용되는 PAPR 방식으로는 ACE 방식 또는 TR 방식이 될 수 있다.
- [189] L1\_MOD 필드는 4비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 QAM 모듈레이션 타입을 지시할 수 있다.
- [190] L1\_COD 필드는 2비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 코드 레이트를 지시할 수 있다.
- [191] L1\_FEC\_TYPE 필드는 2비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 FEC 타입을 지시할 수 있다.
- [192] L1\_POST\_SIZE 필드는 18비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 크기를 지시할 수 있다.
- [193] L1\_POST\_INFO\_SIZE 필드는 18비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 정보 영역의 크기를 지시할 수 있다.
- [194] PILOT\_PATTERN 필드는 4비트의 크기를 가지는 필드로, 파일럿 삽입 패턴을 지시할 수 있다.
- [195] TX\_ID\_AVAILABILITY 필드는 8비트의 크기를 가지는 필드로, 현재 지리적인 셀의 범위 내에서 전송 장치 식별 능력을 지시할 수 있다.
- [196] CELL\_ID 필드는 16비트의 크기를 가지는 필드로, 셀 식별자를 지시할 수 있다.
- [197] NETWORK\_ID 필드는 16비트의 크기를 가지는 필드로 네트워크 식별자를 지시할 수 있다.
- [198] SYSTEM\_ID 필드는 16비트의 크기를 가지는 필드로, 시스템 식별자를 지시할 수 있다.
- [199] NUM\_FRAMES 필드는 8비트의 크기를 가지는 필드로, 수퍼 프레임당 전송 프레임들의 개수를 지시할 수 있다.
- [200] NUM\_DATA\_SYMBOLS 필드는 12비트의 크기를 가지는 필드로, 전송 프레임당 OFDM 심볼들의 개수를 지시할 수 있다.
- [201] REGEN\_FLAG 필드는 3비트의 크기를 가지는 필드로, 리피터에 의해 신호 재생산의 횟수를 지시할 수 있다.
- [202] L1\_POST\_EXTENSION 필드는 1비트의 크기를 가지는 필드로, L1-포스트 시그널링 정보의 익스텐션 블록의 존재 여부를 지시할 수 있다.
- [203] NUM\_RF 필드는 3비트의 크기를 가지는 필드로, TFS를 위한 RF 밴드들의 개수를 지시할 수 있다.
- [204] CURRENT\_RF\_IDX 필드는 3비트의 크기를 가지는 필드로, 현재 RF 채널의 인덱스를 지시할 수 있다.
- [205] RESERVED 필드는 10비트의 크기를 가지는 필드로, 향후 사용하기 위한

- 필드이다.
- [206] CRC-32 필드는 32비트의 크기를 가지는 필드로, L1-프리 시그널링 정보의 CRC 에러 추출 코드를 지시할 수 있다.
- [207]
- [208] 도 16은 본 발명의 일 실시예에 따른 L1-포스트 시그널링 정보를 나타낸 도면이다.
- [209] L1-포스트 시그널링 정보는 수신기가 PLP 데이터를 부호화하기 위해 필요한 파라미터들을 포함할 수 있다.
- [210] L1-포스트 시그널링 정보는 컨피규러블 블록(configurable block), 다이내믹 블록(dynamic block), 익스텐션 블록(extension block), CRC 블록(Cyclic Redundancy Check block) 및 L1 패딩 블록(L1 padding block)을 포함할 수 있다.
- [211] 컨피규러블 블록은 하나의 전송 프레임 동안에 걸쳐 동일하게 적용될 수 있는 정보들을 포함할 수 있고, 다이내믹 블록은 현재 전송되고 있는 전송 프레임에 해당하는 특징적인 정보들을 포함할 수 있다.
- [212] 익스텐션 블록은 L1-포스트 시그널링 정보가 확장되는 경우 사용될 수 있는 블록이며, CRC 블록은 L1-포스트 시그널링 정보의 에러정정을 위해 사용되는 정보들을 포함할 수 있으며 32비트 크기를 가질 수 있다. 또한 패딩 블록은 L1-포스트 시그널링 정보가 여러 개의 인코딩 블록들에 나뉘어 전송되는 경우, 각 인코딩 블록에 포함되는 정보의 크기를 동일하게 맞추기 위해 사용될 수 있으며 그 크기는 가변적이다.
- [213] 도 16에 도시된 테이블은 컨피규러블 블록에 포함되는 테이블로, 테이블에 포함된 필드들은 다음과 같다. 각 필드의 크기와 테이블에 포함될 수 있는 필드의 종류는 설계자의 의도에 따라 추가 또는 변경 가능하다.
- [214] SUB\_SLICES\_PER\_FRAME 필드는 15비트의 크기를 가지는 필드로, 전송 프레임당 서브 슬라이스의 개수를 지시할 수 있다.
- [215] NUM\_PLP 필드는 8비트의 크기를 가지는 필드로, PLP의 개수를 지시할 수 있다.
- [216] NUM\_AUX 필드는 4비트의 크기를 가지는 필드로, 보조 스트림의 개수를 지시할 수 있다.
- [217] AUX\_CONFIG\_RFU 필드는 8비트의 크기를 가지는 필드로, 향후 사용을 위한 영역이다.
- [218] 이하는 주파수 루프에 포함되는 필드들이다.
- [219] RF\_IDX 필드는 3 비트의 크기를 가지는 필드로, RF 채널의 인덱스를 지시할 수 있다.
- [220] FREQUENCY 필드는 32비트의 크기를 가지는 필드로, RF 채널의 주파수를 지시할 수 있다.
- [221] 이하의 필드들은 S2 필드의 LSB가 1인 경우 즉, S2='xxx1'로 표현되는 경우에만 사용되는 필드들이다.

- [222] FEF\_TYPE 필드는 4비트의 크기를 가지는 필드로, FEF(Future extension frame)타입을 지시하기 위해 사용될 수 있다.
- [223] FEF\_LENGTH 필드는 22비트의 크기를 가지는 필드로, FEF의 길이를 지시할 수 있다.
- [224] FEF\_INTERVAL 필드는 8비트의 크기를 가지는 필드로, FEF 인터벌의 크기를 지시할 수 있다.
- [225] 이하의 필드들은 PLP 루프에 포함되는 필드들이다.
- [226] PLP\_ID 필드는 8비트의 크기를 가지는 필드로, PLP를 식별하기 위해 사용될 수 있다.
- [227] PLP\_TYPE 필드는 3비트의 크기를 가지는 필드로, 현재 PLP가 커먼 PLP 인지 일반적인 데이터를 포함하는 PLP여부를 지시할 수 있다.
- [228] PLP\_PAYLOAD\_TYPE 필드는 5비트의 크기를 가지는 필드로, PLP 페이로드의 타입을 지시할 수 있다.
- [229] FF\_FLAG 필드는 1비트의 크기를 가지는 필드로, 고정된 주파수 플래그(fixed frequency flag)를 지시할 수 있다.
- [230] FIRST\_RF\_IDX 필드는 3비트의 크기를 가지는 필드로, TFS를 위한 첫번째 RF 채널의 인덱스를 지시할 수 있다.
- [231] FIRST\_FRAME\_IDX 필드는 8비트의 크기를 가지는 필드로, 수퍼 프레임 내 현재 PLP의 첫번째 프레임 인덱스를 지시할 수 있다.
- [232] PLP\_GROUP\_ID 필드는 8비트의 크기를 가지는 필드로, PLP 그룹을 식별하기 위해 사용될 수 있다. 본 발명에서는 PLP 그룹을 LLP(Link-Layer-Pipe)라 호칭할 수 있으며 PLP\_GROUP\_ID 필드를 LLP\_ID 필드로 호칭하는 것을 일 실시예로 한다.
- [233] PLP\_COD 필드는 3비트의 크기를 가지는 필드로, PLP의 코드 레이트를 지시할 수 있다.
- [234] PLP\_MOD 필드는 3비트의 크기를 가지는 필드로, PLP의 QAM 모듈레이션 타입을 지시할 수 있다.
- [235] PLP\_ROTATION 필드는 1비트의 크기를 가지는 필드로, PLP의 정상도 로테이션 플래그를 지시할 수 있다.
- [236] PLP\_FEC\_TYPE 필드는 2비트의 크기를 가지는 필드로, PLP의 FEC 타입을 지시할 수 있다.
- [237] PLP\_NUM\_BLOCKS\_MAX 필드는 10비트의 크기를 가지는 필드로, FEC 블록들의 PLP 최대 개수를 지시할 수 있다.
- [238] FRAME\_INTERVAL 필드는 8비트의 크기를 가지는 필드로, 전송 프레임의 인터벌을 지시할 수 있다.
- [239] TIME\_IL\_LENGTH 필드는 8비트의 크기를 가지는 필드로 심볼 인터리빙 (또는 타임 인터리빙)의 탭스(depth)를 지시할 수 있다.
- [240] TIME\_IL\_TYPE 필드는 1비트의 크기를 가지는 필드로 심볼 인터리빙(또는

- 타임 인터리빙)의 타입을 지시할 수 있다.
- [241] IN-BAND\_B\_FLAG 필드는 1비트의 크기를 가지는 필드로, 인밴드 시그널링 플래그를 지시할 수 있다.
- [242] RESERVED\_1 필드는 16비트의 크기를 가지는 필드로, PLP 루프 내에서 향후 사용하기 위한 필드이다.
- [243] RESERVED\_2 필드는 32비트의 크기를 가지는 필드로, 컨피규러블 블록에서 향후 사용을 위한 필드이다.
- [244] 이하는 보조 스트림 루프에 포함되는 필드이다.
- [245] AUX\_RFU는 32비트의 크기를 가지는 필드로, 보조 스트림 루프 내에서 향후 사용하기 위한 필드이다.
- [246]
- [247] 도 17은 본 발명의 또 다른 실시예에 따른 L1-포스트 시그널링 정보를 나타낸 도면이다.
- [248] 도 17에 도시된 테이블은 다이내믹 블록에 포함되는 테이블로, 테이블에 포함된 필드들은 다음과 같다. 각 필드의 크기와 테이블에 포함될 수 있는 필드의 종류는 설계자의 의도에 따라 변경 가능하다.
- [249] FRAME\_IDX 필드는 8비트의 크기를 가지는 필드로, 수퍼 프레임내의 프레임 인덱스를 지시할 수 있다.
- [250] SUB\_SLICE\_INTERVAL 필드는 22비트의 크기를 가지는 필드로, 서브 슬라이스의 인터벌을 지시할 수 있다.
- [251] TYPE\_2\_START 필드는 22비트의 크기를 가지는 필드로, 복수개의 프레임에 걸친 심볼 인터리버의 PLP의 시작 포지션을 지시할 수 있다.
- L1\_CHANGE\_COUNTER 필드는 8비트의 크기를 가지는 필드로, L1-시그널링의 변화 여부를 지시할 수 있다.
- [252] START\_RF\_IDX 필드는 3비트의 크기를 가지는 필드로, TFS를 위한 시작 RF 채널 인덱스를 지시할 수 있다.
- [253] RESERVED\_1 필드는 8비트의 크기를 가지는 필드로, 향후 사용을 위한 필드이다.
- [254] 이하는 PLP 루프에 포함되는 필드들이다.
- [255] PLP\_ID 필드는 8비트의 크기를 가지는 필드로, 각 PLP를 식별하기 위해 사용될 수 있다.
- [256] PLP\_START 필드는 22비트의 크기를 가지는 필드로, 프레임내의 PLP 시작 주소를 지시할 수 있다.
- [257] PLP\_NUM\_BLOCKS 필드는 10비트의 크기를 가지는 필드로, FEC 블럭들의 PLP 개수를 지시할 수 있다.
- [258] RESERVED\_2 필드는 8비트의 크기를 가지는 필드로, PLP 루프에서 향후 사용하기 위한 필드이다.
- [259] RESERVED\_3 필드는 8비트의 크기를 가지는 필드로, 다이내믹 블록에서 향후

사용하기 위한 필드이다.

[260] 이하는 보조 스트림 루프에 포함되는 필드이다.

[261] AUX\_RFU는 48비트의 크기를 가지는 필드로, 보조 스트림 루프 내에서 향후 사용하기 위한 필드이다.

[262]

[263] 또한 본 발명에서는 SVC(Scalable Video Coding) 방식을 사용한 MIMO 시스템을 제안한다. SVC 방식은 다양한 단말기와 통신 환경 및 이들의 변화에 대응하기 위해 개발된 동영상의 코딩 방법이다. SVC 방식은 하나의 동영상을 계층적으로 원하는 화질이 발생하도록 코딩하여, 베이스 레이어에서 기본 화질의 영상에 대한 비디오 데이터를, 인헨스먼트 레이어에서 상위 화질의 영상을 복원할 수 있는 추가적인 비디오 데이터를 전송할 수 있다. 따라서 수신기는 수신기의 특성에 따라 베이스 레이어의 비디오 데이터만을 수신하여 디코딩하여 기본 화질의 영상을 획득하거나, 베이스 레이어의 비디오 데이터와 인헨스먼트 레이어의 비디오 데이터를 디코딩하여 상위 화질의 영상을 획득할 수 있다. 이하에서 베이스 레이어는 베이스 레이어에 해당하는 비디오 데이터를 포함하는 의미로, 인헨스먼트 레이어는 인헨스먼트 레이어에 해당하는 비디오 데이터를 포함하는 의미로 사용될 수 있다. 또한, 이하에서 SVC의 대상은 비디오 데이터만이 아닐 수도 있으며, 베이스 레이어는 베이스 레이어에 해당하는 기본 영상/음성/데이터를 포함하는 기본 서비스를 제공할 수 있는 데이터를, 인헨스먼트 레이어는 인헨스먼트 레이어에 해당하는 상위 영상/음성/데이터를 포함하는 상위 서비스를 제공할 수 있는 데이터를 포함하는 의미로 사용될 수 있다.

[264] 이하 본 발명의 방송 시스템에서는, SVC 방식을 이용하여 SISO 또는 MISO 방식으로 수신 가능한 경로로 SVC의 베이스 레이어를 전송하고, MIMO 방식으로 수신 가능한 경로로 SVC의 인헨스먼트 레이어를 전송하는 방법을 제시한다. 즉, 단일 안테나를 갖는 수신기의 경우 SISO 또는 MISO 방식으로 베이스 레이어를 수신하여 기본 화질의 영상을 획득하고, 복수의 안테나를 갖는 수신기의 경우 MIMO 방식으로 베이스 레이어와 인헨스먼트 레이어를 수신하여 상위 화질의 영상을 획득할 수 있는 방법을 제시한다.

[265]

[266] 도 18은 본 발명의 제 1 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.

[267] 도 18에서 도시된 바와 같이 방송 신호 송신기는 방송 서비스를 SVC로 인코딩하는 SVC 인코더(120100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(120200)를 포함할 수 있다. 도 18에서는 계층 변조(Hierarchical modulation) 방식을 사용하는 방송 신호 송신기를 도시하고 있다.

[268] SVC 인코더(120100)는 방송 서비스를 SVC 인코딩하여 베이스 레이어와

인헨스먼트 레이어로 출력한다. 베이스 레이어는 제 1 안테나(Ant 1; 120300) 및 제 2 안테나(Ant 2; 120400)에서 동일하게 전송되며, 인헨스먼트 레이어는 MIMO 인코더(120200)에서 인코딩되어 동일한 데이터 또는 상이한 데이터로 각각 제 1 안테나(120300) 및 제 2 안테나(120400)로 전송된다. 이 경우 전송 시스템은 데이터 변조시 심볼 매핑을 수행하는데, 심볼 매핑에 대한 도면은 좌측에서 도시한 바와 같다(심볼 맵핑은 미도시함).

[269] 방송 신호 송신기는 계층 변조를 수행하여, 변조되는 데이터의 MSB(Most Significant Bit) 부분에는 베이스 레이어에 해당하는 비트들을, LSB(Least Significant Bit) 부분에는 인헨스먼트 레이어에 해당하는 비트들을 매핑할 수 있다.

[270]

[271] 도 19는 본 발명의 제 2 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.

[272] 도 19에서 전송 장치는 방송 신호 송신기를 SVC로 인코딩하는 SVC 인코더(121100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(121200)를 포함한다. 도 19에서는 FDM(Frequency Division Multiplexing) 방법을 사용하는 전송 시스템의 실시예를 나타낸다.

[273] SVC 인코더(121100)는 방송 서비스를 SVC 인코딩하여 베이스 레이어와 인헨스먼트 레이어로 출력한다. 베이스 레이어는 제 1 안테나(Ant 1; 121300) 및 제 2 안테나(Ant 2; 121400)에서 동일하게 전송되며, 인헨스먼트 레이어는 MIMO 인코더(121200)에서 인코딩되어 동일한 데이터 또는 상이한 데이터로 각각 제 1 안테나(121300) 및 제 2 안테나(121400)로 전송된다.

[274] 방송 신호 송신기는 데이터 전송 효율을 높이기 위해 FDM 방식을 사용하여 데이터를 처리할 수 있으며, 특히 OFDM 방식을 사용, 복수의 서브 캐리어를 통해 데이터를 전송할 수 있다. 또한 방송 신호 송신기는 서브 캐리어들을 SISO/MISO 신호를 전송하는데 사용하는 서브 캐리어와 MIMO 신호를 전송하는 서브 캐리어로 할당하여 각각의 신호를 전송할 수 있다. SVC 인코더(121100)에서 출력되는 베이스 레이어는 SISO/MISO 캐리어를 통해 복수의 안테나에서 동일하게 전송되고, 인헨스먼트 레이어는 MIMO 인코딩을 거쳐 MIMO 캐리어를 통해 복수의 안테나에서 전송될 수 있다.

[275] 방송 신호 수신기는 OFDM 심볼을 수신하여 SISO/MISO 캐리어에 해당하는 데이터를 SISO/MISO 디코딩하여 베이스 레이어를 획득하고, MIMO 캐리어에 해당하는 데이터를 MIMO 디코딩하여 인헨스먼트 레이어를 획득할 수 있다. 이후 채널 상황 및 수신 시스템에 따라 MIMO 디코딩이 불가능한 경우에는 베이스 레이어만으로, MIMO 디코딩이 가능한 경우에는 인헨스먼트 레이어까지 포함하여 서비스를 복구, 제공할 수 있다. 제 2 실시예의 경우, 서비스의 비트 정보가 심볼로 매핑된 후에 MIMO 처리가 수행되므로 MIMO 인코더(121200)가

심볼 맵퍼 후에 위치할 수 있어 방송 신호 송신기의 구조가 도 19에 도시된 실시예의 경우보다 간단해질 수도 있다.

[276]

[277] 도 20은 본 발명의 제 3 실시예에 따른 SVC를 사용한 MIMO 방송 신호 송신기의 개념도이다.

[278] 도 20에서 방송 신호 송신기는 방송 서비스를 SVC로 인코딩하는 SVC 인코더(122100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(122200)를 포함한다. 도 20에서는 TDM (Time Division Multiplexing) 방법을 사용하는 전송 장치의 실시예를 나타낸다.

[279] 도 20의 실시예에서, 방송 신호 송신기는 SVC 인코딩된 베이스 레이어와 인헨스먼트 레이어를 각각 SISO/MISO 슬롯 및 MIMO 슬롯을 통해 전송할 수 있다. 이 슬롯은 전송 신호의 시간 또는 주파수 단위의 슬롯일 수 있으며, 도 20의 실시예에서는 시간 슬롯으로 도시하였다. 또한, 이 슬롯은 PLP가 될 수도 있다. 방송 신호 수신기는 수신되는 슬롯이 어떤 종류의 슬롯인지를 파악하고, SISO/MISO 슬롯으로부터 베이스 레이어를, MIMO 슬롯으로부터 인헨스먼트 레이어를 수신한다. 상술한 바와 같이 채널 또는 수신기에 따라 수신 시스템은 베이스 레이어만을 사용하여 서비스를 복구하거나, MIMO 디코딩을 수행하여 인헨스먼트 레이어도 함께 사용하여 서비스를 복구할 수도 있다.

[280] 앞에서 설명한 제 1 내지 제 3 실시예에서, SVC 방식을 사용하여 베이스 레이어와 인헨스먼트 레이어를 생성하고, 생성된 베이스 레이어와 인헨스먼트 레이어를 SISO/MISO 및 MIMO 방법 중 하나로 각각 전송하는 방법을 설명하였다. 이렇게 전송하는 베이스 레이어와 인헨스먼트 레이어는 MIMO 방송 데이터에 해당한다. 이하에서는 베이스 레이어와 인헨스먼트 레이어를 포함하는 MIMO 방송 데이터를, 지상파 방송을 전송하기 위한 지상파 방송 프레임과의 관계에서 어떻게 전송할 것인지에 대하여 설명하도록 한다. 이하에서 베이스 레이어와 인헨스먼트 레이어를 포함하는 MIMO 방송 데이터는 제 1 내지 제 3 실시예 중 하나에 의해 생성될 수 있으며, 또한 이 중 하나 이상의 조합에 의해 생성될 수 있다.

[281] (1) MIMO 방송 데이터를 특정 PLP로 전송하는 방법

[282] MIMO 방송 데이터를 특정 PLP에 포함시키면서, 지상파 방송 데이터를 포함하는 PLP와 구별하여 전송할 수 있다. 이 경우 특정 PLP는 MIMO 방송 데이터를 전송하기 위해 사용되며, 이를 설명하기 위한 시그널링 정보를 추가적으로 전송할 수 있다. 이하에서, MIMO 방송 데이터를 포함하는 특정 PLP를 MIMO 방송 PLP로, 기존 지상파 방송 데이터를 포함하는 PLP를 지상파 방송 PLP로 지칭할 수 있다.

[283] (2) MIMO 방송 데이터를 특정 프레임으로 전송하는 방법

[284] 상술한 바와 같이 생성된 MIMO 방송 데이터를 특정 프레임에 포함시키면서,

지상파 방송 프레임과 구별하여 전송하는 방법이 가능하다. 이 경우 특정 프레임은 MIMO 방송 데이터를 전송하기 위해 사용되며, 이를 설명하기 위한 시그널링 정보를 추가적으로 전송할 수 있다. 이 경우 특정 프레임은 도 13에서 설명한 FEF가 될 수 있다. 이하에서, MIMO 방송 데이터를 포함하는 특정 프레임을 MIMO 방송 프레임으로 호칭한다.

- [285] (3) MIMO 방송 PLP를 지상파 방송 프레임과 MIMO 방송 프레임으로 전송하는 방법
- [286] MIMO 방송 데이터를 포함하는 PLP를 지상파 방송 프레임과 MIMO 방송 프레임을 통해 전송할 수 있다. 상술한 실시예들과 달리, MIMO 방송 PLP가 기존 프레임에도 존재하므로, 지상파 방송 프레임과 MIMO 방송 프레임에 존재하는 연결되는 PLP간의 관계를 시그널링해줄 필요가 있다. 이를 위해 MIMO 방송 프레임도 L1 시그널링 정보를 포함하도록 하며, 프레임 내에 존재하는 MIMO 방송 PLP에 대한 정보를 지상파 방송 프레임의 L1 시그널링 정보와 같이 전송할 수 있다.
- [287] MIMO 방송 프레임에 포함되는 MIMO 방송 PLP에는 SISO, MISO, MIMO 방식의 PLP가 존재할 수 있다. 이 경우 SISO/MISO 방식의 PLP 또는 캐리어에는 베이스 레이어가 전송될 수 있고, MIMO 방식의 PLP 또는 캐리어에는 인헨스먼트 레이어가 전송될 수 있다. SISO/MISO 방식의 PLP 또는 캐리어와 MIMO 방식의 PLP 또는 캐리어의 비율은 0~100%로 가변할 수 있으며, 그 비율은 프레임마다 상이하게 설정될 수 있다.
- [288]
- [289] 도 21은 본 발명의 일 실시예에 따른 SVC를 사용한 MIMO 전송 시스템이 적용된 지상파 방송 시스템이 전송하는 전송 프레임 구조를 나타낸 도면이다. 도 21은 도 18 내지 도 20과 관련하여 설명한 방법 및 방법 (1) 내지 방법 (3)의 적어도 하나를 사용한 방송 신호의 실시예에 해당한다.
- [290] 도 21의 A는 지상파 방송 프레임과 MIMO 방송 프레임이 포함된 방송 신호를 나타낸다. 도 21의 A에서 MIMO 방송 PLP는 지상파 방송 프레임 및 MIMO 방송 프레임에 존재할 수 있다. 기존 프레임에 포함된 MIMO 방송 PLP는 베이스 레이어이며, MIMO 방송 프레임이 포함된 MIMO 방송 PLP는 인헨스먼트 레이어로서, SISO, MISO, 또는 MIMO 방식으로 전송될 수 있다.
- [291] 도 21의 B는 지상파 방송 프레임과 MIMO 방송 프레임이 포함된 방송 신호를 나타낸다. 도 21의 B에서 MIMO 방송 PLP는 MIMO 방송 프레임에만 존재할 수 있다. 이 경우 MIMO 방송 PLP는 베이스 레이어를 포함하는 PLP와 인헨스먼트 레이어를 포함하는 PLP를 포함할 수 있다.
- [292] 도 21의 C는 지상파 방송 프레임과 MIMO 방송 프레임이 포함된 방송 신호를 전송한다. MIMO 방송 데이터는 MIMO 방송 프레임 내에만 존재한다. 다만, 도 21의 B와 달리 베이스 레이어와 인헨스먼트 레이어는 PLP로 구분되어 전송되지 않고, 캐리어로 구분되어 전송될 수 있다. 즉, 도 19에서 설명한 바와 같이 베이스

레이어에 해당하는 데이터와 인헨스먼트 레이어에 해당하는 데이터를 각각 별도의 서브 캐리어에 할당하여 OFDM 변조하여 전송할 수 있다.

- [293] 상술한 SVC(Scalable Video Coding) 방식을 사용한 MIMO 방송 시스템에 있어서 방송 신호 송신기는 베이스 레이어와 인헨스먼트 레이어를 PLP로 구분지어 입력받고 처리할 수 있다. 예를 들어, 도 2의 B에서 설명한 복수의 PLP를 처리하는 모드 어댑테이션 블록(102100)에서, 베이스 레이어는 PLP0에, 인헨스먼트 레이어는 PLP1에 포함될 수 있다. 이에 대응하는 방송 신호 수신기는 베이스 레이어와 인헨스먼트 레이어가 PLP로 구분지어 전송된 방송 신호를 수신하여 처리할 수 있다. 또한 방송 신호 송신기는 하나의 PLP에 베이스 레이어와 인헨스먼트 레이어를 함께 전송할 수 있다. 이 경우 방송 신호 송신기는 데이터를 SVC 인코딩하여 베이스 레이어와 인헨스먼트로 출력하는 SVC 인코더를 포함할 수 있다. 이에 대응하는 방송 신호 수신기는 베이스 레이어와 인헨스먼트 레이어가 하나의 PLP로 전송된 방송 신호를 수신하여 처리할 수 있다.

[294]

- [295] MIMO 방식은 복수의 송신 안테나와 복수의 수신 안테나를 사용하여 송신/수신 다이버시티와 높은 전송 효율을 제공하는 방송 시스템을 나타낸다. MIMO 방식은 시간 및 공간 차원에서 상이하게 신호를 처리하여, 동일 주파수 대역에서 동시에 동작하는 병렬적 경로를 통해 복수의 데이터 스트림을 전송하여 다이버시티 효과와 높은 전송 효율을 달성할 수 있다.

- [296] 일 실시예로서, MIMO 방식에는 공간 다중화 (SM; Spatial Multiplexing) 기법 및 골든 코드(GC; Golden Code) 기법이 사용될 수 있다.

- [297] 이하에서 방송 신호 전송시 변조 방식을 M-QAM(Quadrature Amplitude Modulation)으로 표현할 수 있다. 즉, M이 2인 경우에는 2-QAM으로 BPSK(Binary Phase Shift Keying) 방식을, M이 4인 경우에는 4-QAM으로 QPSK(Quadrature Phase Shift Keying)을 나타낼 수 있다. M은 변조에 사용되는 심볼의 개수를 나타낼 수 있다. 이하에서, MIMO 시스템은 2개의 전송 안테나를 사용하여 2개의 방송 신호를 전송하고, 2개의 수신 안테나를 사용하여 2개의 방송 신호를 수신하는 경우를 예로써 설명하도록 한다.

[298]

- [299] 도 22는 본 발명의 일 실시예에 따른 MIMO 송수신 시스템을 나타낸 도면이다.

- [300] 도 22에서, MIMO 전송 시스템은 입력 신호 생성부(201010), MIMO 인코더(201020), 제 1 전송 안테나(201030) 및 제 2 전송 안테나(201040)를 포함한다. 이하에서 입력 신호 생성부(201010)는 디바이더로, MIMO 인코더(201020)는 MIMO 프로세서로 각각 지칭할 수도 있다.

- [301] MIMO 수신 시스템은 제 1 수신 안테나(201050), 제 2 수신 안테나(201060), MIMO 디코더(201070) 및 출력 신호 생성부(201080)를 포함할 수 있다. 이하에서 출력 신호 생성부(201080)는 머저로, MIMO 디코더(201070)는 ML 디텍터로

지칭할 수도 있다.

- [302] MIMO 전송 시스템에서, 입력 신호 생성부(201010)는 복수의 안테나로 전송하기 위한 복수의 입력 신호를 생성할 수 있다. 즉, 송신하려는 입력 신호를 2개의 입력 신호로 분배하여 MIMO 전송을 위한 제 1 입력 신호 S1 및 제 2 입력 신호 S2를 출력할 수 있다.
- [303] MIMO 인코더(201020)는 복수의 입력 신호(S1 및 S2)에 MIMO 인코딩을 수행하여 MIMO 전송을 위한 제 1 전송 신호 St1 및 제 2 전송 신호 St2를 출력하며, 출력된 전송 신호들 각각은 필요한 신호 처리 및 변조 과정을 거쳐 각각 제 1 안테나(201030) 및 제 2 안테나(201040)를 통해 전송될 수 있다. MIMO 인코더(201020)는 심볼 단위로 인코딩을 수행할 수 있다. MIMO 인코딩 방법으로는 상술한 SM 기법, GC 기법을 사용할 수 있으며, 이하에서 본 발명에서는 새로운 MIMO 인코딩 방법을 제안한다. MIMO 인코더는 이하에서 설명하는 MIMO 인코딩 방법을 사용하여 복수의 입력 신호를 MIMO 인코딩할 수 있다. 또한, MIMO 인코더는 이하에서 MIMO 프로세서로 지칭할 수도 있다. 즉, MIMO 인코더는 이하에서 제안하는 MIMO 매트릭스와 MIMO 매트릭스의 파라미터 값에 따라 복수의 입력 신호를 프로세싱하여 복수의 전송 신호를 출력한다.
- [304] 입력 신호 생성부(201010)는 MIMO 인코딩을 위한 복수의 입력 신호를 출력하는 엘리먼트로서, 전송 시스템에 따라 디멀티플렉서, 프레임 빌더 등의 엘리먼트가 될 수도 있다. 또한, MIMO 인코더(201020)에 포함되어, MIMO 인코더(201020)가 복수의 입력 신호를 생성하여 생성된 복수의 입력 신호에 인코딩을 수행할 수도 있다. 그리고 MIMO 인코더(201020)는 MIMO 전송 시스템의 다이버시티 이득 및 멀티플렉싱 이득을 획득할 수 있도록 복수의 신호를 MIMO 인코딩 또는 MIMO 프로세싱하여 출력하는 디바이스를 나타낸다.
- [305] 입력 신호 생성부(201010) 이후의 신호 처리는 복수의 입력 신호들에 대하여 행해져야 하므로, 복수의 디바이스들이 구비되어 병렬로 신호를 처리하거나, 메모리를 구비한 하나의 디바이스에서 순차적으로 또는 동시에 병렬로 신호를 처리할 수 있다.
- [306] MIMO 수신 시스템은, 제 1 수신 안테나(201050) 및 제 2 수신 안테나(201060)를 사용하여 제 1 수신 신호 Sr1 및 제 2 수신 신호 Sr2를 수신한다. 그리고 MIMO 디코더(201070)가 제 1 수신 신호 및 제 2 수신 신호를 처리하여 제 1 출력 신호 및 제 2 출력 신호를 출력한다. MIMO 디코더(201070)는 MIMO 인코더(201020)가 사용한 MIMO 인코딩 방법에 따라 제 1 수신 신호 및 제 2 수신 신호를 처리한다. MIMO 디코더(201070)는, ML 디텍터로서 전송 시스템에서 MIMO 인코더가 사용한 MIMO 매트릭스와 수신 신호, 채널 환경에 대한 정보를 사용하여 제 1 출력 신호 및 제 2 출력 신호를 출력한다. 실시예에 따라, ML 디텍팅을 수행하는 경우 제 1 출력 신호 및 제 2 출력 신호는 비트 값이 아닌 비트에 대한 확률 정보를 포함할 수 있고, 이러한 제 1 출력 신호 및 제 2 출력 신호는 FEC 디코딩을

거쳐 비트 값으로 변환될 수도 있다.

- [307] MIMO 수신 시스템의 MIMO 디코더는 MIMO 전송 시스템에서 처리한 제 1 입력 신호 및 제 2 입력 신호의 QAM 타입에 따라 제 1 수신 신호 및 제 2 수신 신호를 처리한다. MIMO 수신 시스템에서 수신하는 제 1 수신 신호 및 제 2 수신 신호는 동일한 QAM 타입 또는 상이한 QAM 타입의 제 1 입력 신호 및 제 2 입력 신호가 MIMO 인코딩되어 전송된 신호이므로, MIMO 수신 시스템은 수신 신호가 어떤 QAM 타입의 조합인지를 파악하여 수신 신호를 MIMO 디코딩할 수 있다. 따라서, MIMO 전송 시스템은 전송 신호에 전송 신호의 QAM 타입을 식별하는 정보를 전송할 수 있으며, 이때 전송 신호의 QAM 타입을 식별하는 정보는 전송 신호의 프리앰블 부분에 포함될 수 있다. 그리고 MIMO 수신 시스템은 전송 신호의 QAM 타입을 식별하는 정보로부터 수신 신호의 QAM 타입의 조합(M-QAM+M-QAM 또는 M-QAM+N-QAM)을 식별하여, 수신 신호를 MIMO 디코딩할 수 있다.
- [308] 이하에서는, 본 발명의 일 실시예에 따라 다양한 채널 환경에서 낮은 시스템 복잡도, 높은 데이터 전송 효율 및 높은 신호 복구 성능을 갖는 MIMO 인코더 및 MIMO 인코딩 방법에 대하여 설명하도록 한다.
- [309] SM 기법은 전송하려는 데이터를 별도의 MIMO 방식을 위한 별도의 인코딩없이 복수의 안테나로 동시에 전송하는 방식이다. 이 경우 수신기는 복수의 수신 안테나로 동시에 수신된 데이터에서 정보를 획득할 수 있다. SM 기법의 경우 수신기에서 신호 복원시 사용하는 ML(Maximum Likelihood) 디코더는 수신된 복수의 신호 조합을 검사하면 되므로 복잡도가 비교적 낮은 장점이 있다. 다만, 송신측에서의 송신 다이버시티를 기대할 수 없는 단점이 있다. 이하에서, SM 기법의 경우 MIMO 인코더는 복수의 입력 신호들을 바이패스하며, 이러한 바이패스 처리를 MIMO 인코딩으로 표현할 수 있다.
- [310] GC 기법은 전송하려는 데이터를 정해진 규칙(예를 들면, 골든 코드를 사용하는 인코딩 방법)으로 인코딩한 후 이를 복수의 안테나로 전송하는 방식이다. 안테나가 2개인 경우, GC 기법은 2x2 행렬을 사용하여 인코딩하므로, 송신측에서의 송신 다이버시티가 획득된다. 다만 수신기의 ML 디코더는 4개의 신호 조합을 검사해야 하므로 복잡도가 높아지는 단점이 있다.
- [311] GC 기법은 SM 기법에 비해 송신 다이버시티가 획득되는 점에서 강건한 통신이 가능해지는 장점이 있다. 다만, 이는 데이터 전송시 데이터 가공에 GC 기법과 SM 기법만을 사용한 경우를 비교한 것으로, 별도의 데이터 코딩(또는, 아우터 코딩(outer coding)이라 지칭할 수 있다)을 함께 사용하여 데이터를 전송하는 경우에는 GC 기법의 송신 다이버시티가 추가적인 이득을 주지 못할 수도 있다. 이러한 현상은 특히 이러한 아우터 코딩이 넓은(large) 미니멈 해밍 디스턴스(hamming distance)를 갖는 경우 쉽게 나타난다. 해밍 디스턴스는 같은 비트 수를 갖는 2진 부호 사이에 대응되는 비트값이 일치하지 않는 것의 개수를 나타낸다. 예를 들면, 미니멈 해밍 디스턴스가 넓은 LDPC(Low Density Parity

Check) 부호 등을 사용하여, 에러 정정을 위한 리던던시를 추가하여 부호화한 데이터를 전송하는 경우 GC 기법의 송신 다이버시티가 SM 기법에 비해 추가적인 이득을 주지 못할 수도 있으며, 이러한 경우에는 복잡도가 낮은 SM 기법을 사용하는 것이 방송 시스템에 있어서 유리할 수 있다.

[312] 따라서, 본 발명에서는 복잡도가 낮은 SM 기법을 사용하면서 강한 아우터 코드를 사용함으로써 보다 효율적인 MIMO 방송 시스템을 설계하고자 한다. 다만, 복수의 MIMO 송수신 채널들 간의 상관 정도에 따라 SM 기법은 수신 신호 복원에 문제가 발생할 수 있다.

[313]

[314] 도 23은 본 발명의 일 실시예에 따른 채널 환경에서 SM 기법의 MIMO 전송에 따른 데이터 송수신 방법을 나타낸 도면이다.

[315] MIMO 전송 시스템은 SM 기법으로 송신 안테나 1 및 송신 안테나 2로 각각 입력 신호 1(S1) 및 입력 신호 2(S2)를 보낼 수 있다. 도 23은 송신측에서 4-QAM으로 변조된 심볼을 전송하는 실시예에 해당한다.

[316] 수신 안테나 1은 두 경로로 신호를 수신하며, 도 23의 채널 환경에서 수신 안테나 1의 수신 신호는  $S1 \cdot h11 + S2 \cdot h21$ 과 같고, 수신 안테나 2의 수신 신호는  $S1 \cdot h12 + S2 \cdot h22$ 와 같다. 수신측에서는 채널 추정을 통해 S1과 S2를 획득하여 데이터를 복구할 수 있게 된다.

[317] 이는 송수신 경로가 서로 독립적인 경우의 시나리오로서, 이러한 환경을 이하에서 무상관(un-correlated)라고 지칭하도록 한다. 반면에, LOS(Line Of Sight)환경과 같이 송수신 경로의 채널들 간의 상관이 매우 높을 수 있으며, 이를 전상관(fully correlated)이라고 지칭하도록 한다.

[318] MIMO에서 채널들이 전상관 채널인 경우는 도 23에서 채널을 나타내는 2 by 2 행렬의 각 파라미터들이 모두 1인 경우에 해당한다( $h11=h12=h21=h22=1$ ). 이 때 수신 안테나 1과 수신 안테나 2는 동일한 수신 신호(S1+S2)를 수신한다. 다시 말해, 수신 안테나 1과 수신 안테나 2는 모두 전송 신호들을 더한 신호와 같은 신호를 수신하게 되는 것이다. 결국, 2개의 송신 안테나에서 전송된 신호들이 모두 같은 채널을 겪고 2개의 수신 안테나에서 수신되면 수신기에서 수신한 수신 신호 즉 채널에 의해 더해진 데이터는 두 개의 심볼 S1 및 S2를 모두 표현하지 못하게 된다. 도 23에서, 전상관 채널 환경이 경우 수신기에서는 4-QAM인 심볼로 표현되는 신호 S1과 4-QAM 심볼로 표현되는 S2가 더해진 16-QAM 심볼을 수신하지 못하고, 우측 도면에서와 같이 9개의 심볼로 표현되는 신호 S1+S2를 수신하게 되므로 S1과 S2를 분리하여 복구할 수 없게 되는 것이다.

[319] 이하에서, 전상관 채널을 통과한 수신 신호는 전송 시스템에서 전송하는 전송 신호들을 더한 신호로 표현할 수 있다. 즉, 안테나가 2개인 경우 전송 시스템에서 제 1 전송 신호 및 제 2 전송 신호를 전송하면, 전상관 채널을 통과한 수신 신호는 제 1 전송 신호와 제 2 전송 신호를 더한 신호로 가정하여 MIMO 인코딩 방법을 설명하도록 한다.

- [320] 이러한 경우 수신기는 매우 높은 SNR 환경에 있더라도 SM 기법을 이용하여 MIMO로 송신된 신호를 복구하지 못한다. 통신 시스템의 경우 통상 양방향 통신을 전제로 하므로 송수신기 간의 피드백 채널을 통해 이러한 채널 상황을 송신기에 알려 전송 방법을 변경하는 등의 처리가 가능하다. 그러나 방송 시스템의 경우 피드백 채널을 통한 양방향 통신이 어려울 수 있고, 송신기당 커버하는 수신기의 수가 크고 범위 또한 매우 넓어지므로 다양한 채널 환경 변화에 대응하기 어려운 점이 있다. 따라서 이러한 전상관 채널 환경에서 SM 기법을 사용하면 수신기는 서비스를 사용할 수 없고 방송망의 커버리지(coverage)를 줄이지 않으면 이런 환경에 대응이 어려워 비용이 증가된다.
- [321] 이하에서는 MIMO 채널간의 상관성이 1인 경우 즉 전상관 채널 환경인 경우를 극복하기 위한 방법을 상술하도록 한다.
- [322] 본 발명은, MIMO 채널이 전상관 채널인 경우를 극복할 수 있도록, 채널을 통과하여 수신된 신호가 다음과 같은 조건을 만족하도록 MIMO 시스템을 설계하고자 한다.
- [323] 1) 수신된 신호는 원래의 신호 S1, S2를 모두 표현할 수 있어야 한다. 다시 말하면, 수신기에서 수신한 성상도의 좌표들이 S1 및 S2의 시퀀스를 유니크하게(uniquely) 표현할 수 있어야 한다.
- [324] 2) 심볼 에러 레이트를 낮출 수 있도록 수신된 신호의 미니멈 유클리디언 디스턴스(minimum Euclidean distance)가 커지도록 한다. 유클리디언 디스턴스란, 성상도 상에서 좌표간의 거리를 나타낸다.
- [325] 3) 비트 에러 레이트를 낮출 수 있도록 수신된 신호의 해밍 디스턴스 특성이 좋아야 한다.
- [326] 이러한 요구를 만족시킬 수 있도록, 본 발명은 먼저 다음 수학식 1과 같이 파라미터 a를 포함하는 MIMO 인코딩 매트릭스를 사용하는 MIMO 인코딩 방법을 제안한다.
- [327] 수학식 1

$$\begin{bmatrix} 1 & a \\ a & -1 \end{bmatrix}$$

- [328] 수학식 1과 같은 MIMO 인코딩 매트릭스를 사용하여 MIMO 인코더에서 입력 신호 S1, S2를 인코딩하는 경우 안테나 1 및 안테나 2에서 수신하는 수신 신호 1(Rx1) 및 수신 신호 2(Rx2)는 다음의 수학식 2와 같이 산출되며, 특히 MIMO 채널이 전상관인 경우는 수학식 2의 마지막 줄과 같이 산출된다.
- [329] 수학식 2

$$\begin{aligned} Rx_1 &= h_{11}(S1 + aS2) + h_{21}(aS1 - S2) \\ Rx_2 &= h_{12}(S1 + aS2) + h_{22}(aS1 - S2) \end{aligned} \text{, if } h_{11} = h_{21} = h_{12} = h_{22} = h, \\ R &= Rx_1 = Rx_2 = h\{(a+1)S1 + (a-1)S2\}$$

- [330] 먼저 MIMO 채널이 무상관 채널인 경우, 수신 신호 1(Rx1)은  $Rx1 = h_{11}(S1+a*S2)+h_{21}(a*S1-S1)$ 로, 수신 신호 2(Rx2)는  $Rx2 = h_{12}(S1+a*S2)+h_{22}(a*S1-S2)$ 와 같이 산출되어, S1과 S2가 같은 파워를 갖게 되므로 MIMO 시스템의 이득(gain)을 SM 기법과 같이 모두 이용할 수 있다. MIMO 채널이 전상관 채널인 경우에 수신 신호들( $R=Rx1=Rx2$ )은  $R = h\{(a+1)S1+(a-1)S2\}$ 와 같이 획득되어, S1과 S2를 분리하여 획득할 수 있으며, S1과 S2는 각각 다른 파워를 갖도록 설계되어, 이를 이용하여 강인성을 확보할 수 있다.
- [331] 다시 말해, MIMO 인코더는 입력 신호 S1 및 S2가 인코딩 파라미터 a에 따라 다른 파워를 갖고, 전상관 채널에서도 S1과 S2가 상이한 분포로 수신되도록 입력 신호들을 인코딩할 수 있다. 예를 들면, S1과 S2가 다른 전력을 갖도록 인코딩하고, 노멀라이제이션에 의해 상이한 유클리디언 디스턴스를 갖는 정상도로 전송함으로써 수신기에서 전상관 채널을 겪은 경우에도 입력 신호들을 분리하여 복구할 수 있게 된다.
- [332] 위의 MIMO 인코딩 매트릭스를 노멀라이제이션 팩터를 고려하여 표현하면 수학적 식 3과 같다.
- [333] 수학적 식 3

$$\frac{1}{\sqrt{1+a^2}} \begin{pmatrix} 1 & a \\ a & -1 \end{pmatrix} = \begin{pmatrix} \frac{1}{\sqrt{1+a^2}} & \frac{a}{\sqrt{1+a^2}} \\ \frac{a}{\sqrt{1+a^2}} & \frac{-1}{\sqrt{1+a^2}} \end{pmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & -\cos\theta \end{bmatrix}$$

- [334] 수학적 식 3에서와 같이, 수학적 식 2와 같은 MIMO 인코딩 매트릭스를 사용하는 MIMO 인코더의 MIMO 인코딩은, 입력 신호들을 인코딩 파라미터 a로 표현할 수 있는 임의의 각도(세타)만큼 회전하여, 회전된 신호의 코사인 성분과 사인 성분 (또는 실수 성분과 허수 성분)을 각각 분리하고 분리된 성분들에 각각 +/- 부호를 할당하여 다른 안테나로 전송하는 것으로도 볼 수 있다. 예를 들면, MIMO 인코더는 입력 신호 S1의 코사인 성분과 입력 신호 S2의 사인 성분을 하나의 전송 안테나로, 입력 신호 S1의 사인 성분과 입력 신호 S2의 ?부호를 붙인 코사인 성분을 다른 전송 안테나로 전송하도록 인코딩할 수 있다. 인코딩 파라미터 a값의 변화에 따라 회전시키는 각도가 변화하며, 이 파라미터의 값 및 각도에 따라 입력 신호 S1 및 S2 간의 파워 분포가 달라진다. 달라진 파워의 분포는

성상도에서 심볼 좌표간의 거리로 표현될 수 있으므로, 이렇게 인코딩된 입력 신호들은 수신측에서 전상관 채널을 겪고 수신되더라도 다른 성상도로 표현되어, 식별 및 분리하여 복구가 가능하게 된다.

[335] 다시 말하면, 달라진 파워의 분포에 해당하는 만큼 송신 신호의 유클리디언 디스턴스가 달라지므로, 수신측에서 수신한 송신 신호들은 각각 상이한 유클리디언 디스턴스를 갖는 식별 가능한 성상도로 표현되어, 전상관 채널에서도 복구가 가능하게 되는 것이다. 즉, MIMO 인코더는 입력 신호 S1과 입력 신호 S2를 a값에 따라 다른 유클리디언 디스턴스를 갖는 신호로 인코딩할 수 있으며, 이렇게 인코딩된 송신 신호들은 수신단에서 식별 가능한 성상도들로 수신 및 복구될 수 있다.

[336] 상술한 MIMO 인코딩 매트릭스를 사용한 입력 신호의 MIMO 인코딩은 다음의 수학적 식 4와 같이 표현할 수 있다.

[337] 수학적 식 4

$$\begin{pmatrix} X1 \\ X2 \end{pmatrix} = \frac{1}{\sqrt{1+a^2}} \begin{pmatrix} 1 & a \\ a & -1 \end{pmatrix} \begin{pmatrix} S1 \\ S2 \end{pmatrix}$$

[338] 수학적 식 4에서, S1 및 S2는 각각 입력 신호 S1 및 입력 신호 S2의 MIMO 경로의 심볼 매핑에서 매핑된 성상도의 노멀라이즈된 QAM 심볼들을 나타낸다. 그리고 X1 및 X2는 각각 MIMO 인코딩된 심볼들을 나타낸다. 다시 말하면, MIMO 인코더는 S1에 해당하는 심볼들을 포함하는 제 1 입력 신호 및 S2에 해당하는 심볼들을 포함하는 제 2 입력 신호에 수학적 식 4와 같은 매트릭스를 적용하여, X1에 해당하는 심볼들을 포함하는 제 1 전송 신호 및 X2에 해당하는 심볼들을 포함하는 전송 신호 X2의 심볼들을 출력할 수 있다.

[339] MIMO 인코더는, 위와 같은 MIMO 인코딩 매트릭스를 사용하여 입력 신호들에 MIMO 인코딩을 수행하면서, 인코딩 파라미터 a 값을 추가로 조정하여 인코딩을 수행할 수도 있다. 즉, MIMO 송수신 시스템의 추가적인 데이터 복구 성능의 고려 및 조정은 파라미터 a 값을 조정하여 최적화할 수 있으며, 이에 대하여는 이하에서 상술하도록 하겠다.

[340] 1. 제 1 실시예: 유클리디언 디스턴스를 고려하여 인코딩 파라미터 a 값을 최적화하는 MIMO 인코딩 방법(전상관 MIMO 채널)

[341] 상술한 MIMO 인코딩 매트릭스를 사용하면서, 유클리디언 디스턴스를 고려하여 a 값을 산출할 수 있다. 송수신 안테나가 각각 2개인 MIMO 시스템에서, 전송 신호 St1이 M-QAM 심볼, 전송 신호 St2가 N-QAM 심볼인 경우 전상관 MIMO 채널을 거쳐 수신측에서 수신하는 신호 St1+St2는 (M\*N)-QAM 신호가 된다.

[342] 본 발명의 제 1 실시예에는, 전상관 채널을 통과한 수신 신호의 심볼의

성상도가 각 심볼들이 동일한 유클리디언 디스턴스를 갖도록 a값을 최적화하는 방법을 제안한다. 즉, MIMO 인코더는 상술한 MIMO 매트릭스를 사용하여 입력 신호들을 인코딩하는 경우, 전상관 채널을 겪은 수신 신호(즉, 제 1 전송 신호 St1과 제 2 전송 신호 St2가 더해진 신호)의 성상도에서 미니멈 유클리디언 디스턴스를 최대화하도록 인코딩 파라미터 a의 값을 산출 또는 설정하여 인코딩할 수 있으며, 이러한 a값은 변조 방식의 조합에 따라 수학식 5와 같이 표현될 수 있다.

[343] 수학식 5

$$a = \begin{cases} 3 & , \text{for QPSK} + \text{QPSK} \\ \left(4 + \sqrt{5}\right) / \left(4 - \sqrt{5}\right) & , \text{for QPSK} + 16\text{QAM} \\ 0.6 & , \text{for } 16\text{QAM} + 16\text{QAM} \end{cases}$$

[344] 송수신 심볼의 분포 및 성상도는 수신 신호의 변조 방식 및 그들의 조합에 따라 달라지고, 심볼의 분포 및 성상도에 따라 유클리디언 디스턴스가 달라지므로 유클리디언 디스턴스를 최적화하기 위한 a값도 달라질 수 있다. 수학식 3에서 송수신 신호가 4-QAM과 16-QAM의 조합인 경우(QPSK+16QAM) 및 16-QAM과 16-QAM의 조합인 경우(16QAM+16QAM) 유클리디언 디스턴스를 최적화하는 a값을 각각 산출하여 나타내었다.

[345] 다시 말하면, 제 1 실시예의 경우 예를 들면 4-QAM의 제 1 입력 신호와 4-QAM의 제 2 입력 신호를 MIMO 인코딩하여 출력하는 제 1 전송 신호와 제 2 전송 신호를 더한 신호에서, 더한 신호의 성상도가 16-QAM 신호의 성상도와 같도록 a 값을 설정하는 것이다.

[346]

[347] 2. 제 2 실시예: 유클리디언 디스턴스에 추가로 그레이 매핑을 고려하는 MIMO 인코딩 방법

[348] 제 2 실시예에서는, 제 1 실시예에서와 같이 유클리디언 디스턴스가 최적화되도록 a 값을 설정한 상태에서 전상관 채널을 거친 수신 신호가 그레이 매핑을 갖도록 하는 MIMO 인코딩 방법을 제시한다.

[349] 제 2 실시예의 MIMO 인코딩 방법에서는, 수신단에서 그레이 매핑이 되도록 입력신호 S1, S2 중 S2의 실수(real), 허수(imaginary) 부분의 부호를 S1의 값에 따라 변경할 수 있다. S2에 포함된 데이터 값의 변경은 이하의 수학식 6과 같은 방법을 사용하여 수행할 수 있다.

[350] MIMO 인코더는 제 1 실시예에서 사용한 MIMO 인코딩 매트릭스를 사용하면서, 입력 신호 2의 부호를 S1의 값에 따라 변경하여 MIMO 인코딩을 수행할 수 있다. 다시 말하면, 수학식 6에서와 같이 입력 신호 2의 부호를 입력

신호 1의 부호에 따라 결정된 후, 결정된 입력 신호 1 및 입력 신호 2에 상술한 바와 같이 MIMO 인코딩 매트릭스를 적용하여 제 1 전송 신호 및 제 2 전송 신호를 출력할 수 있다.

[351] 수학식 6

$$S1 = b_0 b_1 \dots b_{N-1}, \quad N = \log_2 M, \quad M = \text{QAMsize of } S1$$

$$\text{real}(S1) = b_0 b_2 \dots b_{N-2}$$

$$\text{imag}(S1) = b_1 b_3 \dots b_{N-1}$$

for  $i = 1 \dots N - 1$

$$si = sq = 1$$

if  $i = \text{index of real}(S1)$  and  $b_i = 1$

$$si = -si$$

if  $i = \text{index of imag}(S1)$  and  $b_i = 1$

$$sq = -sq$$

end for

$$S2 = si \cdot \text{real}(S2) + i \cdot sq \cdot \text{imag}(S2)$$

[352] 수학식 6에서와 같이 입력 신호 S1 및 S2에서 S1의 실수부 및 허수부에 할당된 비트 값들에 각각 XOR 연산을 수행하고 그 결과에 따라 S2의 실수부 및 허수부의 부호를 정하고, 이렇게 처리된 입력 신호 S1 및 입력 신호 S2에 MIMO 인코딩 매트릭스를 적용한 전송 신호 1 및 전송 신호 2를 안테나 1 및 안테나 2에서 각각 전송하면, 수신기에서 수신한 전상관 채널을 거친 수신 신호의 수신 심볼들은 그레이 매핑을 갖게 되어, 성상도에서 인접한 심볼 간의 해밍 디스턴스는 2를 넘지 않는다.

[353] 수신단에서 수신한 (M\*N)-QAM 신호가 미니멈 유클리디언 디스턴스와 그레이 매핑을 가지므로, 제 2 실시예의 경우 전상관 MIMO 채널에서도 SIMO 방식과 같은 성능을 기대할 수 있다. 다만, ML 디코더에서 수신 신호를 디코딩하여 S1과 S2를 획득할 때 S2의 값이 S1에 의존하므로 복잡도가 증가할 수 있고, 무상관 MIMO 채널에서 입력 신호간의 상관으로 인해 성능이 열화될 가능성이 있다.

[354]

[355] 3. 제 3 실시예: 유클리디언 디스턴스에 추가로 해밍 디스턴스를 고려하여

MIMO 인코딩 파라미터를 설정하는 MIMO 인코딩 방법

- [356] 제 3 실시예에서는, 제 1 실시예에서와 같이 수신 신호의 정상도 전체가 미니멈 유클리디언 디스턴스를 갖도록 하지 않고, 수신 신호의 해밍 디스턴스를 고려하여 유클리디언 디스턴스가 최적화되도록  $a$  값을 설정하여 MIMO 인코딩을 수행하는 방법을 제시한다.
- [357] 제 3 실시예에서는 해밍 디스턴스의 차이에 따른 복구 성능의 차이를 파워 차이로 보상할 수 있도록, 유클리디언 디스턴스를 조정하는 것이다. 즉, 인접한 심볼들에 있어서, 다른 비트 수의 차이가 2배인 것으로, 2배의 해밍 디스턴스를 갖는 구간은 더 많은 파워를 갖도록 유클리디언 디스턴스를 더 넓게 조정하여 수신 신호 복구시 해밍 디스턴스의 차이에 따른 성능 열화를 보상할 수 있다. 먼저, 수신단에서 수신한 2개의 전송 신호( $S_1, S_2$ )가 합해진 수신 신호에 있어서 상대적인 유클리디언 디스턴스를 파악한다. 상술한 수학식 2로부터 파워가 작아지는 16-QAM 심볼의 미니멈 유클리디언 디스턴스는  $2(a-1)$ 이 되고, 파워가 커지는 16-QAM 심볼의 미니멈 유클리디언 디스턴스는  $2(a+1)$ 가 됨을 알 수 있다(하나의 수신 신호가  $R = h\{(a+1)S_1 + (a-1)S_2\}$ 로 표현되므로). 이는 수학식 7과 같이 나타낼 수 있다.
- [358] 수학식 7

$$2D_{H_1} = D_{H_2}$$

$$\sqrt{2}D_{E_1} = D_{E_2}$$

$$2\sqrt{2}(a-1) = 2((a+1) - 3(a-1))$$

$$a = \frac{\sqrt{2} + 4}{\sqrt{2} + 2}$$

- [359] 다시 말하면, MIMO 인코더는 상술한 MIMO 매트릭스를 사용하여 입력 신호들의 파워가 다르게 분배되어 각각 다른 크기의 유클리디언 디스턴스를 갖도록 MIMO 인코딩한다. 이 경우 제 3 실시예에서 MIMO 인코더는, 파워가 분배된 입력 신호들이 해밍 디스턴스의 차이를 보상하는 유클리디언 디스턴스를 갖도록 인코딩 파라미터  $a$  값을 설정한 MIMO 매트릭스를 사용하여 MIMO 인코딩을 수행할 수 있다.
- [360]
- [361] 이하에서는, 상술한 MIMO 방식을 사용하는 MIMO 송신기 및 MIMO 수신기에

대하여 설명하도록 한다.

- [362] 도 24는 본 발명의 일 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [363] 도 24의 MIMO 송신기 및 MIMO 수신기는, 각각 2개의 안테나를 사용하여 MIMO 통신을 수행하는 경우에 대한 실시예이다. 특히 송신기의 경우는 입력 신호의 변조 방식이 동일한 경우를 가정한 실시예이다. 즉, 2개의 안테나를 사용하여 전송하기 위한 2개의 입력 신호가 각각 QPSK+QPSK, 16-QAM+16-QAM과 같은 경우에 대한 실시예이다. 이하에서는 M-QAM+M-QAM으로 표현하도록 한다.
- [364] MIMO 송신기는, BICM(Bit Interleaved Coding and Modulation) 모듈(209010), 프레임 빌더(209020), 프리퀀시 인터리버(209030), MIMO 인코더(209040) 및 OFDM 제네레이터(209050)를 포함하며, BICM 모듈(209010)은 FEC 인코더(209060), 비트 인터리버(209070), 디멀티플렉서(DEMUX; 209080), 심볼 매퍼(209090), 및 타임 인터리버(209100)를 포함한다. MIMO 인코더(209040)는, MIMO 프로세서로 지칭할 수도 있다.
- [365] MIMO 수신기는, OFDM 디모듈레이터(209110), MIMO 디코더(209120), 프리퀀시 디인터리버(209130), 프레임 파서(209140), 타임 디인터리버(209150), 멀티플렉서(MUX; 209160), 비트 디인터리버(209170) 및 FEC 디코더(209180)를 포함한다. 타임 디인터리버(209150), 멀티플렉서(209160), 비트 디인터리버(209170) 및 FEC 디코더는, BICM 모듈의 역처리를 수행하며, 이하에서 BICM 디코딩 모듈(209190)으로 지칭할 수도 있다. MIMO 디코더(209120)는, MIMO ML(Maximum Likelihood) 디텍터로 지칭할 수도 있다.
- [366] 이하에서는 MIMO 송신기의 구성요소들은 도 1 내지 도 6에서 설명한 방송 신호 송신기에 포함된 블록들과 동일한 기능을 수행할 수 있고, MIMO 수신기의 구성 요소들은 도 7 내지 도 11에서 설명한 방송 신호 수신기에 포함된 블록들과 동일한 기능을 수행할 수 있으므로 동일 또는 유사한 기능에 대한 구체적인 설명은 생략한다.
- [367] 도 24에 도시된 바와 같이, 복수의 PLP는 각각의 BICM 경로들로 입력되며, 도 24에서는 하나의 PLP가 BICM 모듈(209010)로 입력되는 경우를 예로서 도시하고 설명하도록 한다. BICM 모듈은 복수개가 구비될 수 있으며, 각각 별도로 BICM 처리된 PLP들이 프레임 빌더(209020)로 입력될 수 있다. 디멀티플렉서(209080)는 비트 스트림을 M-QAM 기준으로 디멀티플렉싱하여 출력한다. 심볼 매퍼(209090)는 디멀티플렉서(209080)에서 출력된 비트 스트림을 M-QAM 그레이 매핑하여 M-QAM 심볼 스트림을 출력한다. 타임 인터리버(209100)는 심볼 스트림을 시간 단위에서 인터리빙하며, 특히 1개 또는 복수개의 LDPC 블록에서 나온 심볼들을 타임 인터리빙한다. 도 24에서, 심볼 매퍼 이후의 블록들에서의 신호 처리는 심볼 단위로 수행될 수 있다.
- [368] 프레임 빌더(209020)는 각각의 BICM 경로를 거쳐 출력된 PLP 단위의 심볼들을

프레임에 배치한다. 프레임 빌더(209020)는, MIMO 송신을 위해 복수의 입력 신호를 생성 또는 배열하는, 입력 신호 생성부의 역할을 추가로 수행한다. 이때 MIMO 송신기에서 프레임 빌더(209020)는 서로 다른 PLP들이 함께 MIMO 인코딩되지 않도록 심볼들을 배치할 수도 있다. 2개의 안테나로 전송하는 도 24의 실시예에서 프레임 빌더(209020)는 같은 셀 포지션에 서로 다른 2개의 심볼들을 각각 배치하여, 2개의 입력 신호를 생성 및 출력할 수 있다. 그리고 프레임 빌더(209020)가 같은 셀 포지션에 할당되는 2개의 심볼 데이터(즉, 2개의 입력 신호)를 병렬로 출력하면, 프리퀀시 인터리버(209030)는 2개의 심볼 데이터를 동일한 패턴으로 주파수 영역에서 인터리빙한다. MIMO 인코더(209040)는 2개의 안테나를 위한 2개의 입력 신호, 즉 프리퀀시 인터리버(209030)에서 출력되는 2개의 심볼 데이터를 MIMO 인코딩한다. 이때 사용하는 MIMO 인코딩은 상술한 실시예와 같은 MIMO 인코딩 방법을 사용할 수 있으며, 상술한 파라미터  $a$ 를 포함하는 MIMO 인코딩 매트릭스를 사용할 수 있다.

- [369] OFDM 제네레이터(209050)는 MIMO 인코딩된 심볼 데이터를 OFDM 변조하여 전송할 수 있다. MIMO 인코더(209040)는 MIMO 인코딩 외에, MISO 프로세싱을 수행하거나 SISO 프로세싱을 추가로 수행할 수도 있다. 도 24와 같은 실시예에서 MIMO 프로세싱만 수행한 경우, 송신기는 2개의 안테나를 사용할 수 있고, 추가적으로 MISO 프로세싱을 수행한 경우, 송신기는 2개 또는 4개의 안테나를 사용할 수 있다. 모든 PLP를 SISO 프로세싱하여 전송하는 경우에는 1개에서 4개까지의 안테나를 임의로 사용할 수 있다.
- [370] 이에 대응하여 MIMO 수신기는 MIMO 신호 수신을 위해 적어도 2개의 안테나를 사용한다. 수신 신호가 SISO 신호 또는 MISO 신호인 경우에는 적어도 1개의 안테나를 사용할 수 있다.
- [371] 프리퀀시 인터리버(209030) 및 OFDM 제네레이터(209050)는 MIMO 방식으로 복수의 안테나로 송신하는 입력 신호의 숫자만큼 병렬로 구비되어, 상술한 동작을 병렬로 수행할 수 있다. 또는, 실시예에 따라 하나의 프리퀀시 인터리버(209030) 및 OFDM 제네레이터(209050)가 메모리를 구비하여 복수의 신호들을 병렬로 처리할 수도 있다.
- [372] MIMO 수신기에서, OFDM 디모듈레이터(209110)는 복수의 안테나에서 수신한 복수의 수신 신호를 OFDM 복조하여 복수의 심볼 데이터 및 채널 정보를 출력한다.
- [373] MIMO 디코더(209120)는 OFDM 디모듈레이터(209110)에서 획득한 채널 정보와 복수의 수신 심볼 데이터를 처리하여 복수의 출력 신호를 출력한다. MIMO 디코더(209120)는 이하의 수학식 8을 사용할 수 있다.
- [374] 수학식 8

$$\log \left( \frac{\sum_{s \in S_0} e^{-\frac{1}{2\sigma^2} \sum_{s,h,t} |y_{h,t} - H_{h,t} W S_s|^2}}{\sum_{s \in S_1} e^{-\frac{1}{2\sigma^2} \sum_{s,h,t} |y_{h,t} - H_{h,t} W S_s|^2}} \right)$$

- [375] 수학식 8에서,  $y_{h,t}$ 는 수신기에서 수신된 신호를 나타내며,  $h$ 는 수신 채널로서, 수신 안테나 별로 수신한 채널을 나타내므로 시간  $t$ 에 해당하는 채널을 거친 수신 신호를 나타낸다. 예를 들어 SM 기법의 경우 1 단위의 시간 동안만 수신하면 되지만, 알라모우티 코딩, GC 기법의 경우는 2 단위의 시간동안 수신한 신호를 나타낼 수 있다.  $H_{h,t}$ 는 수신된 신호가 겪은 채널 정보를 나타낸다. 본 발명의 실시예에서  $h$ 는 MIMO 채널을 나타내는  $2 \times 2$  행렬로 표현될 수 있고,  $t$ 는 시간 단위를 나타낸다.  $W$ 는 상술한 실시예들의 MIMO 인코딩 매트릭스를 나타내고,  $S_s$ 는 송신된 QAM 신호로서, MIMO 인코딩되기 전의 입력 신호를 나타낸다. 작은  $s$ 는 MIMO 전송에 사용된 2개의 신호에 대한 단위이다.
- [376] 수신기는 수학식 8에서 온 수신된 신호 벡터(동시에 2개의 신호가 되었으므로, 이를 벡터라 지칭할 수 있다)와 송신된 신호 벡터 사이의 차이를 나타내므로 이를 최소화하는 벡터  $S_s$ 를 찾고자 한다. 따라서 수신기는  $y_{h,t}$ ,  $H_{h,t}$  및  $W$ 를 알고 있으므로, 수학식 8을 사용하여 해당 비트가 1인 확률( $S_1$ )과 해당 비트가 0인 확률( $S_0$ )을 로그 도메인에서 비교하여 LLR(Log Likelihood Ratio)을 획득할 수 있다.
- [377] MIMO 디코더(209120)는 상술한 바와 같이 수학식 8을 사용하여 수신한 신호로부터 송신 신호에 가장 근접한 신호를 찾는 방식을 사용하며, 디텍션 결과 획득한 정보는 비트 단위의 확률(probability)이므로, MIMO 디코더(209120)의 복수의 출력 신호는 LLR(Log Likelihood Ratio)로 표시되는 비트 단위의 데이터이다. 이 때, MIMO 디코더(1120)는 LLR값을 얻기 위해서 MIMO 인코딩에 사용된 데이터의 모든 조합과 채널정보를 이용해 수신된 데이터와 비교하는 작업을 하게 되는데, 복잡도를 감소시키기 위해서 수신된 데이터에서 가장 근접한 값만을 이용하는 Approximated ML 방식, 수신된 신호의 일정 근처의 조합만을 이용하는 Sphere decoding 방식 등을 사용할 수 있다. 즉, 도 24에서

MIMO 디코더(209120)는 2개의 안테나로 수신한 2개의 수신 신호를 MIMO 디코딩하여, 송신단의 입력 신호들과 같은 복수의 출력 신호 S1 및 S2를 출력하며, 이때 출력되는 출력 신호 S1 및 S2는 비트 단위의 스트림이 될 수 있다. 이 경우 출력 신호들은 각각 전송측 입력 신호의 QAM 타입에 대응되는 출력 신호이다.

- [378] ML detector에 사용된 수식 중 WS, W는 MIMO 인코딩 매트릭스로 앞서 제안된 MIMO 인코딩 방법의 MIMO 매트릭스를 모두 포함한다. 송신기는 사용한 MIMO 매트릭스를 나타내는 정보를 전송할 수 있으며, 수신기는 이러한 정보를 사용하여 MIMO 매트릭스를 파악, 디코딩할 수 있다. 선택적으로 수신기는 기설정된 MIMO 매트릭스를 사용할 수도 있다.
- [379] 프리퀀시 디인터리버(209130)는 복수의 출력 신호에 대하여 송신기의 프리퀀시 인터리버(209030)에서 수행한 인터리빙의 역순으로 디인터리빙을 수행한다. 이때 송신기의 프리퀀시 인터리버(209030)에서는 심볼 단위로 프리퀀시 인터리빙을 수행한데 비해, 수신기에서의 프리퀀시 디인터리버(209130)는 LLR 비트 정보를 사용하므로 하나의 QAM 심볼에 속하는 LLR 비트 정보들을 심볼 단위로 재정렬하여 출력한다. 프리퀀시 디인터리버(209130)는 복수로 구비되어, MIMO 입력 신호 각각에 대해 프리퀀시 디인터리빙을 병렬로 수행할 수도 있다.
- [380] 프레임 파서(209140)는 프리퀀시 디인터리버(209130)의 출력 데이터로부터 원하는 PLP의 데이터만을 획득하여 출력하고, 타임 디인터리버(209150)는 송신기의 타임 인터리버(209100)의 역순으로 디인터리빙을 수행한다. 여기에서 타임 디인터리버(209150) 역시 송신기에서와 달리 비트 단위로 디인터리빙을 수행하므로, LLR 비트 정보를 고려하여 비트 스트림을 재정렬하여 출력한다. 프레임 파서(209140)는 복수의 입력 신호에 대해 프레임 파싱을 수행하여, 입력 신호를 하나의 스트림으로 재배열하여 출력한다. 즉, 프레임 파서(209140)는 도 24에서 설명한 입력 신호 생성부의 역동작을 수행하고, 수신부에서 프레임 파서(209140) 이후의 블록들은 하나의 스트림에 대해 신호 처리를 수행하게 된다.
- [381] 멀티플렉서(209160), 비트 디인터리버(209170), FEC 디코더(209180)는 각각 수신기의 디멀티플렉서(209080), 비트 인터리버(209070), FEC 인코더(209060)의 역과정을 수행하여 복구된 PLP를 출력한다. 즉, 멀티플렉서(209160)가 LLR 비트 정보를 재정렬하고, 비트 디인터리버(209170)가 비트 디인터리빙을 수행하며, FEC 디코더(209180)가 LDPC/BCH 디코딩을 수행하여 에러를 정정하여 PLP의 비트 데이터를 출력할 수 있다. 프레임 파서 이후의 동작을, 송신기의 BICM 모듈(209010)의 역동작을 수행하는, BICM 디코딩 모듈(209190)의 BICM 디코딩으로 볼 수 있다.
- [382] 상술한 프리퀀시 인터리버(209030), 프리퀀시 디인터리버(209130), OFDM 제네레이터(209050), OFDM 디모듈레이터(209110)는 복수개가 구비되어 MIMO

송수신 신호의 수에 맞게 MIMO 송수신 신호들에 대해 각각 상술한 동작을 병렬적으로 수행할 수도 있으며, 한번에 복수의 데이터를 처리하는 메모리를 포함하는 프리퀀시 인터리버(209030), 프리퀀시 디인터리버(209130), OFDM 제네레이터(209050), OFDM 디모듈레이터(209110)로 대체하여 시스템의 복잡도를 낮출 수도 있다.

[383]

[384] 도 25는 본 발명의 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.

[385] 도 25의 MIMO 송신기 및 MIMO 수신기는, 각각 2개의 안테나를 사용하여 MIMO 통신을 수행하는 경우에 대한 실시예이다. 특히 송신기의 경우는 입력 신호의 변조 방식이 동일한 경우를 가정한 실시예이다. 즉, 2개의 안테나를 사용하여 전송하기 위한 2개의 입력 신호가 각각 QPSK+QPSK, 16-QAM+16-QAM과 같은 경우에 대한 실시예이다.

[386] 이하에서는 상술한 바와 같이, M-QAM+M-QAM으로 표현하도록 한다. MIMO 송신기는, BICM(Bit Interleaved Coding and Modulation) 모듈(210010), 프레임 빌더(210020), 프리퀀시 인터리버(210030) 및 OFDM 제네레이터(210040)를 포함하며, BICM 모듈(210010)은 FEC 인코더(210050), 비트 인터리버(210060), 디멀티플렉서(DEMUX; 210070), 심볼 매퍼(210080), MIMO 인코더(210090) 및 타임 인터리버(210100)를 포함한다.

[387] MIMO 수신기는, OFDM 디모듈레이터(210110), 프리퀀시 디인터리버(210120), 프레임 파서(210130), 타임 디인터리버(210140), MIMO ML(Maximum Likelihood) 디텍터(210150), 멀티플렉서(MUX; 210160), 비트 디인터리버(210170) 및 FEC 디코더(210180)를 포함한다. 타임 디인터리버(210150), 멀티플렉서(210160), 비트 디인터리버(210170) 및 FEC 디코더는, BICM 모듈의 역처리를 수행하며, 이하에서 BICM 디코딩 모듈(210190)으로 지칭할 수도 있다.

[388] 도 25의 MIMO 송신기 및 MIMO 수신기의 구성 및 동작은, 도 24와 관련하여 설명한 MIMO 송신기 및 MIMO 수신기의 구성 및 동작과 유사하다. 이하에서는 도 24의 MIMO 송신기 및 MIMO 수신기의 구성 및 동작과 동일한 내용은 중복하여 설명하지 않고, 차이점에 대하여 설명하도록 하겠다.

[389] 도 25의 MIMO 송신기에서 MIMO 인코더(210090)는 도 24의 경우와 달리 심볼 매퍼(210080)와 타임 인터리버(210100)의 사이 즉, BICM 모듈에 포함되어 위치한다. 즉, 프레임 빌더가 MIMO 인코딩될 QAM 심볼들을 병렬로 출력했던 것과 달리, MIMO 인코더(210090)가 심볼 매퍼에서 출력되는 심볼들을 수신하여 병렬로 배치하고, MIMO 인코딩하여 병렬로 데이터를 출력한다. MIMO 인코더(210090)가 입력 신호 생성부의 역할을 수행하여, 복수의 입력 신호를 생성하고, MIMO 인코딩을 수행하여 복수의 전송 신호를 출력하는 것이다. 병렬로 출력되는 MIMO 송신 데이터는, 복수의 또는 내부에서 병렬로 처리하는 하나의 타임 인터리버(210100), 프레임 빌더(210020), 프리퀀시

인터리버(210030) 및 OFDM 제네레이터(210040)에서 병렬로 처리되어 전송된다. 2개의 전송 안테나를 사용하는 도 25의 실시예에서, 타임 인터리버(210100), 프레임 빌더(210020), 프리퀀시 인터리버(210030) 및 OFDM 제네레이터(210040)는 각각 2개씩 구비되어 MIMO 인코더(210090)에서 출력되는 데이터를 병렬로 처리할 수도 있다.

- [390] 도 25의 MIMO 수신기에서는 MIMO 디코더(210150)가 타임 디인터리버(210140)와 멀티플렉서(210160)의 사이에 위치한다. 따라서 OFDM 디모듈레이터(210110), 프리퀀시 디인터리버(210120), 프레임 파서(210130), 타임 디인터리버(210140)는 복수의 안테나로 수신한 MIMO 신호를 복수의 경로로 심볼 단위에서 처리하고, MIMO 디코더(210150)에서 심볼 단위의 데이터를 LLR 비트 데이터로 변환하여 출력한다. 도 10의 실시예에서 OFDM 디모듈레이터(210110), 프리퀀시 디인터리버(210120), 프레임 파서(210130), 타임 디인터리버(210140)는 복수로 구비되거나, 상술한 병렬 처리를 수행할 수 있는 메모리를 구비하여 하나로 대체될 수도 있다. 프리퀀시 디인터리버(210120), 프레임 파서(210130), 타임 디인터리버(210140)는 모두 심볼 단위의 데이터를 처리하게 되므로, 도 24의 실시예에서처럼 LLR 비트 정보를 처리하는 경우보다 복잡도나 메모리 요구량이 줄어들 수 있다.
- [391] 도 24 및 도 25에서 MIMO 송신기는, MIMO 인코딩시 사용한 입력 신호들의 QAM 타입의 조합을 나타내는 정보를 전송할 수도 있다. 즉, 프레임 빌더(210020)에서 출력하는 제 1 입력 신호 및 제 2 입력 신호의 QAM 타입을 나타내는 정보를 프리앰블 부분을 통해 전송할 수 있으며, 본 실시예에서 제 1 입력 신호와 제 2 입력 신호는 동일한 QAM 타입을 갖는다. 즉, MIMO 디코더는 수신 신호에 포함된 입력 신호들의 QAM 타입의 조합을 나타내는 정보를 사용하여 MIMO 디코딩을 수행, QAM 타입의 조합에 해당하는 출력 신호들을 출력한다. 다만, 이 QAM 타입의 출력 신호들은 비트 단위의 데이터를 포함하고, 이 비트 단위의 데이터는 상술한 비트 단위의 확률을 나타내는 소프트 디지전 밸류이다. 이러한 소프트 디지전 밸류들은 FEC 디코딩을 통해 하드 디지전 밸류로 변환될 수 있다.
- [392] 도 24 및 도 25에서 입력 신호 생성부/출력 신호 생성부에 해당하는 디바이스는 각각 프레임 빌더/프레임 파서 및 MIMO 인코더/MIMO 디코더로 표현하였다. 그러나, 입력 신호 생성부/출력 신호 생성부의 역할은 다른 디바이스 엘리먼트에서 수행할 수도 있다. 예를 들면, 송신 시스템에서는 디멀티플렉서에서 입력 신호 생성부의 역할을 수행하거나, 디멀티플렉서 뒤에 입력 신호 생성부가 구비되고, 이에 대응되는 수신 시스템은 멀티플렉서에서 출력 신호 생성부의 역할을 수행하거나, 멀티플렉서 앞에 출력 신호 생성부가 구비될 수 있다. 다만, 입력 신호 생성부/출력 신호 생성부의 위치에 따라 입력 신호 생성부 후단의 엘리먼트들은 복수로 구비되어 입력 신호 생성부의 출력 신호들 수만큼의 경로에 따라 병렬적으로 출력 신호들을 처리할 수 있으며, 출력

신호 생성부 앞단의 엘리먼트들도 복수로 구비되어 출력 신호 생성부에 입력되는 입력 신호들의 수만큼의 경로에 따라 병렬적으로 입력 신호들을 처리할 수 있다.

[393]

[394] 도 26은 본 발명의 또 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.

[395] 도 26의 MIMO 송신기 및 MIMO 수신기는, 각각 2개의 안테나를 사용하여 MIMO 통신을 수행하는 경우에 대한 실시예이다. 특히 도 24 내지 도 25의 경우와 달리 입력 신호들의 변조 방식이 상이한 경우를 가정한 실시예이다. 즉, 2개의 안테나를 사용하여 전송하기 위한 2개의 입력 신호의 변조 방식이 M-QAM 타입 및 N-QAM 타입에 대한 실시예(예를 들면, BPSK+QPSK 또는 QPSK+16-QAM 등)이다. 다만, 이하에서 디멀티플렉서의 동작과 관련하여 QPSK+QPSK, QPSK+16-QAM, 16-QAM+16-QAM과 같은 경우에 대해 함께 설명하도록 한다.

[396] 도 26의 경우, 입력 신호/출력 신호의 QAM 타입이 서로 상이한 경우를 나타내며, 디바이스의 동작은 도 24의 경우와 유사하므로, 이하에서는 도 24와 다른 경우의 동작에 대해서만 설명한다.

[397] MIMO 송신기는, BICM(Bit Interleaved Coding and Modulation) 모듈(211010), 프레임 빌더(211020), 프리퀀시 인터리버(211030), MIMO 인코더(211040) 및 OFDM 제네레이터(211050)를 포함하며, BICM 모듈(211010)은 FEC 인코더(211060), 비트 인터리버(211070), 디멀티플렉서(DEMUX; 211080), 심볼 매퍼(211090), 및 타임 인터리버(211100)를 포함한다. MIMO 인코더(211040)는, MIMO 프로세서로 지칭할 수도 있다.

[398] MIMO 수신기는, OFDM 디모듈레이터(211110), MIMO 디코더(211120), 프리퀀시 디인터리버(211130), 프레임 파서(211140), 타임 디인터리버(211150), 멀티플렉서(MUX; 211160), 비트 디인터리버(211170) 및 FEC 디코더(211180)를 포함한다. 타임 디인터리버(211150), 멀티플렉서(211160), 비트 디인터리버(211170) 및 FEC 디코더는, BICM 모듈의 역처리를 수행하며, 이하에서 BICM 디코딩 모듈(211190)으로 지칭할 수도 있다. MIMO 디코더(211120)는, MIMO ML(Maximum Likelihood) 디텍터로 지칭할 수도 있다.

[399] MIMO 송신기에서 복수의 PLP는 각각의 BICM 경로들로 입력되며, 도 11에서는 하나의 PLP가 BICM 모듈(211010)로 입력되는 경우를 도시하였다. BICM 모듈은 복수개가 구비될 수 있으며, 각각 별도로 BICM 처리된 PLP들이 프레임 빌더(211020)로 입력된다.

[400] 디멀티플렉서(211080)는 비트 스트림을 M-QAM 및 N-QAM 기준으로 디멀티플렉싱하여 출력한다. 디멀티플렉서(211080)는, MIMO 송신을 위해 복수의 입력 신호를 생성 또는 배열하는, 입력 신호 생성부의 역할을 추가로 수행한다. 심볼 매퍼(211090)는 디멀티플렉서(211080)에서 출력된 비트

스트림을 M-QAM/N-QAM 그레이 매핑하여 M-QAM 심볼 스트림 및 N-QAM 심볼 스트림을 출력한다. 이 때 심볼 매핑(211090)은 복수개가 구비되어 각각 M-QAM 기준으로 디멀티플렉싱된 비트 스트림과 N-QAM 기준으로 디멀티플렉싱된 비트 스트림을 병렬적으로 M-QAM/N-QAM 그레이 매핑하여 M-QAM 심볼 스트림 및 N-QAM 심볼 스트림을 출력한다. 타임 인터리버(211100)는 심볼 스트림들 각각을 시간 단위에서 인터리빙하며, 특히 1개 또는 복수개의 LDPC 블록에서 나온 심볼들을 타임 인터리빙한다. 도 26에서, 심볼 매핑 이후의 블록들에서의 신호 처리는 심볼 단위로 수행될 수 있다.

- [401] 디멀티플렉서(211080)는 이때 MIMO에 사용되는 입력 신호의 QAM 사이즈 별로 상이하게 동작할 수 있다. 즉, MIMO 전송을 위한 입력 신호의 조합이 QPSK+QPSK 혹은 16-QAM+16-QAM MIMO의 경우 QAM 디멀티플렉서 및 16-QAM 디멀티플렉서를 사용하고, QPSK+16-QAM의 경우 64QAM 디멀티플렉서를 사용할 수 있다. 혹은 QPSK+QPSK, 16-QAM+16-QAM 조합의 경우 각각 16QAM 디멀티플렉서 및 256-QAM 디멀티플렉서를 사용할 수도 있다. 이는 M+N-QAM MIMO 전송이 M\*N QAM SISO와 같은 수의 bit을 한번에 송신하는 것을 이용한 것이다.
- [402] 프레임 빌더(211020)는 각각의 BICM 경로를 거쳐 출력된 PLP 단위의 심볼들을 프레임에 배치한다.
- [403] MIMO 수신기에서, 프리퀀시 디인터리버(211130)는 복수의 출력 신호에 대하여 송신기의 프리퀀시 인터리버(211030)에서 수행한 인터리빙의 역순으로 디인터리빙을 수행한다. 프리퀀시 디인터리버(211130)는 MIMO 입력 신호 각각에 대해 병렬적으로 프리퀀시 디인터리빙을 수행할 수도 있다. 특히, MIMO 입력 신호의 M-QAM 심볼 데이터에 포함되는 비트 데이터의 수와 N-QAM 심볼 데이터에 포함되는 비트 데이터의 수는 상이할 수 있으므로 이를 감안하여 디인터리빙을 수행하여야 한다. 이는 아래에서 동작을 설명하는 프레임 파서(211140) 및 타임 디인터리버(211150)에서도 마찬가지이다.
- [404] 프레임 파서(211140)는 프리퀀시 디인터리버(211130)의 출력 데이터로부터 원하는 PLP의 데이터만을 획득하여 출력하고, 타임 디인터리버(211150)는 송신기의 타임 인터리버(211100)의 역순으로 디인터리빙을 수행한다. 프레임 파서(211140)는 복수의 입력 신호에 대해 프레임 파싱을 수행하여, 복수의 신호를 각각 재배열하여 출력한다. 멀티플렉서(211160), 비트 디인터리버(211170), FEC 디코더(211180)는 도 24와 동일하게 각각 송신기의 디멀티플렉서(211080), 비트 인터리버(211070), FEC 인코더(211060)의 역과정을 수행하여 복구된 PLP를 출력한다. 따라서 수신부에서 멀티플렉서(211140) 이후의 블록들은 하나의 스트림에 대해 신호 처리를 수행하게 된다. 즉, 멀티플렉서(211160)가 머저의 역할을 수행할 수 있다.

[405]

- [406] 도 27은 본 발명의 다른 실시예에 따른 MIMO 송신기 및 MIMO 수신기를 나타낸 도면이다.
- [407] 도 27의 MIMO 송신기 및 MIMO 수신기는, 각각 2개의 안테나를 사용하여 MIMO 통신을 수행하는 경우에 대한 실시예이다. 특히 송신기의 경우는 입력 신호들의 변조 방식이 상이한 경우를 가정한 실시예이다. 즉, 2개의 안테나를 사용하여 전송하기 위한 2개의 입력 신호의 변조 방식이 M-QAM 타입 및 N-QAM 타입에 대한 실시예(예를 들면, BPSK+QPSK 또는 QPSK+16-QAM 등)이다. 다만, 이하에서 디멀티플렉서의 동작과 관련하여 QPSK+QPSK, QPSK+16-QAM, 16-QAM+16-QAM과 같은 경우에 대해 함께 설명하도록 한다.
- [408] 도 27의 경우, 입력 신호/출력 신호의 QAM 타입이 서로 상이한 경우를 나타내며, 디바이스의 동작은 도 25의 경우와 유사하다. 따라서, 이하에서는 도 25 및 도 26과 다른 동작에 대하여만 설명하도록 하겠다.
- [409] MIMO 송신기는, BICM(Bit Interleaved Coding and Modulation) 모듈(212010), 프레임 빌더(212020), 프리퀀시 인터리버(212030) 및 OFDM 제네레이터(212040)를 포함하며, BICM 모듈(212010)은 FEC 인코더(212050), 비트 인터리버(212060), 디멀티플렉서(DEMUX; 212070), 심볼 매퍼(212080), MIMO 인코더(212090) 및 타임 인터리버(212100)를 포함한다.
- [410] MIMO 수신기는, OFDM 디모듈레이터(212110), 프리퀀시 디인터리버(212120), 프레임 파서(212130), 타임 디인터리버(212140), MIMO 디코더(212150), 멀티플렉서(MUX; 212160), 비트 디인터리버(212170) 및 FEC 디코더(212180)를 포함한다. 타임 디인터리버(212150), 멀티플렉서(212160), 비트 디인터리버(212170) 및 FEC 디코더는, BICM 모듈의 역처리를 수행하며, 이하에서 BICM 디코딩 모듈(212190)으로 지칭할 수도 있다.
- [411] 도 27의 MIMO 송신기에서 MIMO 인코더(2090)는 도 26의 경우와 달리 심볼 매퍼(212080)와 타임 인터리버(212100)의 사이 즉, BICM 모듈에 포함되어 위치한다. 병렬로 출력되는 MIMO 전송 신호는, 복수의 또는 내부에서 병렬로 처리하는 하나의 타임 인터리버(212100), 프레임 빌더(212020), 프리퀀시 인터리버(212030) 및 OFDM 제네레이터(212040)에서 병렬로 처리되어 전송된다. 2개의 전송 안테나를 사용하는 도 27의 실시예에서, 타임 인터리버(212100), 프레임 빌더(212020), 프리퀀시 인터리버(212030) 및 OFDM 제네레이터(212040)는 각각 2개씩 구비되어 MIMO 인코더(212090)에서 출력되는 데이터를 병렬로 처리할 수도 있다.
- [412] 도 27의 MIMO 수신기에서는 MIMO 디코더(212150)가 타임 디인터리버(212140)와 멀티플렉서(212160)의 사이에 위치한다. 따라서 OFDM 디모듈레이터(212110), 프리퀀시 디인터리버(212120), 프레임 파서(2130), 타임 디인터리버(212140)는 복수의 안테나로 수신한 MIMO 신호를 복수의 경로로 심볼 단위에서 처리하고, MIMO 디코더(212150)에서 심볼 단위의 데이터를 LLR 비트 데이터로 변환하여 출력한다. 도 12의 실시예에서 OFDM

다모듈레이터(212110), 프리퀀시 디인터리버(212120), 프레임 파서(212130), 타임 디인터리버(212140)는 복수로 구비되거나, 상술한 병렬 처리를 수행할 수 있는 메모리를 구비하여 하나로 대체될 수도 있다. 프리퀀시 디인터리버(212120), 프레임 파서(212130), 타임 디인터리버(212140)는 모두 심볼 단위의 데이터를 처리하게 되므로, 도 26의 실시예에서처럼 LLR 비트 정보를 처리하는 경우보다 복잡도나 메모리 요구량이 줄어들 수 있다.

- [413] 도 26 및 도 27에서 MIMO 송신기는, MIMO 인코딩시 사용한 입력 신호들의 QAM 타입의 조합을 나타내는 정보를 전송할 수도 있다. 즉, 프레임 빌더(211020)에서 출력하는 제 1 입력 신호 및 제 2 입력 신호의 QAM 타입을 나타내는 정보를 프리앰블 부분을 통해 전송할 수 있으며, 본 실시예에서 제 1 입력 신호와 제 2 입력 신호는 상이한 QAM 타입을 갖는다. 즉, MIMO 디코더는 수신 신호에 포함된 입력 신호들의 QAM 타입의 조합을 나타내는 정보를 사용하여 MIMO 디코딩을 수행, QAM 타입의 조합에 해당하는 출력 신호들을 출력한다. 다만, 이 QAM 타입의 출력 신호들은 비트 단위의 데이터를 포함하고, 이 비트 단위의 데이터는 상술한 비트 단위의 확률을 나타내는 소프트 디지전 밸류이다. 이러한 소프트 디지전 밸류들은 FEC 디코딩을 통해 하드 디지전 밸류로 변환될 수 있다.

[414]

- [415] 본 발명에 따른 전송 프레임은 프리앰블 영역과 데이터 심볼 영역을 포함할 수 있다. 이 경우, 본 발명에서는 프리앰블 영역에 추가적으로 프리앰블 심볼을 할당할 수 있다. 이와 같은 추가의 프리앰블 심볼을 AP1 (Additional Preable 1) 심볼이라 하기로 하며, 본 발명은 매우 낮은 SNR 또는 시간-선택적인 페이딩 조건들에서 모바일 방송 신호의 검출 성능을 향상시키기 위해 전송 프레임에 하나 이상의 AP1 심볼을 추가하는 것을 일 실시예로 할 수 있다.

- [416] 따라서 본 발명에 따른 전송 프레임의 프리앰블 영역은 P1 심볼, 하나 이상의 AP1 심볼, 하나 이상의 P2 심볼을 포함할 수 있다. 그리고 데이터 영역은 복수개의 데이터 심볼들(또는 데이터 OFDM 심볼이라 함)들로 구성된다. 이 경우, AP1 심볼은 전송 프레임의 프리앰블 영역 내 P1 심볼과 첫번째 P2 심볼 사이에 위치하는 것을 일 실시예로 할 수 있다. 즉, P1 심볼과 AP1 심볼은 하나의 전송 프레임 내에서 연속적으로 전송될 수 있으며, 설계자의 의도에 따라 비연속적으로 전송될 수 있다.

- [417] 본 발명에 따른 P1 심볼과 AP1 심볼은 송신기의 OFDM 제너레이터 내 P1 삽입 모듈에서 매 전송 프레임마다 삽입하는 것을 일 실시예로 한다. 즉, P1 삽입 모듈은 매 전송 프레임마다 2개 이상의 프리앰블 심볼을 삽입한다. 다른 실시예로, P1 삽입 모듈 후단에 AP1 삽입 모듈을 추가하고, AP1 삽입 모듈에서 AP1 심볼을 삽입할 수도 있다. 본 발명에서와 같이 2개 이상의 프리앰블 심볼을 사용하는 경우 모바일 페이딩 환경에서 발생할 수 있는 버스트 페이딩(burst fading)에 더욱 강인해지고, 신호 검출(signal detection) 성능을 향상시키는 장점을

가진다.

- [418] AP1 심볼은 도 14에서 상술한 과정을 통해 생성되며, 기존의 P1 심볼과는 다른 구조를 가질 수 있다.
- [419]
- [420] 도 28은 본 발명의 일 실시예에 따른 추가적인 방송 신호를 전송하기 위한 수퍼 프레임의 나타낸 도면이다.
- [421] 수퍼 프레임 내 추가적인 방송 신호, 예를 들어 모바일 방송 신호를 전송하는 전송 프레임은 도 14에서 설명한 것과 같은 추가 전송 프레임이 될 수 있으며, 도 28에서와 같이 P1 심볼, AP1 심볼, 하나 이상의 P2 심볼, 복수개의 데이터 심볼들을 포함할 수 있다. 여기서 P1 심볼은 P1 시그널링 정보를 전송하고, AP1 심볼은 AP1 시그널링 정보를 전송하며, P2 심볼은 L1 시그널링 정보를 전송한다. 구체적인 사항은 도 15에서 설명한 바 있으므로 생략하고, 추가된 AP1 심볼에 대해 설명한다. AP1 심볼에 의해 전송되는 AP1 시그널링 정보는 추가적인 전송 파라미터를 포함한다. AP1 시그널링 정보는 해당 전송 프레임에 삽입되는 파일럿의 패턴 정보를 포함하는 것을 일 실시예로 한다. 만일, 전송 프레임의 데이터 영역에 L1 시그널링 정보가 스프레드되어 전송된다면, AP1 시그널링 정보는 전송 프레임의 데이터 영역에 스프레드된 L1 시그널링 정보를 디코딩하기 위해 필요한 정보를 더 포함할 수 있다.
- [422]
- [423] 도 29는 본 발명의 일 실시예에 따른 AP1 심볼을 삽입하기 위한 송신기의 OFDM 제너레이터를 나타낸 도면이다.
- [424] 도 29의 OFDM 제너레이터는 MISO 또는 MIMO 방식으로 방송 신호를 전송할 때의 일 실시예를 보인 것으로서, 특히 2개의 송신 안테나를 통해 MISO 또는 MIMO 방식으로 방송 신호를 전송하는 예를 보인 것이다. 도 29의 OFDM 제너레이터는 도 6에 도시된 OFDM 제너레이터(101500)과 거의 동일하나, MISO 인코더 (106100) 대신 MISO/MIMO 인코더(302110)를 포함하고, 2개의 AP1 심볼 삽입 모듈(302171,302172)을 포함한다는 점이 다르다. 이하에서는 도 6에 도시된 OFDM 제너레이터(101500)이 포함되는 블록들과 동일한 블록들에 대한 구체적인 설명은 생략하고, MISO/MIMO 인코더(302110) 및 AP1 심볼 삽입 모듈(302171, 302172)에 대해서만 설명한다.
- [425] MISO/MIMO 인코더(302110)은 2개의 송신 안테나를 통해 전송하기 위해, 각 경로로 입력된 신호에 대하여 전송 다이버시티를 가질 수 있도록 MISO 및/또는 MIMO 인코딩을 수행할 수 있다. 파일럿 삽입 모듈은 미리 결정된 파일럿 패턴의 파일럿을 전송 프레임 내 해당 위치에 삽입하여 출력할 수 있으며, 이 경우 파일럿 패턴 정보는 AP1 시그널링 정보에 시그널링될 수도 있고, L1 시그널링 정보에 시그널링될 수도 있다. 또는 AP1 시그널링 정보와 L1 시그널링 정보에 모두 시그널링될 수도 있다.
- [426] AP1 심볼 삽입 모듈(302171, 302172)는 P1 심볼 다음에 AP1 심볼을 삽입하여

- DAC로 출력할 수 있다. 일 예로, AP1 심볼은 AP1 시그널링 정보를 전송한다.
- [427] 한편 OFDM 제너레이터에 포함된 파일럿 삽입 모듈(302121, 302122)에서 전송 프레임에 파일럿을 삽입하여 전송하면, 수신기는 삽입된 파일럿을 검출하고, 검출된 파일럿을 프레임 동기, 주파수 동기, 시간 동기, 채널 추정, 전송 모드 인식등을 수행하기 위해 사용할 수 있다.
- [428] 본 발명에 따른 파일럿은 크게 2 종류로 나눌 수 있다. 하나는 분산형 파일럿(scattered pilot)이고, 다른 하나는 연속형 파일럿(continual pilot)이다. 분산형 파일럿은 무선 채널의 영향을 수신기에서 추정하고 보상하기 위해 사용되고, 연속형 파일럿은 수신기에서 정밀한 주파수 동기나 위상 에러를 제거하기 위해 사용된다.
- [429] 본 발명에서 분산형 파일럿 패턴의 종류는 복수 개가 존재할 수 있으며, FFT 사이즈 및 가이드 인터벌(GI) 사이즈에 따라 복수개의 분산형 파일럿 패턴들 중 하나를 전송 프레임의 OFDM 심볼들에 삽입하여 전송하는 것을 일 실시예로 한다. 더욱 상세하게는, 본 발명에서 MIMO 방식을 사용할 경우, FFT 사이즈 및 GI 사이즈에 따라 9개의 분산형 파일럿 패턴들(PP1~PP9) 중 하나를 해당 전송 프레임의 OFDM 심볼들에 삽입하여 전송하는 것을 일 실시예로 한다.
- [430] 본 발명에서 FFT 사이즈는 1k, 2k, 4k, 8k, 16k가 사용되고, GI 사이즈는 1/128, 1/32, 1/16, 19/256, 1/8, 19/128, 1/4가 사용되는 것을 일 실시예로 한다. FFT 사이즈는 하나의 OFDM 심볼을 구성하는 서브 캐리어의 개수를 의미하고, GI 사이즈는 하나의 OFDM 심볼에서 GI가 차지하는 비율을 의미한다. 그러므로, OFDM 심볼 길이는 FFT 사이즈와 GI 사이즈에 따라 달라진다.
- [431] GI 사이즈는 수퍼 프레임 단위로 달라지며, GI 사이즈 정보는 L1-프리 시그널링 정보 L1-프리 시그널링 정보의 GUARD\_INTERVAL 필드에 시그널링된다. 즉, GUARD\_INTERVAL 필드는 현재 수퍼 프레임의 GI를 지시한다. 그리고 현재 전송 프레임에 삽입되는 파일럿 패턴 정보는 L1-프리 시그널링 정보 L1-프리 시그널링 정보의 PILOT\_PATTERN 필드 및/또는 AP1 시그널링 정보의 PILOT\_PATTERN 필드에 시그널링된다. 하나의 전송 프레임 내에서 프리앰블 영역 내 P2 심볼들과 데이터 영역 내 OFDM 심볼들의 FFT 사이즈는 동일하다. 그리고 그 전송 프레임의 FFT 사이즈 정보는 P1 시그널링 정보의 S2 필드에 시그널링된다. 예를 들어, 프리앰블 포맷이 기존 전송 프레임의 프리앰블 (즉, MISO 또는 SISO)이거나 추가 전송 프레임에 해당하면, S2 필드1에 해당 전송 프레임 내 P2 심볼과 데이터 심볼들의 FFT 사이즈와 GI에 관한 부분 정보가 시그널링된다. S2 필드1은 S2 필드 내 첫 3비트를 의미한다. 즉, 하나의 전송 프레임에서 P2 심볼과 데이터 심볼들은 동일한 FFT 사이즈와 GI 사이즈를 가진다.
- [432]
- [433] 도 30은 본 발명의 일 실시예에 따른 P1 심볼의 구조와 AP1 심볼의 구조를 나타낸 도면이다.

[434] 도 30에서, P1 심볼은 유효 심볼(A)의 앞쪽 일부와 뒤쪽 일부를 각각 복사하고 +fSH 만큼 주파수 쉬프트한 후 유효 심볼(A)의 앞(C)과 뒤(B)에 위치시켜 생성된다. 본 발명은 C 부분을 prefix 부분이라 하고, B 부분을 postfix 부분이라 하기로 한다. 즉, P1 심볼은 프리픽스, 유효 심볼, 포스트픽스 부분을 포함할 수 있다.

[435] 마찬가지로, AP1 심볼은 유효 심볼(D)의 앞쪽 일부와 뒤쪽 일부를 각각 복사하고 -fSH 만큼 주파수 쉬프트한 후 유효 심볼(D)의 앞(F)과 뒤(E)에 위치시켜 생성된다. 본 발명은 F 부분을 prefix 부분이라 하고, E 부분을 postfix 부분이라 하기로 한다. 즉, AP1 심볼은 프리픽스, 유효 심볼, 포스트픽스 부분을 포함할 수 있다.

[436] 여기서 P1 심볼과 AP1 심볼에 사용된 두 주파수 쉬프트 값 +fSH, -fSH은 서로 동일하고 부호만 정반대이다. 즉, 주파수 쉬프트는 반대 방향으로 수행된다. 그리고 유효 심볼의 앞에 복사되는 C와 F의 길이는 서로 다르게 설정하고, 또한 유효 심볼의 뒤에 복사되는 B와 E의 길이도 서로 다르게 설정한다. 또는 C와 F의 길이는 다르게 하고, B와 E의 길이는 같게 설정할 수도 있으며, 그 반대로 설정할 수도 있다. 본 발명은 다른 실시예로, P1 심볼의 유효 심볼 길이와 AP1 심볼의 유효 심볼 길이를 다르게 설정할 수도 있다. 또 다른 실시예로, P1 심볼과 다른 CSS(Complementary Set Sequence)가 AP1 내 톤 선택 및 데이터 스크램블을 위해 사용된다.

[437] 본 발명은 유효 심볼의 앞에 복사되는 C와 F의 길이는 서로 다르게 설정하고, 유효 심볼의 뒤에 복사되는 B와 E의 길이도 서로 다르게 설정하는 것을 일 실시예로 한다.

[438] 본 발명에 따른 C,B,F,E 길이는 다음의 수학적 식 9를 이용하여 구할 수 있다.

[439] 수학적 식 9

$$C\text{의 길이}(TC) = \{A\text{의 길이}(TA)/2 + 30\}$$

$$B\text{의 길이}(TB) = \{A\text{의 길이}(TA)/2 - 30\}$$

$$F\text{의 길이}(TF) = \{D\text{의 길이}(TD)/2 + 15\}$$

$$E\text{의 길이}(TE) = \{D\text{의 길이}(TD)/2 - 15\}$$

[440] 수학적 식 9에서와 같이 P1 심볼과 AP1 심볼은 주파수 쉬프트 값은 동일하지만 정반대의 부호를 가진다. 또한 C, B의 길이를 설정하기 위해 A의 길이(TA)/2 값에 더해지거나 빼지는 옵션 값과 F,E의 길이를 설정하기 위해 D의 길이(TD)/2 값에 더해지거나 빼지는 옵션 값을 서로 다르게 설정할 수 있다. 본 발명은 P1 심볼의 옵션 값은 30으로 설정하고, AP1 심볼의 옵션 값은 15로 설정하는 것을 일 실시예로 한다. 이러한 수치는 본 발명의 이해를 돕기 위한 실시예이며, 이 수치는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 수치에 한정되지 않을 것이다.

- [441] 본 발명은 도 30과 같은 구조로 P1 심볼과 AP1 심볼을 생성하여 각 전송 프레임에 삽입함으로써, P1 심볼은 AP1 심볼의 검출 성능을 저하시키지 않고, 반대로 AP1 심볼은 P1 심볼의 검출 성능을 저하시키지 않는다. 또한 P1 심볼과 AP1 심볼의 검출 성능은 거의 동일하다. 그리고 P1 심볼과 AP1 심볼이 비슷한 구조를 가지도록 함으로써, 수신기의 복잡도를 최소화할 수 있다.
- [442] 이때, P1 심볼과 AP1 심볼은 서로 연속적으로 전송될 수도 있고, 또는 전송 프레임 내에서 서로 다른 위치에 할당되어 전송될 수도 있다. 서로 다른 위치에 할당되어 전송되는 경우, 프리앰블 심볼에 대해 높은 타임 다이버시티 효과를 얻을 수 있다. 본 발명은 연속적으로 전송하는 것을 일 실시예로 한다.
- [443]
- [444] 도 31은 본 발명의 또 다른 실시예에 따른 OFDM 디모듈레이터를 나타낸 도면이다. 도 31에 도시된 OFDM 디모듈레이터는 도 8에서 설명한 OFDM 디모듈레이터(107100)와 거의 동일하나, AP1 심볼 검출 모듈(306602, 306612)을 포함하고 있다는 점이 다르다. 따라서 도 8에서 설명한 블록과 동일한 블록에 대해서는 구체적인 설명은 생략하고, AP1 심볼 검출 모듈(306602, 306612)에 대해 간략히 설명한다. AP1 심볼 검출 모듈(306602, 306612)은 디지털 방송 신호 중 AP1 시그널링 정보를 전송하는 AP1 심볼을 검출 및 디코딩할 수 있다. 수신기는 디코딩된 AP1 시그널링 정보를 이용하여 현재 전송 프레임의 파일럿 패턴 정보 등을 얻을 수 있다.
- [445]
- [446] 도 12에서 상술한 바와 같이, 본 발명의 일 실시예에 따른 전송 프레임은 프리앰블 영역과 데이터 영역을 포함할 수 있다. 프리앰블 영역은 P1 심볼 및 L1 시그널링 정보를 포함하는 P2 심볼을 포함할 수 있으며, 데이터 영역은 복수의 데이터 심볼을 포함할 수 있다.
- [447] L1 시그널링 정보는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함할 수 있다. L1-프리 시그널링 정보는 L1-포스트 시그널링 정보를 디코딩하는데 필요한 정보를 포함할 수 있다.
- [448] 하지만 L1 시그널링 정보를 한정된 크기의 P2 심볼을 통해 전송하는 경우, 모바일 환경에서 신호 처리를 위한 강인성(robust)이 약화될 수 있다. 만약, L1 시그널링 정보 중 L1-포스트 시그널링 정보를 데이터 영역에 스프레딩함으로써 타임 다이버시티 계인을 획득할 수 있으며, 모바일 환경에서 신호 처리를 하기 위한 더 큰 강인성을 확보할 수 있을 것이다.
- [449] 이하에서는 모바일 환경에서 보다 효율적으로 L1 시그널링 정보를 수신/처리하기 위해 전송 프레임내에 L1 시그널링 정보를 매핑하는 방법에 대해 설명한다.
- [450]
- [451] 도 32는 본 발명의 일 실시예에 따른 전송 프레임에 매핑되는 L1 시그널링 정보의 스프레드 패턴의 일 실시예를 나타낸 도면이다.

- [452] 본 발명은 현재 전송 프레임에 다음(following) 전송 프레임의 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 모두 할당할 것을 일 실시예로 한다. 또한 본 발명에서는 L1-프리 시그널링 정보는 데이터 영역 내 미리 결정된 데이터 심볼(또는 데이터 OFDM 심볼)들에만 스프레드시키고 L1-포스트 시그널링 정보는 데이터 영역의 모든 심볼에 스프레드시키는 것을 일 실시예로 한다.
- [453] 본 발명에서는 다음 전송 프레임의 L1-프리 시그널링 정보가 스프레드되는 구간을 L1 프리 스프레드 구간이라 하기로 한다. L1 프리 스프레드 구간은 1개 이상의 데이터 심볼을 포함할 수 있다.
- [454] 본 발명은 L1 프리 스프레드 구간에 포함되는 데이터 심볼의 개수를 SYMBOLES\_FOR\_DISTRIBUTED\_L1\_PRE 필드를 이용하여 표시하는 것을 일 실시예로 한다. 본 발명의 일 실시예에 따르는 송신기는, P2 심볼에 포함되는 현재 전송 프레임의 L1 시그널링 정보에 SYMBOLES\_FOR\_DISTRIBUTED\_L1\_PRE 필드를 포함시켜 전송 할 수 있다.
- [455] 즉, L1-프리 시그널링 정보와 L1-포스트 시그널링 정보는 각각 다른 방식으로 인코딩될 수 있으며, 수신기는 L1-프리 시그널링 정보를 이용하여 L1-포스트 시그널링 정보를 디코딩할 수 있다.
- [456] 하지만 상술한 바와 같이, 데이터 심볼에 L1-프리 시그널링 정보가 스프레딩된 경우, 수신기에서 L1-프리 시그널링 정보를 디코딩하기 위해서는 L1 프리 스프레드 구간의 길이에 대한 정보가 필요하다. 따라서 본 발명에서는 전송 프레임 내에서 L1-프리 시그널링 정보가 스프레드될 구간을 미리 정하는 것을 일 실시예로 한다.
- [457] 본 발명은 L1 프리 스프레드 구간의 데이터 심볼내에 다음 전송 프레임의 L1-프리 시그널링 정보를 스프레드시키는 것을 일 실시예로 할 수 있다.
- [458] L1 프리 스프레드 구간에 스프레드될 L1-프리 시그널링 정보의 셀 개수는 기 설정될 수 있으며, 수신기는 L1\_POST\_SIZE 필드를 통하여 L1-포스트 시그널링 정보의 셀 개수에 대한 정보를 얻을 수 있다. 본 발명에서는 L1-프리 시그널링 정보는 1840개의 BPSK 심볼들인 경우를 일 실시예로 한다.
- [459] 또한 본 발명에서는 L1-프리 시그널링 정보의 셀 개수를 L1 프리 스프레드 구간에 포함되는 데이터 심볼의 개수로 나누어, L1 프리 스프레드 구간의 각 데이터 심볼에 할당될 L1-프리 시그널링 정보의 셀 개수를 결정하는 것을 일 실시예로 한다. 또한 결정된 개수의 L1-프리 시그널링 정보 셀을 L1 프리 스프레드 구간의 각 데이터 심볼에 할당한다. 결과적으로, 각각의 데이터 심볼에 균일한 개수의 L1-프리 시그널링 정보 셀이 할당될 수 있다.
- [460] 이때 균일한 개수의 L1-프리 시그널링 정보 셀을 묶어서 L1 프리 스프레드 구간의 첫 데이터 심볼부터 순서대로 할당시킨다.
- [461] 본 발명은 L1 프리 스프레드 구간의 첫 데이터 심볼의 첫번째 서브 캐리어부터 할당하는 것을 일 실시예로 한다. 이 경우 이웃하는 두 데이터 심볼간에는 L1-프리 시그널링 정보 셀이 동일한 서브 캐리어에 할당되지 않도록 할 수 있다.

- [462] 만일, L1-프리 시그널링 정보의 셀 개수를 L1 프리 스프레드 구간 내 데이터 심볼의 개수로 나누었을 때, 완전히 나누어 떨어지지 않으면 나머지 개수만큼의 L1-프리 시그널링 정보 셀은 L1 프리 스프레드 구간에서 앞쪽 데이터 심볼에 1개씩 할당시키는 것을 일 실시예로 한다.
- [463] 이와 같이 L1 프리 스프레드 구간 내 하나의 데이터 OFDM 심볼에서는 L1-프리 시그널링 정보 셀들이 일정 간격으로 균등하게 매핑되고, 매 데이터 OFDM 심볼마다 L1-프리 시그널링 정보 셀들이 주파수 도메인으로 사이클릭 쉬프트됨으로써, 타임 및 주파수 다이버시티를 얻게 된다.
- [464] 한편, 현재 프레임의 L1 프리 스프레드 구간에 다음 전송 프레임의 L1-프리 시그널링 정보가 스프레드되어 매핑되면, 다음 전송 프레임의 L1-포스트 시그널링 정보를 스프레드시켜 매핑한다.
- [465] 본 발명은 L1 프리 스프레드 구간에는 미리 약속된 개수의 L1-포스트 시그널링 정보 셀을 매핑시키고, 나머지 개수의 L1-포스트 시그널링 정보 셀들은 현재 전송 프레임의 데이터 영역 중 L1 프리 스프레드 구간을 뺀 나머지 영역에 스프레드시켜 매핑하는 것을 일 실시예로 한다. 여기서, 수신기는 L1\_POST\_SIZE 필드로부터 L1-포스트 시그널링 정보의 전체 셀 개수에 대한 정보를 획득할 수 있다.
- [466] 이때, L1 프리 스프레드 구간에 스프레드될 L1-포스트 시그널링 정보의 셀 개수를 L1 프리 스프레드 구간에 포함되는 데이터 심볼의 개수로 나누어, L1 프리 스프레드 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보의 셀 개수를 결정한다. 또한 L1 프리 스프레드 구간을 제외한 구간에 스프레드될 L1-포스트 시그널링 정보의 셀 개수를 L1 프리 스프레드 구간을 제외한 구간에 포함되는 데이터 심볼의 개수로 나누어, L1 프리 스프레드 구간을 제외한 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보의 셀 개수를 결정한다. 이때 L1 스프레드 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보 셀의 개수와 L1 프리 스프레드 구간을 제외한 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보 셀의 개수는 같을 수도 있고, 다를 수도 있다. 도 32는 L1 스프레드 구간의 각 데이터 심볼에는 4개의 L1-포스트 시그널링 정보 셀이 할당되고, L1 프리 스프레드 구간을 제외한 구간의 각 데이터 심볼에는 3개의 L1-포스트 시그널링 정보 셀이 할당되는 예를 보이고 있다.
- [467] 상기와 같이 L1 스프레드 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보 셀의 개수와 L1 프리 스프레드 구간을 제외한 구간의 각 데이터 심볼에 할당될 L1-포스트 시그널링 정보 셀의 개수가 결정되면, 결정된 개수의 L1-프리 시그널링 정보 셀을 L1 프리 스프레드 구간의 각 데이터 심볼과 L1 프리 스프레드 구간을 제외한 구간의 각 데이터 심볼에 할당한다.
- [468] 이때에도 이웃하는 적어도 두 데이터 심볼끼리는 L1-포스트 시그널링 정보 셀이 동일한 서브 캐리어에 할당되지 않도록 한다.
- [469] 만일, L1 프리 스프레드 구간에 할당될 L1-포스트 시그널링 정보의 셀 개수를

L1 프리 스프레드 구간 내 데이터 심볼의 개수로 나누었을 때, 완전히 나누어 떨어지지 않으면 나머지 개수만큼의 L1-포스트 시그널링 정보 셀은 L1 프리 스프레드 구간에서 앞쪽 데이터 심볼에 1개씩 할당시키는 것을 일 실시예로 한다. 마찬가지로, L1 프리 스프레드 구간을 제외한 나머지 구간에 할당될 L1-포스트 시그널링 정보의 셀 개수를 나머지 구간 내 데이터 심볼의 개수로 나누었을 때, 완전히 나누어 떨어지지 않으면 나머지 개수만큼의 L1-포스트 시그널링 정보 셀은 나머지 구간에서 앞쪽 데이터 심볼에 1개씩 할당시키는 것을 일 실시예로 한다.

[470] 이와 같이 현재 프레임의 데이터 영역 내 하나의 데이터 심볼에서는 L1-포스트 시그널링 정보 셀들이 일정 간격으로 균등하게 매핑되고, 매 데이터 심볼마다 L1-포스트 시그널링 정보 셀들이 주파수 도메인으로 사이클릭 쉬프트됨으로써, 타임 및 주파수 다이버시티를 얻게 된다.

[471] 또한 본 발명에서는 L1 프리 스프레드 구간을 설정하여, 다음 전송 프레임의 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 스프레드시켜 매핑하면, 프레임 레이턴시를 줄일 수 있다. 만일, 전체의 전송 프레임에 L1-포스트 시그널링 정보를 균등히 매핑하게 되면, n번째 전송 프레임에서 L1-프리 시그널링 정보를 디코딩하여 n+1번째 전송 프레임에서 L1-포스트 시그널링 정보를 디코딩할 수 있게 되고, n+2번째 전송 프레임의 데이터 PLP 정보를 얻을 수 있기 때문에, 추가적인 한 전송 프레임의 레이턴시(latency)가 발생하게 된다. 하지만, 도 32에서와 같이 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 미리 정해진 위치에서 동시에 다른 버퍼에 저장하고 있다가 L1-프리 시그널링 정보를 디코딩한 후에, 한 전송 프레임 내 L1-포스트 시그널링 정보도 디코딩할 수 있기 때문에 추가적인 프레임 레이턴시가 생기지 않게 된다.

[472] 이와 같이 전체적인 타임 다이버시티 관점에서 보았을 때, 수신단에서 L1-프리 시그널링 정보를 디코딩하기 전에는 전송 프레임의 길이를 모르기 때문에 L1 프리 스프레드 구간이라는 타임 다이버시티를 가지도록 하였다. 하지만, L1-프리 시그널링 정보를 디코딩하면 전송 프레임의 길이를 알 수 있기 때문에 L1-포스트 시그널링 정보는 전체적인 전송 프레임에 균등하게 할당 할 수 있다. 이 경우, 전송 프레임의 길이가 L1 프리 스프레드 구간을 알 수 있는 SYMBOLS\_FOR\_DISTRIBUTED\_L1\_PRE 필드 값보다 커야 한다.

[473] 한편 도 32에서와 같이 데이터 영역에 스프레드된 L1 시그널링 정보를 수신한 수신단에서는 주파수 디인터리버(109100)와 셀 디맵퍼(109200)를 거쳐 BICM 디코더(107300)에서 상기 L1 시그널링 정보 및 원하는 PLP 정보를 획득한다. 즉, 셀 디맵퍼(109200)는 수신된 전송 프레임으로부터 커먼 PLP와 데이터 PLP, 및 데이터 PLP에 스프레드된 L1 시그널링 정보의 셀들을 추출한다. 그리고 BICM 디코더(107300)에서 각 셀들에 대한 에러 정정 디코딩을 수행하여 원래의 형태로 복원한다. 일 예로, 커먼 PLP에 매핑되어 수신된 L1 시그널링 정보로부터 현재 전송 프레임에 대한 정보를 얻고, 데이터 PLP에 매핑되어 수신된 L1 시그널링

정보로부터 다음 전송 프레임에 대한 정보를 얻을 수 있다.

- [474] 그런데 수신기에서 L1-프리 시그널링 정보의 위치를 알려면, FFT 타입과 파일럿 패턴을 알아야 한다. 이때, FFT 타입은 P1 심볼을 통해서 알 수 있지만, 파일럿 패턴은 알 수 없다. 기존의 지상파 방송 시스템에서의 스캐터드된 파일럿 패턴(scattered pilot pattern)을 보면 PP1부터 PP8까지의 파일럿 분리(pilot separation)가 3, 6, 12, 24로 최소 3의 간격으로 위치한다. 이러한 이유로 3의 배수의 서브 캐리어에는 L1 시그널링 정보를 할당하지 않도록 송신기의 셀 맵퍼(109200)가 잘 고려해야 한다. 이 경우, 수신기에서는 3의 배수의 서브 캐리어에 있지 않은 L1 시그널링 정보만을 받아서 스캐터드된 파일럿(scattered pilot)을 피할 수 있고, 연속 파일럿(continual pilot)의 경우에는 수신단에서 서브 캐리어들의 위치를 알고 있다고 가정한다. 이러한 FFT 타입 정보와 파일럿 위치를 통해 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보의 처음 부분을 받고, 모두 받은 후에는 L1-프리 시그널링 정보를 디코딩하여 L1-포스트 시그널링 정보도 디코딩할 수 있다.
- [475]
- [476] 이하에서는, 상술한 인풋 프로세싱 모듈 및 아웃풋 프로세싱 모듈의 다른 실시예에 대하여 설명하도록 한다.
- [477]
- [478] 도 33은 본 발명의 다른 실시예에 따른 방송 신호 송신 시스템의 스트림 어댑테이션 모듈을 나타낸 도면이다.
- [479] 도 33의 스트림 어댑테이션 모듈은 상술한 도 3의 스트림 어댑테이션 모듈의 또 다른 실시예이다.
- [480]
- [481] 도 33의 스트림 어댑테이션 모듈은, 도 2의 모드 어댑테이션 모듈에 이어, 도 2에서 모드 어댑테이션이 수행된 PLP단위의 데이터를 수신하여, PLP 단위로 이하의 설명과 같이 스트림 어댑테이션을 수행한다.
- [482] 스케줄러(33010)는 양극성(dual polarity)을 포함하는 다중 안테나를 사용하는 MIMO 전송 시스템을 위한 스케줄링을 수행할 수 있으며, BICM 블록의 디멀티플렉서, 셀 인터리버, 타임 인터리버 등의 신호 처리 블록들에서 사용되는 파라미터를 생성할 수 있다. 또한, 스케줄러(33010)는, 인밴드 시그널링과 별도로 현재 프레임에 대한 L1 다이내믹 시그널링 정보를 출력하여 셀 맵퍼가 스케줄링에 따라 입력 셀들을 매핑하도록 할 수 있다.
- [483] 복수의 PLP를 각각 처리하는 복수의 1-프레임 딜레이 모듈(33020)은 인밴드 시그널링 등을 위해서 후속 프레임에 대한 스케줄링 정보가 현재 프레임에 포함될 수 있도록 입력 데이터를 한 프레임만큼 지연시킨다. 복수의 PLP를 각각 처리하는 복수의 인밴드 시그널링/패딩 삽입 모듈(33030)은 한 프레임만큼 지연된 데이터에 지연되지 않은 L1 다이내믹 시그널링 정보를 삽입한다. 또한, 인밴드 시그널링/패딩 삽입 모듈(33030)은 패딩을 위한 공간이 있는 경우 패딩

비트를 삽입하거나, 인밴드 시그널링 정보를 패딩 공간에 삽입할 수 있다. 그리고, BB 스크램블러(33040)는 PRBS(Pseudo Random Binary Sequence)를 생성하고 입력 비트 스트림을 생성된 PRBS와 XOR 연산하여 데이터를 랜더마이징한다.

- [484] 도 33의 스트림 어답테이션 모듈에서, L1 시그널링 제네레이터는 인밴드 시그널링 정보 외에, 전송 프레임의 프리앰블 심볼이나 스프레딩되는 데이터 심볼 등을 통해 전송되는 L1 시그널링 데이터를 생성한다. 이러한 L1 시그널링 정보는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함할 수 있다. L2 프리 시그널링 정보는 L1-포스트 시그널링 정보를 처리하는데 필요한 파라미터들과 스테틱(static) L1 시그널링 정보를 포함하고, L1-포스트 시그널링 정보는 스테틱 L1 시그널링 정보 및 다이내믹 L1 시그널링 정보를 포함할 수 있다. L1 시그널링 제네레이터는 생성한 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 각각 출력할 수 있다. 출력되는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 해당하는 데이터는 각각 BB 스크램블러들(33060, 33070)에서 스크램블링될 수 있다. 또한, 다른 실시예로서 L1 시그널링 제네레이터는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함하는 L1 시그널링 정보를 출력하고, 하나의 BB 스크램블러가 출력된 L1 시그널링 정보를 스크램블링할 수도 있다.

[485]

- [486] 도 34는 본 발명의 일 실시예에 따른 방송 신호 수신 시스템의 아웃풋 프로세싱 모듈을 나타낸 도면이다.

- [487] 도 34의 아웃풋 프로세싱 모듈은 상술한 도 11의 아웃풋 프로세싱 모듈의 또 다른 실시예이다.

[488]

- [489] 도 34의 아웃풋 프로세싱 모듈은, 도 33에서 도시한 복수의 PLP를 처리하는 인풋 프로세싱 모듈에 대응하여, 그의 역처리를 수행하는 아웃풋 프로세싱 모듈의 실시예이다. 아웃풋 프로세싱 모듈은, 복수의 PLP를 처리할 수 있도록 복수의 블록들을 포함할 수 있으며, 이하의 설명에서는 동일한 종류의 블록에 대하여는 하나의 블록을 예로서 설명하도록 한다. 아웃풋 프로세싱 모듈은 BB 디스크램블러(34010, 34110, 34120 등), 패딩 제거(removal) 모듈(34020), CRC-8 디코더(34030), BB 프레임 프로세서(34040), 디-지터(De-jitter) 버퍼(34050), 널 패킷 삽입 모듈(34060), TS 클럭(clock) 리제네레이션(regeneration) 모듈(34070), 인밴드 시그널링 디코더(34080), TS 재결합(recombining) 모듈(34090) 및 L1 시그널링 디코더(34100)를 포함한다. 이 중 도 11에서 설명한 블록과 동일한 블록에 대한 설명은 중복하지 않겠다.

- [490] 수신기의 복수의 PLP에 대한 프로세싱은, 커먼(common) PLP와 관련된 데이터 PLP를 디코딩하는 경우 또는 수신기가 복수의 서비스 혹은 서비스 컴포넌트(예를 들어, SVC(Scalable Video Service)의 컴포넌트들)를 동시에

디코딩하는 경우를 예로서 설명할 수 있다. BB 스크램블러(34010), 패딩 제거 모듈(34020), CRC-8 디코더(34030) 및 BB 프레임 프로세서(34040)의 동작은 도 11와 관련하여 상술한 바와 같다.

- [491] 디-지터 버퍼(34050)는 복수의 PLP 간의 싱크로나이제이션을 위해 송신기에서 임의로 삽입된 딜레이를 TTO(Time To Output) 파라미터 정보에 따라 보상한다. 널 패킷 삽입 모듈(34060)은 DNP(Deleted Null Packet) 정보를 참고하여 송신측에서 제거된 널 패킷을 복원한다. 이 때 TS 클록 리제네레이션 모듈은 ISCR(Input Stream Time Reference) 정보를 기준으로 출력 패킷의 상세한 시간 동기를 복원한다. TS 재결합 모듈(34090)는 위와 같이 복원된 커먼 PLP와 관련된 데이터 PLP들을 입력받아 원래의 TS, IP 또는 GS를 복원하여 출력한다. 상술한 정보들 중 TTO 파라미터 정보, DNP 정보, ICSR 정보는 모두 BB 프레임 프로세서가 BB 프레임 헤더를 프로세싱하여 획득하고, 시스템 컨트롤러 또는 이 정보들이 필요한 각각의 블록들로 전송할 수 있다.
- [492] 인밴드 시그널링 디코더(34080)는 데이터 PLP의 패딩 비트 필드를 통해 전송되는 인밴드 시그널링 정보를 복구하여 출력한다.
- [493] L1 시그널링 정보의 경우, BB 디스크램블러들(34110, 34120)이 각각 L1-프리 시그널링 정보에 해당하는 데이터 및 L1-포스트 시그널링 정보에 해당하는 데이터를 디스크램블링하고, L1 시그널링 디코더(34100)는 디스크램블링된 데이터를 디코딩하여 L1 시그널링 정보를 복원한다. 복원되는 L1 시그널링 정보는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함할 수 있으며, 복원된 L1 시그널링 정보는 시스템 컨트롤러에 전달되어 수신기가 BICM(Bit Interleaved Coding and Modulation) 디코딩, 프레임 디매핑, OFDM(Orthogonal Frequency Division Multiplex) 복조 등의 동작을 수행하는데 필요한 파라미터들을 제공한다. 상술한 바와 같이, L1 시그널링 정보에 해당하는 데이터는 하나의 BB 디스크램블러로 입력되어, 디스크램블링될 수도 있다.
- [494]
- [495] 도 35는 본 발명의 일 실시예에 따른 방송 신호 전송 방법을 나타낸 순서도이다.
- [496] 도 35는 OFDM 변조 방식을 사용하는 방송 신호 전송 장치에 대한 실시예로서, 방송 신호 중에서 방송 신호의 송수신 및 처리에 필요한 시그널링 정보를 처리하는 방법을 나타낸다.
- [497] 방송 신호 전송 장치는, L1 시그널링 정보를 생성한다(S35010). 방송 신호 전송 장치의 L1 시그널링 정보의 생성은 도 33에서 설명한 바와 같다. 부연 설명하면, L1 시그널링 정보는 도 33에서 나타낸 바와 같이 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함한다.
- [498] L1-프리 시그널링 정보는, L1-포스트 시그널링 정보를 수신하고 디코딩하는데 필요한 정보를 포함한다. 일 실시예로서, L1-프리 시그널링 정보는 방송 신호의 P1 심볼 부분에 포함될 수 있으며, L1-포스트 시그널링 정보가 포함되는 P2 심볼 부분에 대한 프리엠블 포맷 정보, FFT 사이즈 정보 등을 포함할 수 있다. 또한,

L1-프리 시그널링 정보는 L1-포스트 시그널링 정보에 대한 가드 인터벌의 시그널링 포맷 정보, 심볼 매핑 정보, FEC 코딩의 코드 레이트 정보, FEC 코딩 타입 정보 등을 포함할 수도 있다.

- [499] L1-포스트 시그널링 정보는, 방송 신호에 포함된 PLP에 액세스하고 디코딩하기 위한 파라미터 정보를 포함한다. L1-포스트 시그널링 정보는 컨피겨러블(configurable) 파라미터 정보 및 다이내믹 파라미터 정보를 포함할 수 있다. L1-포스트 시그널링 정보는 방송 신호의 P2 심볼 부분에 포함될 수 있다. 일 실시예로서 L1-포스트 시그널링 정보는 방송 신호에 포함된 PLP들에 대한 식별자 정보, 타입 정보, 그룹 식별자 정보, 변조 방법에 대한 정보 등을 포함할 수 있다.
- [500] 방송 신호 전송 장치는 도 33에서 설명한 바와 같이 L1 시그널링 제네레이터를 사용하여 인밴드 시그널링 정보를 제외한 L1 시그널링 정보를 상술한 바와 같이 생성하여 출력한다.
- [501] 방송 신호 전송 장치는 생성된 L1 시그널링 정보를 BB 스크램블링한다(S35020). 방송 신호 전송 장치는 도 33에서 설명한 바와 같이 BB 스크램블러를 사용하여 L1 시그널링 정보를 BB 스크램블링하며, BB 스크램블러는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 따로 BB 스크램블링할 수 있다.
- [502] BB 스크램블러는 수도 랜덤 바이너리 시퀀스(PRBS; Pseudo Random Binary Sequence)를 생성하는 PRBS 제네레이터를 더 포함할 수도 있다. BB 스크램블러는 PRBS를 생성하고, 생성된 PRBS에 따라 L1-프리 시그널링 정보 및 L2 프리 시그널링 정보를 각각 랜더마이징하여 출력한다.
- [503] 방송 신호 전송 장치는 L1 시그널링 정보를 BICM 프로세싱한다(S35030). 방송 신호 전송 장치는 BICM 프로세싱을 수행하는 BICM 모듈을 포함할 수 있다. 이 경우 BICM 모듈은, BCH(Bose-Chaudhuri-Hocquengham)/LDPC(Low Density Parity Check) 부호와 같은 아우터 코드를 사용하여 에러 정정을 위한 리던던시를 추가하여 부호화(FEC(Forward Error Correction) 인코딩)하는 FEC 인코더, 비트 스트림을 비트 단위로 인터리빙하는 비트 인터리버, 비트 스트림의 비트 출력 순서를 조정하는 디멀티플렉서, 비트 스트림을 변조 방식에 따라 심볼 매핑하는 심볼 매퍼 및 셀 도메인에서 인터리빙을 수행하는 셀 인터리버 또는 시간 도메인에서 인터리빙을 포함하는 타임 인터리버를 포함할 수 있다.
- [504] 일 실시예로서 방송 신호 전송 장치는, L1 시그널링 정보를 BICM 프로세싱하는 경우, L1-프리 시그널링 정보에 대해서는 FEC 인코딩과 심볼 매핑을 수행하고, L1-포스트 시그널링 정보에 대해서는 FEC 인코딩, 비트 인터리빙, 디멀티플렉싱 및 심볼 매핑을 수행할 수 있다. L1 시그널링 정보는 프리앰블에 의해 전송되고, PLP를 처리하여 데이터를 복구하기 위한 정보를 포함하므로 단순하고 빠르게 복구될 필요가 있다. 따라서 L1 시그널링 정보에 대하여는 상술한 BICM 모듈에 포함된 요소들의 모든 과정을 수행하지 않는

것이다.

[505] 다만, 이러한 이유로, 비트 인터리빙, 셀 인터리빙, 타임 인터리빙, 성상도 회전 등의 처리가 생략되게 되어, 방송 신호의 PAPR이 높아질 수 있다. 높은 PAPR은 데이터의 시간 영역의 전력 분포가 OFDM의 다중 캐리어에 의한 변조시 일정 부분에 집중되어 발생할 수 있다. 따라서, PAPR 성능은 데이터가 랜더마이즈될 수록 개선할 수 있는데, L1 시그널링 정보의 경우 BICM 모듈에서의 인터리빙, 성상도 회전과 같은 처리가 생략되어 방송 신호를 PAPR 성능을 떨어뜨리게 된다. 따라서, 본 발명에서는 L1 시그널링 정보 생성 이후 BB 스크램블링을 통해 열화되는 방송 신호의 PAPR 성능을 개선할 수 있게 된다.

[506] 방송 신호 전송 장치는 L1 시그널링 정보를 OFDM 변조한다(S35040). 방송 신호 전송 장치는, OFDM 변조부를 사용하여 L1 시그널링 정보를 변조할 수 있으며, OFDM 변조부는 일 실시예로서 방송 신호에 역이산 패스트 푸리에 트랜스폼(Inverse Fast Fourier Transform)을 수행하여 방송 신호를 복수의 서브 캐리어로 변조하는 IFFT 모듈, ACE(Active Constellation Extension) 기법 또는 톤 예약(Tone Reservation) 기법 중 적어도 하나를 사용하여 변조된 OFDM 신호에서 PAPR(Peak-to-Average Power Ratio)를 감소시키는 PAPR 리덕션 모듈, OFDM 신호에 가드 인터벌을 삽입하는 GI 삽입 모듈, L1 시그널링 정보를 위한 프리앰블을 삽입하는 P1 삽입 모듈 및 처리된 디지털 신호를 아날로그 신호로 컨버팅하는 DAC(Digital-to-Analogue Converter)를 포함할 수 있다.

[507]

[508] 이하에서는, 상술한 L1 시그널링 정보를 스프레딩하여 전송 프레임을 구성하는 방법에 대하여 더욱 상세하게 설명하도록 한다.

[509]

[510] 1. 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법

[511]

[512] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매퍼가 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매퍼가 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 P2 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[513]

[514] 도 36은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를

나타낸 도면이다. 도 36의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[515] 도 36에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[516] L1 시그널링 정보에서, L1-프리 시그널링 정보는 수퍼 프레임 안에서 매 프레임마다 반복되는 정보이므로 로버스트니스가 충분히 확보될 수 있으나, L1-포스트 시그널링 정보는 매 프레임마다 다른 정보가 전송될 수 있으므로 로버스트니스가 떨어질 수 있다. 따라서 데이터 심볼 부분에 시간/주파수 다이버시티를 갖도록 다음 프레임에 대한 L1-포스트 시그널링 정보를 전송하여, 로버스트니스를 보강할 수 있다.

[517] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있으며, 이에 해당하는 P2 심볼의 개수를 알 수 있다. 그리고 수신 시스템은 P2 심볼의 개수에 따라서 L1-프리 시그널링 정보가 스프레딩된 구조를 알게 된다. P2 심볼을 디코딩하여 L1-프리 시그널링 정보를 획득하고, 획득된 L1-프리 시그널링 정보로부터 프레임의 구성(configuration)에 대한 정보를 획득할 수 있다. 또한, 데이터 심볼 부분에 포함된 L1-포스트 시그널링 정보를 디코딩하여 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.

[518]

[519] 이하에서는, 상술한 도 36의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.

[520] 먼저, L1-프리 시그널링 정보는 도 36에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학식 10, 주파수 도메인에서 이하의 수학식 11에서와 같이 프레임에 매핑된다.

[521] 수학식 10

$$C_{PRE}(i) = \left\{ \begin{array}{l} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{array} \right\}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{\text{th}}$  P2 symbol

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

[522] 수학식 10에서,  $C_{PRE}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 L1-프리 시그널링 정보의 셀 개수를 나타낸다.  $N_{P2}$ 의

값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

[523] 수학적 식 11

$$A(i, j) = \begin{cases} \left\{ \left\{ \sum_{k=0}^{i-1} C_{PRE}(k) + j \right\} \% C_{DATA}, & 0 < i < N_{P2} \right\} \\ j \% C_{DATA}, & i = 0 \end{cases}, 0 \leq j < C_{PRE}(i)$$

, where  $A(i, j)$  = Carrier index after spreading for  $j^{th}$  carrier in  $i^{th}$  symbol

$C_{P2}$  = Number of data cells in one P2 symbol

[524] 수학적 식 10과 같이 시간 도메인에서 P2 심볼의 개수에 따라 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 수학적 식 11을 사용하여 주파수 도메인에서 사이클릭 쉬프트된다. 즉,  $i$ 번째 심볼에 할당된  $C_{PRE}(i)$  개의  $j$ 번째 셀들은 수학적 식 11에서와 같이  $A(i, j)$ 의 인덱스에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{PRE}(i)-1$ 의 값을 나타낼 수 있다.

[525] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다. 균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 사이클릭하게 쉬프트되는 프레임 구조를 사용하여, 수신 시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[526] 다음으로, L1-포스트 시그널링 정보는 도 36에서와 같이 데이터 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적 식 12, 주파수 도메인에서 이하의 수학적 식 13과 같이 프레임에 매핑된다.

[527] 수학적 식 12

$$C_{POST}(i) = \begin{cases} \left\{ \left\{ \left\lceil \frac{L1\_POST\_INFO\_SIZE}{L_{normal}} \right\rceil, & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \right\} \\ \left\lfloor \frac{L1\_POST\_INFO\_SIZE}{L_{normal}} \right\rfloor, & (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \leq i \leq L_{normal} - 1 \right\} \end{cases}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{th}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2

or any frame closing symbol, in a frame

[528] 수학적 식 12에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. L1-포스트 시그널링 정보의 셀들은  $L_{normal}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에

할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학적 식 12에 따라  $C\_POST(i)$ 로 설정될 수 있다.

[529] 수학적 식 13

$$A(i, j) = \left\{ \begin{array}{ll} \left\{ \sum_{k=0}^{i-1} C_{POST}(k) + j \right\} \bmod C_{DATA}, & 0 < i \leq L_{normal} - 1 \\ j \bmod C_{DATA}, & i = 0 \end{array} \right\}, 0 \leq j < C_{POST}(i)$$

, where  $A(i, j) =$  Carrier index after spreading for  $j^{th}$  carrier in  $i^{th}$  symbol

$C_{DATA} =$  Number of data cells in one normal data symbol

[530] 시간 도메인에서 상술한 수학적 식 12와 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 수학적 식 13과 같이 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 사이클릭 쉬프팅되어 주파수 다이버시티를 최대화한다. 이러한 매핑은 수학적 식 13과 같이 수행될 수 있으며,  $i$ 번째 심볼에 할당된  $C\_POST(i)$  개의  $j$ 번째 셀들은  $A(i, j)$ 의 인덱스(또는 서브 캐리어)에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C\_POST(i)-1$ 의 값을 나타낼 수 있다.

[531] 수신 시스템에서는 P2 심볼 부분으로부터 L1-프리 시그널링 정보를 획득하여 데이터 심볼에 위치하는 다음 프레임에 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된  $L1\_POST\_INFO\_SIZE$  필드 및  $NUM\_DATA\_SYMBOLS$  필드의 값을 사용하여  $L\_normal$  개의 데이터 심볼에 스프레딩되어 있는 L1-포스트 시그널링 정보의 구조를 알 수 있다. 수신 시스템은, L1-포스트 시그널링 정보의 셀들은 매 심볼에 균등하게 스프레딩되어 있으므로, 상술한 수학적 식 12를 통해  $i$ 번째 심볼에 할당된 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 또한, 이러한 L1-포스트 시그널링 정보의 셀들이 매 심볼마다 주파수 도메인에서 사이클릭 쉬프팅되어 있으므로 상술한 수학적 식 13을 통해 주파수 도메인에서 서브 캐리어에 대한 L1-포스트 시그널링 정보 셀의 위치 및 개수를 알 수 있다.

[532]

[533] 도 37은 본 발명의 일 실시예에 따른 타임 인터리버의 동작을 나타낸 개념도이다.

[534] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우 상술한 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을

수행하여, 프레임 빌더에 포함된 셀 매퍼로 데이터를 출력할 수도 있다.

[535] 일 실시예로서, 전송 시스템은 도 36과 같은 프레임에서 데이터 부분으로 전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 L1-포스트 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 L1-프리 시그널링 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 각각 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.

[536] 먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행)의 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_PRE(O) 및 Column = N\_P2 로, L1-포스트 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST(O) 및 Column = L\_normal 이 될 수 있다.

[537] 수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.

[538]

[539] 도 38은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.

[540] 도 38의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩하는 방법을 설명하도록 한다.

[541] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할 수 있다. 즉, n-1 번째 프레임에서 프리앰블 부분에 포함된 L1-프리 시그널링 정보가 해당 프레임(프레임 n-1)에 대한 정보를 포함하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보가 다음 프레임(프레임 n)에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의

개수를 시그널링할 수 있으며, 이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.

- [542] 다만, 도 38의 슈퍼 프레임  $n$ 과 슈퍼 프레임  $n+1$ 과 같이 다른 슈퍼 프레임에 속하는 프레임들의 경우, 슈퍼 프레임  $n+1$ 에 속한 프레임  $n+1$  대한 정보를 나타내는 프레임  $n$ 의 L1-포스트 시그널링 정보는 슈퍼 프레임  $n$ 에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 슈퍼 프레임  $n+1$ 에 속하는 프레임들의 경우 슈퍼 프레임  $n$ 에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 슈퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보, L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.

- [543] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 슈퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.

- [544] 수신 시스템에서도 동일한 슈퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 프레임의 프리앰블 부분에 포함된 L1-프리 시그널링 정보로부터 프레임의 컨피규레이션을 파악하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보로부터 다음 프레임의 컨피규레이션을 파악하여 프레임을 처리할 수 있다. 다만, 다른 슈퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이내믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 슈퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.

[545]

- [546] 도 39는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 39의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

- [547] 도 39에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

- [548] 도 39의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 39에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭

쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[549]

[550] 2. 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법

[551]

[552] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보와 현재 프레임에 대한 L1-포스트 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑이 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매핑이 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 P2 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[553]

[554] 도 40은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 40의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[555] 도 40에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[556] L1 시그널링 정보에서, L1-프리 시그널링 정보는 수퍼 프레임 안에서 매 프레임마다 반복되는 정보이므로 로버스트니스가 충분히 확보될 수 있으나, L1-포스트 시그널링 정보는 매 프레임마다 다른 정보가 전송될 수 있으므로 로버스트니스가 떨어질 수 있다. 따라서 데이터 심볼 부분에 시간/주파수 다이버시티를 갖도록 다음 프레임에 대한 L1-포스트 시그널링 정보를 전송하여, 로버스트니스를 보강할 수 있다. 또한, 프레임에서의 오버 헤드 문제를 해결하기 위하여, L1-프리 시그널링 정보에 포함되는 L1\_REPETITION\_FLAG 정보를 사용하여, 현재 P2 심볼 부분에 포함되던 L1-포스트 시그널링 정보를 생략할 수도 있다. 본 발명의 일 실시예에서, L1\_REPETITION\_FLAG 필드의 필드값이 1이면 현재 프레임에 대한 L1-포스트 시그널링 정보가 P2 심볼 부분에 존재하는

것으로, 0이면 존재하지 않는 것으로 식별할 수 있다.

- [557] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있으며, 이에 해당하는 P2 심볼의 개수를 알 수 있다. 그리고 수신 시스템은 P2 심볼의 개수에 따라서 L1-프리 시그널링 정보가 스프레딩된 구조를 알게 된다. 그리고, L1-프리 시그널링 정보에 포함된 L1\_REPETITION\_FLAG 필드의 필드값을 확인하여, 상술한 바와 같이 필드 값이 1이면 현재 프레임에 대한 L1-포스트 시그널링 정보가 P2 심볼 부분에 존재하는 것으로, 0이면 존재하지 않는 것으로 식별할 수 있다.
- [558] L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우, 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여 현재 프레임의 P2 심볼 부분으로부터 현재 프레임에 대한 L1-포스트 시그널링 정보를 획득하고, 데이터 심볼 부분으로부터 다음 프레임에 대한 L1-포스트 시그널링 정보를 획득할 수 있다. 다시 말하면, 수신 시스템은 P2 심볼을 디코딩하여 L1-프리 시그널링 정보를 획득하고, 획득된 L1-프리 시그널링 정보로부터 프레임의 구성(configuration)에 대한 정보를 획득할 수 있다. 또한, 데이터 심볼 부분에 포함된 L1-포스트 시그널링 정보를 디코딩하여 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.
- [559] L1\_REPETITION\_FLAG 필드의 필드값이 0인 경우, 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여 현재 프레임의 데이터 심볼 부분으로부터 다음 프레임에 대한 L1-포스트 시그널링 정보만을 획득할 수 있다. 이러한 경우 수신 시스템의 데이터 복구 또는 디코딩에서 레이턴시(latency)가 발생할 수 있으며, 이는 상술한 바와 같이 L1\_REPETITION\_FLAG 필드의 필드값을 1로 설정하고, 현재 프레임에 대한 L1-포스트 시그널링 정보를 포함하여 해결할 수 있다.
- [560]
- [561] 이하에서는, 상술한 도 40의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.
- [562] 먼저, L1-프리 시그널링 정보는 도 40에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학식 14, 주파수 도메인에서 이하의 수학식 15에서와 같이 프레임에 매핑된다.
- [563] 수학식 14

$$C_{PRE}(i) = \left\{ \begin{array}{l} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{array} \right\}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{th}$  P2 symbol

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

[564] 수학식 14에서,  $C_{PRE}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 L1-프리 시그널링 정보의 셀 개수를 나타낸다.  $N_{P2}$ 의 값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

[565] 수학식 15

$$A(i, j) = \left\{ \begin{array}{l} \left\{ \sum_{k=0}^{i-1} C_{PRE}(k) + j \right\} \% C_{DATA}, \quad 0 < i < N_{P2} \\ j \% C_{DATA}, \quad i = 0 \end{array} \right\}, \quad 0 \leq j < C_{PRE}(i)$$

, where  $A(i, j)$  = Carrier index after spreading for  $j^{th}$  carrier in  $i^{th}$  symbol

$C_{P2}$  = Number of data cells in one P2 symbol

[566] 수학식 14와 같이 시간 도메인에서 P2 심볼의 개수에 따라 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 수학식 15를 사용하여 주파수 도메인에서 사이클릭 쉬프트된다. 즉,  $i$ 번째 심볼에 할당된  $C_{PRE}(i)$  개의  $j$ 번째 셀들은 수학식 15에서와 같이  $A(i, j)$ 의 인덱스에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{PRE}(i)-1$ 의 값을 나타낼 수 있다.

[567] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다. 균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 사이클릭하게 쉬프트되는 프레임 구조를 사용하여, 수신 시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[568] 다음으로, 다음 프레임에 대한 L1-포스트 시그널링 정보는 도 40에서와 같이 데이터 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. 현재 프레임에 대한 L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학식 16, 주파수 도메인에서 이하의 수학식 17과 같이 프레임에 매핑된다.

[569] 수학식 16

$$C_{POST}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \leq i \leq L_{normal} - 1 \end{cases}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2

or any frame closing symbol, in a frame

- [570] 수학식 16에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. L1-포스트 시그널링 정보의 셀들은  $L_{normal}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에 할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학식 16에 따라  $C_{POST}(i)$ 로 설정될 수 있다.

- [571] 수학식 17

$$A(i, j) = \begin{cases} \left\{ \sum_{k=0}^{i-1} C_{POST}(k) + j \right\} \bmod C_{DATA}, & 0 < i \leq L_{normal} - 1 \\ j \bmod C_{DATA}, & i = 0 \end{cases}, \quad 0 \leq j < C_{POST}(i)$$

, where  $A(i, j)$  = Carrier index after spreading for  $j^{\text{th}}$  carrier in  $i^{\text{th}}$  symbol

$C_{DATA}$  = Number of data cells in one normal data symbol

- [572] 시간 도메인에서 상술한 수학식 16과 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 수학식 17과 같이 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 사이클릭 쉬프팅되어 주파수 다이버시티를 최대화한다. 이러한 매핑은 수학식 17과 같이 수행될 수 있으며,  $i$ 번째 심볼에 할당된  $C_{POST}(i)$  개의  $j$ 번째 셀들은  $A(i, j)$ 의 인덱스(또는 서브 캐리어)에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{POST}(i)-1$ 의 값을 나타낼 수 있다.

- [573] 수신 시스템에서는 P2 심볼 부분으로부터 L1-프리 시그널링 정보를 획득하여 데이터 심볼에 위치하는 다음 프레임을 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된  $L1\_POST\_INFO\_SIZE$  필드 및  $NUM\_DATA\_SYMBOLS$  필드의 값을 사용하여  $L_{normal}$  개의 데이터 심볼에 스프레딩되어 있는 L1-포스트 시그널링 정보의 구조를 알 수 있다. 수신 시스템은, L1-포스트 시그널링 정보의 셀들은 매 심볼에 균등하게 스프레딩되어 있으므로, 상술한 수학식 16을 통해  $i$ 번째 심볼에 할당된 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 또한, 이러한 L1-포스트 시그널링 정보의 셀들이 매 심볼마다 주파수 도메인에서 사이클릭 쉬프팅되어 있으므로 상술한 수학식 17을 통해 주파수

도메인에서 서브 캐리어에 대한 L1-포스트 시그널링 정보 셀의 위치 및 개수를 알 수 있다.

- [574] 마지막으로, 현재 프레임에 대한 L1-포스트 시그널링 정보는 도 40에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩될 수 있다(L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우). 현재 프레임에 대한 L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적 식 18, 주파수 도메인에서 이하의 수학적 식 19와 같이 프레임에 매핑된다.

- [575] 수학적 식 18

$$C_{POST\_P2}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{N_{P2}}\right), & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{N_{P2}}\right), & (L1\_POST\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{cases}$$

, where  $C_{POST\_P2}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  P2 symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

- [576] 수학적 식 18에서,  $C_{POST\_P2}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀 개수를 나타낸다. 상술한 바와 같이  $N_{P2}$ 의 값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

- [577] 수학적 식 19

$$A(i, j) = \left\{ \sum_{k=0}^i C_{PRE}(k) + j \right\} \bmod C_{P2}, \quad 0 \leq j < C_{POST\_P2}(i), \quad 0 \leq i < N_{P2}$$

where,  $A(i, j)$  = Carrier index after spreading for  $j^{\text{th}}$  carrier in  $i^{\text{th}}$  symbol

$C_{P2}$  = Number of data cells in one P2 symbol

- [578] 수학적 식 18과 같이 시간 도메인에서 P2 심볼의 개수에 따라 현재 프레임에 대한 L1-포스트 시그널링 정보의  $C_{POST\_P2}(i)$  개의 셀들이 할당되면, 할당된  $C_{POST\_P2}(i)$  개의 셀들은 각각의 P2 심볼에서 L1-프리 시그널링 정보의 셀들에 주파수 도메인에서 연속하도록 쉬프팅된다. 이를 수식으로 나타내면, 수학적 식 19와 같으며,  $i$ 번째 심볼에 할당된  $C_{POST\_P2}(i)$  개의  $j$ 번째 셀들은  $A(i, j)$ 의 인덱스에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{POST\_P2}(i)-1$ 의 값을 나타낼 수 있다. 결국, 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들은 L1-프리 시그널링 정보들과 같은 스프레딩 패턴으로 주파수 상에서 연속하여 배치되도록 스프레딩된다.

- [579] 수신 시스템에서는 P2 심볼 부분으로부터 먼저 L1-프리 시그널링 정보를 획득할 수 있다. 그리고, L1-프리 시그널링 정보에 포함된 L1\_REPETITION\_FLAG 필드의 필드값에 따라 필드값이 0이면 P2 심볼 부분에 L1 프리 시그널링 정보만이 포함된 것으로, 1이면 현재 프레임에 대한 L1-포스트

시그널링 정보를 추가로 포함하는 것으로 식별할 수 있다.

- [580] L1\_REPETITION\_FLAG 필드의 필드값이 1이면 데이터 심볼에 위치하는 다음 프레임을 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 이 경우 수신 시스템은 L1-프리 시그널링 정보를 복구하기 전까지는 현재 프레임에 대한 L1-포스트 시그널링 정보의 길이 및 스프레딩에 대한 위치 정보를 알 수 없다. 따라서, 수신 시스템은 L1-프리 시그널링 정보를 복구하기 전까지는 주파수 도메인 상으로 L1-프리 시그널링 정보의 셀들에 P2 심볼 부분에서 연속하는 셀들을 버퍼에 저장하여 둘 수 있다.
- [581] 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된 L1\_POST\_INFO\_SIZE 정보를 사용하여 심볼당 할당되는 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 이 값은, 수학적 식 18에서와 같이 C\_POST\_P2(i)를 사용하여 알 수 있다. 그리고 수신 시스템은 각각의 심볼에서 버퍼에 저장된 셀들 중, 주파수 도메인에서 L1-포스트 시그널링 정보의 셀들에 이어지는 셀들을 C\_POST\_P2(i)에 해당하는 숫자만큼 추출하여, 현재 프레임에 대한 L1-포스트 시그널링 정보를 복구할 수 있다.
- [582]
- [583] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우도 37의 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을 수행하여, 프레임 빌더에 포함된 셀 매핑으로 데이터를 출력할 수도 있다.
- [584] 일 실시예로서, 전송 시스템은 도 40과 같은 프레임에서 데이터 부분으로 전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 다음 프레임에 대한 L1-포스트 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 L1-프리 시그널링 정보 및 현재 프레임에 대한 L1-포스트 시그널링 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 현재 프레임에 대한 L1-포스트 시그널링 정보 및 다음 프레임에 대한 L1-포스트 시그널링 정보 각각에 대해 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.
- [585] 먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행) 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_PRE(O) 및 Column = N\_P2 로, 현재 프레임에 대한 L1-포스트

시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST\_P2(0) 및 Column = N\_P2로, 다음 프레임에 대한 L1-포스트 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST(0) 및 Column = L\_normal 이 될 수 있다.

- [586] 수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.
- [587]
- [588] 도 41은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [589] 도 41의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩 방법을 설명하도록 한다. 특히, 이하에서는 상술한 L1 시그널링 정보의 스프레딩 방법에서 프리앰블 부분에 위치하는 L1-프리 시그널링 정보 및 데이터 부분에 위치하는 다음 프레임에 대한 L1-포스트 시그널링 정보를 도 41의 수퍼 프레임 구조에 맞게 시그널링하는 방법에 대해 설명하도록 한다.
- [590] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할 수 있다. 즉, n-1 번째 프레임에서 프리앰블 부분에 포함된 L1-프리 시그널링 정보가 해당 프레임(프레임 n-1)에 대한 정보를 포함하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보가 다음 프레임(프레임 n)에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의 개수를 시그널링할 수 있으며, 이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.
- [591] 다만, 도 41의 수퍼 프레임 n과 수퍼 프레임 n+1과 같이 다른 수퍼 프레임에 속하는 프레임들이 경우, 수퍼 프레임 n+1에 속한 프레임 n+1 대한 정보를 나타내는 프레임 n의 L1-포스트 시그널링 정보는 수퍼 프레임 n에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 수퍼 프레임 n+1에 속하는 프레임들의 경우 수퍼 프레임 n에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 수퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보,

L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.

- [592] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 수퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.
- [593] 수신 시스템에서도 동일한 수퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 프레임의 프리앰블 부분에 포함된 L1-프리 시그널링 정보로부터 프레임의 컨피규레이션을 파악하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보로부터 다음 프레임의 컨피규레이션을 파악하여 프레임을 처리할 수 있다. 다만, 다른 수퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이내믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 수퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.
- [594]
- [595] 도 42는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 42의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [596] 도 42는 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 0인 경우로, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.
- [597] 도 42의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 42에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.
- [598]
- [599] 도 43은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 43의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [600] 도 43은 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우로,

프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 현재 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[601] 도 43의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우도 43에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다. 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들은 시간 도메인에서 7개씩 나뉘어지고, 주파수 도메인에서 스프레딩된 L1-프리 시그널링 정보의 셀들에 이어 위치한다. 이는 수신 시스템이 현재 프레임에 대한 L1-포스트 시그널링 정보의 크기 및 위치를 모르므로, L1-프리 시그널링 정보를 통해 현재 프레임에 대한 L1-포스트 시그널링 정보 셀들의 상대적인 위치를 알려주기 위해서 L1-프리 시그널링 정보의 셀들에 연속하여 위치시켰으며, 이를 통해 주파수 다이버시티 또한 향상된다. 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[602]

[603] 3. 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1 시그널링 정보를 스프레딩하며, 추가적인 프리앰블을 부가하는 방법

[604]

[605] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-프리 시그널링 정보 및 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하며, 추가적인 프리앰블(P1')을 부가하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑이 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매핑이 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 추가적인 P1 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[606]

[607] 도 44는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 44의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은

주파수 도메인을 나타낸다.

- [608] 도 44에서, 프레임 빌더는 다음 프레임에 대한 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 데이터 심볼 부분 중 N\_spread 구간에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분 중 N\_spread 구간이 이후 구간에 균등하게 스프레딩하였다. 그리고 추가적인 프리앰블인 P1' 심볼을 추가하여, 이 P1' 심볼을 통해 파일럿 패턴과 L1-프리 시그널링 정보의 스프레딩 길이를 시그널링해 줌으로써 수신측에서 채널 추정 및 스프레딩 구조 파악을 효율적으로 수행할 수 있도록 한다.
- [609] 다음 프레임에 대한 L1-프리 시그널링 정보의 셀들은, 시간 도메인에서 이하에서 L1\_PRE\_SPREAD\_LEN으로 나타내는 스프레딩 구간 즉 N\_spread 길이의 심볼 구간에 균등하게 배치되어 타임 다이버시티를 갖고, 매 심볼마다 주파수 도메인에서 서브 캐리어들에 사이클릭 쉬프팅되어 프리퀀시 다이버시티를 갖도록 배치된다. 다음 프레임에 대한 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 데이터 심볼 구간에서 N\_spread의 심볼 구간을 제외한 나머지 구간에 균등하게 배치되어 타임 다이버시티를 갖고, 매 심볼마다 주파수 도메인에서 서브 캐리어들에 사이클릭 쉬프팅되어 프리퀀시 다이버시티를 갖도록 배치된다.
- [610] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있다. 그리고 수신 시스템은 P1' 심볼을 디코딩하여 파일럿 패턴에 대한 정보 및 L1-프리 시그널링 정보의 스프레딩 패턴에 대한 정보를 획득할 수 있다. 수신 시스템은 획득한 정보를 통해 L1-프리 시그널링 정보가 스프레딩된 구간을 알 수 있으므로, 매 심볼마다 할당된 L1-프리 시그널링 정보의 셀의 개수를 알 수 있다. L1-프리 시그널링 정보의 셀들은 주파수 도메인에서 사이클릭하게 쉬프팅되어 있으므로, 수신 시스템은 L1-프리 시그널링 정보의 셀들의 정확한 위치를 파악하여 복구할 수 있게 된다.
- [611] 또한, 수신 시스템은 데이터 심볼 구간의 길이에서 L1-프리 시그널링 정보가 스프레딩된 구간의 길이를 감산하여 L1-포스트 시그널링 정보가 스프레딩된 구간의 길이를 알 수 있다. 따라서 수신 시스템은 한 심볼에 균등히 들어가는 L1-포스트 시그널링 정보의 셀들의 개수를 알 수 있고, L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 사이클릭하게 쉬프팅되어 있으므로, L1-포스트 시그널링 정보의 셀들의 정확한 위치를 파악하여 복구할 수 있게 된다. 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여, 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.
- [612]
- [613] 도 45는 본 발명의 일 실시예에 따른 추가적인 프리앰블의 시그널링 방법을 나타낸 표이다.

- [614] 도 44에서 나타낸 바와 같이, 추가적인 프리엠블로서 1개의 P1' 심볼이 P1 심볼과 데이터 심볼 사이에 위치할 수 있다. P1' 심볼은 P1 심볼과 유사한 프리엠블로서 7 비트를 포함한다. P1' 심볼은 P1 심볼과는 다른 캐리어 분포(distribution) 시퀀스 및 변조 시퀀스를 사용하며, P1 심볼과 유사하게 하나의 수퍼 프레임 안에서는 정보가 변하지 않는다. 7 비트는, 도 45의 표(45010)에 나타낸 바와 같이, 파일럿 패턴(PILOT\_PATTERN)에 대한 정보를 나타내는 4 비트와, L1-프리 시그널링 정보의 스프레딩 구간 길이(L1\_PRE\_SPREAD\_LEN)에 대한 정보를 나타내는 3 비트를 포함한다.
- [615] 데이터 심볼 부분에 존재하는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 디코딩하려면, 해당 프레임에 대한 채널 추정이 필요하다. 이러한 채널 추정을 위해서는 송수신 단에서 기정의된 파일럿 패턴을 사용하여야 하며, 본 실시예에서는 도 45의 표(45020) 같이 P1' 심볼의 PILOT\_PATTERN 정보를 사용하여 수신측에서 파일럿 패턴을 알 수 있게 된다. 일 실시예로서, 파일럿 패턴 정보는 표(45020)과 같이 0000~0111의 8가지 파일럿 패턴에 대한 정보를 제공할 수 있으며, 나머지 1000~1111은 추후 사용될 수 있는 파일럿 패턴을 위해 남겨둘 수 있다.
- [616] L1\_PRE\_SPREAD\_LEN 정보는 L1-프리 시그널링 정보의 셀들이 몇 개의 심볼들에 스프레딩되는지를 나타내는 파라미터 정보로서, 달리 표현하면 L1-프리 시그널링 정보의 타임 다이버시티에 대한 정보를 표(45030)와 같이 제공할 수 있다. 프레임 내에서 데이터 심볼 구간은 12 비트로 표현될 수 있으나, 본 발명의 실시예에서 L1\_PRE\_SPREAD\_LEN 정보에는 3 비트가 할당되므로, L1-프리 시그널링 정보의 스프레딩 구간 길이는 3비트로 양자화되어(quantized) 시그널링될 수 있다. 도 45의 실시예에서, 최대 스프레딩 길이는 약 125ms로 가정하고, L1\_PRE\_SPREAD\_LEN 정보는 8가지의 스프레딩 패턴을 나타내도록 하였다. L1\_PRE\_SPREAD\_LEN 정보의 값이 000인 경우에는, L1 시그널링 정보의 스프레딩을 사용하지 않고, 기존의 P2 심볼을 사용하여 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 전달하는 경우를 나타낸다. 나머지 경우에서, FFT 사이즈에 따라서 각각의 경우에 대한 L1-프리 시그널링 정보의 스프레딩 구간 길이를 심볼 개수의 단위로 표(45030)와 같이 정의할 수 있다.
- [617] 수신 시스템은 P1 심볼 디코딩후 추가적인 P1' 심볼을 디코딩하여 도 2에서 도시된 바와 같은 PILOT\_PATTERN 정보 및 L1\_PRE\_SPREAD\_LEN 정보를 알 수 있다. 수신 시스템은 이 정보들을 통해 현재 프레임에 대한 파일럿 패턴을 알 수 있으므로 파일럿 신호를 사용하여 채널 추정을 수행할 수 있다. 그리고 수신 시스템은 L1-프리 시그널링 정보가 몇 개의 심볼에 걸쳐 스프레딩되어 있는지 알 수 있으므로, L1-프리 시그널링 정보의 스프레딩 패턴을 파악하여 해당 위치에 존재하는 L1-프리 시그널링 정보를 복구할 수 있다.
- [618]
- [619] 본 발명의 실시예에서, 데이터 부분에 포함되어 전달되는 L1-프리 시그널링

정보는 다음 프레임에 대한 속성(configuration) 정보를 포함한다. 예를 들면, 다음 프레임의 속성을 나타내는 TYPE 정보, BWT\_EXT 정보, ID 정보, NUM\_T2\_FRAME 정보 등을 포함하며, 다음 프레임의 L1-포스트 시그널링 정보의 속성을 나타내는 L1\_MOD 정보, L1\_COD 정보, L1\_POST\_SIZE 정보, L1\_FEC\_TYPE 정보 등을 포함할 수 있다.

[620] 현재 프레임에 포함된 L1-포스트 시그널링 정보를 복구하기 위해서는 현재 프레임의 길이와 같은 속성을 알아야 한다. 그러나 현재 프레임에 포함된 L1-프리 시그널링 정보는, 다음 프레임에 포함된 L1-포스트 시그널링 정보에 대한 속성 정보를 포함하고 있으므로, 본 발명의 실시예에서는 L1-프리 시그널링 정보에 현재 프레임의 길이를 나타내는 파라미터 정보를 추가하도록 한다. 일 실시예로서, 이러한 파라미터 정보는 CURRENT\_NUM\_DATA\_SYMBOLS 정보로 정의할 수 있다. CURRENT\_NUM\_DATA\_SYMBOLS 정보는 12비트의 정보로, OFDM 심볼 개수로 표현될 수 있다.

[621] 수신 시스템에서는 현재 프레임의 포함된 L1-프리 시그널링 정보를 디코딩하여, 다음 프레임에 대한 속성 정보를 획득하고, 현재 프레임에 포함된 다음 프레임에 대한 L1-포스트 시그널링 정보를 디코딩하기 위한 정보를 획득할 수 있다. 또한, L1-프리 시그널링 정보에 포함된 CURRENT\_NUM\_DATA\_SYMBOLS 정보를 사용하여 현재 프레임의 길이를 알 수 있으므로, 이를 통해 현재 프레임에 스프레딩된 L1-포스트 시그널링 정보의 구조를 파악하여, L1-포스트 시그널링 정보를 디코딩할 수 있다.

[622]

[623] 이하에서는, 상술한 도 44의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.

[624] 먼저, L1-프리 시그널링 정보는 도 44에서와 같이 데이터 심볼 부분의  $N_{spread}$  구간에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학식 20, 주파수 도메인에서 이하의 수학식 21에서와 같이 프레임에 매핑된다.

[625] 수학식 20

$$C_{PRE}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{spread}}\right), & 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{spread}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{spread}}\right), & (L1\_PRE\_INFO\_SIZE \bmod N_{spread}) \leq i < N_{spread} \end{cases}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{th}$  data symbol

$N_{spread}$  = Number of data symbols for L1-pre spreading

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

[626] 수학식 20에서,  $C_{PRE}(i)$ 는  $N_{spread}$  값에 따라  $i$ 번째 심볼에 할당되는 L1-프리

시그널링 정보의 셀 개수를 나타낸다.  $N_{spread}$  값은 상술한 바와 같이 P1' 심볼의 L1\_PRE\_SPREAD 정보에 따라 정해질 수 있다.

[627] 수학적 식 21

$$A(i, j) = \left\{ \begin{array}{ll} \left\{ \sum_{k=0}^{i-1} C_{PRE}(k) + j \right\} \bmod C_{DATA}, & 0 < i < N_{spread} \\ j \bmod C_{DATA} & , i = 0 \end{array} \right\}, 0 \leq j < C_{PRE}(i)$$

, where  $A(i, j)$  = Carrier index after spreading for  $j^{th}$  carrier in  $i^{th}$  symbol

$C_{DATA}$  = Number of data cells in one normal data symbol

[628] 수학적 식 20과 같이 시간 도메인에서 스프레딩 구간의 길이( $N_{spread}$ )에 따라 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 수학적 식 21을 사용하여 주파수 도메인에서 사이클릭 쉬프트된다. 즉,  $i$ 번째 심볼에 할당된  $C_{PRE}(i)$  개의  $j$ 번째 셀들은 수학적 식 21에서와 같이  $A(i, j)$ 의 인덱스에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{PRE}(i)-1$ 의 값을 나타낼 수 있다.

[629] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다. 균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 사이클릭하게 쉬프트되는 프레임 구조를 사용하여, 수신 시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[630] P1' 심볼로 수신한 파일럿 패턴을 이용하여 채널을 추정하고, L1\_PRE\_SPREAD\_LEN 정보를 이용하여 다음 프레임을 위한 L1-프리 시그널링 정보의 스프레딩 구간 길이를 알 수 있다. 수신 시스템은 상술한 도 45의 표(45030)를 통해 정확한 스프레딩 구간의 길이를 알 수 있으며, 또한 L1-프리 시그널링 정보의 양 및 스프레딩 구간의 길이를 알기 때문에, 수학적 식 20 및 21을 사용하여 L1-프리 시그널링 정보의 셀들의 위치를 알 수 있다.

[631] 다음으로, L1-포스트 시그널링 정보는 도 44에서와 같이 데이터 심볼 부분의 L1-프리 시그널링 정보의 스프레딩 구간 이후에서 시간 및 주파수 도메인으로 스프레딩된다. L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적 식 22, 주파수 도메인에서 이하의 수학적 식 23과 같이 프레임에 매핑된다.

[632] 수학적 식 22

$$C_{POST}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal} - N_{spread}}\right), & N_{spread} \leq i < (L1\_POST\_INFO\_SIZE \bmod (L_{normal} - N_{spread})) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal} - N_{spread}}\right), & (L1\_POST\_INFO\_SIZE \bmod (L_{normal} - N_{spread})) \leq i < L_{normal} - N_{spread} \end{cases}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2 or any frame closing symbol, in a frame

- [633] 수학식 22에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. 따라서,  $L_{normal}$ 의 값에서  $N_{spread}$  값을 감산한 값이 L1-포스트 시그널링 정보를 스프레딩하는 심볼 구간이 된다. L1-포스트 시그널링 정보의 셀들은  $L_{normal} - N_{spread}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에 할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학식 22에 따라  $C_{POST}(i)$ 로 설정될 수 있다.

- [634] 수학식 23

$$A(i, j) = \begin{cases} \left\{ \sum_{k=0}^{i-1} C_{POST}(k) + j \right\} \bmod C_{DATA}, & N_{spread} < i < L_{normal} \\ j \bmod C_{DATA}, & i = N_{spread} \end{cases}, \quad 0 \leq j < C_{POST}(i)$$

, where  $A(i, j)$  = Carrier address after spreading for  $j^{\text{th}}$  carrier in  $i^{\text{th}}$  symbol

$C_{DATA}$  = Number of data cells in one normal data symbol

- [635] 시간 도메인에서 상술한 수학식 22과 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 수학식 23과 같이 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 사이클릭 쉬프팅되어 주파수 다이버시티를 최대화한다. 이러한 매핑은 수학식 23과 같이 수행될 수 있으며,  $i$ 번째 심볼에 할당된  $C_{POST}(i)$  개의  $j$ 번째 셀들은  $A(i, j)$ 의 인덱스(또는 서브 캐리어)에 매핑된다. 여기에서  $j$ 는 주파수 도메인에서 OFDM 변조에 사용된  $j$ 번째 서브캐리어에 해당한다.  $j$ 는 0부터  $C_{POST}(i)-1$ 의 값을 나타낼 수 있다.

- [636] 수신 시스템에서는 L1-프리 시그널링 정보를 디코딩하여

$L1\_POST\_INFO\_SIZE$  정보, 현재 프레임에서의  $NUM\_DAT\_SYMBOLS$  정보 및  $N_{spread}$  정보를 획득하고, 이 정보들을 사용하여 L1-포스트 시그널링 정보를 복구할 수 있다. 즉, 수신 시스템은 이 정보들과 수학식 22를 통해 한 심볼에 균등하게 분배되는 L1-포스트 시그널링 정보에 해당하는 셀들의 개수를 알 수 있다. 각 심볼에 할당된 셀들은 주파수 도메인에서 사이클릭 쉬프트되어 있으므로, 이러한 구조적 특징을 이용하여 L1-포스트 시그널링 정보에 해당하는 셀들의 위치를 파악하여 획득할 수 있다. 따라서 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여 다음 프레임에 포함된 PLP들에 대한 정보를 획득할 수 있다.

[637]

[638] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우 도 37의 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을 수행하여, 프레임 빌더에 포함된 셀 매퍼로 데이터를 출력할 수도 있다.

[639] 일 실시예로서, 전송 시스템은 도 44과 같은 프레임에서 데이터 부분으로 전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 L1 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 P1' 심볼에 의해 전달되는 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 각각 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.

[640] 먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행)의 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각  $Row = C\_PRE(0)$  및  $Column = N\_spread$  로, L1-포스트 시그널링 정보를 인터리빙하는 경우 각각  $Row = C\_POST(0)$  및  $Column = L\_normal - N\_spread$  가 될 수 있다.

[641] 수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.

[642]

[643] 도 46은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.

[644] 도 46의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩하는 방법을 설명하도록 한다.

- [645] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할 수 있다. 즉,  $n-1$  번째 프레임에 포함된  $P1'$  심볼이 해당 프레임(프레임  $n-1$ )에 대한 정보(파일럿 패턴 정보, L1-프리 시그널링 정보의 스프레딩 구간 길이 정보)를 포함하고, 데이터 부분에 포함된 L1 시그널링 정보가 다음 프레임(프레임  $n$ )에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이내믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의 개수를 시그널링할 수 있으며, 이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.
- [646] 다만, 도 46의 수퍼 프레임  $n$ 과 수퍼 프레임  $n+1$ 과 같이 다른 수퍼 프레임에 속하는 프레임들이 경우, 수퍼 프레임  $n+1$ 에 속한 프레임  $n+1$ 에 대한 정보를 나타내는 프레임  $n$ 의 L1-포스트 시그널링 정보는 수퍼 프레임  $n$ 에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 수퍼 프레임  $n+1$ 에 속하는 프레임들의 경우 수퍼 프레임  $n$ 에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 수퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보, L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.
- [647] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 수퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.
- [648] 수신 시스템에서도 동일한 수퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 포함된  $P1'$  심볼로부터 해당 프레임(프레임  $n-1$ )에 대한 정보(파일럿 패턴 정보, L1-프리 시그널링 정보의 스프레딩 구간 길이 정보)를 획득하고, 데이터 부분에 포함된 L1 시그널링 정보로부터 다음 프레임(프레임  $n$ )에 대한 정보를 획득하여 프레임들을 처리할 수 있다. 다만, 다른 수퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이내믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 수퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.
- [649]
- [650] 도 47은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 47의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [651] 도 47에서, 프레임 빌더는 다음 프레임에 대한 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 데이터 심볼 부분 중

N\_spread 구간에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분 중 N\_spread 구간이 이후 구간에 균등하게 스프레딩하였다. 그리고 추가적인 프리앰블인 P1' 심볼을 추가하여, 이 P1' 심볼을 통해 파일럿 패턴과 L1-프리 시그널링 정보의 스프레딩 길이를 시그널링해 줌으로써 수신측에서 채널 추정 및 스프레딩 구조 파악을 효율적으로 수행할 수 있도록 한다.

[652] 도 47의 경우에서, L1-프리 시그널링 정보의 셀은 8개, L1-포스트 시그널링 정보의 셀은 28개, 데이터 심볼의 개수는 22개, N\_spread 구간의 길이는 8로 가정하였다. 프레임 빌더는 먼저 8개의 L1-프리 시그널링 정보의 셀을 N\_spread 구간에 스프레딩하고, 28개의 L1-포스트 시그널링 정보의 셀을 14(22-8)개의 데이터 심볼 구간에 2개씩 스프레딩하여, 타임 다이버시티 및 주파수 다이버시티를 극대화하였다.

[653]

[654] 4. 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법

[655]

[656] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑가 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매핑가 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 P2 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[657]

[658] 도 48은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 48의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[659] 도 48에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다. 특히, 주파수 도메인에서는 기 정의된 식 또는 방법에 따라 랜덤하게 셀들을 스프레딩할 수 있다.

[660] L1 시그널링 정보에서, L1-프리 시그널링 정보는 수퍼 프레임 안에서 매 프레임마다 반복되는 정보이므로 로버스트니스가 충분히 확보될 수 있으나, L1-포스트 시그널링 정보는 매 프레임마다 다른 정보가 전송될 수 있으므로

로버스트니스가 떨어질 수 있다. 따라서 데이터 심볼 부분에 시간/주파수 다이버시티를 갖도록 다음 프레임에 대한 L1-포스트 시그널링 정보를 전송하여, 로버스트니스를 보장할 수 있다.

- [661] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있으며, 이에 해당하는 P2 심볼의 개수를 알 수 있다. 그리고 수신 시스템은 P2 심볼의 개수에 따라서 L1-프리 시그널링 정보가 스프레딩된 구조를 알게 된다. P2 심볼을 디코딩하여 L1-프리 시그널링 정보를 획득하고, 획득된 L1-프리 시그널링 정보로부터 프레임의 구성(configuration)에 대한 정보를 획득할 수 있다. 또한, 데이터 심볼 부분에 포함된 L1-포스트 시그널링 정보를 디코딩하여 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.

[662]

- [663] 이하에서는, 상술한 도 48의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.

- [664] 먼저, L1-프리 시그널링 정보는 도 48에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학적 식 24와 같이 프레임에 매핑된다.

- [665] 수학적 식 24

$$C_{PRE}(i) = \left\{ \begin{array}{l} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), \quad (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{array} \right\}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{\text{th}}$  P2 symbol

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

- [666] 수학적 식 24에서,  $C_{PRE}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 L1-프리 시그널링 정보의 셀 개수를 나타낸다.  $N_{P2}$ 의 값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

- [667] 수학적 식 24와 같이 시간 도메인에서 P2 심볼의 개수에 따라 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 주파수 도메인에서 쉬프트된다. 각각의 P2 심볼이 주파수 도메인에서 쉬프트되는 양은, 미리 정의된 랜덤한 양이거나, 미리 정의된 계산식을 사용하여 결정될 수 있다. 즉, L1-프리 시그널링 정보의 셀들은 각각 결정된 양만큼의 간격에 해당하는 서브 캐리어로 매핑될 수 있다.

- [668] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다.

균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 랜덤하게 또는 기정의된 수학적식을 통해 쉬프트되는 프레임 구조를 사용하여, 수신 시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[669] 다음으로, L1-포스트 시그널링 정보는 도 48에서와 같이 데이터 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적식 25와 같이 프레임에 매핑된다.

[670] 수학적식 25

$$C_{POST}(i) = \left\{ \begin{array}{ll} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \leq i \leq L_{normal} - 1 \end{array} \right\}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{th}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2

or any frame closing symbol, in a frame

[671] 수학적식 25에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. L1-포스트 시그널링 정보의 셀들은  $L_{normal}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에 할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학적식 25에 따라  $C_{POST}(i)$ 로 설정될 수 있다.

[672] 시간 도메인에서 상술한 수학적식 25와 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 다시 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 미리 정의된 랜덤한 양 또는 미리 정의된 계산식을 사용하여 결정된 양 만큼 쉬프트되어 주파수 다이버시티를 최대화한다. 즉, L1-포스트 시그널링 정보의 셀들은 각각 결정된 양 만큼의 간격에 해당하는 서브 캐리어로 매핑될 수 있다.

[673] 수신 시스템에서는 P2 심볼 부분으로부터 L1-프리 시그널링 정보를 획득하여 데이터 심볼에 위치하는 다음 프레임을 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된  $L1\_POST\_INFO\_SIZE$  필드 및  $NUM\_DATA\_SYMBOLS$  필드의 값을 사용하여  $L_{normal}$  개의 데이터 심볼에 스프레딩되어 있는 L1-포스트 시그널링 정보의 구조를 알 수 있다. 수신 시스템은, L1-포스트 시그널링 정보의 셀들은 매 심볼에 균등하게 스프레딩되어 있으므로, 상술한 수학적식 25를 통해  $i$  번째 심볼에 할당된 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 또한, 이러한 L1-포스트 시그널링 정보의 셀들이 매 심볼마다 주파수 도메인에서 랜덤한 양 또는 미리 정의된 계산식을 사용하여 결정된 양 만큼 쉬프트되어 있으므로, 수신 시스템은 이러한 구조를 통해 주파수 도메인에서 서브 캐리어에 대한 L1-포스트 시그널링 정보 셀의 위치 및 개수를 알 수 있다.

[674]

[675] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우 도 37의 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을 수행하여, 프레임 빌더에 포함된 셀 매퍼로 데이터를 출력할 수도 있다.

[676] 일 실시예로서, 전송 시스템은 도 48과 같은 프레임에서 데이터 부분으로 전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 L1-포스트 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 L1-프리 시그널링 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 각각 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.

[677] 먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행)의 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_PRE(O) 및 Column = N\_P2 로, L1-포스트 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST(0) 및 Column = L\_normal 이 될 수 있다.

[678] 수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.

[679]

[680] 도 49는 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.

[681] 도 49의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩 방법을 설명하도록 한다.

[682] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할

수 있다. 즉,  $n-1$  번째 프레임에서 프리앰블 부분에 포함된 L1-프리 시그널링 정보가 해당 프레임(프레임  $n-1$ )에 대한 정보를 포함하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보가 다음 프레임(프레임  $n$ )에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의 개수를 시그널링할 수 있으며, 이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.

[683] 다만, 도 49의 수퍼 프레임  $n$ 과 수퍼 프레임  $n+1$ 과 같이 다른 수퍼 프레임에 속하는 프레임들이 경우, 수퍼 프레임  $n+1$ 에 속한 프레임  $n+1$  대한 정보를 나타내는 프레임  $n$ 의 L1-포스트 시그널링 정보는 수퍼 프레임  $n$ 에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 수퍼 프레임  $n+1$ 에 속하는 프레임들의 경우 수퍼 프레임  $n$ 에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 수퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보, L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.

[684] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 수퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.

[685] 수신 시스템에서도 동일한 수퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 프레임의 프리앰블 부분에 포함된 L1-프리 시그널링 정보로부터 프레임의 컨피규레이션을 파악하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보로부터 다음 프레임의 컨피규레이션을 파악하여 프레임을 처리할 수 있다. 다만, 다른 수퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 수퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.

[686]

[687] 도 50은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 50의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[688] 도 50에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

- [689] 도 50의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우도 50에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.
- [690]
- [691] 도 51는 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 51의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [692] 도 51에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.
- [693] 도 51의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우도 51에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다.
- [694]
- [695] 5. 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법
- [696]
- [697] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보와 현재 프레임에 대한 L1-포스트 시그널링 정보를, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑이 PLP에 대한 정보 및 L1

시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매퍼가 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 P2 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[698]

[699] 도 52는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 52의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[700] 도 52에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩한다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩한다.

[701] L1 시그널링 정보에서, L1-프리 시그널링 정보는 수퍼 프레임 안에서 매 프레임마다 반복되는 정보이므로 로버스트니스가 충분히 확보될 수 있으나, L1-포스트 시그널링 정보는 매 프레임마다 다른 정보가 전송될 수 있으므로 로버스트니스가 떨어질 수 있다. 따라서 데이터 심볼 부분에 시간/주파수 다이버시티를 갖도록 다음 프레임에 대한 L1-포스트 시그널링 정보를 전송하여, 로버스트니스를 보강할 수 있다. 또한, 프레임에서의 오버 헤드 문제를 해결하기 위하여, L1-프리 시그널링 정보에 포함되는 L1\_REPETITION\_FLAG 정보를 사용하여, 현재 P2 심볼 부분에 포함되던 L1-포스트 시그널링 정보를 생략할 수도 있다. 본 발명의 일 실시예에서, L1\_REPETITION\_FLAG 필드의 필드값이 1이면 현재 프레임에 대한 L1-포스트 시그널링 정보가 P2 심볼 부분에 존재하는 것으로, 0이면 존재하지 않는 것으로 식별할 수 있다.

[702] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있으며, 이에 해당하는 P2 심볼의 개수를 알 수 있다. 그리고 수신 시스템은 P2 심볼의 개수에 따라서 L1-프리 시그널링 정보가 스프레딩된 구조를 알게 된다. 그리고, L1-프리 시그널링 정보에 포함된 L1\_REPETITION\_FLAG 필드의 필드값을 확인하여, 상술한 바와 같이 필드 값이 1이면 현재 프레임에 대한 L1-포스트 시그널링 정보가 P2 심볼 부분에 존재하는 것으로, 0이면 존재하지 않는 것으로 식별할 수 있다.

[703] L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우, 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여 현재 프레임의 P2 심볼 부분으로부터 현재 프레임에 대한 L1-포스트 시그널링 정보를 획득하고, 데이터 심볼 부분으로부터 다음 프레임에 대한 L1-포스트 시그널링 정보를 획득할 수 있다. 다시 말하면, 수신 시스템은 P2 심볼을 디코딩하여 L1-프리 시그널링 정보를 획득하고,

획득된 L1-프리 시그널링 정보로부터 프레임의 구성(configuration)에 대한 정보를 획득할 수 있다. 또한, 데이터 심볼 부분에 포함된 L1-포스트 시그널링 정보를 디코딩하여 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.

[704] L1\_REPETITION\_FLAG 필드의 필드값이 0인 경우, 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여 현재 프레임의 데이터 심볼 부분으로부터 다음 프레임에 대한 L1-포스트 시그널링 정보만을 획득할 수 있다. 이러한 경우 수신 시스템의 데이터 복구 또는 디코딩에서 레이턴시(latency)가 발생할 수 있으며, 이는 상술한 바와 같이 L1\_REPETITION\_FLAG 필드의 필드값이 1로 설정하고, 현재 프레임에 대한 L1-포스트 시그널링 정보를 포함하여 해결할 수 있다.

[705]

[706] 이하에서는, 상술한 도 52의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.

[707] 먼저, L1-프리 시그널링 정보는 도 52에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학적 식 26과 같이 프레임에 매핑된다.

[708] 수학적 식 26

$$C_{PRE}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), & 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{P2}}\right), & (L1\_PRE\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{cases}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{\text{th}}$  P2 symbol

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

[709] 수학적 식 26에서,  $C_{PRE}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 L1-프리 시그널링 정보의 셀 개수를 나타낸다.  $N_{P2}$ 의 값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

[710] 수학적 식 26과 같이 시간 도메인에서 P2 심볼의 개수에 따라 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 주파수 도메인에서 쉬프트된다. 각각의 P2 심볼이 주파수 도메인에서 쉬프트되는 양은, 미리 정의된 랜덤한 양이거나, 미리 정의된 계산식을 사용하여 결정될 수 있다. 즉, L1-프리 시그널링 정보의 셀들은 각각 결정된 양만큼의 간격에 해당하는 서브 캐리어로 매핑될 수 있다.

[711] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다. 균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 랜덤하게 또는 기정의된 수학적식을 통해 쉬프트되는 프레임 구조를 사용하여, 수신

시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[712] 다음으로, 현재 프레임에 대한 L1-포스트 시그널링 정보는 도 52 에서와 같이 데이터 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩된다. L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적 식 27과 같이 프레임에 매핑된다.

[713] 수학적 식 27

$$C_{POST}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal}}\right), & (L1\_POST\_INFO\_SIZE \bmod L_{normal}) \leq i \leq L_{normal} - 1 \end{cases}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2

or any frame closing symbol, in a frame

[714] 수학적 식 27에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. L1-포스트 시그널링 정보의 셀들은  $L_{normal}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에 할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학적 식 27에 따라  $C_{POST}(i)$ 로 설정될 수 있다.

[715] 시간 도메인에서 상술한 수학적 식 26과 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 다시 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 미리 정의된 랜덤한 양 또는 미리 정의된 계산식을 사용하여 결정된 양 만큼 쉬프팅되어 주파수 다이버시티를 최대화한다. 즉, L1-포스트 시그널링 정보의 셀들은 각각 결정된 양 만큼의 간격에 해당하는 서브 캐리어로 매핑될 수 있다.

[716] 수신 시스템에서는 P2 심볼 부분으로부터 L1-프리 시그널링 정보를 획득하여 데이터 심볼에 위치하는 다음 프레임을 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된  $L1\_POST\_INFO\_SIZE$  필드 및  $NUM\_DATA\_SYMBOLS$  필드의 값을 사용하여  $L_{normal}$  개의 데이터 심볼에 스프레딩되어 있는 L1-포스트 시그널링 정보의 구조를 알 수 있다. 수신 시스템은, L1-포스트 시그널링 정보의 셀들은 매 심볼에 균등하게 스프레딩되어 있으므로, 상술한 수학적 식 27을 통해  $i$  번째 심볼에 할당된 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 또한, 이러한 L1-포스트 시그널링 정보의 셀들이 매 심볼마다 주파수 도메인에서 랜덤한 양 또는 미리 정의된 계산식을 사용하여 결정된 양 만큼 쉬프팅되어 있으므로, 수신 시스템은 이러한 구조를 통해 주파수 도메인에서 서브 캐리어에 대한 L1-포스트 시그널링 정보 셀의 위치 및 개수를 알 수 있다.

[717] 마지막으로, 현재 프레임에 대한 L1-포스트 시그널링 정보는 도 52 에서와 같이 P2 심볼 부분에서 시간 및 주파수 도메인으로 스프레딩될 수

있다(L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우). 현재 프레임에 대한 L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학적 식 28과 같이 프레임에 매핑된다.

[718] 수학적 식 28

$$C_{POST\_P2}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{N_{P2}}\right), & 0 \leq i < (L1\_POST\_INFO\_SIZE \bmod N_{P2}) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{N_{P2}}\right), & (L1\_POST\_INFO\_SIZE \bmod N_{P2}) \leq i < N_{P2} \end{cases}$$

, where  $C_{POST\_P2}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  P2 symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

[719] 수학적 식 28에서,  $C_{POST\_P2}(i)$ 는 FFT 모드에 따라 변하는 P2 심볼의 개수에 따라  $i$ 번째 심볼에 할당되는 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀 개수를 나타낸다. 상술한 바와 같이  $N_{P2}$ 의 값은, FFT 모드에 따라 각각 FFT 모드가 1K 이면 16, 2K이면 8, 4K이면 4, 8K이면 2로 표현된다.

[720] 수학적 식 28과 같이 시간 도메인에서 P2 심볼의 개수에 따라 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀이 할당되면, 할당된  $C_{POST\_P2}(i)$  개의 셀들은 각각의 P2 심볼에서 L1-프리 시그널링 정보의 셀들에 주파수 도메인에서 연속하도록 쉬프팅된다. 결국, 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들은 L1-프리 시그널링 정보들과 같은 스프레딩 패턴으로 주파수 상에서 연속하여 배치되도록 스프레딩된다.

[721] 수신 시스템에서는 P2 심볼 부분으로부터 먼저 L1-프리 시그널링 정보를 획득할 수 있다. 그리고, L1-프리 시그널링 정보에 포함된 L1\_REPETITION\_FLAG 필드의 필드값에 따라 필드값이 0이면 P2 심볼 부분에 L1-프리 시그널링 정보만이 포함된 것으로, 1이면 현재 프레임에 대한 L1-포스트 시그널링 정보를 추가로 포함하는 것으로 식별할 수 있다.

[722] L1\_REPETITION\_FLAG 필드의 필드값이 1이면 데이터 심볼에 위치하는 다음 프레임을 위한 L1-포스트 시그널링 정보를 획득할 수 있다. 이 경우 수신 시스템은 L1-프리 시그널링 정보를 복구하기 전까지는 현재 프레임에 대한 L1-포스트 시그널링 정보의 길이 및 스프레딩에 대한 위치 정보를 알 수 없다. 따라서, 수신 시스템은 L1-프리 시그널링 정보를 복구하기 전까지는 P2 심볼 부분에서 주파수 도메인 상으로 L1-프리 시그널링 정보의 셀들에 연속하는 셀들을 버퍼에 저장하여 둘 수 있다.

[723] 그리고 수신 시스템이 L1-프리 시그널링 정보를 획득하면, L1-프리 시그널링 정보에 포함된 L1\_POST\_INFO\_SIZE 정보를 사용하여 심볼당 할당되는 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀의 개수를 알 수 있다. 이 값은, 수학적 식 28에서와 같이  $C_{POST\_P2}(i)$ 를 사용하여 알 수 있다. 그리고 수신 시스템은 각각의 심볼에서 버퍼에 저장된 셀들 중, 주파수 도메인에서 L1-포스트 시그널링 정보의 셀들에 이어지는 셀들을  $C_{POST\_P2}(i)$ 에 해당하는 숫자만큼

추출하여, 현재 프레임에 대한 L1-포스트 시그널링 정보를 복구할 수 있다.

[724]

[725] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우도 37의 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을 수행하여, 프레임 빌더에 포함된 셀 매퍼로 데이터를 출력할 수도 있다.

[726]

일 실시예로서, 전송 시스템은 도 52과 같은 프레임에서 데이터 부분으로 전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 다음 프레임에 대한 L1-포스트 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 L1-프리 시그널링 정보 및 현재 프레임에 대한 L1-포스트 시그널링 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 현재 프레임에 대한 L1-포스트 시그널링 정보 및 다음 프레임에 대한 L1-포스트 시그널링 정보 각각에 대해 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.

[727]

먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행) 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_PRE(O) 및 Column = N\_P2 로, 현재 프레임에 대한 L1-포스트 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST\_P2(0) 및 Column = N\_P2로, 다음 프레임에 대한 L1-포스트 시그널링 정보를 인터리빙하는 경우 각각 Row = C\_POST(0) 및 Column = L\_normal 이 될 수 있다.

[728]

수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.

[729]

[730] 도 53은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸

도면이다.

- [731] 도 53의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩 방법을 설명하도록 한다. 특히, 이하에서는 상술한 L1 시그널링 정보의 스프레딩 방법에서 프리앰블 부분에 위치하는 L1-프리 시그널링 정보 및 데이터 부분에 위치하는 다음 프레임에 대한 L1-포스트 시그널링 정보를 도 53의 수퍼 프레임 구조에 맞게 시그널링하는 방법에 대해 설명하도록 한다.
- [732] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할 수 있다. 즉,  $n-1$  번째 프레임에서 프리앰블 부분에 포함된 L1-프리 시그널링 정보가 해당 프레임(프레임  $n-1$ )에 대한 정보를 포함하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보가 다음 프레임(프레임  $n$ )에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의 개수를 시그널링할 수 있으며, 이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.
- [733] 다만, 도 53의 수퍼 프레임  $n$ 과 수퍼 프레임  $n+1$ 과 같이 다른 수퍼 프레임에 속하는 프레임들이 경우, 수퍼 프레임  $n+1$ 에 속한 프레임  $n+1$  대한 정보를 나타내는 프레임  $n$ 의 L1-포스트 시그널링 정보는 수퍼 프레임  $n$ 에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 수퍼 프레임  $n+1$ 에 속하는 프레임들의 경우 수퍼 프레임  $n$ 에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 수퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보, L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.
- [734] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 수퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.
- [735] 수신 시스템에서도 동일한 수퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 프레임의 프리앰블 부분에 포함된 L1-프리 시그널링 정보로부터 프레임의 컨피규레이션을 파악하고, 데이터 부분에 포함된 L1-포스트 시그널링 정보로부터 다음 프레임의 컨피규레이션을 파악하여 프레임을 처리할 수 있다. 다만, 다른 수퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 수퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.

[736]

[737] 도 54는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 54의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[738] 도 54는 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 0인 경우로, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[739] 도 54의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 54에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[740]

[741] 도 55는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 55의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[742] 도 55는 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우로, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 현재 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[743] 도 55의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 55에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[744] 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들은 시간 도메인에서 7개씩 나뉘어지고, 주파수 도메인에서 스프레딩된 L1-프리 시그널링 정보의 셀들에

이어 위치한다. 이는 수신 시스템이 현재 프레임에 대한 L1-포스트 시그널링 정보의 크기 및 위치를 모르므로, L1-프리 시그널링 정보를 통해 현재 프레임에 대한 L1-포스트 시그널링 정보 셀들의 상대적인 위치를 알려주기 위해서 L1-프리 시그널링 정보의 셀들에 연속하여 위치시켰으며, 이를 통해 주파수 다이버시티 또한 향상된다. 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[745]

[746] 도 56은 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 56의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[747] 도 56은 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 0인 경우로, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[748] 도 56의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 56에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다. 또한, 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 다른 서브 캐리어로 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다.

[749]

[750] 도 57은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 57의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[751] 도 57은 앞선 설명에서 L1\_REPETITION\_FLAG 필드의 필드값이 1인 경우로, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 현재 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분에 균등하게 스프레딩하였다.

[752] 도 57의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이

실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우도 57에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다.

[753] 현재 프레임에 대한 L1-포스트 시그널링 정보의 셀들은 시간 도메인에서 7개씩 나누어지고, 주파수 도메인에서 스프레딩된 L1-프리 시그널링 정보의 셀들에 이어 위치한다. 이는 수신 시스템이 현재 프레임에 대한 L1-포스트 시그널링 정보의 크기 및 위치를 모르므로, L1-프리 시그널링 정보를 통해 현재 프레임에 대한 L1-포스트 시그널링 정보 셀들의 상대적인 위치를 알려주기 위해서 L1-프리 시그널링 정보의 셀들에 연속하여 위치시켰으며, 이를 통해 주파수 다이버시티 또한 향상된다. 다음 프레임을 위한 28개의 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 14개의 데이터 심볼에 대해 2개씩 배치되고, 주파수 도메인에서 각각 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다.

[754]

[755] 6. 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법

[756]

[757] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 P2 심볼 부분에 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑이 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매핑을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 P2 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[758]

[759] 도 58은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 58의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[760]

도 58에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들 및 L1-포스트 시그널링 정보의 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩한다. 프레임 빌더는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 시간도메인에서 각각 균일한 수의 셀들로 할당하여 배치할 수 있다. 그리고, L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 도

58에서와 같이 주파수 도메인에서 기 정의된 양 또는 랜덤한 양만큼 쉬프트하여 배치할 수 있다.

- [761] 이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있으며, 이에 해당하는 P2 심볼의 개수를 알 수 있다. 그리고 수신 시스템은 P2 심볼의 개수에 따라서 L1 시그널링 정보가 한 심볼당 스프레딩된 양(또는 셀의 개수)를 알 수 있고, 주파수 도메인에서 상술한 쉬프트 양을 파악하여 L1 시그널링 정보를 획득할 수 있다. L1-포스트 시그널링 정보는 도 58에서와 같이 주파수 도메인에서 L1-프리 시그널링 정보에 연속하여 배치되므로, 수신 시스템은 P2 심볼 구간의 L1-포스트 시그널링 정보를 버퍼에 저장해놓은 후, L1-프리 시그널링 정보를 디코딩하여 L1-포스트 시그널링 정보의 셀 개수를 파악하여 버퍼에 저장된 L1-포스트 시그널링 정보를 획득하여 디코딩할 수 있다.

[762]

- [763] 도 59는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 구조로서, 특히 주파수 도메인에서의 셀 배치를 나타낸 도면이다. 도 59의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

- [764] 도 59에서, 좌측의 도면은 L1 시그널링 정보의 셀들이 P2 심볼 부분에서 시간 도메인에서만 스프레딩되어 타임 다이버시티만을 갖는 경우를 나타낸다. 그리고 우측 도면은 시간 도메인에서 스프레딩된 L1 시그널링 정보의 셀들을 주파수 도메인에서 다시 스프레딩하여 주파수 다이버시티를 확보하는 경우를 나타낸다.

- [765] 도 59의 우측 도면에서, L1 시그널링 정보의 셀들을 주파수 도메인에서 쉬프트하는 값은, 랜덤한 값으로 설정되거나, 소정의 계산 식을 통해 사이클릭 쉬프트가 되도록 설정될 수 있다. 주파수 도메인에서의 쉬프트 동작은, 각 심볼에 배치된 셀들이 주파수 도메인에서 소정의 간격만큼 떨어진 OFDM 변조의 서브 캐리어들로 배치되도록 수행되며, 이 간격이 쉬프트 양 또는 쉬프트 값으로 표현될 수 있다.

[766]

- [767] 도 60은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 60의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

- [768] 도 60에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다.

- [769] 도 60의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 60에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에

2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 랜덤한 간격만큼 쉬프트되어 스프레딩되었음을 알 수 있다. 도 60의 실시예에서, L1 시그널링 정보의 주파수 도메인의 쉬프트에 사용되는 쉬프트 값은 {1, 4, 7, 3}이다. 즉, 4개의 심볼에 분배되는 L1-프리 시그널링 정보의 셀들은 주파수 도메인에서 각각 1, 4, 7, 3의 서브 캐리어 간격만큼 쉬프트되고, L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 L1-프리 시그널링 정보의 셀들에 연속하여 배치되므로 역시 같은 간격으로 쉬프트되는 것으로 볼 수 있다.

[770] L1-포스트 시그널링 정보의 셀들은 시간 도메인에서 7개씩 나뉘어지고, 주파수 도메인에서 스프레딩된 L1-프리 시그널링 정보의 셀들에 이어 위치한다. 이는 수신 시스템이 L1-포스트 시그널링 정보의 크기 및 위치를 모르므로, L1-프리 시그널링 정보를 통해 L1-포스트 시그널링 정보 셀들의 상대적인 위치를 알려주기 위해서 L1-프리 시그널링 정보의 셀들에 연속하여 위치시켰으며, 이를 통해 주파수 다이버시티 또한 향상된다.

[771]

[772] 도 61은 본 발명의 다른 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 61의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[773] 도 61에서, 프레임 빌더는 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 P2 심볼 부분에 균등하게 스프레딩하였다.

[774] 도 61의 경우는 4K FFT를 사용한 경우 즉 P2 심볼이 4개인 경우를 나타낸다. 이 실시예에서, 상술한 바와 같이 L1 시그널링 정보를 스프레딩하는 것으로, L1-프리 시그널링 정보는 8개의 셀을, L1-포스트 시그널링 정보는 28개의 셀을, 데이터 심볼 영역은 14개의 심볼을 각각 포함하는 것으로 가정하였다. 이 경우 도 61에서 나타낸 바와 같이, L1-프리 시그널링 정보의 셀들이 4개의 심볼에 2개씩 배치되고, 심볼마다 주파수 도메인에서 다른 서브 캐리어로 소정의 식에 따라 사이클릭 쉬프트되어 스프레딩되었음을 알 수 있다.

[775] L1-포스트 시그널링 정보의 셀들은 시간 도메인에서 7개씩 나뉘어지고, 주파수 도메인에서 스프레딩된 L1-프리 시그널링 정보의 셀들에 이어 위치한다. 이는 수신 시스템이 L1-포스트 시그널링 정보의 크기 및 위치를 모르므로, L1-프리 시그널링 정보를 통해 L1-포스트 시그널링 정보 셀들의 상대적인 위치를 알려주기 위해서 L1-프리 시그널링 정보의 셀들에 연속하여 위치시켰으며, 이를 통해 주파수 다이버시티 또한 향상된다.

[776]

[777] 7. 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1 시그널링 정보를 스프레딩하며, 추가적인 프리앰블을 부가하는 방법

[778]

[779] 본 실시예에서는, 상술한 L1 시그널링 정보를 스프레딩하는 방법으로서, 프레임의 데이터 심볼 부분에 다음 프레임에 대한 L1-프리 시그널링 정보 및

다음 프레임에 대한 L1-포스트 시그널링 정보를 스프레딩하며, 추가적인 프리앰블(P1')을 부가하는 방법에 대하여 설명하도록 한다. 또한 본 실시예에서는 프레임 빌더에 포함된 셀 매핑이 PLP에 대한 정보 및 L1 시그널링 정보를 입력받아 이하에서 설명할 프레임 구조에 맞도록 셀 매핑을 수행하여 프레임을 빌딩한다. 수신측에서는, 프레임 리빌더에 포함된 셀 디매핑이 위의 역과정을 수행하여 셀 디매핑을 수행, 각각의 PLP에 대한 정보 및 L1 시그널링 정보를 복구 또는 획득할 수 있다. 이하에서, P1 심볼 부분 및 추가적인 P1 심볼 부분은 전송 신호 또는 프레임의 프리앰블 부분으로 호칭할 수도 있다.

[780]

[781] 도 62는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 62의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.

[782]

도 62에서, 프레임 빌더는 다음 프레임에 대한 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 데이터 심볼 부분 중 N\_spread 구간에 균등하게 스프레딩한다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분 중 N\_spread 구간이 이후 구간에 균등하게 스프레딩한다. 그리고 추가적인 프리앰블인 P1' 심볼을 추가하여, 이 P1' 심볼을 통해 파일럿 패턴과 L1-프리 시그널링 정보의 스프레딩 길이를 시그널링해 줌으로써 수신측에서 채널 추정 및 스프레딩 구조 파악을 효율적으로 수행할 수 있도록 한다.

[783]

다음 프레임에 대한 L1-프리 시그널링 정보의 셀들은, 시간 도메인에서 이하에서 L1\_PRE\_SPREAD\_LEN으로 나타내는 스프레딩 구간 즉 N\_spread 길이의 심볼 구간에 균등하게 배치되어 타임 다이버시티를 갖고, 매 심볼마다 주파수 도메인에서 서브 캐리어들에 일정 간격만큼 쉬프팅되어 프리퀀시 다이버시티를 갖도록 배치된다. 다음 프레임에 대한 L1-포스트 시그널링 정보의 셀들은, 시간 도메인에서 데이터 심볼 구간에서 N\_spread의 심볼 구간을 제외한 나머지 구간에 균등하게 배치되어 타임 다이버시티를 갖고, 매 심볼마다 주파수 도메인에서 서브 캐리어들에 일정 간격만큼 쉬프팅되어 프리퀀시 다이버시티를 갖도록 배치된다. 상술한 L1-프리 시그널링 정보의 셀들 및 L1-포스트 시그널링 정보의 셀들은, 주파수 도메인에서 서브 캐리어들로 사이클릭하게 또는 기설정된 랜덤한 간격만큼 스프레딩될 수 있다.

[784]

이러한 구조의 프레임을 수신하는 수신 시스템에서는, 먼저 P1 심볼을 디코딩하여 프레임의 FFT 사이즈 정보 등을 획득할 수 있다. 그리고 수신 시스템은 P1' 심볼을 디코딩하여 파일럿 패턴에 대한 정보 및 L1-프리 시그널링 정보의 스프레딩 패턴에 대한 정보를 획득할 수 있다. 수신 시스템은 획득한 정보를 통해 L1-프리 시그널링 정보가 스프레딩된 구간을 알 수 있으므로, 매 심볼마다 할당된 L1-프리 시그널링 정보의 셀의 개수를 알 수 있다. L1-프리 시그널링 정보의 셀들은 주파수 도메인에서 사이클릭하게 또는 랜덤하게

쉬프팅되어 있으므로, 수신 시스템은 L1-프리 시그널링 정보의 셀들의 스프레딩 구조를 통해 정확한 위치를 파악하여 복구할 수 있게 된다.

- [785] 또한, 수신 시스템은 데이터 심볼 구간의 길이에서 L1-프리 시그널링 정보가 스프레딩된 구간의 길이를 감안하여 L1-포스트 시그널링 정보가 스프레딩된 구간의 길이를 알 수 있다. 따라서 수신 시스템은 한 심볼에 균등히 들어가는 L1 포스트 시그널링 정보의 셀들의 개수를 알 수 있고, L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 일정 간격만큼 쉬프팅되어 있으므로, L1 로스트 시그널링 정보의 스프레딩 구조를 파악하여 복구할 수 있게 된다. 수신 시스템은 L1-포스트 시그널링 정보를 디코딩하여, 다음 프레임에 포함된 PLP에 대한 정보를 획득할 수 있다.

[786]

- [787] 도 62에서 나타낸 바와 같이, 추가적인 프리앰블로서 1개의 P1' 심볼이 P1 심볼과 데이터 심볼 사이에 위치할 수 있다. P1' 심볼은 P1 심볼과 유사한 프리앰블로서 7 비트를 포함한다. P1' 심볼은 P1 심볼과는 다른 캐리어 분포(distribution) 시퀀스 및 변조 시퀀스를 사용하며, P1 심볼과 유사하게 하나의 수퍼 프레임 안에서는 정보가 변하지 않는다. 7 비트는, 도 45의 표(45010)에 나타낸 바와 같이, 파일럿 패턴(PILOT\_PATTERN)에 대한 정보를 나타내는 4 비트와, L1-프리 시그널링 정보의 스프레딩 구간 길이(L1\_PRE\_SPREAD\_LEN)에 대한 정보를 나타내는 3 비트를 포함한다.

- [788] 데이터 심볼 부분에 존재하는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 디코딩하려면, 해당 프레임에 대한 채널 추정이 필요하다. 이러한 채널 추정을 위해서는 송수신 단에서 기정의된 파일럿 패턴을 사용하여야 하며, 본 실시예에서는 도 45의 표(45020) 같이 P1' 심볼의 PILOT\_PATTERN 정보를 사용하여 수신측에서 파일럿 패턴을 알 수 있게 된다. 일 실시예로서, 파일럿 패턴 정보는 표(45020)과 같이 0000~0111의 8가지 파일럿 패턴에 대한 정보를 제공할 수 있으며, 나머지 1000~1111은 추후 사용될 수 있는 파일럿 패턴을 위해 남겨둘 수 있다.

- [789] L1\_PRE\_SPREAD\_LEN 정보는 L1-프리 시그널링 정보의 셀들이 몇 개의 심볼들에 스프레딩되는지를 나타내는 파라미터 정보로서, 달리 표현하면 L1-프리 시그널링 정보의 타임 다이버시티에 대한 정보를 표(45030)와 같이 제공할 수 있다. 프레임 내에서 데이터 심볼 구간은 12 비트로 표현될 수 있으나, 본 발명의 실시예에서 L1\_PRE\_SPREAD\_LEN 정보에는 3 비트가 할당되므로, L1-프리 시그널링 정보의 스프레딩 구간 길이는 3비트로 양자화되어(quantized) 시그널링될 수 있다. 도 2의 실시예에서, 최대 스프레딩 길이는 약 125ms로 가정하고, L1\_PRE\_SPREAD\_LEN 정보는 8가지의 스프레딩 패턴을 나타내도록 하였다. L1\_PRE\_SPREAD\_LEN 정보의 값이 000인 경우에는, L1 시그널링 정보의 스프레딩을 사용하지 않고, 기존의 P2 심볼을 사용하여 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 전달하는 경우를 나타낸다. 나머지

경우에서, FFT 사이즈에 따라서 각각의 경우에 대한 L1-프리 시그널링 정보의 스프레딩 구간 길이를 심볼 개수의 단위로 표(45030)와 같이 정의할 수 있다.

[790] 수신 시스템은 P1 심볼 디코딩후 추가적인 P1' 심볼을 디코딩하여 도 45에서 도시된 바와 같은 PILOT\_PATTERN 정보 및 L1\_PRE\_SPREAD\_LEN 정보를 알 수 있다. 수신 시스템은 이 정보들을 통해 현재 프레임에 대한 파일럿 패턴을 알 수 있으므로 파일럿 신호를 사용하여 채널 추정을 수행할 수 있다. 그리고 수신 시스템은 L1-프리 시그널링 정보가 몇 개의 심볼에 걸쳐 스프레딩되어 있는지 알 수 있으므로, L1-프리 시그널링 정보의 스프레딩 패턴을 파악하여 해당 위치에 존재하는 L1-프리 시그널링 정보를 복구할 수 있다.

[791]

[792] 본 발명의 실시예에서, 데이터 부분에 포함되어 전달되는 L1-프리 시그널링 정보는 다음 프레임에 대한 속성(configuration) 정보를 포함한다. 예를 들면, 다음 프레임의 속성을 나타내는 TYPE 정보, BWT\_EXT 정보, ID 정보, NUM\_T2\_FRAME 정보 등을 포함하며, 다음 프레임의 L1-포스트 시그널링 정보의 속성을 나타내는 L1\_MOD 정보, L1\_COD 정보, L1\_POST\_SIZE 정보, L1\_FEC\_TYPE 정보 등을 포함할 수 있다.

[793] 현재 프레임에 포함된 L1-포스트 시그널링 정보를 복구하기 위해서는 현재 프레임의 길이와 같은 속성을 알아야 한다. 그러나 현재 프레임에 포함된 L1-프리 시그널링 정보는, 다음 프레임에 포함된 L1-포스트 시그널링 정보에 대한 속성 정보를 포함하고 있으므로, 본 발명의 실시예에서는 L1-프리 시그널링 정보에 현재 프레임의 길이를 나타내는 파라미터 정보를 추가하도록 한다. 일 실시예로서, 이러한 파라미터 정보는 CURRENT\_NUM\_DATA\_SYMBOLS 정보로 정의할 수 있다. CURRENT\_NUM\_DATA\_SYMBOLS 정보는 12비트의 정보로, OFDM 심볼 개수로 표현될 수 있다.

[794] 수신 시스템에서는 현재 프레임의 포함된 L1-프리 시그널링 정보를 디코딩하여, 다음 프레임에 대한 속성 정보를 획득하고, 현재 프레임에 포함된 다음 프레임에 대한 L1-포스트 시그널링 정보를 디코딩하기 위한 정보를 획득할 수 있다. 또한, L1-프리 시그널링 정보에 포함된 CURRENT\_NUM\_DATA\_SYMBOLS 정보를 사용하여 현재 프레임의 길이를 알 수 있으므로, 이를 통해 현재 프레임에 스프레딩된 L1-포스트 시그널링 정보의 구조를 파악하여, L1-포스트 시그널링 정보를 디코딩할 수 있다.

[795]

[796] 이하에서는, 상술한 도 62의 프레임 구조와 같이 프레임 빌더가 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 스프레딩하는 방법에 대하여 설명하도록 한다.

[797] 먼저, L1-프리 시그널링 정보는 도 62에서와 같이 데이터 심볼 부분의  $N_{spread}$  구간에서 시간 및 주파수 도메인으로 스프레딩된다. L1-프리 시그널링 정보는 시간 도메인에서 이하의 수학적 식 29와 같이 프레임에 매핑된다.

[798] 수학식 29

$$C_{PRE}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{spread}}\right), & 0 \leq i < (L1\_PRE\_INFO\_SIZE \bmod N_{spread}) \\ \text{floor}\left(\frac{L1\_PRE\_INFO\_SIZE}{N_{spread}}\right), & (L1\_PRE\_INFO\_SIZE \bmod N_{spread}) \leq i < N_{spread} \end{cases}$$

, where  $C_{PRE}(i)$  = Number of L1-pre cells in  $i^{th}$  data symbol

$N_{spread}$  = Number of data symbols for L1-pre spreading

$L1\_PRE\_INFO\_SIZE$  = the size of the information part of the L1-pre signalling data

[799] 수학식 29에서,  $C_{PRE}(i)$ 는  $N_{spread}$  값에 따라  $i$ 번째 심볼에 할당되는 L1-프리 시그널링 정보의 셀 개수를 나타낸다.  $N_{spread}$  값은 상술한 바와 같이 P1' 심볼의 L1-프리 SPREAD 정보에 따라 정해질 수 있다.

[800] 수학식 29와 같이 시간 도메인에서 스프레딩 구간의 길이( $N_{spread}$ )에 따라  $C_{PRE}(i)$  개의 L1-프리 시그널링 정보의 셀이 할당되면, 할당된 셀들은 주파수 도메인에서 쉬프트된다. 각각의 P2 심볼이 주파수 도메인에서 쉬프트되는 양은, 미리 정의된 랜덤한 양이거나, 미리 정의된 계산식을 사용하여 결정될 수 있다. 즉, L1-프리 시그널링 정보의 셀들은 각각 결정된 양만큼의 간격으로 사이클릭하게 또는 랜덤하게 서브 캐리어로 매핑될 수 있다.

[801] 수신 시스템에서는 P1 심볼로부터 획득한 FFT 사이즈 정보를 사용하여 프레임안에 몇개의 P2 심볼이 포함되는지를 알 수 있다. 따라서, 수신 시스템은  $i$ 번째 심볼에 몇개의 L1 프리 셀들이 할당되었는지, 즉  $C_{PRE}(i)$  값을 알 수 있다. 균등하게 나뉘어진 L1 프리 셀들이 매 심볼마다 프리퀀시 도메인에서 랜덤하게 또는 기정의된 수학식을 통해 쉬프트되는 프레임 구조를 사용하여, 수신 시스템은 P1 프리 시그널링 정보를 획득할 수 있게 된다.

[802] 수신 시스템은 P1' 심볼로 수신한 파일럿 패턴을 이용하여 채널을 추정하고, L1-프리 SPREAD\_LEN 정보를 이용하여 다음 프레임을 위한 L1-프리 시그널링 정보의 스프레딩 구간 길이를 알 수 있다. 수신 시스템은 상술한 도 45의 표(45030)를 통해 정확한 스프레딩 구간의 길이를 알 수 있으며, 또한 L1-프리 시그널링 정보의 양 및 스프레딩 구간의 길이를 알기 때문에, 수학식 29를 통해 시간 도메인에서의 위치를, 기정의된 수학식 또는 랜덤한 프레임 구조를 통해 L1-프리 시그널링 정보의 셀들의 주파수 도메인에서의 위치를 알 수 있다.

[803] 다음으로, L1-포스트 시그널링 정보는 도 62에서와 같이 데이터 심볼 부분의 L1-프리 시그널링 정보의 스프레딩 구간 이후에서 시간 및 주파수 도메인으로 스프레딩된다. L1-포스트 시그널링 정보는 시간 도메인에서 이하의 수학식 30과 같이 프레임에 매핑된다.

[804] 수학식 30

$$C_{POST}(i) = \begin{cases} \text{ceil}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal} - N_{spread}}\right), & N_{spread} \leq i < (L1\_POST\_INFO\_SIZE \bmod (L_{normal} - N_{spread})) \\ \text{floor}\left(\frac{L1\_POST\_INFO\_SIZE}{L_{normal} - N_{spread}}\right), & (L1\_POST\_INFO\_SIZE \bmod (L_{normal} - N_{spread})) \leq i < L_{normal} - N_{spread} \end{cases}$$

, where  $C_{POST}(i)$  = Number of L1-post cells in  $i^{\text{th}}$  data symbol

$L1\_POST\_INFO\_SIZE$  = the size of the information part of the L1-post signalling data

$L_{normal}$  = # of data symbols, not including P1, P2 or any frame closing symbol, in a frame

[805] 수학식 30에서,  $L_{normal}$ 은 프레임에서 P1, P2, 프레임 클로징(closing) 심볼의 개수를 제외한 데이터 심볼의 수를 나타낸다. 따라서,  $L_{normal}$ 의 값에서  $N_{spread}$  값을 감산한 값이 L1-포스트 시그널링 정보를 스프레딩하는 심볼 구간이 된다. L1-포스트 시그널링 정보의 셀들은  $L_{normal} - N_{spread}$  개의 데이터 심볼들에 균등하게 분배되도록 하며,  $i$ 번째 데이터 심볼에 할당되는 L1-포스트 시그널링 정보의 셀의 개수는 수학식 30에 따라  $C_{POST}(i)$ 로 설정될 수 있다.

[806] 시간 도메인에서 상술한 수학식 30과 같이 스프레딩된 L1-포스트 시그널링 정보의 셀들은 주파수 도메인에서 다시 스프레딩된다. 즉, L1-포스트 시그널링 정보의 셀들은 첫번째 서브 캐리어부터 매핑이 되며, 심볼마다 미리 정의된 랜덤한 간격 또는 미리 정의된 계산식을 사용하여 결정된 간격만큼 쉬프팅되어 주파수 다이버시티를 최대화한다. 즉, L1-포스트 시그널링 정보의 셀들은 각각 결정된 양 만큼의 간격에 해당하는 서브 캐리어로 매핑될 수 있다.

[807] 수신 시스템에서는 L1-프리 시그널링 정보를 디코딩하여  $L1\_POST\_INFO\_SIZE$  정보, 현재 프레임에서의  $NUM\_DAT\_SYMBOLS$  정보 및  $N_{spread}$  정보를 획득하고, 이 정보들을 사용하여 L1-포스트 시그널링 정보를 복구할 수 있다. 즉, 수신 시스템은 이 정보들과 수학식 29를 통해 한 심볼에 균등하게 분배되는 L1-포스트 시그널링 정보에 해당하는 셀들의 개수를 알 수 있다. 또한, 이러한 L1-포스트 시그널링 정보의 셀들이 매 심볼마다 주파수 도메인에서 랜덤한 간격 또는 미리 정의된 계산식을 사용하여 결정된 간격만큼 쉬프팅되어 있으므로, 수신 시스템은 이러한 구조를 통해 주파수 도메인에서 서브 캐리어에 대한 L1-포스트 시그널링 정보 셀의 위치 및 개수를 알 수 있다. 따라서 수신 시스템은 L1-포스트 시그널링 정보를 획득하고, 디코딩하여 다음 프레임에 포함된 PLP들에 대한 정보를 획득할 수 있다.

[808]

[809] 본 발명의 실시예에서, 전송 시스템은 생성된 L1 시그널링 정보에 대하여 타임 인터리빙을 수행할 수 있으며, 이러한 타임 인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 인코딩 및 인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 모듈에 포함될 수 있다. 이러한 경우도 37의 타임 인터리버는 BICM 블록에서 셀 인터리버의 출력 데이터에 인터리빙을 수행하여, 프레임 빌더에 포함된 셀 매핑으로 데이터를 출력할 수도 있다.

[810] 일 실시예로서, 전송 시스템은 도 62과 같은 프레임에서 데이터 부분으로

전송되는 데이터에 대하여만 타임 인터리빙을 수행하고, 프리앰블 부분(P1, P2 심볼 부분)에 전송되는 데이터에 대하여는 타임 인터리빙을 수행하지 않을 수도 있다. 이러한 경우 본 발명에서는 데이터 부분에 포함되는 L1 시그널링 정보에 대하여만 인터리빙을 수행하고, 프리앰블 부분에 포함되는 P1' 심볼에 의해 전달되는 정보에 대하여는 인터리빙을 수행하지 않을 수도 있다. 다만, 이하에서는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 각각 타임 인터리빙을 수행할 수 있는 타임 인터리버에 대하여 설명하도록 하겠다.

- [811] 먼저, 타임 인터리버는 도 37과 같이 블록 인터리버 타입으로, 열(row) 방향으로 데이터를 기입하고, 행(column) 방향으로 데이터를 판독하여 인터리빙을 수행한다. 블록 인터리버의 가로축(열)의 사이즈 및 세로축(행)의 사이즈는 입력되는 데이터의 크기, 종류, 타입등에 따라 조정될 수 있다. 본 발명의 실시예에서, 블록 인터리버의 사이즈는 L1-프리 시그널링 정보를 인터리빙하는 경우 각각  $Row = C\_PRE(0)$  및  $Column = N\_spread$  로, L1-포스트 시그널링 정보를 인터리빙하는 경우 각각  $Row = C\_POST(0)$  및  $Column = L\_normal - N\_spread$  가 될 수 있다.
- [812] 수신 시스템에서는 타임 디인터리버가 구비되어 상술한 타임 인터리버의 역동작을 수행할 수 있다. 이러한 타임 디인터리버는 데이터에 대해 FEC(Forward Error Correctoin) 디코딩 및 디인터리빙을 수행하는 BICM(Bit Interleaved Coding and Modulation) 디코딩 모듈에 포함될 수 있다. 이러한 경우 타임 디인터리버는 프레임 빌더에 포함된 셀 매퍼로부터 데이터를 수신하여 디인터리빙을 수행하여, 디인터리빙이 수행된 데이터를 BICM 디코딩 블록의 셀 디인터리버로 전달할 수 있다. 이와 같은 타임 디인터리버는, 송신단과 반대로 행 방향으로 데이터를 기입하고, 열 방향으로 데이터를 판독하여 출력할 수 있다.
- [813]
- [814] 도 63은 본 발명의 일 실시예에 따른 송신 신호의 프레임 구조를 나타낸 도면이다.
- [815] 도 63의 송신 신호는 복수의 프레임을 포함하는 수퍼 프레임들을 포함하며, 이러한 구조의 송신 신호에 대해 상술한 L1 시그널링 정보를 스프레딩하는 방법을 설명하도록 한다.
- [816] 먼저, 수퍼 프레임 내의 프레임들에 대하여는 상술한 스프레딩 방법을 사용할 수 있다. 즉, n-1 번째 프레임에 포함된 P1' 심볼이 해당 프레임(프레임 n-1)에 대한 정보(파일럿 패턴 정보, L1-프리 시그널링 정보의 스프레딩 구간 길이 정보)를 포함하고, 데이터 부분에 포함된 L1 시그널링 정보가 다음 프레임(프레임 n)에 대한 정보를 포함하도록 한다. 이렇게 동일한 수퍼 프레임에 포함된 프레임들의 경우에는 L1-포스트 시그널링 정보의 다이나믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보에서 변하지 않는 수퍼 프레임의 개수 즉, 하나의 수퍼 프레임안에 포함되는 프레임의 개수를 시그널링할 수 있으며,

이러한 경우 상술한 바와 같이 프레임에 포함된 L1-포스트 시그널링 정보를 획득하여 다음 프레임을 디코딩할 수 있다.

- [817] 다만, 도 63의 슈퍼 프레임 n과 슈퍼 프레임 n+1과 같이 다른 슈퍼 프레임에 속하는 프레임들이 경우, 슈퍼 프레임 n+1에 속한 프레임 n+1 대한 정보를 나타내는 프레임 n의 L1-포스트 시그널링 정보는 슈퍼 프레임 n에 속한 프레임들에 대한 L1-포스트 시그널링 정보와 달라질 수 있다. 즉, 슈퍼 프레임 n+1에 속하는 프레임들의 경우 슈퍼 프레임 n에 속하는 프레임들과 다른 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 갖게 된다. 예를 들어, 다른 슈퍼 프레임에 포함되는 프레임에 대한 L1-프리 시그널링 정보는, L1\_MOD 정보, L1\_COD 정보, L1\_FEC\_TYPE 정보, L1\_POST\_SIZE 정보, L1\_POST\_SIZE\_INFO 정보, L1\_POST\_EXTENSION 정보 등이 다르게 된다. 또한, L1-포스트 시그널링 정보에도 다른 정보들이 포함될 수 있다.
- [818] 따라서, 상술한 L1 시그널링 정보를 스프레딩하는 경우, L1 시그널링 정보는 해당 프레임이 포함되는 슈퍼 프레임을 고려하여 삽입 및 스프레딩되어야 한다.
- [819] 수신 시스템에서도 동일한 슈퍼 프레임에 포함된 프레임들 간에는 상술한 바와 같이 현재 포함된 P1' 심볼로부터 해당 프레임(프레임 n-1)에 대한 정보(파일럿 패턴 정보, L1-프리 시그널링 정보의 스프레딩 구간 길이 정보)를 획득하고, 데이터 부분에 포함된 L1 시그널링 정보로부터 다음 프레임(프레임 n)에 대한 정보를 획득하여 프레임들을 처리할 수 있다. 다만, 다른 슈퍼 프레임에 속하는 프레임이 이어지는 경우에는, 상술한 바와 같이 달라지는 L1 시그널링 정보를 파악하여 프레임을 처리해야 한다. 수신 시스템은, L1-포스트 시그널링 정보의 다이내믹 정보에 포함된 L1\_CHANGE\_COUNTER 정보로부터 몇개의 슈퍼 프레임 이후에 프레임 컨피규레이션이 바뀌는지를 파악하여, 그 경계에서는 변경되는 L1 시그널링 정보를 추가로 파악하여 프레임을 처리할 수 있다.
- [820]
- [821] 도 64는 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 64의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [822] 도 64에서, 프레임 빌더는 다음 프레임에 대한 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 데이터 심볼 부분 중 N\_spread 구간에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분 중 N\_spread 구간이 이후 구간에 균등하게 스프레딩하였다. 그리고 추가적인 프리앰블인 P1' 심볼을 추가하여, 이 P1' 심볼을 통해 파일럿 패턴과 L1-프리 시그널링 정보의 스프레딩 길이를 시그널링해 줌으로써 수신측에서 채널 추정 및 스프레딩 구조 파악을 효율적으로 수행할 수 있도록 한다. 특히, 도 64에서는 L1-프리 시그널링 정보의 셀들 및 L1-포스트 시그널링 정보의 셀들을 주파수 도메인에서 사이클릭 쉬프트함으로써 스프레딩하였다.

- [823] 도 64의 경우에서, L1-프리 시그널링 정보의 셀은 8개, L1-포스트 시그널링 정보의 셀은 28개, 데이터 심볼의 개수는 22개, N\_spread 구간의 길이는 8로 가정하였다. 프레임 빌더는 먼저 8개의 L1-프리 시그널링 정보의 셀을 N\_spread 구간에 스프레딩하고, 28개의 L1-포스트 시그널링 정보의 셀을 14(22-8)개의 데이터 심볼 구간에 2개씩 스프레딩하여, 타임 다이버시티 및 주파수 다이버시티를 극대화하였다.
- [824]
- [825] 도 65은 본 발명의 일 실시예에 따른 L1 시그널링 정보의 프레임 매핑 구조를 나타낸 도면이다. 도 65의 프레임 구조에서, 가로 축은 시간 도메인을, 세로 축은 주파수 도메인을 나타낸다.
- [826] 도 65에서, 프레임 빌더는 다음 프레임에 대한 L1-프리 시그널링 정보에 해당하는 셀들을 시간 및 주파수 도메인에서 프레임의 데이터 심볼 부분 중 N\_spread 구간에 균등하게 스프레딩하였다. 또한, 다음 프레임에 대한 L1-포스트 시그널링 정보에 해당하는 셀들을 프레임의 데이터 심볼 부분 중 N\_spread 구간이 이후 구간에 균등하게 스프레딩하였다. 그리고 추가적인 프리앰블인 P1' 심볼을 추가하여, 이 P1' 심볼을 통해 파일럿 패턴과 L1-프리 시그널링 정보의 스프레딩 길이를 시그널링해 줌으로써 수신측에서 채널 추정 및 스프레딩 구조 파악을 효율적으로 수행할 수 있도록 한다. 특히, 도 65에서는 L1-프리 시그널링 정보의 셀들 및 L1-포스트 시그널링 정보의 셀들을 주파수 도메인에서 각각 랜덤한 간격만큼 쉬프트함으로써 스프레딩하였다.
- [827] 도 65의 경우에서, L1-프리 시그널링 정보의 셀은 8개, L1-포스트 시그널링 정보의 셀은 28개, 데이터 심볼의 개수는 22개, N\_spread 구간의 길이는 8로 가정하였다. 프레임 빌더는 먼저 8개의 L1-프리 시그널링 정보의 셀을 N\_spread 구간에 스프레딩하고, 28개의 L1-포스트 시그널링 정보의 셀을 14(22-8)개의 데이터 심볼 구간에 2개씩 스프레딩하여, 타임 다이버시티 및 주파수 다이버시티를 극대화하였다.
- [828]
- [829] 도 66은 본 발명의 일 실시예에 따른 방송 신호 수신 방법을 나타낸 플로우 차트이다.
- [830] 본 발명의 일 실시예에 따른 방송 신호 수신기의 수신부(107100)는 복수의 전송 프레임을 포함하는 방송 신호를 수신할 수 있다(S6600). 이 경우 복수의 전송 프레임은 각각 프리앰블 및 데이터 심볼을 포함할 수 있으며, 프리앰블은 P1 심볼 및 P2 심볼을 포함할 수 있다. 본 발명에서는 설계자의 의도에 따라 P1 심볼 및 커먼 PLP를 제외한 P2 심볼을 프리앰블이라 호칭할 수 있으며, P1 심볼, P2 심볼 및 커먼 PLP를 전부 프리앰블이라 호칭할 수 있다.
- [831] 이 경우, P2 심볼은 제 1 시그널링 정보를 포함할 수 있다. 제 1 시그널링 정보는 예를 들어, 도 36에서 설명한 L1-프리 시그널링 정보를 포함할 수 있다.
- [832] 제 1 시그널링 정보는 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함할 수

- 있다. 제 1 시그널링 정보는 도 15에서 상술한 필드들을 포함할 수 있다. 제 1 시그널링 정보는 P2 심볼 내에서 스프레딩 될 수 있다. 제 1 시그널링 정보가 P2 심볼 내에 스프레딩 되는 구조는 설계자의 의도에 따라 상술한 도 36 내지 도 65의 실시예 중 어느 실시예에라도 해당할 수 있으며, 상술한 실시예들에 한정되는 것은 아니며, 설계자의 의도에 따라 변경 가능하다.
- [833] 또한 P2 심볼은 현재 전송되는 프레임에 포함된 복수의 PLP들을 디코딩하기 위한 정보, 예를 들어 도 52에서 상술한 현재 프레임에 대한 L1-포스트 시그널링 정보를 포함할 수 있으며, 이 경우 현재 프레임에 대한 L1-포스트 시그널링 정보는 P2 심볼 내에서 스프레딩 될 수 있다. 현재 프레임에 대한 L1-포스트 시그널링 정보가 P2 심볼 내에 스프레딩 되는 구조는 설계자의 의도에 따라 상술한 도 36 내지 도 65의 실시예 중 어느 실시예에라도 해당할 수 있으며, 상술한 실시예들에 한정되는 것은 아니며, 설계자의 의도에 따라 변경 가능하다.
- [834] 데이터 심볼은 제 2 시그널링 정보 및 복수의 PLP들을 포함할 수 있다. 제 2 시그널링 정보는 예를 들어, 도 36에서 설명한 L1-포스트 시그널링 정보를 포함할 수 있다. 또한 제 2 시그널링 정보는 다음 전송 프레임에 포함된 복수의 PLP들을 디코딩하기 위한 정보를 포함할 수 있다. 제 2 시그널링 정보는 도 16 및 도 17에서 상술한 필드들을 포함할 수 있다.
- [835] 뿐만 아니라, 제 2 시그널링 정보는 데이터 심볼 내에 스프레딩될 수 있다. 제 2 시그널링 정보가 데이터 심볼 내에 스프레딩되어 매핑되는 구조는 설계자의 의도에 따라 상술한 도 36 내지 도 65의 실시예 중 어느 실시예에라도 해당할 수 있으며, 상술한 실시예들에 한정되는 것은 아니며, 설계자의 의도에 따라 변경 가능하다. 이 경우 상술한 제 1 시그널링 정보는 스프레딩된 제 2 시그널링 정보의 위치를 지시하는 정보를 포함할 수 있다.
- [836] 또한 본 발명의 일 실시예에 따라, 전송 프레임은 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보를 더 포함할 수 있으며, 이 경우 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보는 데이터 심볼 내에 스프레딩될 수 있으며, 스프레딩되는 구조는 설계자의 의도에 따라 상술한 도 36 내지 도 65의 실시예 중 어느 실시예에라도 해당할 수 있으며, 상술한 실시예들에 한정되는 것은 아니며, 설계자의 의도에 따라 변경 가능하다.
- [837] 또한 본 발명의 전송 프레임은 추가적인 프리앰블, 예를 들면 도 62에서 설명한 P1' 심볼을 더 포함할 수 있다. 추가적인 프리앰블은 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보의 스프레딩 구조에 관한 정보를 포함할 수 있다.
- [838] 이후 본 발명의 일 실시예에 따른 방송 신호 수신기의 BICM 디코더(107300)에 포함된 BICM 디코딩 블록(또는 제 1 디코더)(110200)은 P2 심볼에 포함된 제 1 시그널링 정보를 디코딩할 수 있다(S6610).
- [839] 이후 본 발명의 일 실시예에 따른 방송 신호 수신기의 BICM 디코더(107300)에

포함된 또 다른 BICM 디코딩 블록(또는 제 2 디코더)(110100)은 디코딩된 제 1 시그널링 정보를 이용하여 데이터 심볼에 포함된 제 2 시그널링 정보를 디코딩할 수 있다(S6620). 이 경우 디코딩된 데이터 심볼 영역에 포함된 시그널링 정보는 수신기에 저장되어 다음 전송 프레임을 디코딩하기 위해 사용될 수 있다.

#### **발명의 실시를 위한 형태**

- [840] 전술한 바와 같이, 상기 발명의 실시를 위한 최선의 형태에서, 관련된 사항을 기술하였다.

#### **산업상 이용가능성**

- [841] 전술한 바와 같이, 본 발명은 디지털 방송 시스템에 전체적으로 또는 부분적으로 적용될 수 있다.

## 청구범위

- [청구항 1] 복수의 전송 프레임을 포함하는 방송 신호를 수신하는 단계로서, 상기 복수의 전송 프레임은 각각 프리앰블 및 데이터 심볼을 포함하고, 상기 프리앰블은 P2 심볼을 포함하고, 상기 P2 심볼은 제 1 시그널링 정보를 포함하고, 상기 데이터 심볼은 제 2 시그널링 정보 및 복수의 PLP들을 포함하고, 상기 제 1 시그널링 정보는 상기 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하고, 상기 제 2 시그널링 정보는 다음 전송 프레임에 포함된 복수의 PLP들을 디코딩하기 위한 정보를 포함하고, 상기 제 2 시그널링 정보는 상기 데이터 심볼 내에 스프레딩되고; 상기 P2 심볼에 포함된 상기 제 1 시그널링 정보를 디코딩하는 단계; 및 상기 디코딩된 제 1 시그널링 정보를 이용하여 상기 데이터 심볼에 포함된 상기 제 2 시그널링 정보를 디코딩하는 단계를 포함하는 방송 신호 수신 방법.
- [청구항 2] 제 1 항에 있어서, 상기 제 1 시그널링 정보는, 상기 스프레딩된 제 2 시그널링 정보의 위치를 지시하는 정보를 포함하는 방송 신호 수신 방법.
- [청구항 3] 제 1 항에 있어서, 상기 데이터 심볼은, 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보를 더 포함하는 방송 신호 수신 방법.
- [청구항 4] 제 3항에 있어서, 상기 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보는, 상기 데이터 심볼내에 스프레딩된 방송 신호 수신 방법.
- [청구항 5] 제 4 항에 있어서, 상기 전송 프레임은, 추가적인 프리앰블을 포함하고, 상기 추가적인 프리앰블은 상기 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보의 스프레딩 구조에 관한 정보를 포함하는 방송 신호 수신 방법.
- [청구항 6] 복수의 전송 프레임을 포함하는 방송 신호를 수신하는 수신부(107100)로서, 상기 복수의 전송 프레임은 각각 프리앰블 및 데이터 심볼을 포함하고, 상기 프리앰블은 P2 심볼을 포함하고,

상기 P2 심볼은 제 1 시그널링 정보를 포함하고, 상기 데이터 심볼은 제 2 시그널링 정보 및 복수의 PLP들을 포함하고, 상기 제 1 시그널링 정보는 상기 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하고, 상기 제 2 시그널링 정보는 다음 전송 프레임에 포함된 복수의 PLP들을 디코딩하기 위한 정보를 포함하고,

상기 제 2 시그널링 정보는 상기 데이터 심볼 내에 스프레딩되고; 상기 P2 심볼에 포함된 상기 제 1 시그널링 정보를 디코딩하는 제 1 디코더(110200); 및

상기 디코딩된 제 1 시그널링 정보를 이용하여 상기 데이터 심볼에 포함된 상기 제 2 시그널링 정보를 디코딩하는 제 2 디코더(110100)를 포함하는 방송 신호 수신기.

[청구항 7]

제 6 항에 있어서, 상기 제 1 시그널링 정보는, 상기 스프레딩된 제 2 시그널링 정보의 위치를 지시하는 정보를 포함하는 방송 신호 수신기.

[청구항 8]

제 6 항에 있어서, 상기 데이터 심볼은, 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보를 더 포함하는 방송 신호 수신기.

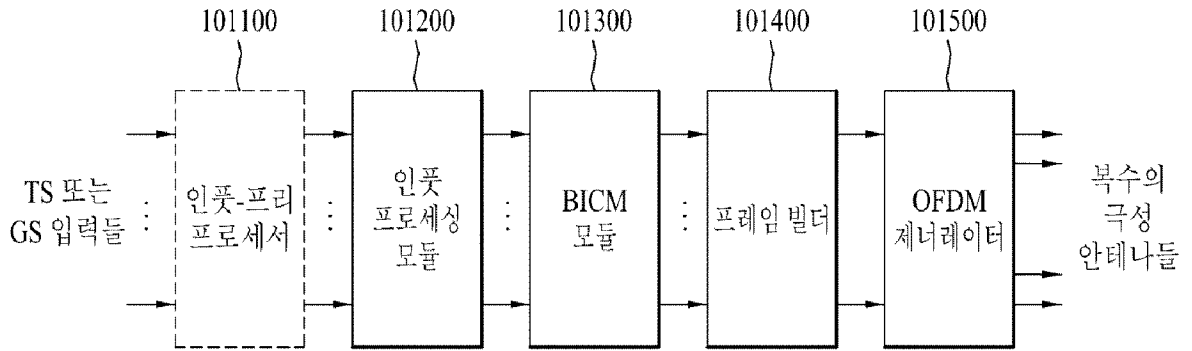
[청구항 9]

제 8 항에 있어서, 상기 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보는, 상기 데이터 심볼내에 스프레딩된 방송 신호 수신기.

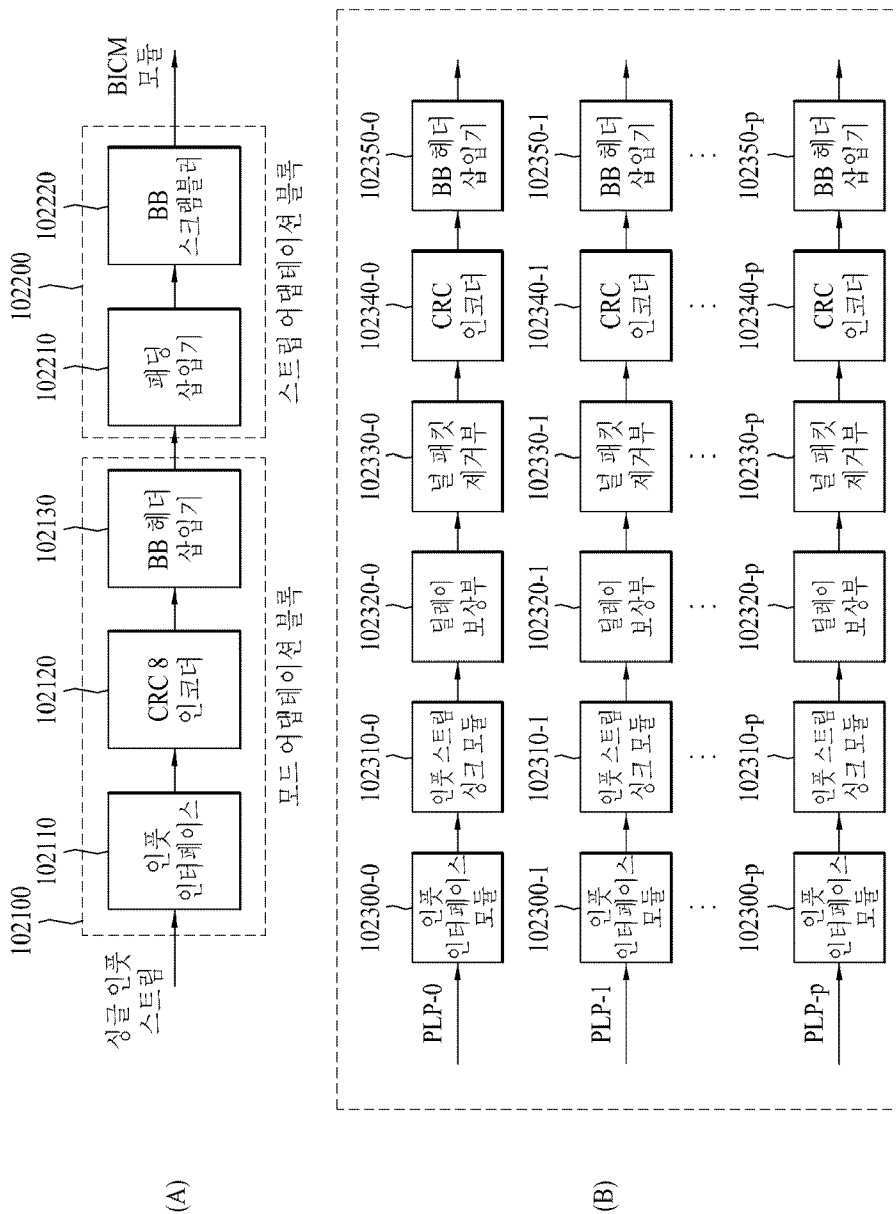
[청구항 10]

제 9 항에 있어서, 상기 전송 프레임은, 추가적인 프리앰블을 포함하고, 상기 추가적인 프리앰블은 상기 다음 전송 프레임에 포함된 제 2 시그널링 정보를 디코딩하기 위한 정보를 포함하는 제 1 시그널링 정보의 스프레딩 구조에 관한 정보를 포함하는 방송 신호 수신기.

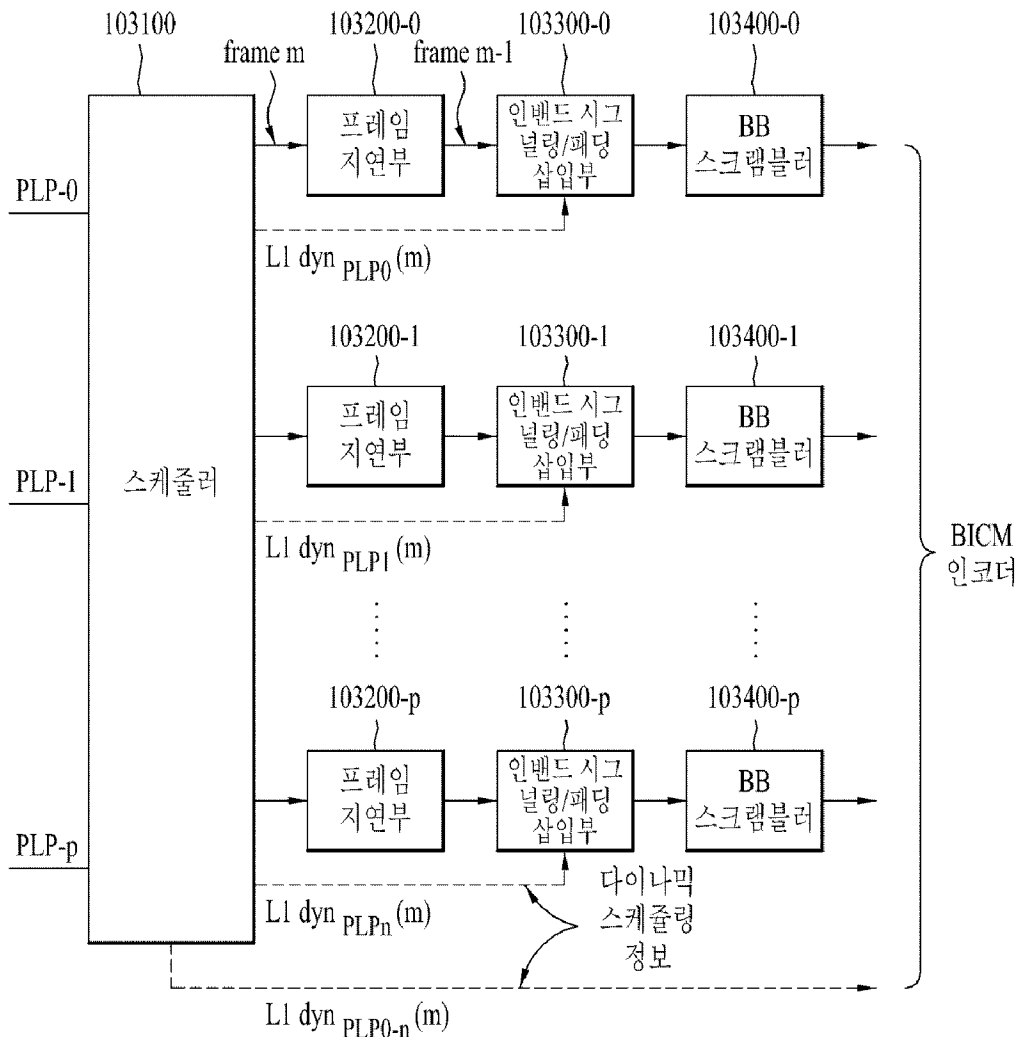
[Fig. 1]



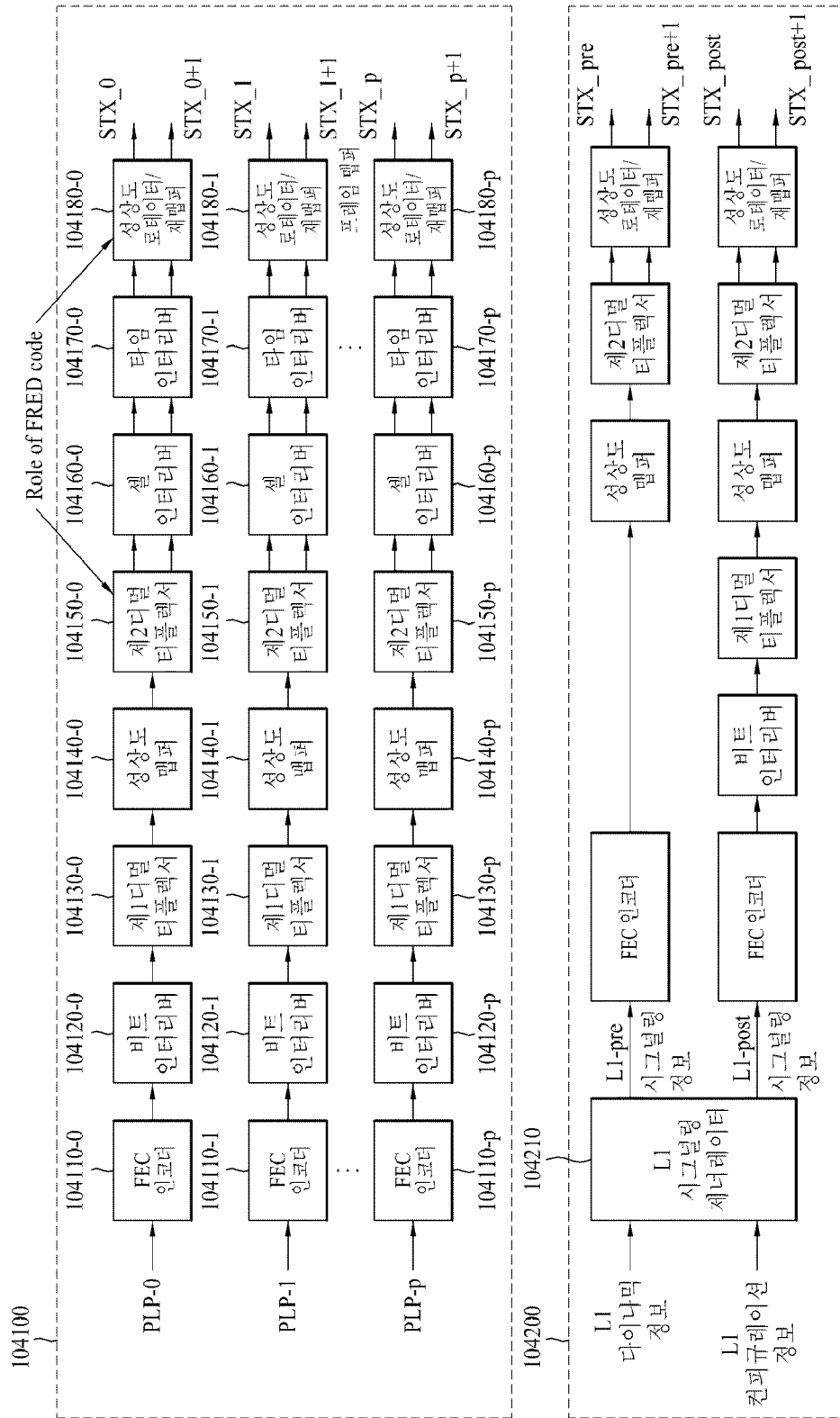
[Fig. 2]



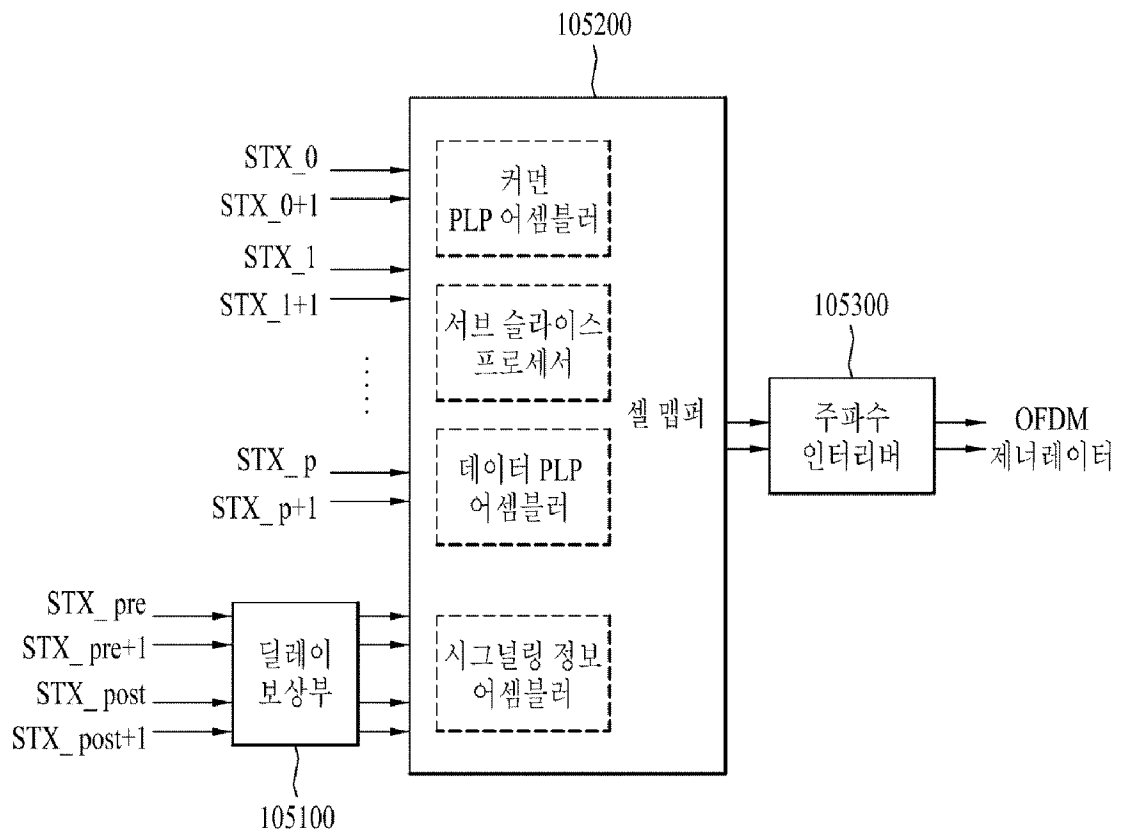
[Fig. 3]



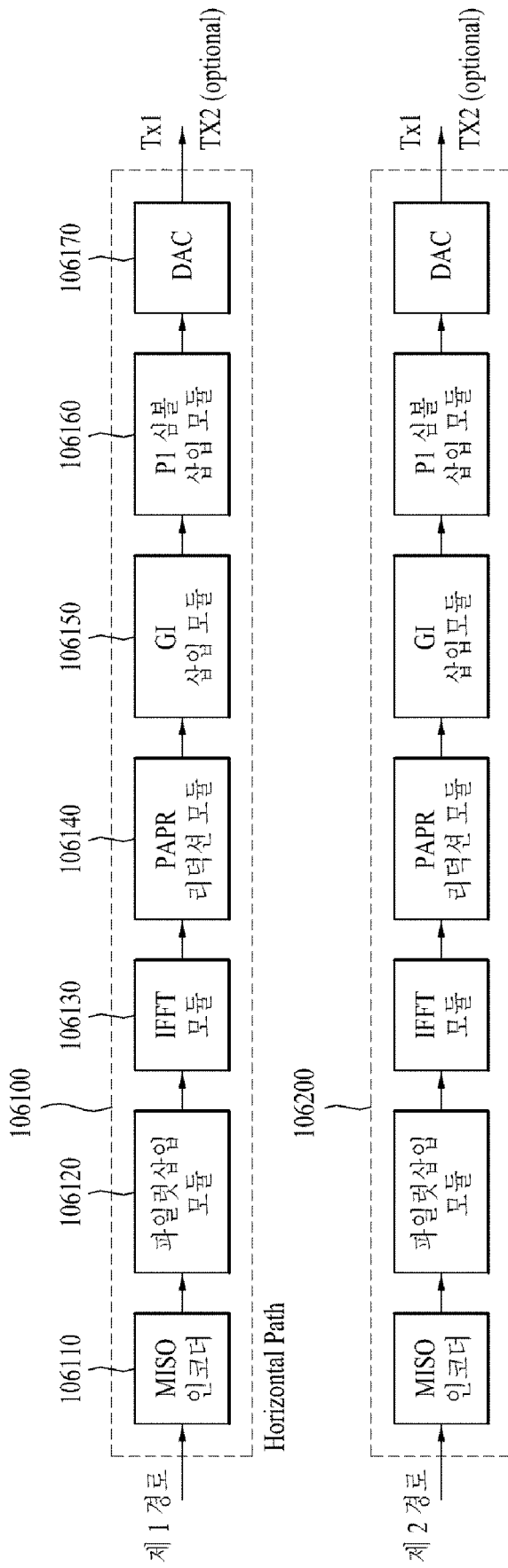
[Fig. 4]



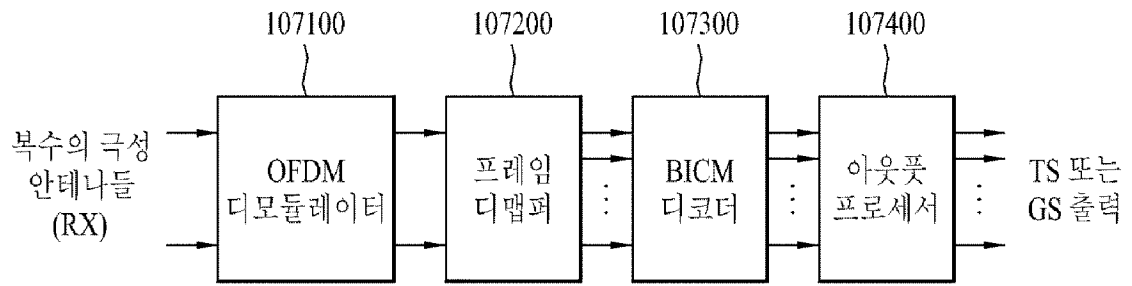
[Fig. 5]



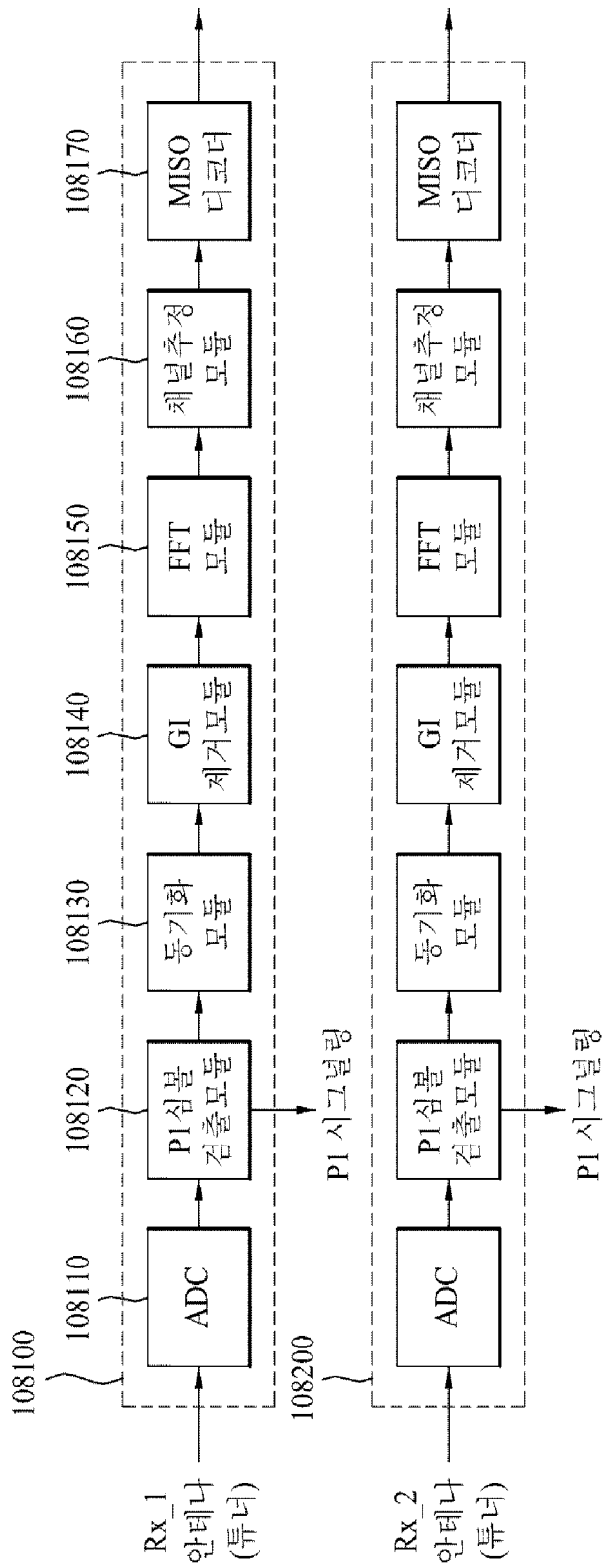
[Fig. 6]



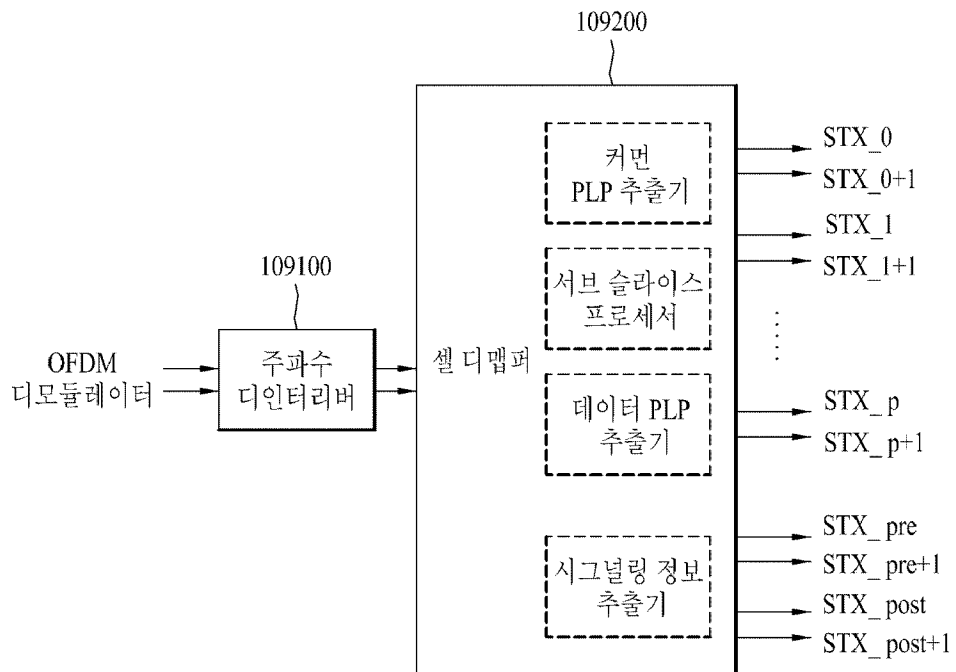
[Fig. 7]



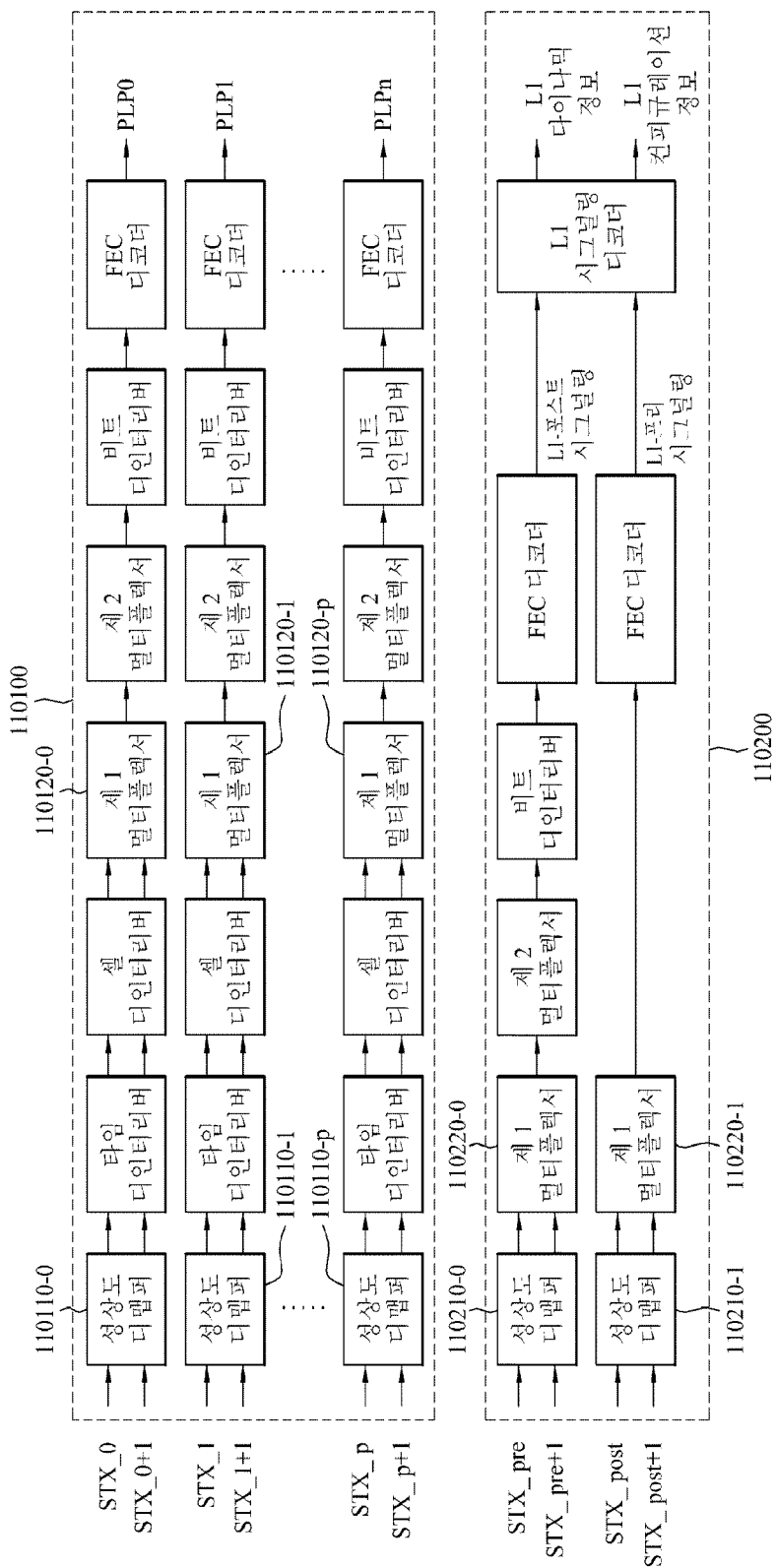
[Fig. 8]



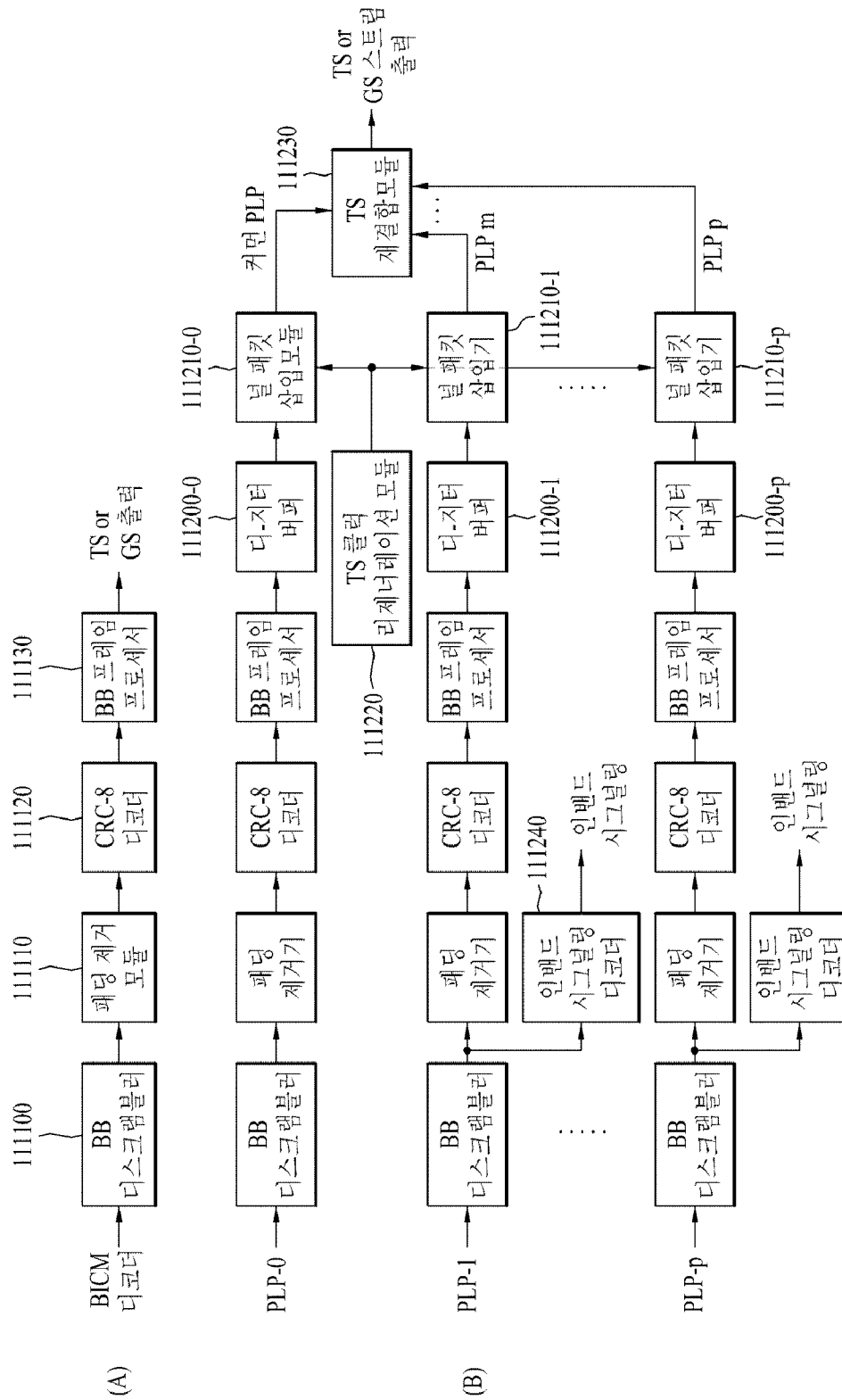
[Fig. 9]



[Fig. 10]

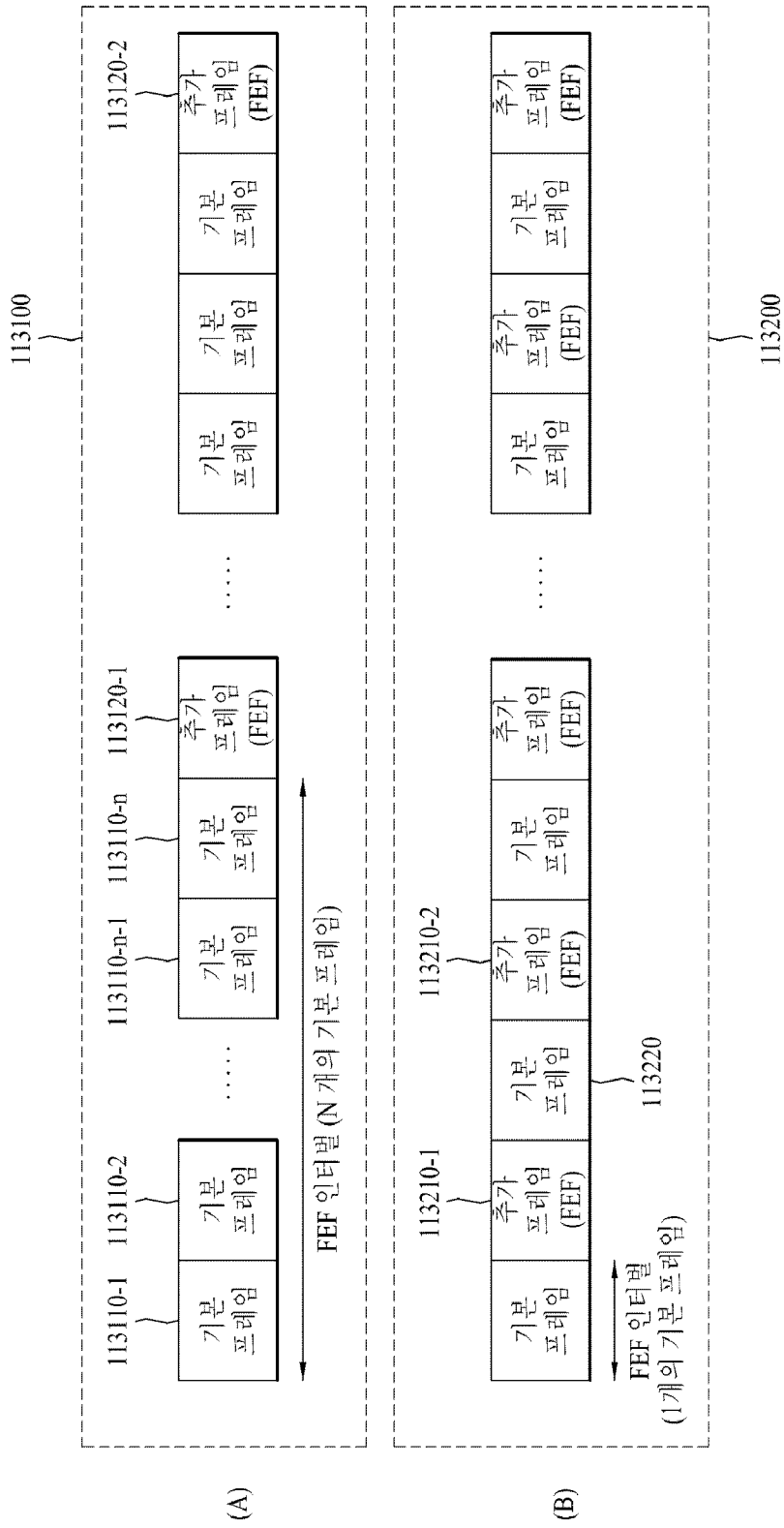


[Fig. 11]





[Fig. 13]

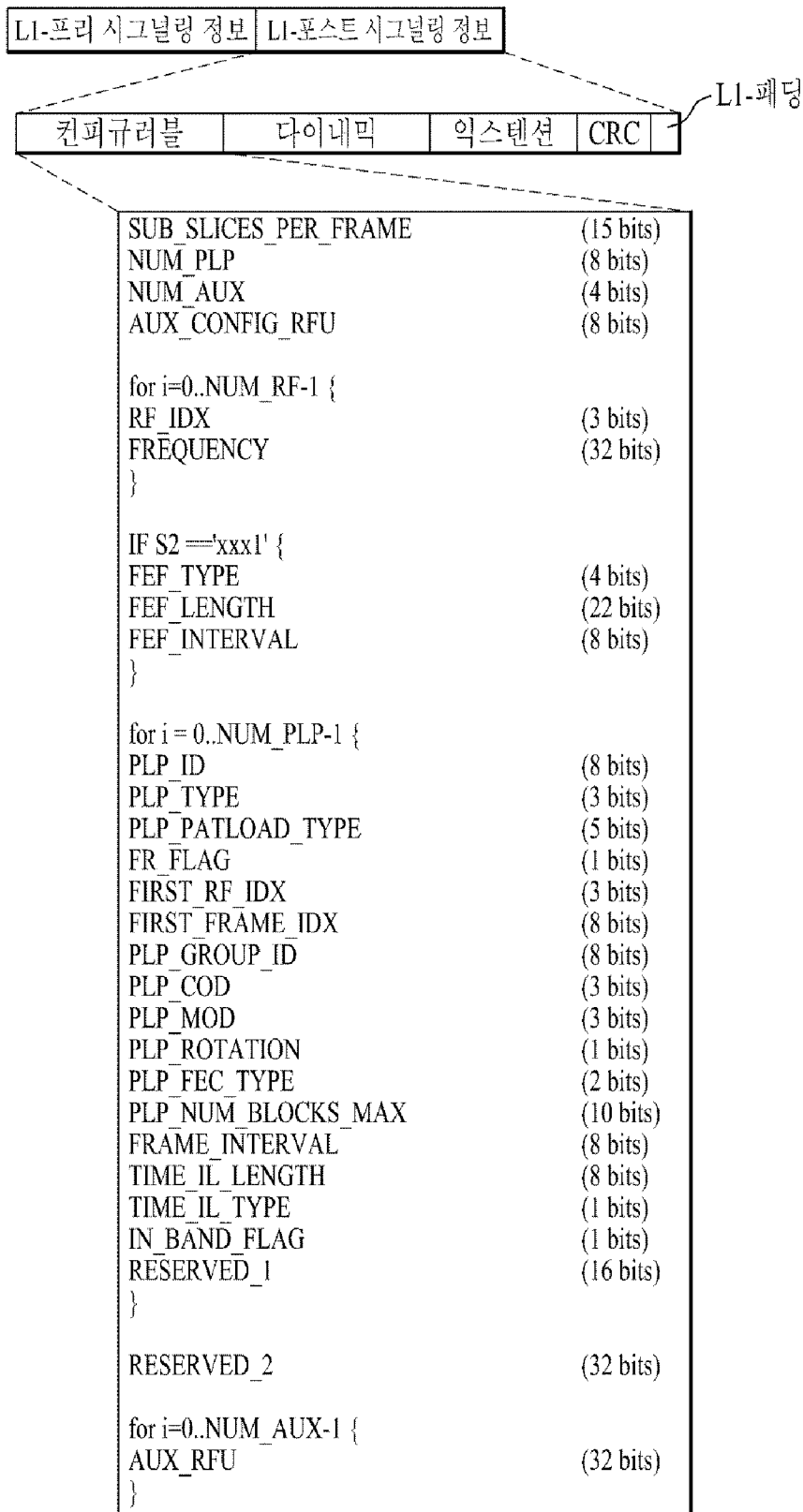




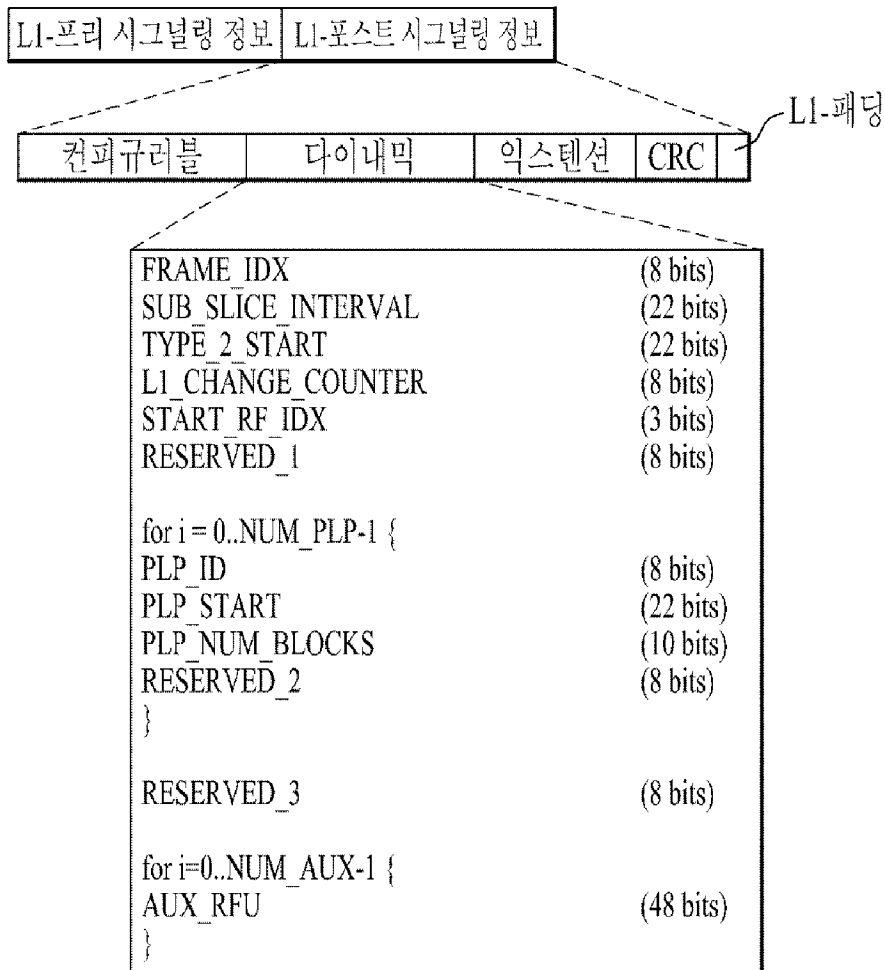
[Fig. 15]

L1-프리 시그널링 정보		L1-포스트 시그널링 정보	
TYPE	(8 bits)		
BWT_EXT	(1 bit)		
S1	(3 bit)		
S2	(4 bit)		
L1_REPETITION_FLAG	(1 bit)		
GUARD_INTERVAL	(3 bit)		
PAPR	(4 bit)		
L1_MOD	(4 bit)		
L1_COD	(2 bit)		
L1_FEC_TYPE	(2 bit)		
L1_POST_SIZE	(18 bit)		
L1_POST_INFO_SIZE	(18 bit)		
PILOT_PATTERN	(4 bit)		
TX_ID_AVAILABILITY	(8 bits)		
CELL_ID	(16 bit)		
NETWORK_ID	(16 bit)		
SYSTEM_ID	(16 bit)		
NUM_FRAMES	(8 bits)		
NUM_DATA_SYMBOLS	(12 bit)		
REGEN_FLAG	(3 bit)		
L1_POST_EXTENSION	(1 bit)		
NUM_RF	(3 bit)		
CURRENT_RF_IDX	(3 bit)		
RESERVED	(10 bit)		
CRC_32	(32 bit)		

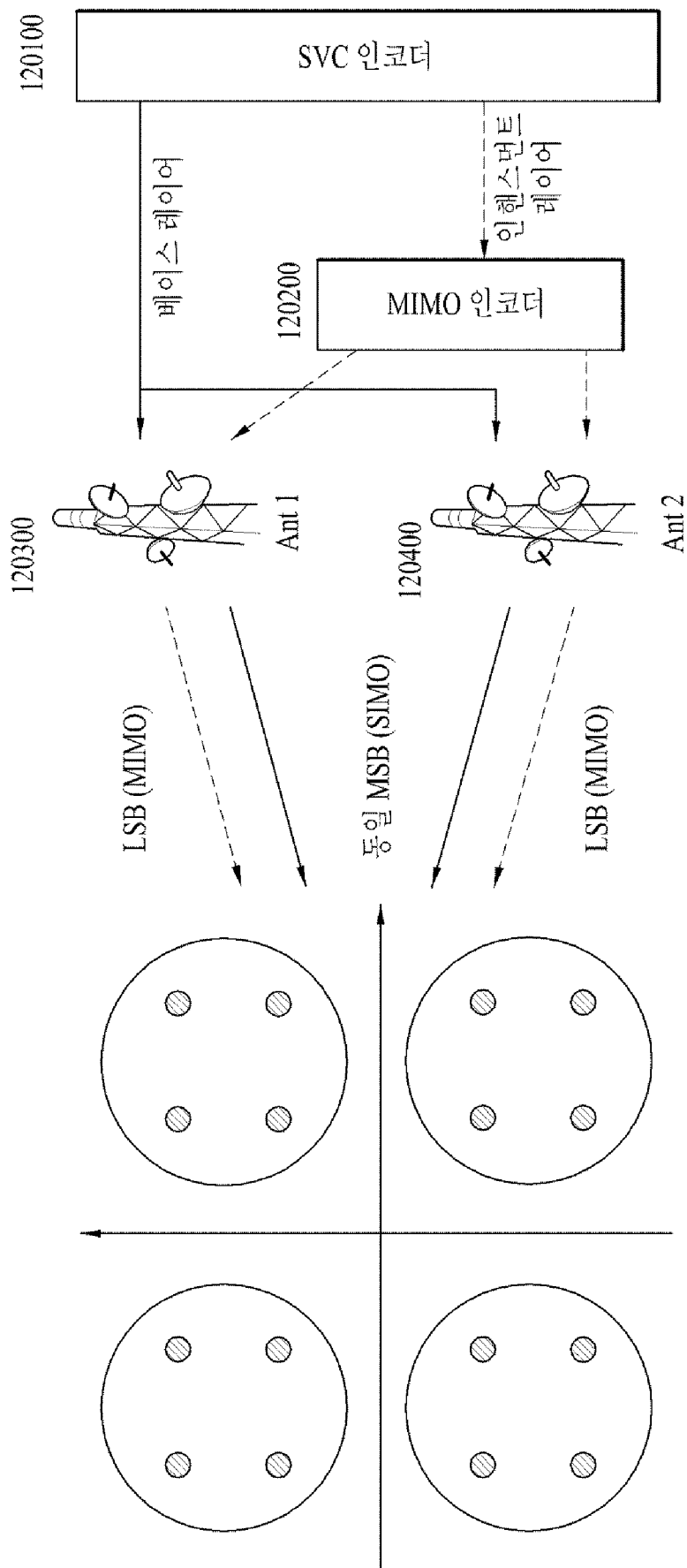
[Fig. 16]



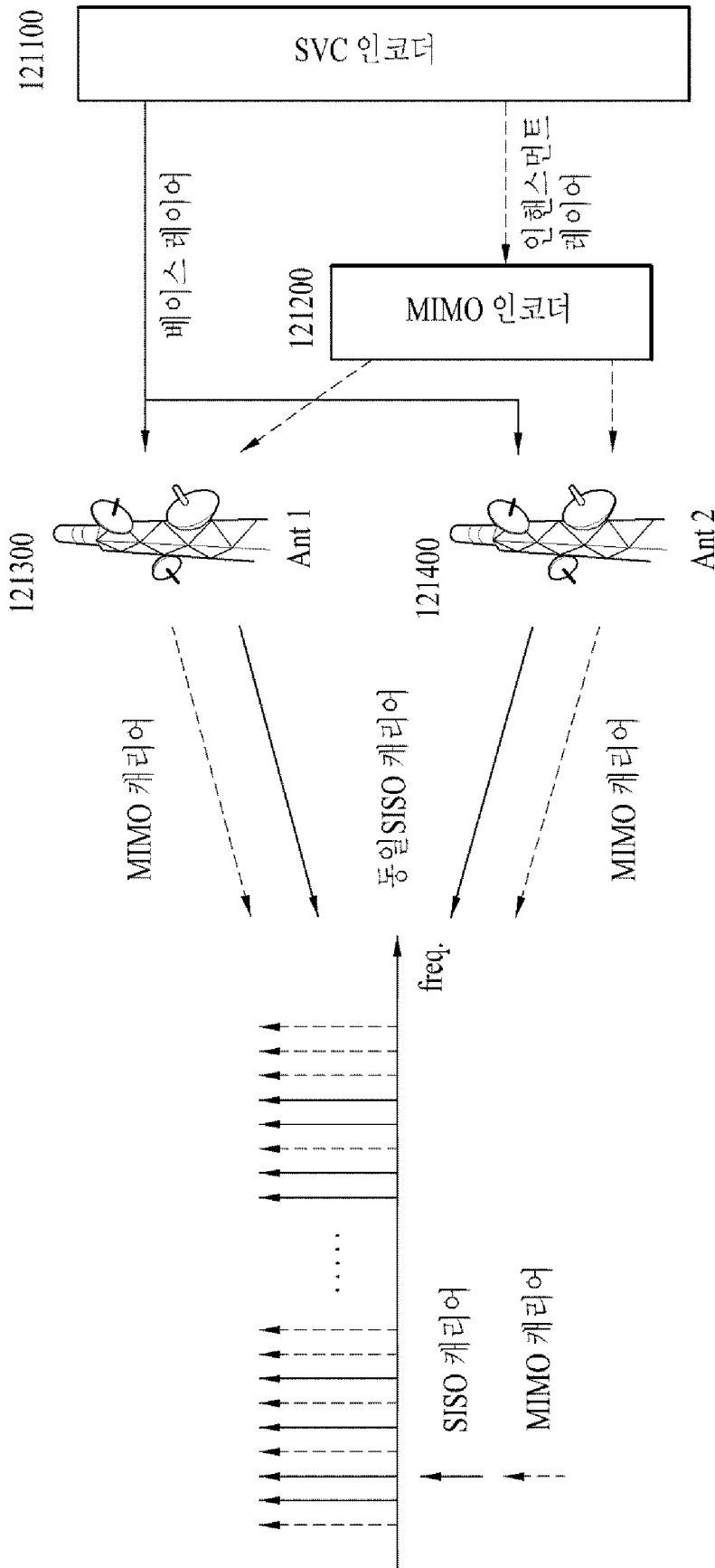
[Fig. 17]



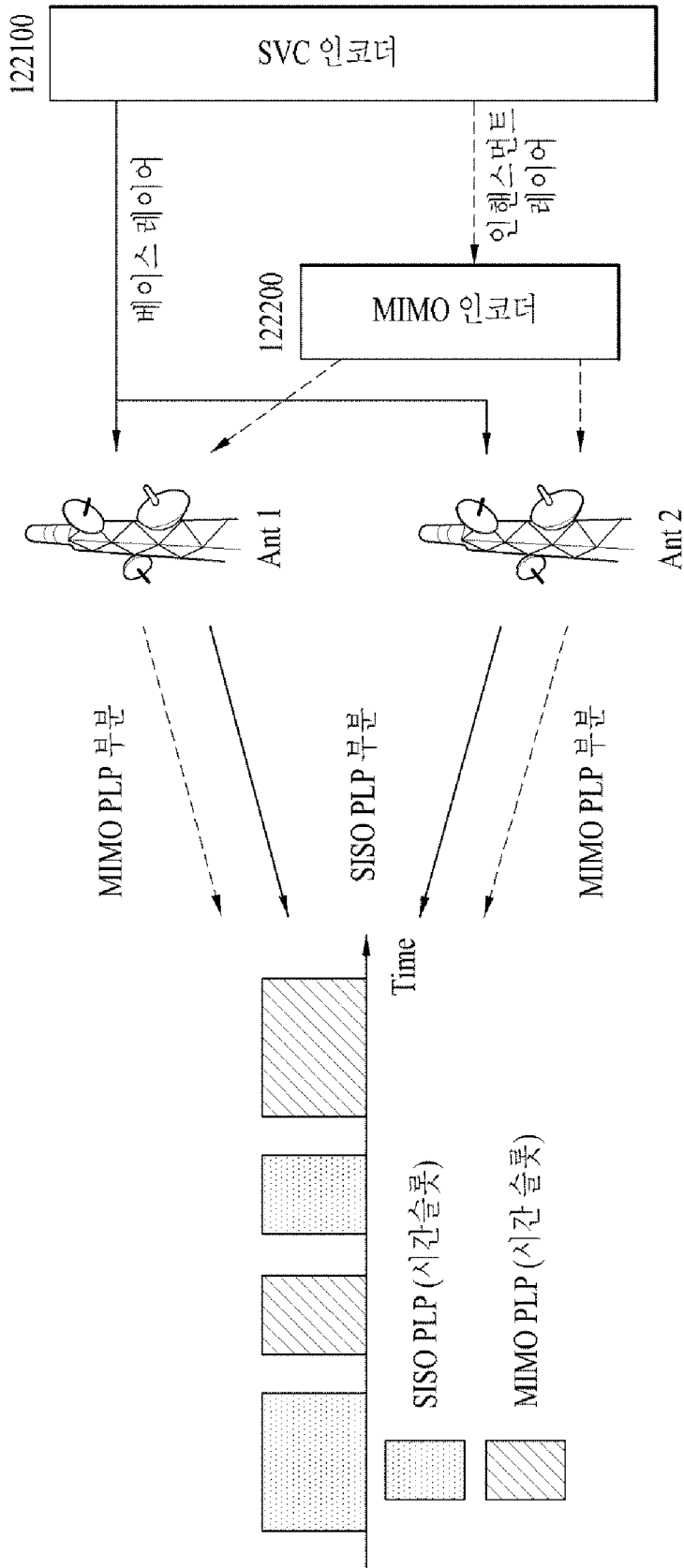
[Fig. 18]



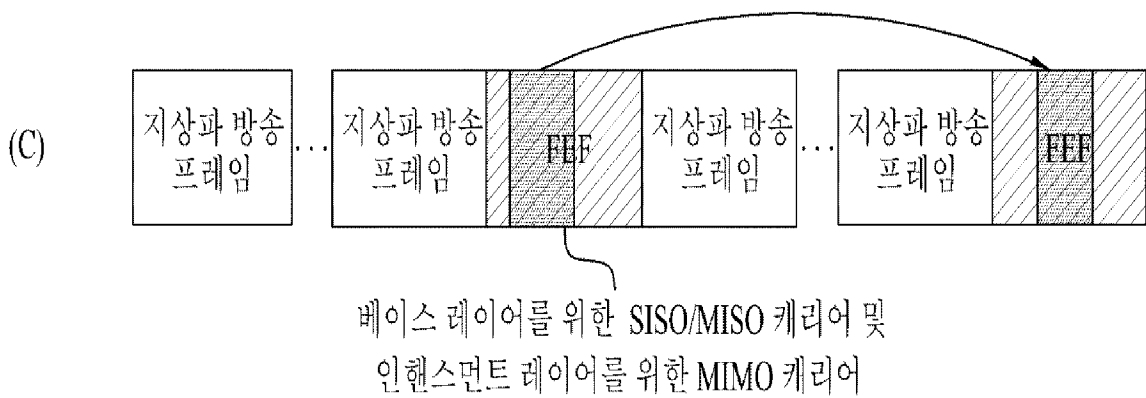
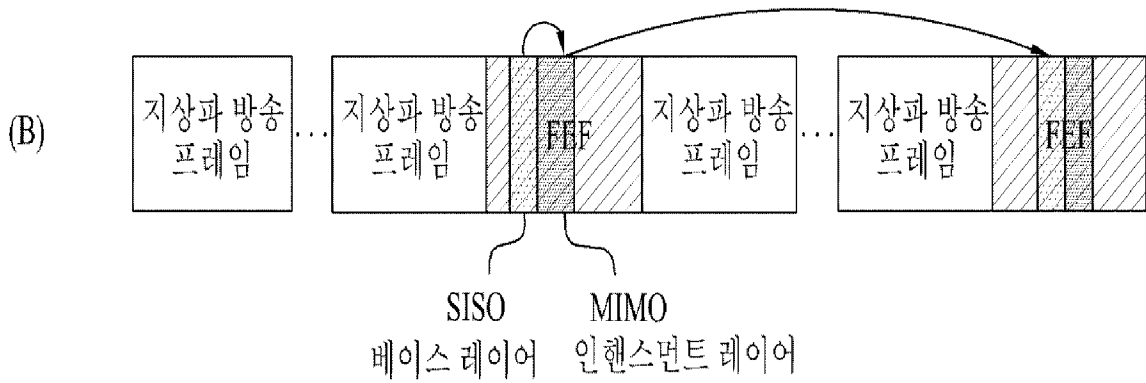
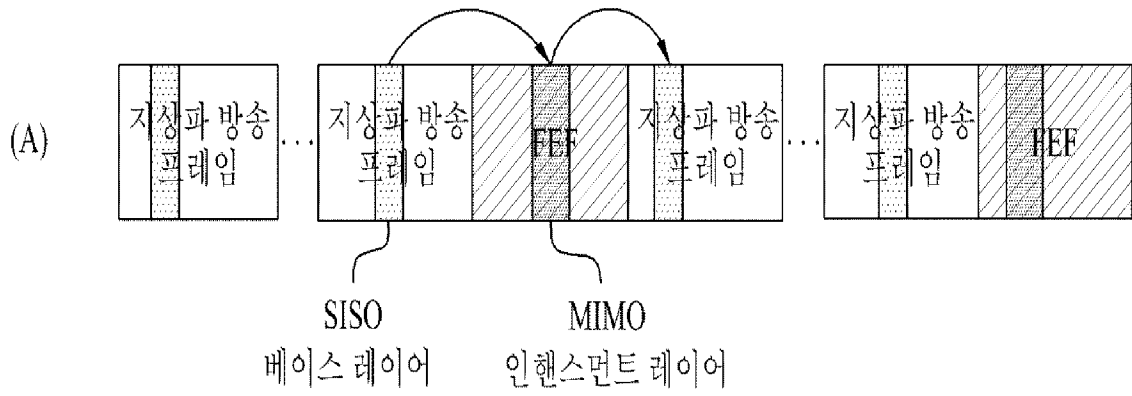
[Fig. 19]



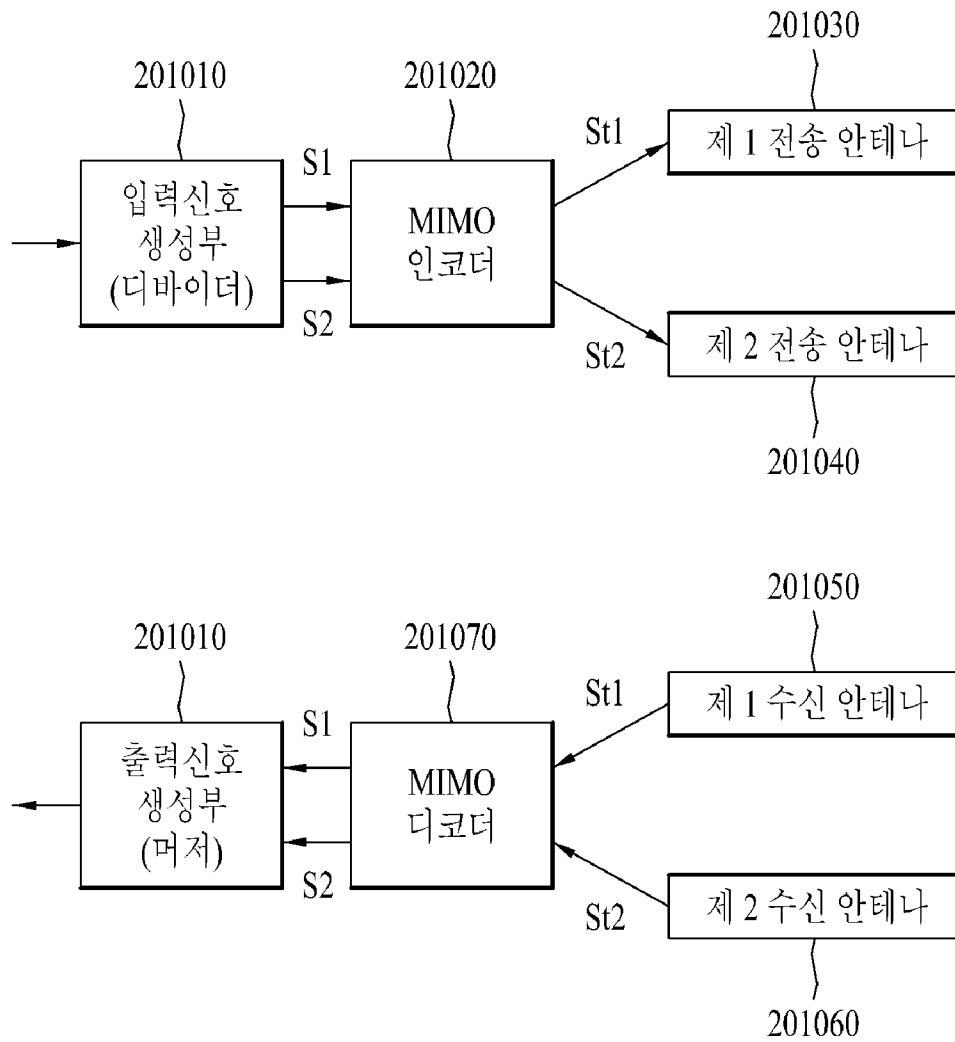
[Fig. 20]



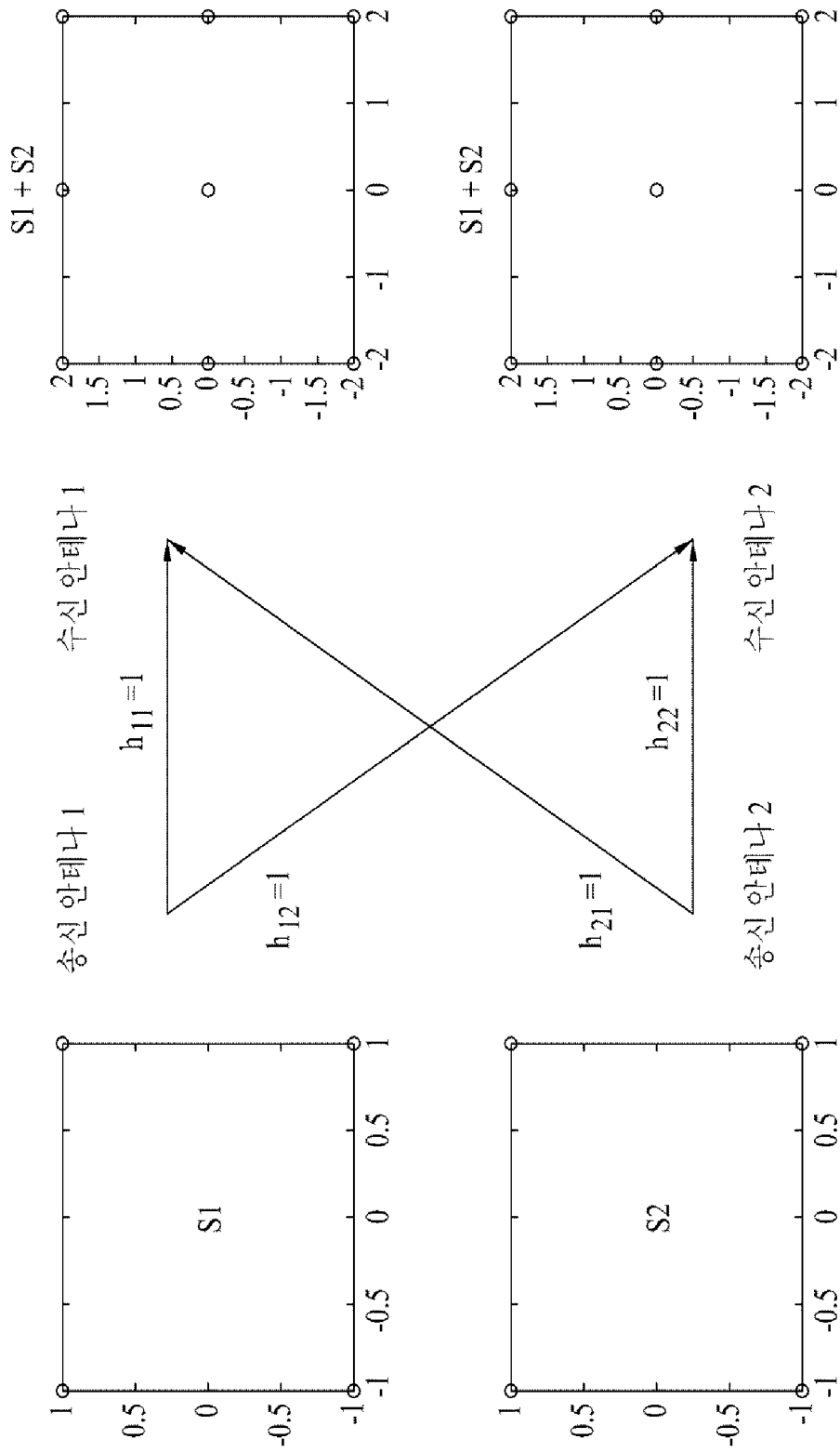
[Fig. 21]



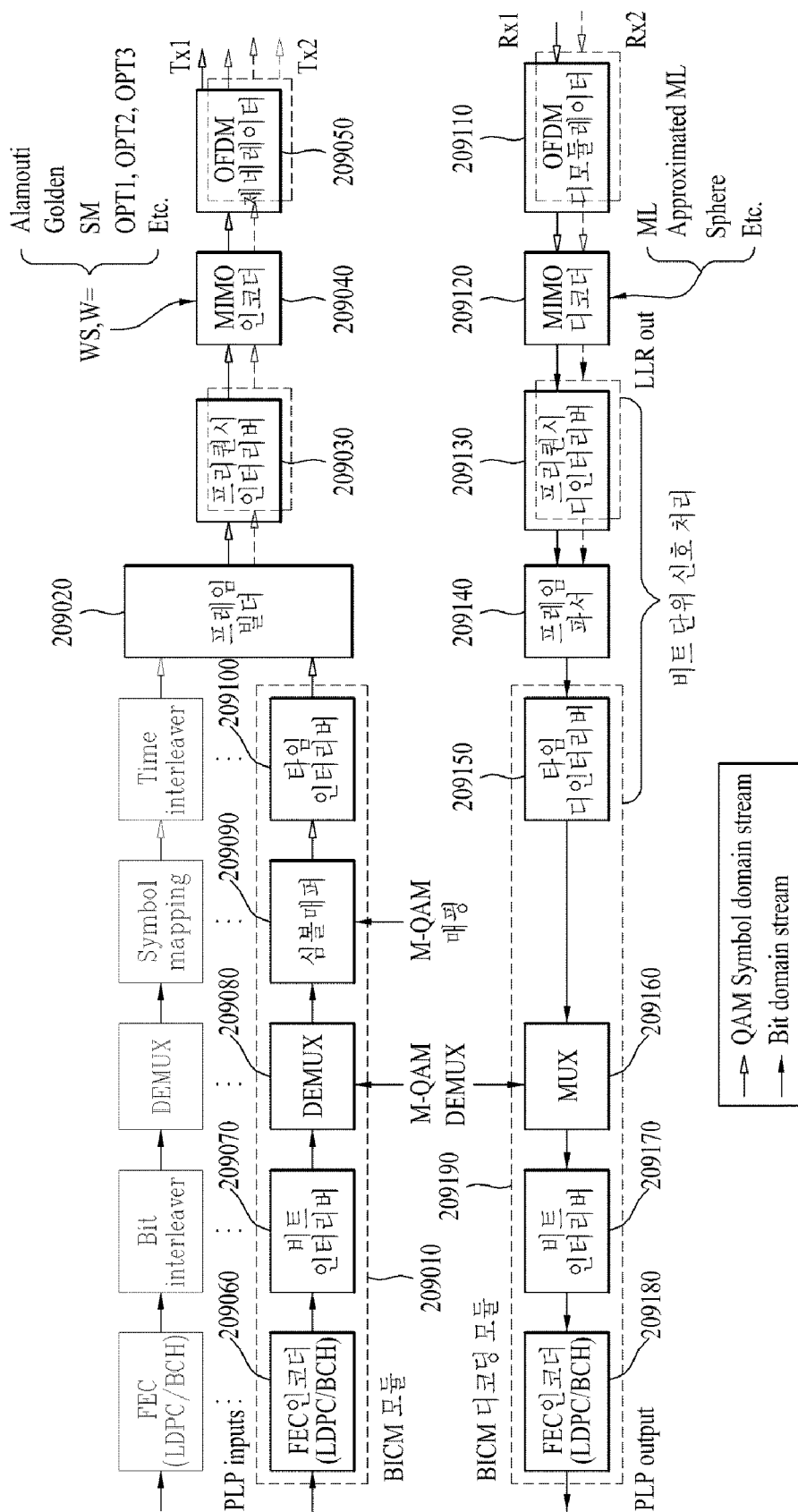
[Fig. 22]



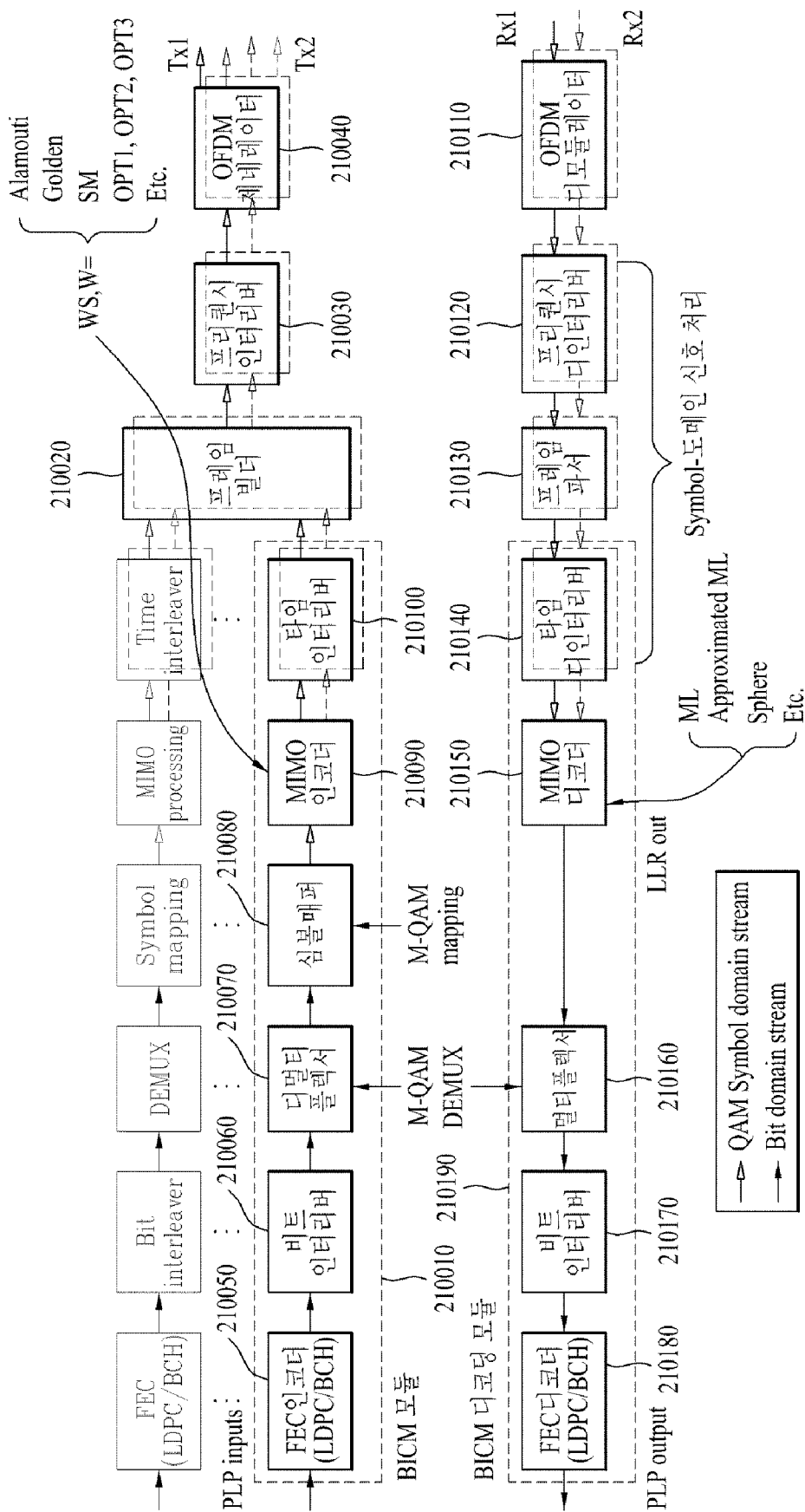
[Fig. 23]



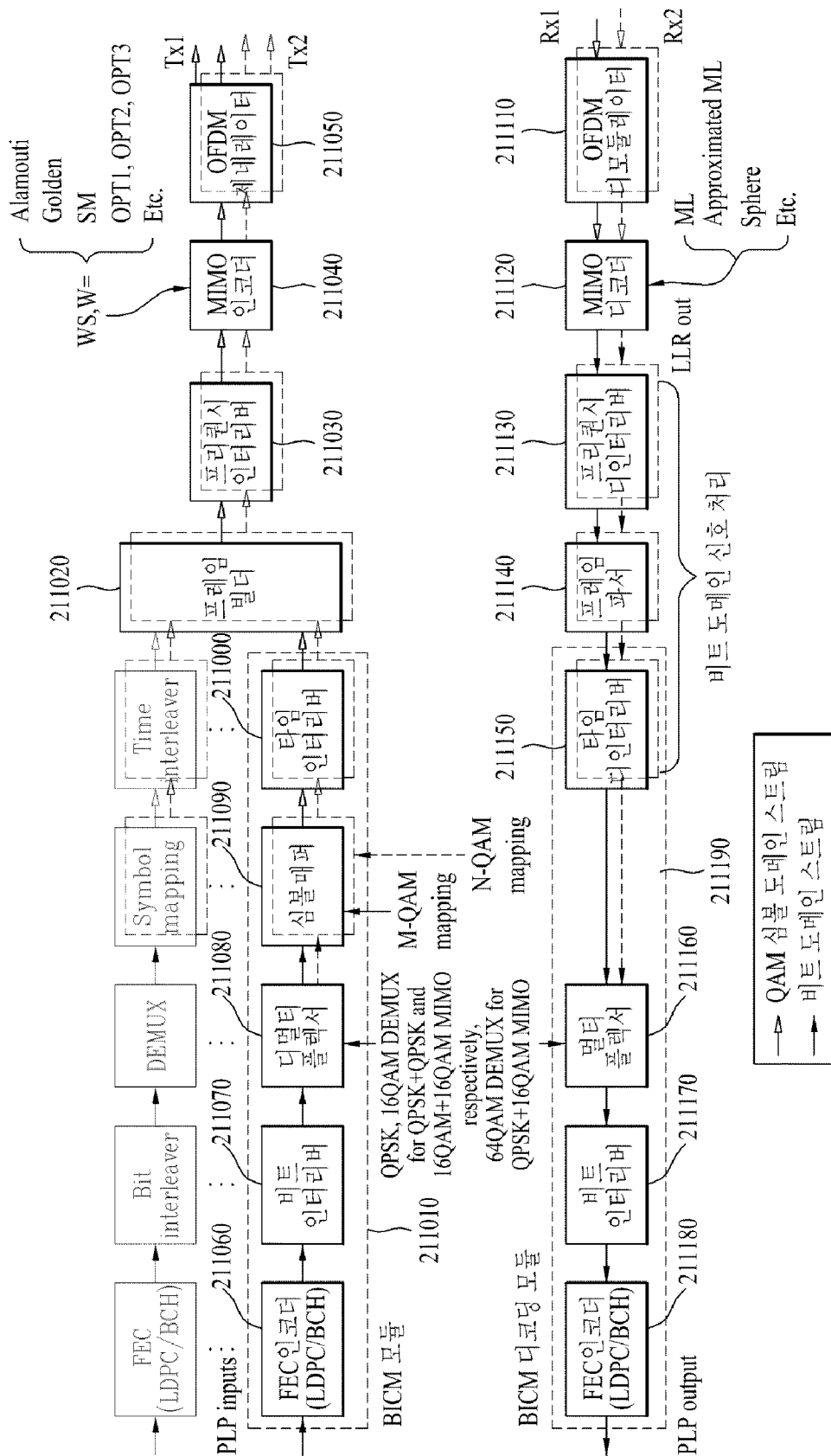
[Fig. 24]



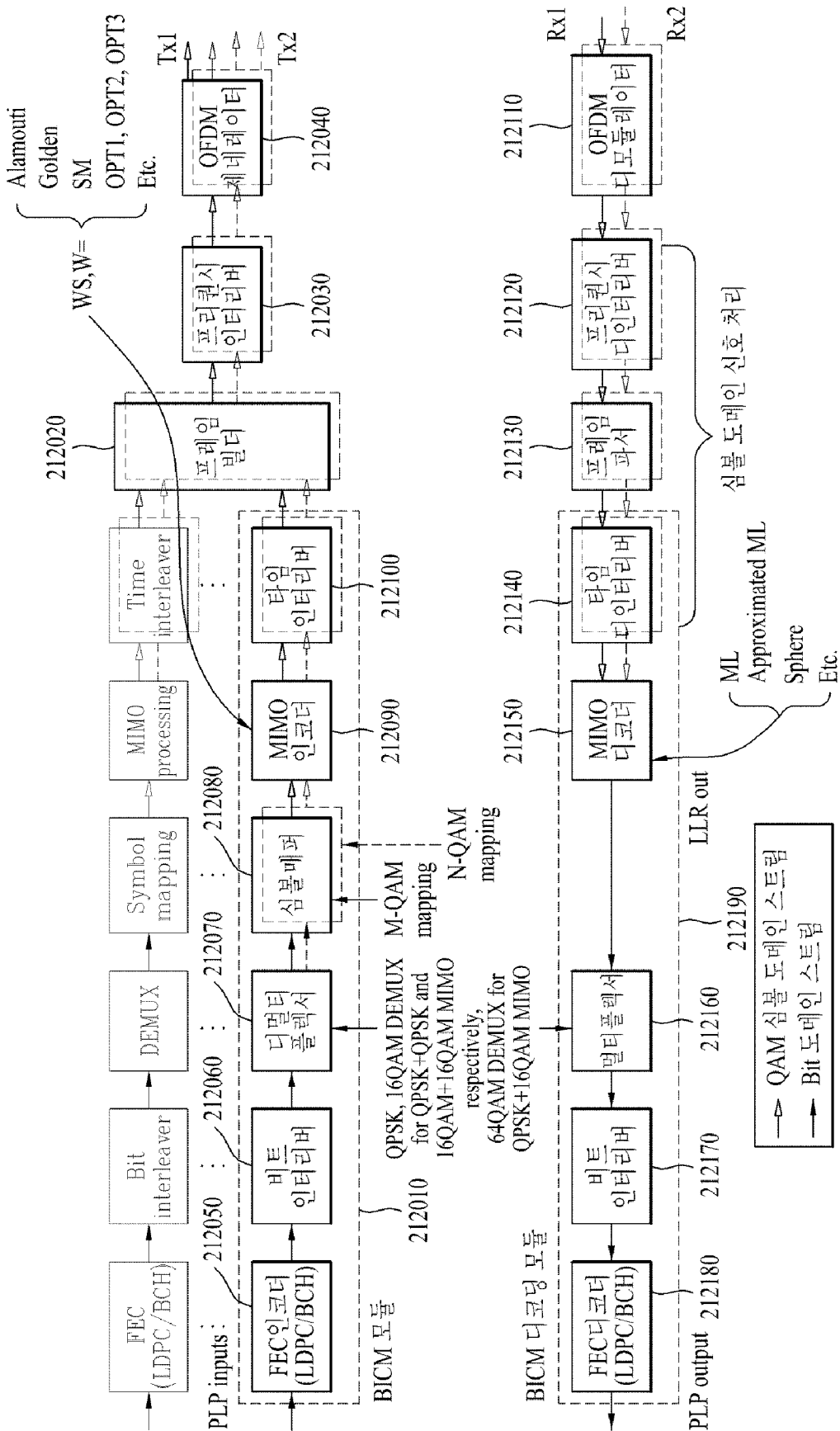
[Fig. 25]



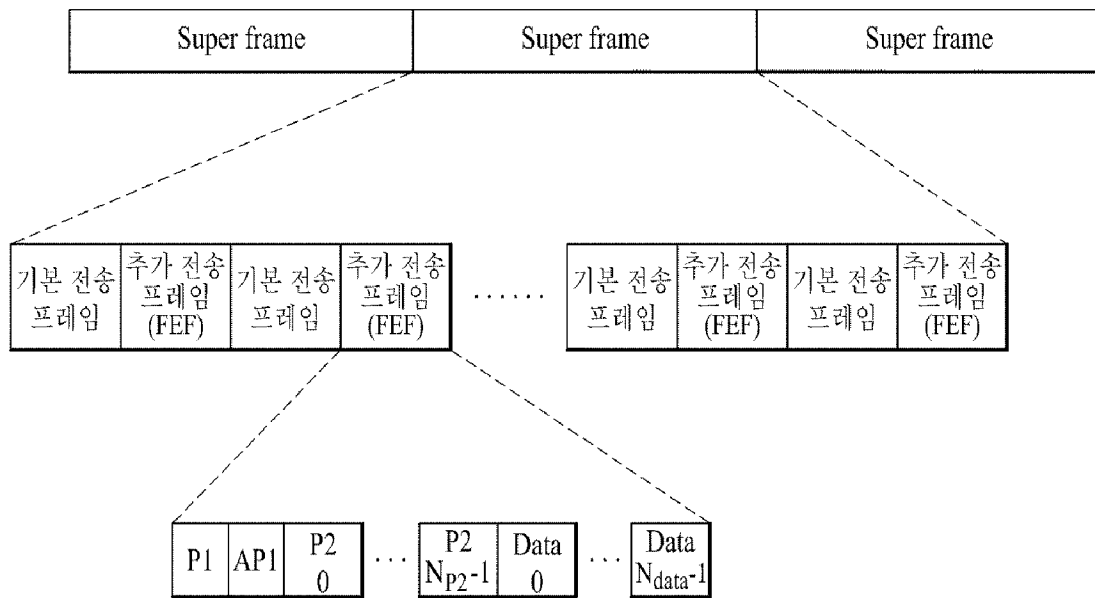
[Fig. 26]



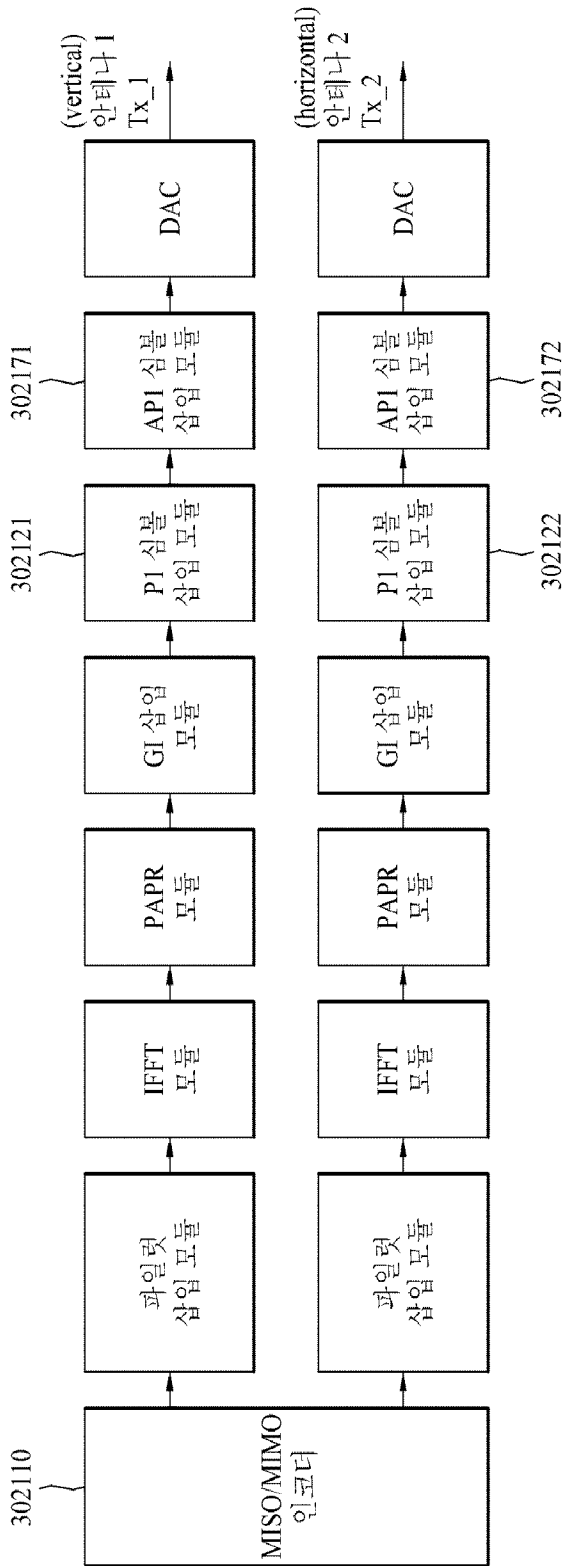
[Fig. 27]



[Fig. 28]

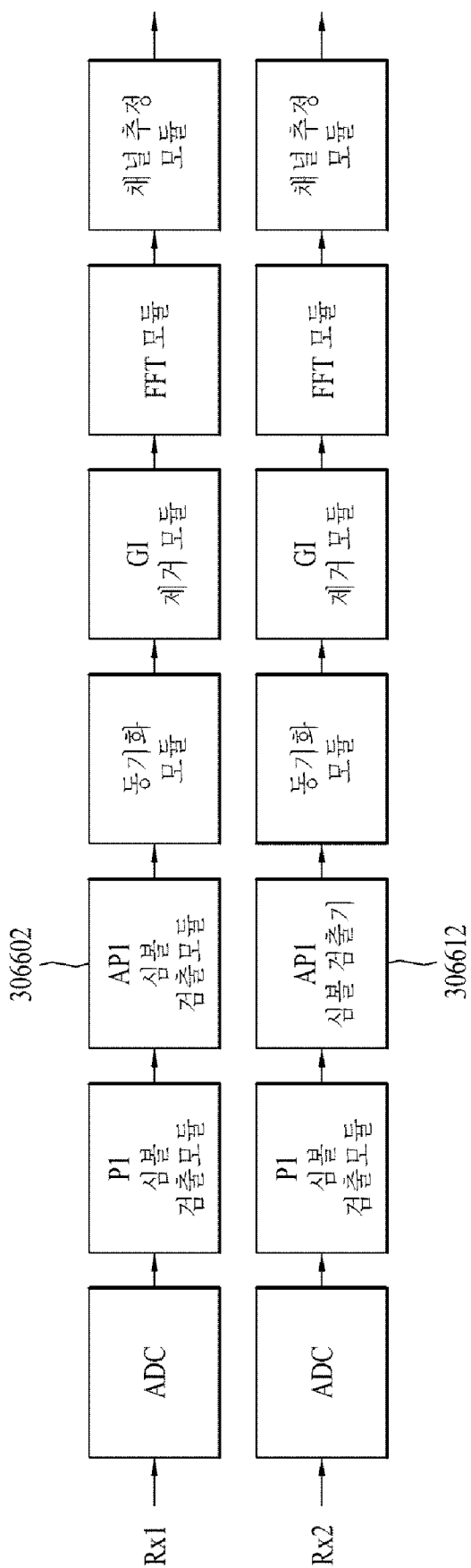


[Fig. 29]

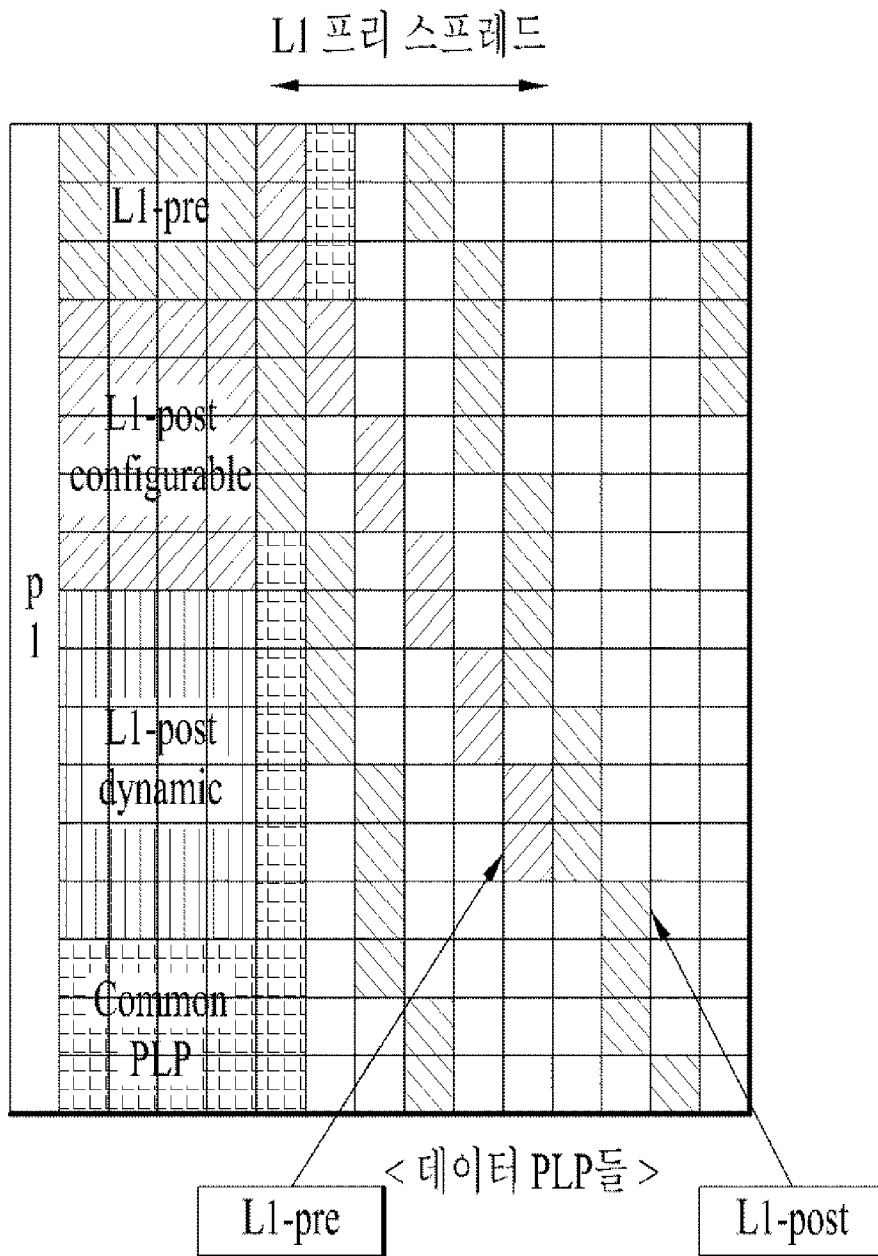




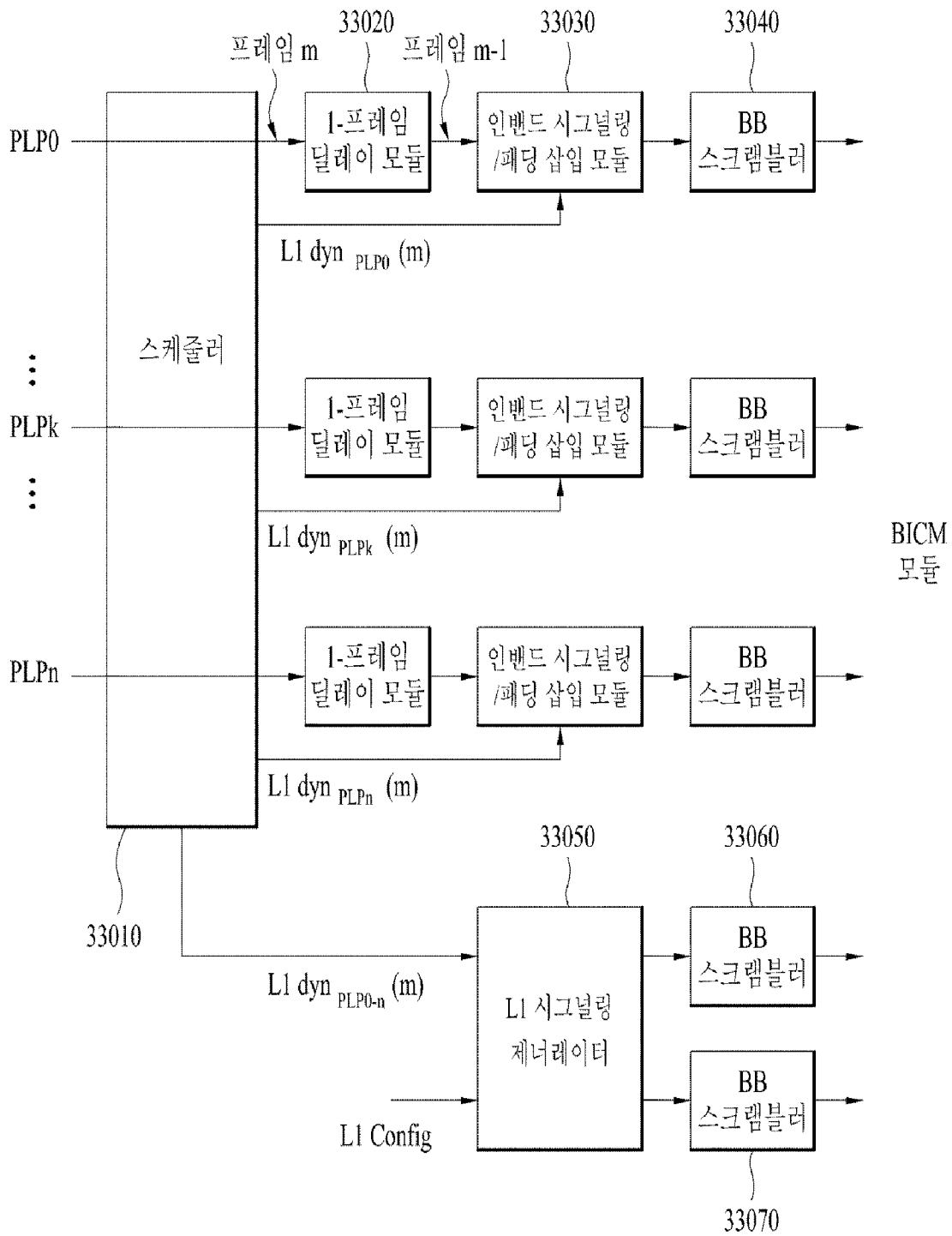
[Fig. 31]



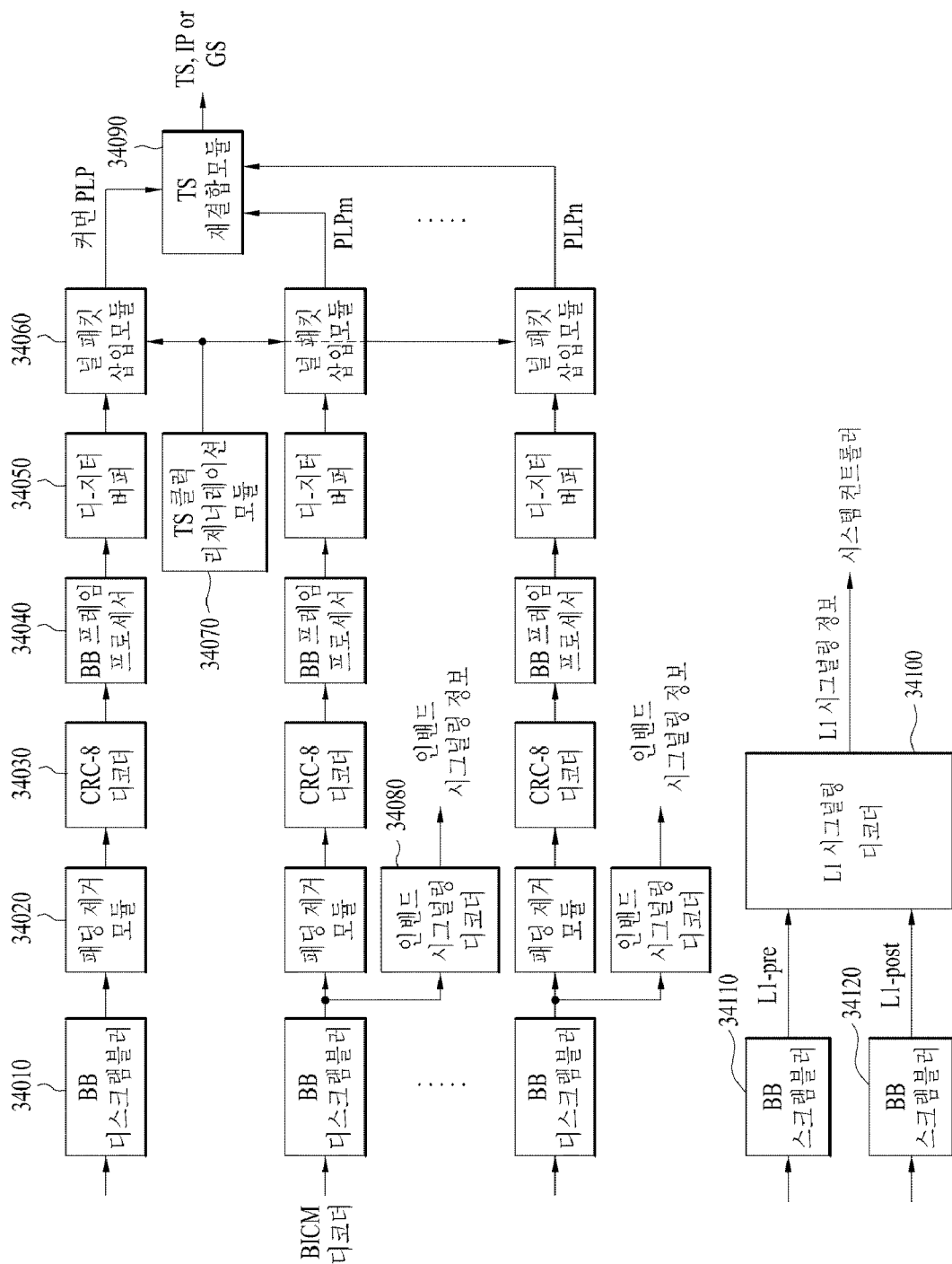
[Fig. 32]



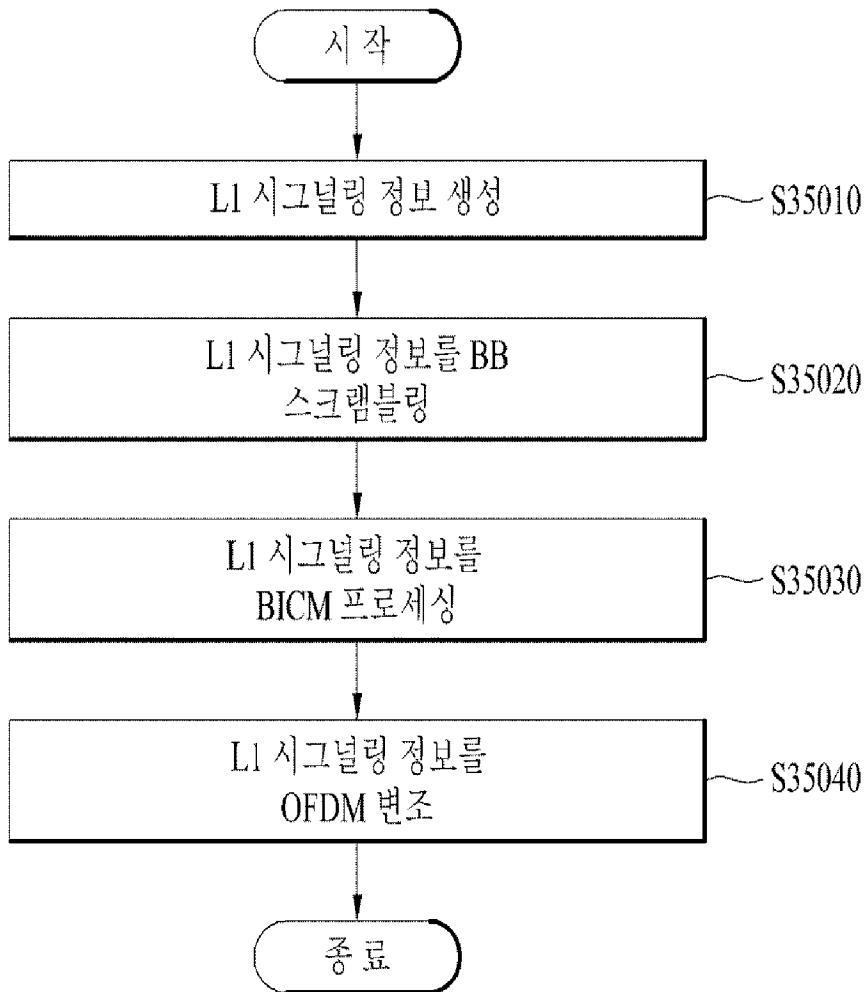
[Fig. 33]



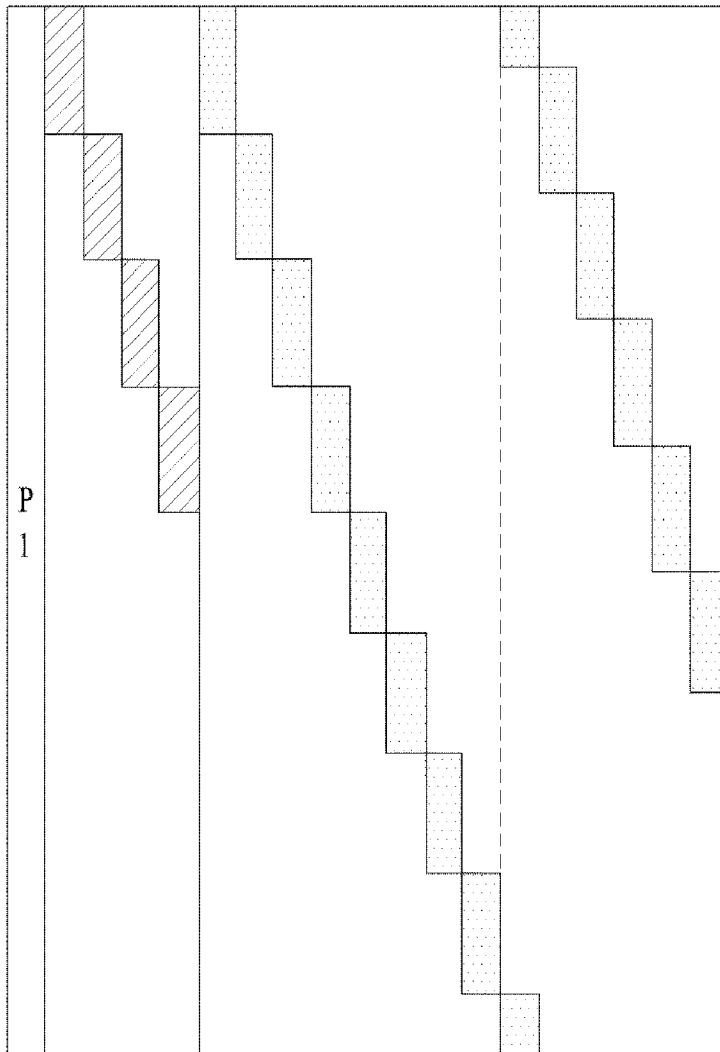
[Fig. 34]



[Fig. 35]



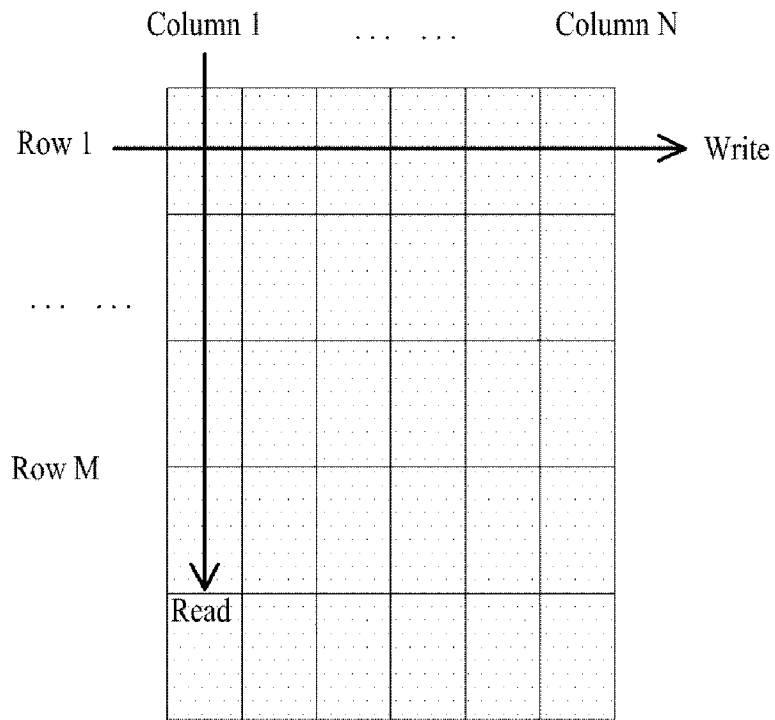
[Fig. 36]



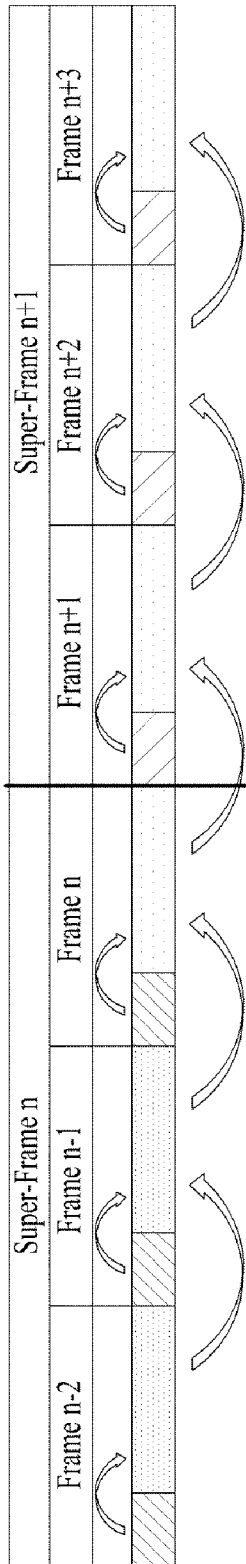
L1-pre

L1-post for next frame

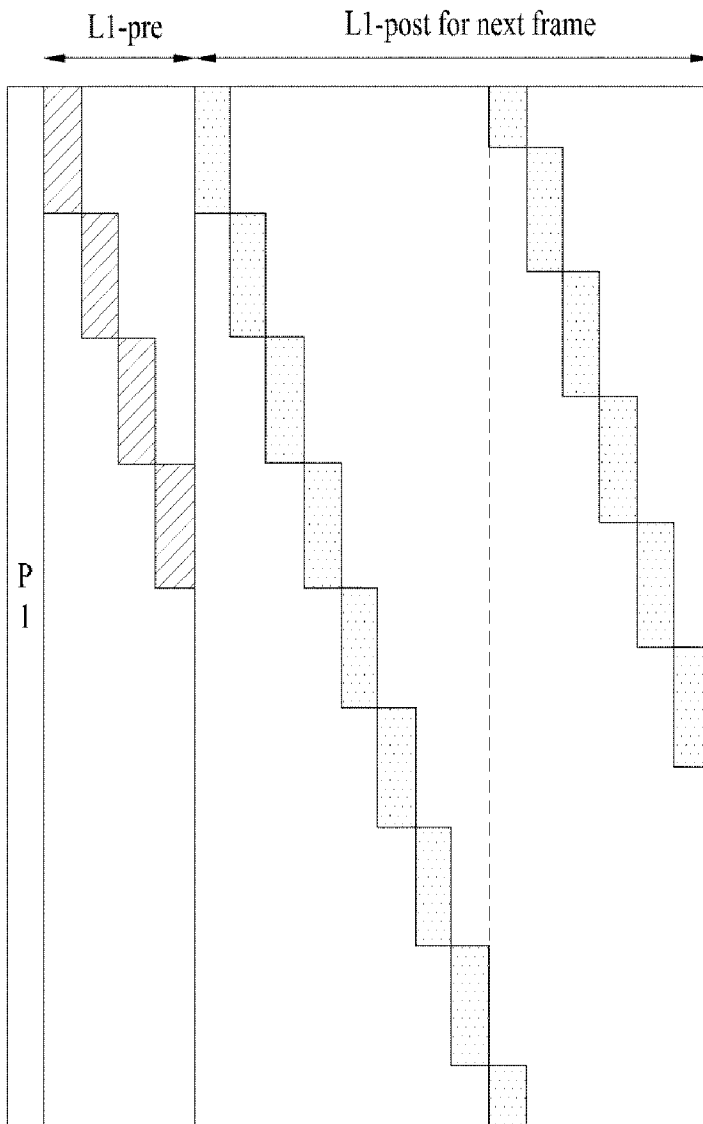
[Fig. 37]



[Fig. 38]



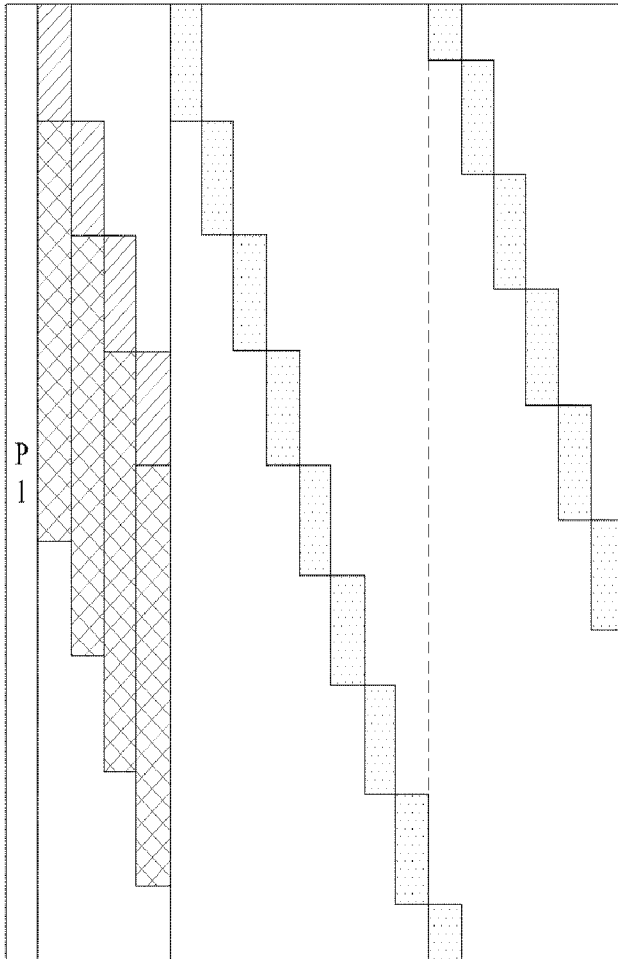
[Fig. 39]



L1-pre

L1-post for next frame

[Fig. 40]

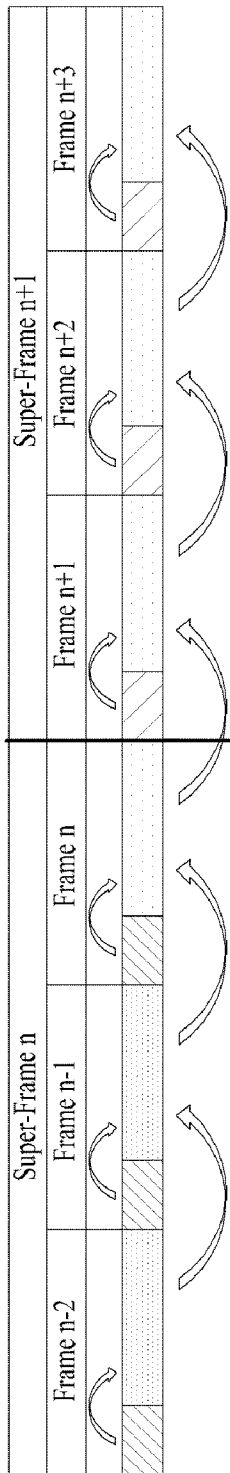


L1-pre

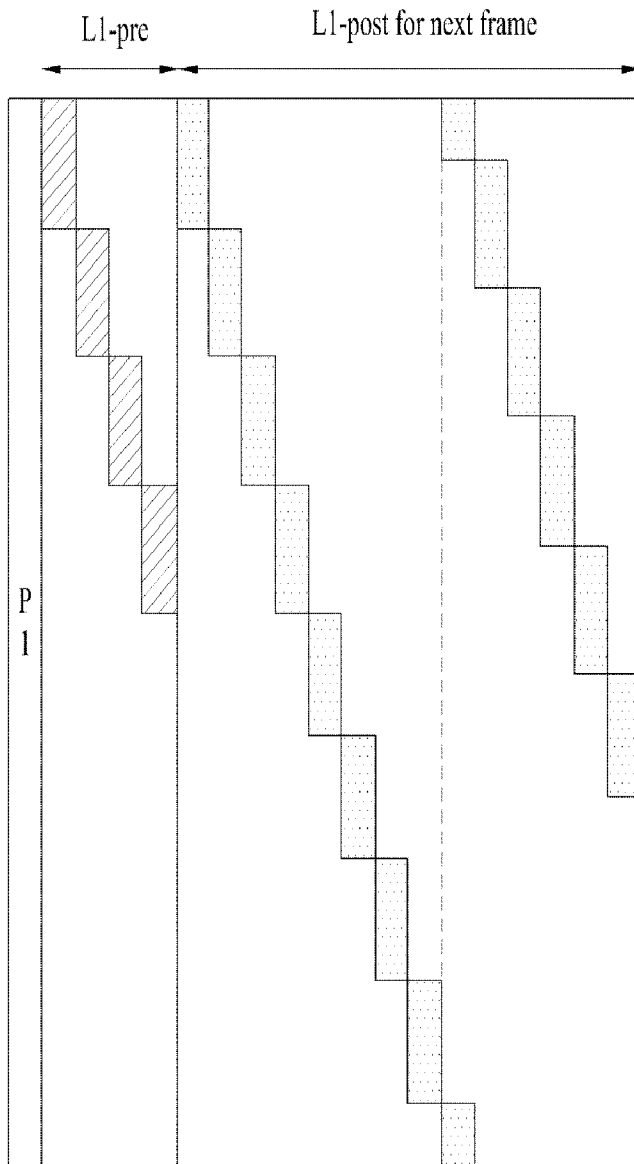
L1-post for current frame

L1-post for next frame

[Fig. 41]



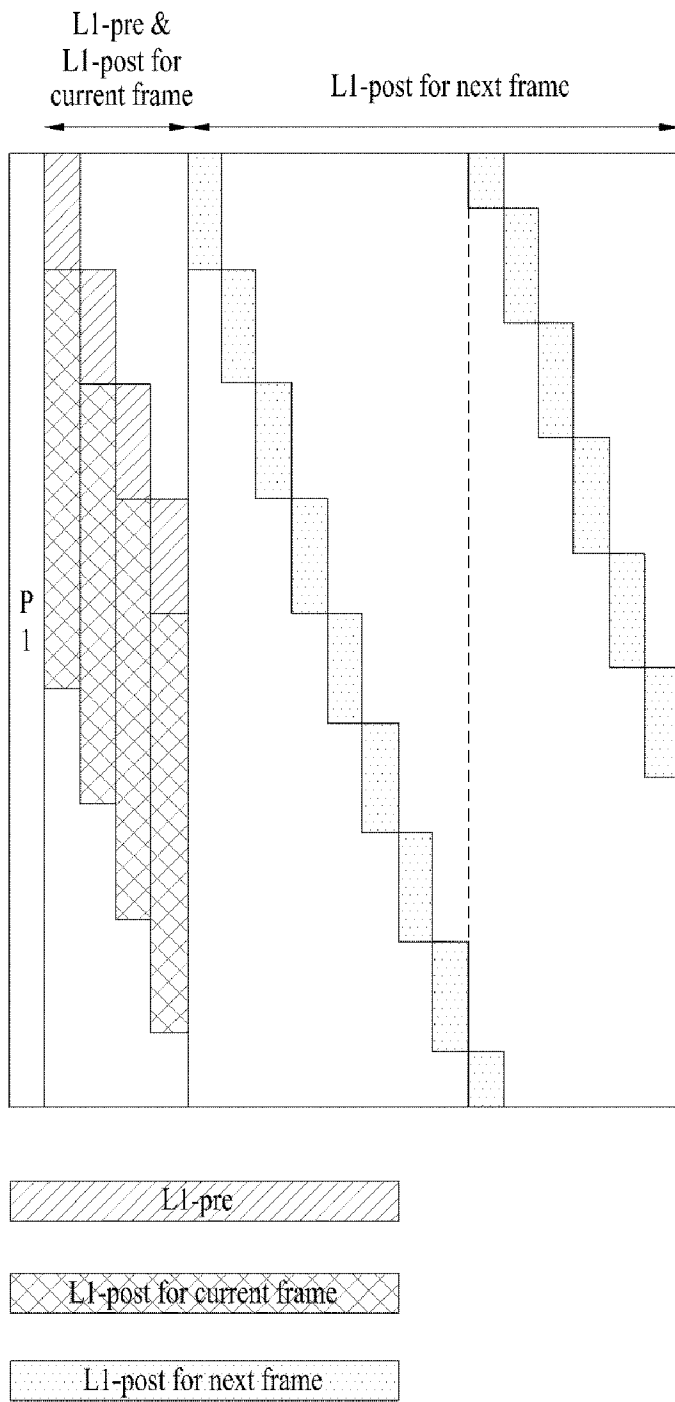
[Fig. 42]



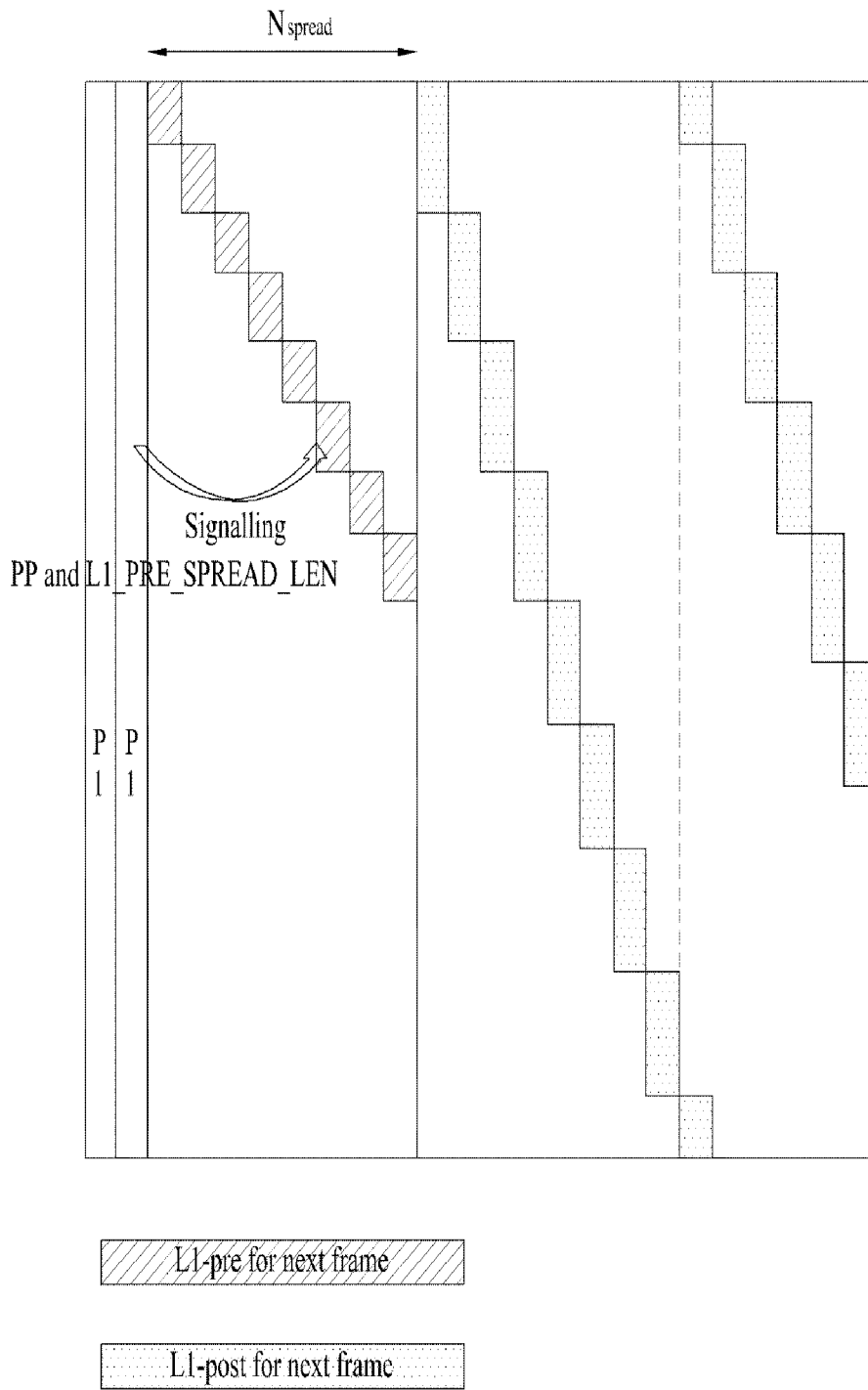
L1-pre

L1-post for next frame

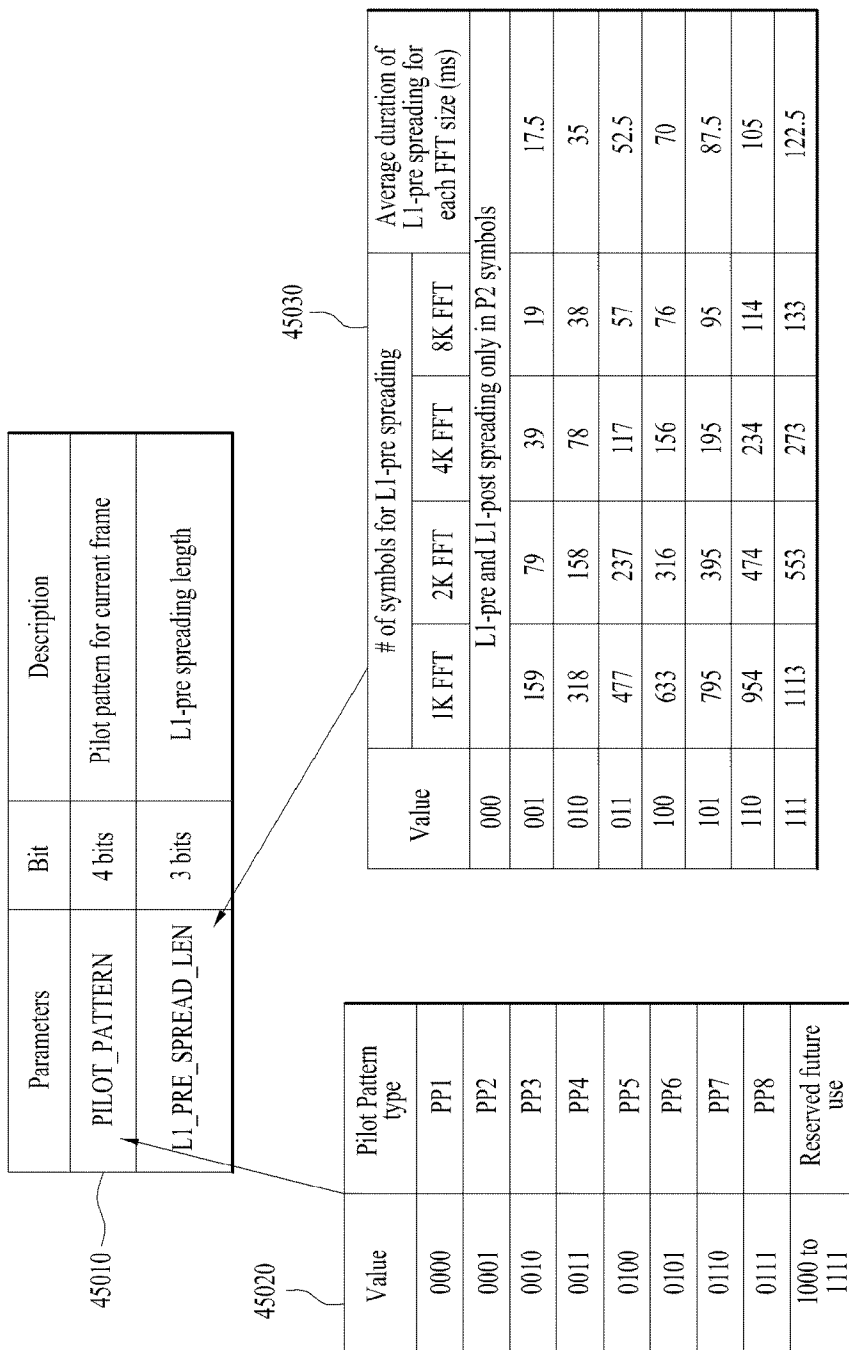
[Fig. 43]



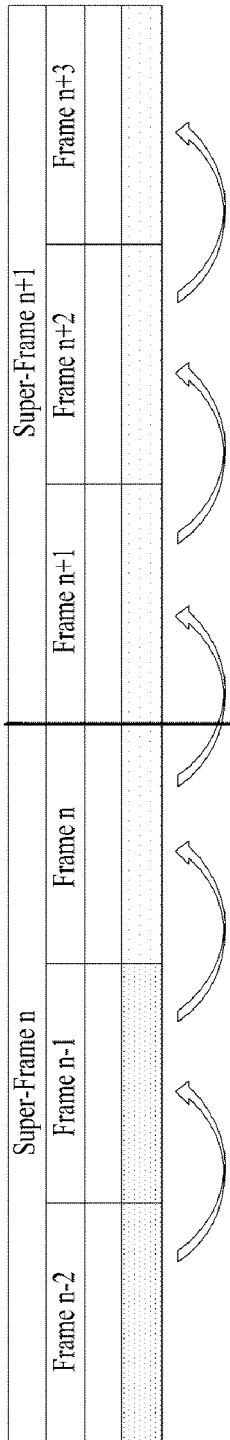
[Fig. 44]



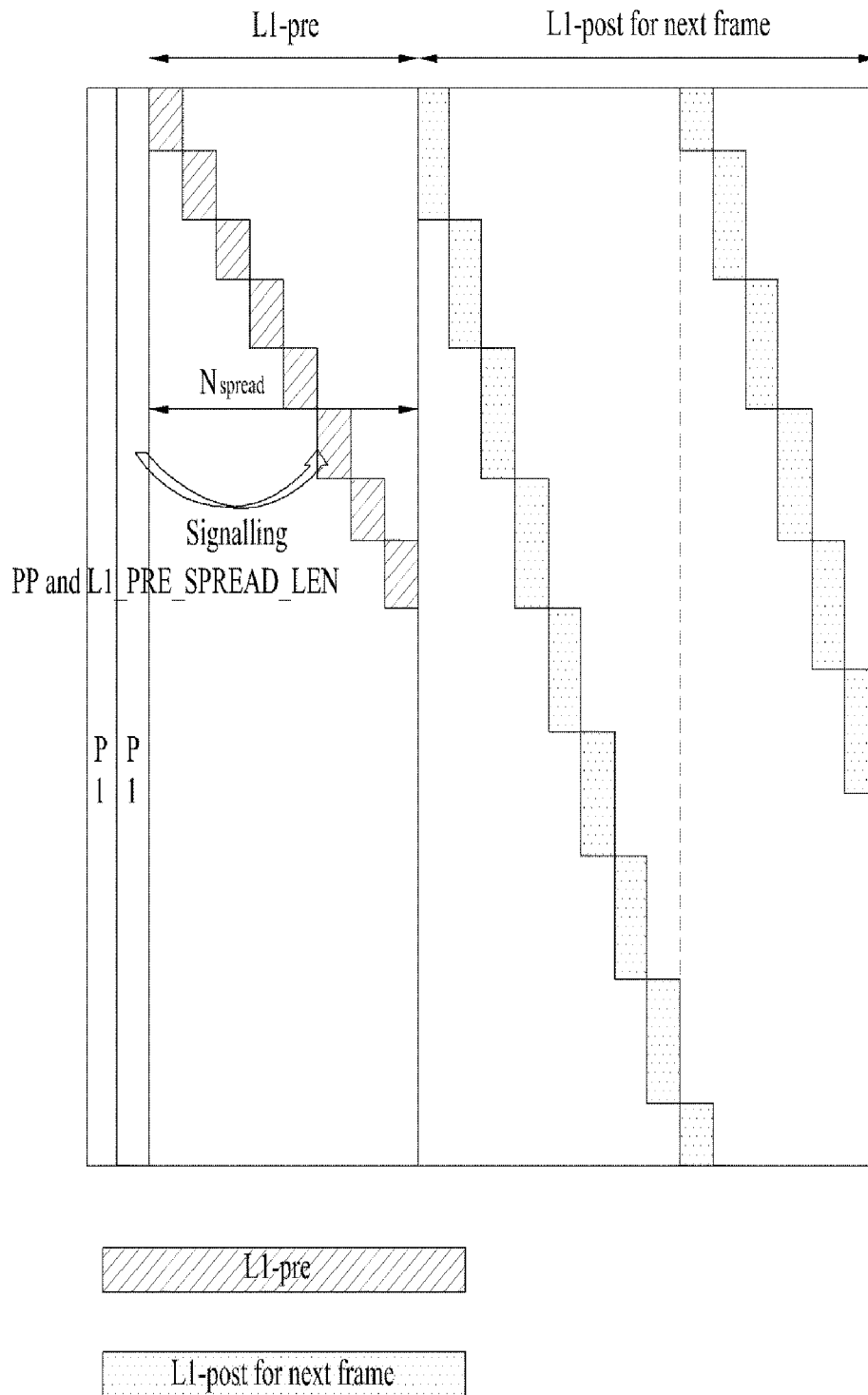
[Fig. 45]



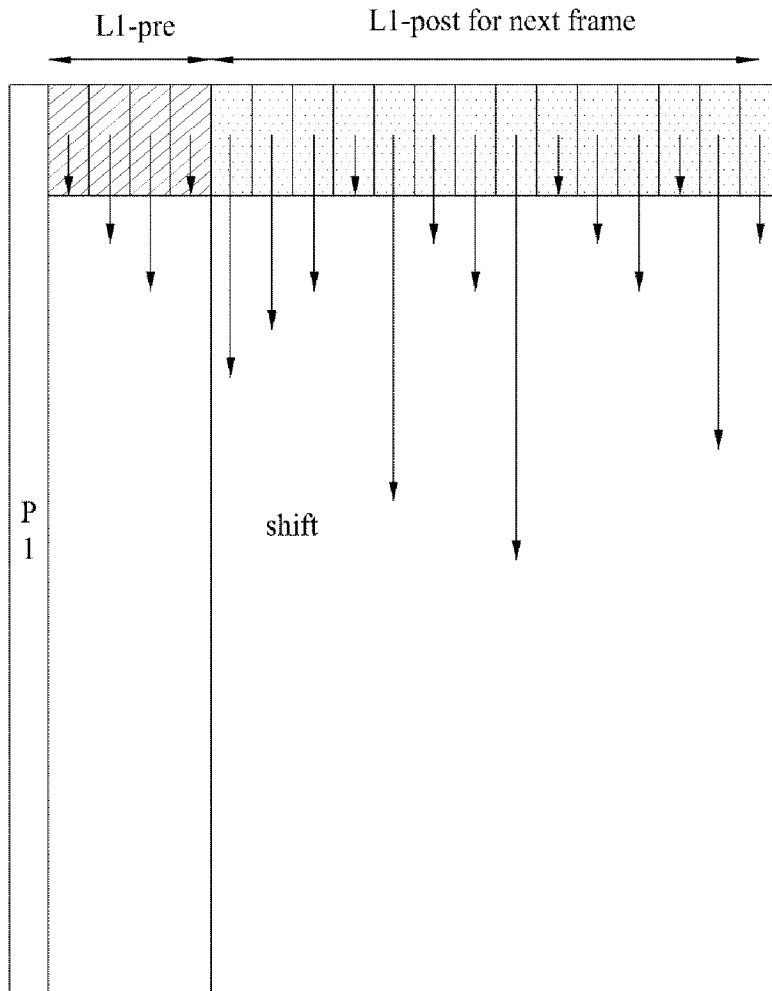
[Fig. 46]



[Fig. 47]



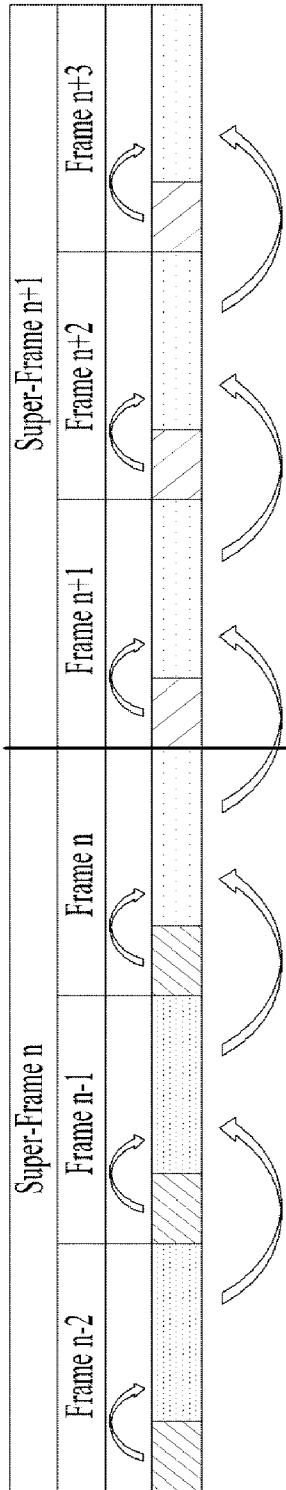
[Fig. 48]



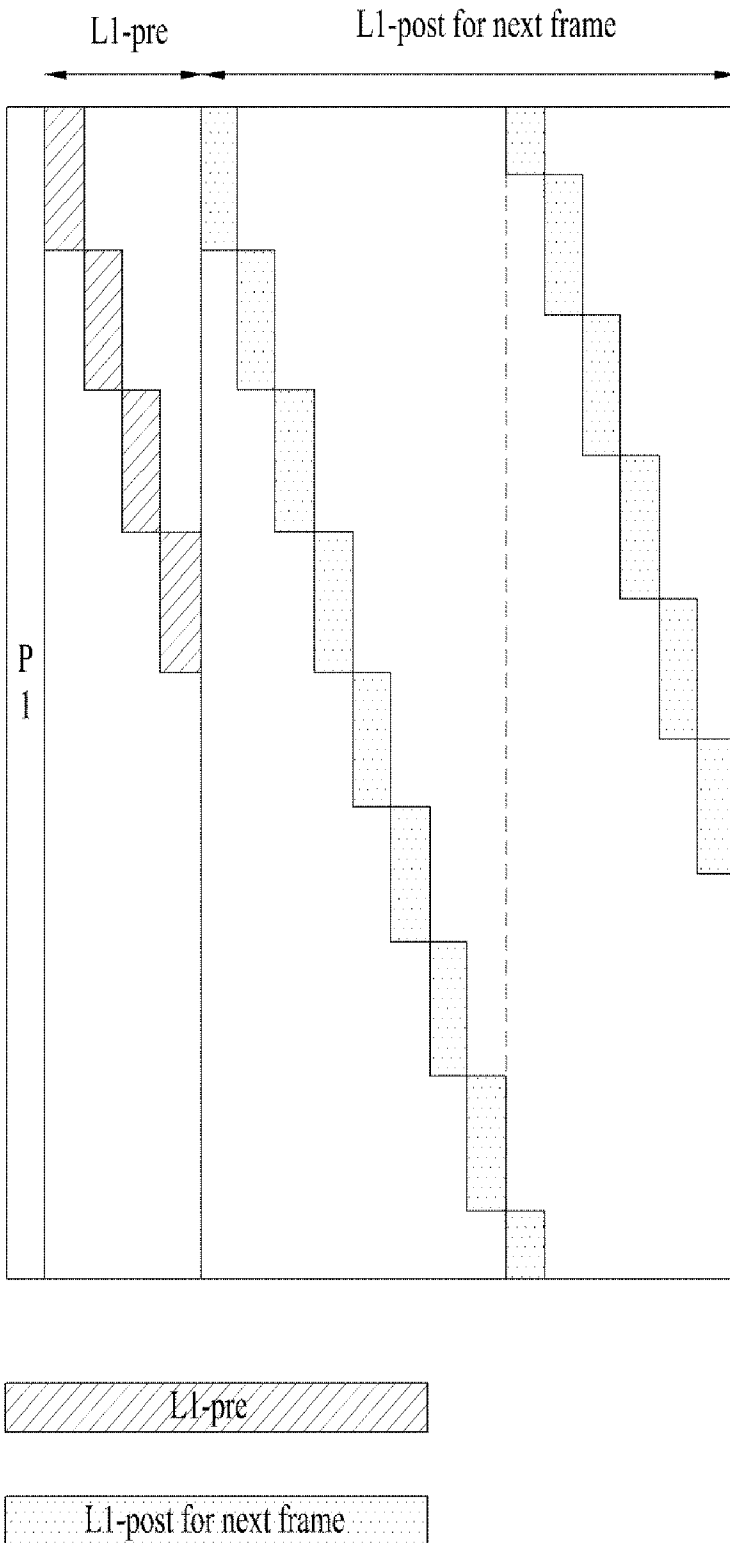
L1-pre

L1-post for next frame

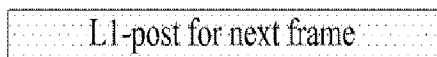
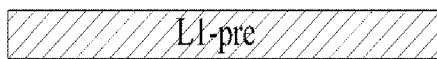
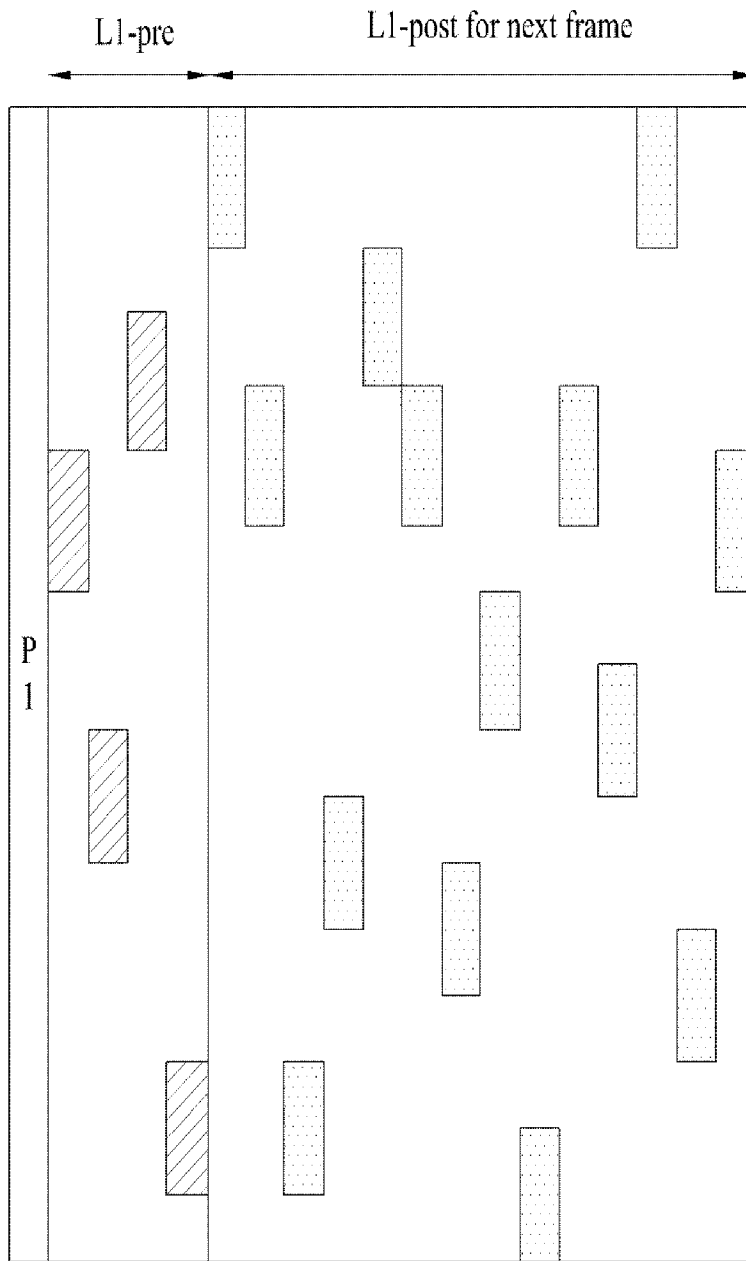
[Fig. 49]



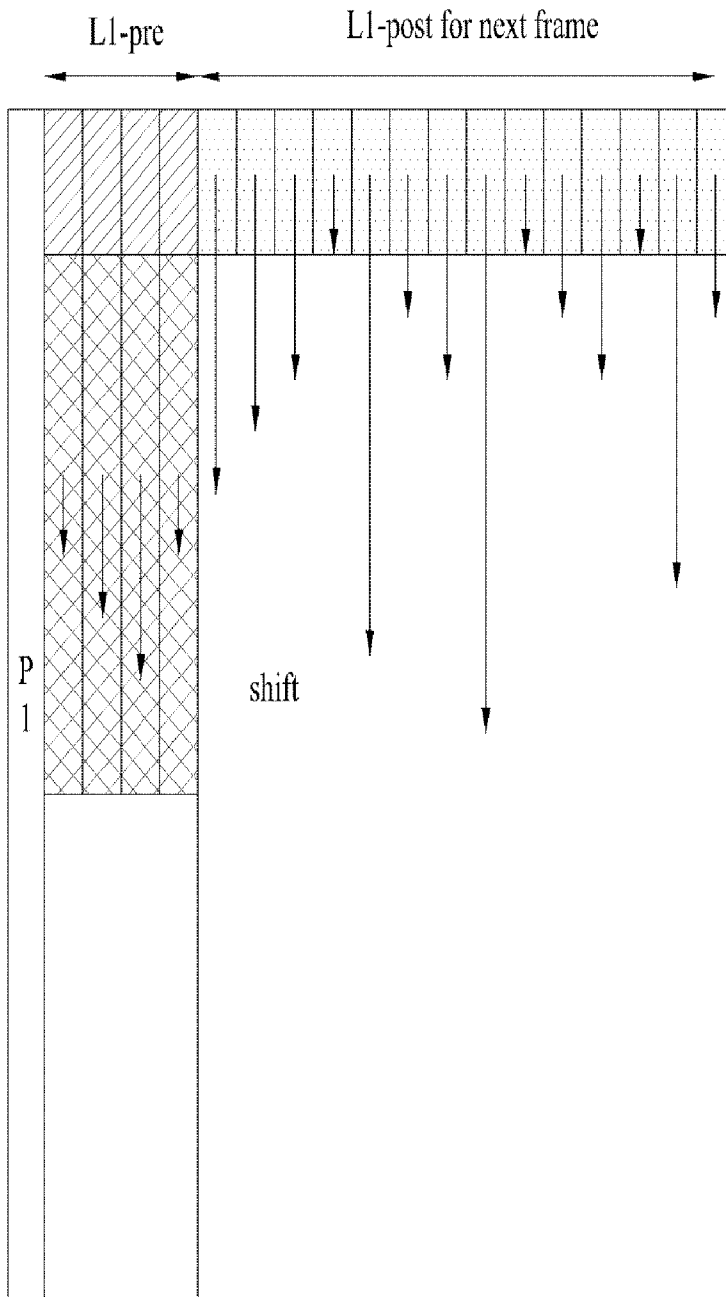
[Fig. 50]



[Fig. 51]



[Fig. 52]

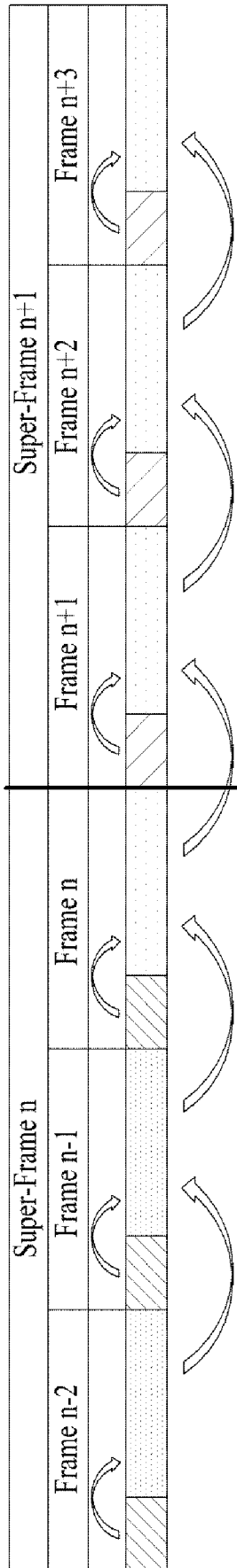


L1-pre

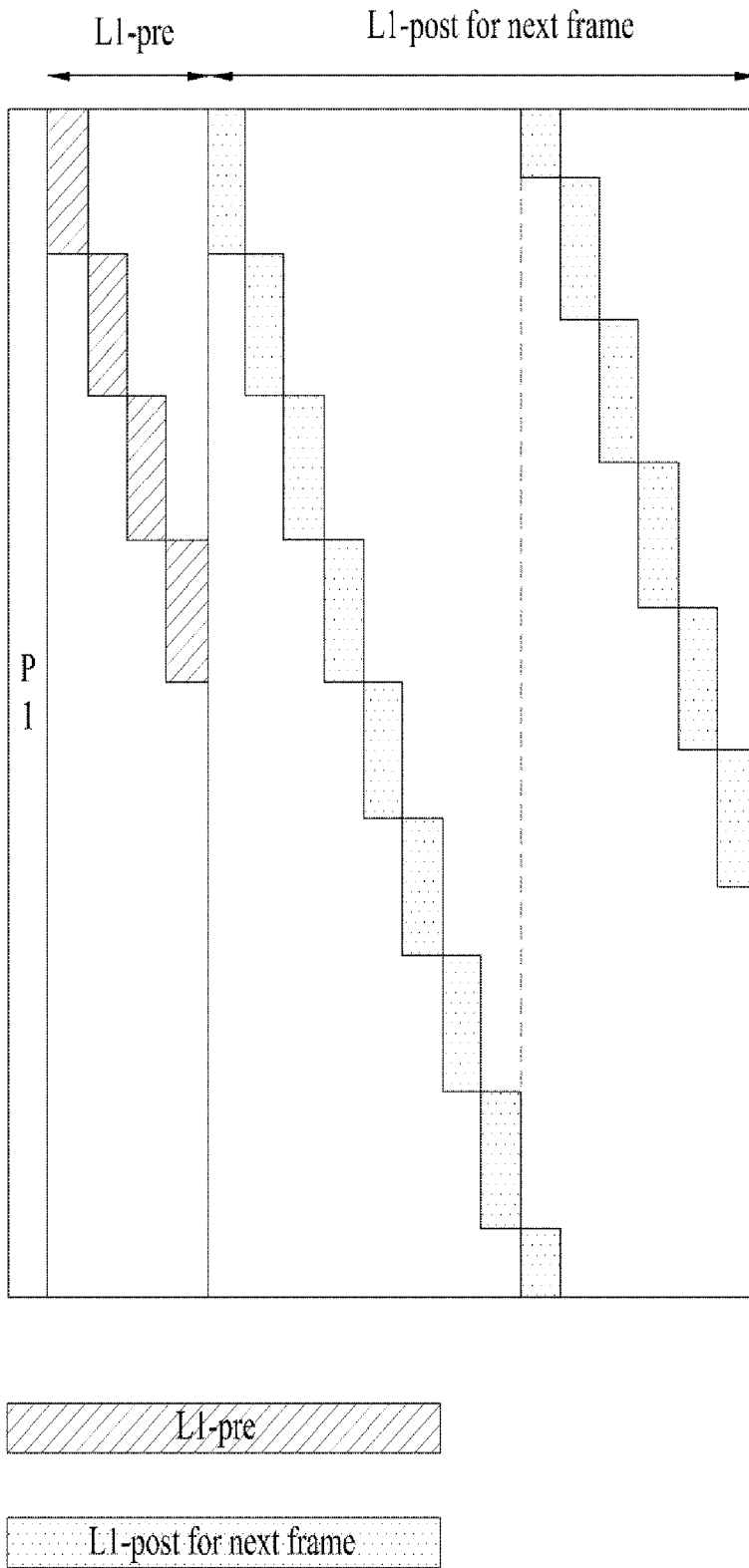
L1-post for current frame

L1-post for next frame

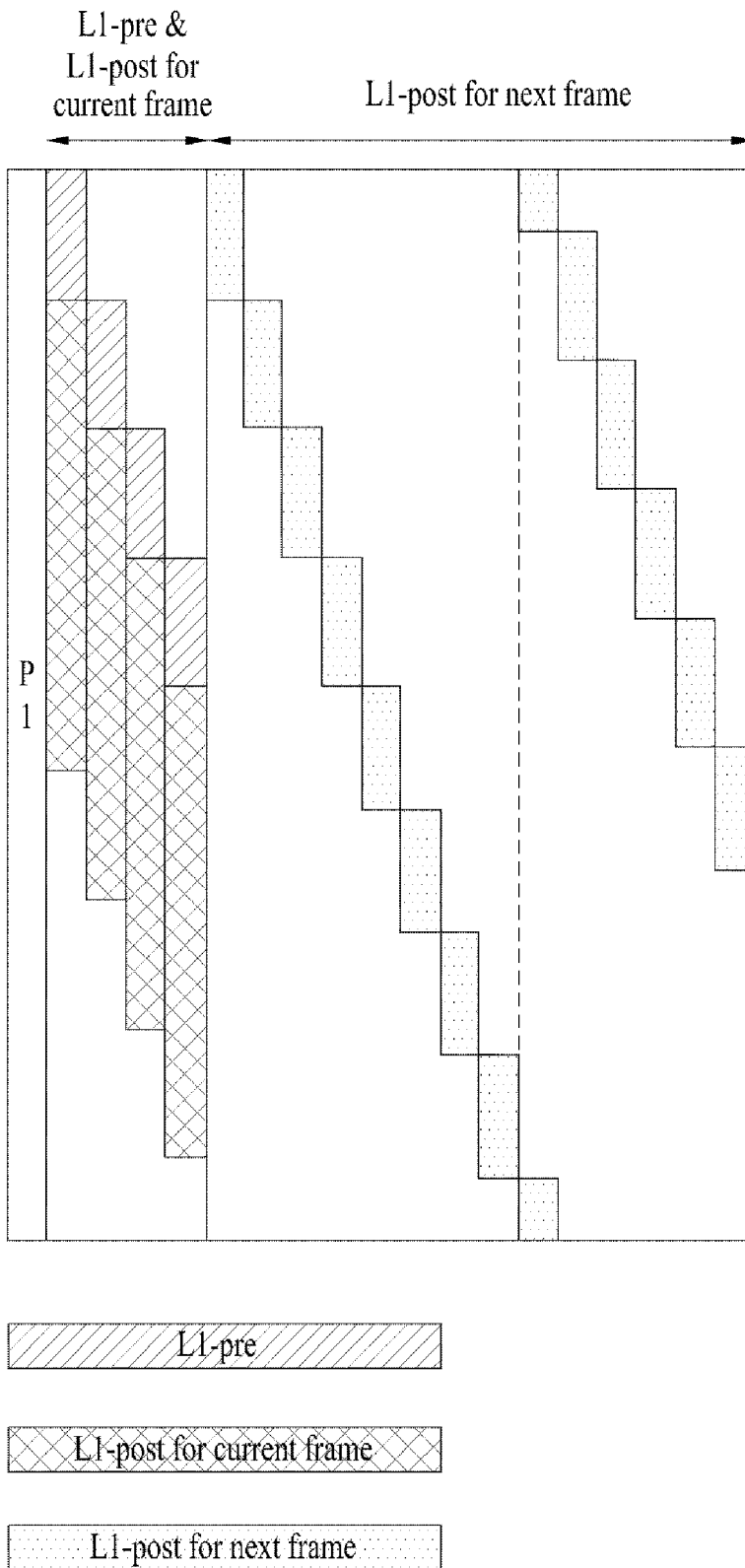
[Fig. 53]



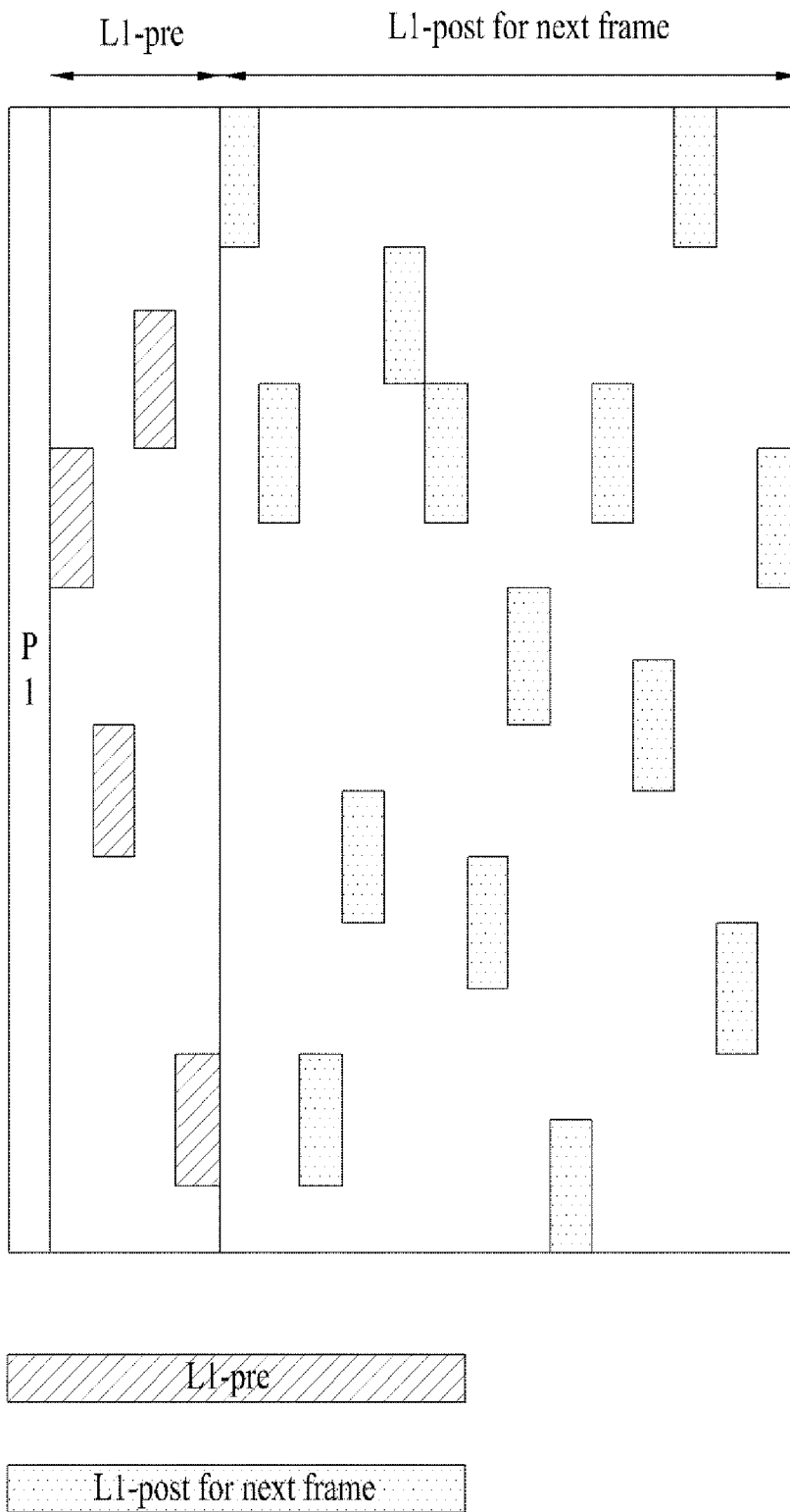
[Fig. 54]



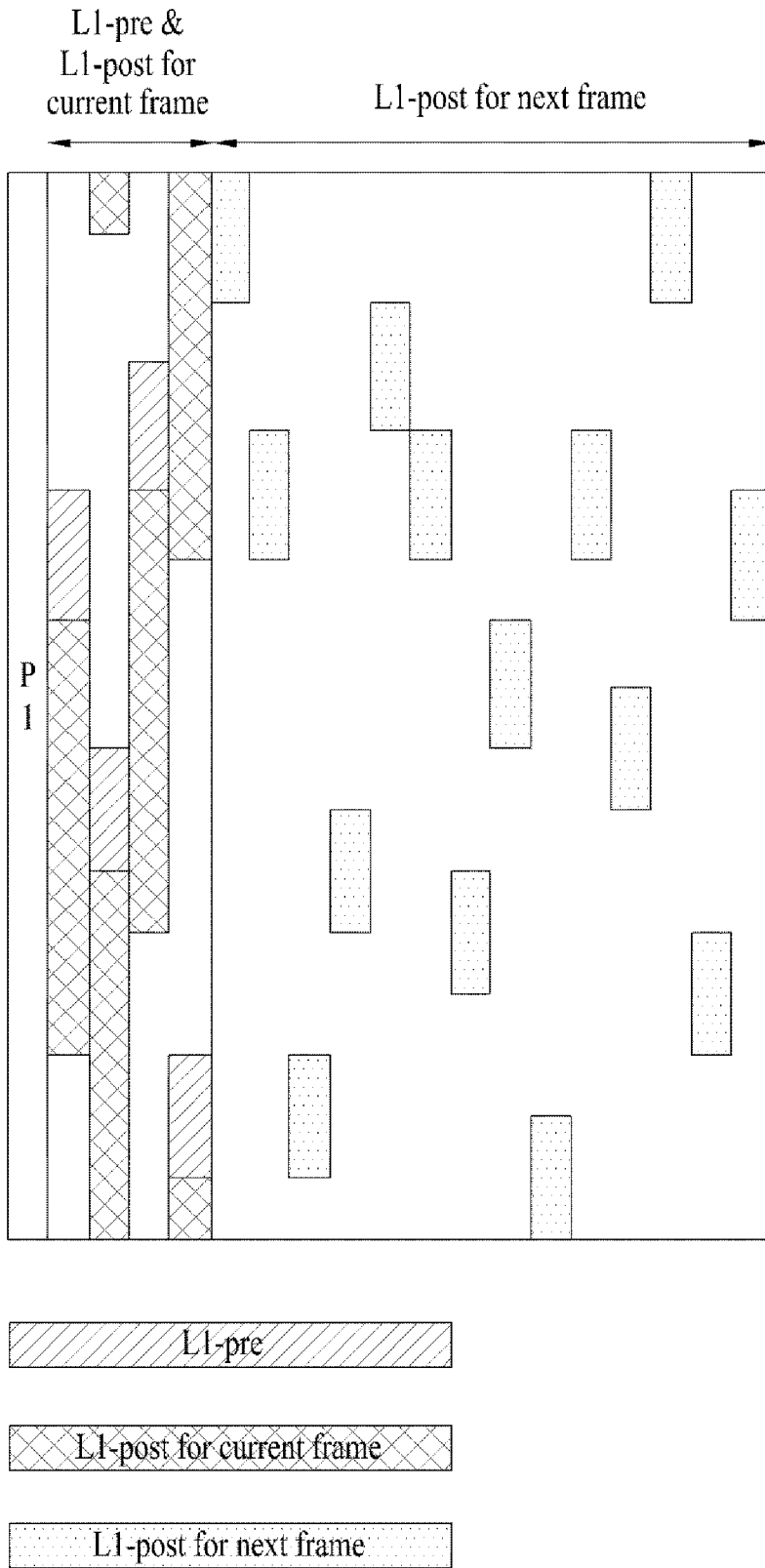
[Fig. 55]



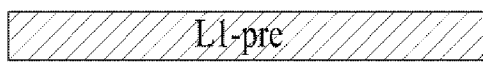
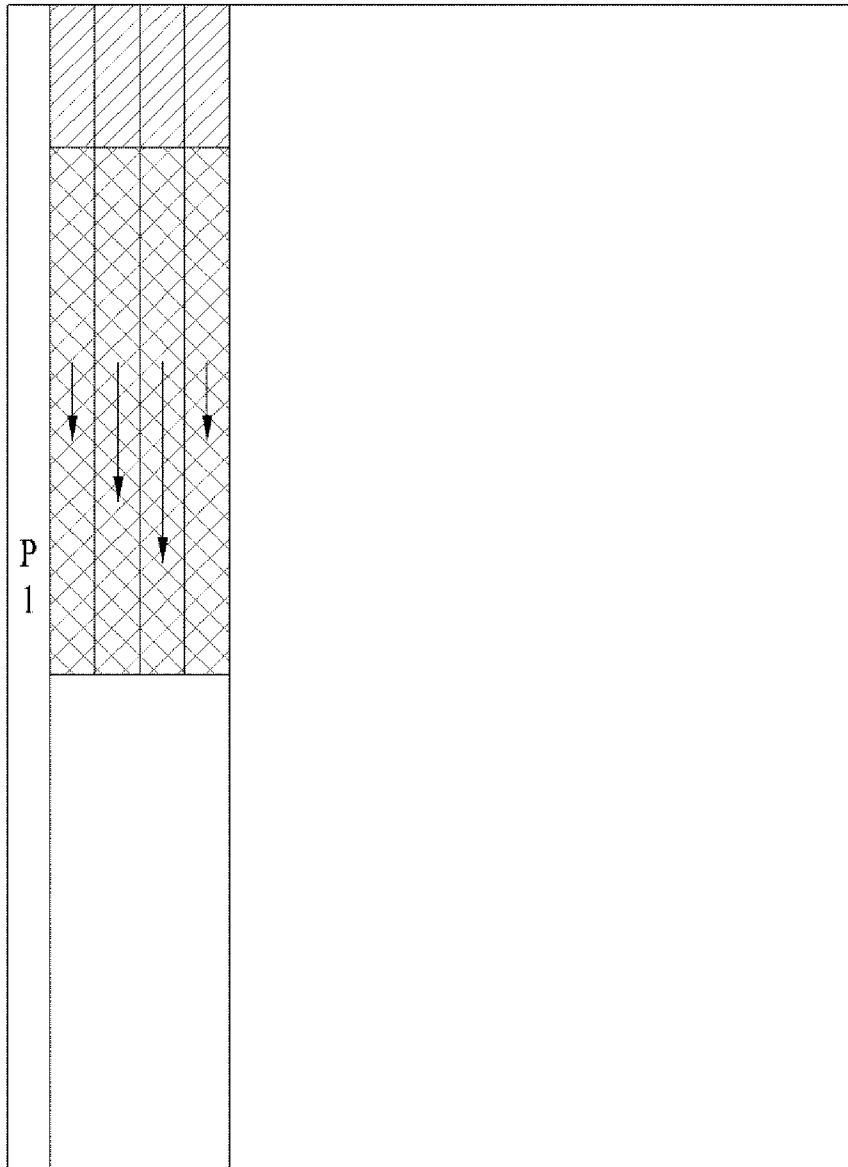
[Fig. 56]



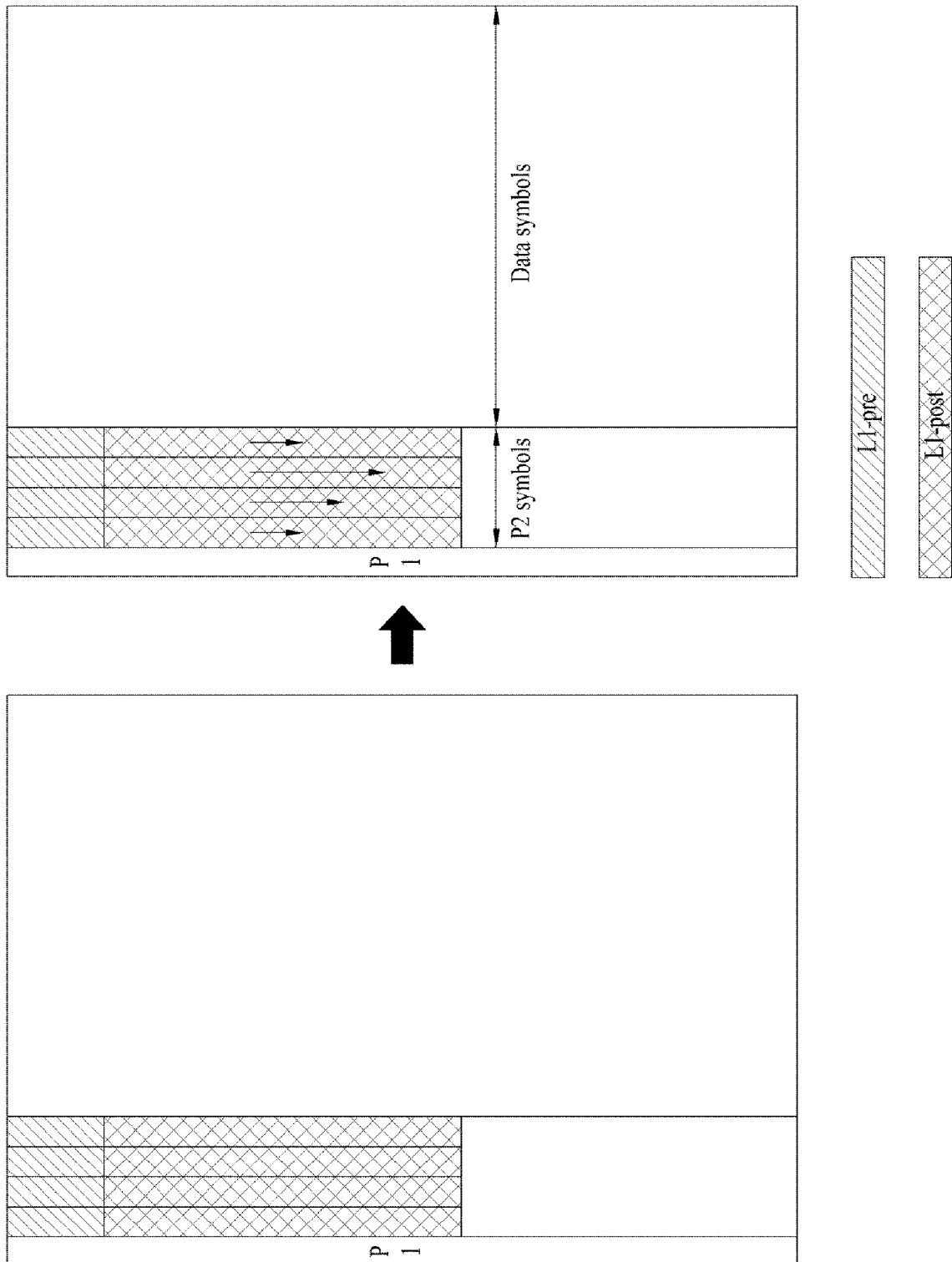
[Fig. 57]



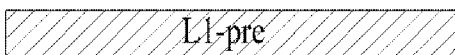
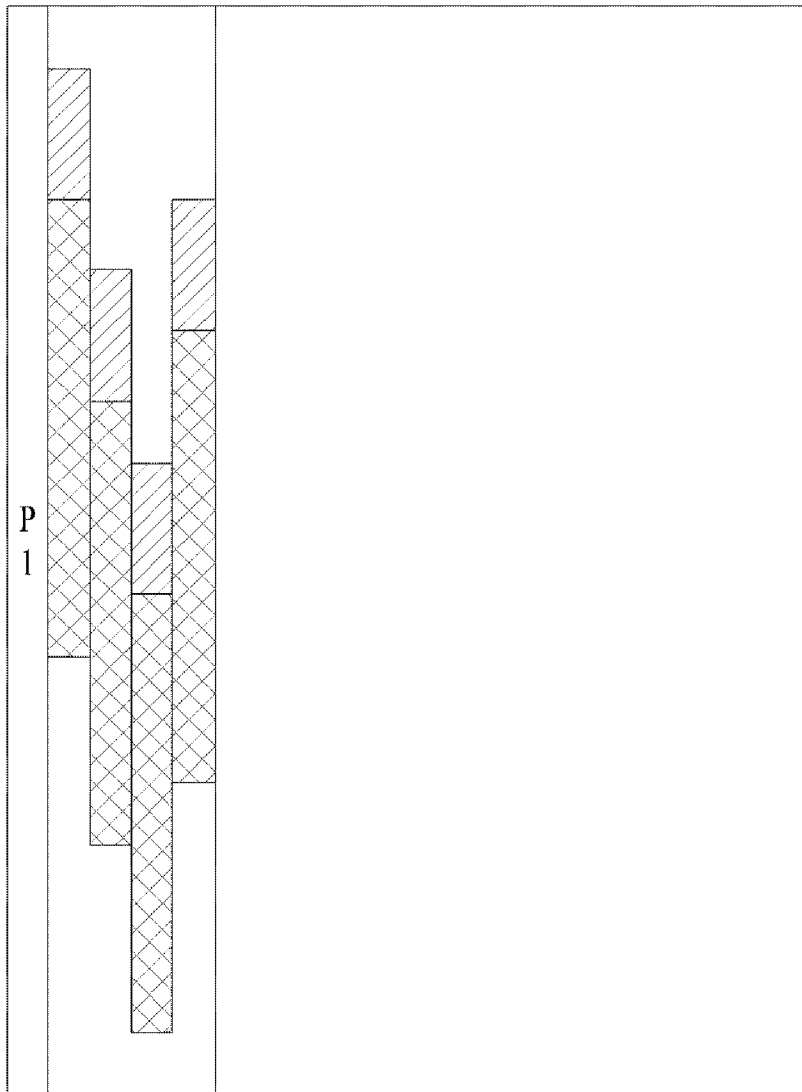
[Fig. 58]



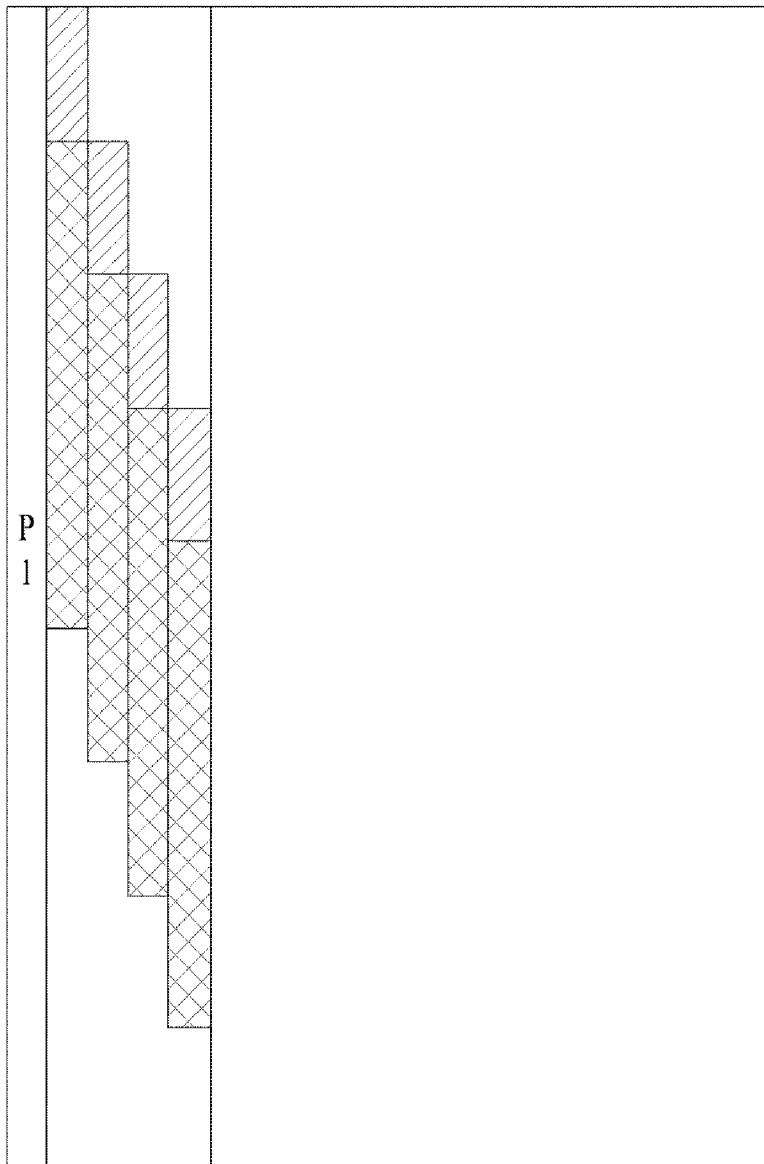
[Fig. 59]



[Fig. 60]



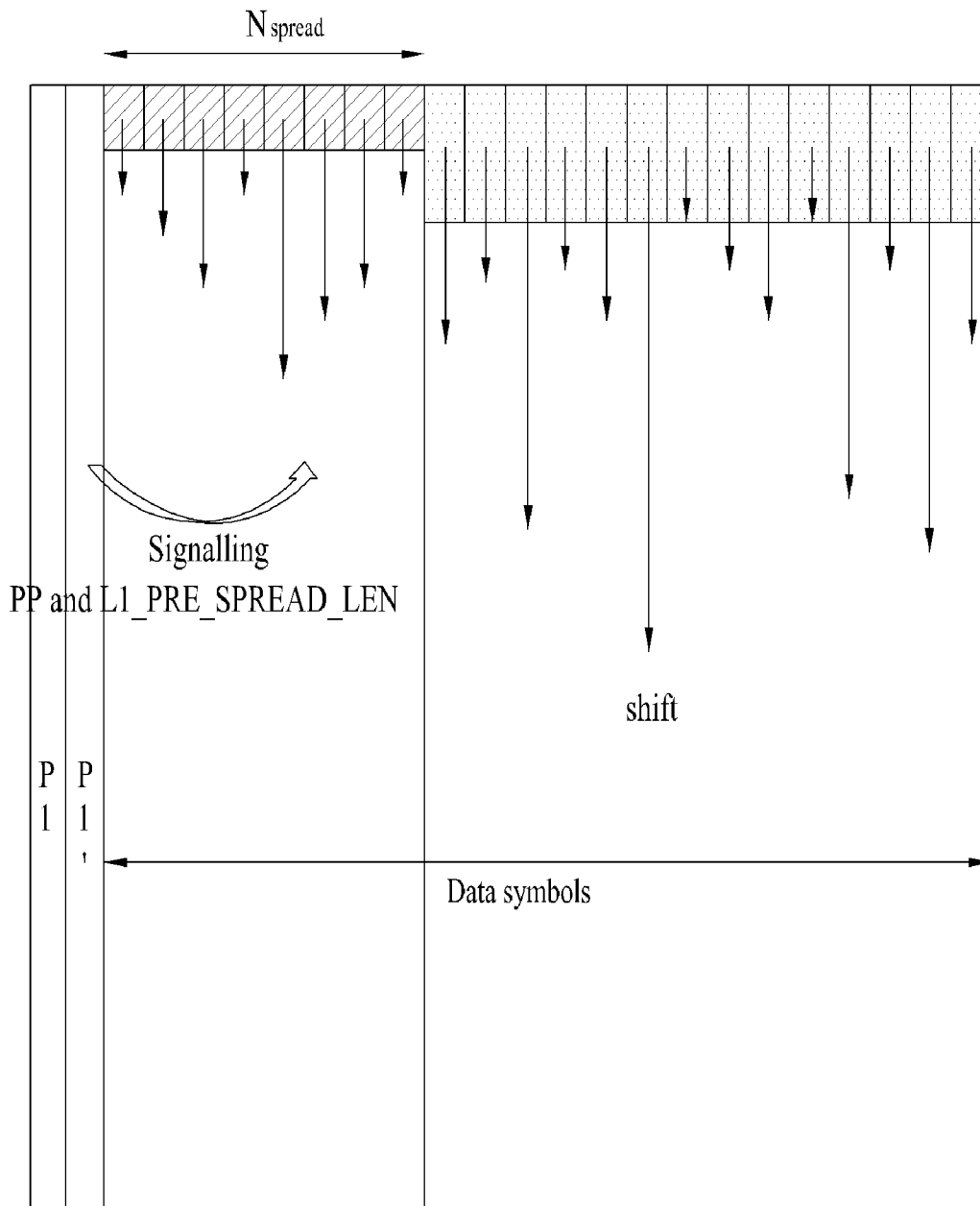
[Fig. 61]



L1-pre

L1-post

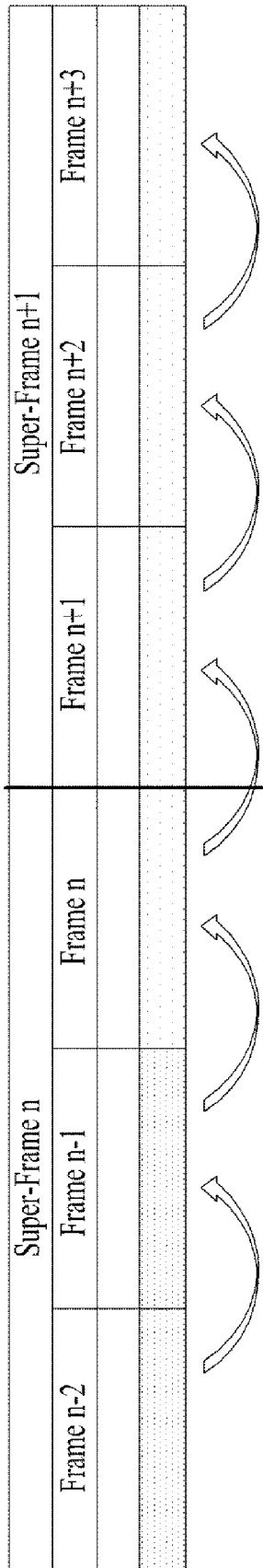
[Fig. 62]



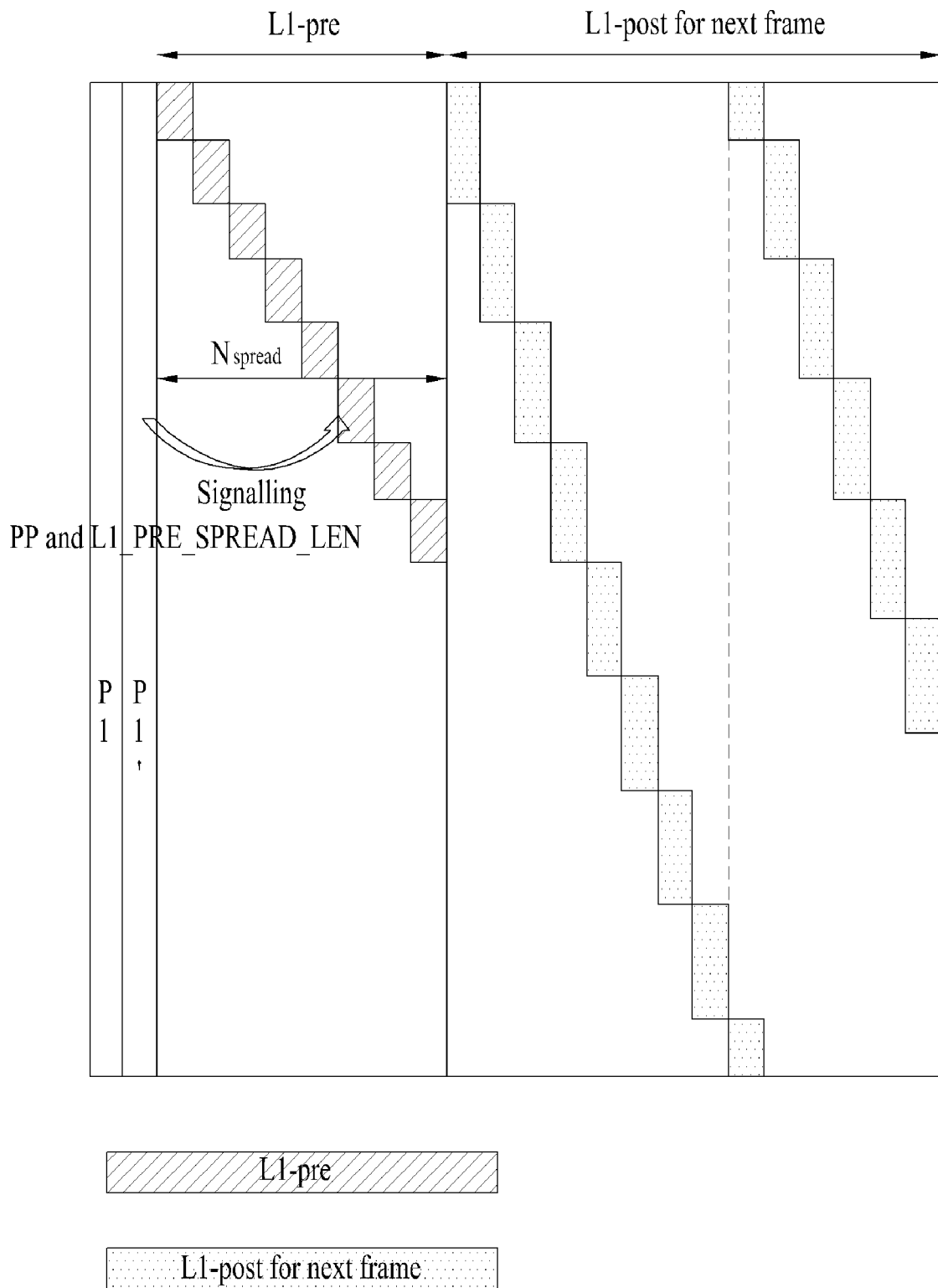
L1-pre for next frame

L1-post for next frame

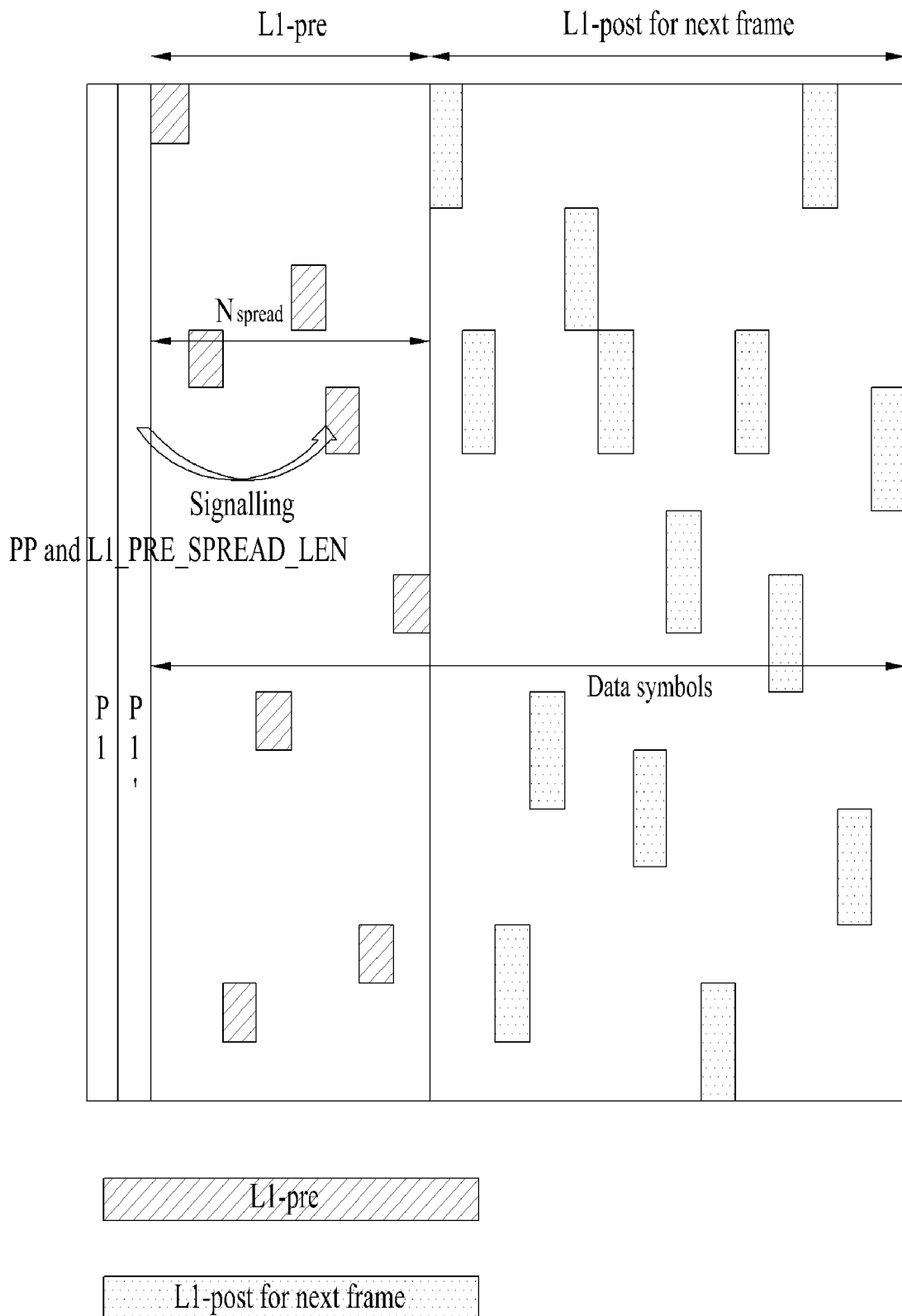
[Fig. 63]



[Fig. 64]



[Fig. 65]



[Fig. 66]

