

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 6 月 17 日 (17.06.2021)



(10) 国际公布号
WO 2021/114505 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) *H01L 21/84* (2006.01)
H01L 27/32 (2006.01)
- (21) 国际申请号: PCT/CN2020/079617
- (22) 国际申请日: 2020 年 3 月 17 日 (17.03.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201911258423.2 2019 年 12 月 10 日 (10.12.2019) CN
- (71) 申请人: 武汉华星光电半导体显示技术有限公司(WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。
- (72) 发明人: 黄茜(HUANG, Qian); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。
- (74) 代理人: 深圳紫藤知识产权代理有限公司(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND PREPARATION METHOD THEREOF, AND DISPLAY PANEL

(54) 发明名称: 一种阵列基板及其制备方法、显示面板

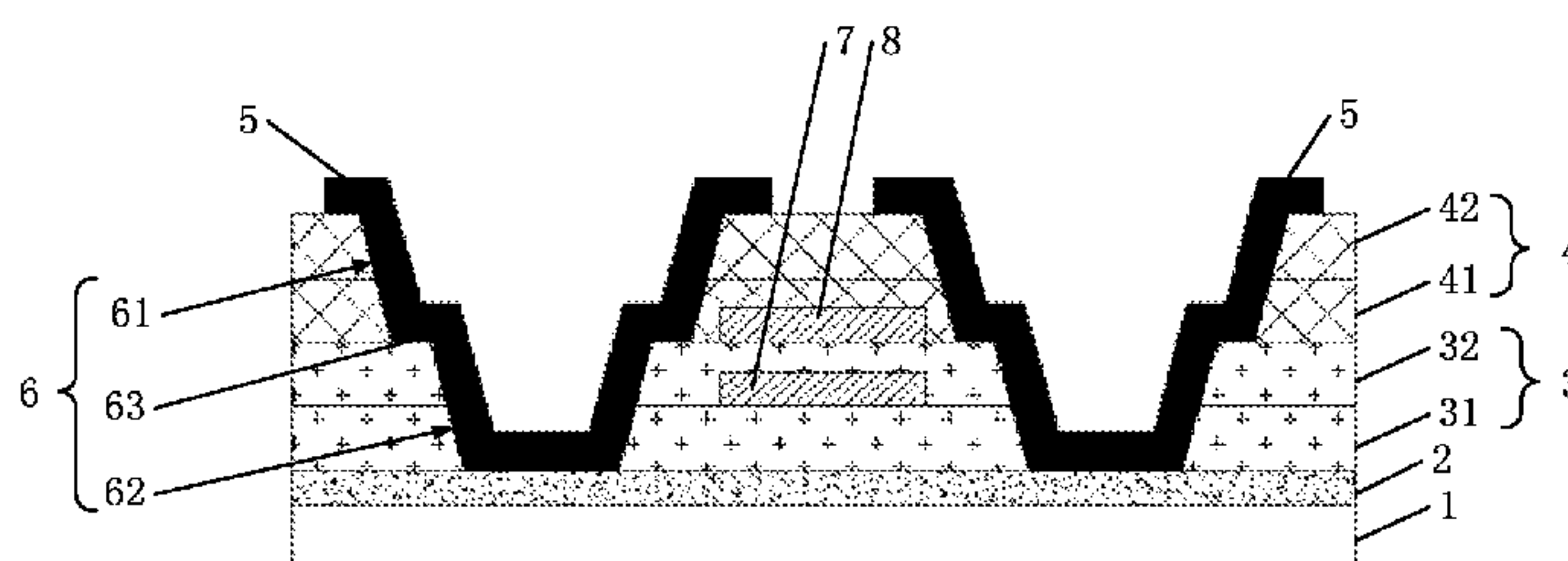


图 1

(57) Abstract: The present invention relates to an array substrate and a preparation method thereof, and a display panel, comprising the steps of forming a first groove by partially recessing downward the surface, away from the substrate, of the interlayer insulating layer of the array substrate, and forming a second groove by partially recessing downward the bottom surface, close to the substrate, of the first groove, until the surface, away from the substrate, of the active layer, and communicating the first groove and the second groove to form a via hole.

(57) 摘要: 本发明涉及一种阵列基板及其制备方法、显示面板, 本发明将所涉及的阵列基板的所述层间绝缘层远离所述基板的表面局部向下凹陷形成第一凹槽, 将所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成第二凹槽, 所述第一凹槽和所述第二凹槽相连通形成过孔。

WO 2021/114505 A1

一种阵列基板及其制备方法、显示面板

[0001] 本申请要求于2019年12月10日提交中国专利局、申请号为201911258423.2、发明名称为“一种阵列基板及其制备方法、显示面板”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本发明涉及显示技术领域，具体涉及一种阵列基板及其制备方法、显示面板。

背景技术

[0003] 有机发光显示装置(英文全称：Organic Light-Emitting Diode，简称OLED)又称为有机电激光显示装置、有机发光半导体。OLED的工作原理是：当电力供应至适当电压时，正极空穴与阴极电荷就会在发光层中结合，在库伦力的作用下以一定几率复合形成处于激发态的激子（电子-空穴对），而此激发态在通常的环境中是不稳定的，激发态的激子复合并将能量传递给发光材料，使其从基态能级跃迁为激发态，激发态能量通过辐射驰豫过程产生光子，释放出光能，产生光亮，依其配方不同产生红、绿和蓝RGB三基色，构成基本色彩。

[0004] OLED具有电压需求低、省电效率高、反应快、重量轻、厚度薄，构造简单，成本低、广视角、几乎无穷高的对比度、较低耗电、极高反应速度等优点，已经成为当今最重要的显示技术之一。

发明概述

技术问题

[0005] 目前，在源漏极层与有源层连接过孔位置，通常超过80度便容易出现源漏极层侧壁爬坡断裂风险。因此需要寻求一种新型的阵列基板已解决上述问题。

问题的解决方案

技术解决方案

[0006] 本发明的一个目的是提供一种阵列基板及其制备方法、显示面板，其能够避免目前的阵列基板中存在的源漏极层侧壁爬坡断裂现象。

[0007] 为了解决上述问题，本发明的一个实施方式提供了一种阵列基板，其中包括：

基板、有源层、栅极绝缘层、层间绝缘层、以及源漏极层。其中所述有源层设置于所述基板上；所述栅极绝缘层设置于所述有源层上；所述层间绝缘层设置于所述栅极绝缘层上；所述源漏极层设置于所述层间绝缘层上，所述源漏极层通过过孔向下连接至所述有源层上。其中所述过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽由所述层间绝缘层远离所述基板的表面局部向下凹陷形成；所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。

[0008] 进一步地，其中所述栅极绝缘层包括：第一栅极绝缘层和第二栅极绝缘层，其中所述第一栅极绝缘层设置于所述有源层上；所述第二栅极绝缘层设置于所述第一栅极绝缘层上。其中所述层间绝缘层包括：第一层间绝缘层和第二层间绝缘层，其中所述第一层间绝缘层设置于所述第二栅极绝缘层上；所述第二层间绝缘层设置于所述第一层间绝缘层上。其中所述第一凹槽由所述第二层间绝缘层远离所述基板的表面局部向下凹陷形成。

[0009] 进一步地，其中所述第一凹槽的底面设置于所述第二层间绝缘层与所述第一栅极绝缘层之间。

[0010] 进一步地，其中所述第一凹槽的底面与所述第二栅极绝缘层远离所述基板的表面平齐。

[0011] 本发明的另一个实施方式还提供了一种制备本发明所涉及的阵列基板的制备方法，其中包括：步骤S1，提供一基板，在所述基板上制备所述有源层；步骤S2，在所述有源层上制备所述栅极绝缘层；步骤S3，在所述栅极绝缘层上制备所述层间绝缘层；步骤S4，在所述层间绝缘层上制备所述源漏极层，所述源漏极层通过过孔向下连接于所述有源层上。其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽由所述层间绝缘层远离所述基板的表面局部向下凹陷形成，所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。

[0012] 进一步地，其中所述步骤S2包括：在所述有源层上制备所述第一栅极绝缘层，

在所述第一栅极绝缘层上制备所述第二栅极绝缘层；所述步骤S3包括：在所述第二栅极绝缘层上制备所述第一层间绝缘层，在所述第一层间绝缘层上制备所述第二层间绝缘层；所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽，所述第一凹槽由所述第二层间绝缘层远离所述基板的表面局部向下凹陷形成，所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。

[0013] 进一步地，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽通过第一套孔由第二层间绝缘层远离所述基板的表面向下进行刻蚀形成；所述第二凹槽通过第二套孔对所述第一凹槽靠近所述基板的底面直至所述有源层远离所述基板的表面进行刻蚀形成；其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。

[0014] 进一步地，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽通过第二套孔由第二层间绝缘层远离所述基板的表面向下进行刻蚀，然后通过第一套孔对所述第二套孔外围的所述第二层间绝缘进行刻蚀形成；所述第二凹槽通过第一套孔对所述第二套孔内直至所述有源层远离所述基板的表面进行刻蚀形成；其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。

[0015] 进一步地，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；其中所述第一凹槽是对所述第二层间绝缘层远离所述基板的表面局部向下进行刻蚀，然后用氧气对光阻的孔洞处理形成；所述第二凹槽是对所述第一凹槽靠近所述基板的底面直至所述有源层远离所述基板的表面进行局部刻蚀形成第二凹槽。

[0016] 本发明的另一个实施方式还提供了一种显示面板，其中包括本发明所涉及的阵列基板。

发明的有益效果

有益效果

[0017] 本发明涉及一种阵列基板及其制备方法、显示面板，本发明将所涉及的阵列基

板的所述层间绝缘层远离所述基板的表面局部向下凹陷形成第一凹槽，将所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成第二凹槽，所述第一凹槽和所述第二凹槽相连通形成过孔；由此改变后期通过所述过孔连接于所述有源层上的源漏极层的一次爬坡高度，从而避免源漏极层爬坡断裂的风险。

对附图的简要说明

附图说明

[0018] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0019] 图1是本发明阵列基板的结构示意图。

[0020] 图2是本发明阵列基板的结构示意图二。

[0021] 图3是本发明实施例3的制备结构示意图。

[0022] 图4是本发明实施例4的制备结构示意图。

[0023] 图中部件标识如下：

[0024] 100、阵列基板

[0025] 1、基板 2、有源层

[0026] 3、栅极绝缘层 4、层间绝缘层

[0027] 31、第一栅极绝缘层 32、第二栅极绝缘层

[0028] 41、第一层间绝缘层 42、第二层间绝缘层

[0029] 5、源漏极层 6、过孔

[0030] 7、第一栅极层 8、第二栅极层

[0031] 61、第一凹槽 62、第二凹槽

[0032] 63、台阶。

发明实施例

本发明的实施方式

[0033] 以下结合说明书附图详细说明本发明的优选实施例，以向本领域中的技术人员

完整介绍本发明的技术内容，以举例证明本发明可以实施，使得本发明公开的技术内容更加清楚，使得本领域的技术人员更容易理解如何实施本发明。然而本发明可以通过许多不同形式的实施例来得以体现，本发明的保护范围并非仅限于文中提到的实施例，下文实施例的说明并非用来限制本发明的范围。

[0034] 本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等，仅是附图中的方向，本文所使用的方向用语是用来解释和说明本发明，而不是用来限定本发明的保护范围。

[0035] 在附图中，结构相同的部件以相同数字标号表示，各处结构或功能相似的组件以相似数字标号表示。此外，为了便于理解和描述，附图所示的每一组件的尺寸和厚度是任意示出的，本发明并没有限定每个组件的尺寸和厚度。

[0036] 当某些组件，被描述为“在”另一组件“上”时，所述组件可以直接置于所述另一组件上；也可以存在一中间组件，所述组件置于所述中间组件上，且所述中间组件置于另一组件上。当一个组件被描述为“安装至”或“连接至”另一组件时，二者可以理解为直接“安装”或“连接”，或者一个组件通过一中间组件“安装至”或“连接至”另一个组件。

[0037] 实施例1

[0038] 如图1所示，一种阵列基板100，其中包括：基板1、有源层2、栅极绝缘层3、层间绝缘层4、以及源漏极层5。

[0039] 如图1所示，其中所述有源层2设置于所述基板1上。

[0040] 如图1所示，其中所述栅极绝缘层3设置于所述有源层2上。具体地，其中所述栅极绝缘层3包括第一栅极绝缘层31和第二栅极绝缘层32，其中所述第一栅极绝缘层31设置于所述有源层2上；所述第二栅极绝缘层32设置于所述第一栅极绝缘层31上。

[0041] 如图1所示，其中所述层间绝缘层4设置于所述栅极绝缘层3上。具体地，其中所述层间绝缘层4包括第一层间绝缘层41和第二层间绝缘层42，其中所述第一层间绝缘层41设置于所述第二栅极绝缘层32上；所述第二层间绝缘层42设置于所述第一层间绝缘层41上。

[0042] 如图1所示，所述阵列基板100还包括设置于所述第二层间绝缘层42上的源漏极

层5。其中所述源漏极层5通过过孔6连接至所述有源层2上。

[0043] 如图1所示，其中所述过孔6包括相连通的第一凹槽61和第二凹槽62。其中所述第一凹槽61由所述第二层间绝缘层42远离所述基板1的表面局部向下凹陷形成；所述第二凹槽62由所述第一凹槽61靠近所述基板1的底面局部向下凹陷直至所述有源层2远离所述基板1的表面形成。其中所述第一凹槽61和所述第二凹槽62的相接处形成有一台阶63。

[0044] 如图1所示，其中所述第一凹槽61的底面设置于所述第二层间绝缘层42与所述第一栅极绝缘层31之间。本实施例优选的将所述第一凹槽61的底面与所述第二栅极绝缘层32远离所述基板1的表面平齐。另外，本实施例中所述的过孔6包括第一凹槽61和第二凹槽62，实际操作中，还可以包括第三凹槽、第四凹槽等。本实施例主要是将过孔6设置成第一凹槽61和第二凹槽62，由此改变后期通过所述过孔6连接于所述有源层2上的源漏极层5的一次爬坡高度，从而避免源漏极层5爬坡断裂的风险。

[0045] 如图1所示，所述阵列基板100还包括第一栅极层7以及第二栅极层8，其中所述第一栅极层7设置于所述第一栅极绝缘层31与所述第二栅极绝缘层32之间；所述第二栅极层8设置于所述第二栅极绝缘层32与所述第一层间绝缘层41之间。其中所述第一栅极绝缘层31主要是防止第一栅极层7与所述有源层2之间接触，避免其发生短路现象。其中所述第二栅极绝缘层32主要是防止第一栅极层7和第二栅极层8之间接触，避免其发生短路现象。

[0046] 实施例2

[0047] 如图2所示，本发明还提供了一种制备本发明所涉及的阵列基板100的制备方法，其中包括：步骤S1，提供一基板1，在所述基板1上制备所述有源层2；步骤S2，在所述有源层2上制备所述栅极绝缘层3；步骤S3，在所述栅极绝缘层3上制备所述层间绝缘层4；步骤S4，在所述层间绝缘层4上制备所述源漏极层5，所述源漏极层5通过过孔6向下连接于所述有源层2上。其中所述步骤S4中的过孔6包括相连通的第一凹槽61和第二凹槽62；所述第一凹槽61由所述层间绝缘层4远离所述基板1的表面局部向下凹陷形成，所述第二凹槽62由所述第一凹槽61靠近所述基板1的底面局部向下凹陷直至所述有源层2远离所述基板1的表面形成；其中所

述第一凹槽61和所述第二凹槽62的相接处形成有一台阶63。

[0048] 具体地，其中所述步骤S2包括：在所述有源层2上制备所述第一栅极绝缘层31，在所述第一栅极绝缘层31上制备所述第二栅极绝缘层32；所述步骤S3包括：在所述第二栅极绝缘层32上制备所述第一层间绝缘层41，在所述第一层间绝缘层41上制备所述第二层间绝缘层42；所述步骤S4中的过孔6包括相连通的第一凹槽61和第二凹槽62。所述第一凹槽61由所述第二层间绝缘层42远离所述基板1的表面局部向下凹陷形成，所述第二凹槽62由所述第一凹槽61靠近所述基板1的底面局部向下凹陷直至所述有源层2远离所述基板1的表面形成；其中所述第一凹槽61和所述第二凹槽62的相接处形成有一台阶63。

[0049] 实施例3

[0050] 其中所述步骤S4中的过孔6包括相连通的第一凹槽61和第二凹槽62。如图3所示，通过第一套孔由所述第二层间绝缘层42远离所述基板1的表面向下进行刻蚀形成所述第一凹槽61；如图1所示，通过第二套孔对所述第一凹槽61靠近所述基板1的底面直至所述有源层2远离所述基板1的表面进行刻蚀形成所述第二凹槽62。其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。由此主要是将过孔6设置成第一凹槽61和第二凹槽62，由此改变后期通过所述过孔6连接于所述有源层2上的源漏极层5的一次爬坡高度，从而避免源漏极层5爬坡断裂的风险。

[0051] 实施例4

[0052] 其中所述步骤S4中的过孔6包括相连通的第一凹槽61和第二凹槽62。如图4所示，通过第二套孔由所述第二层间绝缘层42远离所述基板1的表面向下进行刻蚀；如图1所示，通过第一套孔对所述第二套孔外围的所述第二层间绝缘42进行刻蚀形成所述第一凹槽61；同时通过第一套孔对所述第二套孔内直至所述有源层2远离所述基板1的表面进行刻蚀形成所述第二凹槽62。其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。由此主要是将过孔6设置成第一凹槽61和第二凹槽62，由此改变后期通过所述过孔6连接于所述有源层2上的源漏极层5的一次爬坡高度，从而避免源漏极层5爬坡断裂的风险。

[0053] 实施例5

[0054] 其中所述步骤S4中，通过对所述第二层间绝缘层42远离所述基板1的表面局部

向下进行刻蚀，然后用氧气对光阻的孔洞处理形成所述第一凹槽61；所述第一凹槽61对所述第一凹槽61靠近所述基板1的底面直至所述有源层2远离所述基板1的表面进行局部刻蚀形成所述第二凹槽62。由此改变后期通过所述过孔6连接于所述有源层2上的源漏极层5的一次爬坡高度，从而避免源漏极层5爬坡断裂的风险。本实施例中的第一凹槽61的制备步骤图类似于图4；本实施例中的第二凹槽62的制备步骤图类似于图1，此不赘述。

[0055] 本发明还提供了一种显示面板，其中包括本发明所涉及的阵列基板100。

[0056] 以上对本发明所提供的阵列基板及其制备方法、显示面板进行了详细介绍。应理解，本文所述的示例性实施方式应仅被认为是描述性的，用于帮助理解本发明的方法及其核心思想，而并不用于限制本发明。在每个示例性实施方式中对特征或方面的描述通常应被视作适用于其他示例性实施例中的类似特征或方面。尽管参考示例性实施例描述了本发明，但可建议所属领域的技术人员进行各种变化和更改。本发明意图涵盖所附权利要求书的范围内的这些变化和更改，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权利要求书

- [权利要求 1] 一种阵列基板，其中包括：
- 基板；
- 有源层，所述有源层设置于所述基板上；
- 栅极绝缘层，所述栅极绝缘层设置于所述有源层上；
- 层间绝缘层，所述层间绝缘层设置于所述栅极绝缘层上；
- 源漏极层，所述源漏极层设置于所述层间绝缘层上，所述源漏极层通过过孔向下连接至所述有源层上；
- 其中所述过孔包括相连通的第一凹槽和第二凹槽；
- 所述第一凹槽由所述层间绝缘层远离所述基板的表面局部向下凹陷形成；
- 所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；
- 其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中所述栅极绝缘层包括：
- 第一栅极绝缘层，所述第一栅极绝缘层设置于所述有源层上；
- 第二栅极绝缘层，所述第二栅极绝缘层设置于所述第一栅极绝缘层上；
- ；
- 所述层间绝缘层包括：
- 第一层间绝缘层，所述第一层间绝缘层设置于所述第二栅极绝缘层上；
- ；
- 第二层间绝缘层，所述第二层间绝缘层设置于所述第一层间绝缘层上；
- ；
- 其中所述第一凹槽由所述第二层间绝缘层远离所述基板的表面局部向下凹陷形成。
- [权利要求 3] 根据权利要求2所述的阵列基板，其中所述第一凹槽的底面设置于所述第二层间绝缘层与所述第一栅极绝缘层之间。
- [权利要求 4] 根据权利要求3所述的阵列基板，其中所述第一凹槽的底面与所述第

二栅极绝缘层远离所述基板的表面平齐。

[权利要求 5]

一种制备权利要求1所述的阵列基板的制备方法，其中包括：

步骤S1，提供一基板，在所述基板上制备所述有源层；

步骤S2，在所述有源层上制备所述栅极绝缘层；

步骤S3，在所述栅极绝缘层上制备所述层间绝缘层；

步骤S4，在所述层间绝缘层上制备所述源漏极层，所述源漏极层通过过孔向下连接于所述有源层上；

其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽由所述层间绝缘层远离所述基板的表面局部向下凹陷形成，所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。

[权利要求 6]

根据权利要求5所述的阵列基板的制备方法，其中所述步骤S2包括：

在所述有源层上制备所述第一栅极绝缘层，在所述第一栅极绝缘层上制备所述第二栅极绝缘层；

所述步骤S3包括：在所述第二栅极绝缘层上制备所述第一层间绝缘层，在所述第一层间绝缘层上制备所述第二层间绝缘层；

所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽由所述第二层间绝缘层远离所述基板的表面局部向下凹陷形成，所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。

[权利要求 7]

根据权利要求6所述的阵列基板的制备方法，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽通过第一套孔由第二层间绝缘层远离所述基板的表面向下进行刻蚀形成；所述第二凹槽通过第二套孔对所述第一凹槽靠近所述基板的底面直至所述有源层远离所述基板的表面进行刻蚀形成；其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。

- [权利要求 8] 根据权利要求6所述的阵列基板的制备方法，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；所述第一凹槽通过第二套孔由第二层间绝缘层远离所述基板的表面向下进行刻蚀，然后通过第一套孔对所述第二套孔外围的所述第二层间绝缘进行刻蚀形成；所述第二凹槽通过第一套孔对所述第二套孔内直至所述有源层远离所述基板的表面进行刻蚀形成；其中所述第二套孔的外围尺寸小于所述第一套孔的外围尺寸。
- [权利要求 9] 根据权利要求6所述的阵列基板的制备方法，其中所述步骤S4中的过孔包括相连通的第一凹槽和第二凹槽；其中所述第一凹槽是对所述第二层间绝缘层远离所述基板的表面局部向下进行刻蚀，然后用氧气对光阻的孔洞处理形成；所述第二凹槽是对所述第一凹槽靠近所述基板的底面直至所述有源层远离所述基板的表面进行局部刻蚀形成。
- [权利要求 10] 一种显示面板，其中包括权利要求1所述的阵列基板，所述阵列基板包括：
基板；
有源层，所述有源层设置于所述基板上；
栅极绝缘层，所述栅极绝缘层设置于所述有源层上；
层间绝缘层，所述层间绝缘层设置于所述栅极绝缘层上；
源漏极层，所述源漏极层设置于所述层间绝缘层上，所述源漏极层通过过孔向下连接至所述有源层上；
其中所述过孔包括相连通的第一凹槽和第二凹槽；
所述第一凹槽由所述层间绝缘层远离所述基板的表面局部向下凹陷形成；
所述第二凹槽由所述第一凹槽靠近所述基板的底面局部向下凹陷直至所述有源层远离所述基板的表面形成；
其中所述第一凹槽和所述第二凹槽的相接处形成有一台阶。。
- [权利要求 11] 根据权利要求10所述的显示面板，其中所述栅极绝缘层包括：
第一栅极绝缘层，所述第一栅极绝缘层设置于所述有源层上；

第二栅极绝缘层，所述第二栅极绝缘层设置于所述第一栅极绝缘层上；

所述层间绝缘层包括：

第一层间绝缘层，所述第一层间绝缘层设置于所述第二栅极绝缘层上；

第二层间绝缘层，所述第二层间绝缘层设置于所述第一层间绝缘层上；

其中所述第一凹槽由所述第二层间绝缘层远离所述基板的表面局部向下凹陷形成。

[权利要求 12] 根据权利要求11所述的显示面板，其中所述第一凹槽的底面设置于所述第二层间绝缘层与所述第一栅极绝缘层之间。

[权利要求 13] 根据权利要求12所述的显示面板，其中所述第一凹槽的底面与所述第二栅极绝缘层远离所述基板的表面平齐。

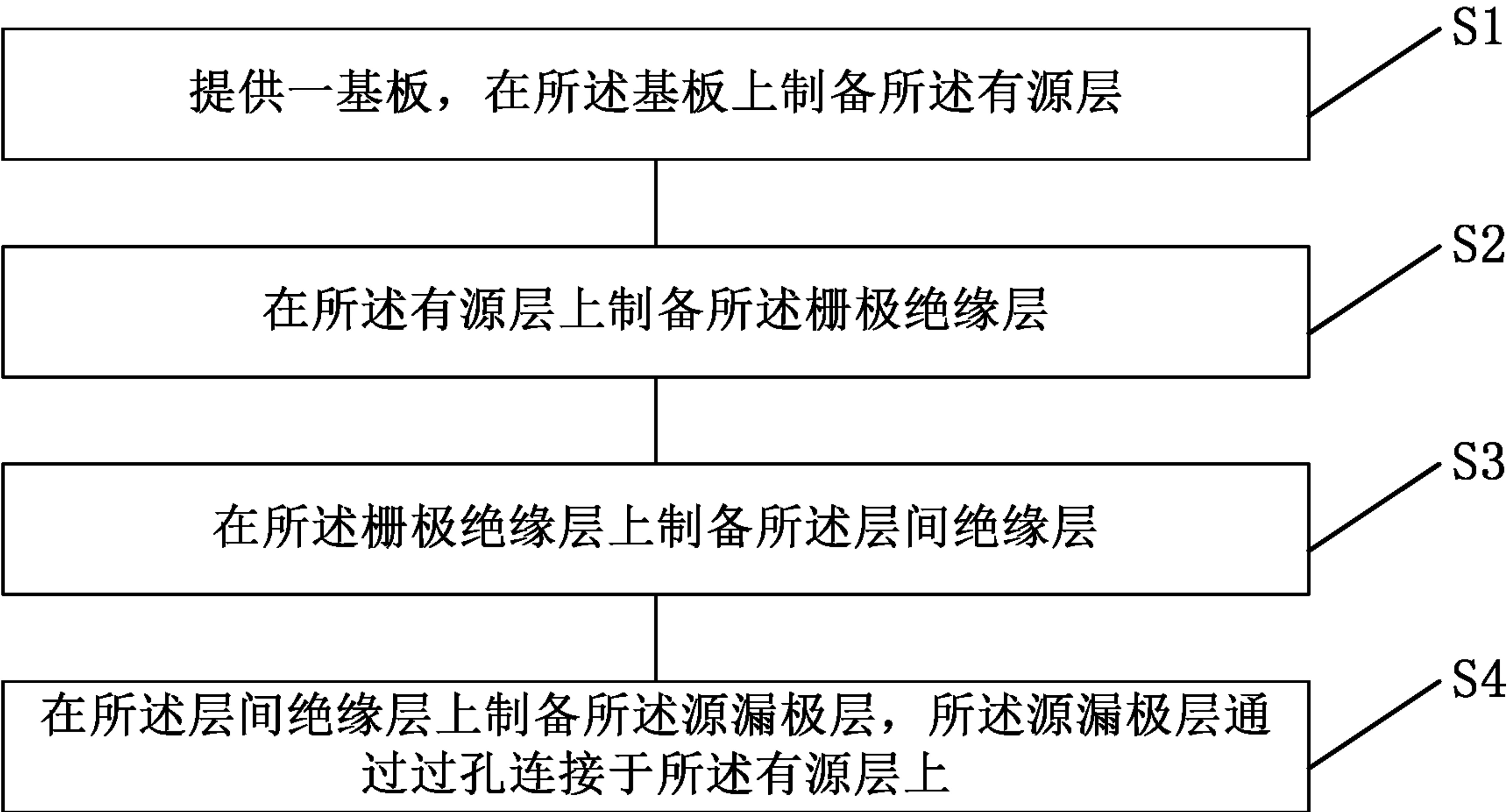


图 2

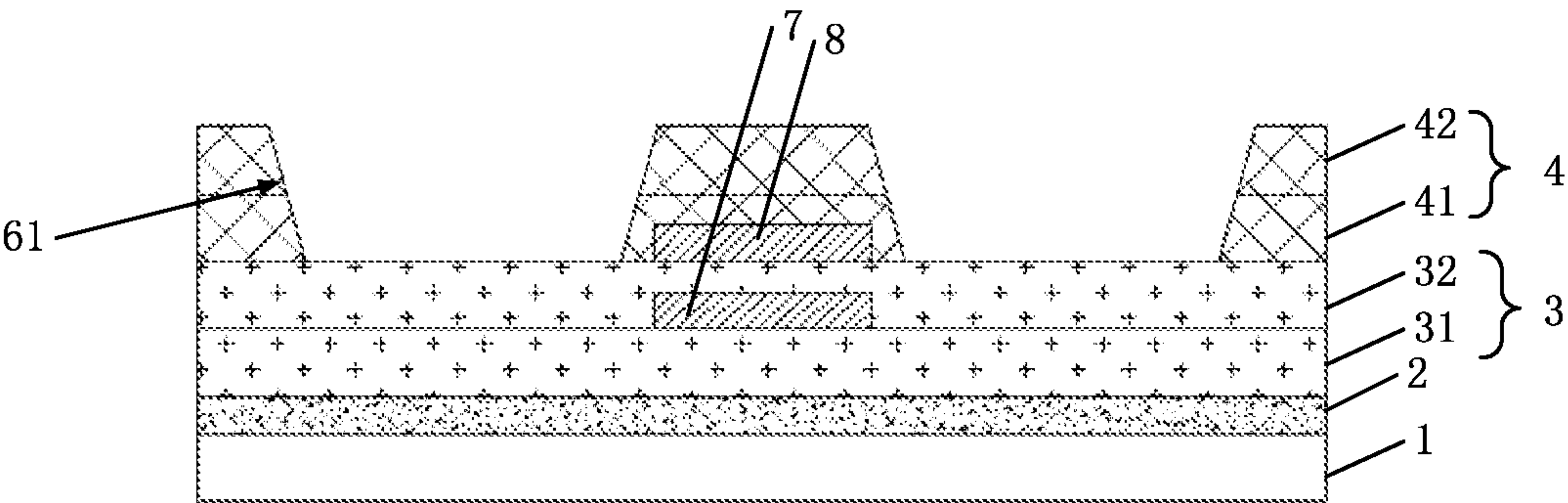


图 3

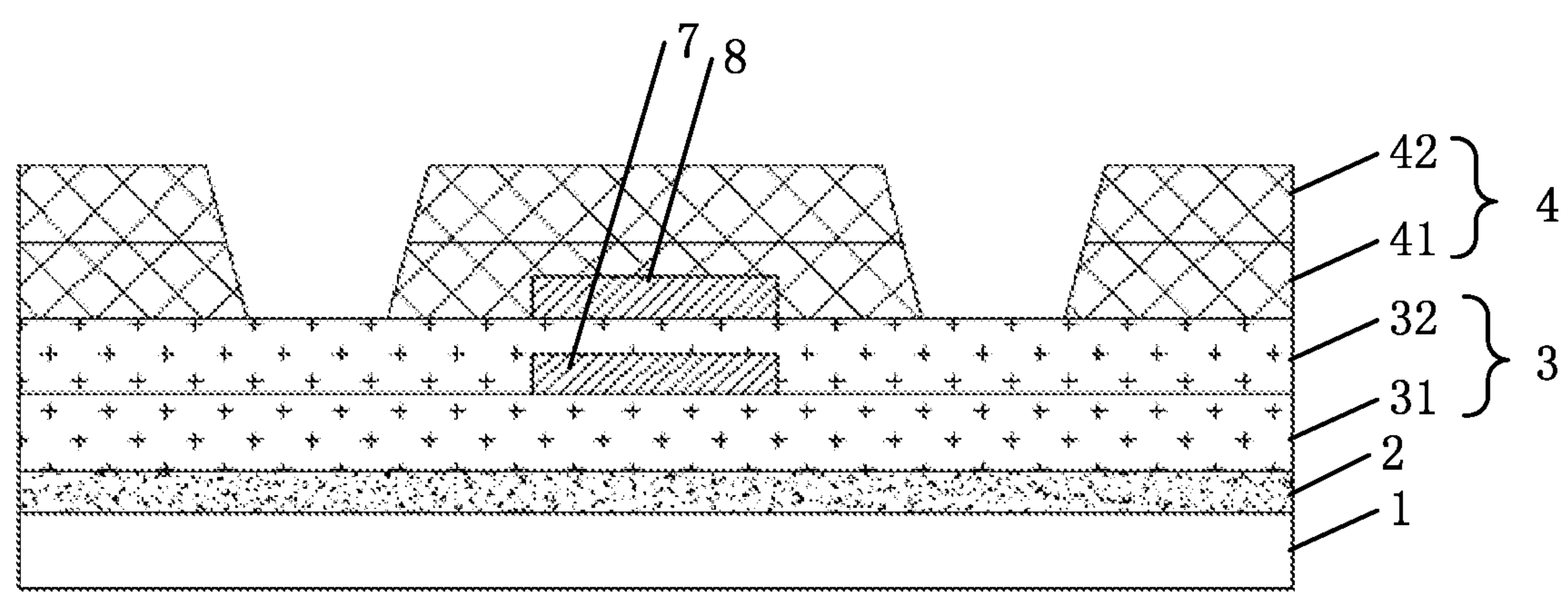


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/079617

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H01L 27/32(2006.01)i; H01L 21/84(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT: 阵列基板, 阵列衬底, 有源层, 沟道, 半导体层, 源, 漏, 凹槽, 孔, 台阶, 阶梯, 坡, 第一层间绝缘层, 第二层间绝缘层, 栅绝缘层; VEN; USTXT; EPTXT; WOTXT; JPTXT: substrate, panel, gate, grid, insulate, array substrate, source, drain, step, groove, hole, concave, channel, semiconductor, active, tapered groove

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104952934 A (BOE TECHNOLOGY GROUP CO., LTD.) 30 September 2015 (2015-09-30) description, paragraphs 0012 to 0101 and figures 2(a)-2(e)	1, 5, 10
Y	CN 104952934 A (BOE TECHNOLOGY GROUP CO., LTD.) 30 September 2015 (2015-09-30) description, paragraphs 0012 to 0101 and figures 2(a)-2(e)	2-4, 6-9, 11-13
Y	CN 109817675 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 28 May 2019 (2019-05-28) description, paragraphs 0023 to 0046 and figures 1-5	2-4, 6-9, 11-13
A	CN 104681631 A (BOE TECHNOLOGY GROUP CO., LTD.) 03 June 2015 (2015-06-03) entire document	1-13
A	CN 106847744 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 13 June 2017 (2017-06-13) entire document	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

26 August 2020

Date of mailing of the international search report

10 September 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/079617

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 108091674 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 29 May 2018 (2018-05-29) entire document	1-13
A	US 2005134756 A1 (LG PHILIPS LCD CO., LTD.) 23 June 2005 (2005-06-23) entire document	1-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/079617

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104952934	A	30 September 2015	CN	104952934	B	01 May 2018
				US	9711602	B2	18 July 2017
				US	2017148884	A1	25 May 2017
				WO	2016206394	A1	29 December 2016
CN	109817675	A	28 May 2019	None			
CN	104681631	A	03 June 2015	CN	104681631	B	30 April 2019
CN	106847744	A	13 June 2017	WO	2018149119	A1	23 August 2018
				US	10553624	B2	04 February 2020
				US	2019074305	A1	07 March 2019
CN	108091674	A	29 May 2018	WO	2019114061	A1	20 June 2019
				CN	108091674	B	26 June 2020
US	2005134756	A1	23 June 2005	KR	101013625	B1	10 February 2011
				US	7184107	B2	27 February 2007
				KR	20050064406	A	29 June 2005

国际检索报告		国际申请号 PCT/CN2020/079617
A. 主题的分类 H01L 27/12(2006.01)i; H01L 27/32(2006.01)i; H01L 21/84(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT:阵列基板, 阵列衬底, 有源层, 沟道, 半导体层, 源, 漏, 凹槽, 孔, 台阶, 阶梯, 坡, 第一层间绝缘层, 第二层间绝缘层, 栅绝缘层; VEN;USTXT;EPTXT;WOTXT;JPTXT: substrate, panel, gate, grid, insulate, array substrate, source, drain, step, groove, hole, concave, channel, semiconductor, active, tapered groove		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104952934 A (京东方科技集团股份有限公司) 2015年 9月 30日 (2015 - 09 - 30) 说明书第0012段至0101段和附图2(a)-2(e)	1, 5, 10
Y	CN 104952934 A (京东方科技集团股份有限公司) 2015年 9月 30日 (2015 - 09 - 30) 说明书第0012段至0101段和附图2(a)-2(e)	2-4, 6-9, 11-13
Y	CN 109817675 A (武汉华星光电半导体显示技术有限公司) 2019年 5月 28日 (2019 - 05 - 28) 说明书第0023段至0046段和附图1-5	2-4, 6-9, 11-13
A	CN 104681631 A (京东方科技集团股份有限公司) 2015年 6月 3日 (2015 - 06 - 03) 全文	1-13
A	CN 106847744 A (合肥京东方光电科技有限公司 等) 2017年 6月 13日 (2017 - 06 - 13) 全文	1-13
A	CN 108091674 A (武汉华星光电半导体显示技术有限公司) 2018年 5月 29日 (2018 - 05 - 29) 全文	1-13
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 8月 26日		国际检索报告邮寄日期 2020年 9月 10日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 陈源 电话号码 86-(20)-28950060

国际检索报告

国际申请号

PCT/CN2020/079617

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2005134756 A1 (LG PHILIPS LCD CO LTD) 2005年 6月 23日 (2005 - 06 - 23) 全文	1-13

国际检索报告 关于同族专利的信息				国际申请号 PCT/CN2020/079617			
检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104952934	A	2015年 9月 30日	CN	104952934	B	2018年 5月 1日
				US	9711602	B2	2017年 7月 18日
				US	2017148884	A1	2017年 5月 25日
				WO	2016206394	A1	2016年 12月 29日
CN	109817675	A	2019年 5月 28日	无			
CN	104681631	A	2015年 6月 3日	CN	104681631	B	2019年 4月 30日
CN	106847744	A	2017年 6月 13日	WO	2018149119	A1	2018年 8月 23日
				US	10553624	B2	2020年 2月 4日
				US	2019074305	A1	2019年 3月 7日
CN	108091674	A	2018年 5月 29日	WO	2019114061	A1	2019年 6月 20日
				CN	108091674	B	2020年 6月 26日
US	2005134756	A1	2005年 6月 23日	KR	101013625	B1	2011年 2月 10日
				US	7184107	B2	2007年 2月 27日
				KR	20050064406	A	2005年 6月 29日