



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 696 35 374 T2 2006.08.03**

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 0 846 316 B1**

(51) Int Cl.<sup>8</sup>: **G09G 3/20 (2006.01)**

(21) Deutsches Aktenzeichen: **696 35 374.1**

(86) PCT-Aktenzeichen: **PCT/US96/11532**

(96) Europäisches Aktenzeichen: **96 925 289.9**

(87) PCT-Veröffentlichungs-Nr.: **WO 1997/004436**

(86) PCT-Anmeldetag: **18.07.1996**

(87) Veröffentlichungstag  
der PCT-Anmeldung: **06.02.1997**

(97) Erstveröffentlichung durch das EPA: **10.06.1998**

(97) Veröffentlichungstag  
der Patenterteilung beim EPA: **02.11.2005**

(47) Veröffentlichungstag im Patentblatt: **03.08.2006**

(30) Unionspriorität:

<b>505654</b>	<b>20.07.1995</b>	<b>US</b>
<b>605999</b>	<b>09.02.1996</b>	<b>US</b>

(84) Benannte Vertragsstaaten:

**AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LI,  
LU, MC, NL, PT, SE**

(73) Patentinhaber:

**Intel Corp., Santa Clara, Calif., US**

(72) Erfinder:

**McKNIGHT, Douglas, Boulder, US**

(74) Vertreter:

**Rummler, F., Dipl.-Ing.Univ., Pat.-Anw., 81669  
München**

(54) Bezeichnung: **VORRICHTUNG UND VERFAHREN ZUR ANZEIGE VON BINÄREN BILDERN**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

## Beschreibung

## 1. GEBIET DER ERFINDUNG

**[0001]** Diese Erfindung betrifft allgemein eine Vorrichtung zum Verbessern von Bildqualität und insbesondere eine Vorrichtung, in der Pixeldaten in Speichermitteln gespeichert und dann zu den Steuermitteln übertragen werden.

## 2. ALLGEMEINER STAND DER TECHNIK

**[0002]** Es ist bekannt, dass, wenn eine Person eine schnell durchlaufende Sequenz von binären Bildern betrachtet, die Person, wenn die Bild-Übertragungsgeschwindigkeit und – Dauer passend ist, zeitlich dermaßen integrieren kann, dass diese Bildsequenz von binären Bildern wiederum Graustufenbilder zu sein scheinen. Dieses Integrationsphänomen ist von speziellem Interesse seit dem Aufkommen von binären Hochgeschwindigkeits-Anzeigevorrichtungen. Solche Vorrichtungen werden zum Beispiel in Projektions-Anzeigesystemen, Head-Up-Displays und Head-Mounted-Displays verwendet. Es gibt kleine schnelle Hochauflösungs-Anzeigevorrichtungen, die ihrer Natur nach im Wesentlichen binär sind, wie zum Beispiel das Digital Mirror Device (DMD) von Texas Instruments, die Aktivmatrix-Elektrolumineszenz (AMEL) Feldemissions-(FED) Anzeigevorrichtung sowie aktiv adressierte ferroelektrische Flüssigkristall-Vorrichtungen. Diese Technologien sind in der Lage, viele Tausende von binären Bildern pro Sekunde zu erzeugen, abhängig von der Anzahl der Pixel pro Datenübertragungsblock usw. ...

**[0003]** [Fig. 1A](#) zeigt eine Reihe von binären Bildern **105**, die von einer Person in der oben beschriebenen Weise betrachtet werden könnten. Jeder Datenübertragungsblock  $F_1$ – $F_m$  besteht aus einer Reihe von Bits, die entweder 1 (EIN) oder 0 (AUS) sind. Das heißt, die Reihe  $F_1$ – $F_m$  von Datenübertragungsblöcken sowie jeder einzelne Datenübertragungsblock ist eigentlich eine Reihe von Bits, die letztendlich angezeigt werden müssen, damit es für die Person, welche die binären Bilder betrachtet, möglich wird, die oben genannte Integration durchzuführen. [Fig. 1A](#) zeigt des Weiteren Pixel  $P_j$  im Allgemeinen und  $P_1$ – $P_4$  im Besonderen als typische Pixel. Wenn jeder Datenübertragungsblock  $F_1$ – $F_m$  für eine Zeit  $t$  angezeigt wird, sind einige der Pixel  $P_j$  eine logische 1 und einige sind eine logische 0. Damit eine Person Bilder betrachten kann, die von den Datenübertragungsblöcken  $F_1$ – $F_m$  erzeugt werden, ist eine Anzeigevorrichtung erforderlich.

**[0004]** Ein Problem bei dem oben genannten Ansatz besteht darin, dass eine Anzeigevorrichtung, welche die Gruppe von binären Bildern **105** anzeigt, in der Lage sein muss, in der Zeit  $t$ , (die sich auf die Bildfolge  $1/t$  bezieht), anzusprechen. Dies stellt eine Einschränkung bezüglich der Anzeigevorrichtungen dar, die verwendet werden können. Es können nämlich nur diejenigen Anzeigevorrichtungen verwendet werden, die eine Ansprechgeschwindigkeit besitzen, die wenigstens so groß wie  $1/t$  Hz oder Datenübertragungsblöcke pro Sekunde ist. Der Integrationsprozess erfordert jedoch, dass  $t$  klein ist, andernfalls würde es scheinen, als flackerte die Anzeige und würde nicht aussehen, als ob eine Graustufe bereitgestellt würde.

**[0005]** Derzeit gibt es eine Reihe von Anzeigevorrichtungen, die zum Ausgeben der oben genannten untergeordneten Datenübertragungsblöcke verwendet werden könnten. Flüssigkristall auf Silizium- (LCOS) Vorrichtungen, die als Anzeigevorrichtungen (oder räumliche Lichtmodulatoren) konzipiert wurden, haben Pixel-Auslegungen verwendet, die als "dynamisch" oder "statisch" kategorisiert werden können.

**[0006]** Eine statische Pixel-Auslegung weist bei jedem Pixel ein Speicherelement auf, das die Pixeldaten unbegrenzt speichern kann, ohne periodische Auffrischungszyklen zu erfordern. Dies entspricht dem SRAM (static random access memory/statischer Direktzugriffsspeicher) beim Computerspeicher. Ein dynamisches Pixel speichert Daten kapazitiv und erfordert ein periodisches Auffrischen zum Ausgleichen des Verlusts der gespeicherten Ladung, entsprechend dem DRAM (dynamic random access memory/dynamischer Direktzugriffsspeicher).

**[0007]** Beide dieser Anzeigevorrichtungs-Arten haben die Eigenschaft gemeinsam, dass, wenn die Matrix von Pixeln in Sequenzen zeilenweise adressiert wird, der Flüssigkristall unmittelbar, nachdem die Zeile adressiert worden ist, damit beginnt, die neuen Daten zu aktualisieren. Es kommt vor, dass bei einigermaßen hochauflösenden Anzeigevorrichtungen, wie beispielsweise 1024 mal 1024 Pixeln, die elektronische Auffrischzeit vergleichbar oder länger als die Flüssigkristall-Schaltzeit ist. Wenn beispielsweise der Anzeigevorrichtung Daten zugeführt werden über 32 Datenleitungen mit einer Übertragungsgeschwindigkeit von 50 Mb/s, braucht eine solche Pixel-Matrix zum Aktualisieren ungefähr 690 Mikrosekunden. Der Flüssigkristall schaltet in ungefähr 100 Mikrosekunden. Es ist daher zutreffend, die Anzeigevorrichtung so zu betrachten, als würde sie in einer

ihre Fläche überstreichenden Bewegung aktualisiert.

**[0008]** Bei einigen Anwendungen wäre es von Vorteil, wenn die Daten auf der gesamten Anzeigevorrichtung gleichzeitig gültig wären, bevor sie in verwendbarer Weise betrachtet werden kann. Beispiele für solche Anwendungen umfassen die meisten kohärenten Anwendungen, wie beispielsweise optische Korrelatoren, optische Strahlen-Lenkvorrichtungen usw. ...., und Anzeigevorrichtungs-Anwendungen, bei denen die präzise Synchronisation mit anderen Teilen des Systems, beispielsweise einer Leuchtquelle, erforderlich ist.

**[0009]** Derzeitige Pixel-Auslegungen unter Verwendung von Flüssigkristall-Anzeigevorrichtungen oder Mikro-Anzeigevorrichtungen fallen unter zwei Hauptkategorien, nämlich Einzeltransistor-Pixel-Systeme und statische Pixel-Systeme.

**[0010]** Es gibt eine Reihe von Variationen dieser Auslegungsarten, doch beziehen sich alle im Allgemeinen auf einen dieser zwei Ansätze.

**[0011]** [Fig. 1B](#) zeigt eine schematische Darstellung einer Einzeltransistor-Pixel-Schaltung **701**, die Bestandteil eines herkömmlichen Einzeltransistor-Pixelmatrixsystems ist. Solche Systeme werden in den so genannten Aktivmatrix-Computerbildschirmen sowie in einigen Mikro-Anzeigevorrichtungen mit Siliziumrückwandplatinen verwendet, die Flüssigkristall-Anzeigevorrichtungen verwenden. Die gesamte Pixel-Matrix wird so ausgebildet, dass alle der Pixel-Schaltungen **701** in einer Zeile der Anzeigevorrichtung eine Steueranschluss-Leitung **705** gemeinsam nutzen, und alle der Pixel-Schaltungen in einer Spalte eine Datenleitung **710** gemeinsam nutzen (oder umgekehrt). Jedes Pixel **701** weist einen Transistor **714** und einen Pixel-Spiegel bzw. eine Fensterelektrode **718** auf.

**[0012]** Anzeigevorrichtungen, welche die Schaltung **701** verwenden, werden zeilenweise aktualisiert. Insbesondere wird die Steueranschluss-Leitung **705** aktiviert, wodurch alle Transistoren **714** auf einer einzelnen Pixel-Zeile auf der Anzeigevorrichtung aktiviert werden. Nach dem Aktivieren der Steueranschluss-Leitung **705** fließt eine Ladung durch den Transistor **714**, wodurch der Pixel-Spiegel **718** auf die gleiche Spannung gebracht wird wie die Datenleitung **710**. Die Vorrichtung **718** kann ein Pixel-Spiegel, eine Fensterelektrode oder eine Pixel-Elektrode sein, und daher werden diese durchgehend durch diese Spezifikation austauschbar verwendet. Die Steueranschluss-Leitung **705** wird dann deaktiviert, wodurch die Ladung und damit die Spannung an dem Pixel-Spiegel **718** gefangen wird. Die Spannung am Pixel-Spiegel **718** schaltet dann den (nicht gezeigten) Flüssigkristall. Mit dem Pixel-Spiegel **718** ist eine Kapazität verbunden, und die Details der Auslegung eines solchen Pixels betreffen oft die Maximierung dieser Kapazität zum Verbessern der Ladungsspeicherung.

**[0013]** Die Pixel-Schaltung **701** kann entweder als ein analoges Pixel verwendet werden, wenn die Spannungen auf den Datenleitungen **710** auf Zwischenwerte angesteuert werden, oder als binäres Pixel, wenn diese Leitungen auf nur zwei Werte angesteuert werden, typischerweise 0 V und 5 V. Es ist jedoch anzumerken, dass dieser Ansatz der Pixel-Anzeigevorrichtung kein Datenübertragungsblockpuffer-Pixel ist. Das heißt, die Pixel-Spiegel **718** werden zeilenweise aktualisiert.

**[0014]** Der andere Typ von Pixel-Auslegung, der verwendet wird, sind die so genannten statischen Pixel-Anzeigevorrichtungen. Statische Pixel-Anzeigevorrichtungen verwenden Pixel, die einen Daten-Signalspeicher und unter Umständen weitere Schaltkreise enthalten. Dieser Ansatz wurde zum Beispiel von einer Forschungsgruppe an der Universität von Edinburgh in Schottland verwendet. [Fig. 1C](#) zeigt eine schematische Darstellung einer Schaltung **721** von statischen Pixeln, die als ein SRAM-Pixel bezeichnet wird. Die Pixel-Schaltung **721** weist einen Daten-Signalspeicher **732** auf, der mit der Matrix-Steueranschluss-Leitung **705** und der Datenleitung **710** verbunden ist. Die Pixel-Schaltung **721** weist auch einen Pixel-Spiegel bzw. ein Elektrodenfenster **718** auf. (Es ist zu beachten, dass die Steueranschluss-Leitung **705** und die Datenleitung **710** in [Fig. 1C](#) die gleichen Bezugszeichen aufweisen wie vorher in [Fig. 1B](#).) Hier liest jedoch der Daten-Signalspeicher **732** den logischen Pegel auf der Datenleitung **710** unter der Steuerung der Steueranschluss-Leitung **705**. Ein Datenbit wird in dem Daten-Signalspeicher **732** in der herkömmlichen Weise gespeichert, in der statische Signalspeicher Daten speichern, und daher werden die Daten unbegrenzt ohne Auffrischen gespeichert. Der Ausgang **740** des Daten-Signalspeichers **732** kann direkt mit dem Pixel-Spiegel **718** verbunden werden oder mit einem exklusiven ODER-(XOR) **750** (wie gezeigt) oder einem (nicht gezeigten) exklusiven NICHT-ODER-(XNOR) Steueranschluss verbunden werden. Der exklusive ODER-Steueranschluss **750** (oder der XNOR-Steueranschluss) steuern einen (nicht gezeigten) Pixel-Taktgeber entweder phasengleich oder gegenphasig zu einer globalen Taktleitung **755** von einem globalen Taktgeber.

**[0015]** XOR **750** arbeitet in Übereinstimmung mit dem Signalausgang **740** von dem Daten-Signalspeicher

**732** und arbeitet demzufolge in Übereinstimmung mit dem im Signalspeicher **732** gespeicherten Datenbit. Beispielsweise nehmen alle Pixel in der statischen Anzeigevorrichtung, für die eine "1" im Signalspeicher **732** gespeichert ist, den entgegengesetzten logischen Wert des globalen Taktgebersignals **755** an, wogegen alle Pixel in der statischen Anzeigevorrichtung, für die eine "0" in dem Signalspeicher **732** gespeichert ist, den gleichen logischen Wert annehmen wie das globale Taktgebersignal **755**. Dies geschah ursprünglich, um den Gleichstromausgleich von nematischen Flüssigkristallen zu erleichtern, die in früheren Flüssigkristall auf Silizium-Vorrichtungen verwendet wurden. Dies wurde von der Edinburgh-Gruppe in einigen von ihren schnellen ferroelektrischen Vorrichtungen zur Unterstützung bei der Datenübertragungsblock-Umkehrung beibehalten, die eine andere Form des Gleichstromausgleichs ist, die bei FLC-basierten Vorrichtungen verwendet wird. Sobald daher diese Anzeigevorrichtungen einen Datenübertragungsblock von Daten laden, steht ihnen die Umkehrung dieses Datenübertragungsblocks an den Pixel-Spiegeln zur Verfügung, indem einfach der globale Taktgeber umgeschaltet wird.

**[0016]** Dieser Ansatz für die Pixel-Anzeigevorrichtung ist also kein Datenübertragungsblockpuffer-Pixel. Das heißt, obwohl die Bilddaten auf der Pixel-Matrix gespeichert werden, werden die Pixel-Signalspeicher **732** (und damit die Pixel-Spiegel **718**) zeilenweise aktualisiert, genau wie in dem oben erläuterten Einzeltransistor-Fall. Es ist zu beachten, dass dieser Ansatz für die Pixel-Anzeigevorrichtung binär ist, da der Signalspeicher **732** eine Umspeicherungslogik verwendet, um alle Knoten in der Schaltung entweder auf eine logische "1" oder eine logische "0" zu ziehen, wie dies durch den XOR-Steueranschluss **750** erfolgt.

**[0017]** EP 0 586 144 offenbart eine Fotoemissions-Vorrichtung mit den Merkmalen, die im Oberbegriff von Anspruch 1 dargelegt sind.

#### KURZDARSTELLUNG DER ERFINDUNG

**[0018]** Es ist daher eine Aufgabe der Erfindung, die Bildqualität von binären Anzeigevorrichtungen zu verbessern.

**[0019]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung zum Reduzieren der Datenübertragungsgeschwindigkeits-Anforderung zum Generieren von zeitlich aufeinander folgenden Graustufenbildern auf einer Anzeigevorrichtung bereitzustellen.

**[0020]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung zum Anzeigen von untergeordneten Datenübertragungsblöcken bereitzustellen, um es einer Person zu ermöglichen, eine zeitliche Integration des Bilderstroms durchzuführen.

**[0021]** Eine weitere Aufgabe der Erfindung ist es, eine Anzeigevorrichtung bereitzustellen, die eine verbesserte Bildqualität von binären oder analogen Anzeigevorrichtungen bereitstellen kann, indem Bilder jeweils pro Datenübertragungsblock aktualisiert werden.

**[0022]** Eine weitere Aufgabe der Erfindung ist es, eine Anzeigevorrichtung bereitzustellen, die ganze Datenübertragungsblöcke von Daten zusammen integrieren kann, bevor diese Daten angezeigt werden.

**[0023]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung zum Erhalten von Graustufenbildern bereitzustellen, die unter Verwendung von binären Anzeigevorrichtungen erzeugt werden.

**[0024]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung mit einem oder mehreren Datenspeicherplätzen an jeder Pixel-Speicherstelle bereitzustellen.

**[0025]** Eine weitere Aufgabe der Erfindung ist, dass sie Pixel-Schaltkreise enthält, die in einem kleinen Bereich um das Pixel angeordnet werden können.

**[0026]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung bereitzustellen, die in der Lage ist, ein binäres Signal an jedem Pixel bereitzustellen.

**[0027]** Eine weitere Aufgabe der Erfindung ist es, eine Vorrichtung zum dynamischen Anzeigen eines Bilds oder eine Vorrichtung zum statischen Anzeigen eines Bilds bereitzustellen.

**[0028]** Ein Vorteil der Erfindung besteht darin, dass sie es ermöglicht, Graustufenbilder unter Verwendung einer binären Anzeigevorrichtung zu betrachten.

**[0029]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie zum Erzeugen von farbigen Graustufenbildern verwendet werden kann.

**[0030]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie Flüssigkristall-Anzeigevorrichtungen einsetzen kann.

**[0031]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie das Zeitintervall, während welchem die angezeigten Daten sich ändern, reduziert, indem das zeilenweise Aktualisieren der Pixel vermieden wird.

**[0032]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie nur durch die Schaltzeit der Pixel eingeschränkt wird.

**[0033]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie es ermöglicht, Graustufenbilder unter Verwendung einer binären Anzeigevorrichtung zu betrachten.

**[0034]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie das Zeitintervall, während welchem die angezeigten Daten sich ändern, reduziert, indem das zeilenweise Aktualisieren der Pixel vermieden wird.

**[0035]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie zum Erzeugen von farbigen Graustufenbildern verwendet werden kann.

**[0036]** Ein weiterer Vorteil der Erfindung besteht darin, dass sie Flüssigkristall-Anzeigevorrichtungen einsetzen kann.

**[0037]** Ein Merkmal der Erfindung ist, dass sie Graustufenbilder bereitstellt, indem eine Sequenz von binären Bildern oder untergeordneten Datenübertragungsblöcken schnell durchlaufen wird.

**[0038]** Ein weiteres Merkmal von einer Ausführungsform der Erfindung ist, dass sie Umkehrschaltungen einsetzt, um Pixel-Elektroden in einer Ausführungsform anzusteuern.

**[0039]** Ein weiteres Merkmal einer Ausführungsform der Erfindung ist, dass sie Kondensatoren zum Speichern von Informationen einsetzt.

**[0040]** Ein weiteres Merkmal der Erfindung ist, dass sie die Pixel-Elektroden mit einer analogen oder binären Spannung ansteuern kann.

**[0041]** Ein weiteres Merkmal der Erfindung ist, dass sie Pixel-Puffer oder einen Datenübertragungsblock-/Bild-Puffer einsetzen kann.

**[0042]** Diese und andere Vorteile und Merkmale werden durch das Bereitstellen einer Vorrichtung erreicht, die umfasst: ein Substrat mit einer ersten Oberfläche; eine Vielzahl von Steuerelektroden, die auf der ersten Oberfläche des Substrats angeordnet sind; und eine Vielzahl von Mitteln, die auf dem Substrat angeordnet und jeweils mit der Vielzahl von Steuerelektroden gekoppelt sind, um Bilddaten zu empfangen und zu speichern, die aus einer Reihe von untergeordneten Datenübertragungsblöcken bestehen, und um die Vielzahl von Steuerelektroden gleichzeitig synchron mit einem Schaltsignal zu steuern, wobei das Schaltsignal angibt, dass alle Bilddaten eines Datenübertragungsblocks in der Vielzahl von Mitteln gespeichert worden sind, wobei jedes der Vielzahl von Mitteln umfasst: einen ersten Schalter, der mit einem Steueranschluss-Signal und einer Datenleitung gekoppelt ist, um ein Pixeldatum der Bilddaten zu empfangen und das Pixeldatum in Übereinstimmung mit dem Steueranschluss-Signal auszugeben; Speichermittel, die mit dem ersten Schalter gekoppelt sind, um das Pixeldatum zu empfangen und zu speichern; einen zweiten Schalter, der mit dem Schaltsignal und den Speichermitteln gekoppelt ist; und eine Umkehrschaltung, die mit dem zweiten Schalter und einer entsprechenden einen der Vielzahl von Steuerelektroden gekoppelt ist, wobei das Pixeldatum von den Speichermitteln zu der Umkehrschaltung synchron mit dem Schaltsignal übertragen wird, und das Pixeldatum an die entsprechende eine der Vielzahl von Steuerelektroden ausgegeben wird.

#### KURZE BESCHREIBUNG DER ZEICHNUNGEN

**[0043]** [Fig. 1A](#) zeigt eine Reihe von binären Bildern, die von einer Person in der oben beschriebenen Weise betrachtet werden könnten. [Fig. 1B](#) zeigt eine schematische Darstellung einer Einzeltransistor-Pixel-Schaltung **701**, die Bestandteil eines herkömmlichen Einzeltransistor-Pixelmatrixsystems ist und nicht in den Um-

fang der Ansprüche fällt. [Fig. 1C](#) zeigt eine schematische Darstellung einer Schaltung **721** von statischen Pixeln, die als SRAM-Pixel bezeichnet wird, die ebenfalls nicht in den Umfang der Ansprüche fällt. [Fig. 1D](#) zeigt schematisch die gleiche Folge von binären Bildern, wie in [Fig. 1A](#) gezeigt, wenn sie in eine binäre Anzeigevorrichtung eingegeben werden. [Fig. 1E](#) zeigt eine Reihe von Gruppen von  $m$  Datenübertragungsblöcken. [Fig. 1F](#) stellt eine kurze Demonstration des Integrationsprozesses bereit. [Fig. 1G](#) zeigt ein Beispiel dafür, wie eine Reihe von binären Bildern, die in untergeordneten binären "Bit-Ebenen"-Datenübertragungsblöcken angeordnet werden, wiederum angezeigt werden können, um für einen Betrachter so zu erscheinen, als sei es ein Pixelbild mit einer 4-Bit-Graustufe.

[0044] [Fig. 2A](#) zeigt, wie untergeordnete Datenübertragungsblöcke, (wie beispielsweise untergeordnete binäre Bit-Ebenen-Datenübertragungsblöcke), in unterschiedlicher Reihenfolge innerhalb einer Gruppe von untergeordneten Datenübertragungsblöcken angezeigt werden können, wobei einige im Vergleich zu anderen in verschiedenen Situationen vorteilhaft sein können. [Fig. 2B](#) zeigt, wie die höchstwertigen Bit-Datenübertragungsblöcke über die gesamte Gruppe von Datenübertragungsblöcken verteilt oder verstreut werden können.

[0045] [Fig. 3A](#), [Fig. 3B](#) und [Fig. 3C](#) zeigen einen Ansatz zur Neu-Anordnung der Datenübertragungsblöcke, so dass das Anzeigesystem nicht mit einer Geschwindigkeit von  $1/t$  laufen muss, um den Datenübertragungsblock mit dem niedrigstwertigen Bit (LSB) anzuzeigen. [Fig. 3D](#) zeigt die Schritte, die erforderlich sind, um den in [Fig. 3A–Fig. 3C](#) gezeigten Prozess zu erhalten.

[0046] [Fig. 4A](#), [Fig. 4B](#) und [Fig. 4C](#) zeigen einen weiteren Ansatz, um einen Graustufeneffekt in dem Fall zu erzielen, in dem  $m' = 2$  (entsprechend [Fig. 3C](#)) mit einer Datenübertragungsblock-Geschwindigkeit von ungefähr  $1/(4t)$  ist. [Fig. 4D](#) zeigt ein Verfahren zum Anzeigen eines Graustufenbilds auf einer Anzeigeeinheit mit einer Vielzahl von Pixeln.

[0047] [Fig. 5A](#) zeigt, wie 8-Bit-Graustufenbilder (oder  $3 \times 8$ -Bit-Farbbilder) unter Verwendung einer binären Anzeigevorrichtung angezeigt werden können, wie beispielsweise der Vorrichtung von [Fig. 1F](#), die nicht im Umfang der Ansprüche liegt. [Fig. 5B](#) zeigt, wie analoge Bildsignale sowie digitale Daten, (wie beispielsweise die Bilder von [Fig. 5A](#)), zu binären untergeordneten Datenübertragungsblöcken führen können, die wiederum über die Verfahren der [Fig. 3A–Fig. 3D](#) und [Fig. 4A–Fig. 4D](#) angezeigt werden können.

[0048] [Fig. 6A](#) zeigt eine Anzeigevorrichtung, die als die Anzeigevorrichtung **115** dienen kann, und [Fig. 6B](#) zeigt eine Großansicht von irgendeinem von Pixeln Hj.

[0049] [Fig. 7A](#) zeigt eine erste Ausführungsform einer Datenübertragungsblockpuffer-Pixel-Anzeigevorrichtung, die eine CMOS-Version einer doppelten Umkehrschaltung (entsprechend der Pufferschaltung in [Fig. 6B](#)) zur Signal-Speicherung und -Regenerierung verwendet. [Fig. 7B](#) zeigt eine zweite Ausführungsform einer Datenübertragungsblockpuffer-Pixel-Anzeigevorrichtung, die eine CMOS-Version einer doppelten Umkehrschaltung mit zusätzlichen Transistoren zur Signal-Speicherung und -Regenerierung verwendet.

[0050] [Fig. 8](#) zeigt eine weitere Ausführungsform einer Datenübertragungsblockpuffer-Pixel-Anzeigevorrichtung, die eine einzelne Umkehrschaltung verwendet.

[0051] [Fig. 9A](#) zeigt eine analoge Datenübertragungsblockpuffer-Pixel-Schaltung **901**, die nicht in den Umfang der Erfindung fällt. [Fig. 9B](#) zeigt eine schematische Ansicht einer analogen Datenübertragungsblockpuffer-Pixel-Schaltung **951**, die nur n-FETs verwendet und einen Transistor und zwei Adressleitungen pro Pixel weniger erfordert, und die ebenfalls nicht in den Umfang der Erfindung fällt.

[0052] [Fig. 10](#) zeigt eine schematische Ansicht einer Zwei-Speicherstellen-Version des in [Fig. 9A](#) gezeigten analogen Datenübertragungsblockpuffer-Pixels, das nicht in den Umfang der Erfindung fällt.

[0053] [Fig. 11](#) zeigt eine derartige komplexere Pixel-Schaltung, die ebenfalls nicht in den Umfang der Erfindung fällt.

#### DETAILLIERTE BESCHREIBUNG VON BEVORZUGTEN AUSFÜHRUNGSFORMEN

[0054] Es werden mehrere Ausführungsformen von Datenübertragungsblockpuffer-Vorrichtungen erläutert. Zuerst werden jedoch Verfahren und Vorrichtungen zum Anzeigen von Graustufen- oder Farbbildern unter Verwendung solcher Datenübertragungsblockpuffer-Vorrichtungen unter Bezugnahme auf [Fig. 1–5](#) erläutert. Dann wird eine allgemeine Puffer-Anzeigevorrichtung in [Fig. 6A](#) und [Fig. 6B](#) vorgestellt, welche die unter Be-



zugnahme auf **Fig. 1–5** erläuterten Integrationsverfahren nutzt. Spezielle Ausführungsformen und Beispiele für binäre und analoge gepufferte Anzeigevorrichtungen werden dann in **Fig. 7 bis 9** vorgestellt, von denen einige dynamische (aktive) Anzeigevorrichtungen sind, und von denen einige statische Anzeigevorrichtungen sind.

**[0055]** **Fig. 1D** zeigt schematisch die gleiche Folge von binären Bildern **105**, wie in **Fig. 1A** gezeigt, wenn sie in eine binäre Anzeigevorrichtung **115** eingegeben werden, die Hardware-Pixel  $H_j$  aufweist, die entweder ein oder aus (hell oder dunkel) sind entsprechend den jeweiligen Werten  $P_j$  in den Datenübertragungsblöcken  $F_1–F_m$ . Es ist zu beachten, dass, obwohl eine 4 mal 4-Pixel-Anzeigevorrichtung und – Bilder dargestellt sind, die folgende Darlegung für jede Anzeigevorrichtungs- und Datenübertragungsblock-Größe gilt.

**[0056]** Angenommen,  $P_1$  ist 1 (EIN) für jeden Datenübertragungsblock  $F_1$  bis  $F_m$ ,  $P_2$  ist 1 (EIN) für die Datenübertragungsblöcke  $F_1$  bis  $F_{m-1}$  und ist 0 (AUS) für den Datenübertragungsblock  $F_m$ ,  $P_3$  ist 1 (EIN) nur für die Datenübertragungsblöcke  $F_1$  und  $F_2$  und 0 (AUS) für die Datenübertragungsblöcke  $F_3–F_m$ , und  $P_4$  ist 1 (EIN) nur für Datenübertragungsblock  $F_1$  und 0 (AUS) für die Datenübertragungsblöcke  $F_2 – F_m$ .

**[0057]** Die Geschwindigkeit, mit der die Datenübertragungsblöcke von der Anzeigevorrichtung **115** angezeigt werden, beträgt  $1/t$  Hz, wobei  $t$  die Zeit zwischen zwei beliebigen aufeinander folgenden Datenübertragungsblöcken  $F_j$  und  $F_{j+1}$  beträgt. Da  $P_1$  für alle Datenübertragungsblöcke EIN ist, bleibt das Pixel  $H_1$  für eine Zeit  $mt$  EIN. Da  $P_2$  für die Datenübertragungsblöcke  $F_1$  bis  $(F_{m-1})$  EIN ist, ist  $H_2$  für eine Zeit  $(m-1)t$  EIN. Da  $P_3$  nur für die Datenübertragungsblöcke  $F_1$  und  $F_2$  EIN ist, ist  $H_3$  für eine Zeit  $2t$  EIN. Da  $P_4$  nur für den Datenübertragungsblock  $F_1$  EIN ist, ist  $H_4$  nur für eine Zeit  $t$  EIN. Die Integration wird wie folgt erzielt. Wenn die Anzeigevorrichtung **115** eine ausreichend schnelle Ansprechgeschwindigkeit aufweist, bemerkt eine Person, die sie betrachtet, dass das Pixel  $H_4$  geringfügig heller als diejenigen Pixel ist, die überhaupt nicht EIN waren, d.h. alle Pixel  $P_j$ , ausgenommen  $P_1$  bis  $P_4$ . In ähnlicher Weise erscheint das Pixel  $H_3$  geringfügig heller als Pixel  $H_4$ , da es für  $2t$  statt  $t$  EIN ist. In ähnlicher Weise erscheint  $H_1$  heller als  $H_2$ , da es für eine Zeit  $mt$  EIN ist, wogegen  $H_2$  für eine kürzere Zeit  $(m-1)t$  EIN ist.

**[0058]** Bei allen vorherigen Feststellungen wurde angenommen, dass die Zeit  $t$  kurz genug ist, dass eine Person nicht wirklich sehen oder bemerken würde, dass  $H_4$  für die Zeit  $t$  EIN ist und dann für den Rest der Zeit  $(m-1)t$  AUS ist, wogegen  $H_1$  für die gesamte Zeit  $t$  EIN ist. Stattdessen würde der Betrachter die Bilder zusammen integrieren, was bedeutet, dass für den Betrachter sowohl  $H_1$  als auch  $H_4$  EIN zu sein scheinen, doch ist  $H_1$  viel heller als  $H_4$ . **Fig. 1E** zeigt eine Reihe von Gruppen **105** von  $m$  untergeordneten Datenübertragungsblöcken. Hier beträgt die Gesamtanzahl von betrachteten untergeordneten Datenübertragungsblöcken  $N$ , und wiederum ist die Geschwindigkeit, mit der jeder Datenübertragungsblock aktualisiert wird,  $1/t$ , wobei  $t$  die Zeit zwischen Datenübertragungsblöcken ist. Jede Gruppe **105** wird durch das menschliche Auge des Betrachters, der die Anzeigevorrichtung **115** betrachtet, so integriert, dass sie als eine Reihe **155** von Graustufenbildern **105'** erscheint, wobei jedes der Gruppe von Bildern **105** nach der Integration entspricht. Hier sind  $m$  untergeordnete Datenübertragungsblöcke erforderlich, um ein einzelnes Graustufen- (oder Farb-) Bild auszubilden, oder ein Datenübertragungsblock und  $N$  untergeordnete Datenübertragungsblöcke bilden ein Folge von Graustufen- (oder Farb-) Bildern aus.

**[0059]** **Fig. 1F** stellt eine kurze Demonstration des Integrationsphänomens bereit. Insbesondere zeigt **Fig. 1F** den Intensitätsausgang von  $H_1–H_4$  von  $I(P_1)$ ,  $I(P_2)$ ,  $I(P_3)$  und  $I(P_4)$  in Bezug auf die Zeit für vier Punkte  $P_1–P_4$  in einer hypothetischen Situation. Die Anzahl der untergeordneten Datenübertragungsblöcke ist  $m$ . Die folgende Erläuterung bezieht sich auf die erste Gruppe **105** von untergeordneten Datenübertragungsblöcken. Pixel  $H_1$  ist EIN für die gesamten  $m$  untergeordneten Datenübertragungsblöcke,  $H_2$  ist EIN während des dritten untergeordneten Datenübertragungsblocks und AUS für die restlichen untergeordneten Datenübertragungsblöcke,  $H_3$  ist EIN für den ersten und den zweiten untergeordneten Datenübertragungsblock und AUS für die restlichen untergeordneten Datenübertragungsblöcke, und  $H_4$  ist EIN für den 5. untergeordneten Datenübertragungsblock und AUS für die restlichen untergeordneten Datenübertragungsblöcke. Wenn die Geschwindigkeit  $1/t$  ausreichend ist, so dass in der Wahrnehmung des Betrachters eine solche Integration auftritt, dann würde sich die Intensität ( $I(P_j)$ ) wie folgt darstellen (Intensitäten sind relative Intensitäten).  $I(P_1) = (1, 1, \dots, 1) \rightarrow m$ ,  $I(P_2) = (0, 0, 1, 0, \dots, 1) \rightarrow 1$ ,  $I(P_3) = (1, 1, \dots, 0, 0) \rightarrow 2$  und  $I(P_4) = (0, 0, 0, 0, 1, \dots, 0, 0) \rightarrow 1$ . Es ist zu beachten, dass die Spitzenintensität durch die Zeitabfolge  $(1, 1, \dots, 1)$  dargestellt wird, (die niedrigste Intensität ist  $(0, \dots, 0)$ ). Es ist des Weiteren zu beachten, dass die Intensität am Punkt  $P_2$ , (wenn sie richtig integriert wird), so erscheint, als wäre sie die gleiche wie die Intensität an Punkt  $P_4$ , und die Reihenfolge ihres Auftretens ist nicht wahrnehmbar. Demzufolge können die untergeordneten Datenübertragungsblöcke innerhalb einer Gruppe **105** untereinander vertauscht werden und für einen Betrachter das gleiche Graustufenbild bereitstellen, wenn sie durch den Betrachter richtig integriert werden, und tatsächlich kann die korrekte Verteilung von untergeordneten Datenübertragungsblöcken den Integrationsprozess unterstützen.

**[0060]** [Fig. 1G](#) zeigt ein Beispiel dafür, wie eine Reihe von  $4 \times 4$ -Binärbildern, die in untergeordneten binären "Bit-Ebenen"-Datenübertragungsblöcken angeordnet werden, wiederum angezeigt werden kann, um für einen Betrachter so zu erscheinen, als sei es ein  $4 \times 4$ -Pixelbild mit einer 4-Bit-Graustufe. Es ist zu beachten, dass, obwohl [Fig. 1G](#)  $4 \times 4$ -Pixelbilder zeigt, die Querdimensionen der Bilder alle beliebigen zwei ganzen Zahlen sein können. Des Weiteren sind diese Querdimensionen nur zufällig die gleichen wie die Anzahl von Graustufen-Bits, die ebenfalls jede ganze Zahl aufweisen können. Das heißt, eine 4-Bit-Graustufe wird nur zu Erläuterungs- und Demonstrationszwecken gezeigt.

**[0061]** Die in [Fig. 1G](#) gezeigte Gruppe **105** von untergeordneten Datenübertragungsblöcken sind binäre untergeordnete Datenübertragungsblöcke, wobei EIN-Pixel durch 1 dargestellt werden, und AUS-Pixel durch 0 dargestellt werden. Eine Gesamtanzahl von  $2^4 - 1 = 15$  derartiger binärer untergeordneter Datenübertragungsblöcke **105** ist in der Gruppe **105** für 4-Bit-Graustufenbilder enthalten. Da es sich des Weiteren um eine 4-Bit-Graustufe handelt, müssen nur 4 Bit-Ebenen-Datenübertragungsblöcke vorhanden sein (diese Anzahl kann erhöht werden, falls gewünscht). Der untergeordnete Datenübertragungsblock mit dem höchstwertigen Bit (MSB) zeigt ein Bild mit allen Pixeln, die EIN oder 1 sind, für wenigstens 8 untergeordnete Datenübertragungsblöcke in Gruppe **105**. Wie zu sehen ist, sind nur Pixel (2, 4), (welche (2, 4) in allen untergeordneten Datenübertragungsblöcken in Gruppe **105** EIN sind), und alle Pixel auf der Zeile  $y = 1$ , d.h. (1, 1), (2, 1), (3, 1) und (4, 1), (was 8 mal wiederholt wird), EIN. Das nächste höchstwertige Bit, das ( $2^3 = 4$ ) oder dritte Bit wird in 4 Gruppen von untergeordneten Bit-Ebenen-Datenübertragungsblöcken neu angeordnet. Nur die Pixel (2, 4) sind in diesem Beispiel für alle dieser Bit-Ebenen-Datenübertragungsblöcke EIN. Der vor dem niedrigstwertigen liegende untergeordnete Datenübertragungsblock weist zwei Pixel auf, die EIN sind, nämlich (2, 4), die für alle der oben erläuterten untergeordneten Datenübertragungsblöcke EIN sind, und (3, 1), die für die 8 identischen untergeordneten Datenübertragungsblöcke und für 2 zusätzliche untergeordnete Datenübertragungsblöcke in der Gruppe **105** EIN sind.

**[0062]** Der Prozess der Neuordnung von untergeordneten Datenübertragungsblöcken von der Gruppe **105** in die so genannten untergeordneten Bit-Ebenen-Datenübertragungsblöcke kann in einer großen Bandbreite von Möglichkeiten erfolgen und wird hier als "Bit-Slicing" bezeichnet. Ein Ansatz dazu ist wie folgt. Die binären Daten, die den Strom von binären Bildern darstellen, könnten in einem Computerspeicher gespeichert werden, beispielsweise in einem Format, in dem ein 8-Bit-Byte die Graustufe darstellt, die durch ein bestimmtes Pixel nach der Integration (in einer bestimmten Farbe) angezeigt werden soll. Eine Art zum Generieren von untergeordneten Datenübertragungsblöcken aus einer derartigen Darstellung besteht darin, einfach einen binären untergeordneten Bit-Ebenen-Datenübertragungsblock von 1 Bit aus jedem der Bits des 8-Bit-Bytes auszubilden. Dies würde in einer Software erfolgen, indem eine logische UND-Operation zwischen dem Byte, das die Pixel-Graustufe darstellt, und einem Byte, das alle der "0"-Werte mit Ausnahme einer einzelnen "1" an der richtigen Position enthält, durchgeführt wird, um den gewünschten untergeordneten Datenübertragungsblock zu extrahieren. Eine Hardware-Implementierung könnte sein, das gewünschte Bit für den Bit-Ebenen-Datenübertragungsblock direkt aus dem gespeicherten Byte auszulesen, indem die Speicher-Hardware so ausgelegt wird, dass sie auswählbare Bit-Leseoperationen statt Byte-Leseoperationen erleichtert.

**[0063]** Eine Schwierigkeit bzw. ein potenzielles Problem bei dem oben genannten Ansatz besteht darin, dass die Anzeigevorrichtung **115** in der Lage sein muss, auf die Zeit  $t$  anzusprechen, (die sich auf die Datenübertragungsblock-Geschwindigkeit  $1/t$  bezieht). Dies stellt eine Einschränkung hinsichtlich der Anzeigevorrichtungen dar, die verwendet werden können. Es können nämlich nur diejenigen Anzeigevorrichtungen verwendet werden, die Ansprechzeiten aufweisen, die wenigstens so groß wie  $1/t$  Hz oder Datenübertragungsblöcke pro Sekunde sind.

**[0064]** Die unter Bezugnahme auf [Fig. 1A](#), [Fig. 1C](#)–[Fig. 1F](#) erläuterte Situation kann verwendet werden, um Farbbilder mit Graustufen in rot, grün und blau wie folgt zu erzeugen. Angenommen, dass  $m = 100$ ,  $N = 10.000$  und  $t = 0,1$  Millisekunden ist. Diese Zahlen würden in einer Sekunde 100 Datenübertragungsblöcke oder Bilder ermöglichen, von denen jedes aus 100 binären untergeordneten Datenübertragungsblöcken besteht, (die den Datenübertragungsblöcken **105** in [Fig. 1A](#), [Fig. 1D](#) und [Fig. 1E](#) entsprechen), um ein Graustufenbild für eine Farbe zu erzeugen. Wenn ein vollständiges Farbbild gewünscht wird, dann wären drei Graustufenbilder, (jeweils eines für rot, grün und blau) erforderlich. In diesem Fall wären ungefähr 32 untergeordnete Datenübertragungsblöcke für jedes Rot-, Grün- und Blau-Bild verfügbar, wenn 100 Farbbilder angezeigt werden sollen. Diese 32 untergeordneten Datenübertragungsblöcke können verwendet werden, um 33 gleichmäßig beabstandete Graustufen zu erzeugen, was (ungefähr) 5 Bits von Graustufe für jedes von Rot, Grün und Blau entspricht. Dies wird im Folgenden ausführlicher erläutert.

**[0065]** Das oben genannte Phänomen ermöglicht es, dass die untergeordneten Datenübertragungsblöcke in



jeder Reihenfolge in einer Gruppe **105** angezeigt werden können. Außerdem können einige Anzeige-Reihenfolgen von untergeordneten Datenübertragungsblöcken in Bezug auf andere vorteilhaft sein, wie im Folgenden erläutert wird. Unter Bezugnahme auf [Fig. 1D–Fig. 1F](#) werden die untergeordneten Datenübertragungsblöcke mit dem niedrigstwertigen Bit (LSB) und die Datenübertragungsblöcke mit dem höchstwertigen Bit (MSB) wie folgt definiert. Ein untergeordneter Datenübertragungsblock mit dem niedrigstwertigen Bit (LSB) wird als der untergeordnete Datenübertragungsblock definiert, in dem Pixel für nur eine Zeit  $t$  in der Gruppe **105** von untergeordneten Datenübertragungsblöcken EIN sein können, wodurch das niedrigstwertige Bit einer binären Darstellung eines Graustufenbilds ausgebildet wird, und ein untergeordneter Datenübertragungsblock mit dem höchstwertigen Bit (MSB) wird definiert als diejenige Gruppe von  $2^{p-1}$  untergeordneten Datenübertragungsblöcken, in denen einige oder alle Pixel in der Gruppe **105** von untergeordneten Datenübertragungsblöcken EIN sind, wobei  $p$  als die ganze Zahl definiert ist, für die das Folgende gilt:  $2^{p-1} + 2^{p-2} + \dots + 2^0 = (2^p - 1) = m$ , siehe [Fig. 1F](#). Daher ist der untergeordnete LSB-Datenübertragungsblock derjenige einzelne untergeordnete Datenübertragungsblock, in dem die Intensität EIN sein kann, um zu der Intensität beizutragen, die dem LSB eines Graustufenbilds entspricht, und der untergeordnete MSB-Datenübertragungsblock ist diejenige Gruppe von  $2^{p-1}$ , für welche die Intensität eines Pixels EIN sein kann, um zu der Intensität beizutragen, die dem MSB eines Graustufenbilds entspricht.

**[0066]** Da nämlich alle der untergeordneten Datenübertragungsblöcke in jeder Gruppe zusammen integriert werden, kann jede der 5-Bit-Ebenen angezeigt werden, d.h. Bit 0 (das niedrigstwertige Bit oder LSB), Bit 1, Bit 2, Bit 3 und Bit 4 (das höchstwertige Bit oder MSB), wie in [Fig. 2A](#) gezeigt. In diesem Schema wird der untergeordnete Datenübertragungsblock mit dem niedrigstwertigen Bit (Bit 0) für einen Datenübertragungsblock oder eine Zeitdauer  $t$  angezeigt, das nächste Bit (Bit-Datenübertragungsblock) für zwei Datenübertragungsblöcke oder eine Zeit  $2t$ , und das höchstwertige Bit (in diesem Fall für  $2^{p-1}t$ ), wobei  $p = 5$ ) für 16 Datenübertragungsblöcke oder  $16t$ .

**[0067]** In der Praxis, wenn sich die Datenübertragungsblock-Geschwindigkeiten den unteren Grenzen für zeitliche Integration nähern, ist es von Vorteil, das MSB über den Datenübertragungsblock, welcher der Gruppe **105** entspricht, zu streuen, um konturierende Artefakte zu beseitigen, was in dem Fachgebiet bekannt ist. [Fig. 2B](#) zeigt einen Weg, wie dies erfolgen könnte. Wenn [Fig. 2A](#) mit [Fig. 2B](#) verglichen wird, ist ersichtlich, dass diejenigen Pixel, die für 16 untergeordnete Datenübertragungsblöcke EIN sind, d.h. für eine Gesamtzeit  $16t$ , was dem MSB oder Bit 4 entspricht, für die Hälfte dieser Zeit bzw.  $8t$  auf EIN gesetzt werden können, gefolgt von Pixeln, bei denen Bit 3 für  $8t$  EIN ist, und dann die MSB-Pixel wieder für die restliche Zeit  $8t$  auf EIN gesetzt werden, so dass sie für die erforderliche Zeit  $16t$  angezeigt worden sind.

**[0068]** Es ist offenkundig aus [Fig. 2A](#) und [Fig. 2B](#), dass die Generierung von 24-Bit-Zeitabfolge-Graustufen- (oder Farb-) Bildern auf diese Weise eine Anzeigevorrichtung mit sehr hoher Geschwindigkeit und/oder eine Reduzierung der Bildgeschwindigkeit erfordert, (24-Bit bezieht sich auf eine 8-Bit-Graustufe für jede der drei verwendeten Farben, was 255 untergeordnete Datenübertragungsblöcke für jede Farbe erfordern würde). Das Anzeigesystem **115** muss nämlich schnell genug arbeiten, um den niedrigstwertigen Datenübertragungsblock anzuzeigen, d.h. den Datenübertragungsblock, der das LSB anzeigt.

**[0069]** [Fig. 3A](#) entspricht [Fig. 2A](#), und [Fig. 3B](#) und [Fig. 3C](#) zeigen ein Verfahren zur Neuordnung der Datenübertragungsblöcke, so dass das Anzeigesystem **115** nicht mit einer Geschwindigkeit von  $1/t$  arbeiten muss, um das LSB anzuzeigen. Es ist zu beachten, dass [Fig. 3A](#) alle Pixel zeigt, welche die gleiche Intensität  $I_0$  anzeigen, und es ist nur die Zeitdauer, für die ein bestimmtes Pixel angezeigt wird, die zu dem Graustufen-effekt führt. Die untergeordneten MSB-Datenübertragungsblöcke sind diejenigen identischen untergeordneten Datenübertragungsblöcke, die Pixel enthalten, die EIN sind, um das höchstwertige Bit anzuzeigen. Der untergeordnete LSB-Datenübertragungsblock ist der untergeordnete Datenübertragungsblock, der Pixel enthält, die EIN sind, um das niedrigstwertige Bit anzuzeigen.

**[0070]** [Fig. 3B](#) zeigt, wie die Gruppe **105** kombiniert wird, um eine 5-Bit-Graustufe (für jedes von Rot, Grün und Blau) zu bewirken, ohne dass die Anzeigevorrichtung **115** zu Geschwindigkeiten von  $1/t$  fähig sein muss. Wie zu sehen ist, wird die Geschwindigkeitsanforderung für die Anzeigevorrichtung **115** von  $1/t$  auf  $1/(2t)$  reduziert. Um die zusätzliche Zeit  $t$  auszugleichen, in der die LSB-Datenübertragungsblöcke EIN sind, wird die Intensität der Pixel in diesem Datenübertragungsblock um die Hälfte von  $I_0$  auf  $I_0/2$  vermindert. Der Buchstabe  $m'$  wird verwendet, um die Anzahl der Bits anzugeben, die in einer Gruppe zusammengefasst sind, um die LSB-Zeit zu ergeben. Daher ist unter Bezugnahme auf [Fig. 3A](#)  $m' = 0$ , und daher wird kein zusätzliches Bit mit dem LSB zu einer Gruppe zusammengefasst, und daher wird keine Verminderung der erforderlichen Leistungsgeschwindigkeit der Anzeigevorrichtung **115** erzielt. Wenn jedoch  $m' = 1$ , werden die untergeordneten Datenübertragungsblöcke des ersten Bits und der untergeordnete Datenübertragungsblock des 0. Bits in einer

Gruppe zusammengefasst, wie in [Fig. 3B](#) gezeigt, und daher wird die Geschwindigkeitsanforderung der Anzeigevorrichtung **115** um die Hälfte auf ungefähr  $1/(t)$  reduziert. Diese Reduzierung geht jedoch mit einer neuen Anforderung einher, dass die Anzeigevorrichtung **115** in der Lage sein muss, drei verschiedene Intensitätsspiegel ausgeben zu können, nämlich  $I_0$ ,  $I_0/2$  und 0 statt die zwei Intensitäten  $I_0$  und 0 für den Fall  $m' = 0$ . Für eine binäre Anzeigevorrichtung kann dies erreicht werden, indem das Beleuchtungslicht zum entsprechenden Zeitpunkt moduliert wird, oder indem der optische Ausgang aus der Anzeigevorrichtung zum entsprechenden Zeitpunkt moduliert wird.

[0071] [Fig. 3C](#) führt den Prozess einen Schritt weiter. Hier werden die LSB-Datenübertragungsblöcke, die Datenübertragungsblöcke des ersten Bits, (Datenübertragungsblöcke, die Bits in der Position vor dem niedrigstwertigen Bit anzeigen), und die Datenübertragungsblöcke des zweiten Bits in einer Gruppe zusammengefasst. In diesem Fall wird die Geschwindigkeitsanforderung für die Anzeigevorrichtung **115** um ungefähr 75% von  $1/t$  auf ungefähr  $1/(4t)$  reduziert. In diesem Fall, da das Bit (Bit 1) vor dem niedrigstwertigen nur so lange EIN ist wie die Datenübertragungsblöcke von Bit 2 EIN sind, wird ihre Intensität um die Hälfte auf  $I_0/2$  reduziert. In ähnlicher Weise, da der Datenübertragungsblock mit dem LSB-Bit nur so lange EIN ist wie der LSB-Datenübertragungsblock, wird die Intensität des LSB-Datenübertragungsblocks um die Hälfte von  $I_0/2$  wie in [Fig. 3B](#) auf  $I_0/4$  reduziert. Daher wird diesem Fall die Geschwindigkeit, mit der die Anzeigevorrichtung **115** arbeiten können muss, um ungefähr 75% von  $1/t$  auf ungefähr  $1/(4t)$  reduziert. Für das in [Fig. 2A](#) und [Fig. 2B](#) gezeigte Beispiel bedeutet dies, dass die Datenübertragungsblock-Geschwindigkeit von 10 kHz auf 2,5 kHz reduziert wird.

[0072] Der unter Bezugnahme auf [Fig. 3A–Fig. 3C](#) erläuterte Ansatz kann wie folgt verallgemeinert werden. [Fig. 3D](#) zeigt Schritte, die zum Verallgemeinern des Prozesses erforderlich sind, der unter Bezugnahme auf [Fig. 3A–Fig. 3C](#) gezeigt ist. Insbesondere zeigt [Fig. 3D](#) Schritt **310** zum Empfangen einer Reihe von N Datenübertragungsblöcken von binären Bildern, (von denen jedes ursprünglich mit einer Geschwindigkeit von  $1/t$  angezeigt werden sollte), wobei N eine ganze Zahl ist. Wenn alternativ Graustufen- oder Farbbilder statt binärer Bilder empfangen werden, dann wird Schritt **310** durch die Schritte **310a** und **310b** ersetzt. Schritt **310a** umfasst nämlich das Empfangen einer Reihe von Graustufen- (oder Farb-) Bilder, und Schritt **310b** umfasst das Ausbilden von binären untergeordneten Datenübertragungsblöcken, die diese Graustufen- (oder Farb-) Bilder darstellen.

[0073] Nachdem entweder Schritt **310** oder die Schritte **310a** und **310b** durchgeführt worden sind, wird Schritt **320** durchgeführt. Schritt **320** umfasst das Anordnen der Reihe von N Datenübertragungsblöcken von binären Bildern in n Gruppen von m binären untergeordneten Datenübertragungsblöcken, wobei m kleiner oder gleich N ist. Schritt **330** umfasst das Dämpfen der niedrigstwertigen ungedämpften untergeordneten Datenübertragungsblöcke in jeder Gruppe von m untergeordneten Datenübertragungsblöcken sowie von vorher gedämpften untergeordneten Datenübertragungsblöcken (sofern vorhanden) um einen Faktor von ungefähr 2. Schritt **340** umfasst die paarweise Zusammenfassung der ungedämpften Datenübertragungsblöcke, um ungefähr halb so viele wie ungedämpfte untergeordnete Datenübertragungsblöcke zu erhalten und dadurch die Dauer der gedämpften untergeordneten Datenübertragungsblöcke ungefähr zu verdoppeln. Dabei ist jedoch zu beachten, dass mit ungefähr  $1/2$  gemeint ist, dass die Dämpfung irgendeinen Wert zwischen einigen Prozent bis 20 Prozent oder mehr als die Hälfte betragen kann. Der exakte Betrag der Dämpfung (oder Veränderung der Intensität) könnte ermittelt werden, indem der Dämpfungsprozess einfach für verschiedene Dämpfungsbeträge implementiert wird, und Betrachter gefragt werden, welcher Dämpfungsbetrag am wirkungsvollsten ist. Es ist zu beachten, dass  $m'$  um 1 erhöht wird, sobald Schritt **340** abgeschlossen ist. Schritt **350** gestattet es, die letzten zwei Schritte **330** und **340** zu wiederholen, bis die gewünschte Datenübertragungsblock-Geschwindigkeit erreicht ist.

[0074] Der oben genannte Prozess kann fortgesetzt und  $m'$  erhöht werden. Für den Fall von 8 Bits, (d.h. m aus [Fig. 1A](#), [Fig. 1D](#) und [Fig. 1E](#) ist 255), kann  $m'$  aus [Fig. 3A–Fig. 3C](#) im Bereich von 0 bis 7 liegen. Die Anzahl der untergeordneten Datenübertragungsblöcke für  $m = 255$  ist: 255 für  $m' = 0$ , 128 für  $m' = 1$ , 65 für  $m' = 2$ , 33 für  $m' = 3$ , 19 für  $m' = 4$ , 12 für  $m' = 5$ , 9 für  $m' = 6$ , 8 für  $m' = 7$ . Der Parameter  $m'$  ist die Anzahl von Bits, deren Beleuchtung gedämpft ist.

[0075] Der oben genannte Ansatz führt zu einem effektiven Verlust von optischem Durchsatz, das heißt, es liegt ein Datenübertragungsgeschwindigkeit/Durchsatz-Ausgleich vor, der in Tabelle 1 gezeigt ist. Unter Bezugnahme auf den linken Teil von Tabelle 1 ( $m' = 1, 2$ ) ist zu beachten, dass der optische Durchsatz leicht reduziert ist bei einer signifikanten Reduzierung der Datenübertragungsblock-Geschwindigkeit, die für eine vorgegebene Bildgeschwindigkeit erforderlich ist.

**[0076]** Es ist auch zu beachten, dass die relative Datenübertragungsgeschwindigkeit für zwei verschiedene Situationen gezeigt wird. Die erste Berechnung entspricht dem Zeitablauf, der zur Verdeutlichung in [Fig. 3A–Fig. 3C](#) dargestellt ist. In diesem Fall wird die Zeit, die zum Anzeigen eines vollständigen Graustufenbilds notwendig ist, geringfügig um  $m'$  erhöht. Dies ist ersichtlich, wenn [Fig. 3A](#) mit [Fig. 3B](#) oder [Fig. 3C](#) verglichen wird, in denen deutlich zu sehen ist, dass sich die Datenübertragungs-Gesamtgeschwindigkeit verringert. Das heißt, die gedämpften untergeordneten Datenübertragungsblöcke erstrecken sich in [Fig. 3B](#) und [Fig. 3C](#) weiter nach rechts als in [Fig. 3A](#). Demzufolge kann in der Praxis eine zweite Berechnung vorgenommen werden, um die Datenübertragungsgeschwindigkeit durch Verkürzen der Datenübertragungsblock-Dauern von  $2t$  ([Fig. 3B](#)) oder  $4t$  ([Fig. 3C](#)) auf geringfügig weniger als den Betrag anzupassen, um die Datenübertragungsgeschwindigkeit zur Wahrnehmung der gleichen Bildgeschwindigkeit erhalten. Der ungefähre Anpassungsbetrag kann wie folgt berechnet werden. Wenn  $B_m$  die Anzahl der untergeordneten Datenübertragungsblöcke für einen vorgegebenen Wert  $m'$  ist, und wenn  $m$  die Anzahl der untergeordneten Datenübertragungsblöcke ist, wenn  $m' = 0$ , dann sollten sie, wenn untergeordnete Datenübertragungsblöcke paarweise zusammengefasst werden, um von [Fig. 3A](#) zu [Fig. 3B](#) zu [Fig. 3C](#) reichen, um einen Bruchteil von etwa  $(mt)/[(B_m \cdot 2^m)t] = m/[(B_m \cdot 2^m)]$  verkürzt werden, wobei  $mt$  die Dauer des untergeordneten Datenübertragungsblocks **105** mit  $m' = 0$  ist, und  $(B_m \cdot 2^m)t$  die Dauer des untergeordneten Datenübertragungsblocks **105** ist, wenn für  $m'$  nicht gleich 0 gilt.

TABELLE 1

	(Graustufenebene = 256)							
Untergeordnete Datenübertragungsblöcke	255	128	65	34	19	12	9	8
$m'$	0	1	2	3	4	5	6	7
Rel. Durchsatz	100%	99.60%	98%	94%	84%	66%	44%	25%
Rel. Datenübertragungsgeschwindigkeit (Fig. 3)	1	0.5	0.25	0.12	0.06	0.03	0.015	0.008
Rel. Datenübertragungsgeschwindigkeit (konst. Bildgeschwindigkeit)	1	0.5	0.255	0.13	0.07	0.05	0.035	0.03

**[0077]** Die obige Tabelle wird unter Verwendung der Schritte in [Fig. 3D](#) berechnet, was wie folgt zusammengefasst werden kann. Beginnend mit den ungedämpften untergeordneten Datenübertragungsblöcken wird der niedrigstwertige davon entfernt und auf die Hälfte seines Werts gedämpft und seine Dauer um einen Faktor 2 erhöht (zusammen mit anderen bereits gedämpften Datenübertragungsblöcken). Dann können die restlichen ungedämpften Datenübertragungsblöcke zu halb so vielen wie ungedämpften Datenübertragungsblöcken kombiniert werden. Um zum Beispiel von  $m' = 2$  zu  $m' = 3$  zu gelangen, ist der Prozess wie folgt. Bei  $m' = 2$  sind 63 ungedämpfte und 2 gedämpfte untergeordnete Datenübertragungsblöcke vorhanden. Der niedrigstwertige ungedämpfte Datenübertragungsblock wird um einen Faktor von zwei gedämpft (ebenso werden die zwei gedämpften Datenübertragungsblöcke um einen weiteren Faktor von zwei gedämpft). Jetzt liegen 3 gedämpfte untergeordnete Datenübertragungsblöcke und 62 ungedämpfte untergeordnete Datenübertragungsblöcke vor, die in 31 ungedämpfte Datenübertragungsblöcke von doppelter Dauer umgewandelt werden. Daraus ergeben sich 34 untergeordnete Datenübertragungsblöcke.

**[0078]** Diese effektive Dämpfung der Beleuchtung kann auf verschiedene Arten erreicht werden. Ein Ansatz besteht darin, die Intensität der auf die gesamte Anzeigevorrichtung **115** angewendete Beleuchtung zum entsprechenden Zeitpunkt zu modulieren. Ein weiterer Ansatz besteht darin, die Übertragung eines Elements zwischen der Anzeigevorrichtung und dem Betrachter zu modulieren. Ein weiterer Ansatz besteht darin, eine Impulsmodulierung für die Beleuchtungsquelle durchzuführen, welche die Anzeigevorrichtung zum entsprechenden Zeitpunkt beleuchtet, um die gedämpften untergeordneten Datenübertragungsblöcke für eine kürzere Zeit zu beleuchten. Ein weiterer Ansatz besteht darin, eine Anzeigevorrichtung zu verwenden, die fähig ist, das gleichzeitige Laden von untergeordneten Datenübertragungsblock-Daten mit den oben beschriebenen Geschwindigkeiten sowie anschließend deren Anzeige für eine kürzere Zeit zu gestatten, ähnlich dem oben beschriebenen Fall der impulsmodulierten Beleuchtung. Die Beleuchtungsquellen sind in einigen solcher Vorrichtungen einfacher anzupassen als andere.

**[0079]** [Fig. 4A](#), [Fig. 4B](#) und [Fig. 4C](#) zeigen diese zwei Ansätze für den oben erläuterten Fall einer Beleuch-

tungsmodulation entsprechend [Fig. 3C](#) ( $M' = 2$ ) mit einer Datenübertragungsblock-Geschwindigkeit von  $1/(4t)$ . Insbesondere [Fig. 4B](#) zeigt die Intensitätsmodulation wie oben erläutert. [Fig. 4C](#) zeigt jedoch einen Intensitätsausgang, mit dem das gleiche oder fast das gleiche Ergebnis erzielt wird. Wiederum gelten die Intensitätsprofile für die Quelle, welche die Anzeigevorrichtung **115** beleuchtet. Hier bleibt die Intensität aller Bits die gleiche, und es ist ihre Dauer, die verändert wird. Zum Beispiel beträgt die Dauer, für welche die Pixelquelle für das LSB EIN ist, die Zeit  $t_0$ , die geringer ist als die Zeit  $4t$ , die in [Fig. 4A](#) und [Fig. 4B](#) gezeigt wird. Das vorletzte Bit oder Bit 1 ist EIN für eine Zeit  $t_1$ , die größer als  $t_0$ , aber kleiner als  $4t$  ist, (andernfalls würde es genauso hell erscheinen wie ein Pixel mit Bit 2 auf EIN). Insbesondere werden die Längen  $t_0$  und  $t_1$  in einer Weise angepasst, die der Intensitätsanpassung dadurch ähnlich ist, dass  $t_1$  ungefähr die Hälfte der Gesamtzeit  $4t$  beträgt, d.h.  $t_1$  ist ungefähr  $2t$ . In ähnlicher Weise ist  $t_2$  ungefähr die Hälfte von  $t_1$  und daher ungefähr ein Viertel von  $4t$  oder einfach  $t$ .

**[0080]** [Fig. 4D](#) zeigt ein Verfahren zum Anzeigen eines Graustufenbilds auf einer Anzeigevorrichtung mit einer Vielzahl von Pixeln. Schritt **410** umfasst das Empfangen einer Reihe von  $N$  Datenübertragungsblöcken von binären Bildern, von denen jedes mit einer Geschwindigkeit von  $1/t$  übertragen werden soll, wobei  $N$  eine ganze Zahl ist. Wenn alternativ Graustufen- oder Farbbilder statt binärer Bilder empfangen werden, dann wird Schritt **410** durch die Schritte **410a** und **410b** ersetzt. Schritt **410a** umfasst nämlich das Empfangen einer Reihe von Graustufen- (oder Farb-) Bildern, und Schritt **410b** umfasst das Ausbilden von binären untergeordneten Datenübertragungsblöcken, die diese Graustufen-(oder Farb-) Bilder darstellen. Schritt **420** umfasst dann das Anordnen der Reihe von  $N$  Datenübertragungsblöcken von binären Bildern in  $n$  Gruppen von  $m$  binären untergeordneten Datenübertragungsblöcken, wobei  $m$  kleiner oder gleich  $N$  ist. Schritt **430** umfasst das Verkürzen der Dauer der Ausgabe der niedrigstwertigen untergeordneten Datenübertragungsblöcke in jeder Gruppe von  $m$  untergeordneten Datenübertragungsblöcken sowie allen vorher verkürzten untergeordneten Datenübertragungsblöcken um einen Faktor von ungefähr  $1/2$ . Dabei ist jedoch zu beachten, dass mit "ungefähr"  $1/2$  gemeint ist, dass die Verkürzung irgendeinen Wert zwischen  $50\% +$  oder  $- 20\%$  oder möglicherweise mehr betragen kann. Dies kann ermittelt werden, indem der Verkürzungsprozess einfach für verschiedene Verkürzungsbeträge implementiert und beobachtet wird, welcher Verkürzungsbetrag am wirkungsvollsten ist. Es ist zu beachten, dass  $m'$  tatsächlich um 1 erhöht wird, sobald Schritt **440** abgeschlossen ist. Schritt **450** gestattet es, die letzten zwei Schritte **430** und **440** zu wiederholen, bis die gewünschte Datenübertragungsblock-Geschwindigkeit erreicht ist.

**[0081]** Die Anzeigevorrichtung **115** kann jede Zeitabfolge-(Graustufen-) Anzeigevorrichtung umfassen, gleichgültig ob Flüssigkristall auf Silizium, DMDs usw. Selbst wenn der Lichtmodulationsmechanismus eigentlich zu sehr hohen Datenübertragungsblock-Geschwindigkeiten fähig ist, sollten die Datenübertragungsgeschwindigkeiten von der Anzeigevorrichtungs-Steuerelektronik sowie der Anzeigevorrichtung selbst aus Kostengründen und aus Gründen einer einfachen Verkabelung reduziert werden.

**[0082]** Die gesamte vorherige Erläuterung kann auf Farb-Anzeigevorrichtungen angewendet werden, die vorher kurz erläutert wurden. Hier kann die Farb-Lichtquelle zum Beispiel aus 3 getrennten Lichtquellen bestehen, nämlich einer roten Lichtquelle, einer grünen Lichtquelle und einer blauen Lichtquelle. Diese Farb-Lichtquellen können zum Beispiel jeweils eine rote Leuchtdiode, eine grüne Diode und eine blaue Diode oder eine weiße Lichtquelle, die nacheinander gefiltert wird, um rot, grün oder blau zu erscheinen, oder ein Filter zwischen der Anzeigevorrichtung und dem Betrachter sein, der nacheinander umgeschaltet wird, um Rot, Grün oder Blau zu übertragen. Jede dieser Lichtquellen wird analog zu der oben genannten Lichtquelle für Graustufen behandelt. In jeder dieser Situationen wird die Ausgangsintensität nicht in der Intensität gedämpft oder in der Dauer verkürzt. Farb-"Graustufen" können jedoch erhalten werden, indem entweder die Schritte von [Fig. 3D](#) zur Dämpfung oder die Schritte von [Fig. 4D](#) zur Verkürzung der Dauer angewendet werden. Dies kann für beide der Lichtquellen erreicht werden. Das heißt, jede der roten, grünen und blauen Lichtquellen kann durch einen Betrachter wie oben erläutert integriert werden. Wenn zum Beispiel die rote Lichtquelle Datenübertragungsblöcke wie in [Fig. 3A](#) mit  $m' = 0$  ausgibt, dann kann die Ausgabegeschwindigkeit auf ungefähr  $1/2$  dieser Geschwindigkeit reduziert werden, indem die Intensität der roten Lichtquelle an den Pixeln in dem niedrigstwertigen Datenübertragungsblock auf ungefähr  $1/2$  gedämpft wird, (d.h. von  $I_0$  auf ungefähr  $I_0/2$ ), und dann die ungedämpften Datenübertragungsblöcke in paarweisen Zusammenfassungen mit einer Dauer von  $2t$  kombiniert werden, und die Dauer des niedrigstwertigen Datenübertragungsblocks von 1 auf  $2t$  verdoppelt wird auf die gleiche Art, wie in den [Fig. 3A–Fig. 3D](#) erläutert und insbesondere in den Schritten **330** und **340**. Dieser Prozess kann wiederholt werden (siehe Schritt **350** in [Fig. 3D](#)). Dieses Verfahren kann für jede der roten Lichtquelle, der grünen Lichtquelle und der blauen Lichtquelle ausgeführt werden.

**[0083]** Ein weiteres Beispiel umfasst das Anwenden des Verfahrens der [Fig. 4A–Fig. 4D](#) auf jeder der roten, grünen und blauen Lichtquellen. Wenn zum Beispiel gewünscht wird, dass die rote Lichtquelle Datenübertra-



gungsblöcke wie in [Fig. 4A](#) ausgibt, (was  $m' = 2$  entspricht), dann wird, statt die niedrigstwertigen Datenübertragungsblöcke mit Pixelausgaben der roten Lichtquelle mit  $l_0/4$  auszugeben, die Dauer der Beleuchtung oder Dämpfung dieser Pixel um 4 von  $4t$  auf  $t$  reduziert. In ähnlicher Weise wird, statt die vor dem niedrigstwertigen liegenden Datenübertragungsblöcke mit Pixelausgaben der roten Lichtquelle mit  $l_0/2$  auszugeben, die Dauer dieser Pixel um ungefähr 2 von  $4t$  auf  $2t$  reduziert, wie in [Fig. 4C](#) gezeigt. Dieses Verfahren kann für jede der roten Lichtquelle, der grünen Lichtquelle und der blauen Lichtquelle ausgeführt werden. Es ist zu beachten, dass es vorteilhaft sein kann, rote, grüne und blaue Datenübertragungsblöcke zu vermischen, um den Integrationsprozess zu unterstützen.

**[0084]** In der Praxis werden Farbanzeigen normalerweise unter Verwendung einer RGB-Quelle erzielt, wobei R einem untergeordneten Datenübertragungsblock von Pixeln entspricht, die Rot anzeigen, G einem untergeordneten Datenübertragungsblock von Pixeln entspricht, die Grün anzeigen und B einem untergeordneten Datenübertragungsblock von Pixeln entspricht, die Blau anzeigen. Dann wird die Lichtquelle verwendet, um die folgenden untergeordneten Datenübertragungsblöcke auszugeben. Angenommen, unter Bezugnahme auf [Fig. 3A](#), die entsprechenden Reihen von roten untergeordneten Datenübertragungsblöcken, grünen untergeordneten Datenübertragungsblöcken und blauen untergeordneten Datenübertragungsblöcken sind wie folgt angeordnet:

RRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRRGGGGGGGGGGGGGGGGGGGGGGGGGGGGGGGG GG-  
 BBBBBBBBBBBBBBBBBBBBBBBBBBBBBBBBBB..., wobei jeder Großbuchstabe einem Datenübertragungsblock in [Fig. 3A](#) und diesem Beispiel  $m = 31$  entspricht (es sei daran erinnert, dass  $m$  die Gesamtanzahl von untergeordneten Datenübertragungsblöcken ist).

**[0085]** Wenn jede der roten, grünen und blauen Quellen dem Prozess von [Fig. 3B](#) über die Implementierung der Schritte **310–340** einmal unterzogen wird, (so dass  $m' = 1$ ), dann kann der (zu dämpfende) niedrigstwertige Datenübertragungsblock jeweils durch Kleinbuchstaben r, g, b für rot, grün und blau dargestellt werden. Unter Verwendung der oben genannten Nomenklatur würde die Ausgabe während der Beleuchtung durch die roten, grünen und blauen Quellen lauten:

RR RR RR RR RR RR RR RR RR RR RR RR RR RR rr  
 GG GG GG GG GG GG GG GG GG GG GG GG GG GG gg  
 BB BB BB BB BB BB BB BB BB BB BB BB BB BB bb

wobei hier nur ein Leerraum dargestellt ist, um zu verdeutlichen, dass zwei der ungedämpften Datenübertragungsblöcke kombiniert werden, wobei klar ist, dass die Leerräume den vertikalen Linien entsprechen, welche die Datenübertragungsblöcke in [Fig. 3B](#) trennen. Normalerweise gibt die RGB-Quelle Datenübertragungsblöcke in der Sequenz RGBRGRGB ... aus. Daher könnte Obiges als RR GG BB RR GG BB ...rr gg bb ausgegeben werden. Wie vorher erläutert, kann die Reihenfolge der Datenübertragungsblöcke jedoch geändert werden, um den Integrationsprozess zu unterstützen. Schließlich könnte die oben genannte Reihe von Datenübertragungsblöcken auch eine verkürzte Dauer, (wie in [Fig. 4a–Fig. 4CD](#) erläutert), des niedrigstwertigen Datenübertragungsblocks aufweisen, was wie folgt dargestellt werden kann:

RR RR RR RR RR RR RR RR RR RR RR RR RR RR R  
 GG GG GG GG GG GG GG GG GG GG GG GG GG GG G  
 BB BB BB BB BB BB BB BB BB BB BB BB BB BB B

wobei ein einzelner Buchstabe R, G oder B bedeutet, dass die Zeitdauer, für welche das Pixel EIN ist, ungefähr halb so lang ist, wie die der anderen Pixel, aber die Intensität dieser Pixel ist nicht gedämpft. Auch hier kann die Reihenfolge der Datenübertragungsblöcke wieder geändert werden und für einen Betrachter dennoch gleich aussehen.

**[0086]** Für  $m' = 2$  kann Obiges wie folgt kombiniert werden:

RRRR RRRR RRRR RRRR RRRR RRRR RRRR rrrr ssss  
 GGGG GGGG GGGG GGGG GGGG GGGG GGGG gggg hhhh  
 BBBB BBBB BBBB BBBB BBBB BBBB BBBB bbbb cccc

wobei ein Leerraum den vertikalen Linien in [Fig. 3C](#) entspricht, und s, h und c jeweils die Hälfte der Intensität von r, g und b und ein Viertel der Intensitäten von R, G und B sind.

**[0087]** Wiederum kann es von Nutzen sein, die Reihenfolge in der Gruppe von  $m$  Datenübertragungsblöcken



zu ändern, Obiges könnte in verschiedener Weise ausgegeben werden, einschließlich RRRR gggg BBBB rrrr GGGG bbbb RRRR GGGG BBBB BBBB .... RRRR hhhh BBBB ssss GGGG cccc. Wiederum könnte die oben genannte Reihe von Datenübertragungsblöcken eine verkürzte Zeitdauer, wie oben unter Bezugnahme auf [Fig. 4A–Fig. 4D](#) erläutert, wie folgt aufweisen:

RRRR	RRRR	RRRR	RRRR	RRRR	RRRR	RRRR	RR	R
GGGG	GGGG	GGGG	GGGG	GGGG	GGGG	GGGG	GG	G
BBBB	BBBB	BBBB	BBBB	BBBB	BBBB	BBBB	BB	B

wobei doppelte Buchstaben RR, GG und BB bedeuten, dass die Dauer der Datenübertragungsblöcke ungefähr halb so lang ist wie jeweils für die Datenübertragungsblöcke RRRR, GGGG und BBBB, (doch ist die Intensität die gleiche). In ähnlicher Weise besitzen die einzelnen Buchstaben R, G und B Zeitauern, die halb so lang sind wie die der Datenübertragungsblöcke RR, GG und BB und ein Viertel der Länge der Datenübertragungsblöcke RRRR, GGGG und BBBB aufweisen. Hier kann wiederum die Reihenfolge der Datenübertragungsblöcke geändert werden und für einen Betrachter immer noch gleich erscheinen. Es sollte wiederum klar sein, dass alle Dämpfungen und Verkürzungen ungefähr so sind wie oben erläutert.

**[0088]** [Fig. 5A](#) zeigt, wie 8-Bit-Graustufenbilder (oder  $3 \times 8$ -Bit-Farbbilder) unter Verwendung einer binären Anzeigevorrichtung, wie beispielsweise der Vorrichtung **115**, von [Fig. 1F](#) angezeigt werden können. Obwohl untergeordnete Datenübertragungsblöcke mit 8 Bits gezeigt sind, sollte klar sein, dass jede Anzahl von Graustufen verwendet werden kann, wenn die Anwendung eine höhere oder geringere Genauigkeit erfordert. Eine Möglichkeit, dies umzusetzen, besteht darin, die Abfolge von untergeordneten Datenübertragungsblöcken aus Bit-Datenübertragungsblöcken zu generieren, die aus analogen Signalen abgeleitet wurden. Zu diesem Zweck könnte das analoge Signal, (oder die Signale, falls R, G und B getrennt worden sind), welches die Helligkeit des Bilds auf einer Reihe von Abtastzeilen darstellt, mit einem Analog-Digital-Wandler (ADC) abgetastet werden. Die Ausgaben von dem ADC werden dann die binären Werte für die Bit-Datenübertragungsblöcke, die dem Wert der jeweiligen ADC-Ausgaben entsprechen. Wenn das analoge Signal wiederholt abgetastet wird, werden den Pixeln in den Bit-Datenübertragungsblöcken Werte in einer Abfolge zugewiesen, die dem Raster-Abtastmuster entspricht, das in der Analogsignal-Darstellung verwendet wird.

**[0089]** [Fig. 5B](#) zeigt, wie analoge Bildsignale sowie digitale Daten, (wie beispielsweise die Bilder von [Fig. 5A](#)), zu binären untergeordneten Datenübertragungsblöcken führen können, die wiederum über die Verfahren der [Fig. 3A–Fig. 3D](#) und [Fig. 4A–Fig. 4D](#) angezeigt werden können. In dem in [Fig. 5B](#) gezeigten Beispiel wird eine 8-Bit-Graustufe oder  $3 \times 8$ -Bit-Pixelfarbe erläutert, wobei klar ist, dass jede Anzahl von Bits verwendet werden könnte. [Fig. 5B](#) umfasst entweder: 1) Empfangen von Bildern in analoger Form in Schritt **553** und Umwandeln dieser Bilder in digitale Bilddaten; oder 2) direktes Empfangen der digitalen Bilder. Sobald sie empfangen wurden, werden diese digitalen Bilder in Schritt **567** in untergeordnete Bit-Ebenen-Datenübertragungsblöcke neu angeordnet. Wiederum, wie oben unter Bezugnahme auf [Fig. 5A](#) erläutert, wenn es sich bei den digitalen Bildern um Graustufenbilder oder Farb-Graustufenbilder handelt, umfasst Schritt **567** dann Bit-Slicing, wie in [Fig. 5A](#) gezeigt. Wenn die digitalen Bilder alternativ binäre untergeordnete Datenübertragungsblöcke sind, dann umfasst Schritt **567** Bit-Slicing wie in [Fig. 1G](#) gezeigt. Schließlich umfasst Schritt **577** (falls gewünscht) die Neuordnung der sich daraus ergebenden untergeordneten Bit-Ebenen-Datenübertragungsblöcke und das Anzeigen dieser untergeordneten Bit-Ebenen-Datenübertragungsblöcke mit der richtigen Anzahl von Wiederholungen in Übereinstimmung mit der Bit-Speicherstelle dieser Bit-Ebenen-Graustufe. Das heißt, wie oben erläutert, wenn eine 8-Bit-Graustufe gewünscht wird, dass der untergeordnete MSB-Datenübertragungsblock  $2^7 = 128$  mal angezeigt wird, der nächste vor dem untergeordneten MSB-Datenübertragungsblock  $2^6 = 64$  mal angezeigt wird usw., bis zu dem untergeordneten LSB-Datenübertragungsblock, der einmal angezeigt wird. Es sei daran erinnert, dass es Vorteile haben kann, nicht alle Bit-Datenübertragungsblöcke (insbesondere für das MSB) zusammen oder aufeinander folgend anzuzeigen. Das heißt, das MSB und andere Bilder können manchmal aufgeteilt und intermittierend angezeigt werden, um Flackern zu vermeiden.

**[0090]** [Fig. 6A](#) zeigt eine Anzeigevorrichtung **505**, die als Anzeigevorrichtung **115** dienen kann, und [Fig. 6B](#) zeigt eine Großansicht von irgendeinem von Pixeln Hj. Flüssigkristall auf Silizium- (LCOS) Anzeigevorrichtungen oder räumliche Lichtmodulatoren könnten als Anzeigevorrichtungen **115** dienen. Insbesondere, unter Bezugnahme auf [Fig. 6A](#), umfasst eine LCOS-Anzeigevorrichtung **505** eine dünne Schicht von Flüssigkristall **509** auf einem Siliziumsubstrat **511**, das von einem Glasfenster **515** bedeckt ist. Das Substrat **511** umfasst eine integrierte Schaltung **520** mit Pixeln Hj. Die integrierte Schaltung **520** wird verwendet, um ein elektrisches Feld über der Flüssigkristallschicht **509** anzulegen, um den Flüssigkristall neu auszurichten und dadurch einen Lichtstrahl zu modulieren, der von dem Substrat **511** reflektiert wird, wie in [Fig. 5](#) oder in speziellen Prozessen gezeigt, der durch das Substrat **511** übertragen wird.

**[0091]** An diesem Punkt sollte angemerkt werden, dass es von Vorteil ist, alle Pixel gleichzeitig zu aktualisieren für und in Situationen, wie beispielsweise Ansteuerungssystemen, die eine elektrische Modulation der Elektrodenspannung des transparenten Abdeckglases verwenden, wodurch der Gleichstromausgleich erleichtert werden kann. Änderungen in den elektrischen Daten, die den Pixel-Elektroden zugeführt werden, können mit Änderungen an der Farbglas-Spannung synchronisiert werden, wodurch die Effizienz des Ansteuerungssystems maximiert wird. Es ist von Vorteil, wenn die integrierte Schaltung **520** eine Fläche verwendet, die vergleichbar mit oder kleiner als diejenige ist, die durch die vorhandenen statischen Pixel-Auslegungen verwendet wird. Eine standardmäßige 1,2-Mikrometer-CMOS-Auslegung kann verwendet werden, da sie für zu ergebende vorhandene statische Pixel-Auslegungen eine ungefähr 20 Mikrometer mal 20 Mikrometer große Fläche aufweist.

**[0092]** [Fig. 6B](#) zeigt eine Großansicht einer Gruppe von drei Pixeln Hj, wie beispielsweise die drei Pixel **521**, sowie einiges der damit verbundenen Elektronik. Es ist zu beachten, dass [Fig. 6B](#) nur eine schematische Darstellung von mehreren Pixeln zusammen mit ihrer dazugehörigen Elektronik ist. Insbesondere ist eine Reihe von Pixel-Puffern **525** jeweils mit Flüssigkristall-Ansteuerelektroden **529** von Pixeln Hj mit integrierter Elektronik **520** gekoppelt. Die gesamte Gruppe von Pixel-Puffern **525** umfasst einen Bildpuffer **535**. Ein Dateneingang **538** empfängt Bilddaten, die schließlich angezeigt werden sollen.

**[0093]** Die Anzeigevorrichtung **505** arbeitet wie folgt. Neue Bilddaten werden über den Eingang **538** durch die integrierte Schaltung **520** empfangen und in dem Datenübertragungsblock-Puffer **535** gespeichert, aber noch nicht an die Flüssigkristallschicht **509** angelegt. Damit wird gestattet, dass das vorherige Bild betrachtet werden kann, ohne dass es allmählich durch die neuen Daten ersetzt wird. Sobald der Datenübertragungsblock-Puffer **535** vollständig mit den neuen Daten gefüllt worden ist, werden diese neuen Daten gleichzeitig von den Pixel-Speicherelementen **525** zu den Flüssigkristall-Ansteuerelektroden **529** übertragen.

**[0094]** Es ist zu beachten, dass das oben genannte Szenario es ermöglicht, das Zeitintervall, während dem die angezeigten Daten sich ändern, beträchtlich reduziert werden kann. Beispielsweise angenommen, es wird eine standardmäßige LCOS-Vorrichtung verwendet, die 1024 mal 1024 Pixel aufweist, die Pixel adressiert und beginnt, Pixel zeilenweise zu aktualisieren. Für ein solches Standardsystem, das 32 Datenleitungen mit einer Geschwindigkeit von 50 Mbit/s aufweist, werden die angezeigten Daten in ungefähr 655 Mikrosekunden aktualisiert. Das Anzeigesystem **505** jedoch, das die alten Bilddaten durch die neuen Bilddaten ersetzt, ist auf die Schaltzeit der Pixel und insbesondere der Flüssigkristall-Vorrichtung begrenzt, die ungefähr 100 Mikrosekunden beträgt. Es ist zu beachten, dass die Pixel Hj nicht unbedingt statisch sind, und an diesem Punkt ein Ansatz mit dynamischen Pixeln vorzuziehen sein könnte.

**[0095]** Die folgende Erläuterung behandelt Beispiele des in [Fig. 6A](#) und [Fig. 6B](#) gezeigten Systems, (doch sind die Schaltungen nicht auf eine solche Anzeigevorrichtung beschränkt), und in diesen Figuren gezeigte Elemente weisen die Bezugszeichen aus [Fig. 6A](#) und [Fig. 6B](#) in Klammern auf. Die Erläuterung gilt ebenfalls für Anzeigevorrichtungen und/oder räumliche Lichtmodulatoren. Das heißt, alle Pixel-Spiegel oder Pixel-Elektroden sollten als Elemente zum Ansteuern von Anzeigevorrichtungen wie beispielsweise Flüssigkristall-Anzeigevorrichtungen, Elektrolumineszenz-Anzeigevorrichtungen, verformbare Spiegel-Anzeigevorrichtungen oder als Ansteuerelemente von räumlichen Lichtmodulatoren oder für jede andere Pixel-Anzeigevorrichtung in Betracht gezogen werden.

**[0096]** [Fig. 7A](#) zeigt eine erste Ausführungsform einer Datenübertragungsblockpuffer-Pixel-Anzeigevorrichtung, die eine CMOS-Version einer doppelten Umkehrschaltung **761** (entsprechend der Pufferschaltung **525** in [Fig. 6B](#)) zur Signal-Speicherung und -Regenerierung verwendet. Diese Version ist binär, weil sie Umkehrschaltungen verwendet, von denen vernünftigerweise nur erwartet werden kann, dass sie 0 V oder V<sub>dd</sub> (oft 5 V) ansteuern. Es ist auch ein dynamisches Pixel-System, weil es eine periodische Auffrischung erfordert, um Daten beizubehalten, die kapazitiv gespeichert sind. Es ist zu beachten, dass [Fig. 7A](#) gestrichelte Linien enthält, die eine alternative Version der doppelten Umkehrschaltung **761** darstellen, die unter Bezugnahme auf [Fig. 7B](#) erläutert wird. Die gestrichelten Linien werden nicht als Bestandteil der Schaltung **761** in [Fig. 7A](#) betrachtet, sondern wurden nur zu Referenzzwecken aufgenommen.

**[0097]** Unter folgender Bezugnahme auf [Fig. 7A](#) arbeitet die doppelte Umkehrschaltung **761** wie folgt. Ein (nicht gezeigter) globaler Taktgeber stellt ein globales Taktsignal auf der Leitung **765** zu einem Transistor **766** bereit. Wenn das globale Taktsignal auf der Leitung **765** inaktiv ist, isoliert es den Eingang **767** der Umkehrschaltung **768** vom Ausgang **771** der Umkehrschaltung **776**. Ein Datenübertragungsblock von neuen Daten auf den Datenleitungen **778**, (es ist zu beachten, dass die Datenleitung **778** der Leitung **538** in [Fig. 6B](#) entspricht, und es ist auch zu beachten, dass nur eine Leitung **778** pro Pixel-Schaltung **761** vorhanden ist, weshalb nur

eine in [Fig. 7A](#) gezeigt ist, und somit nur ein Pixeldatum auf jeder derartigen Leitung **778** vorhanden wäre), wird in die Umkehrschaltungen **776** über den Transistor **781** und den Eingang **782** der Umkehrschaltung **776** des zeilenweisen Pixel-Anzeigesystems geladen, das demjenigen ähnlich ist, das in [Fig. 1B](#) und [Fig. 1C](#) erläutert wurde. Eine einzelne Steueranschluss-Leitung **779** wird aktiviert, die eine Reihe von Umkehrschaltungen **776** auf den neuen Datenwert setzt. Wenn die Steueranschluss-Leitungen **779** deaktiviert werden, werden die Daten in der Eingangskapazität des Eingangs **782** der Umkehrschaltung **776** gespeichert.

**[0098]** In der oben genannten Weise werden Zeilen von Pixeln der Reihe nach adressiert, bis alle der Pixel der Anzeigevorrichtung neue Daten auf ihren Umkehrschaltungen **776** aufweisen. Der globale Taktgeber wird dann aktiviert und veranlasst den Transistor **766**, die Übertragung von Daten vom Ausgang **771** der Umkehrschaltung **776** zum Eingang **767** der Umkehrschaltung **769** zu gestatten. Diese wiederum überträgt die Daten zum Ausgang **783** der Umkehrschaltung **769**, die an die Pixel-Elektrode **718** angeschlossen ist, (welche den Elektroden **529** in [Fig. 6B](#) entspricht). Dann wird das globale Taktsignal auf der Leitung **765** deaktiviert, und das Pixeldatum wird sicher auf dem Eingang **767** der Umkehrschaltung **769** gespeichert. Ein nächster Datenübertragungsblock von Daten wird auf die Umkehrschaltungen **776** über die Datenleitungen **778** und die Transistoren **781** geladen.

**[0099]** Der Pixel-Spiegel/Elektrodenspiegel **718** versorgt (nicht gezeigtes) Flüssigkristall der Anzeigevorrichtung mit Ladung über den Schaltprozess des Flüssigkristalls an jedem Pixel. Die ist von Vorteil, weil es zu schnellerem Schalten und vollständigerem Schalten führt. Dies ist insbesondere der Fall in Materialien mit hochspontaner Polarisierung.

**[0100]** Es ist anzumerken, dass die Schaltung **761** einzelne Transistoren **766** und **781** verwendet, um jeweils die Umkehrschaltungen **769** und **776** anzusteuern, und daher kann ein möglicher Schwellenwertabfall eintreten. Demzufolge wird eine alternative Ausführung bereitgestellt, die zwei weitere Adressleitungen und zwei weitere Transistoren verwendet, um zu ermöglichen, dass die volle Spannung durch die Durchlass-Steueranschlüsse zu den Umkehrschaltungs-Eingängen schwingt. Dieses alternative Beispiel ist in [Fig. 7B](#) gezeigt.

**[0101]** [Fig. 7B](#) zeigt eine zweite Ausführung einer Datenübertragungsblockpuffer-Pixel-Anzeigevorrichtung, die eine CMOS-Version einer doppelten Umkehrschaltung **791** mit zusätzlichen Transistoren zur Signal-Speicherung und -Regenerierung verwendet. Diese Version ist ebenfalls binär, weil sie Umkehrschaltungen verwendet, von denen vernünftigerweise nur erwartet werden kann, dass sie 0 V oder V<sub>dd</sub> (oft 5 V) ansteuern. Es ist ebenfalls ein dynamisches Pixel-System, weil es eine periodische Auffrischung erfordert, um Daten beizubehalten, die kapazitiv gespeichert sind.

**[0102]** Unter Bezugnahme auf [Fig. 7B](#) arbeitet die doppelte Umkehrschaltung **791** in einer ähnlichen Weise wie in [Fig. 7A](#). Ein (nicht gezeigter) globaler Taktgeber stellt nämlich ein globales Taktsignal auf der Leitung **765** zu dem Transistor **766** bereit. Jedoch empfängt ein zweiter invertierter Transistor **766'** ein logisch umgekehrtes globales Taktsignal auf der Leitung **765'**, (d.h. die logische Umkehrung des Taktsignals auf der Leitung **765**). Wenn die globalen Taktsignale auf den Leitungen **765** und **765'** inaktiv sind, isolieren sie den Eingang **767** der Umkehrschaltung **769** vom Ausgang **771** der Umkehrschaltung **776**. Ein Datenübertragungsblock von neuen Daten auf der Datenleitung **778** wird über die Transistoren **781** und **781'** jeweils in Übereinstimmung mit den Steueranschluss-Leitungen **779** und **779'** in die Umkehrschaltungen **776** geladen. Der Eingang **782** der Umkehrschaltung der Pixel-Schaltung wird zeilenweise in dem System angezeigt. Die Steueranschluss-Leitungen **779** und **779'** werden aktiviert, wodurch eine Reihe von Umkehrschaltungen **776** auf den neuen Datenwert gesetzt wird. Wenn die Steueranschluss-Leitungen **779** und **779'** deaktiviert werden, werden die Daten auf der Eingangskapazität des Eingangs **782** der Umkehrschaltung **776** gespeichert.

**[0103]** Die Pixel werden nacheinander zeilenweise in der oben genannten Weise adressiert, bis alle der Pixel der Anzeigevorrichtung neue Daten auf ihren Umkehrschaltungen **776** aufweisen. Der globale Taktgeber wird dann aktiviert und veranlasst die Transistoren **766** und **766'**, die Übertragung von Daten vom Ausgang **771** der Umkehrschaltung **776** zum Eingang **767** der Umkehrschaltung **769** zu gestatten. Diese wiederum überträgt die Daten zum Ausgang **783** der Umkehrschaltung **769**, die an die Pixel-Elektrode **718** angeschlossen ist. Dann werden das globale Taktsignal auf der Leitung **765** und das umgekehrte Taktsignal auf der Leitung **765'** deaktiviert, und das Pixeldatum wird sicher auf dem Eingang **767** der Umkehrschaltung **769** gespeichert. Ein nächster Datenübertragungsblock von Daten wird auf die Umkehrschaltungen **776** über die Datenleitungen **778** und die Transistoren **781** und **781'** geladen.

**[0104]** Die in [Fig. 7B](#) gezeigte oben genannte Ausführungsform weist den Vorteil auf, den möglichen Schwellenwertabfall zu vermeiden, erfordert aber mehr Fläche pro Pixel als diejenige von [Fig. 7A](#). Die nächste in

[Fig. 8](#) gezeigte Ausführungsform ist sogar noch kompakter als die Ausführungsform von [Fig. 7A](#).

[0105] [Fig. 8](#) zeigt eine einzelne Pixel-Umkehrschaltung **801**. Pixel-Spiegel-/Elektrode **718**, Umkehrschaltung **769**, Steueranschluss-Leitung **779** und anderen Elementen wurden, soweit möglich, die gleichen Bezugszeichen zugewiesen, wie denjenigen, die in [Fig. 7A](#) und [Fig. 7B](#) angegeben sind. Es ist zu beachten, dass die Umkehrschaltung **776** in diesen Figuren durch einen Kondensator **805** ersetzt worden ist, der Daten speichert, während die Anordnung adressiert wird. Es handelt sich dabei um den gleichen Ansatz wie denjenigen, der oben unter Bezugnahme auf [Fig. 7A](#) und [Fig. 7B](#) beschrieben wurde. Allerdings weist die Schaltung **801** keinen Puffer zum Ansteuern des Eingangs **767** der Umkehrschaltung **769** auf. Demzufolge sollte der Kondensator **805** so groß wie möglich sein. Der einzige Nachteil dabei, den Kondensator so groß wie möglich auszulegen, ist die Fläche auf dem Chip, die er einnimmt. Der Kondensator **805** verlangsamt den Betrieb der Schaltung **801** nicht, weil normalerweise die Kapazität der Datenleitung **778** relativ gesehen so groß ist, dass sie die Kapazität des Kondensators **805** (die Pixel-Kapazität) vom Standpunkt der Ansteuerlast aus unbedeutend macht. Die Kapazität des Kondensators **805** hängt von einer Reihe von Parametern der Schaltung **801** ab, wie beispielsweise der gewünschten Frequenz der Datenübertragungsblock-Schreib-(oder Auffrischungs-) Abläufe, der Geschwindigkeit des Ladungsverlusts vom Pixel-Kondensator **805**, (z.B möglicher optisch herbeigeführter Verlust), der Schwellenspannung der Transistoren in der Schaltung **801** und dem Betrag für die Fläche für jedes Pixel, die dem Kondensator **805** zugewiesen werden kann.

[0106] Unter Bezugnahme auf [Fig. 8](#) arbeitet die Schaltung in einer zu den doppelten Umkehrschaltungen **761** analogen Weise, wie erläutert wird. Wie vorher stellt ein (nicht gezeigter) globaler Taktgeber ein globales Taktsignal auf der Leitung **765** zu dem Transistor **766** bereit. Wenn das globale Taktsignal auf der Leitung **765** inaktiv ist, isoliert es den Eingang **767** der Umkehrschaltung **769** vom Ausgang **771** der Umkehrschaltung **776**. Ein Datenübertragungsblock von neuen Daten auf den Datenleitungen **778** wird über die Transistoren **781** des Pixels zeilenweise, in ähnlicher Weise wie oben erläutert, auf den Kondensatoren **805** gespeichert. Die einzelne Steueranschluss-Leitung **779** wird aktiviert, wodurch eine Reihe von Kondensatoren **805** auf den neuen Datenwert geladen wird.

[0107] Zeilen von Pixeln werden in der oben genannten Weise der Reihe nach adressiert, bis für alle der Pixel der Anzeigevorrichtung die neuen Daten auf ihren Kondensatoren **805** gespeichert sind. Dann wird der globale Taktgeber aktiviert, der die Transistoren **766** veranlasst, die Übertragung der Spannung zu gestatten, und damit wird ein gesamter Datenübertragungsblock von Daten von dem Kondensator **805** zum Eingang **767** der Umkehrschaltung **769** übertragen. Diese überträgt die Daten wiederum datenübertragungsblockweise zum Ausgang **783** der Umkehrschaltung **769**, der an die Pixel-Elektrode **718** angeschlossen ist. Dann wird das globale Taktsignal auf der Leitung **765** deaktiviert, und die Pixeldaten werden sicher auf dem Eingang **767** der Umkehrschaltungen **769** gespeichert, während der nächste Datenübertragungsblock von Daten die Kondensatoren **805** über die Datenleitungen **778** und die Transistoren **781** lädt. Die Daten, die am Pixel-Spiegel **718** auftreten, weisen die entgegengesetzte Polarität der Daten auf den Datenleitungen **778** auf.

[0108] Die oben erläuterten Schaltungen waren Auslegungen von Pixel-Schaltungen, welche die Pixel-Elektroden **718** auf binäre Werte ansteuern. Die folgende Erläuterung behandelt Schaltungen, die Pixel-Elektroden **718** auf analoge Spannungen ansteuern.

[0109] [Fig. 9A](#) zeigt eine analoge Datenübertragungsblockpuffer-Pixel-Schaltung **901**, die nicht in den Umfang der Erfindung fällt. Es ist zu beachten, dass der Prozess des Integrierens von untergeordneten Datenübertragungsblöcken für eine analoge Pixel-Schaltung nicht erforderlich ist, da per Definition eine analoge Schaltung Graustufenbilder ausgeben kann. Wenn allerdings, wie vorher erläutert, ein Betrachter drei getrennte Graustufenbilder von Rot, Grün und Blau der Reihe nach (statt gleichzeitig) sieht, wird er bzw. sie diese Bilder zusammen integrieren, (vorausgesetzt, sie treten in ausreichend hohen Geschwindigkeiten auf, so dass die Integration eintritt). Dies geschieht normalerweise bei Datenübertragungsblock-Geschwindigkeiten ab ungefähr 180 Hz (3 mal 60 Hz), in einem Muster RGBRGB ..., was den Wechsel eines Flüssigkristall-Farbfilters von rot (R) zu grün (G) zu blau (B) oder das Drehen eines Farbrads oder die aufeinander folgende Aktivierung von roten, grünen und blauen Lichtquellen, wie beispielsweise Leuchtdioden darstellt. In jedem Fall stellen die Pixel-Schaltungen, die in [Fig. 9A](#) und [Fig. 9B](#) dargestellt sind, die Fähigkeit bereit, Datenübertragungsblöcke von analogen Daten jeweils datenübertragungsblockweise zu schalten, indem jeweils ein gesamter Datenübertragungsblock erfasst wird, bevor dieser Datenübertragungsblock angezeigt wird. Dies ermöglicht die präzise Synchronisierung der Umschaltung von einem R-Datenübertragungsblock zu einem G-Datenübertragungsblock zu einem B-Datenübertragungsblock statt zu versuchen, die zeilenweise Aktualisierung der Anzeigevorrichtungen des bisherigen Stands der Technik oder von räumlichen Lichtmodulatoren zu synchronisieren.



**[0110]** Des Weiteren erleichtern diese Pixel-Schaltungen die rasche Anzeige von mehrfachem Rot, Grün und Blau innerhalb der Dauer eines einzelnen Bilds, was eine Reihe zusätzlicher Vorteile bereitstellen kann. Zum Beispiel werden in dem oben genannten Beispiel ein untergeordneter Rot-, ein untergeordneter Grün- und ein untergeordneter Blau-Datenübertragungsblock verwendet, um ein einzelnes Farbbild auszubilden, das in diesem Beispiel eine sechzigstel Sekunde dauert. Es ist von Vorteil, mehrere untergeordnete Datenübertragungsblöcke über die Zeit zu verteilen, die für das einzelne Farbbild zugewiesen wird. Zum Beispiel könnten sechs analoge untergeordnete Datenübertragungsblöcke (statt drei) innerhalb der Zeitdauer von 1/60 Sekunde verwendet werden, und sie könnten in der Reihenfolge RGBRGB dargestellt werden, oder neun analoge untergeordnete Datenübertragungsblöcke RGBRGBRGB oder zwölf analoge untergeordnete Datenübertragungsblöcke RGBRGBRGBRGB usw.... Dieser Prozess kann durch wiederholtes Anzeigen von RGB-Gruppen innerhalb der Zeitdauer verlängert werden, in der ein einzelnes Farbbild angezeigt werden würde, um eine visuell gleichmäßige Bewegung zu erzielen (d.h. 1/60 Sekunde). Bei diesem Ansatz könnten alle untergeordneten Rot-Datenübertragungsblöcke identisch sein, alle untergeordneten Grün-Datenübertragungsblöcke könnten identisch sein, und alle untergeordneten Blau-Datenübertragungsblöcke könnten identisch sein. Die obige Erläuterung gilt für jede Anzeige-Reihenfolge von untergeordneten Rot-, Grün- und Blau-Datenübertragungsblöcken, und sie müssen nicht als Rot gefolgt von Grün gefolgt von Blau angezeigt werden.

**[0111]** Bei diesem Ansatz liegen die Geschwindigkeiten, mit der diese untergeordneten Datenübertragungsblöcke angezeigt werden, über denjenigen von normalen Anzeige-Geschwindigkeiten. Die Vorteile der Verteilung von mehreren untergeordneten Datenübertragungsblöcken über die für ein einzelnes Farbbild zugewiesene Zeit sind eine Reduzierung des Bildflackerns und eine Reduzierung der Farbenzerlegung bei Bewegungsbildern. Der Begriff "Farbenzerlegung" bezieht sich auf ein Phänomen, bei dem das menschliche Sehsystem Farbränder um die Kanten von sich bewegenden Objekten wahrnimmt. Es wurde ebenfalls beobachtet, dass eine Verteilung des Rot, Grün und Blau wesentlich effektiver ist bei der Reduzierung von Bildflackern und Farbenzerlegung im Gegensatz zur Anzeige von Gruppen von untergeordneten Rot-Datenübertragungsblöcken gefolgt von untergeordneten Grün-Datenübertragungsblöcken gefolgt von untergeordneten Blau-Datenübertragungsblöcken. Wiederum stellen die oben und im Folgenden erläuterten Pixel-Schaltungen Hardware bereit, die fähig ist, solche hohen Anzeige-Geschwindigkeiten zu erzielen.

**[0112]** Der Pixel-Spiegel **718** wird auf den Datenspannungspegel über Pull-up- und Pull-down-Transistoren angesteuert, die wie im Folgenden erläutert getaktet werden. Der Schaltkreis **901** wird unter der Voraussetzung beschrieben, dass ein vorheriges Bild bereits kapazitiv auf den Pixel-Spiegeln **718** gespeichert ist. Wiederum werden die Zeilen der Anzeige der Reihe nach adressiert, indem die Steueranschluss-Leitungen **779** und **779'** aktiviert werden, (d.h. die Leitung **779** wird höherwertig und die Leitung **779'** wird niederwertig). Die Datenleitungen laden dann den kapazitiven Eingang **905**, welcher der Steueranschluss des Spannungsbegrenzer-MOSFET **909** für die analoge Spannung auf diesen Datenleitungen **778** ist. Dies erfolgt für jede Zeile der Anzeige.

**[0113]** Die Pixel-Spiegel **718** werden durch einen HOCH-Wert auf der globalen Pull-down-Leitung **915** von dem Pull-down-Transistor **917** gleichzeitig zurückgesetzt (auf Null Volt gesetzt). Diese globale Pull-down-Leitung **915** kann für eine ausreichende Zeit auf dem HOCH-Wert gehalten werden, um gewisse Flüssigkristall-Materialien zu schalten, wenn sie beispielsweise eine hohe spontane Polarisierung aufweisen. Ein Beispiel für ein solches Flüssigkristall-Material ist BDH 764E, das zum vollständigen Schalten ungefähr 40 Mikrosekunden benötigt. Während des Schaltens neutralisiert die Neuausrichtung der molekularen elektrischen Dipole die Ladung auf der Pixel-Elektrode teilweise. Es ist von Vorteil, wenn die Pixel-Elektrodenladung während der Zeit, in welcher der Flüssigkristall schaltet, wieder aufgeladen werden kann, so dass die Ladungsneutralisierung keine Störung der Spannung auf der Elektrode und eine entsprechende Störung des gewünschten "Aus"-Zustands verursacht. Ein weiteres Beispiel für einen Flüssigkristall mit einem permanenten Dipol ist ein optisch aktives smektisches verzerrtes spiralförmiges ferroelektrisches Material von Hoffman LaRoche. Seine charakteristische Schaltzeit beträgt ungefähr 200 Mikrosekunden. Alle der Pixel-Spiegel **718** werden dann durch die Aktivierung der Pull-up-Transistoren **927** gleichzeitig auf ihre neuen analogen Spannungen gesetzt, d.h. indem die globale Pull-up-Leitung **925** auf einen NIEDRIG-Wert gesetzt wird.

**[0114]** Das Vorgenannte geschieht wie folgt. Strom fließt von der Vdd-Leitung **931** durch den Pull-up-Transistor **927**, der vollständig auf "ein" geschaltet ist, und durch den Spannungsbegrenzer-Transistor **909** zum Pixel-Spiegel **718**. Hier muss angemerkt werden, dass die MOSFETs einem Phänomen unterzogen werden, das als "Abschnürung" bezeichnet wird, die das Spannungssignal begrenzt, das von einem Transistor, der "ein" ist, übergeben werden kann. Daher ist die Spannung, die übergeben werden kann, auf die Spannung am Steueranschluss **905** ( $V_{\text{gate}}$ ) minus der Schwellenspannung ( $V_{\text{th}}$ ) des Transistors **909** begrenzt. Der Pixel-Spiegel **718** lädt daher bis zu  $V_{\text{gate}} - V_{\text{th}}$ , wodurch gestattet wird, dass die vorher eingestellte Steueranschluss-Spannung



zum Steuern des Spannungs-Pixel-Spiegels **718** ebenfalls aufgeladen wird.

**[0115]** In einem standardmäßigen CMOS-Prozess ist der n-Transistor-Schwellenwert eine positive Menge, und somit kann der Pixel-Spiegel **718** nicht vollständig auf die Versorgungsspannung  $V_{dd}$  aufgeladen werden.

**[0116]** [Fig. 9B](#) zeigt eine schematische Ansicht einer analogen Datenübertragungsblock-Puffer-Pixel-Schaltung **951**, die ebenfalls nicht in den Umfang der Erfindung fällt, die nur n-FETs verwendet und einen Transistor und zwei Adressleitungen pro Pixel weniger erfordert. Daher ist diese Auslegung kompakter als diejenige, die in [Fig. 9A](#) gezeigt ist. Die Verwendung nur von n-Kanal-Transistoren lässt den Bedarf an einer n-Wanne an jedem Pixel sowie einer Stromversorgungsschiene für den Klemmanschluss an die Wannenspannung hinfällig werden. Diese Auslegung weist jedoch einen anderen Schwellenspannungsabfall auf. Wiederum werden identische Bezugszeichen für diejenigen Elemente der Schaltung **901** ([Fig. 9A](#)) verwendet, die mit der Schaltung **951** gemeinsam sind.

**[0117]** Unter Bezugnahme auf [Fig. 9B](#) wird der Durchlass-Steueranschluss **781** und **781'** durch einen einzelnen Steueranschluss **781** ersetzt. Der p-Pull-up-Transistor **927** wurde ebenfalls durch einen n-Transistor **967** ersetzt. Hier wird die Datenspannung direkt nur über den n-Transistor **781** zum Spannungsbegrenzer-MOSFET **909** übertragen. Daher beträgt die maximale Spannung, die zum Steueranschluss **905** übertragen werden kann,  $V_{gate} - V_{th}$ , wobei  $V_{gate}$  und  $V_{th}$  die gleichen sind, wie oben definiert. Dies wiederum bedeutet, dass die maximale Spannung, die durch den Spannungsbegrenzer-Transistor **909** übertragen werden kann,  $V_{dd} - 2V_{th}$  beträgt. Es ist möglich, die Transistoren in der Schaltung **951** so auszulegen, dass sie eine niedrige, (vielleicht einige Zehntel Volt), Schwellenspannung  $V_{th}$  aufweisen, indem eine Extra-Maske aufgenommen wird, so dass ausgewählte Transistoren so verarbeitet werden, dass sie einen unterschiedlichen (hier niedrigeren) Schwellenwert aufweisen.

**[0118]** Andere komplexere Implementierungen von Pixel-Schaltungen können in Anbetracht der obigen Erläuterung vorgenommen werden. Eine solche komplexe Implementierung umfasst die Erweiterung aller der vorher beschriebenen Schaltungen, um mehr als eine Speicherstelle an jedem Pixel zu haben. Dies kann ausgeführt werden, in dem mehr als eine Datenleitung zu jedem Pixel führt, und gleichzeitig Daten auf mehr als eine Speicherstelle unter der Steuerung einer einzelnen Steueranschluss-Leitung getaktet werden. Alternativ kann jedes Pixel eine einzelne Datenleitung und mehr als eine Steueranschluss-Leitung aufweisen, um zu steuern, auf welche Speicherstelle die auf der Datenleitung vorhandenen Daten getaktet werden. Die Formatierung der Eingangsdaten würde bestimmen, welcher Ansatz vorzuziehen ist.

**[0119]** Ein Mehrfach-Speicherstellen-Pixel erfordert auch einen Mechanismus zum Bestimmen, welche Speicherstelle zum Steuern der Pixel-Elektrode zu einem bestimmten Zeitpunkt verwendet wird. Dies könnte zusätzliche Transistoren und Steuerleitungen an jedem Pixel erfordern, wodurch seine Komplexität und physikalische Größe erhöht wird. Diese Art von komplexem Pixel kann für ein rasches Umschalten zwischen Bildern, wie beispielsweise Rot-, Grün- und Blau-Bildern, wie oben beschrieben, oder zum Durchführen einer Datenformatierung von Vorteil sein, wie beispielsweise einer Parallel-Seriell-Umwandlung, wenn die Daten auf mehreren Leitungen an dem Pixel ankommen, aber seriell ausgelesen werden.

**[0120]** Eine schematische Ansicht einer Zwei-Speicherstellen-Version des in [Fig. 9A](#) gezeigten analogen Datenübertragungsblockpuffer-Pixels, die daher nicht in den Umfang der Erfindung fällt, ist in [Fig. 10](#) gezeigt. Diese schematische Ansicht ist ein Mehrfach-Speicherstellen-Datenübertragungsblockpuffer-Pixel mit zwei Speicherstellen und basiert auf der Pixel-Schaltung in [Fig. 9A](#).

**[0121]** Die Schaltung in [Fig. 10](#) arbeitet genau so wie für [Fig. 9A](#) beschrieben, mit Ausnahme dessen, dass Daten gleichzeitig auf beiden Datenleitungen **778** und **778'** vorhanden sind und gleichzeitig auf die Steueranschlüsse der Transistoren **909** und **909'** getaktet werden. Entweder wird der Pull-up-Transistor **927** oder der Pull-up-Transistor **927'** während der Ansteuersequenz aktiviert, wodurch ausgewählt wird, welche Speicherstelle die Pixel-Spannung steuert.

**[0122]** [Fig. 11](#) zeigt eine derartige komplexere Pixel-Schaltung **1001**, die nicht in den Umfang der Erfindung fällt. Hier können mehrere Bits von digitalen Daten an jedem Pixel gespeichert und lokal in ein Analogsignal zum Ansteuern des Spiegels/der Elektrode **718** umgewandelt werden. Die Schaltung **1001** umfasst eine Daten-Verriegelungsschaltung **1005**, die eine n-Bit-Daten-Verriegelungsschaltung ist, die unter der Steuerung der Steueranschluss-Leitung **779** an eine oder mehrere Datenleitungen **778** gekoppelt ist. Sobald die Daten auf die Daten-Verriegelungsschaltung **1005** geladen sind, wird der Schalter **1009** mit dem globalen Taktsignal **765** aktiviert, und die Daten-Bits werden gleichzeitig zu dem Digital-Analog-Wandler (DAC) **1014** übertragen, der

die Pixel-Spiegel-Elektrode **718** auf die gewünschte Spannung ansteuert. Dieser Ansatz könnte erweitert werden, um einen automatischen Gleichstromausgleichs-Schaltkreis aufzunehmen, wie beispielsweise den XOR-Schaltkreis, der unter Bezugnahme auf das SRAM-Pixel erläutert worden ist.

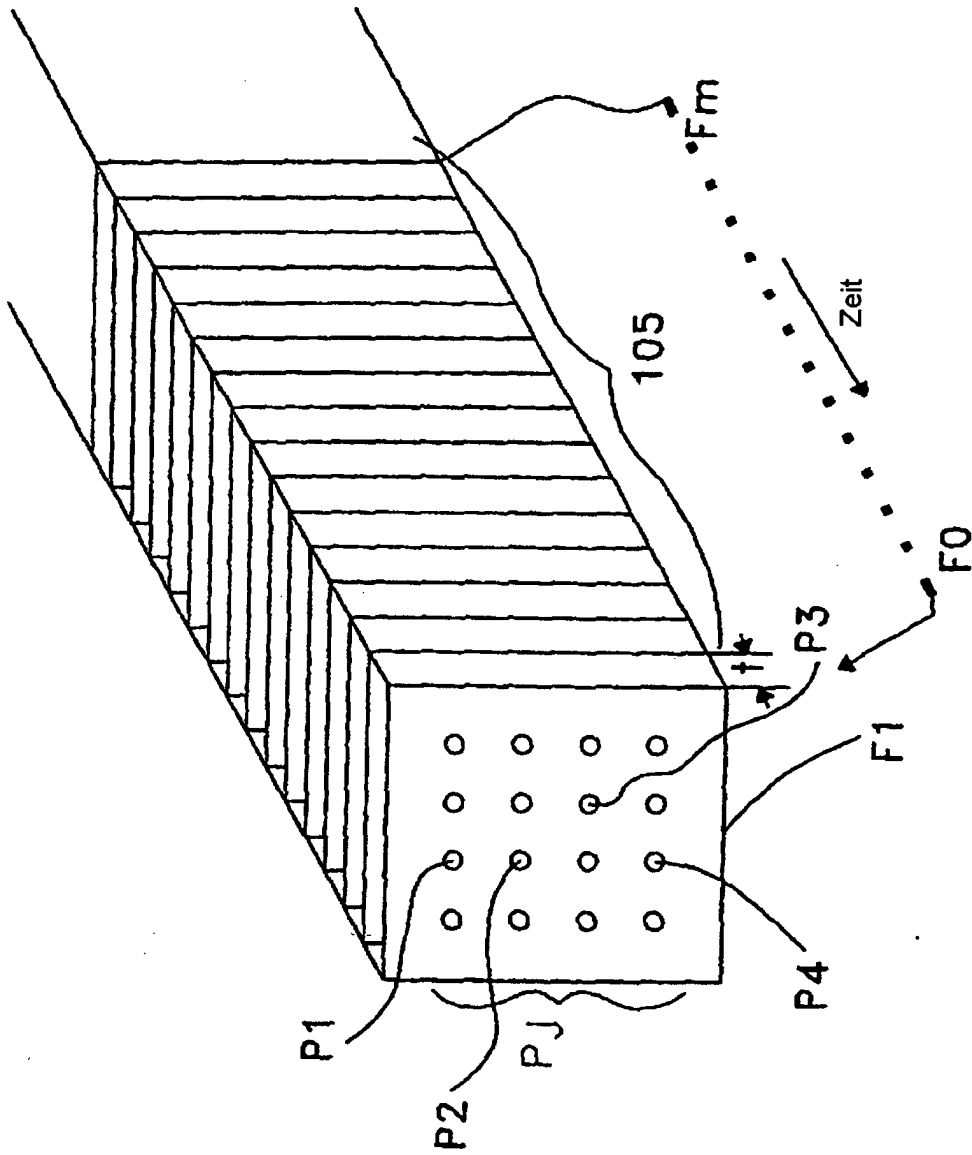
**[0123]** Der Ansatz von [Fig. 11](#) erfordert eine größere Anzahl von Transistoren für die Schaltung **1001** als die vorher erläuterten Schaltungen. Aus diesem Grund wäre es unwahrscheinlich, dass die Schaltung **1001** für die meisten Anzeigevorrichtungen vorzuziehen wäre, weil es oft wünschenswert ist, so viele Pixel wie möglich auf einer vorgegebenen Siliziumfläche unterzubringen. Die Schaltung **1001** und andere komplexe Schaltungen können jedoch für spezielle Anwendungen von Vorteil sein, wie beispielsweise eine optische Wellenform-Korrektur, wobei es normalerweise nicht so wichtig ist, über eine große Anzahl von Pixeln zu verfügen, sondern es stattdessen wichtiger ist, ihren optischen Zustand präzise zu steuern.

### Patentansprüche

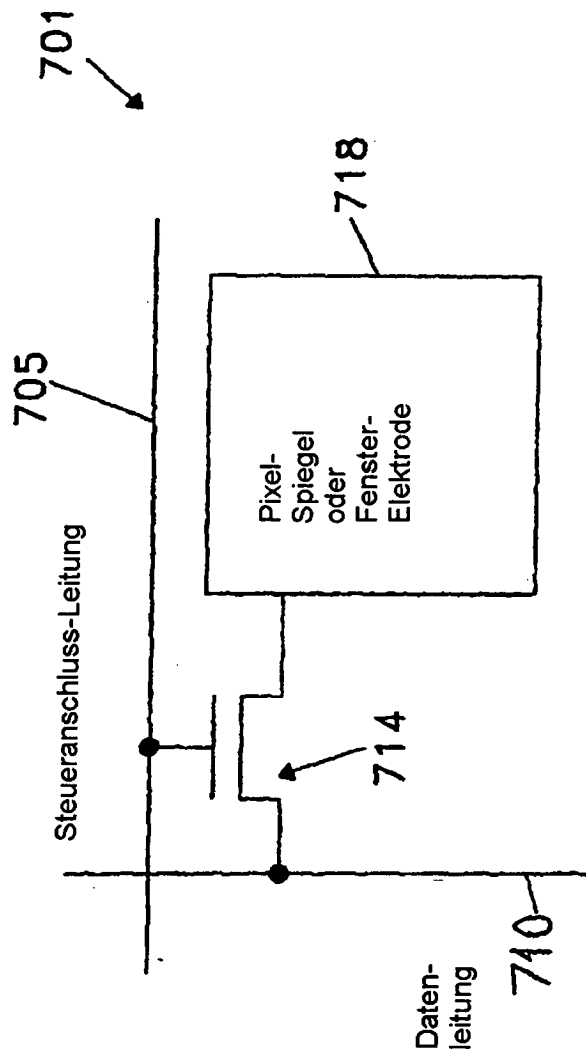
1. Anzeigevorrichtung (**761**), umfassend:
  - ein Substrat (**511**) mit einer ersten Oberfläche;
  - eine Vielzahl von Steuerelektroden (**718**), die auf der ersten Oberfläche des Substrats angeordnet sind; und
  - eine Vielzahl von Mitteln, die auf dem Substrat angeordnet und jeweils mit der Vielzahl von Steuerelektroden gekoppelt sind, um Bilddaten zu empfangen und zu speichern und um die Vielzahl von Steuerelektroden gleichzeitig synchron mit einem Schaltsignal zu steuern, wobei das Schaltsignal angibt, dass alle Bilddaten eines Datenübertragungsblocks in der Vielzahl von Mitteln gespeichert worden sind, wobei jedes der Vielzahl von Mitteln umfasst:
    - einen ersten Schalter (**781**), der mit einem Steuerelementsignal (**779**) und einer Datenleitung (**778**) gekoppelt ist, um ein Pixeldatum der Bilddaten zu empfangen und das Pixeldatum in Übereinstimmung mit dem Steueranschlusssignal auszugeben;
    - Speichermittel (**776**, **782**, **805**), die mit dem ersten Schalter gekoppelt sind, um das Pixeldatum zu empfangen und zu speichern; und
    - einen zweiten Schalter (**776**), der mit dem Schaltsignal und den Speichermitteln gekoppelt ist; und
    - und **dadurch gekennzeichnet**, dass jedes der Vielzahl von Mitteln auch eine Umkehrschaltung (**769**) umfasst, die mit dem zweiten Schalter und einer entsprechenden einen der Vielzahl von Steuerelektroden gekoppelt ist, wobei das Pixeldatum von den Speichermitteln zu der Umkehrschaltung synchron mit dem Schaltsignal übertragen wird, und die Umkehrschaltung das Pixeldatum an die entsprechende eine der Vielzahl von Steuerelektroden ausgibt.
2. Anzeigevorrichtung nach Anspruch 1, wobei die Speichermittel eine Umkehrschaltung (**776**) sind.
3. Anzeigevorrichtung nach Anspruch 1, des Weiteren umfassend eine Flüssigkristallschicht (**509**), die auf der ersten Oberfläche angeordnet ist, wobei die Speichermittel (**776**, **782**) fähig sind, annähernd gleichzeitig die Bilddaten zu entsprechenden Umkehrschaltungen auszugeben, die wiederum die Bilddaten an die Steuerelektroden (**718**) ausgeben, welche die Flüssigkristallschicht steuern, um ein Bild zu ergeben.
4. Vorrichtung nach Anspruch 1, wobei die Speichermittel ein Kapazitanzmittel (**805**) sind.
5. Vorrichtung nach Anspruch 4, des Weiteren umfassend eine Flüssigkristallschicht, die auf der ersten Oberfläche angeordnet ist.
6. Vorrichtung nach Anspruch 1, wobei die Vielzahl von Mitteln Bilddaten empfängt, die eine Reihe von untergeordneten Datenübertragungsblöcken enthalten.
7. Vorrichtung nach Anspruch 6, wobei die Vielzahl von Mitteln Bilddaten empfängt, die eine Reihe von untergeordneten Farbdatenübertragungsblöcken enthalten, die der Reihe nach mit ausreichend hohen Bildfrequenzen angezeigt werden sollen, um für einen Betrachter die Farbintegration von Bildern zu erzeugen.
8. Vorrichtung nach Anspruch 6, wobei die Vielzahl von Mitteln Bilddaten empfängt, die eine Reihe von binären untergeordneten Datenübertragungsblöcken enthalten, die der Reihe nach mit ausreichend hohen Bildfrequenzen angezeigt werden sollen, um für einen Betrachter die Graustufenintegration von Bildern zu erzeugen.
9. Vorrichtung nach Anspruch 1, wobei das Substrat einen Raumlichtmodulator umfasst, der von der Vielzahl von Steuerelektroden gesteuert wird.

10. Vorrichtung nach Anspruch 1, des Weiteren umfassend eine Flüssigkristallschicht, die auf der ersten Oberfläche angeordnet ist, die von den Steuerelektroden gesteuert wird.
11. Vorrichtung nach Anspruch 7, wobei die Vielzahl von Mitteln Bilddaten empfängt, die eine Reihe von binären untergeordneten Farbdatenübertragungsblöcken enthalten.
12. Vorrichtung nach Anspruch 1, wobei jedes der Vielzahl von Mitteln wenigstens zwei Speichermittel zum Empfangen und Speichern von Daten für eine entsprechende eine der Vielzahl von Steuerelektroden umfasst.
13. Vorrichtung nach Anspruch 12, wobei jedes der Vielzahl von Mitteln wenigstens drei Speichermittel zum Empfangen und Speichern von Daten für eine entsprechende eine der Vielzahl von Steuerelektroden umfasst.
14. Vorrichtung nach Anspruch 12, wobei die Bilddaten binäre Bilddaten enthalten.
15. Vorrichtung nach Anspruch 14, wobei die binären Bilddaten binäre Farbbilddaten enthalten.
16. Vorrichtung nach Anspruch 13, wobei die Bilddaten Farbbilddaten enthalten, und jedes der Speichermittel ein entsprechendes Rot-Datum, Grün-Datum und Blau-Datum speichert.

Es folgen 23 Blatt Zeichnungen

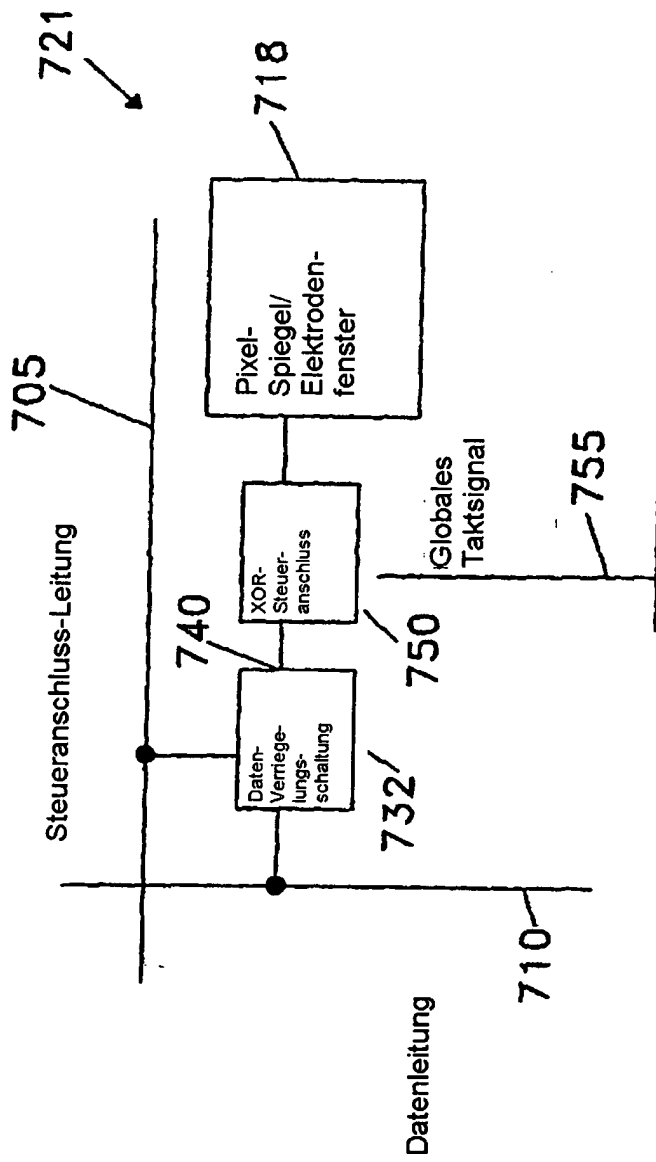


Figur 1A

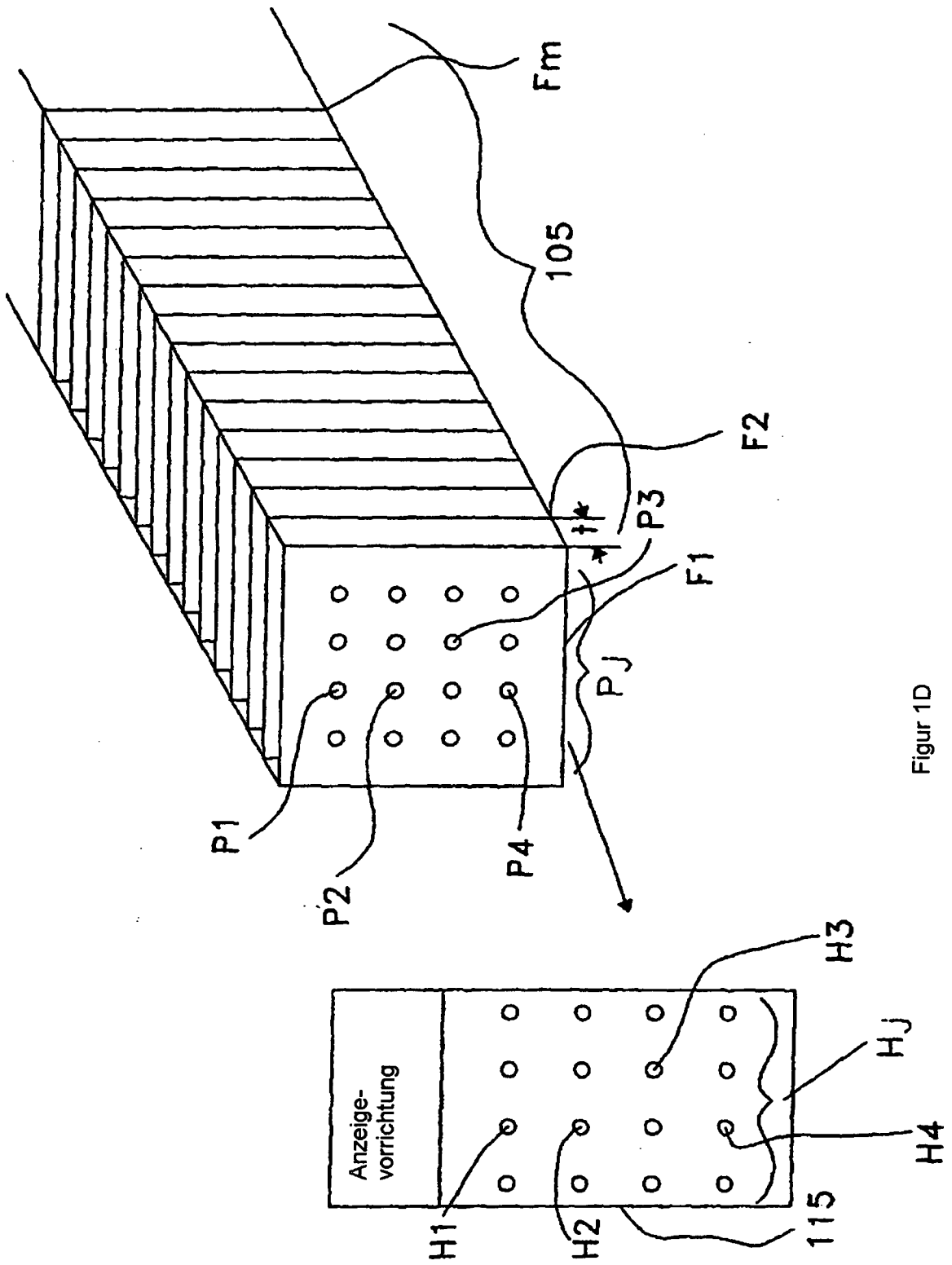


Figur 1B



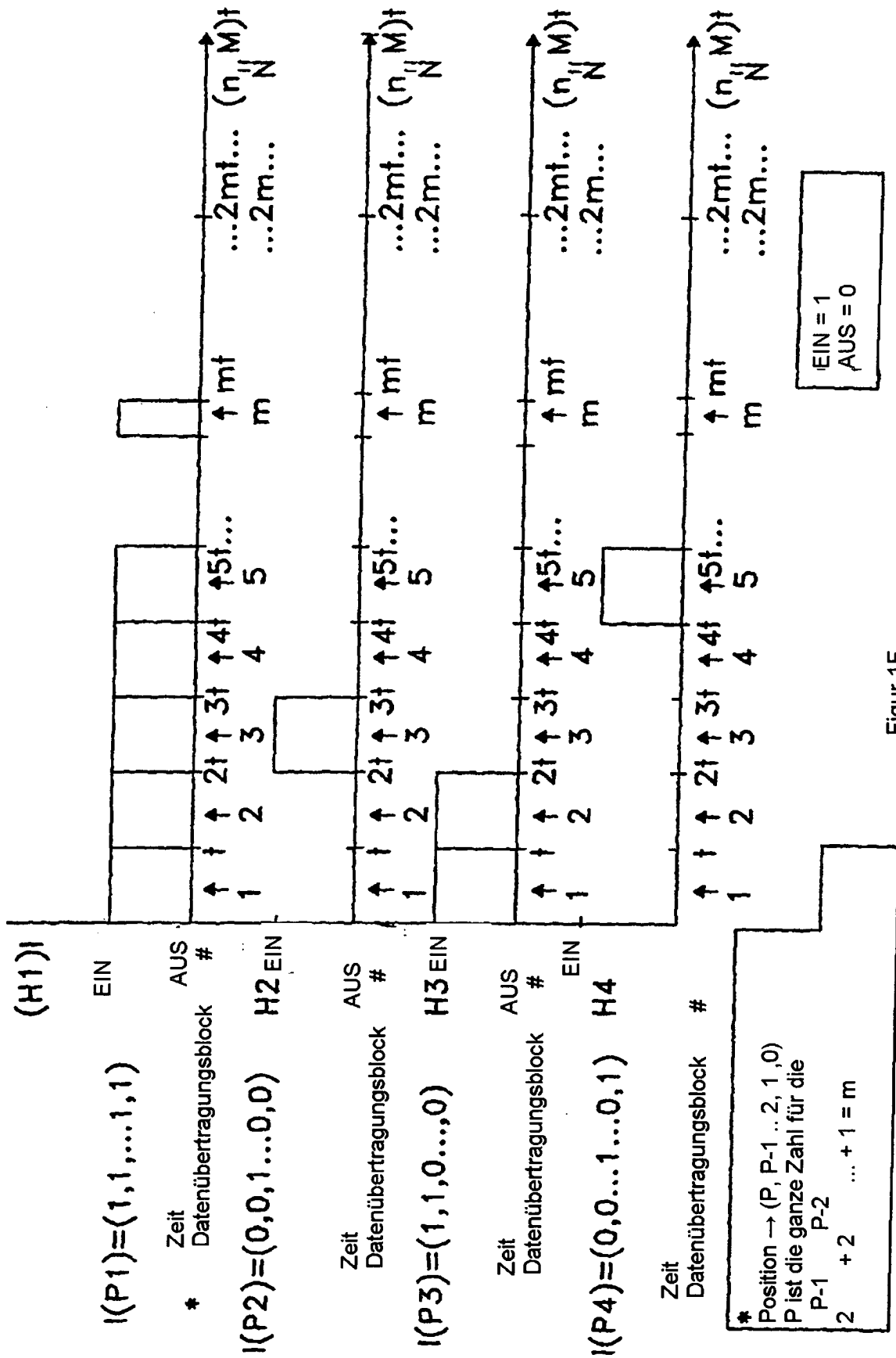


Figur 1C

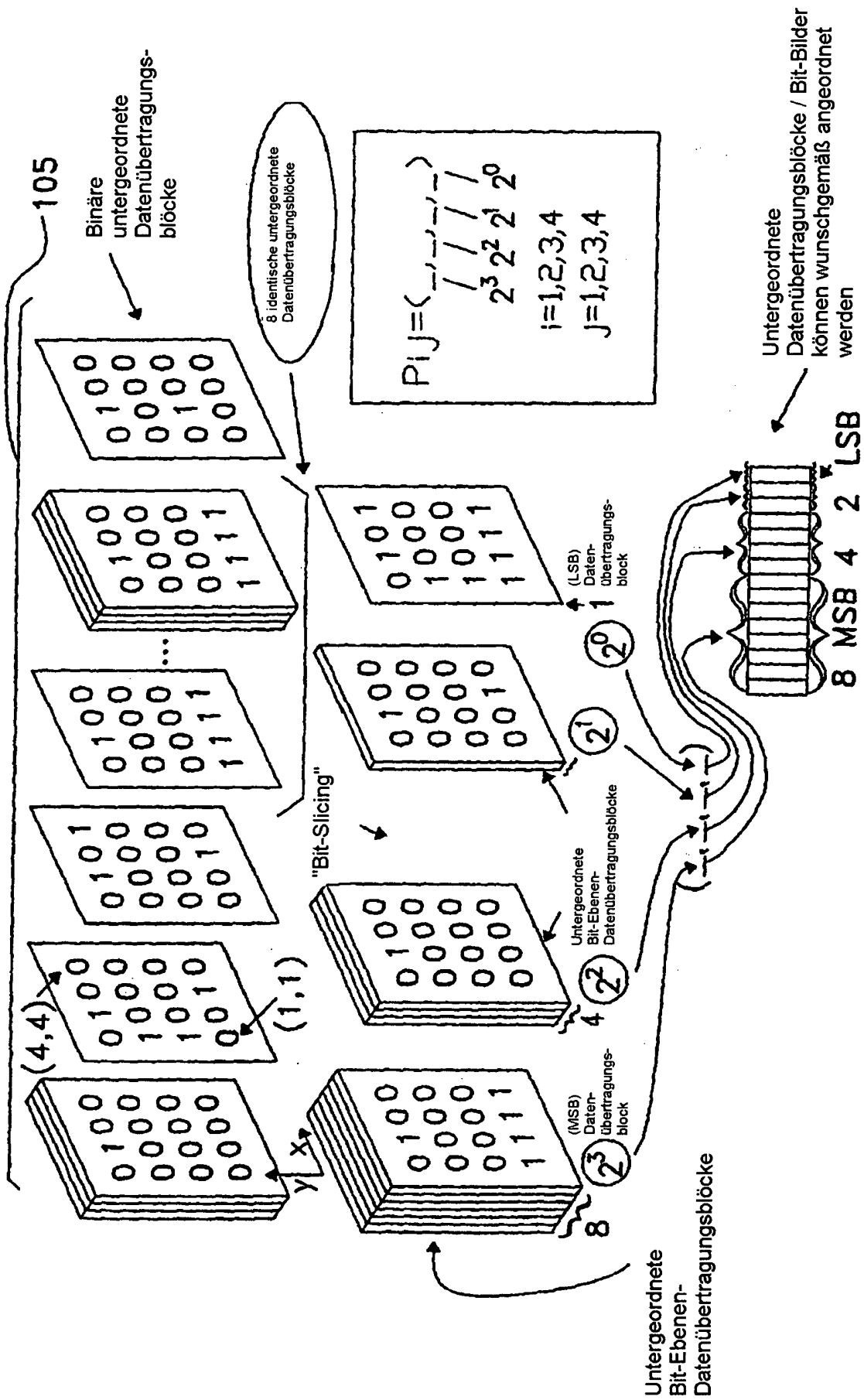


Figur 1D



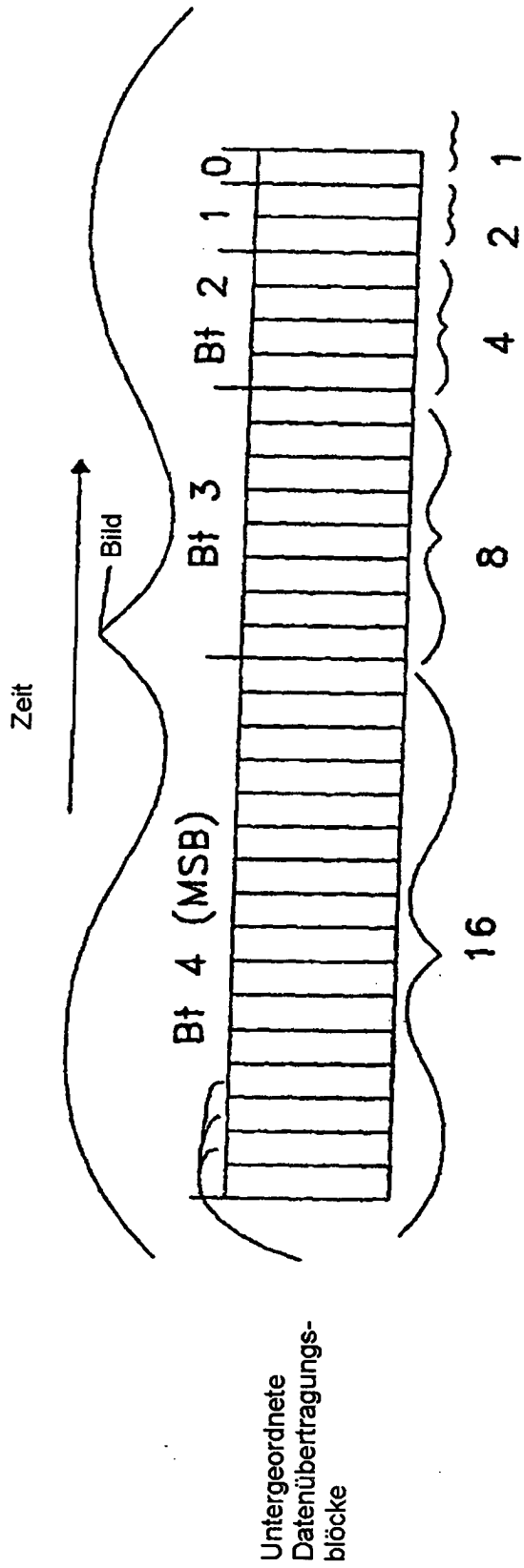


Figur 1F

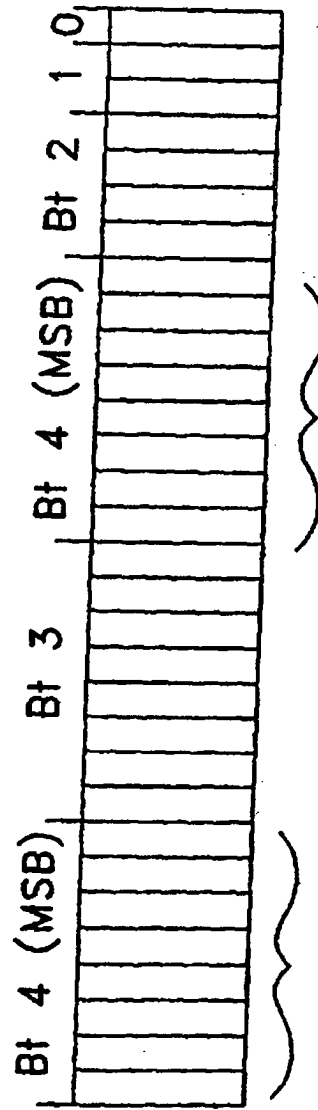


Figur 1G

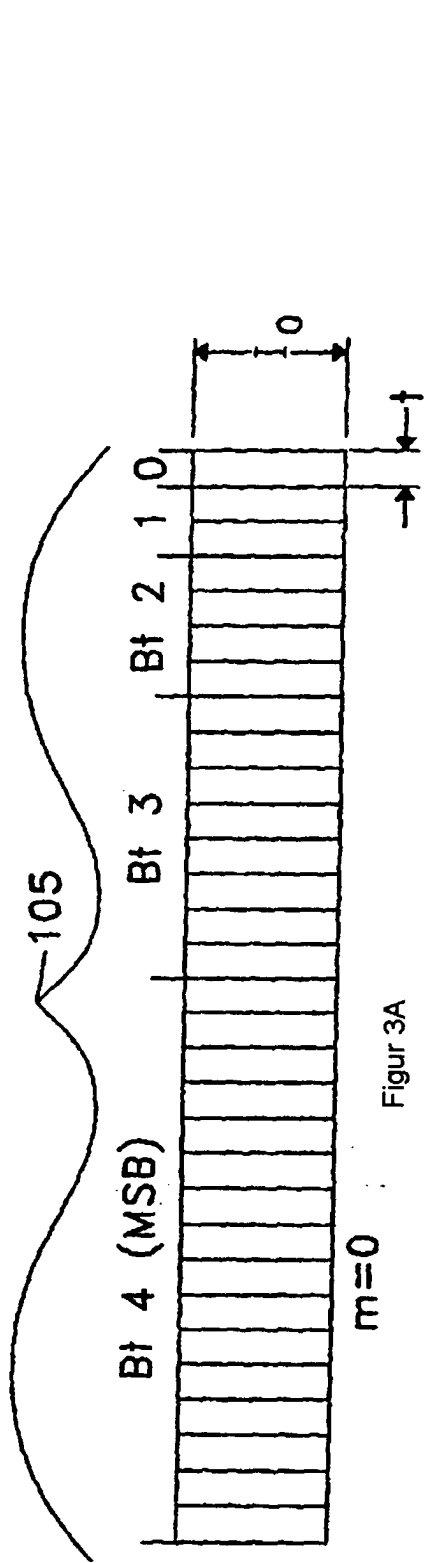




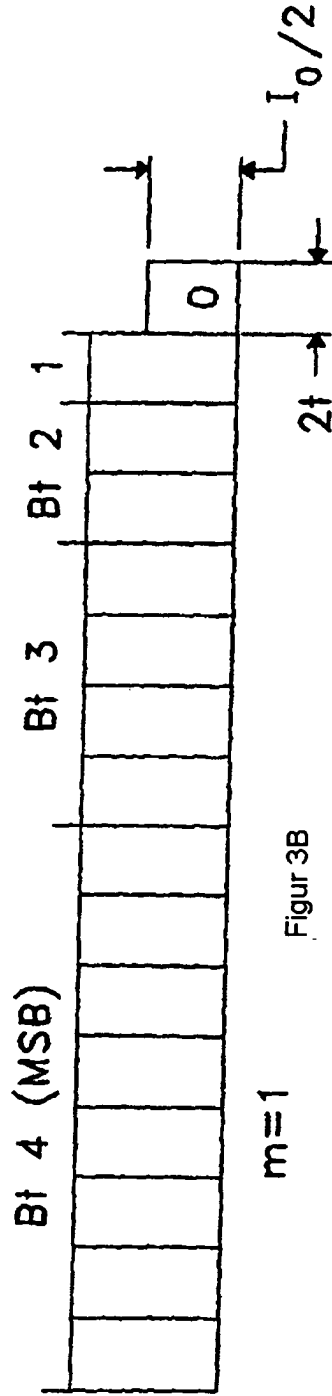
Figur 2A



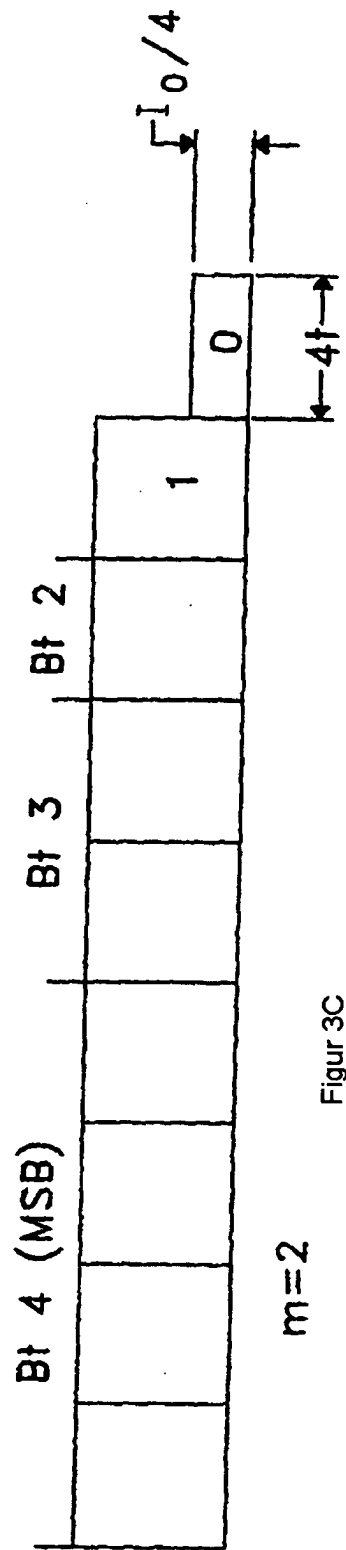
Figur 2B



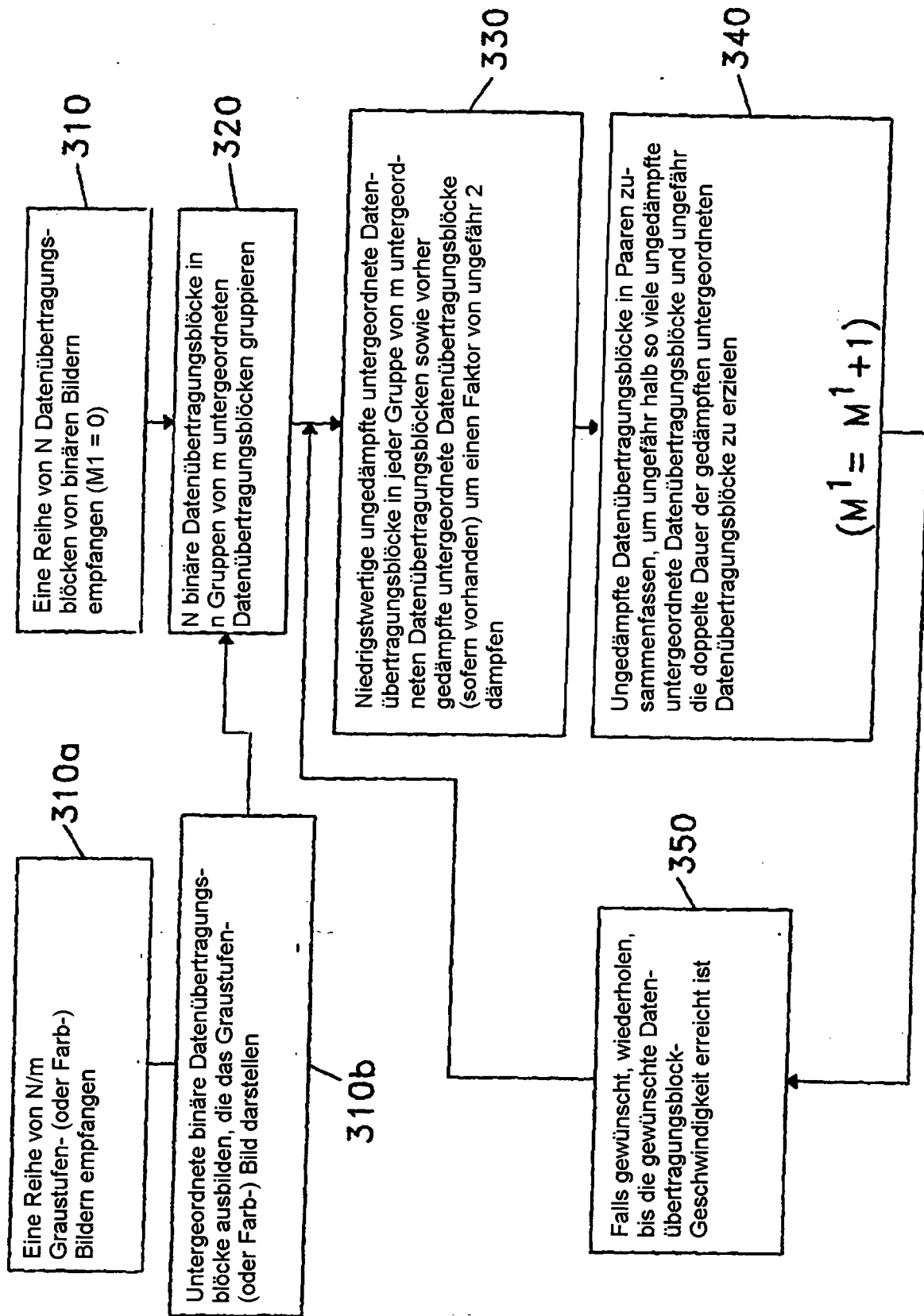
Figur 3A



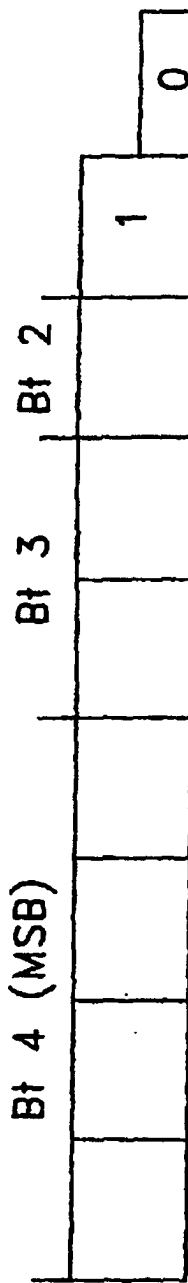
Figur 3B



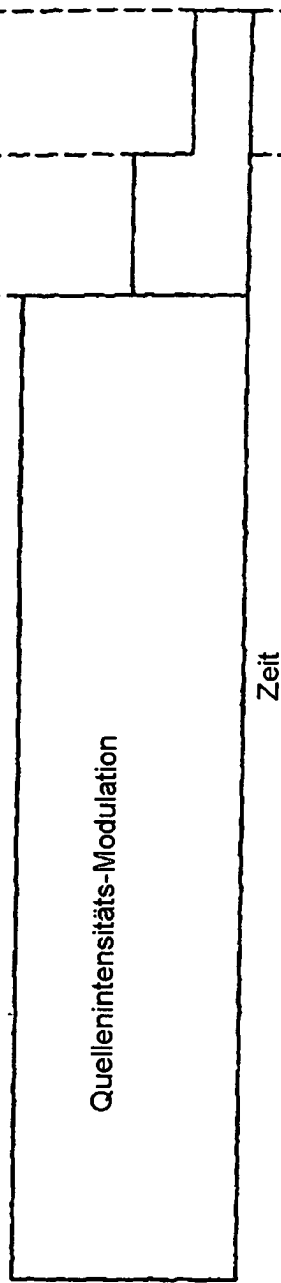
Figur 3C



Figur 3D

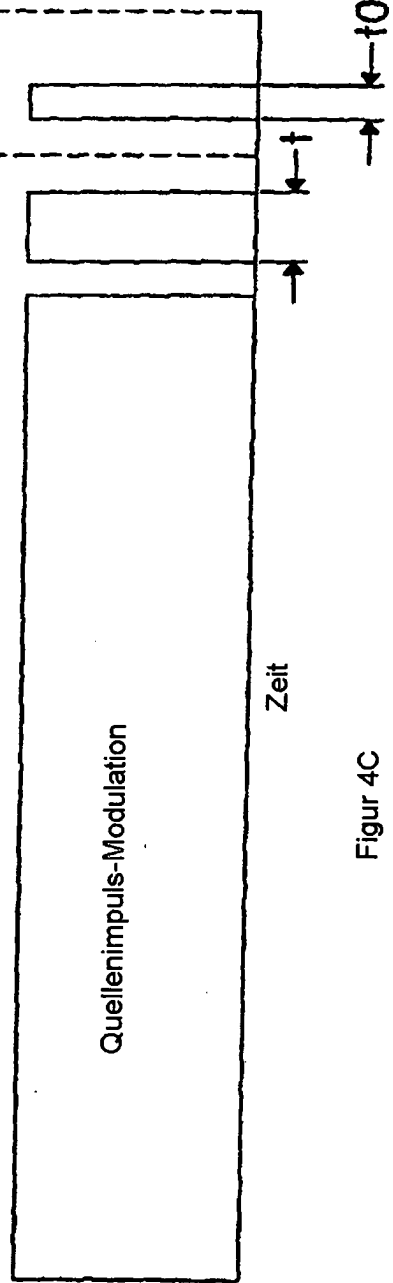


Figur 4A



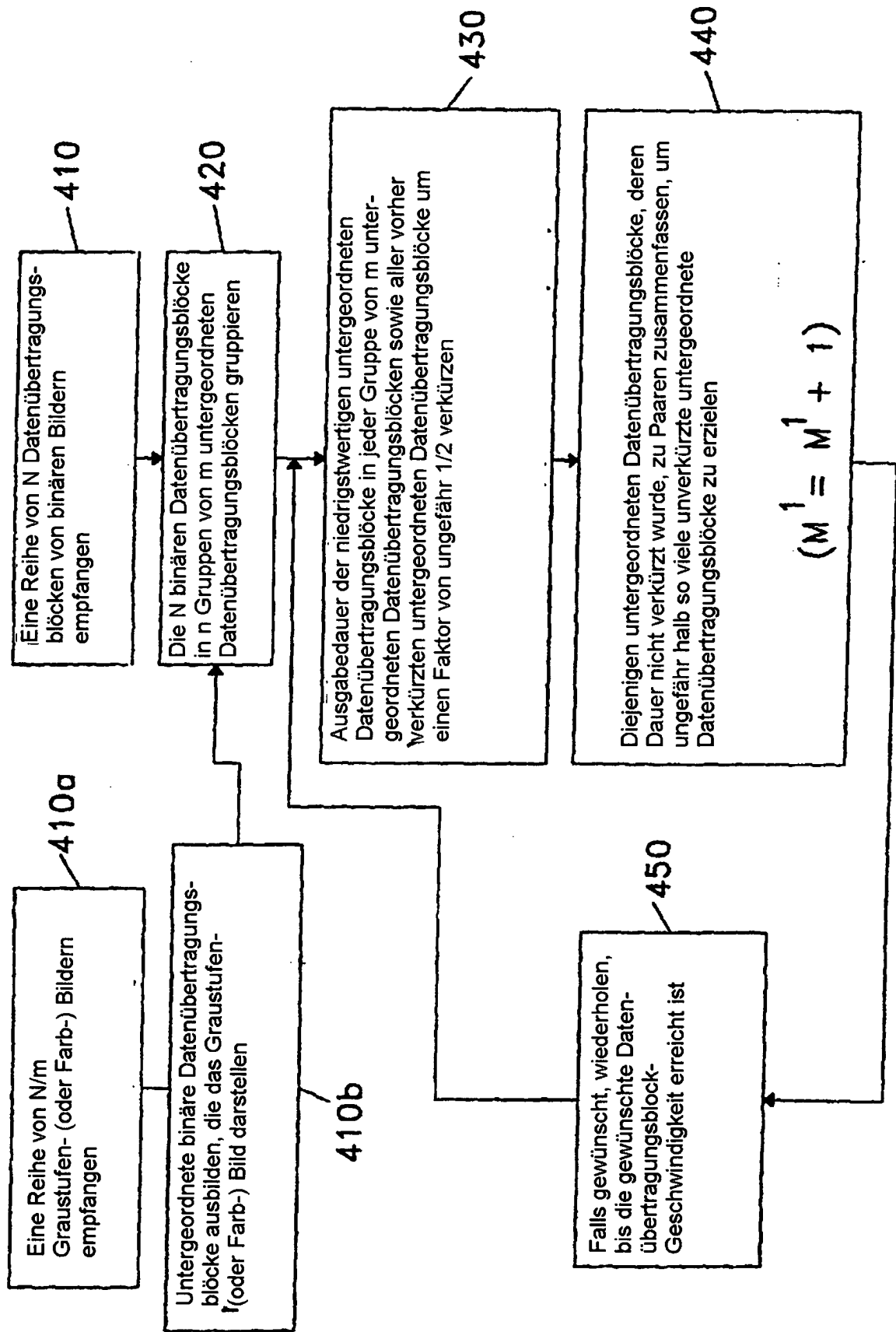
Intensität

Figur 4B

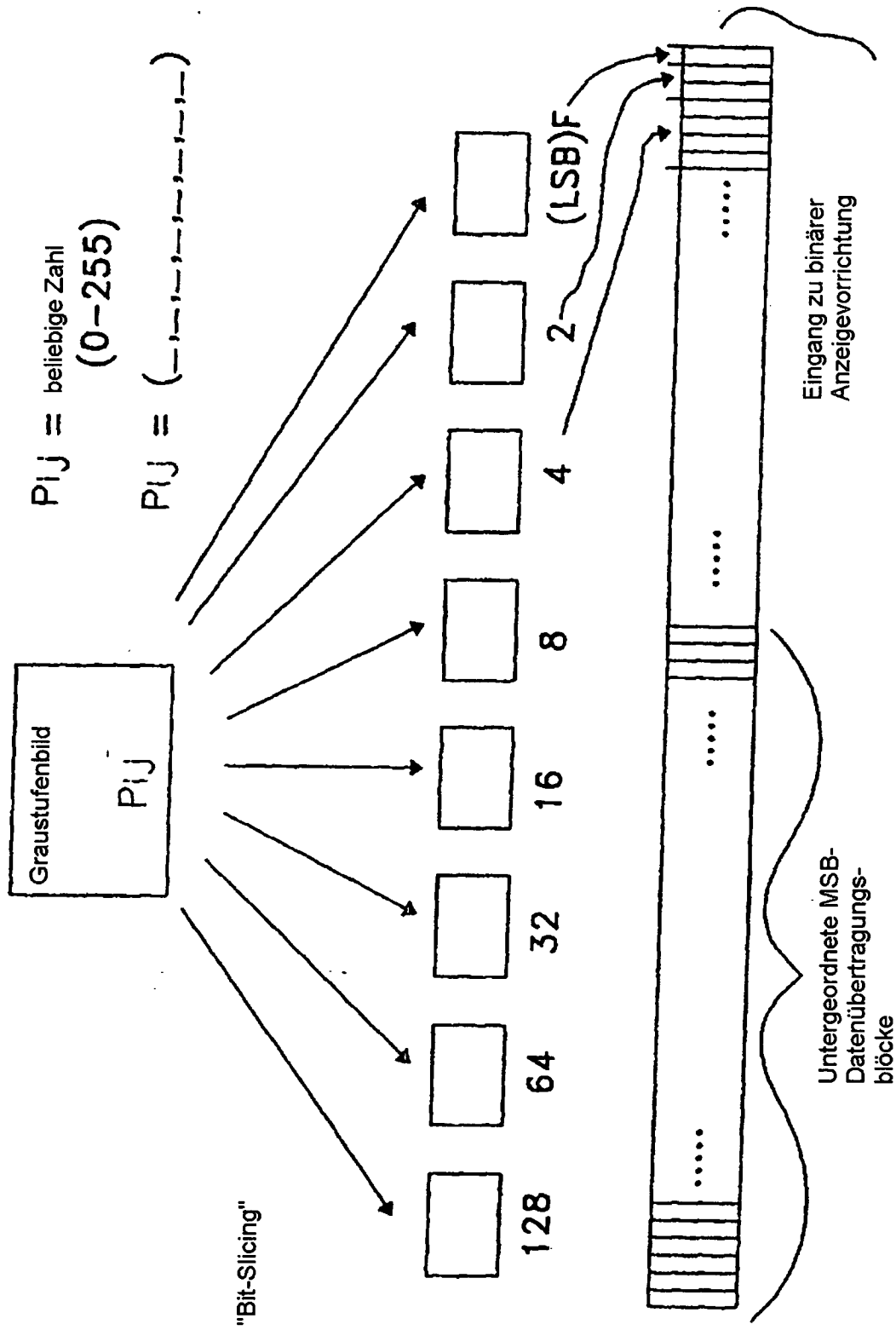


Figur 4C

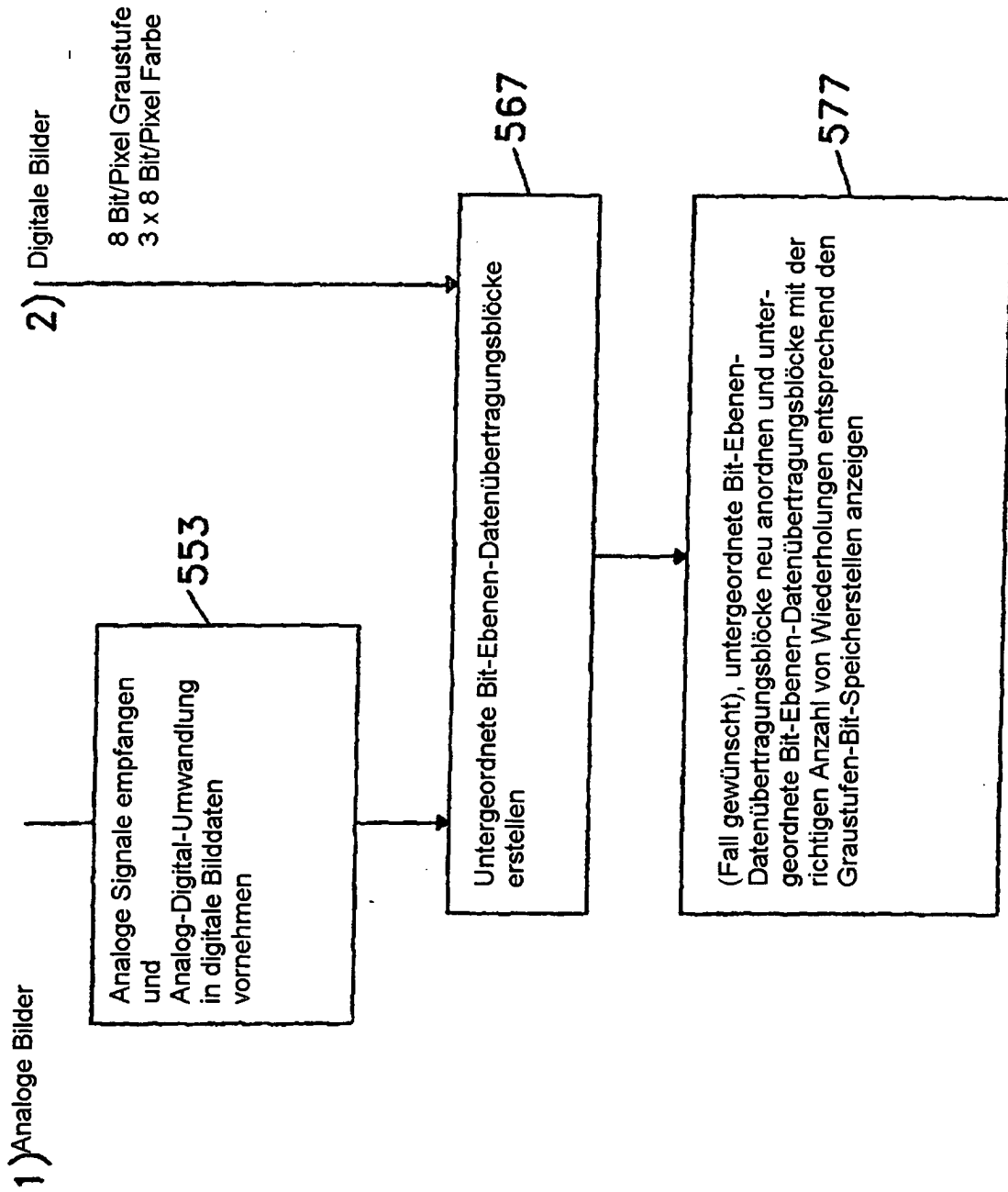
Intensität



Figur 4D

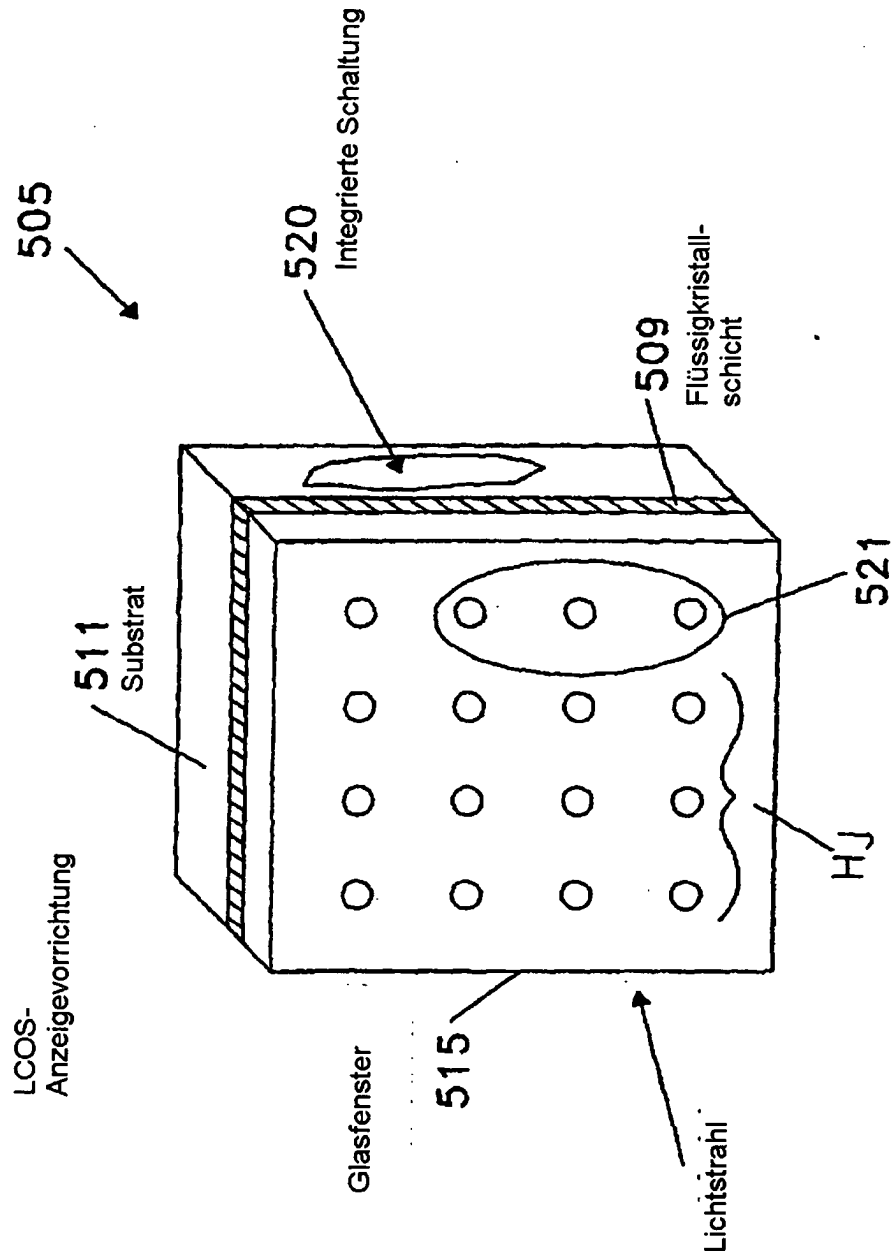


Figur 5A

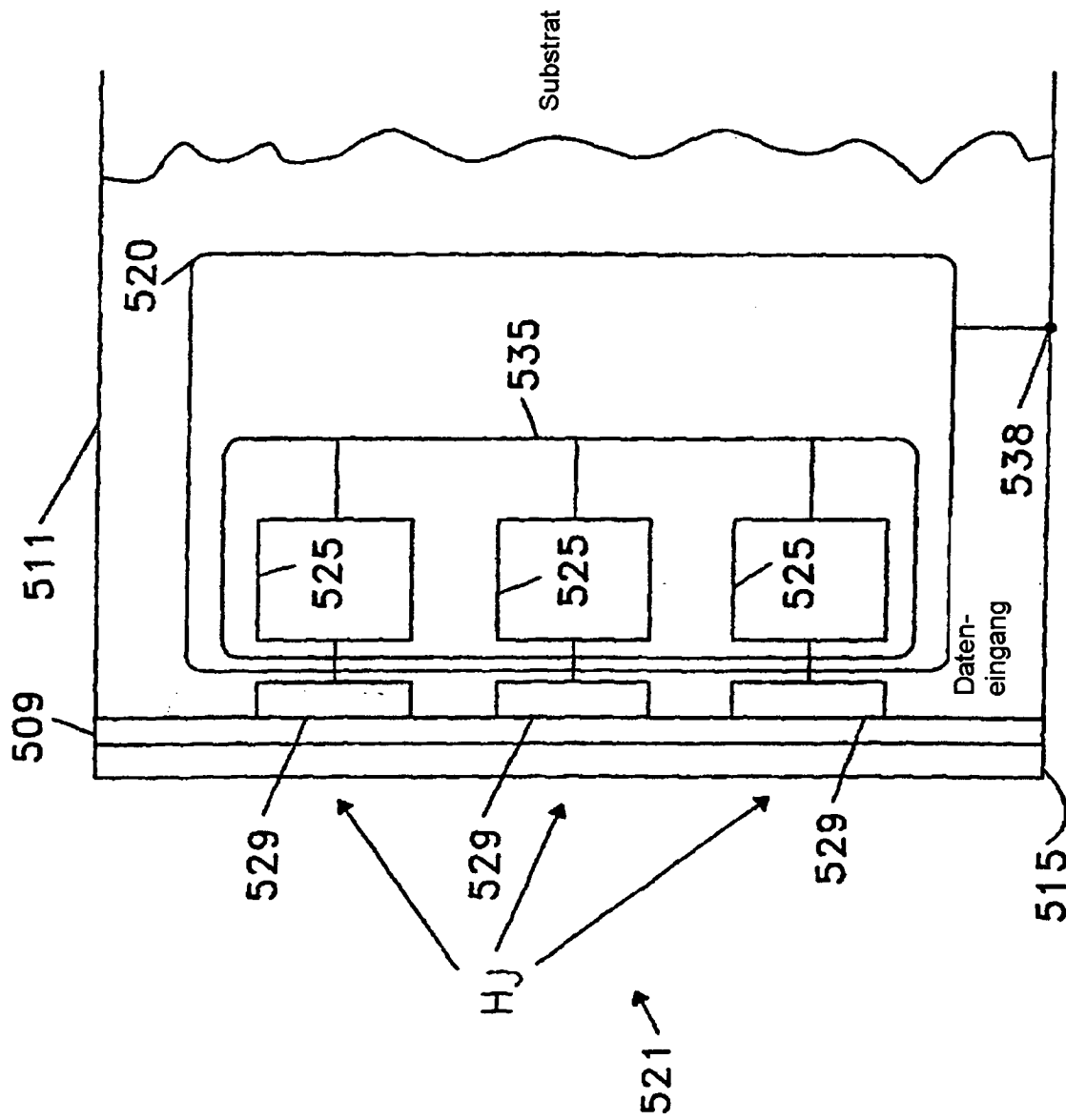


Figur 5B

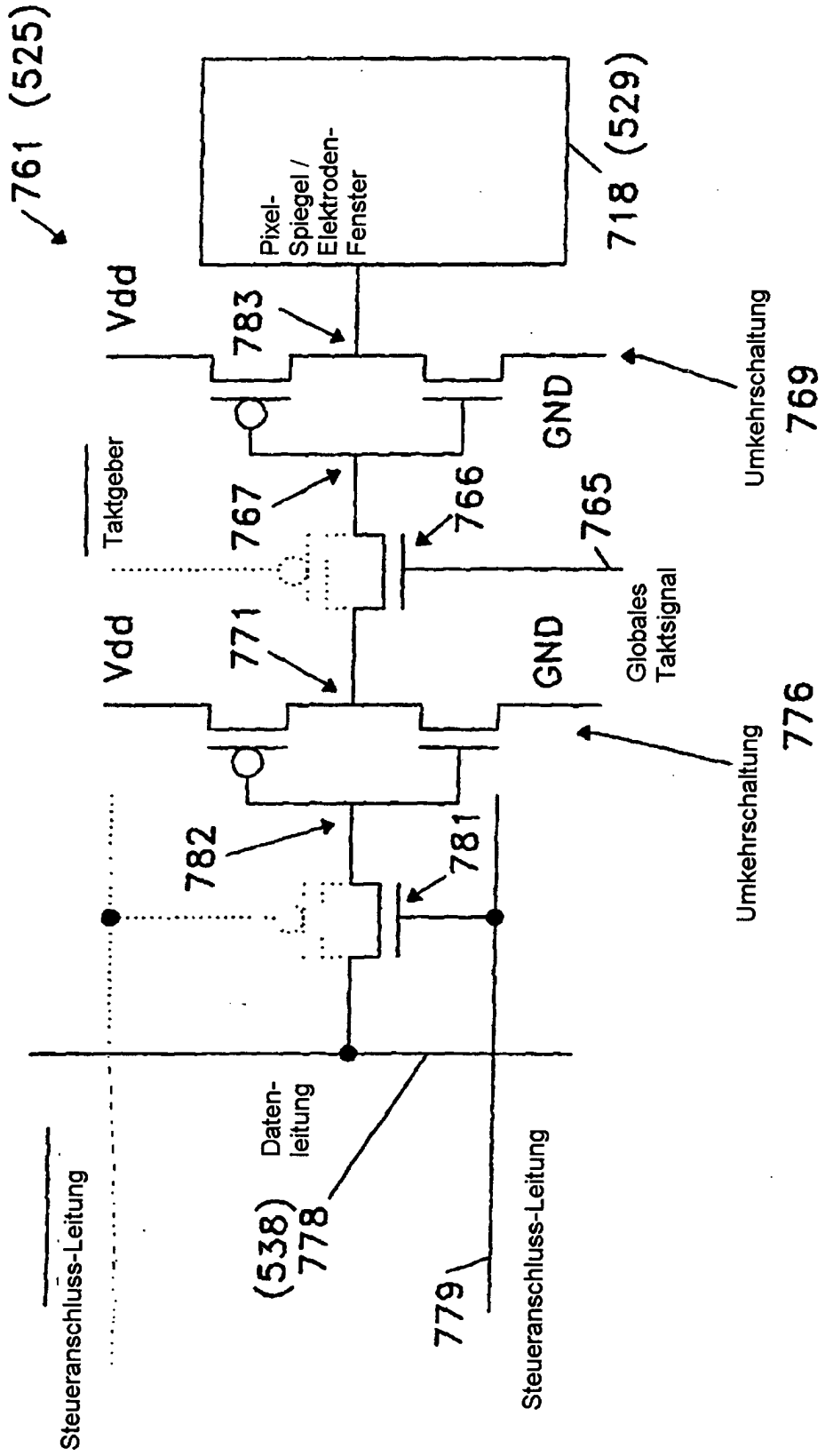




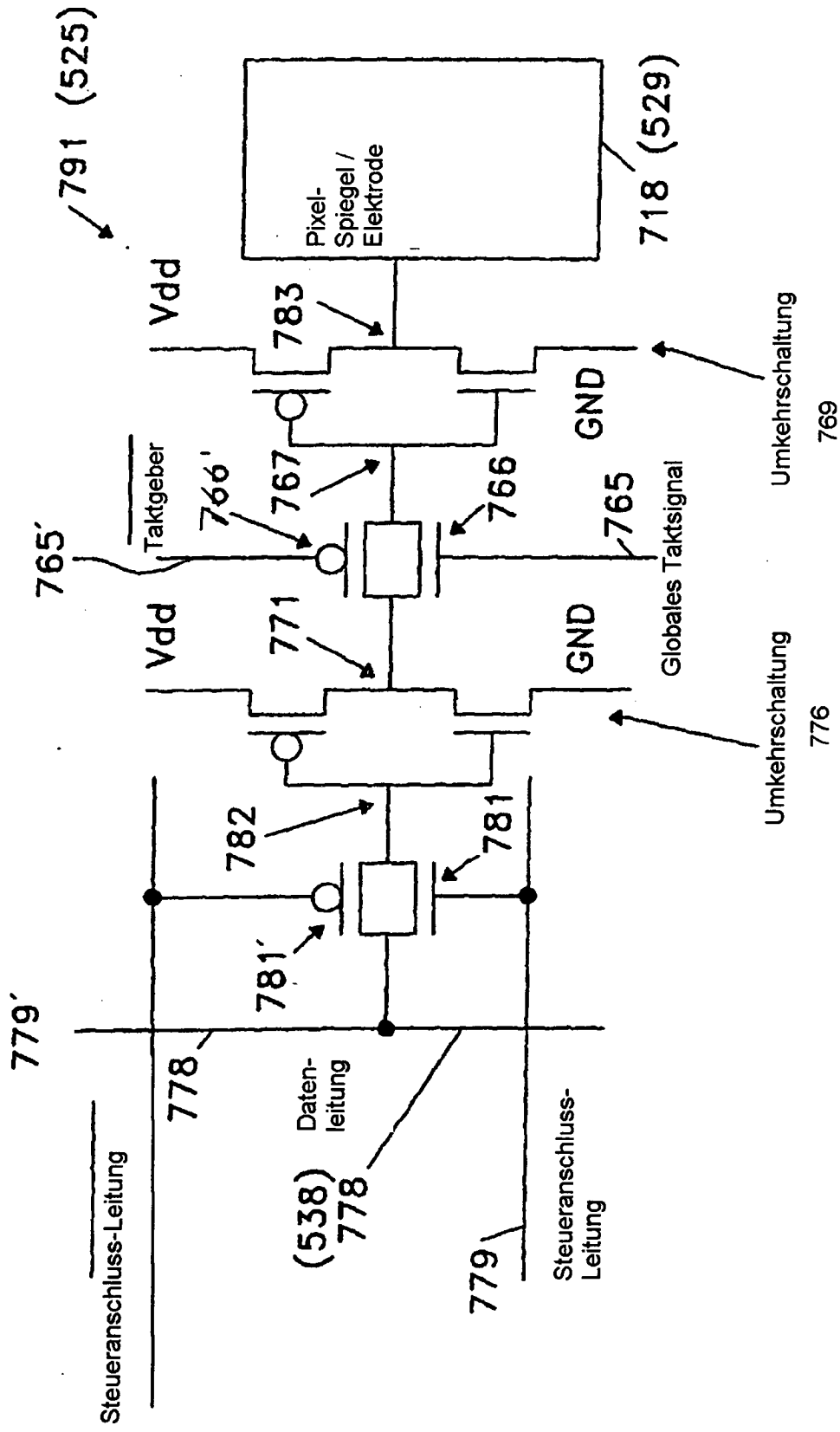
Figur 6A



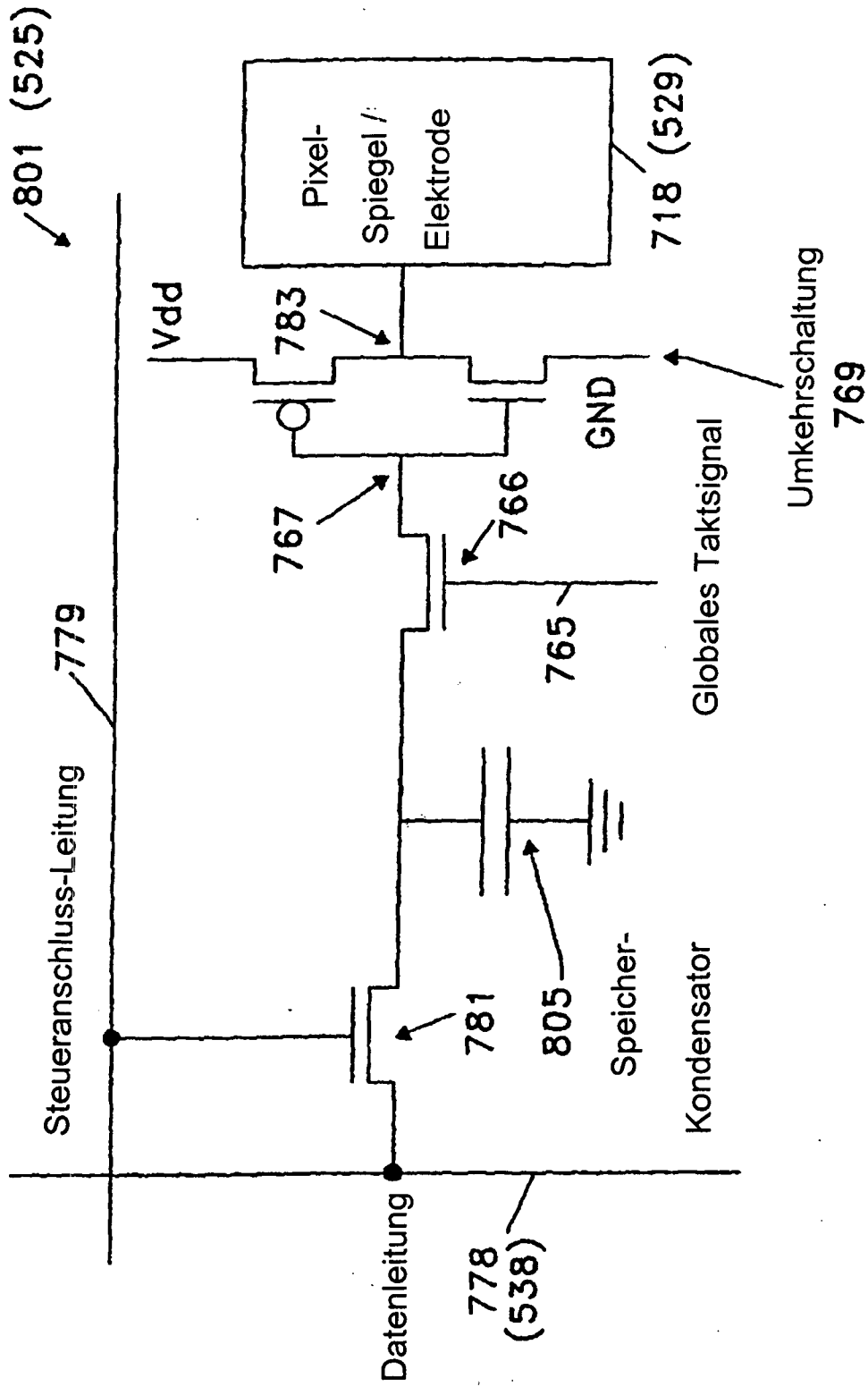
Figur 6B



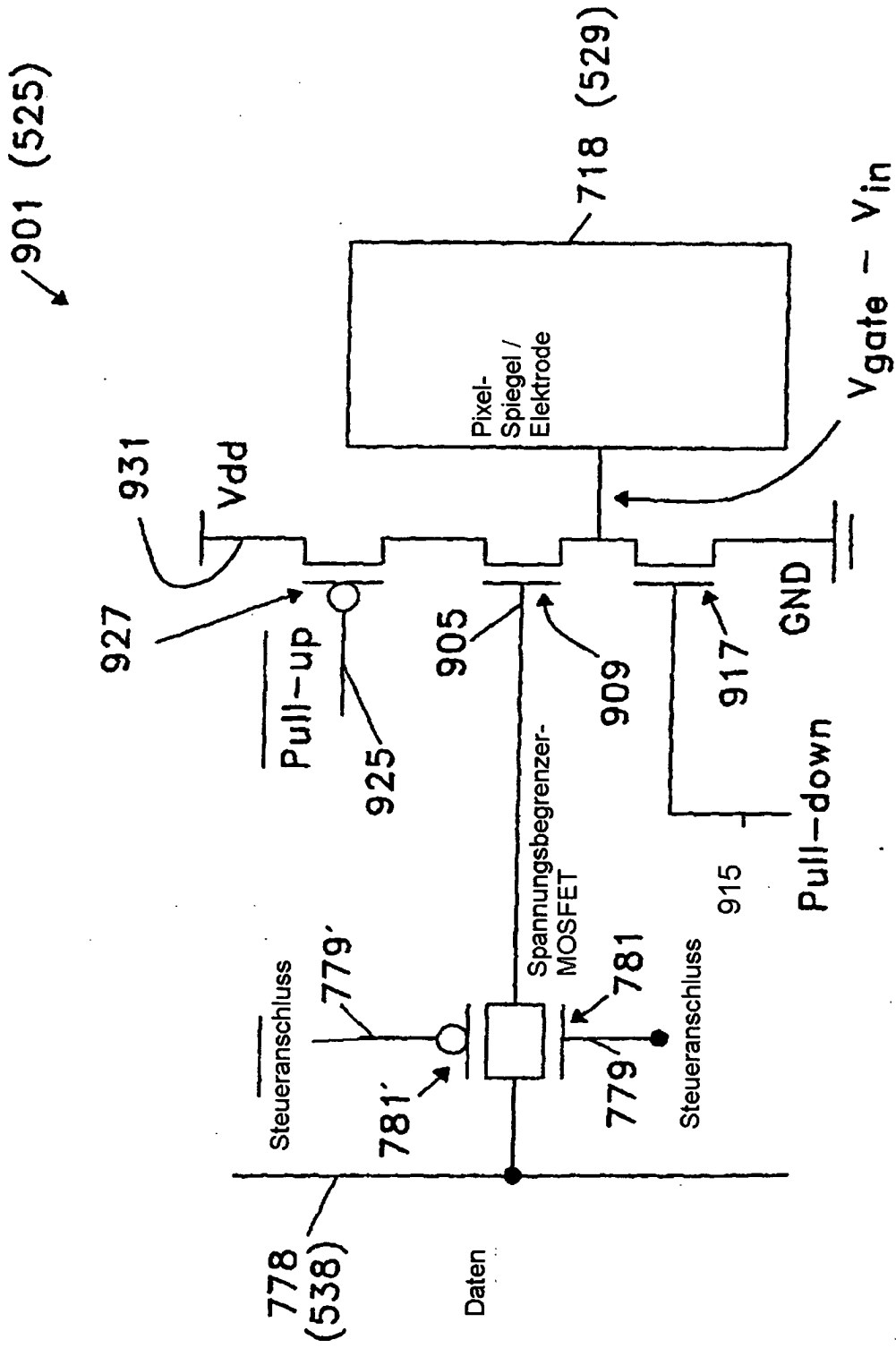
Figur 7A



Figur 7B

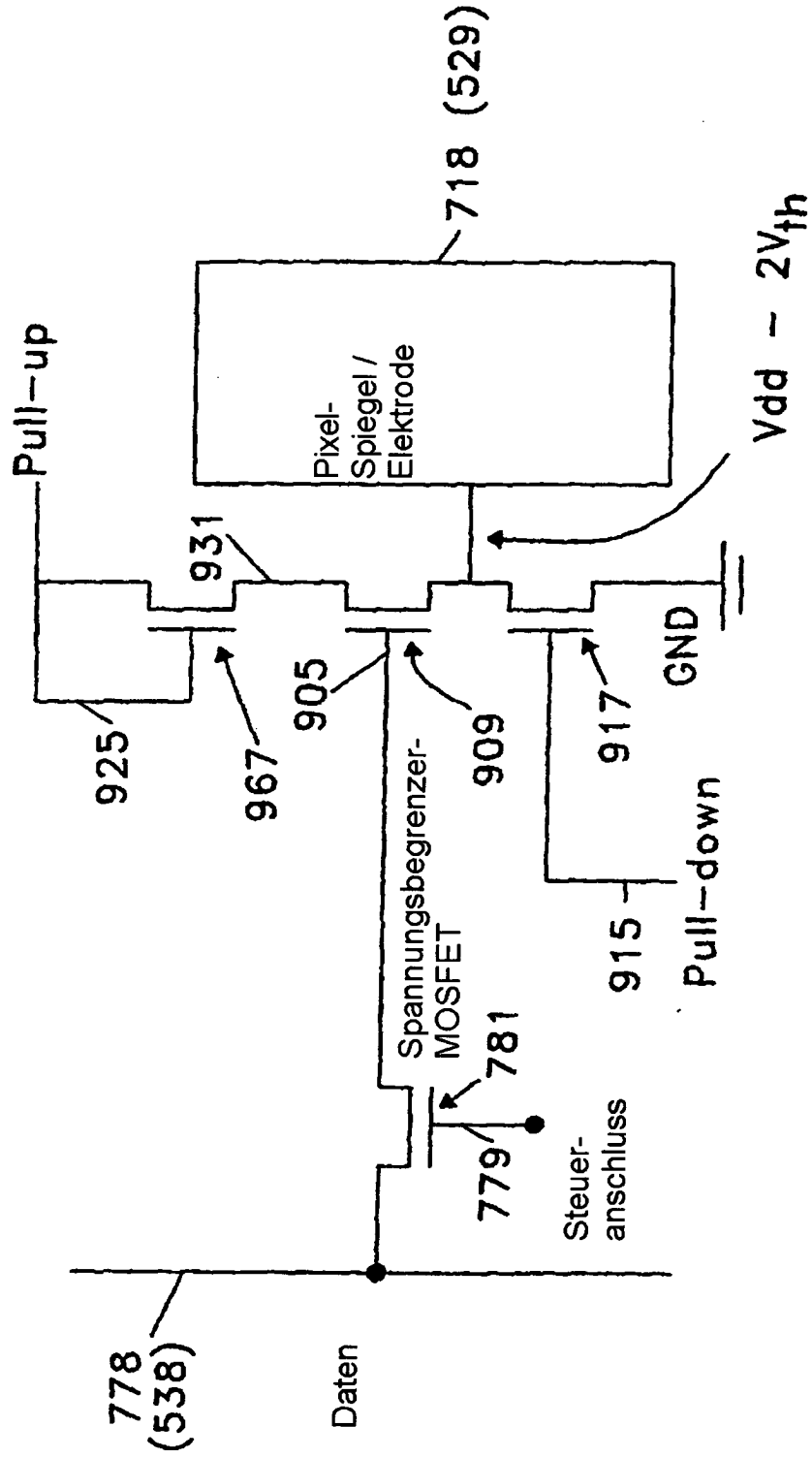


Figur 8



Figur 9A

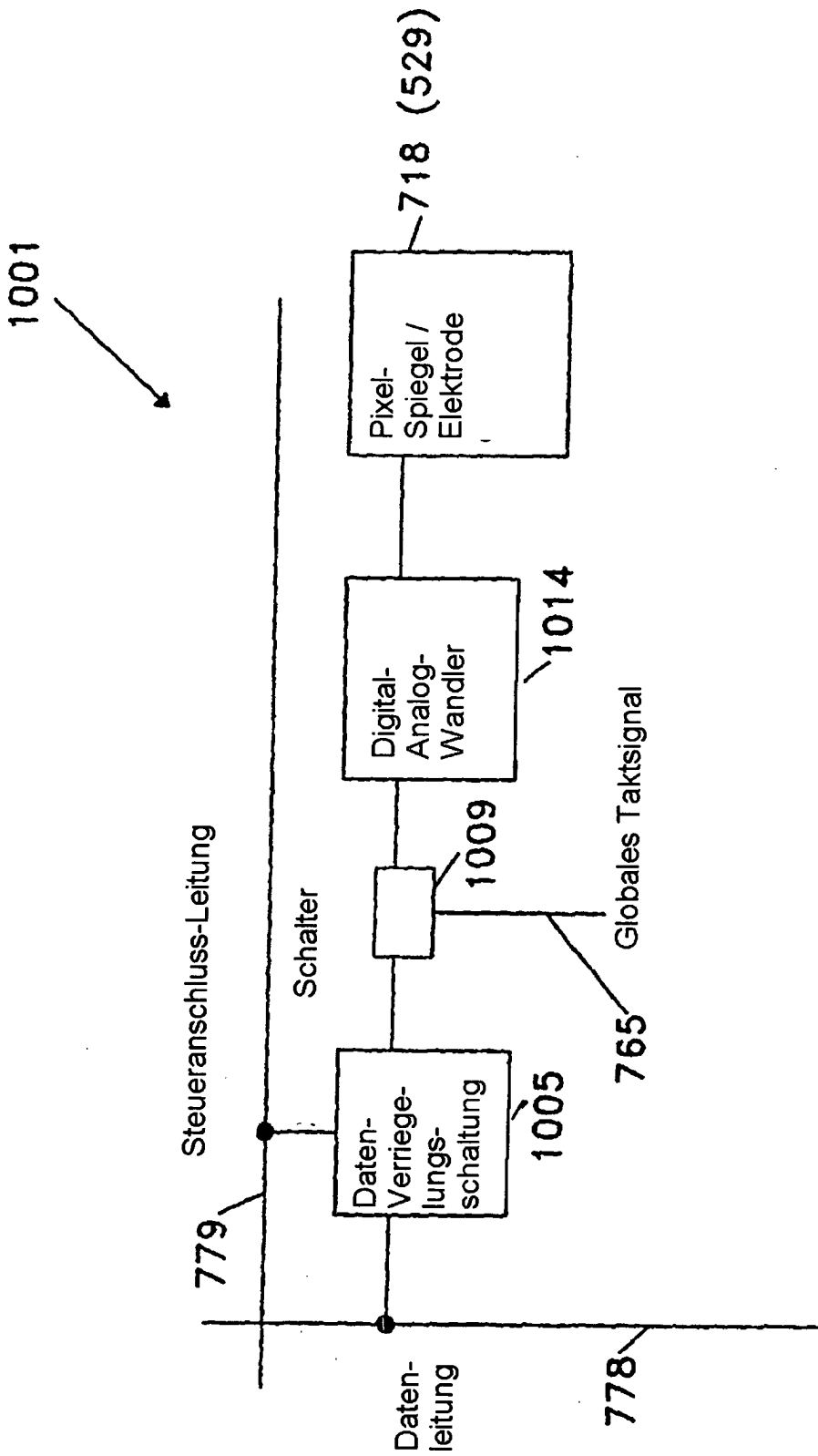
951 (525)



Figur 9B







Figur 11