



(12) 发明专利

(10) 授权公告号 CN 1956225 B

(45) 授权公告日 2010.08.18

(21) 申请号 200610152496.X

第 40 行至第 8 栏第 25 行、附图 5-6.

(22) 申请日 2006.10.09

US 2005/0161740 A1, 2005.07.28, 全文.

(30) 优先权数据

审查员 章放

10-2005-0102429 2005.10.28 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 金秉浚 梁成勋 吴旻锡 崔在镐
崔龙模

(74) 专利代理机构 北京康信知识产权代理有限
责任公司 11240

代理人 李伟

(51) Int. Cl.

H01L 29/786(2006.01)

H01L 21/336(2006.01)

H01L 27/15(2006.01)

H01L 27/32(2006.01)

G02F 1/136(2006.01)

(56) 对比文件

US 6255706 B1, 2001.07.03, 说明书第 1 栏

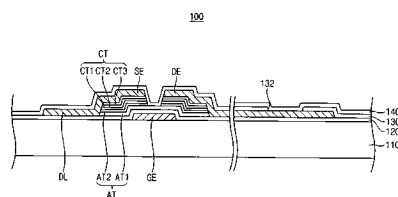
权利要求书 3 页 说明书 12 页 附图 11 页

(54) 发明名称

薄膜晶体管及其制造方法、具有薄膜晶体管的液晶显示面板及电发光显示面板

(57) 摘要

TFT 包括栅极、活性层、源极、漏极、和缓冲层。栅极形成在基板上,活性层形成在栅极上。形成在活性层上的源极和漏极分离预定距离。缓冲层形成在活性层与源极及漏极之间。缓冲层具有对应于缓冲层厚度的基本连续变化的含量比。缓冲层被形成以抑制活性层的氧化,并降低接触电阻。



1. 一种薄膜晶体管,包括:
栅极,形成在底部基板上;
活性层,形成在所述栅极上,以覆盖所述栅极,所述活性层包括第一材料;
源极和漏极,形成在所述活性层上,所述源极与所述漏极分开预定距离;以及
缓冲层,形成在所述活性层与所述源极之间以及所述活性层与所述漏极之间,所述缓冲层被形成以抑制所述活性层的氧化,其中,所述缓冲层包括第二材料,所述第二材料与所述活性层中的第一材料结合在一起形成化合物,并且所述第二材料具有与所述缓冲层的厚度对应的连续变化的层含量比。
2. 根据权利要求1所述的薄膜晶体管,其中,所述缓冲层包括多个层。
3. 根据权利要求1所述的薄膜晶体管,其中,所述缓冲层包括第一连接层、第二连接层、和第三连接层。
4. 根据权利要求3所述的薄膜晶体管,其中,所述第一连接层包括所述第一材料和所述第二材料的化合物,其中,所述第二连接层包括所述第二材料,其中,所述第三连接层包括所述第二材料和第三材料的化合物。
5. 根据权利要求4所述的薄膜晶体管,其中,当所述第一连接层的厚度增加时,所述第一材料的含量连续地降低,所述第二材料的含量连续地增加,其中,当所述第三连接层的厚度增加时,所述第二材料的含量连续地降低,所述第三材料的含量连续地增加。
6. 根据权利要求5所述的薄膜晶体管,其中,所述第一材料包括硅。
7. 根据权利要求5所述的薄膜晶体管,其中,所述第二材料包括钛、钼、或镍中的一种。
8. 根据权利要求5所述的薄膜晶体管,其中,所述第三材料包括氮。
9. 根据权利要求5所述的薄膜晶体管,其中,所述活性层包括半导体层和杂质层。
10. 根据权利要求9所述的薄膜晶体管,其中,所述半导体层包括非晶硅,其中,所述杂质层包括掺杂大量离子的非晶硅。
11. 根据权利要求3所述的薄膜晶体管,其中,所述第一连接层的厚度的范围在50Å至150Å之间,其中,所述第二连接层的厚度的范围在100Å至500Å之间,其中,所述第三连接层的厚度的范围在100Å至500Å之间。
12. 一种制造薄膜晶体管的方法,所述方法包括:
在底部基板上形成栅极;
在所述基板上形成栅极绝缘层,以覆盖所述栅极;
在所述栅极绝缘层上形成活性层,以覆盖所述栅极,所述活性层包括第一材料;
在所述活性层上形成缓冲层,以抑制所述活性层的氧化;
对所述缓冲层和所述活性层的第一预定部分进行初步蚀刻;
在已初步蚀刻的所述活性层上形成源极和漏极,其中,所述源极和所述漏极相互分开预定距离;以及
利用所述源极和漏极中的至少一个作为蚀刻掩膜,对于所述缓冲层和活性层的第二预定部分进行次级蚀刻,其中,所述缓冲层包括第二材料,所述第二材料与所述活性层中的第一材料结合在一起形成化合物,并且所述第二材料具有与所述缓冲层的厚度对应的连续变化的层含量比。

13. 根据权利要求 12 所述的方法,其中,所述缓冲层包括利用原位工艺形成在所述活性层上的多个薄膜。

14. 根据权利要求 13 所述的方法,其中,所述缓冲层包括第一连接层、第二连接层、和第三连接层。

15. 根据权利要求 14 所述的方法,其中,所述活性层包括硅。

16. 根据权利要求 15 所述的方法,其中,所述第一连接层包括硅化钛,其中,所述第二连接层包括钛,其中,所述第三连接层包括氮化钛。

17. 根据权利要求 16 所述的方法,其中,所述第一连接层通过将氢气、硅烷气、和氯化钛气引入到箱体中而形成,其中,所述第二连接层通过将氢气和氯化钛气引入到所述箱体中而形成,其中,所述第三连接层通过将氢气、氯化钛气、和氨气引入到所述箱体中而形成。

18. 根据权利要求 17 所述的方法,其中,当形成所述第一连接层时,所述硅烷气的流量逐渐减少而所述氯化钛气的流量逐渐增加,其中,当形成所述第三连接层时,所述氯化钛气的流量逐渐减少而所述氨气的流量逐渐增加。

19. 根据权利要求 15 所述的方法,其中,所述第一连接层包括硅化钼,其中,所述第二连接层包括钼,其中,所述第三连接层包括氮化钼。

20. 根据权利要求 19 所述的方法,其中,所述第一连接层通过将氢气、硅烷气、和氯化钼气引入到所述箱体中而形成,其中,所述第二连接层通过将氢气、氯化钼气引入到所述箱体中而形成,其中,所述第三连接层通过将氢气、氯化钼气、和氨气引入到所述箱体中而形成。

21. 根据权利要求 20 所述的方法,其中,当形成所述第一连接层时,所述硅烷气的流量逐渐减少而所述氯化钼气的流量逐渐增加,其中,当形成所述第三连接层时,所述氯化钼气的流量逐渐减少而所述氨气的流量逐渐增加。

22. 根据权利要求 12 所述的方法,还包括对所述缓冲层的所述第一预定部分进行初步蚀刻;以及

利用经初步蚀刻的所述缓冲层作为蚀刻掩膜,对所述活性层的所述第一预定部分进行初步蚀刻。

23. 根据权利要求 12 所述的方法,其中对于所述缓冲层的所述第一预定部分进行蚀刻是利用含氯气体进行的。

24. 根据权利要求 12 所述的方法,其中对于所述活性层的所述第一预定部分进行蚀刻是利用含氟气体进行的。

25. 根据权利要求 24 所述的方法,其中,所述活性层包括半导体层和杂质层,其中对于所述活性层的所述第二预定部分进行次级蚀刻是在所述杂质层的所述预定部分上进行的。

26. 一种液晶显示面板,包括:

第一基板,具有薄膜晶体管;

第二基板,面向所述第一基板设置;以及

液晶层,置于所述第一基板与所述第二基板之间,

其中所述薄膜晶体管包括:

栅极,形成在所述第一基板上;

活性层,形成在所述栅极上以覆盖所述栅极,所述活性层包括第一材料;

源极和漏极,形成在所述活性层上,所述源极与所述漏极分开预定距离;

缓冲层,形成在所述活性层与所述源极之间以及在所述活性层与所述漏极之间,所述缓冲层被形成以抑制所述活性层的氧化,其中,所述缓冲层包括第二材料,所述第二材料与所述活性层中的第一材料结合在一起形成化合物,并且所述第二材料具有与所述缓冲层的厚度对应的连续变化的层含量比。

27. 根据权利要求 26 所述的液晶显示面板,其中,所述缓冲层包括多介层。

28. 一种电发光显示面板,包括:

底部基板;

开关薄膜晶体管,形成在所述底部基板上;

驱动薄膜晶体管,形成在所述底部基板上,所述驱动薄膜晶体管电连接至所述开关薄膜晶体管;以及

电发光器件,连接至所述驱动薄膜晶体管,且被构造成产生光,

其中,所述驱动薄膜晶体管包括:

驱动栅极,形成在所述底部基板上;

驱动活性层,形成在所述驱动栅极上以覆盖所述驱动栅极,所述驱动活性层包括第一材料;

驱动源极和驱动漏极,形成在所述驱动活性层上并分开预定距离;以及

驱动缓冲层,形成在所述驱动活性层与所述驱动源极之间以及所述驱动活性层与所述驱动漏极之间,所述驱动缓冲层被形成以抑制所述驱动活性层的氧化,其中,所述驱动缓冲层包括第二材料,所述第二材料与所述驱动活性层中的第一材料结合在一起形成化合物,并且所述第二材料具有与所述驱动缓冲层的厚度对应的连续变化的层含量比。

29. 根据权利要求 28 所述的电发光显示面板,其中,所述开关薄膜晶体管包括:

开关栅极,形成在所述底部基板上;

开关活性层,形成在所述开关栅极上,以覆盖所述开关栅极,所述开关活性层包括第一材料;

开关源极和开关漏极,形成在所述开关活性层上,其中,所述开关源极和所述开关漏极分开预定距离。

30. 根据权利要求 29 所述的电发光显示面板,其中,所述开关漏极电连接至所述驱动栅极。

31. 根据权利要求 29 所述的电发光显示面板,进一步包括开关缓冲层,所述开关缓冲层形成在所述开关活性层与所述开关源电极之间,以及所述开关活性层与所述开关漏电极之间,

其中,所述驱动缓冲层和所述开关缓冲层包括多个层,其中,所述开关缓冲层包括第二材料,所述第二材料与所述开关活性层中的所述第一材料结合以形成化合物,其中,所述开关缓冲层中的所述第二材料具有与所述开关缓冲层的厚度对应的连续变化的层含量比。

薄膜晶体管及其制造方法、具有薄膜晶体管的液晶显示面板及电发光显示面板

技术领域

[0001] 本发明涉及薄膜晶体管、制造薄膜晶体管的方法、具有薄膜晶体管的液晶显示面板、和具有薄膜晶体管的电发光显示面板。特别地，本发明涉及具有改良的电学特性的 TFT、制造该薄膜晶体管的方法、具有该薄膜晶体管的液晶显示面板、和具有该薄膜晶体管的电发光显示面板。

背景技术

[0002] 通常，平板显示装置可以是液晶显示装置、等离子显示面板装置、场致发射显示装置、电发光显示装置等等。典型地，液晶显示装置和电发光显示装置采用通过在透明基板上形成薄膜而产生的多个薄膜晶体管。每个薄膜晶体管 TFT 包括：栅极、源极、漏极、半导体层和杂质层。栅极形成在透明基板上。源极和漏极形成在栅极之上，且彼此分离。半导体层在栅极和源极之间以及在栅极和漏极之间形成。杂质层分别在部分半导体层和源极之间以及在部分半导体层和漏极之间形成。半导体层可包括非晶硅，杂质层可包括参杂有大量离子的非晶硅。

[0003] 制造 TFT 的方法简要说明如下。栅极形成在透明基板上。半导体层和杂质层形成在栅极上。接下来，源极和漏极形成在杂质层上，并相互分离。这里，在杂质层的形成与源极和漏极的形成之间通常存在少量空白时间（真空段）。

[0004] 在制造中，硅自然氧化可能发生在源极和漏极的结构与杂质层的结构之间的杂质层的上表面。在杂质层上形成的自然氧化硅层增加了杂质层和源极之间以及杂质层和漏极之间的接触电阻。接触电阻的增加是不被人们所希望的，因为它降低了薄膜晶体管的电学性质。

发明内容

[0005] 本发明的典型实施例提供一种 TFT，其通过抑制自然氧化增强电学性质。

[0006] 本发明的典型实施例提供了一种制造上面提到的薄膜晶体管的方法。

[0007] 本发明的典型实施例提供了一种具有上面提到的薄膜晶体管的液晶显示面板。

[0008] 本发明的典型实施例提供了一种具有上面提到的薄膜晶体管的电发光显示面板。

[0009] 根据本发明的一个方面，提供了一种 TFT。TFT 可以包括底部基板、栅极、活性层、源极、漏极、和缓冲层。栅极形成在底部基板上。活性层形成在栅极上，覆盖栅极。源极和漏极形成在活性层上，并间隔开来。缓冲层形成在活性层和源极之间以及活性层和漏极之间。缓冲层抑制活性层的氧化。

[0010] 在本发明的典型实施例中，缓冲层可以具有很多层，它可以包括被结合进来与活性层中的第一材料形成化合物的第二材料。第二材料可以具有层含量比，其对应缓冲层的厚度进行大量地连续地改变。

[0011] 根据本发明的另一个方面，提供了一种制造薄膜晶体管的方法。在制造薄膜晶体

管的方法中,栅极形成在底部基板上。栅极绝缘层形成在基板上,覆盖栅极。活性层形成在栅极绝缘层上,覆盖栅极。缓冲层形成在活性层上,抑制活性层的氧化。缓冲层的第一预定部和活性层被部分地初步蚀刻。源极和漏极形成在被初步蚀刻的活性层上,并彼此相互分离一预定距离。缓冲层的第二预定部和活性层通过使用源极和漏极作为蚀刻掩膜,其次地被部分地蚀刻。

[0012] 根据本发明的另一个方面,提供了一种液晶显示面板。液晶显示面板可以包括第一基板、第二基板、和液晶层。TFT 形成在第一基板上。第二基板面对第一基板设置。液晶层被放入到第一基板和第二基板之间。

[0013] TFT 包括栅极、活性层、源极、漏极、和缓冲层。栅极形成在第一基板上。活性层形成在栅极上,覆盖栅极。源极和漏极形成在活性层上,并以预定距离相分开。缓冲层形成在活性层和源极之间以及在活性层和漏极之间,抑制活性层的氧化。

[0014] 还是根据本发明的另一个实施例,提供了一种电发光显示面板。电发光显示面板包括底部基板、开关薄膜晶体管、驱动 TFT、和电发光器件 (ELD)。开关 TFT 形成在底部基板上。驱动 TFT 形成在底部基板上,并电连接到开关薄膜晶体管上。电发光器件 (ELD) 被连接到驱动薄膜晶体管上,并发光。

[0015] 驱动 TFT 包括驱动栅极、驱动活性层、驱动源极、驱动漏极、和驱动缓冲层。驱动栅极形成在底部基板上。驱动活性层形成在驱动栅极之上,覆盖驱动栅极。驱动源极和驱动漏极形成在驱动活性层上,并以预定距离相分离。驱动活性层形成在驱动活性层和驱动源极之间以及在驱动活性层和驱动漏极之间。驱动缓冲层被形成,以抑制驱动活性层的氧化。

[0016] 在本发明的典型实施例中,开关 TFT 可以包括开关栅极、开关活性层、开关源极、和开关漏极。开关栅极形成在底部基板上。开关活性层形成在开关栅极上,覆盖开关栅极。开关源极和开关漏极形成在开关活性层上,并彼此相互分离一预定距离。驱动缓冲层形成在开关活性层和开关源极之间,抑制开关活性层的氧化。缓冲层形成在活性层和源极之间以及在活性层和漏极之间,抑制活性层的氧化。从而,由氧化引起的源极和漏极之间的接触电阻的增加受到了抑制,因此薄膜晶体管可以具有改进的电学特性。

附图说明

[0017] 参照附图,通过详细地描述其典型实施例,本发明上面的和其它的特性和优点会变得更加明显。

[0018] 图 1 是示出了根据本发明典型实施例的液晶显示面板的透视图;

[0019] 图 2 是概念性地示出了图 1 中的第一基板的单元像素的平面图;

[0020] 图 3 是沿图 2 的线 I-I' 截取的截面图;

[0021] 图 4 是示出了图 3 中对应于缓冲层厚度增加的缓冲层的层含量比的曲线图;

[0022] 图 5 是概念性地示出了制造根据本发明的典型实施例的液晶显示面板的设备的截面图;

[0023] 图 6A 到 6L 是示出了利用图 5 中的设备制造液晶显示面板的方法的截面图;

[0024] 图 7 是示出了根据本发明的典型实施例的电发光显示面板的一部分的平面图;以及

[0025] 图 8 是沿图 7 中的线 II-II' 截取的横截面图。

具体实施方式

[0026] 参照附图,本发明被描述的更加透彻,其附图中示出了本发明的典型实施例。本发明可以多种不同的方式来实现而不局限于在此描述的典型实施例。相反地,提供这些实施例是为了公开得更透彻和更完全,并且可以完整地将本发明的范围传递给本领域技术人员。在附图中,层和区域的大小和相对大小可以被扩大,以利于清楚地表示。

[0027] 可以理解,当指出一个元件在另一元件“上”时,它可以直接在另一元件上,或者可以在其间存在插入元件。相反,当指出一个元件“直接”在另一元件上时,就不存在插入元件。如这里所使用的,术语“和 / 或”包括一个或多个相关所列条目中的任一个以及所有组合。

[0028] 可以理解,尽管这里可以使用术语第一、第二、第三、等等来描述各种元件、部件、区域、层和 / 或部分,这些元件、部件、区域、层和 / 或部分不应该限于这些术语。这些术语仅用于将一个元件、部件、区域、层或部分与另一个元件、部件、区域、层或部分区分开来。因此,在不背离本发明宗旨的前提下,下面所讨论的第一元件、部件、区域、层或部分也可以称作第二元件、部件、区域、层或部分。

[0029] 为了便于说明,空间关系术语,例如“上面”、“上”、和类似用语,可以在这里使用,以描述如图中所示的一个元件或机构与另一元件或机构的关系。可以理解的是,除图中所示的方位之外,空间关系术语将包括使用或操作中的装置的各种不同的方位。

[0030] 这里所使用的术语仅用于描述特定实施例的目的,而并不用于限制本发明。如这里所使用的,如果上下文没有清楚地指明,单数形式“a”“an”和“the”也可以包括复数形式。还可以理解,当术语“含有 (comprises 和 / 或 comprising)”或者“包括 (include 和 / 或 including)”用于本说明书中时,表明存在所述的特征、区域、整体、步骤、操作、元件、和 / 或部件,但并不排除存在或附加有一个或多个其它特征、区域、整体、步骤、操作、元件、部件、和 / 或其构成的组。

[0031] 这里,参照横截面图对本发明的典型实施例进行描述,这些横截面图是本发明的理想化实施例 (和中间结构) 的示意图。同样地,可以预期由于例如制造技术和 / 或制造公差所导致的图中形状的改变。从而,本发明的典型实施例不应该被理解为被限制成这里所示出的区域的特定形状,而是应该可以包括,例如,由于制造产生的形状上的偏差。

[0032] 除非特别指明,这里所使用的所有术语 (包括技术和科技术语) 具有与本发明所属领域技术人员的通常理解相同的含义。还可以理解,术语,例如常用词典定义的那些术语,应该解释为具有与它们在相关技术和本公开的上下文中的含义一致的含义,而不应该解释为理想化的或过于正式的含义,除非这里特别地加以定义。

[0033] 液晶显示 (LCD) 面板的典型实施例

[0034] 图 1 是示出了根据本发明典型实施例的液晶显示 (LCD) 面板的透视图。

[0035] 参照图 1, LCD 面板 400 包括第一基板 100、第二基板 200、和液晶层 300。液晶显示面板 400 利用光显示图像。第一基板 100 包括多个像素电极,其与薄膜晶体管的矩阵相连。薄膜晶体管向每个像素电极施加驱动电压,同时,信号线操控每个薄膜晶体管。

[0036] 第二基板 200 面向第一基板 100 设置。第二基板 200 包括:透明导电公共电极,设置在第一基板 100 的正面;滤色器,设置在面向像素电极的区域上。

[0037] 通常,白光施加在滤色器上,滤色器选择性地传输各个滤色器颜色对应的光。例如,红色滤色器选择性地传输红光,绿色滤色器选择性地传输绿光,蓝色滤色器选择性地传输蓝光。

[0038] 液晶层 300 被置于第一基板 100 和第二基板 200 之间。液晶层 300 中的液晶像素电极和公共电极之间所形成的电场重新排列。被重新排列的液晶层 300 控制光的透射比,这个光可以是由外部光源提供的。此后,被控制的光穿过滤色器,显示图像。

[0039] 图 2 是概念性地示出了图 1 中的显示面板中的第一基板的单元像素的平面图。图 3 是沿图 2 中的线 I-I' 截取的横截面图。

[0040] 参照图 2 和图 3,第一基板 100 包括数据线 DL、栅极线 GL、像素电极 140、TFT、和存储线 SL。数据线 DL 形成为,沿第一方向延伸,多条数据线 DL 基本平行于第二方向形成。数据线 DL 电连接到 TFT,以向 TFT 供应数据信号。栅极线 GL 在第二方向延伸,与数据线交叉。多个栅极线基本平行于第一方向形成。例如,第一方向基本垂直于第二方向。当数据线 DL 和栅极线 GL 相互交叉形成时,即设定了多个单元像素。每个单元像素中形成有像素电极 140 和 TFT。

[0041] 像素电极 140 形成在单元像素中。像素电极包括透明导电材料。像素电极 140 通过接触孔 132 被电连接到 TFT。薄膜晶体管施加的驱动电压对于像素电极充电。通过图案化透明导电材料,如 ITO、IZO、a-ITO 等等,可以形成像素电极 140,该图案化过程是通过光学处理及蚀刻处理进行的。

[0042] TFT 包括栅极 GE、源极 SE、漏极 DE、活性层 AT、和缓冲层 CT。栅极 GE 形成为从栅极线 GL 沿着第一方向延伸。源极 SE 形成为从数据线沿着第二方向延伸,与栅极 GE 部分地重合。漏极 DE 面向源极 SE 形成,且与源极 SE 隔开一预定距离,与栅极 GE 的一部分重合。例如,漏极 DE 形成为沿着第一方向和第二方向延伸。这里,漏极 DE 通过接触孔 132 被电连接到像素电极 140。

[0043] 活性层 AT 形成在源极 SE 和漏极 DE 之间,以覆盖栅极 GE。缓冲层形成在部分活性层 AT 和源极 SE 之间,以及部分活性层 AT 和漏极 DE 之间。缓冲层抑制活性层 AT 和源极 SE 之间以及活性层 AT 和漏极 DE 之间的接触电阻的增加。存储线 SL 形成在像素电极 140 下面并与栅极线 GL 平行。存储线 SL 包括存储电极 STE,存储电极形成在单元像素中。存储线 SL 向存储电极 STE 施加接地电压,该接地电压是由外部提供的。通过将存储电极 STE 与像素电极分隔一预定距离,像素电极形成存储电容器。存储电容器将在像素电极 140 中保持被充电的驱动电压。

[0044] 再次参照图 2 和图 3,根据典型实施例的第一基板 100 包括透明基板 110、栅极线 GL、存储线 SL、栅极绝缘层 120、数据线 DL、TFT、钝化层 130、和像素电极 140。TFT 包括栅极 GE、源极 SE、漏极 DE、活性层 AT 和缓冲层 CT。

[0045] 透明基板 110 为板形并包括透明材料。适于用作透明基板 110 的典型透明材料包括但不限于玻璃、石英、和蓝宝石、以及透明合成树脂,例如,聚酯、聚丙烯酸酯、聚碳酸酯、和聚醚酮 (polyetherketone)。

[0046] 栅极线 GL 沿第二方向形成在透明基板 110 上。存储线 SL 沿第二方向形成在透明基板 110 上。栅极 GE 形成为从栅极线 GL 沿第一方向延伸。栅极绝缘层 120 形成在透明基板 110 上,覆盖栅极线 GL、栅极 GE、和存储线 SL。适于用作栅极绝缘层 120 的典型透明绝缘

材料可以包括但不限于氧化硅或氮化硅。

[0047] 数据线 DL 形成在栅极绝缘层 120 上,并沿第一方向延伸。源极 SE 形成为沿第二方向从数据线 DL 延伸。活性层 AT 形成在栅极绝缘层 120 上,与栅电极 GE 交叉。活性层 AT 包括半导体层 AT1 和杂质层 AT2。

[0048] 半导体层 AT1 形成在栅极绝缘层 120 上,与栅电极 GE 交叉。例如,半导体层 AT1 包括非晶硅。杂质层 AT2 形成在半导体层 AT1 上。例如,杂质层 AT2 包括掺杂大量离子的非晶硅。这里,杂质层 AT2 在栅电极 GE 上的部分被部分地去除,将杂质层 AT2 分割成两个部分。

[0049] 缓冲层 CT 分别形成在杂质层 AT2 的每个部分上。缓冲层 CT 包括第一连接层 CT1、第二连接层 CT2、和第三连接层 CT3。第一连接层 CT1 形成在杂质层 AT2 的每个部分上。适于用作第一连接层 CT1 的示例材料包括但不限于硅化钛、硅化钼、和硅化镍。第一连接层的厚度在大约 $50\text{\AA}$ 至大约 $150\text{\AA}$ 之间,理想的是大约 $100\text{\AA}$ 。

[0050] 第二连接层 CT2 形成在第一连接层 CT1 的每个部分上。适于用作第二连接层 CT2 的典型材料包括但不限于钛、钼、和镍。第二连接层的厚度在大约 $100\text{\AA}$ 至大约 $500\text{\AA}$ 范围内,理想的是大约 $200\text{\AA}$ 。

[0051] 第三连接层 CT3 形成在第二连接层 CT2 的每个部分上。适于用作第三连接层 CT3 的典型材料包括但不限于氮化钛、氮化钼、和氮化镍。第三连接层的厚度在大约 $100\text{\AA}$ 至大约 $500\text{\AA}$ 范围之间,希望的是大约 $100\text{\AA}$ 。

[0052] 从数据线 DL 延伸的源极 SE 形成在第三连接层 CT3 的一个部分上。漏极 DE 与源极 SE 分开一预定距离,并形成在第三连接层 CT3 的另一个部分上。沿第一方向和第二方向延伸的漏极 DE 形成在栅极绝缘层 120 上。适于用作源极 SE 和漏极 DE 的典型材料包括但不限于钼、铜、银、铝、铬、钽、和钛等金属。源极 SE 和漏极 DE 可以包括具有铝层和钼层的双层。

[0053] 钝化层 130 形成在栅极绝缘层 120 上,覆盖薄膜晶体管 TFT。钝化层 130 保护 TFT 不受外部热和水分的影响。钝化层 130 包括穿过漏极 DE 形成的接触孔 132。透明氧化硅是钝化层 130 的适宜材料中的代表材料。

[0054] 像素电极 140 形成在钝化层 130 上。像素电极 140 通过钝化层 130 的接触孔 132 被电连接到漏极 DE 上。

[0055] 图 4 是示出了图 3 中的缓冲层 CT 的组分中的含量比的变化了的曲线图,其对应于缓冲层 CT 厚度的增加。参照图 4,当厚度从第一连接层 CT1 到第三连接层 CT3 逐渐变化时,缓冲层 CT 中的层含量比基本上连续地变化。例如,第一连接层 CT1 包括硅化钛,第二连接层 CT2 包括钛,第三连接层 CT3 包括氮化钛。

[0056] 尤其是,当第一连接层 CT1 的厚度增加时,钛含量也基本上连续增加,而硅含量则相应地逐渐减少。在缓冲层 CT1 中的硅含量减少到几乎完全被去除以后,形成第二连接层 CT2。这里,虽然图 4 中示出的杂质层 AT2 中的硅含量一直到大约 100%,由 V 族中的元素形成的杂质可以包含在杂质层 AT2 中,这些元素可以包括但不限于磷、砷、或锑。

[0057] 第二连接层 CT2 具有预定厚度,并可以包括钛。当第二连接层 CT2 的厚度增加时,缓冲层 CT 中产生了氮,从而形成了第三连接层 CT3。第三连接层 CT3 中的氮的含量对应于第三连接层 CT3 厚度的增加而基本连续地增加,并且相应的,钛的含量逐渐地且基本连续

地减少。期望地,钛含量减少到与氮含量基本相同,还期望,钛含量保持在与氮含量基本上相同的水平上。因此,氮含量可对应于第三连接层 CT3 厚度的增加而基本连续地增加,而相应地,钛含量基本上连续地减少。可替换的是,在第三连接层 CT3 中,钛相对氮的层含量比可保持在与通常为大约 1 : 1 的层含量比所不同的比率上。

[0058] 在典型实施例中,第一连接层 CT1 包括硅化钛,第二连接层 CT2 包括钛,第三连接层 CT3 包括氮化钛。通常,当缓冲层 CT 厚度增加时,层含量比相应地且基本连续地变化。可替换的是,第一连接层 CT1 可以包括硅化钼,第二连接层 CT2 可以包括钼、第三连接层 CT3 可以包括氮化钼。另外,第一连接层 CT1 可以包括硅化镍,第二连接层 CT2 可以包括镍,第三连接层 CT3 可以包括氮化镍。如上所述,层含量比可以对应于缓冲层 CT 厚度的增加而基本连续地改变。

[0059] 根据典型实施例,当形成包括氮化钛的第三连接层 CT3 时,缓冲层 CT 的表面氧化被抑制。而且,源极 SE 和活性层 AT 之间的以及漏极 DE 和活性层 AT 之间的接触电阻的增加也被抑制了。当缓冲层 CT 厚度增加时,硅、钛、和氮的对应的层含量比减少,或基本连续地增加。因此,由缓冲层 CT 中的含量比的突然改变造成的应力可以被降低。另外,当第二连接层 CT2 形成具有预定厚度时,缓冲层 CT 中产生的应力可以进一步降低。

[0060] 在本发明的典型实施例中,虽然缓冲层 CT 包括第一连接层 CT1、第二连接层 CT2、和第三连接层 CT3,第二连接层 CT2 可以具有最小的厚度。可替换的是,第二连接层 CT2 可以不包括在内。

[0061] 制造 LCD 面板的方法的典型实施例

[0062] 图 5 是示出了制造根据本发明的典型实施例的液晶显示 (LCD) 面板的设备的横截面图。图 6A 到 6L 是示出了使用图 5 所示设备制造 LCD 面板的方法的横截面图。

[0063] 下面简要地描述制造 LCD 面板的设备以及制造 LCD 面板的方法。参照图 5,根据典型实施例,用于制造 LCD 面板的设备 50 包括箱体 10 和工作台 20。

[0064] 箱体 10 包括用于形成真空状态的内部空间。工作台 20 被设置成将第一基板 100 支撑在该内部空间中。通过箱体 10 的壁形成开口,为箱体 10 提供气体进口和气体出口。可以使用被选择的反应气体制造箱体 10 中的 LCD 面板。反应气体通过气体进口被引入到箱体 10 中,并和第一基板 100 起反应,进而从箱体 10 的气体出口被射出。典型的反应气体包括但不限于氢气 (H_2)、硅烷气 (SiH_4)、磷化氢气 (PH_3)、氨气 (NH_3)、氯化钛气 ($TiCl_4$)、含氯气体、或含氟气体。

[0065] 以下将说明制造根据本发明典型实施例的 LCD 面板的方法。参照 6A 和图 2,栅极 GE 形成在透明基板 110 上。栅极绝缘层 120 形成在栅极 GE 上,覆盖栅极 GE。通过利用溅射工艺或化学汽相沉淀工艺 (CVD) 沉积金属,栅极 GE 形成在透明基板 100 上。期望地,栅极通过溅射工艺形成。适于用作栅极 GE 的金属包括但不限于例如钼、铜、银、铝、铬、钽、或钛。栅极线 GL、存储线 SL 和存储电极 SE 可以大体与栅极 GE 同时形成在透明基板 110 上。

[0066] 参照图 6B 和 2,利用等离子增强化学汽相沉积工艺 (PECVD),通过连续地将氢气 (H_2) 和硅烷气 (SiH_4) 引入到箱体 10 中,包括非晶硅的半导体层 AT1 可以形成在栅极绝缘层 120 上。

[0067] 参照图 6C 和图 2,杂质层 AT2,利用等离子增强化学汽相沉积工艺 (PECVD),顺次地形成在半导体层 AT1 上,其具有的典型杂质包括掺杂大量离子的非晶硅。特别地,在半导体

层 AT1 形成之后,磷化氢气 (PH_3)、氢气 (H_2)、和硅烷气 (SiH_4) 被逐次地引入箱体 10,其中利用等离子增强化学汽相沉积工艺 (PECVD) 形成杂质层 AT2。可以用砷化三氢气 (AsH_3) 或氢化锑气 (SbH_3) 替代磷化氢气 (PH_3)。

[0068] 参照图 6D 和图 2,通过逐次地将氢气 (H_2)、硅烷气 (SiH_4) 和氯化钛气 (TiCl_4) 引入箱体 10,第一连接层 CT1 顺序地形成在杂质层 AT2 上。通过等离子增强化学汽相沉积工艺 (PECVD),第一连接层 CT1 可以形成成为**100Å**的厚度。用于第一连接层 CT1 的适宜的典型材料包括硅化钛。

[0069] 在典型实施例中所期望的是,在 PECVD 工艺的进行过程中,逐渐地增加氯化钛气 (TiCl_4) 的流量,因而当第一连接层 CT1 的对应的厚度增加时,减小了硅含量而增加了钛含量。

[0070] 参照图 6E 和图 2,第二连接层 CT2 顺序地形成在第一连接层 CT1 上。例如,第二连接层 CT2 包括钛。通过顺次地将氢气 (H_2) 和氯化钛气 (TiCl_4) 引入箱体 10 但通常不包括硅烷气 (SiH_4),利用等离子增强化学汽相沉积工艺 (PECVD),第二连接层 CT1 可以形成成为**200Å**的厚度。可替换的是,在形成缓冲层 CT 时可以不包括第二连接层 CT2。

[0071] 参照图 6F 和图 2,通过连续地将氨气 (NH_3)、氢气 (H_2) 和氯化钛气 (TiCl_4) 引入箱体 10,第三连接层 CT3 顺序地形成在第二连接层 CT2 上。例如,利用氮化钛,通过等离子增强化学汽相沉积工艺 (PECVD),第三连接层 CT3 可以形成大于约**100Å**的厚度。

[0072] 在本发明的典型实施例中所期望的是,在 PECVD 工艺的进行过程中,逐渐地降低氯化钛气 (TiCl_4) 的流量并逐渐地增加氨气的流量。因此,当第一连接层 CT3 的对应的厚度增加时,钛含量逐渐降低而氮含量增加。

[0073] 参照图 6G 和图 2,在第三连接层 CT3 形成之后,缓冲层 CT 的预先设定的部分首先被蚀刻,例如,通过顺序地蚀刻第三连接层 CT3、第二连接层 CT2、和第一连接层 CT1 的部分。可以利用含氯的气体,例如氯气 (Cl_2) 来进行第三连接层 CT3、第二连接层 CT2 和第一连接层 CT1 的蚀刻过程。另外,在固化的光刻胶形成在第三连接层 CT3 的该部分上之后,顺序地蚀刻第三连接层 CT3、第二连接层 CT2 和第一连接层 CT1 是有利的。

[0074] 参照图 6H 和图 2,在缓冲区层 CT 的预定部分首先被蚀刻以后,包括杂质层 AT2 和半导体层 AT1 的活性层 AT 被初步蚀刻。可以利用含氟的气体进行杂质层 AT2 和半导体层 AT1 的蚀刻工艺,这些含氟气体包括但不限于六氟化硫 (SF_6) 和四氟化碳 (CF_4)。

[0075] 通常,相对于杂质层 AT2 和半导体层 AT1 来说,氮化钛利用含氟气体进行蚀刻的易感性是比较差的。因此,包括第三连接层 CT3 的缓冲层 CT 可以用作杂质层 AT2 和半导体层 AT1 的蚀刻掩膜。可替换的是,杂质层 AT2 和半导体层 AT1 可以在附加的光刻胶 (未示出) 施加完之后再行蚀刻。

[0076] 参照图 6I 和图 2,活性层 AT 的预定部分被初步蚀刻之后,源极 SE 和漏极 DE 形成在栅极绝缘层 120 上。源极 SE 和漏极 DE 形成在栅极绝缘层 120 上,以与被蚀刻的第三连接层 CT3 的预定部分相重叠。源极 SE 和漏极 DE 相互面对形成,并分隔一预定距离。一方面,源极 SE 和漏极 DE 包括具有铝层和钼层的双层。通过等离子沉积工艺在绝缘层 120 上形成铝层之后,钼层接着形成在铝层上。通过利用附加的光刻胶,部分地蚀刻铝层和钼层,源极 SE 和漏极 DE 形成为分隔一预定距离。

[0077] 参照图 6J 和图 2,源极 SE 和漏极 DE 形成之后,缓冲层 CT 的预定部分通过利用源

极 SE 和漏极 DE 作为蚀刻掩膜其次被蚀刻,蚀刻是利用含氯的气体,例如,氯气 (Cl_2) 进行的。缓冲层部分可以包括第三连接层 CT3、第二连接层 CT2、和第一连接层 CT1。

[0078] 参照图 6K 和图 2,在缓冲层 CT 的部分被蚀刻之后,杂质层 AT2 的一部分利用源极 SE 和漏极 DE 作为蚀刻掩膜进行其次的蚀刻,蚀刻工艺利用含氟气体进行,这些含氟气体包括但不限于六氟化硫 (SF_6) 和四氟化碳 (CF_4)。

[0079] 参照图 6L 和图 2,钝化层 130 形成在整个基板上以覆盖薄膜晶体管。像素电极 140 形成在钝化层 130 上。

[0080] 根据典型实施例,在半导体层 AT1 形成在栅极绝缘层 120 上之后,杂质层 AT2、第一连接层 CT1、第二连接层 CT2、和第三连接层 CT3 通过原位工艺 (in-situ process) 顺序地形成。原位工艺被期望可以抑制由层间的自然氧化而引起的界面氧化层的形成。通过充分且连续地将被选择地反应气体 30 引入到箱体 10 中,可以顺序地形成半导体层 AT1、杂质层 AT2、第一连接层 CT1、第二连接层 CT2、和第三连接层 CT3,从而可以不形成由自然氧化导致的上述层间形成的界面氧化层,并且可以抑制接触电阻的增加。

[0081] 当气体含量比基本连续变化的反应气体 30 被引入到箱体 10 中时,随着缓冲层 CT 的对应厚度逐渐增加,缓冲层 CT 的层含量比逐渐地改变,因此由缓冲层 CT 中的层含量比的突然变化导致的应力的形成受到了抑制。

[0082] 根据本发明典型实施例,引入到箱体 10 中的被选择的反应气体 30 可以包括但不限于氯化钛 (TiCl_4) 气、氯化钼 (MoCl_6) 气、或氯化镍 (NiCl) 气中的一个。

[0083] 通常,反应气体 30 的金属组分影响利用气体 30 形成的连接层的金属含量。例如,除了具有钛含量的连接层形成以外,如上所述,当氯化钼 (MoCl_6) 气体被引入箱体 10 时,第一连接层可能包括硅化钼,第二连接层可能包括钼,第三连接层可能包括氮化钼。类似地,当氯化镍 (NiCl) 气体被引入箱体 10 时,第一连接层可能包括硅化镍,第二连接层可能包括镍,第三连接层可能包括氮化镍。

[0084] 电发光显示面板的典型实施例

[0085] 图 7 是示出了根据本发明典型实施例的电发光显示面板的一部分的平面图。图 8 是沿图 7 中的线 II-II' 截取的横截面图。

[0086] 参照图 7 和图 8,电发光显示面板 500 包括数据线 DL、栅极线 GL、电力线 PL、电发光器件 (ELD)、开关 (TFT) T1、驱动 TFT T2、和储能电容器 SC。

[0087] 数据线 DL 沿第一方向延伸形成,多条数据线 DL 与第二方向平行地形成。数据线 DL 电连接到开关 TFT T1 上,用于向开关 TFT T1 提供数据信号。

[0088] 栅极线 GL 沿第二方向延伸形成,且与数据线交叉,多条栅极线 GL 与第一方向平行地形成。典型地,第一方向垂直于第二方向。通常,单元像素形成在数据线 DL 与栅极线 GL 交叉的地方。因此,数据线 DL 与栅极线 GL 的交叉限定了多个单元像素。每个单元像素包括 ELD、开关 TFT T1、驱动 TFT T2、储能电容器 SC。

[0089] 电力线 PL 平行于数据线 DL 形成,并在第二方向上与数据线 DL 分开一预定距离。电力线 PL 电连接至驱动 TFT T2,以向驱动 TFT T2 施加驱动电流。

[0090] 典型地,ELD 受到电场作用 ELD 自发地产生光。ELD 可以为每个单元像素产生不同颜色的光,可以产生红光、绿光、或蓝光。ELD 包括正电极 (或阳极) PE、电发光层 EL、和负电极 (或阴极) NE。典型地,电发光层 EL 形成在正电极 PE 和负电极 NE 之间。正电极 PE 形成

在单元像素中,并电连接至驱动 TFT T2。正电极 PE 从驱动 TFT T2 接收驱动电流,并在正电极 PE 和负电极 NE 之间产生电场。

[0091] 电发光层 EL 形成在正电极 PE 上。电发光层 EL 通过施加在两个电极之间的电场产生光。例如,电发光层 EL 包括有机电发光材料,以及可以包括孔注入层、孔运输层、发光层、电子注入层、和电子传输层。

[0092] 负电极形成在电发光层上,基本上覆盖整个基板。负电极 NE 设置有来自外部电压电源的公共电压,并在正电极 PE 和负电极 NE 之间产生电场。

[0093] 这里,正电极 PE 和负电极 NE 中的至少一个包括透明材料,用来传输由电发光层 EL 产生的光。例如,正电极 PE 和负电极 NE 中的至少一个通过利用光学处理及蚀刻处理图案化透明材料来形成。透明材料包括但不限于氧化锡 (ITO)、氧化铟锌 (IZO)、或非晶氧化铟锌 (A-ITO)。

[0094] 以下是与由电发光层产生光的原理有关的简要描述。正电极 PE 接收来自驱动 TFT T2 的驱动电流。由外部电压电源供应的公共电压作用于负电极 NE。通过驱动电流为正电极 PE 提供空穴,通过公共电压为负电极 NE 提供电子。可替换的是,正电极 PE 可以被提供电子,负电极 NE 可以被提供空穴。

[0095] 由电极之间的电场驱动,由正电极 PE 提供的空穴在电发光层 EL 中结合由负电极提供的电子,以产生具有激发态的激子。当激子从激发态移动到基态时就产生了光。

[0096] 形成在单元像素中的开关 TFT T1 包括开关栅极 GE1、开关源极 SE1、开关漏极 DE1、开关活性层 AT1、和开关缓冲层 CT2。

[0097] 开关栅极 GE1 从栅极线 GL 沿第一方向延伸形成。开关源极 SE1 从数据线 DL 沿第二方向延伸形成,以与开关栅极 GE1 的一些预定的部分重合。开关漏极 DE1 面对开关源极 SE1 形成,并与开关源极 SE1 分隔一预定距离。开关漏极 DE1 形成为与开关栅极 GE1 的预定部分重合。开关漏极 DE1 沿第二方向延伸形成,并通过第一接触孔 522 电连接到驱动 TFT T2 的漏极 GE2。

[0098] 开关活性层 AT1 形成在栅极氧化层 520 上,以覆盖开关栅极 GE1,并定位在开关栅极 GE1 和开关源极 SE1 之间,以及在开关栅极 GE1 和开关漏极 DE1 之间。抑制接触电阻增加的开关缓冲层形成在开关活性层 AT1 上,以定位在开关活性层 AT1 和开关源极 SE1 之间,以及在开关活性层 AT1 和开关漏极 DE1 之间。

[0099] 驱动 TFT T2 形成在单元像素中,TFT 包括驱动栅极 GE2、驱动源极 SE2、驱动漏极 DE2、驱动活性层 AT2、和驱动缓冲层 CT2。

[0100] 驱动栅极 GE2 沿第一方向延伸,并形成通过第一接触孔 522 电连接到开关漏极 DE1。驱动源极 SE2 形成为从电力线 PL 开始沿第二方向的相反方向延伸并与驱动栅极 GE2 的预定部分重合。驱动漏极 DE2 面对驱动源极 SE2 形成,并与之分离。驱动漏极 DE2 沿第二方向的相反方向延伸形成,并与驱动栅极 GE2 的预定部分重合。驱动漏极 DE2 通过第二接触孔 532 电连接至电发光器件 ELD 的正电极 PE。

[0101] 驱动活性层 AT2 形成在栅极氧化层 520 上,以覆盖驱动栅极 GE2,且被定位在驱动栅极 GE2 与驱动源极 SE2 之间,以及在驱动栅极 GE2 和驱动漏极 DE2 之间。驱动缓冲层抑制接触电阻的增加,并形成在驱动活性层 AT2 上,以被定位在驱动活性层 AT2 和驱动源极 SE2 之间,以及在驱动活性层 AT2 和漏极 DE2 之间。

[0102] 储能电容器 SC 包括第一电极和第二电极,并形成在单元像素中,以维持施加到驱动栅极 GE2 上的驱动电压。这里,第一电极包括沿第二方向延伸的驱动栅极 GE2,第二电极包括电力线 PL。

[0103] 以下简要描述操作开关 TFT T1 和驱动 TFT T2 的过程。当开启电压施加到开关栅极 GE1 上时,通过数据线 DL 施加到开关源极 SE1 上的驱动电压通过开关活性层 AT1 传输到开关漏极 DE1 上。

[0104] 施加到驱动栅极 GE2 上的驱动电压被维持在储能电容器中并在驱动活性层 AT2 中建立通道层。通过通道层,驱动源极 SE2 和驱动漏极 DE2 相互电连接,因此,电力线中的驱动电流被传输到驱动漏极 DE2 上。

[0105] 还是参照图 7 和图 8,电发光显示面板 500 的典型实施例包括底部基板 510、栅极线 GL、栅极绝缘层 520、数据线 DL、电力线 PL、开关 TFT T1、驱动 TFT T2、钝化层 530、堆积层 540、和电发光器件 ELD。这里,开关 TFT T1 包括开关栅极 GE1、开关源极 SE1、开关漏极 DE1、开关活性层 AT1、和开关缓冲层 CT1。驱动 TFT T2 包括驱动栅极 GE2、驱动源极 SE2、驱动漏极 DE2、驱动活性层 AT2、和驱动缓冲层 CT2。

[0106] 底部基板 510 可为板形,并包括透明材料,透明材料包括但不限于玻璃和石英。

[0107] 栅极线 GL 沿第二方向形成在底部基板 510 上。开关栅极 GE1 沿第一方向形成并从栅极线 GL 开始延伸。驱动栅极 GE2 形成并沿第一方向延伸预定长度。

[0108] 栅极绝缘层 520 形成在底部基板 510 上,覆盖栅极线 GL、开关栅极 GE1、和驱动栅极 GE2。理想地,栅极绝缘层 520 是透明绝缘材料,透明绝缘材料包括但不限于氧化硅和氮化硅。栅极绝缘层 520 包括第一接触孔 522,其将开关漏极 DE1 电连接到驱动栅极 GE2 上。

[0109] 数据线 DL 形成在栅极绝缘层 520 上,并沿第一方向延伸。开关源极 SE1 形成并从数据线沿第二方向延伸。

[0110] 电力线 PL 形成在栅极绝缘层 520 上,并与数据线 DL 平行。驱动源极 SE2 形成并沿第二方向的相反方向从电力线 PL 延伸。

[0111] 开关活性层 AT1 形成在栅极绝缘层 520 上,横穿开关栅极 GE1。驱动活性层 AT2 形成在栅极绝缘层 520 上,横穿驱动栅极 GE2。这里,开关活性层 AT1 包括第一半导体层 AT1-A 和第一杂质层 AT1-B。同样,驱动活性层 AT2 包括第二半导体层 AT2-A 和第二杂质层 AT2-B。

[0112] 第一半导体层 AT1-A 形成在栅极绝缘层 520 上,横穿开关栅极 GE1,并可以包括非晶硅。第一杂质层 AT1-B 形成在第一半导体层 AT1-A 上并可以包括掺杂大量离子的非晶硅。理想地,形成在开关栅极 GE1 上的第一杂质层 AT1-B 的一部分被部分地清除了,以分隔第一杂质层 AT1-B。

[0113] 第二半导体层 AT2-A 形成在栅极绝缘层 520 上,横穿开关栅极 GE2,并可以包括非晶硅。第二杂质层 AT2-B 形成在第二半导体层 AT2-A 上并可以包括掺杂大量离子的非晶硅。理想地,形成在开关栅极 GE1 上的第二杂质层 AT2-B 的一部分被部分地清除了,以分隔第二杂质层 AT2-B。

[0114] 一对开关缓冲层 CT1 分别形成在被分隔的第一杂质层 AT1-B 每侧上。成对的开关缓冲层 CT1 中的每个包括第一开关连接层 CT1-A、第二开关连接层 CT1-B、和第三连接层 CT1-C。

[0115] 第一开关连接层 CT1-A 形成在第一杂质层 AT1-B 上,可以包括但不限于硅化钛、硅

化钼、或硅化镍。希望地,第一开关连接层 CT1-A 具有大约 100 Å 的厚度。

[0116] 第二开关连接层 CT1-B 形成在第一开关连接层 CT1-A 上,并具有大约 200 Å 的厚度,可以包括但不限于钛、钼、或镍。

[0117] 第三开关连接层 CT1-C 形成在第二开关连接层 CT1-B 上,具有大约不小于 100 Å 的厚度,可以包括但不限于氮化钛、氮化钼、或氮化镍等。

[0118] 希望地,开关连接层 CT1 的层含量比,随着开关连接层 CT1 的对应厚度从所包含的第一开关连接层 CT1-A 到第三开关连接层 CT1-C 的逐渐增加,而逐渐地基本连续地改变。

[0119] 一对驱动缓冲层 CT2 分别形成在被分隔的第二杂质层 AT2-B 的每侧上。成对的驱动缓冲层 CT2 的每个包括第一驱动连接层 CT2-A、第二驱动连接层 CT2-B、和第三驱动连接层 CT2-C。

[0120] 第一驱动连接层 CT2-A 形成在第二杂质层 AT2-B 上,具有大约100Å的厚度,可以包括但不限于硅化钛、硅化钼、或硅化镍。

[0121] 第二驱动连接层 CT2-B 形成在第一驱动连接层 CT2-A 上,具有大约200Å的厚度,可以包括但不限于钛、钼、或镍。

[0122] 第三驱动连接层 CT2-C 形成在第二驱动连接层 CT2-B 上,具有大约不小于100Å的厚度,可以包括但不限于氮化钛、氮化钼、或氮化镍。

[0123] 驱动连接层 CT2 的层含量比随着驱动连接层 CT2 的对应厚度从所包含的第一驱动连接层 CT2-A 到第三驱动连接层 CT2-C 的逐渐增加而逐渐地基本连续地改变。

[0124] 从数据线 DL 延伸的开关源极 SE1 形成在第三开关连接层 CT1-C 的一侧的上表面上。开关漏极 DE1 形成在第三开关连接层 CT1-C 的另一侧的上表面上并与开关源极 SE1 分离一预定距离。开关漏极 DE1 形成在沿第二方向延伸的栅极绝缘层 520 上。优选地,开关源极 SE1 和开关漏极 DE1 中的每个包括双层,其为铝层和钼层。

[0125] 从电力线 PL 延伸的驱动源极 SE2 形成在第三驱动连接层 CT2-C 的一侧的上表面上。驱动漏极 DE2 形成在第三驱动连接层 CT2-C 的另一侧的上表面上并与驱动源极 SE2 分隔开。驱动漏极 DE2 形成在栅极绝缘层 520 上并沿第二方向的相反方向延伸。优选地,驱动源极 SE2 和驱动漏极 DE2 中的每个包括双层,其为铝层和钼层。

[0126] 钝化层 530 形成在栅极绝缘层 520 上,覆盖开关 TFT T1 和驱动 TFT T2,其保护开关 TFT T1 和驱动 TFT T2 免受外部的热和湿气的影 响。钝化层 530 形成在驱动漏极 DE2 上,第二接触孔 532 将驱动漏极 DE2 电连接至正电极 PE。透明氧化硅可以作为钝化层 530 的适合的材料来使用。

[0127] 正电极 PE 形成在栅极绝缘层 520 上,并通过第二接触孔 532 电连接至驱动漏极 DE2。堆积层 (bank layer) 形成在钝化层 530 上,并具有与正电极 PE 对应的开口。电发光层 EL 形成在堆积层 540 的开口内。负电极 NE 形成在整个基板上,使得负电极 NE 接触电发光层 EL 的上表面及堆积层 540 的上表面。

[0128] 根据典型实施例,第三开关连接层 CT1-C 形成在开关活性层 AT1 之上,作为开关缓冲层 CT1 的顶层;第三驱动连接层 CT2-C 形成在驱动活性层 AT2 上,作为驱动缓冲层 CT2 的顶层。缓冲层 CT1 和 CT2 分别抑制开关活性层 AT1 和驱动活性层 AT2 的氧化,因此抑制了由于开关活性层 AT1 和驱动活性层 AT2 的氧化造成的接触电阻的增加。

[0129] 通常,通过在源极和活性层之间以及在漏极和活性层之间形成缓冲层可以抑制接触电阻的增加。为提高液晶显示面板或电发光显示面板的显示质量,希望能够抑制驱动活性层 AT2 和驱动源极 SE2 之间以及驱动活性层 AT2 和驱动漏极 DE2 之间的接触电阻的增加。

[0130] 根据本发明的特定实施例中,由于电发光器件 ELD 是通过电流驱动模式而不是通过电压驱动模式产生光的,因此,希望抑制接触电阻的增加。因此,形成缓冲层 CT2,以抑制在驱动活性层 AT2 和驱动源极 SE2 之间以及在驱动活性层 AT2 和驱动漏极 DE2 之间的接触电阻的增加是有利的,因而使得 ELD 在电流驱动模式下运行更加有效。

[0131] 在根据本发明的特定的其它实施例中,期望抑制接触电阻的增加,这样可以提高 TFT 的电学性能。

[0132] 还希望将被选择的气体引入箱体,该被选择的气体具有基本连续变化的气体含量比,这样使得最后得到的缓冲层可以具有基本连续变化的与缓冲层厚度成正比的层含量比,从而抑制了由缓冲层含量比的突然改变而导致的应力。

[0133] 前面所述的内容对于本发明是例示性的,不能将其理解为是用于限制本发明的。虽然已经描述了本发明的几个典型实施例,本领域的技术人员很容易知道,在本质上不违背本发明革新宗旨和优点的条件下可以有很多更改。因此,所有的更改都被包含在本发明的由权利要求限定的范围内。在权利要求中,装置加功能的条款意在覆盖这里所描述的执行所述功能的结构,而不仅是结构的等同替换,而且还是等同的结构。所以,应该理解前面所述的内容对于本发明是例示性的,不能将其理解为仅限于所公开的特定实施例,对于所公开的实施例及其它实施例的更改都包含在所附权利要求的范围内。本发明由权利要求限定,其中还包括权利要求的等同替换。

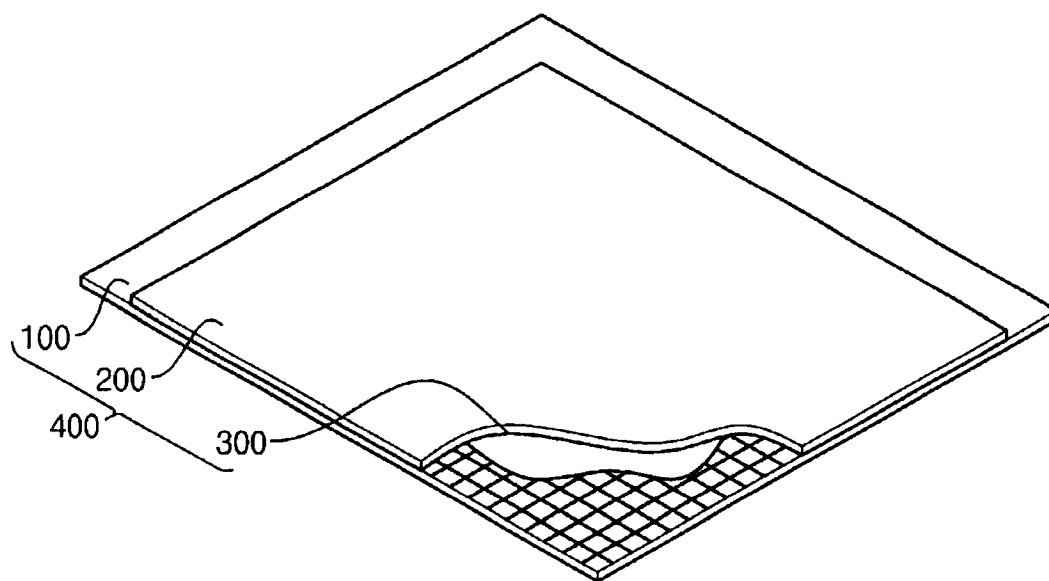


图 1

100

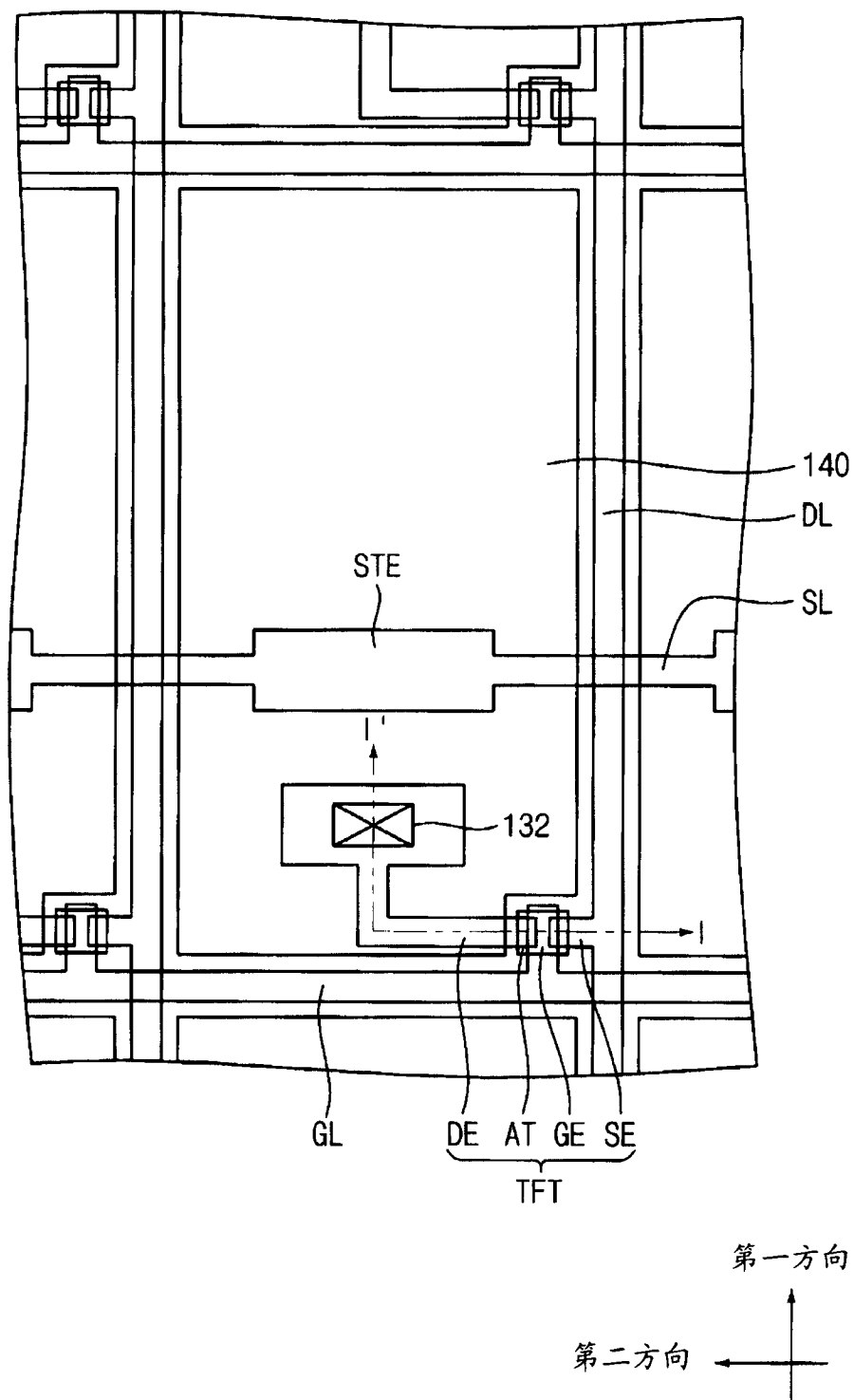


图 2

100

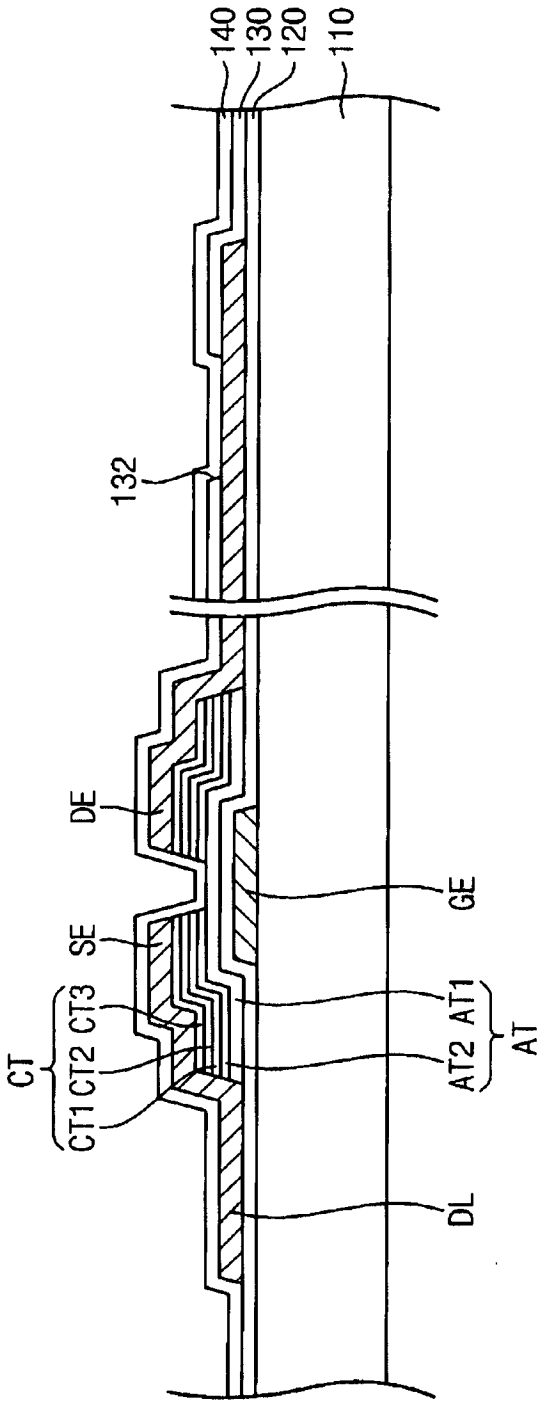


图 3

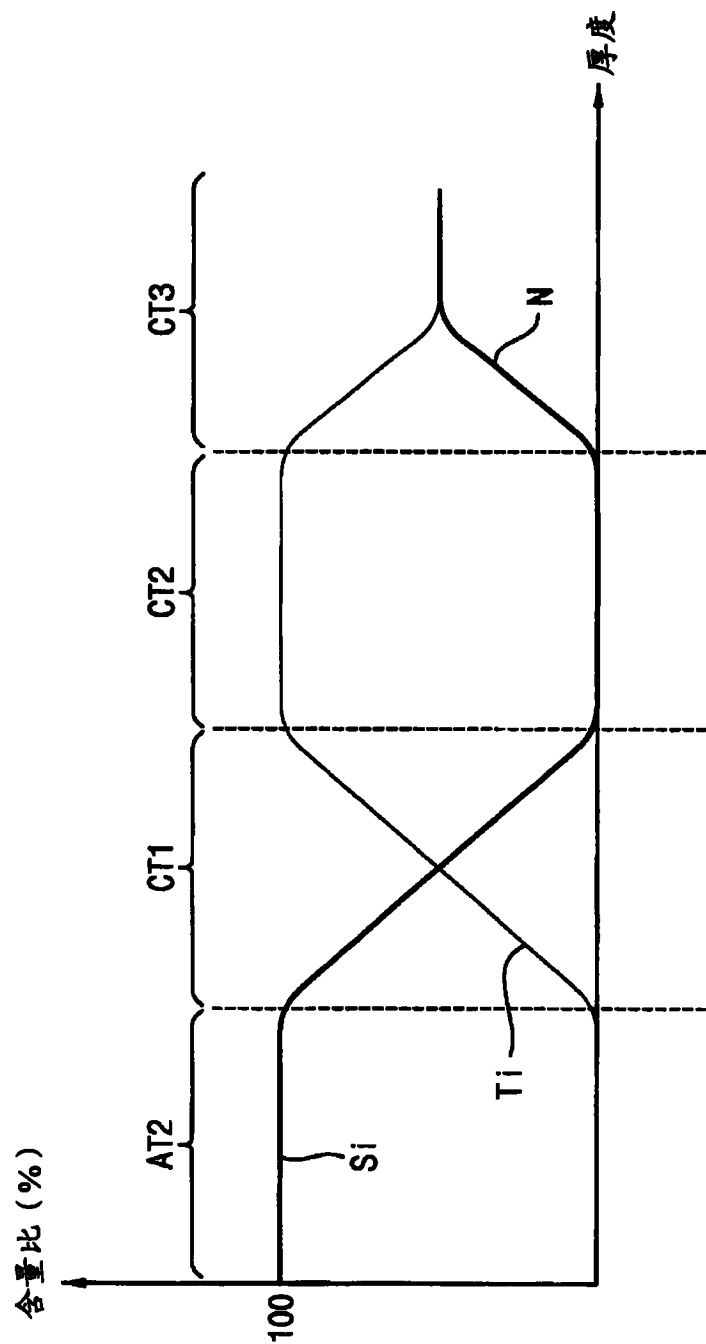


图 4

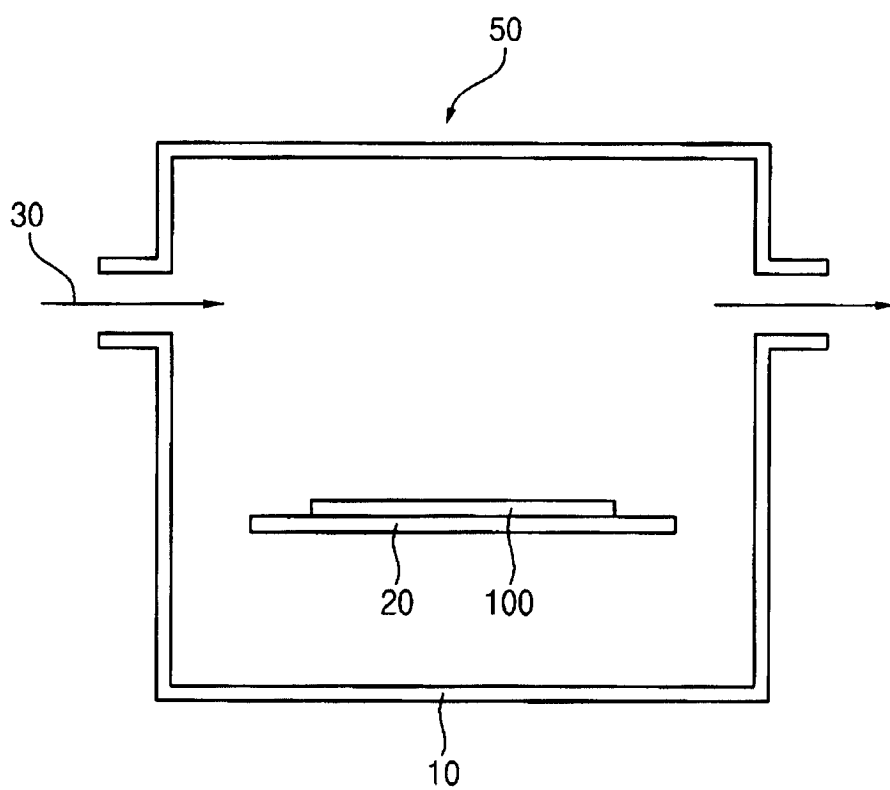


图 5

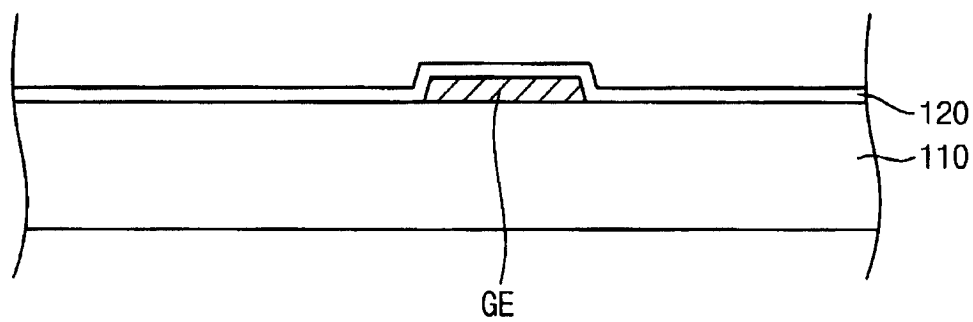


图 6A

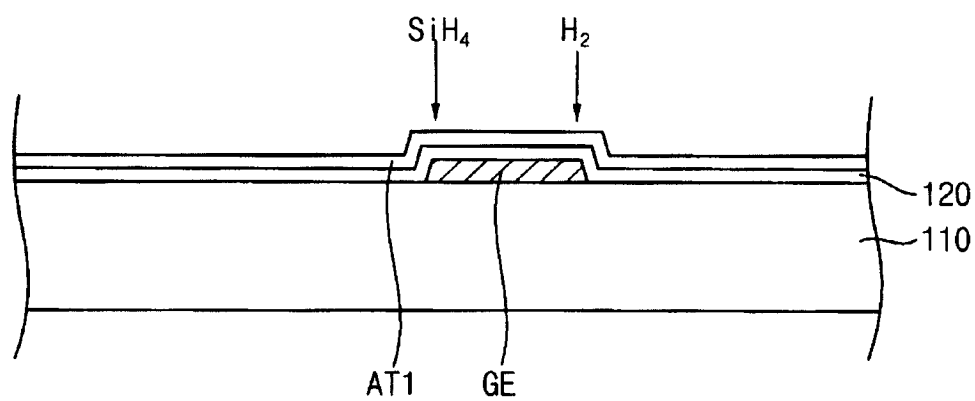


图 6B

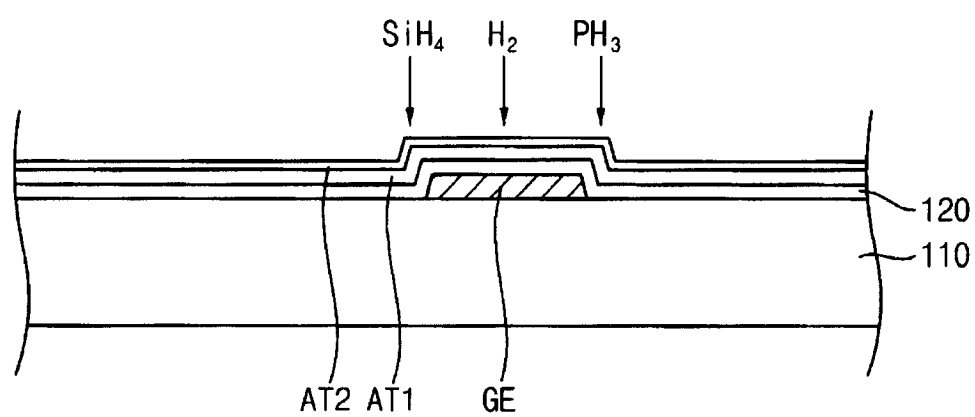


图 6C

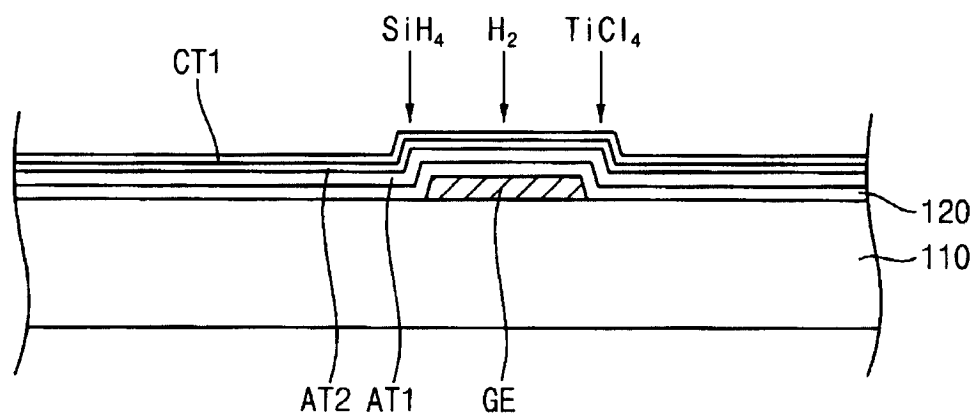


图 6D

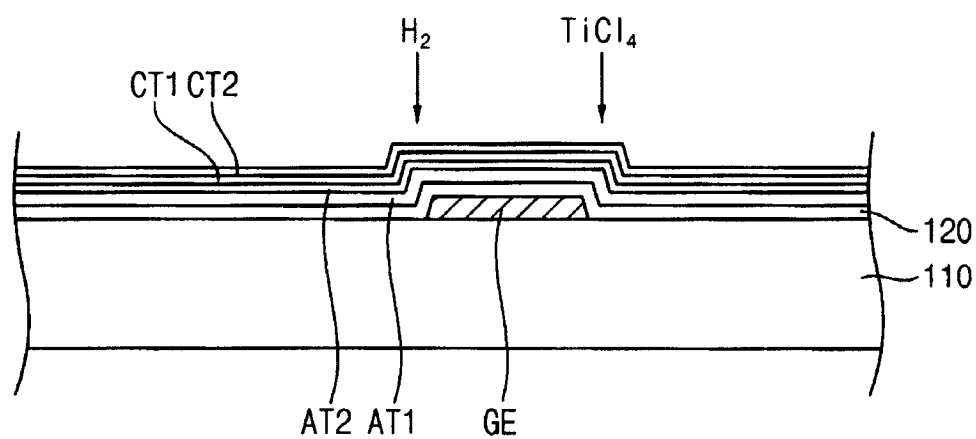


图 6E

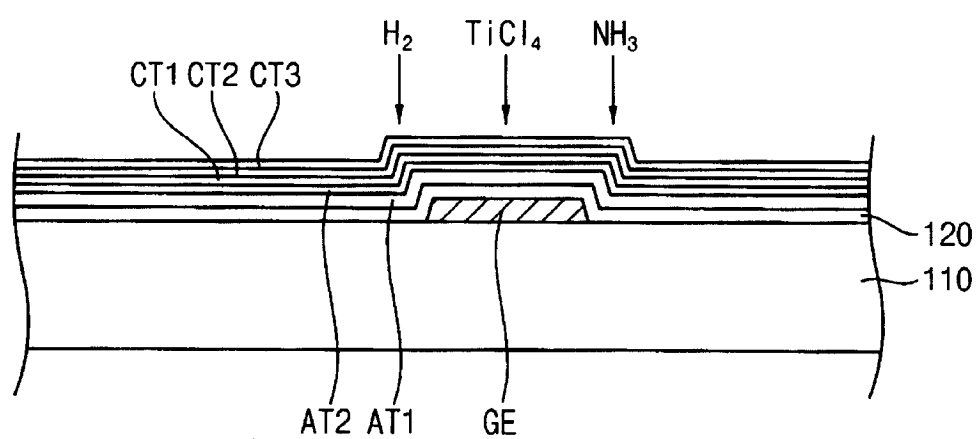


图 6F

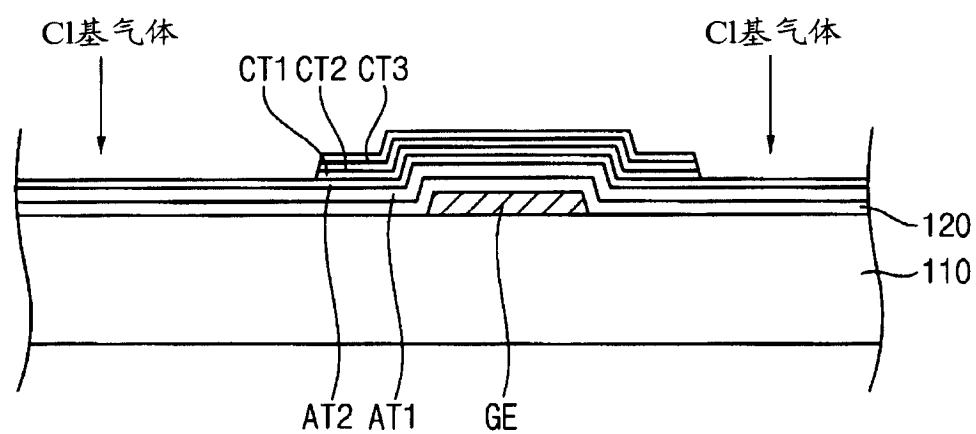


图 6G

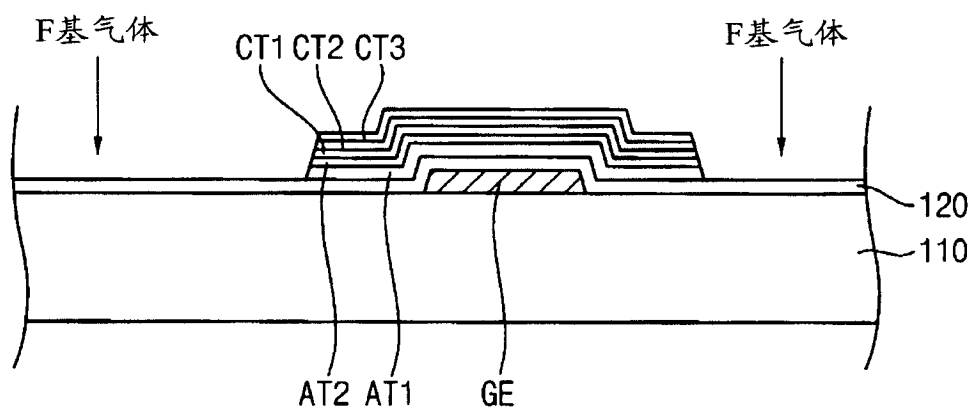


图 6H

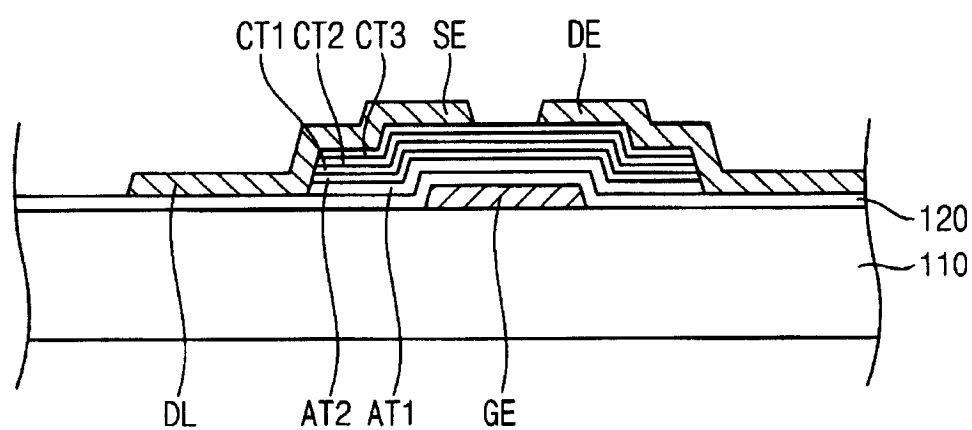


图 6I

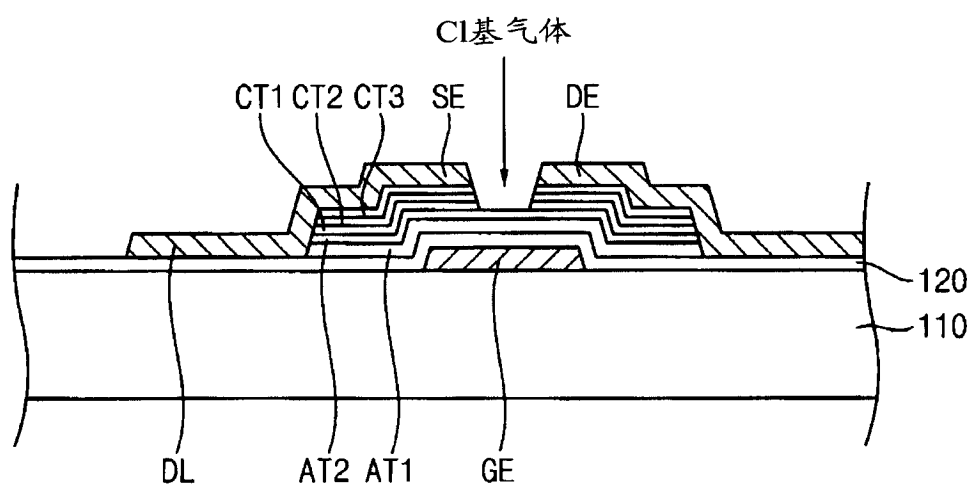


图 6J

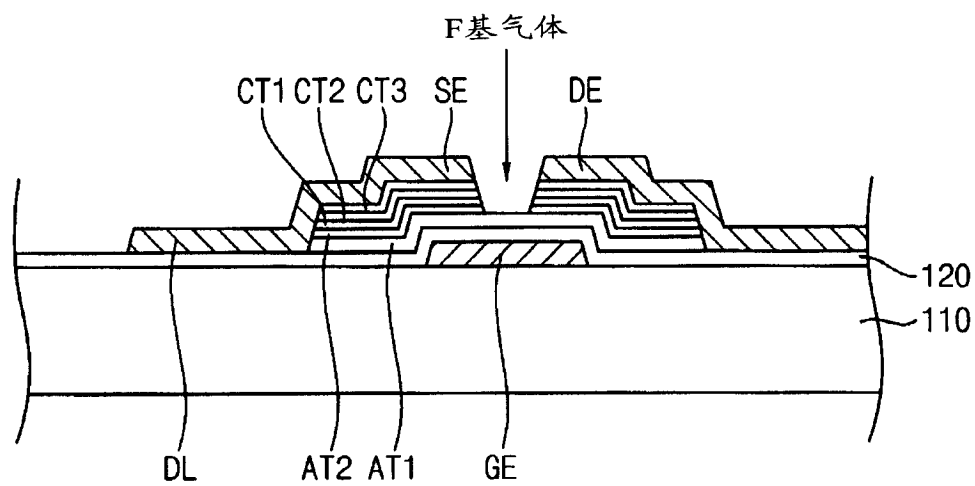


图 6K

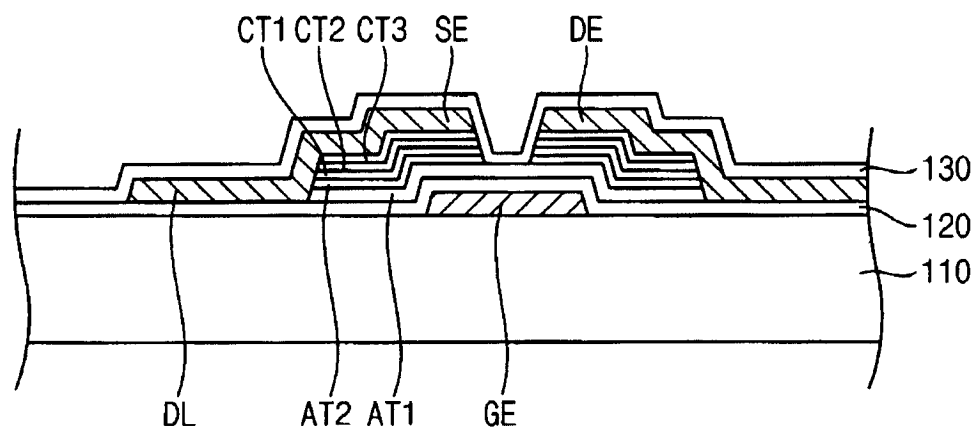


图 6L

500

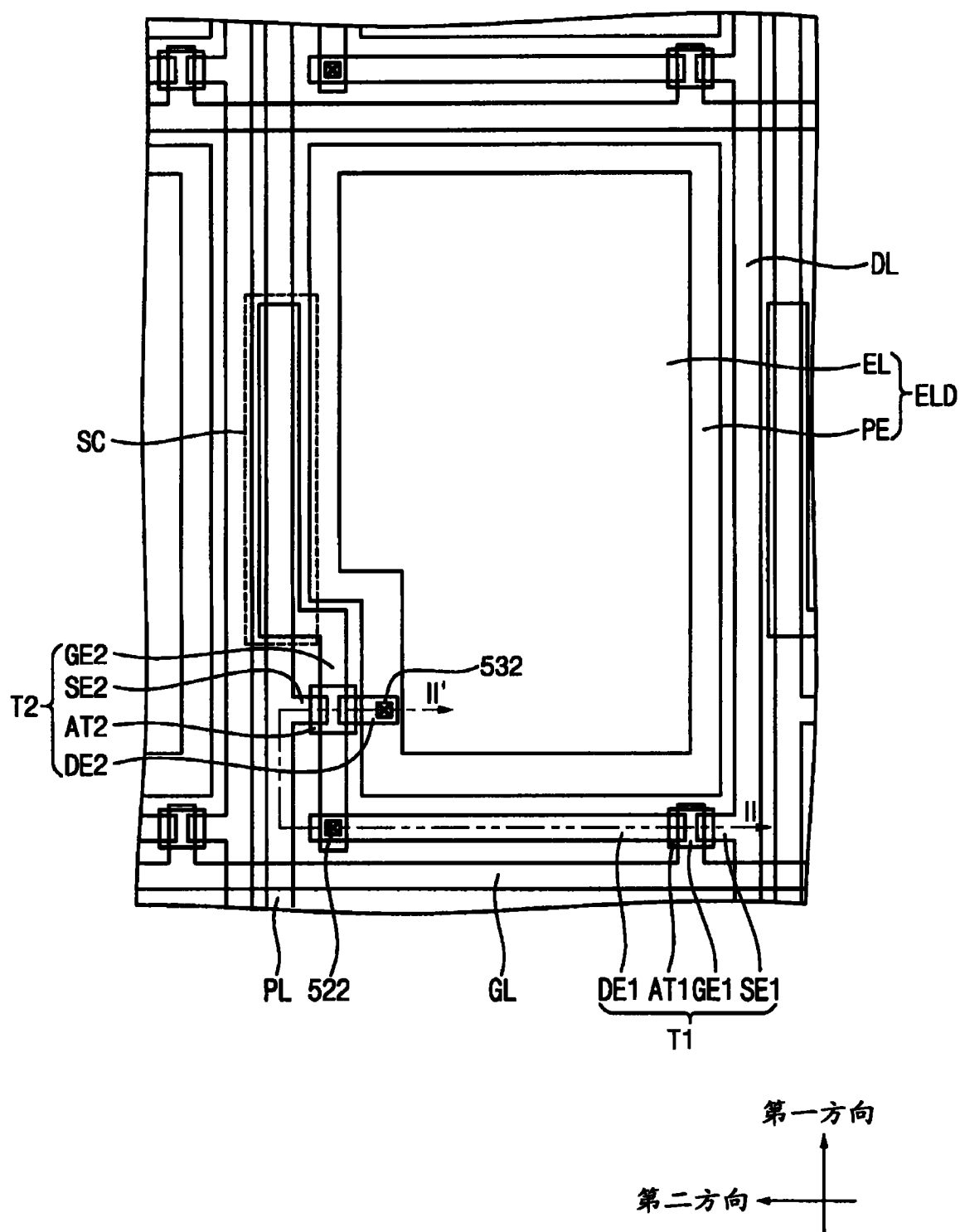


图 7

500

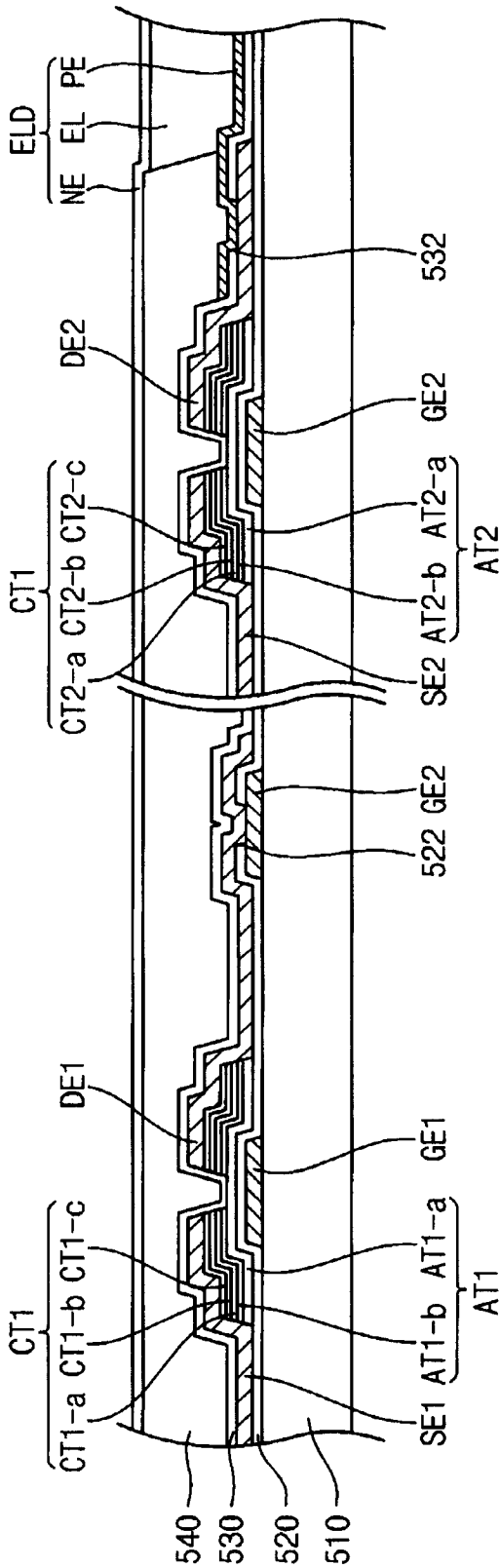


图 8