

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2009-152551

(P2009-152551A)

(43) 公開日 平成21年7月9日 (2009. 7. 9)

(51) Int. Cl.	F I	テーマコード (参考)
<b>HO 1 L 21/316 (2006.01)</b>	HO 1 L 21/316	P 5 F 0 3 2
<b>HO 1 L 21/312 (2006.01)</b>	HO 1 L 21/312	C 5 F 0 5 8
<b>HO 1 L 21/76 (2006.01)</b>	HO 1 L 21/76	L

審査請求 未請求 請求項の数 23 O L 外国語出願 (全 22 頁)

(21) 出願番号	特願2008-271319 (P2008-271319)	(71) 出願人	390040660
(22) 出願日	平成20年10月21日 (2008.10.21)		アプライド マテリアルズ インコーポレ イテッド
(31) 優先権主張番号	11/876, 541		APPLIED MATERIALS, I NCORPORATED
(32) 優先日	平成19年10月22日 (2007.10.22)		アメリカ合衆国 カリフォルニア州 95 054 サンタ クララ パウアーズ ア ベニュー 3050
(33) 優先権主張国	米国 (US)	(74) 代理人	100088155
			弁理士 長谷川 芳樹
		(74) 代理人	100094318
			弁理士 山田 行一
		(74) 代理人	100107456
			弁理士 池田 成人

最終頁に続く

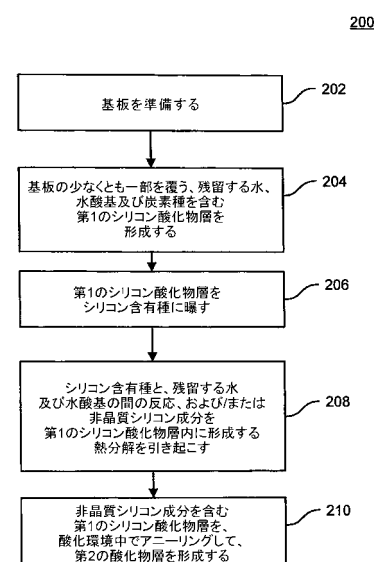
(54) 【発明の名称】 ボイドフリーギャップ充填に対する誘電体膜品質を向上させる方法及びシステム

(57) 【要約】 (修正有)

【課題】誘電体中にボイドやシームを生ずることなく充填するシリコン酸化物層を基板上に形成する方法を提供する。

【解決手段】基板の少なくとも一部を覆う第1の酸化物層を形成するステップであって、該第1の酸化物層が、残留する水、水酸基及び炭素種を含むステップとを含む。該方法はさらに、該第1のシリコン酸化物層と部分的に混合されている複数の非晶質シリコン成分を形成するために、該第1の酸化物層を複数のシリコン含有種に曝すステップを含む。また、該方法は、該複数の非晶質シリコン成分と部分的に混合されている該第1のシリコン酸化物層を、酸化環境中でアニーリングして、第2のシリコン酸化物層を該基板上に形成するステップを含む。非晶質シリコン成分の少なくとも一部は、酸化されて、該第2のシリコン酸化物層の一部になり、該第2のシリコン酸化物層内の未反応の残留する水酸基及び炭素種は、実質的に除去される。

【選択図】図2



## 【特許請求の範囲】

## 【請求項 1】

シリコン酸化物層を基板上に形成する方法であって、  
基板を準備するステップと、  
前記基板の少なくとも一部を覆う第 1 のシリコン酸化物層を形成するステップであって、  
前記第 1 のシリコン酸化物層が、残留する水、水酸基及び炭素種を含むステップと、  
前記第 1 のシリコン酸化物層を、複数のシリコン含有種に曝すステップであって、前記  
複数のシリコン含有種のうちの少なくとも一部が、前記残留する水及び水酸基の少なくと  
も一部と反応するか、または、熱分解されて複数の非晶質シリコン成分を形成し、前記複  
数の非晶質シリコン成分が、前記第 1 のシリコン酸化物層と部分的に混合するステップと  
、  
前記複数の非晶質シリコン成分と部分的に混合された前記第 1 のシリコン酸化物層を、  
酸化環境中でアニーリングして、第 2 のシリコン酸化物層を前記基板上に形成するステッ  
プであって、前記非晶質シリコン成分の少なくとも一部が、酸化されて、前記第 2 のシリ  
コン酸化物層の一部になり、また、前記第 2 のシリコン酸化物層内の未反応の残留する水  
酸基及び炭素種が、実質的に除去されるステップと、  
を備える方法。

10

## 【請求項 2】

前記第 1 のシリコン酸化物層が、シリコン含有前駆体と、遠隔プラズマ源によって生成  
される原子酸素を備える酸素含有前駆体の化学気相堆積を用いて堆積される請求項 1 に記  
載の方法。

20

## 【請求項 3】

前記シリコン酸化物層の少なくとも一部が、S T I 構造で形成される請求項 1 に記載の  
方法。

## 【請求項 4】

前記第 1 の酸化物層を複数のシリコン含有種に曝すステップが、約 10 ミリトール～約  
600 トールの圧力、室温程度から約 900 の温度で、約 1 秒～約 3 時間、実行される  
請求項 1 に記載の方法。

## 【請求項 5】

前記シリコン含有種が、線形ポリシラン（シラン、ジシラン及び高級同族体）、環状ポ  
リシラン（シクロペンタシラン）、ジクロロシラン、テトラクロロシランを備える請求項  
4 に記載の方法。

30

## 【請求項 6】

前記複数のシリコン含有種が、不活性ガスで希釈することができる請求項 4 に記載の方  
法。

## 【請求項 7】

前記酸化環境が、室温程度から約 900 の蒸気、室温程度から約 600 のオゾン、  
室温程度から約 900 の分子酸素、または、室温程度から約 600 における遠隔プラ  
ズマ源からの原子酸素を備える請求項 1 に記載の方法。

## 【請求項 8】

前記アニーリングステップが、急速加熱処理チャンバ内で実行される請求項 1 に記載の  
方法。

40

## 【請求項 9】

シリコン酸化物層を基板上に形成する方法であって、  
基板を準備するステップと、  
非晶質シリコン層を、前記基板上の少なくとも一部に堆積するステップと、  
前記非晶質シリコン層を覆う第 1 のシリコン酸化物層を堆積するステップであって、前  
記第 1 のシリコン酸化物層が水酸基及び炭素種を含むステップと、  
前記非晶質シリコン層を覆う第 1 のシリコン酸化物層を、酸化環境中でアニーリングし  
て、第 2 のシリコン酸化物層を前記基板上に形成するステップであって、前記非晶質シリ

50

コン層が、酸化されて前記第 2 のシリコン酸化物層の一部になり、前記第 2 のシリコン酸化物層内の水酸基及び炭素種が、実質的に除去されるステップと、

を備える方法。

【請求項 10】

前記アニーリングのプロセスの前に、非晶質シリコン層を形成するプロセスと、前記非晶質シリコン層を覆う第 1 のシリコン酸化物層を形成するプロセスとを、目標の厚さに達するまで交互に行うステップをさらに備える請求項 9 に記載の方法。

【請求項 11】

前記非晶質シリコン層が、線形ポリシラン（シラン、ジシラン及び高級同族体）、環状ポリシラン（シクロペンタシラン）、アルキルシラン（メチルシラン、トリメチルシラン、テトラメチルシラン）、ジクロロシラン及びテトラクロロシランからなる群から選択される少なくとも 1 つの前駆体を用いて、熱 CVD プロセス、プラズマ CVD プロセス、プラズマジェットプロセスまたはホットワイヤ CVD プロセスによって堆積することができる請求項 10 に記載の方法。

【請求項 12】

前記非晶質シリコン層が、STI 構造を含む基板構造に追従するようにコンフォーマルであるシリコンリッチな自己集合の単層を備える請求項 10 に記載の方法。

【請求項 13】

各交互の堆積サイクルにおいて、前記非晶質シリコン層を覆う第 1 のシリコン酸化物層を形成するステップが、シリコン含有前駆体及び遠隔プラズマ源によって生成される原子酸素を用いた化学気相堆積を用いて、5 ~ 500 のシリコン酸化膜を堆積する工程を備える請求項 10 に記載の方法。

【請求項 14】

前記アニーリングのプロセスが、室温から約 900 の蒸気、室温から約 600 のオゾン、室温から約 900 の分子酸素、または、室温から約 600 における遠隔プラズマ源からの原子酸素のうちの 1 つを含む酸化環境中で実行される急速加熱処理である請求項 9 に記載の方法。

【請求項 15】

シリコン酸化物層を基板上に形成する方法であって、

1 つ以上の溝を含む基板を、半導体プロセスチャンバ内に設けるステップと、

水酸基及び炭素種を含む第 1 のシリコン酸化物層を前記基板上に堆積するステップであって、前記第 1 のシリコン酸化物層が、前記 1 つ以上の溝を少なくとも部分的に充填するステップと、

複数のシリコン含有粒子を前記半導体プロセスチャンバ内に導入するステップであって、前記シリコン含有粒子が、前記第 1 のシリコン酸化物層内に組込まれるステップと、

前記複数のシリコン含有粒子を含む前記第 1 のシリコン酸化物層を酸化環境中でアニーリングすることにより、第 2 のシリコン酸化物層を形成するステップであって、前記複数のシリコン含有粒子が酸化され、また、前記水酸基及び炭素種が実質的に除去されるステップと、

を備える方法。

【請求項 16】

前記第 2 のシリコン酸化物層が、前記第 1 のシリコン酸化物層よりも緻密であり、実質的にボイドフリーの状態、前記 1 つ以上の溝を充填する請求項 15 に記載の方法。

【請求項 17】

前記 1 つ以上の溝が、1:1 以上のアスペクト比を有する請求項 15 に記載の方法。

【請求項 18】

前記第 1 のシリコン酸化物層が、シリコン含有前駆体及び遠隔プラズマ源によって生成される原子酸素を用いた化学気相堆積を用いて堆積され、1 つ以上の STI 構造を少なくとも部分的に充填する請求項 15 に記載の方法。

【請求項 19】

前記シリコン含有粒子を半導体プロセスチャンバ内に導入するプロセスが、プラズマによって、シリコンリッチな前駆体から前記シリコン含有粒子を生成するステップと、

所定の期間、前記プラズマをターンオフすることにより、前記プラズマが生成したシリコン含有粒子を、前記第１のシリコン酸化物層上に堆積するステップと、

を備える請求項１５に記載の方法。

【請求項２０】

前記シリコン含有粒子を生成するプロセスが、遠隔プラズマチャンバ内で実行することができ、その後、前記シリコン含有粒子が、前記第１のシリコン酸化物層で覆われている前記基板が設けられている半導体プロセスチャンバ内に供給される請求項１９に記載の方法。

10

【請求項２１】

前記プラズマが生成したシリコン含有粒子を堆積するステップが、前記第１のシリコン酸化物層を前記半導体プロセスチャンバ内で形成するステップと同時に行うことができる請求項１９に記載の方法。

【請求項２２】

前記シリコン含有粒子が、１０～５０ｎｍの直径を有する請求項１９に記載の方法。

【請求項２３】

前記アニーリングするプロセスが、室温から９００の蒸気、室温から６００のオゾン、室温から９００の分子酸素、または、室温から６００における遠隔プラズマ源からの原子酸素を用いて、別のチャンバ内で実行される急速加熱処理とすることができる請求項１５に記載の方法。

20

【発明の詳細な説明】

【関連出願の相互参照】

【０００１】

[0001]この出願は、２００６年３月３０日に出願された“CHEMICAL VAPO R DEPOSITION OF HIGH QUALITY FLOW-LIKE SILICON DIOXIDE USING A SILICON CONTAINING PRECURSOR AND ATOMIC OXYGEN”というタイトルの、In g l e等による同一出願人による米国特許出願第６０／８０３，４９３号に関連する。また、この出願は、２００７年８月２７日に出願された“CURING METHODS FOR SILICON DIOXIDE THIN FILMS DEPOSITE D FROM ALKOXY SILANE PRECURSOR WITH HARP II PROCESS”というタイトルの、Ma l l i c k等による同一出願人による米国非暫定特許出願第１１／８４５，４４５号に関連する。さらに、この出願は、２００７年１０月２２日に出願された“HIGH QUALITY SILICON OXIDE FILMS BY REMOTE PLASMA CVD FROM DISILANE PRECURSORS”というタイトルの、Ma l l i c k等による、代理人番号Ａ１１８６１／Ｔ７８８００を有する同一出願人による米国特許出願に関連する。上記の出願の全ては参照により本明細書に組み込まれる。

30

40

【発明の分野】

【０００２】

[0002]本発明は、半導体薄膜プロセス技術に注力する。様々なデバイス構造に関して形態的に適合される誘電体膜の品質を向上させる方法及びシステムが記載されている。より具体的には、本発明の実施形態は、高アスペクト比のトレンチに対するボイドフリーギャップ充填を実現するために密度の増したシリコン酸化膜を形成する方法及びシステムを提供する。例えば、本発明は、いくつかの用途の中でも特に、狭いＳＴＩトレンチを充填するための高品質のシリコン酸化膜の形成に適用される。

【発明の背景】

【０００３】

50

[0003] S T I ( s h a l l o w t r e n c h i s o l a t i o n ) 構造等のギャップや溝は、通常、半導体デバイス上の素子を電氣的に分離するのに利用される。S T I は、隣接するデバイス構造（例えば、トランジスタ、ダイオード等）の電氣的結合を妨げるために、誘電体材料が充填されている半導体基板の分離領域内に形成された溝またはギャップを含む。集積回路のデバイス密度が増加するにつれて、サイズ及びデバイス構造間の距離は減少する。しかし、通常 S T I 溝の垂直方向高さは、水平方向幅ほど速くは減少せず、大きな高さ対幅の比（すなわち、高いアスペクト比）を有するギャップ及び溝をもたらす。

#### 【 0 0 0 4 】

[0004] 通増的なアスペクト比を有するデバイス構造を形成する能力は、より多くの構造（例えば、トランジスタ、コンデンサ、ダイオード等）を、半導体チップ基板の同じ表面領域上に実装することを可能にするが、該能力は、製造上の問題も引き起こす。それらの問題の 1 つは、充填プロセス中に、ボイドまたはシームを生じることなく、該構造内のギャップ及び溝を完全に充填することの難しさである。ギャップ及び溝を、シリコン酸化物のような誘電体材料で充填することは、隣接するデバイス構造を互いに電氣的に分離して、電氣的雑音及び電流漏れを最小限にするのに必要である。アスペクト比が増加するにつれて、深くて狭い溝を、該溝を充填する誘電体材料中にボイドまたはシームを生じることなく充填することは、より困難になる。

#### 【 0 0 0 5 】

[0005] 誘電体層内のボイド及びシームは、半導体デバイス製造中、および完成したデバイスの両方において問題を引き起こす。該ボイド及びシームは、該誘電体材料中に不規則に形成され、予測不可能なサイズ、形状、位置及び密度を有する。このことは、不均一なエッチング、研磨、アニーリング等の、層の予測不可能でむらのある堆積プロセス後工程をもたらす。また、完成したデバイスにおける該ボイド及びシームは、デバイス構造中のギャップ及び溝の絶縁品質の変化をもたらす。このことは、特に、電氣的クロストーク、電荷漏洩、および場合によっては、デバイス内での短絡による不安定かつ質の悪い性能をもたらす可能性がある。

#### 【 0 0 0 6 】

[0006] 誘電体材料の高アスペクト比構造上への堆積中のボイドやシームの形成を最小限にするために、様々な方法が開発されてきた。それらの方法は、該誘電体材料が、該溝の側壁及び底部に対してよりコンフォーマルになるように、該誘電体材料の堆積速度を遅くすることを含む。よりコンフォーマルな堆積は、該溝の上部に積層される材料、および誘電体材料が、該溝の上部を時期尚早に密封する機会を低減してボイドを形成する（“ブレードローフィング ( b r e a d l o a f i n g ) ” と呼ばれる問題）可能性がある。しかし、都合の悪いことに、堆積速度を遅くすることは、堆積時間を長くすることを意味し、それにより、処理効率及び生産速度を低下させる。

#### 【 0 0 0 7 】

[0007] ボイドの形成を制御する別の方法は、堆積された誘電体材料の流動性を増すことである。より大きな流動性を有する材料は、より迅速にボイドまたはシームを充填、該ボイドまたはシームが、該充填空間内で恒久的な欠陥になることを防ぐことができる。例えば、従来は、ポリシラザン ( P S Z ) 、 H S Q ( H y d r o s i l s e s e q u i o x a n e ) 膜等のような高流動性の S O G ( s p i n - o n - g l a s s ) 前駆体が、良好なギャップ充填機能で溝を充填するのに採用されていた。しかし、シリコン酸化物誘電体材料の流動性を、そのような従来の S O G 膜によって増加させることは、多くの場合、残留する炭素種及び未反応のシラノール基によって生じる低膜密度を有する堆積直後の膜をもたらす。膜の緻密化向上に対する 1 つのアプローチは、S O G 膜を硬化してシリコン酸化膜にする際に、高温アニーリングを用いることである。しかし、残留する炭素種及び O H 基を除去するのに用いられる高温アニーリングは、かなりの膜の体積収縮を引き起こす可能性がある。S T I 用途の場合の狭い幅の溝においては、堆積直後の膜は、収縮が抑制されて収縮できず、多孔質またはボイドを含む構造を有する低密度の膜を生じる。

10

20

30

40

50

## 【 0 0 0 8 】

[0008]従って、最新の半導体処理中に、狭い溝のSTI用途において、ボイドフリーギャップ充填を実現するために、シリコン酸化膜等の誘電体の品質を向上させる方法の必要性がある。誘電体膜の堆積及び化学的処理のこれら及び他の態様は、本発明によって対処される。

## 【 発 明 の 概 要 】

## 【 0 0 0 9 】

[0009]本発明は、半導体薄膜プロセス技術に注力する。様々なデバイス構造に関して形態的に適合される誘電体膜の品質を向上させる方法及びシステムが記載されている。より具体的には、本発明の実施形態は、高アスペクト比のトレンチに対するボイドフリーギャップ充填を実現するために密度の増したシリコン酸化膜を形成する方法及びシステムを提供する。例えば、本発明は、いくつかの用途の中でも特に、狭いSTIトレンチを充填するための高品質のシリコン酸化膜の形成に適用される。

10

## 【 0 0 1 0 】

[0010]本発明の実施形態は、シリコン酸化物層を基板上に形成する方法を含む。該方法は、基板を準備することと、該基板の少なくとも一部を覆う第1のシリコン酸化物層を形成することを含む。該第1のシリコン酸化物層は、残留する水、水酸基及び炭素種を含む。また、該方法は、該第1のシリコン酸化物層を、複数のシリコン含有種に曝すことであって、その間に、該複数のシリコン含有種のうちの少なくとも一部が、該残留する水及び水酸基の少なくとも一部と反応するか、または、熱分解されて複数の非晶質シリコン成分を形成することを含む。該複数の非晶質シリコン成分は、該第1のシリコン酸化物層と部分的に混合する可能性がある。該方法は、さらに、該複数の非晶質シリコン成分と部分的に混合された該第1のシリコン酸化物層を、酸化環境中でアニーリングして、第2のシリコン酸化物層を該基板上に形成することを含む。非晶質シリコン成分の少なくとも一部は、酸化されて、該第2のシリコン酸化物層の一部になり、また、該第2のシリコン酸化物層内の未反応の残留する水酸基及び炭素種は、実質的に除去される。

20

## 【 0 0 1 1 】

[0011]また、本発明の実施形態は、シリコン酸化物層を基板上に形成する方法を提供する。該方法は、1つ以上の溝を含む基板を、半導体プロセスチャンバ内に設けることを含む。該方法はさらに、水酸基及び炭素種を含む第1のシリコン酸化物層を該基板上に堆積することを含む。該第1のシリコン酸化物層は、該1つ以上の溝を少なくとも部分的に充填する。加えて、該方法は、複数のシリコン含有粒子を該半導体プロセスチャンバ内に導入することを含む。該シリコン含有粒子は、該第1のシリコン酸化物層内に組み込むことができる。該方法はさらに、該複数のシリコン含有粒子を含む該第1のシリコン酸化物層を、酸化環境中でアニーリングすることにより、第2のシリコン酸化物層を形成することを含む。該複数のシリコン含有粒子は酸化され、また、該水酸基及び炭素種は、実質的に除去される。

30

## 【 0 0 1 2 】

[0012]また、本発明の実施形態は、シリコン酸化物層を基板上に形成する方法を提供する。該方法は、基板を半導体プロセスチャンバ内に設けることを含む。該基板は、1つ以上の溝を含むことができる。該方法はさらに、水酸基及び炭素種を含む第1のシリコン酸化物層を該基板上に堆積することを含む。該第1のシリコン酸化物層は、該1つ以上の溝を少なくとも部分的に充填する。加えて、該方法は、複数のシリコン含有粒子を該半導体プロセスチャンバ内に導入することを含む。該複数のシリコン含有粒子は、該第1のシリコン酸化物層内に組み込まれる。いくつかの実施形態において、複数のシリコン含有粒子を導入することは、プラズマ中で、シリコンリッチな前駆体から該シリコン含有粒子を生成し、所定期間、プラズマをターンオフすることにより、該プラズマ生成のシリコン含有粒子を該第1のシリコン酸化物層上に堆積することによって行われる。さらに、該方法は、該複数のシリコン含有粒子が酸化されて、該水酸基及び炭素種を実質的に除去することができるように、該複数のシリコン含有粒子を含む第1のシリコン酸化物層を酸化環境中で

40

50

アニーリングすることにより、第2のシリコン酸化物層を形成することを含む。

【0013】

[0013]追加的な実施形態及び特徴は、以下の説明にある程度記載されており、また、当業者には、本明細書を検討すれば明白であり、または、本発明の実施によって確認することができる。本発明の特徴及び効果は、本願明細書に記載されている手段、組合せ及び方法によって実現し、達成することができる。

【発明の詳細な説明】

【0014】

[0021]様々な半導体デバイス構造に関して形態的に適合される誘電体膜の品質を向上させる方法及びシステムについて説明する。より具体的には、本発明の実施形態は、高アスペクト比を有する溝に対して、ボイドフリーギャップ充填を実現するために、密度が増加したシリコン酸化膜を形成する方法及びシステムを提供する。例えば、本発明は、いくつかの用途の中でも特に、狭いSTI溝を充填するための高品質のシリコン酸化膜を形成するのに適用できる。

【0015】

[0022]シリコン含有前駆体（例えば、有機シリケート）及び遠隔プラズマが生成した原子酸素から、化学気相堆積法によって堆積された流動可能な二酸化シリコン膜を、STI用途に適用した。堆積直後の流動可能な酸化物膜は、当初、ある程度、残留する水及び炭素種ならびにかなりの水酸基により、比較的低い膜密度を有する可能性がある。該流動可能な酸化物膜の堆積中、または、一定量の流動可能な酸化物膜が堆積された後、シリコンを添加することができる。該流動可能な酸化物の酸化雰囲気中での高温アニーリング時に、該残留する炭素種と水酸基は反応して、かなりの収縮及び緻密化を生じる。添加されたシリコンは、該添加されたシリコンは、同じ酸化雰囲気中で酸化されている間に、膨張することによって、この収縮を平衡させることができる。誘電体膜が、狭い溝において多くの構造上の制約を有するSTI用途の場合、流動可能な酸化物膜の収縮を補正することは、ボイドフリーギャップ充填を実現する緻密なシリコン酸化膜の形成にかなり役に立つ。

【0016】

[0023]図1A～図1Dは、本発明の実施形態によるシリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。これらの略図は、単に実施例であり、本発明を図示されていることのみに限定しようとするものではない。当業者は、他の変形例、変更例及び代替例を認識する。例えば、図1A～図1Dは、本発明の実施形態によるシリコン酸化物層を基板上に形成する方法を示している図2と共に考えてもよい。図2に示すように、方法200は、プロセス202において、基板を準備することを含む。実施例として、該基板は、図1A～図1Dに示す基板100である。基板100は、半導体プロセスウェーハ（例えば、200mm、300mm、400mm等のシリコンウェーハ）とすることができ、また、前のプロセスで形成された構造、デバイス、構成要素等を含むことができる。加えて、該基板は、高い高さとのアスペクト比（例えば、5:1以上、6:1以上、7:1以上、8:1以上、9:1以上、10:1以上、12:1以上等のアスペクト比）を有するギャップ、溝等を含むことができる。例えば、基板100は側壁と底部とを有する溝102を含む。

【0017】

[0024]次に、方法200は、該基板の少なくとも一部を覆うシリコン酸化物層を形成するプロセス（プロセス204）を含む。図1Bに示すように、シリコン酸化物層110は、半導体プロセスチャンバ（例示的なチャンバを、図7に見ることができる）内に設けられた基板100を覆って形成される。例えば、シリコン酸化物層110は、2006年3月30日に出願された“CHEMICAL VAPOR DEPOSITION OF HIGH QUALITY FLOW-LIKE SILICON DIOXIDE USING A SILICON CONTAINING PRECURSOR AND ATOMIC OXYGEN”というタイトルの、Ing1e等による同一出願人による米国特許出願第60/803,493号明細書に記載されているような遠隔プラズマ源に

よって生成された有機シリケート前駆体及び原子酸素前駆体を用いたCVDベースのアプローチによって堆積することができる。スピノン、SACVD及びHDP-CVD等の、シリコン酸化膜を堆積する従来の他の方法も同様に用いることができる。特定の実施形態において、堆積直後のシリコン酸化物層は、ある程度の残留する水及び炭素種ならびにかなりの水酸基を含む含有物により、流動性を持つ。別の特定の実施形態においては、該流動性シリコン酸化膜は、STI用途に用いることができる。例えば、図1Bに示すように、溝102の側壁及び底部ならびに該溝の外部の基板表面は、シリコン酸化物層110の形成によって実質的に覆われている。別の実施例においては、プロセス204における堆積量により、堆積直後の酸化物層110は、溝102の一部を充填した状態から、溝102を完全に充填して該溝に及んでいる状態までわたる。

10

#### 【0018】

[0025]プロセス204の結果として、シリコン酸化物層110は、ボイドまたはシームを伴うことなく、溝102の少なくとも一部を完全に充填する。しかし、プロセス204による該堆積直後の膜の直接使用は、非常に多孔質であり、かつ適切な物理的強度を有しない誘電体を生じる可能性がある。従って、本発明のいくつかの実施形態は、該堆積直後のシリコン酸化物層110のさらなる処理を実行して、密度が増した膜品質を向上させ、なおかつボイドフリーギャップ充填を実現するために適用される。

#### 【0019】

[0026]一実施形態において、該堆積直後のシリコン酸化膜は、複数のシリコン含有種に曝される(プロセス206)。例えば、プロセス204におけるシリコン酸化膜の堆積後、該複数のシリコン含有種を、同じ半導体プロセスチャンバ内に導入することができる。別の実施例においては、該シリコン含有種の曝露は、(プロセス204において)シリコン酸化物層を堆積するための半導体プロセスチャンバ以外の独立したチャンバ内で実行することができる。一実施形態において、該シリコン含有種は、次の種、すなわち、線形ポリシラン(シラン、ジシラン及び高級同族体)、環状ポリシラン(シクロペンタシラン)、ジクロロシラン、テトラクロロシラン及び同様の種のうちの1つまたは組合せを含む。別の実施形態においては、該シリコン含有種の各々は、純ガス源または $N_2$ または $He$ 等の不活性ガスで希釈されたガスから気相で供給される。当然、当業者は、多くの変形例、代替例及び変更例を認識する。

20

#### 【0020】

[0027]別の実施形態においては、プロセス206は、室温程度から約900の曝露温度、約10ミリトール~約600トールの(気相シリコン含有種の)曝露圧力および約1秒~約3時間の曝露時間を含む条件下で行われる。STI溝のアスペクト比及び所望の膜厚及び他の物理特性を有する特定のデバイス用途等の多くのプロセス要因により、これらの条件は変えてもよく、本願明細書におけるクレームの範囲を過度に限定すべきではない。特定の実施形態において、適切なプロセス条件下での該複数のシリコン含有種の曝露は、該シリコン含有種と、堆積直後のシリコン酸化物層内に存在する、残留する水及び水酸基との反応、または該シリコン含有種の直接的な熱分解を引き起こして、非晶質シリコン層の形成をもたらす可能性がある(プロセス208)。例えば、この化学反応は、アルコキシド基を水酸基と置換する加水分解プロセス、およびアルコキシド基及び水酸基を、アルコール及び水蒸気として除去する凝縮プロセスを含むことができる。別の実施例においては、該熱分解は、該シリコン含有種の前駆体分子が表面に到達し、 $Si-H$ 結合が壊れて、 $H_2$ ガス分子を生成し、 $Si$ および/または $Si-H$ 群が残されている状態で起きる。図1Cを参照すると、このプロセスは、既に堆積されているシリコン酸化物層110上への非晶質シリコン層120の形成という結果によって図示されている。一実施形態においては、シリコン含有種と、該シリコン酸化物層内部の含有物との反応により、該形成された非晶質シリコン層120は、シリコン酸化物層110と部分的に混合する(この結果、図1Cに点線で表すように、該非晶質シリコン層とシリコン酸化物層との間には、明確な境界が存在しない)。

30

40

#### 【0021】

50



[0028]その後、方法200は、該基板上の、既に堆積されているシリコン酸化物層と、後に形成された非晶質シリコン層を、酸化環境中でアニーリングして、密度が増加したシリコン酸化物層の形成をもたらすことを含む（プロセス210）。一実施形態において、該酸化環境は、約900 までの温度を有する水蒸気環境、または、室温から約600 のオゾン環境、または、室温から約900 までの分子酸素で満たされているチャンバ、あるいは、室温から約600 の原子酸素を含むチャンバとすることができる。別の実施形態においては、該アニーリングプロセスは、温度制御を伴う急速加熱処理（RTP）チャンバ内で行われる。酸化環境中での該非晶質シリコン層のアニーリングは、該非晶質シリコン群の酸化を引き起こし、二酸化シリコンを直接形成する。該酸化プロセスは、図1Dの円形状の矢印によって概略的に示すように、該膜の容積を膨張させる。また別の実施形態においては、該シリコン酸化物層のアニーリングは、未反応の残留する炭素種及び水酸基を、該膜から除去させる。例えば、残留する炭素種と水酸基は、反応してアルコール／水蒸気を生成して、連続的に排水される。持続的なアニーリングは、実質的に全ての残留する水、炭素または水酸基を除去するはずである。別の実施例においては、特定の水対酸の比を有する触媒としての酸性蒸気は、酸化環境中に混合させて、好ましくない炭素種の除去を加速させることができる。酸性蒸気を用いた流動可能なシリコン酸化膜の処理に関するさらなる詳細は、2007年8月27日に出願された“CURING METHODS FOR SILICON DIOXIDE THIN FILMS DEPOSITED FROM ALKOXY SILANE PRECURSOR WITH HARPER II PROCESS”というタイトルの、Mallik等による同一出願人による米国非暫定特許出願第11/845,445号明細書に見つけることができる。残留する炭素種及び水酸基の消失は、図1Dの溝102の底部付近の矢印によって概略的に示すような該シリコン酸化物層の収縮をもたらす。

10

20

30

40

50

#### 【0022】

[0029]特定の実施形態において、この収縮は、該酸化物膜を必然的に緻密化すると同時に、非晶質シリコンの酸化の拡張が、容積損失を有効に補正して、緻密な酸化物膜をもたらすが、ポイドまたはシームもない。特に、高アスペクト比の狭い溝においては、このような特有の容積補正は、該膜の収縮に関する幾何学的制約の克服、および潜在的なポイド及びシームの形成の排除にとって非常に重要となる。図1Dに示すように、アニーリングプロセスの後、基板100上のシリコン酸化膜130が、部分的に混合した非晶質シリコン層120とシリコン酸化物層110とから形成され、これにより、全ての溝102及び溝周辺が実質的に充填される。一実施形態において、方法200を用いて形成されたシリコン酸化物層130は、前に堆積されているシリコン酸化物層110よりも高い機械的強度の、非多孔質の緻密な膜とすることができる。従って、高品質のシリコン酸化物層が得られると共に、高アスペクト比のギャップ充填プロセスに必要な流動性が維持される。

#### 【0023】

[0030]図3A～図3Fは、本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。これらの略図は、単に実施例であり、本願明細書におけるクレームの範囲を過度に限定すべきではない。当業者は、他の変形例、変更例及び代替例を認識する。例えば、図3A～図3Fは、本発明の実施形態によるシリコン酸化物層を基板上に形成する方法400を示している図4と共に考えることができる。図3Aに示すように、半導体基板300が準備される。図4を参照すると、この基板は、方法400のプロセス402において、（図7の下に実施例と示す）半導体プロセスチャンバ内に設けることができる。基板300は、半導体ウェーハ（例えば、200mm、300mm、400mm等のシリコンウェーハ）とすることができ、前のプロセスで形成された構造、デバイス構成要素等を含むことができる。加えて、該基板は、高い高さ（例えば、5：1以上、6：1以上、7：1以上、8：1以上、9：1以上、10：1以上、11：1以上、12：1以上等のアスペクト比）を有するギャップ、溝等を含むことができる。例えば、基板300は側壁と底部とを有する溝302を含む。

## 【 0 0 2 4 】

[0031] プロセス 4 0 4 において、方法 4 0 0 は、非晶質シリコン層の該基板上への堆積を実行することを含む。該非晶質シリコン層は、準大気環境下で、限定するものではないが、熱 C V D、プラズマ C V D、プラズマジェットまたはホットワイヤ C V D を含む様々な異なる方法を用いて堆積することができる。シリコンの堆積のための前駆体は、線形ポリシラン（シラン、ジシラン及び高級同族体）、環状ポリシラン（シクロペンタシラン）、アルキルシラン（メチルシラン、トリメチルシラン、テトラメチルシラン）、ジクロロシラン、テトラクロロシラン、または、他のシリコン含有種を含むことができる。一つの特の実施形態において、該非晶質シリコン層は、原子層堆積（A L D）法を用いて堆積することができる。形成された薄い非晶質シリコン層は、大部分は、溝の形態に追従するようにコンフォーマルである。例えば、図 3 B を参照すると、非晶質シリコンからなるコンフォーマルな薄層 3 1 0 は、基板 3 0 0 上の、溝 3 0 2 の内側及び外側の両方に形成されている。様々な用途における該溝の寸法及びアスペクト比により、この非晶質シリコン層の厚さは、該溝の一部のみが充填されるように制御することができる。例えば、該溝の全容積の 1 / 1 0 未満、または、全容積の 1 / 5 未満、あるいは、全容積の 1 / 3 未満が充填される。いくつかの実施形態において、該非晶質シリコン層は、非 C V D 型の方法、例えば、Langmuir Blodgett（L B）法によって形成することができる。これらのケースにおいては、非晶質シリコンの堆積は、異なるチャンバ内で実行してもよい。

10

## 【 0 0 2 5 】

[0032] 続いて、プロセス 4 0 6 において、方法 4 0 0 は、該非晶質シリコン層を覆う酸化物層を堆積することを含む。プロセス 4 0 6 において堆積された該酸化物層は、遠隔プラズマ源によって生成された有機シリケート前駆体及び原子酸素前駆体を用いた C V D ベースのアプローチを用いて堆積された同じ種類の流動可能な酸化物層とすることができる。該酸化物層は、一定量の残留水、炭素種及び水酸基を含み、該層を流動可能な膜にする。例えば、図 3 C を参照すると、酸化物層 3 2 0 が、非晶質シリコン層 3 1 0 を覆って形成されている。前のプロセスで堆積されている該非晶質シリコン層によって既に部分的に充填されている該溝の寸法及びアスペクト比により、該流動可能な酸化物層の厚さを、該溝を少なくとも部分的に充填するように制御することができる。例えば、該流動可能なシリコン酸化物層の厚さは、異なる用途により、5 ~ 5 0 0 とすることができる。一実施例においては、溝の全容積の 3 / 1 0 である。別の実施例においては、該溝の全容積の 2 / 5 が充填される。また別の実施例においては、全容積の 2 / 3 または該溝の外部の領域まで及ぶ溝の全容積を充填することができる。

20

30

## 【 0 0 2 6 】

[0033] 方法 4 0 0 は、全ての堆積層の特定の目標厚さが達成されたかを判断するステップ（プロセス 4 0 8）を含む。一実施形態において、目標厚さに達していない場合、方法 4 0 0 は、プロセス 4 0 4 及び 4 0 6 を繰り返すことを含み、すなわち、該流動可能な酸化物層の別の堆積に続いて、（ここでもまた、部分的に充填された溝の現在の形態とコンフォーマルになることが期待されている）非晶質シリコンからなる別の層が堆積される。例えば、図 3 D に示すように、非晶質シリコン層 3 1 1 が、酸化物層 3 2 0 を覆って追加される。非晶質シリコン層 3 1 1 は、非晶質シリコン層 3 1 0 を堆積するのに用いられるのと同じプロセスを用いて堆積することができるが、いくつかの代替的な堆積法も、結果に影響を及ぼすことなく、用いることができる。続いて、図 3 E に示すように、別の流動可能な酸化物層 3 2 1 が、層 3 1 1 を覆って追加される。別の実施形態においては、目標厚さに達していると判断された場合、方法 4 0 0 は、プロセス 4 0 4 及び 4 0 6 を繰り返す必要はない。換言すれば、用途により、本方法のいくつかの実施形態は、非晶質シリコン層堆積と、流動可能な酸化物層堆積の交互の 1 サイクルのみを含み、該方法のいくつかの実施形態は、所定の目標厚さが得られるまで、該上記の交互の堆積を実行する多数のサイクルを含む。当然、多くの代替例、変形例及び変更例がある。

40

## 【 0 0 2 7 】

50

[0034]該堆積プロセスの後、方法400は、プロセス410において、該基板上の堆積直後の層を、酸化環境中でアニーリングすることを含む。一実施形態において、該酸化環境は、室温から約900の蒸気を含む。いくつかの実施形態においては、酸性蒸気を該蒸気に添加してもよい。別の実施形態においては、該酸化環境は、室温から約600のオゾンを含んでもよい。また別の実施形態においては、該酸化環境は、室温から約900の分子酸素を含んでもよい。さらに別の実施形態においては、該酸化環境は、室温から約600で、遠隔プラズマ源からの原子酸素を含んでもよい。アニーリングは、堆積を実行するために、同じ半導体プロセスチャンバ内で、または、該半導体プロセスチャンバに結合された別のアニーリングチャンバ内で実行することができる。一実施例において、該アニーリングチャンバは、急速加熱処理(RTP)のために備えられている。多くの代替例、変形例及び変更例があるのは当然である。

10

#### 【0028】

[0035]アニーリングプロセスの結果として、前のプロセスで堆積された流動可能な酸化物層とは異なるシリコン酸化物層が形成される(プロセス412)。一方において、堆積された非晶質シリコン層は、酸化して、酸素原子を組込んで、Si-HまたはSi-Si結合をSi-O-Si結合に置換することによって、容積を膨張させる二酸化シリコンを形成することになる。他方においては、熱アニーリングは、残留する炭素種及び水酸基の間の反応を引き起こし、該アニーリングチャンバに結合されているポンプによって除去される水蒸気またはアルコール蒸気の形成をもたらし。該酸化物層中の残留する炭素種及び水酸基の実質的な消失は、該酸化物層の収縮および最終的な酸化物膜の緻密化を引き起こす。特定の実施形態において、流動可能な酸化物層の酸化及び収縮中の非晶質シリコン層の容積膨張は、互いに適当に補正し、(流動可能な酸化物層よりも)高い膜密度及び物理的強度を有するシリコン酸化物層をもたらし。例えば、図3Fに示すように、前に堆積された層310、311、320、321等の結果として生じるシリコン酸化物層330は、アニールプロセスの後に形成される。一実施形態において、シリコン酸化物層330は、ボイドやシームを何ら形成することなく、溝302を実質的に充填する。目標の堆積厚さの正しい判断によって、シリコン酸化物層330は、溝302の深さを完全に充填する状態から、溝302に広がって基板300全体を覆う状態まで及ぶことが可能である。別の実施形態においては、プロセス412で形成されたボイドフリーギャップ充填酸化物層は、狭い溝STI用途にとって許容可能である膜密度、応力分布、誘電率及び屈折率等の特性によって特徴付けられる十分に良好な品質を有する。本発明の上記の実施形態の幅広い用途においては、他の多くの代替例、変形例及び変更例があるのは当然である。

20

30

#### 【0029】

[0036]代替的な実施形態においては、STI用途の場合のボイドフリーギャップ充填のための高品質のシリコン酸化物層を、シリコンナノ粒子(NP)を、堆積直後の流動可能な酸化物膜中に組込むことによって得ることができる。図5A~図5Dは、本発明の代替的な実施形態による、シリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。これらの略図は、単に実施例であり、本発明の範囲を不当に限定しようとするものではない。当業者は、他の変形例、変更例及び代替例を認識する。例えば、図5A~図5Dは、本発明の実施形態によるシリコン酸化物層を基板上に形成する方法を示している図6と共に考えてもよい。図5Aに示すように、半導体基板500は、方法600のプロセス602に基づいて、半導体プロセスチャンバ(例示的なチャンバを、図7に見ることができる)内に設けることができる。基板500は、前の半導体プロセスによって作られた表面に、1つ以上の溝502を含むことができる。例えば、該基板は、半導体ウェーハ(例えば、200mm、300mm、400mm等のシリコンウェーハ)とすることができ、また、該1つ以上の溝は、高アスペクト比(例えば、5:1以上、6:1以上、7:1以上、8:1以上、9:1以上、10:1以上、11:1以上、12:1以上等の深さ対幅比)を有することができる。

40

#### 【0030】

[0037]図5Bは、方法600のプロセス604を用いて、流動可能な酸化物層510を

50

、基板 500 上に堆積することができることを示す。例えば、該堆積された酸化物層は、該酸化物層を、良好な形態等方性で該基板を覆い、かつ 11 : 1 を超える高いアスペクト比で該溝を少なくとも部分的に充填するように流動可能にする炭素種及び水酸基を含むいくつかの副生成物含有物を含む。別の実施例においては、堆積方法は、遠隔プラズマ源によって生成された液体有機シリケート前駆体及び酸素前駆体を用いた CVD ベースのアプローチ、または、スピンオン、SACVD 及び HDP - CVD プロセスを含む他の方法とすることができる。

#### 【0031】

[0038] プロセス 606 において、方法 600 は、複数のシリコン含有粒子を半導体プロセスチャンバに導入することを含む。一実施形態において、該複数のシリコン含有粒子は、流動可能な酸化物層のための液体有機シリケート前駆体を有する、または、該有機シリケートとは分離されている該半導体プロセスチャンバに供給されるシリコンリッチな前駆体を用いた PECVD アプローチを用いて作ることができる。例えば、シリコンリッチな前駆体は、線形ポリシラン（シラン、ジシラン及び高級同族体）、環状ポリシラン（シクロペンタシラン）またはシリコンナノ粒子を含む。別の実施例においては、該複数のシリコン含有粒子は、外部で作った後、基板 500 が配置されている半導体プロセスチャンバ内に供給することができる。さらに別の実施例においては、該複数のシリコン含有粒子は、（プロセス 604 において）流動可能なシリコン酸化物層堆積のためのものと同じプロセスチャンバ内部で直接、作ることができる。

#### 【0032】

[0039] 続いて、プロセス 606 で生成された複数のシリコン含有粒子は、該基板上の、プロセス 604 で堆積された流動可能なシリコン酸化物層内に組み込まれる（プロセス 608）。例えば、該シリコン含有粒子は、プラズマ源が所定のプロセス条件でターンオンされたときに生成され、これらの粒子の該シリコン酸化物層上への堆積は、該プラズマ源がターンオフされたときに行われる。少なくともプラズマのオフ期間により、該シリコン含有粒子のサイズを制御することができる。典型的には、該シリコン含有粒子は、10 ~ 50 nm の範囲の直径を有する球状である。一実施形態において、該シリコン含有粒子の堆積は、一定の厚さの流動可能なシリコン酸化物層が形成された後に行うことができる。別の実施形態においては、該シリコン含有粒子の堆積は、該流動可能なシリコン酸化物層が堆積されるときに同時に行うことができる。この場合、プロセス 604 及びプロセス 608 を同時に行う（該シリコン含有粒子は、別のまたは遠隔プラズマ源によって生成することができる）。（10 ~ 50 nm の）狭い範囲のサイズを有するこれらの粒子は、該溝を充填するための混成膜の流動性を実質的に低下させることなく、該流動可能なシリコン酸化物層内に容易に組込むことができる。例えば、図 5C は、堆積直後の流動可能なシリコン酸化物層 510 内に混合させて、基板 500 上の溝 502 の内部及び上を充填する複数のシリコン含有粒子 520 の断面図を示す。また別の実施形態においては、該流動可能なシリコン酸化物層及びシリコン含有粒子の堆積は、異なる用途により、多数回交互に実行することができる。当然、多くの代替例、変形例及び変更例がある。例えば、該シリコン含有粒子の組込み量は、異なる用途に対する調節可能なプロセスパラメータである。

#### 【0033】

[0040] この堆積 / 粒子組込みプロセスの後、方法 600 のプロセス 610 は、該複数のシリコン含有粒子が組込まれた堆積直後のシリコン酸化物層を、酸化環境中でアニーリングすることにより、シリコン酸化物層を形成することを含む。一実施形態において、該酸化環境は、室温から約 900 の蒸気を含むことができる。特定の実施形態においては、酸性蒸気を該蒸気に添加してもよい。別の実施形態においては、該酸化環境は、室温から約 600 のオゾンを含んでもよい。また別の実施形態においては、該酸化環境は、室温から約 900 の分子酸素を含んでもよい。さらに別の実施形態においては、該酸化環境は、室温から約 600 における遠隔プラズマ源からの原子酸素を含んでもよい。アニーリングは、堆積後に同じ半導体プロセスチャンバ内で実行することができる。また、アニーリングプロセスは、該基板が、堆積用の半導体プロセスチャンバから別のアニーリング

チャンバへ移送された後に実行することもできる。例えば、該アニーリングチャンバは、クラスタツールの1ユニットとしてもよい急速加熱処理(RTP)チャンバである。当然、多くの代替例、変形例及び変更例がある。

#### 【0034】

[0041] 該アニーリングプロセスの結果として、前のプロセス(例えば、プロセス604)で堆積された流動可能な酸化物層とは異なるシリコン酸化物層が形成される。一方において、該アニーリングプロセスは、該シリコン含有粒子を酸化させて、容積が膨張した二酸化シリコンを形成する。他方においては、該アニーリングプロセスは、残留する炭素種と水酸基の間の反応を引き起こし、該アニーリングチャンバに結合されているポンプによって後に除去することのできる水蒸気またはアルコール蒸気の形成をもたらす。長時間のアニーリングプロセス中の該シリコン酸化物層内のこれらの残留する炭素種及び水酸基の実質的な消失は、膜の収縮を引き起こして、最終的な高密度の酸化物膜につながる。例えば、図5Dに示すように、シリコン酸化物層530は、複数のシリコン含有粒子520が組込まれた流動可能なシリコン酸化物層510をアニーリングすることにより形成される。特定の実施形態において、該シリコン含有粒子の量は、該シリコン粒子の酸化による膜容積の膨張が、好ましくない炭素種または水酸基の消失による膜収縮を適切に補正することができるように十分なものである。このことは、強化された物理的特性に関して品質がかなり改善されたシリコン酸化物層をもたらす。一実施形態において、最終的に形成されるシリコン酸化物層530は、ボイドまたはシームを何ら形成することなく、溝502を実質的に充填することができる。別の実施形態においては、プロセス612で形成されたボイドフリーギャップ充填のシリコン酸化物層は、狭い溝STI用途にとって許容可能な膜密度、機械的応力、誘電率及び屈折率によって特徴付けられる十分に良好な品質を有する。

#### 【0035】

[0042] 図7は、本発明の実施形態による例示的な処理システムの断面図である。システム700は、そこで、前駆体が化学的に反応し、流動可能な誘電体膜を基板ウェーハ702上に堆積する堆積チャンバ701を含む。ウェーハ702(例えば、5:1以上、6:1以上、7:1以上、8:1以上、9:1以上、10:1以上、11:1以上、12:1以上等の高アスペクト比を有する溝を含むことができる200mm、300mm、400mm等の直径の半導体ウェーハ)は、基板ウェーハ702を、上にある前駆体配分システム706に近づけてまたは離して配置するように垂直方向に並進可能な回転可能基板ペDESTAL704に結合することができる。例えば、基板ウェーハ702は、前述した基板100または基板300または基板500である。該ペDESTALは、基板ウェーハ702を、約1rpm~約2000rpm(例えば、約10rpm~約120rpm)の回転速度で回転させることができる。該ペDESTALは、該基板ウェーハを、前駆体配分システム706のサイドノズル708から一定距離、例えば、約0.5mm~約100mmの距離に垂直方向に並進させることができる。

#### 【0036】

[0043] 前駆体配分システム706は、複数の径方向に分布するサイドノズル708を含み、各サイドノズルは、2つの異なる長さのうちの一方を有する。追加的な実施形態(図示せず)において、該サイドノズルは、堆積チャンバ701の壁部周りに分布された開口からなるリングを残すために排除してもよい。該前駆体は、これらの開口を通して該チャンバ内へ流れる。

#### 【0037】

[0044] また、配分システム706は、基板ペDESTAL704の中心と同軸とすることのできる円錐形状の上部バッフル710を含むこともできる。流路712は、バッフル710の外部案内面を流下する前駆体とは異なる組成を有する前駆体またはキャリアガスを供給するために、バッフル710の中心を通過して走っている。

#### 【0038】

[0045] バッフル710の外面は、反応性前駆体を堆積チャンバ701の上に配置されて

いる反応種生成システム（図示せず）から反応性前駆体を流す導管 714 によって囲まれている。導管 714 は、バッフル 710 の外面で一端が開口し、反対側の端部が、該反応種生成システムに結合されている直線状の円形チューブとすることができる。

#### 【0039】

[0046] 該反応種生成システムは、より安定的な出発物質をプラズマに曝すことにより、該反応種を生成する遠隔プラズマ生成システム（RPS）とすることができる。例えば、出発物質は、分子酸素またはオゾンを含む混合物とすることができる。この出発物質の、該 RPS からのプラズマへの曝露は、該分子酸素の一部を、原子酸素、すなわち、かなりの低温（例えば、100 未満）で、有機シリコン前駆体（例えば、TMOs、OMCTS）と化学的に反応する高反応性ラジカル種を解離させる。例えば、流動可能な誘電体膜は、ある程度の残留する水及び炭素種ならびにかなりの水酸基を含む流体状シリコン酸化物とすることができる。特定の実施例においては、該流動可能な誘電体膜は、図 1 に示すシリコン酸化物層 110 である。別の特定の実施例においては、該流動可能な誘電体膜は、図 3 に示すコンフォーマルな非晶質シリコン層を覆うシリコン酸化物層 320 である。該反応種生成システムで生成された反応種は、多くの場合、室温で、他の堆積前駆体と良く反応するため、該反応種は、他の堆積前駆体と混合する前に、バッフル 710 により、隔離されたガス混合物中に輸送され導管 714 を流下させて反応チャンバ 701 内に分散させてもよい。例えば、該シリコン含有前駆体は、堆積直後の流動可能なシリコン酸化物層を覆うシリコン層の堆積中に、これらのバッフルを介して分散させることができる。

10

20

#### 【0040】

[0047] 処理システム 700 は、堆積チャンバ 701 のドーム 716 の周りに巻かれた RF コイル（図示せず）も含むことができる。これらのコイルは、堆積チャンバ 701 内に誘導結合プラズマを作成して、反応種前駆体及び他の前駆体の反応性をさらに高め、流体誘電体膜を該基板上に堆積することができる。例えば、バッフル 710 によって該チャンバ内に分散される、反応性原子酸素を含むガス流およびチャンネル 712 からの有機シリコン前駆体および / または 1 つ以上のサイドノズル 708 は、該 RF コイルによって基板 702 の上に形成されるプラズマ中へ向けることができる。原子酸素及び有機シリコン前駆体は、低温でもプラズマと急速に反応して、流動性の高いシリコン酸化物層を基板表面に形成する。

30

#### 【0041】

[0048] いくつかの実施形態において、該流動可能なシリコン酸化物層の形成は、該基板上への非晶質シリコン層からなる薄層の形成後とすることができる。他の実施形態においては、該流動可能なシリコン酸化物層及び非晶質シリコン層の堆積は、該基板上に対して、いくつかの層を交互に実行することができる。いくつかの実施形態において、プラズマ CVD プロセスは、同じプロセスシステム 700 内で交互にまたは同時に形成された流動可能なシリコン酸化物層中に混合されるシリコンナノ粒子を生成するために実行することができる。

40

#### 【0042】

[0049] 一実施形態において、プロセスシステム 700 は、堆積チャンバ 701 を、後にアニーリングプロセスにも用いられるようにすることができる。該アニーリングプロセスの間、分子酸素ガスまたはオゾン、あるいは原子酸素、または、制御された湿度を有する蒸気、あるいは、酸性ガスからなる特定の混合物を該チャンバに導入することにより、酸化環境を生成することができる。他の実施形態においては、該酸化アニーリングプロセスは、堆積チャンバ 701 に結合されている別のチャンバ（図示せず）内で実行することができる。

#### 【0043】

[0050] いくつかの実施形態について説明してきたが、当業者には、様々な変更、代替的構造及び等価物を、本発明の精神から逸脱することなく用いることができることが分かる。加えて、本発明を不必要に分かりにくくすることを避けるために、多くの周知のプロセス及び要素が説明されていない。従って、上記の説明は、本発明の範囲を限定するものと

50

解釈すべきではない。

【 0 0 4 4 】

[0051]ある値の範囲が記載されている場合、該範囲の上限と下限の間の、文脈が明確に他を指示していない限り、下限の単位の少数第1位までの間の各値も具体的に開示されていると理解されたい。記載されている何らかの値または記載されている範囲内の値と、他の記載されている何らかの値または該記載されている範囲内の値との間の各小さな範囲も包含される。これらの小さな範囲の上限または下限は、該範囲に独立して含めることができ、または除外してもよく、およびいずれかのまたは両方の限界値が該小さな範囲に含まれる、またはどちらの限界値も該小さな範囲に含まれない各範囲も、記載されている除外された限界を条件として本発明に包含される。また、記載されている範囲が、限界値の一方または両方を含む場合、これらの含まれる限界値のどちらかまたは両方を除外する範囲も含まれる。

10

【 0 0 4 5 】

[0052]本願明細書で用いる場合、および添付の特許請求の範囲において、単数形「1つ」(“a”、“an”、“the”は、文脈が明らかに他を指示していない限り、複数の指示対象を含む。従って、例えば、「(1つの)プロセス」は、複数のそのようなプロセスを含み、また、“該前駆体”は、1つ以上の前駆体、および当業者には既知の該前駆体の等価物を含む。

【 0 0 4 6 】

[0053]また、“備える”、“備えている”、“含む”、“含んでいる”及び“含む”という用語は、この明細書において用いる場合、および特許請求の範囲において、記載されている特徴、整数、構成要素またはステップの存在を指定することが意図されているが、これらのことは、1つ以上の他の特徴、整数、構成要素、ステップ、動作または群の存在または追加を排除しない。

20

【図面の簡単な説明】

【 0 0 4 7 】

【図1A】本発明の実施形態によるシリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図1B】本発明の実施形態によるシリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

30

【図1C】本発明の実施形態によるシリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図1D】本発明の実施形態によるシリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図2】本発明の実施形態によるシリコン酸化物層を基板上に形成する方法を示す単純化したフローチャートである。

【図3A】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

【図3B】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

40

【図3C】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

【図3D】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

【図3E】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

【図3F】本発明の別の実施形態による、ギャップ充填酸化物堆積と処理を交互に行うプロセスの例示的な略断面図である。

【図4】本発明の実施形態によるシリコン酸化物層を基板上に形成する方法を示す単純化したフローチャートである。

50

【図 5 A】本発明の代替的な実施形態による、シリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図 5 B】本発明の代替的な実施形態による、シリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図 5 C】本発明の代替的な実施形態による、シリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図 5 D】本発明の代替的な実施形態による、シリコン酸化物層を基板上に形成するプロセスの例示的な略断面図である。

【図 6】本発明の別の実施形態によるシリコン酸化物層を基板上に形成する方法を示す単純化したフローチャートである。

【図 7】本発明の実施形態による例示的な処理システムの断面図である。

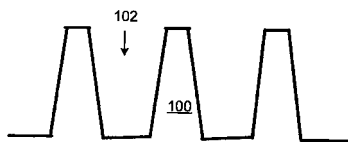
【符号の説明】

【 0 0 4 8 】

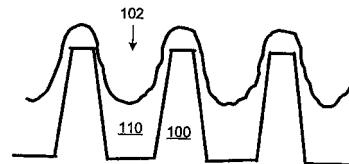
1 0 0、3 0 0 ... 基板、1 0 2、3 0 2 ... 溝、1 1 0、3 3 0 ... シリコン酸化物層、1 2 0、3 1 1 ... 非晶質シリコン層、1 3 0、3 2 0 ... シリコン酸化膜、3 1 0 ... 薄層、5 2 0 ... シリコン含有粒子

10

【図 1 A】

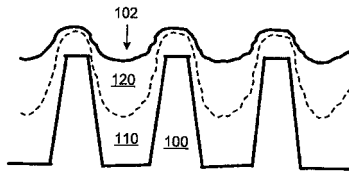


【図 1 B】

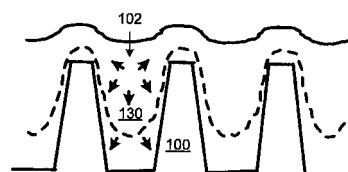




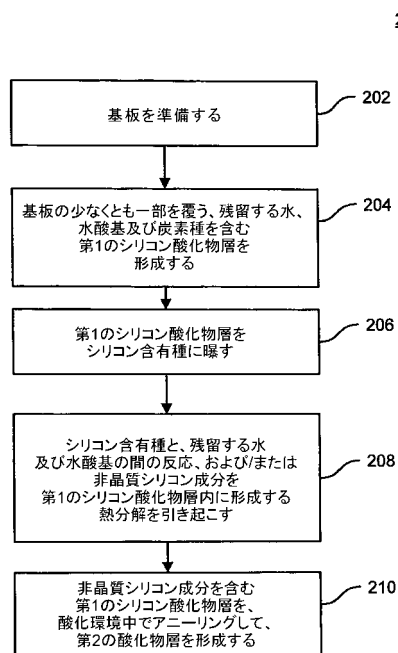
【図 1 C】



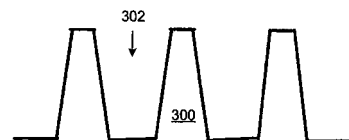
【図 1 D】



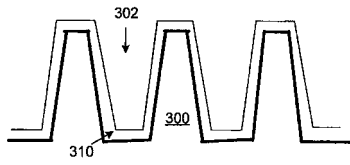
【図 2】



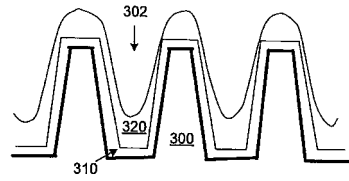
【図 3 A】



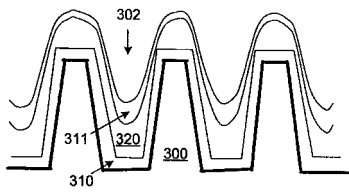
【図 3 B】



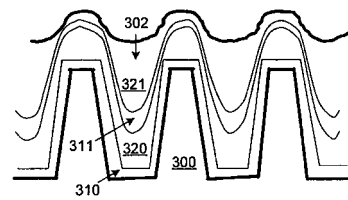
【図 3 C】



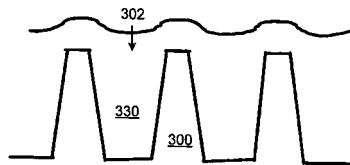
【図 3 D】



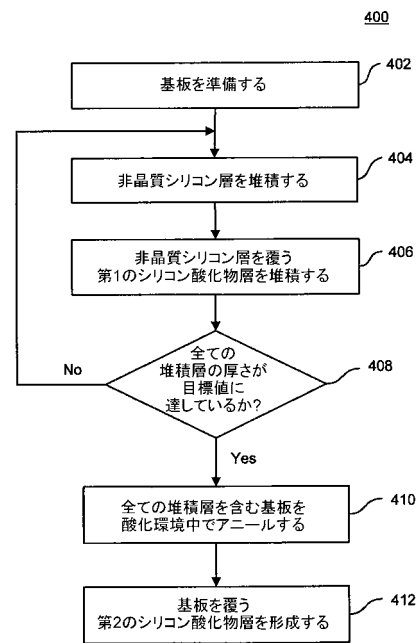
【図 3 E】



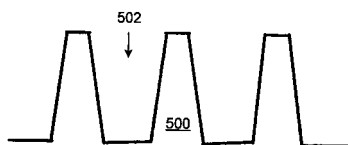
【図 3 F】



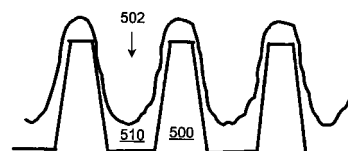
【図 4】



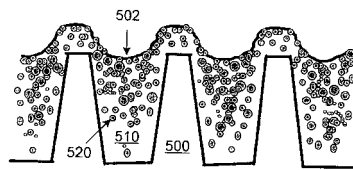
【図 5 A】



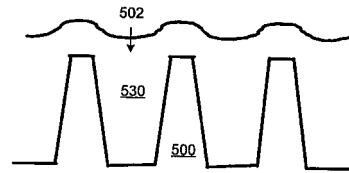
【図 5 B】



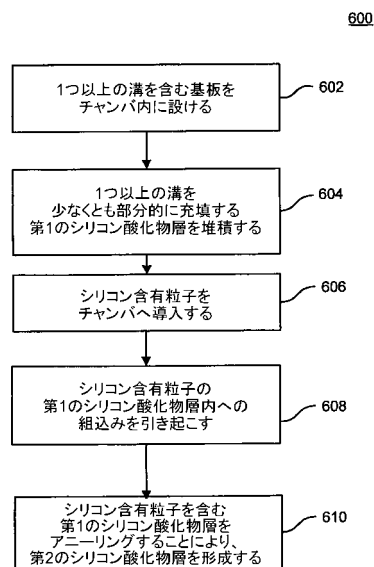
【図 5 C】



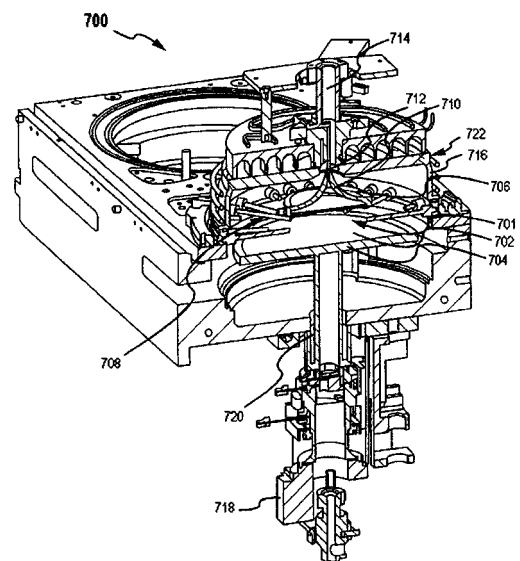
【図 5 D】



【図 6】



【図 7】



## フロントページの続き

- (72)発明者 アビジット バス マリック  
アメリカ合衆国, カリフォルニア州, パロ アルト, アルマ ストリート 2 6 3 7
- (72)発明者 ジェフリー シー . ムンロ  
アメリカ合衆国, テキサス州, ヒューストン, ウェスト ミスティック メドウ 6 3 1 5
- (72)発明者 リンリン ワン  
アメリカ合衆国, カリフォルニア州, サン ホゼ, サラトガ アヴェニュー アパートメン  
ト 7 1 0 7 5
- (72)発明者 スリニヴァス ディー . ネマーニ  
アメリカ合衆国, カリフォルニア州, サニーヴェール, ファーン リッジ コート 5 0 4
- (72)発明者 イー ツェン  
アメリカ合衆国, カリフォルニア州, サン ホゼ, ネヴィン ウェイ アpartment 2  
7 7 4
- (72)発明者 ツェン ユアン  
アメリカ合衆国, カリフォルニア州, フレモント, ベンボウ ドライヴ 4 2 0 2 4
- (72)発明者 ディミトリー ルボミールスキー  
アメリカ合衆国, カリフォルニア州, クパチーノ, フェルトン ウェイ 1 0 5 4 0
- (72)発明者 エリー ワイ . イェー  
アメリカ合衆国, カリフォルニア州, サン ホゼ, ピストイア ウェイ 5 8 8 8
- F ターム(参考) 5F032 AA34 AA44 AA69 AA70 DA01 DA02 DA04 DA10 DA53 DA74  
5F058 AC03 AD05 AD10 AG01 AG07 AG10 AH06 BD04 BF46 BF62  
BF73 BH02 BH03 BH16 BJ06

【外国語明細書】  
2009152551000001.pdf