

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号

特許第7054577号

(P7054577)

(45)発行日 令和4年4月14日(2022.4.14)

(24)登録日 令和4年4月6日(2022.4.6)

(51)国際特許分類

F I

G 0 9 G 3/3233(2016.01)

G 0 9 G 3/3233

G 0 9 G 3/3291(2016.01)

G 0 9 G 3/3291

G 0 9 G 3/20 (2006.01)

G 0 9 G 3/20 6 4 2 A

H 0 1 L 51/50 (2006.01)

G 0 9 G 3/20 6 3 1 V

H 0 1 L 27/32 (2006.01)

G 0 9 G 3/20 6 4 1 P

請求項の数 20 (全11頁) 最終頁に続く

(21)出願番号 特願2017-222649(P2017-222649)

(22)出願日 平成29年11月20日(2017.11.20)

(65)公開番号 特開2019-95504(P2019-95504A)

(43)公開日 令和1年6月20日(2019.6.20)

審査請求日 令和2年11月16日(2020.11.16)

(73)特許権者 502161508

シナプティクス インコーポレイテッド  
アメリカ合衆国, 9 5 1 3 1 カリフォルニア州, サンノゼ, マッケイ ドライブ 1 2 5 1

(74)代理人 100205350

弁理士 狩野 芳正

(74)代理人 100117617

弁理士 中尾 圭策

(74)代理人 100182187

弁理士 高岡 正之

(72)発明者 青垣 多俊

東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内

(72)発明者 降旗 弘史

最終頁に続く

(54)【発明の名称】 表示ドライバ、表示装置及びムラ補正方法

## (57)【特許請求の範囲】

## 【請求項1】

第一のディスプレイ輝度値と第一の階調値とに対応する輝度値を出力する第二のディスプレイ輝度値における第二の階調値を算出するルックアップテーブルと、

前記第二の階調値と、前記第二のディスプレイ輝度値におけるムラ補正データとに基づき、ムラ補正量を算出する補正量演算回路と、

前記ムラ補正量を用いて、入力画像データのムラ補正を行うムラ補正回路と、を備え、

前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なる表示ドライバ。

## 【請求項2】

前記ムラ補正データを記憶するメモリを備え、

前記補正量演算回路は、前記メモリから前記ムラ補正データを読み出し、前記第二の階調値に応じた前記ムラ補正量を算出する請求項1に記載の表示ドライバ。

## 【請求項3】

入力される第一のディスプレイ輝度値を、変換係数に変換するルックアップテーブルと、前記変換係数と、第二の階調値と第二のディスプレイ輝度値におけるムラ補正データとに基づき、第一の階調値と前記第一のディスプレイ輝度値におけるムラ補正量を算出する補正量演算回路と、

前記ムラ補正量を用いて、入力画像データのムラ補正を行うムラ補正回路と、

を備え、

前記変換係数は、前記ムラ補正データを、前記ムラ補正量に変換する係数であり、

前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なり、

前記第二のディスプレイ輝度値と前記第二の階調値とに対応する輝度は、前記第一のディスプレイ輝度値と前記第一の階調値とに対応する輝度に対応する

表示ドライバ。

【請求項 4】

前記ルックアップテーブルは、

複数のディスプレイ輝度値のそれぞれに対応づけて前記変換係数を記憶するレジスタと、  
前記第一のディスプレイ輝度値が入力されたとき、前記複数のディスプレイ輝度値及び前  
記変換係数に基づき線形補間処理を行い、前記第一のディスプレイ輝度値に対応する変換  
係数を算出する演算回路と、

を備える請求項 3 に記載の表示ドライバ。

【請求項 5】

前記ルックアップテーブルには、前記変換係数の下限値が設けられ、

所定のディスプレイ輝度値以下の前記第一のディスプレイ輝度値が前記ルックアップテー  
ブルに入力されるとき、前記下限値に変換される請求項 4 に記載の表示ドライバ。

【請求項 6】

前記第二のディスプレイ輝度値は、最大ディスプレイ輝度値である請求項 1 乃至 5 のいず  
れか一項に記載の表示ドライバ。

【請求項 7】

前記第一のディスプレイ輝度値は、外部から入力されるディスプレイ輝度値に対応する請  
求項 1 乃至 6 のいずれか一項に記載の表示ドライバ。

【請求項 8】

表示パネルと、

第一のディスプレイ輝度値と第一の階調値とに対応する輝度を出力する第二のディスプレ  
イ輝度値における第二の階調値を算出するルックアップテーブルと、

前記第二の階調値と、前記第二のディスプレイ輝度値におけるムラ補正データとに基づき  
、ムラ補正量を算出する補正量演算回路と、

前記ムラ補正量を用いて、入力画像データのムラ補正を行うムラ補正回路と、

前記ムラ補正回路からの出力に基づき、前記表示パネルを駆動する駆動回路と、

を備え、

前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なる

表示装置。

【請求項 9】

前記ムラ補正データを記憶するメモリを備え、

前記補正量演算回路は、前記メモリから前記ムラ補正データを読み出し、前記第二の階調  
値に応じた前記ムラ補正量を算出する請求項 8 に記載の表示装置。

【請求項 10】

表示パネルと、

入力される第一のディスプレイ輝度値を、変換係数に変換するルックアップテーブルと、

前記変換係数と、第二のディスプレイ輝度値と第二の階調値とにおけるムラ補正データと  
に基づき、ムラ補正量を算出する補正量演算回路と、

前記ムラ補正量を用いて、入力画像データのムラ補正を行うムラ補正回路と、

前記ムラ補正回路からの出力に基づき、前記表示パネルを駆動する駆動回路と、

を備え、

前記変換係数は、前記ムラ補正データを前記ムラ補正量に変換する係数であり、

前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なり、

前記第二のディスプレイ輝度値と前記第二の階調値とに対応する輝度は、前記第一のディ  
スプレイ輝度値と第一の階調値とに対応する輝度に対応する

10

20

30

40

50

表示装置。

【請求項 1 1】

前記ルックアップテーブルは、  
複数のディスプレイ輝度値のそれぞれに対応づけて前記変換係数を記憶するレジスタと、  
前記第一のディスプレイ輝度値が入力されたとき、前記複数のディスプレイ輝度値及び前  
記変換係数に基づき線形補間処理を行い、前記第一のディスプレイ輝度値に対応する変換  
係数を算出する演算回路と、を備える請求項 1 0 に記載の表示装置。

【請求項 1 2】

前記ルックアップテーブルには、前記変換係数の下限値が設けられ、  
所定のディスプレイ輝度値以下の前記第一のディスプレイ輝度値が前記ルックアップテー  
ブルに入力されるとき、前記下限値に変換される請求項 1 1 に記載の表示装置。

10

【請求項 1 3】

前記第二のディスプレイ輝度値は、最大ディスプレイ輝度値である請求項 8 乃至 1 2 のい  
ずれか一項に記載の表示装置。

【請求項 1 4】

前記第一のディスプレイ輝度値は、外部から入力されるディスプレイ輝度値に対応する請  
求項 8 乃至 1 3 のいずれか一項に記載の表示装置。

【請求項 1 5】

第一のディスプレイ輝度値と第一の階調値とに対応する輝度を出力する第二のディスプレ  
イ輝度値における第二の階調値を算出し、  
前記第二の階調値と、前記第二のディスプレイ輝度値における表示パネルの表示ムラの補  
正に用いられるムラ補正データとに基づき、ムラ補正量を算出し、  
前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なる  
ムラ補正方法。

20

【請求項 1 6】

前記ムラ補正データをメモリに記憶し、  
前記メモリから読み出された前記ムラ補正データを用いて、前記第二の階調値に応じた前  
記ムラ補正量が算出される請求項 1 5 に記載のムラ補正方法。

【請求項 1 7】

ルックアップテーブルに入力された第一のディスプレイ輝度値を、変換係数に変換し、  
前記変換係数は、第二の階調値と第二のディスプレイ輝度値におけるムラ補正データを、  
第一の階調値に対応するムラ補正量に変換する係数であり、  
前記変換係数と前記ムラ補正データとが演算処理され、前記ムラ補正量を算出し、  
前記第一のディスプレイ輝度値は前記第二のディスプレイ輝度値と異なり、  
前記第二のディスプレイ輝度値と前記第二の階調値とに対応する輝度は、前記第一のディ  
スプレイ輝度値と前記第一の階調値とに対応する輝度に対応する  
ムラ補正方法。

30

【請求項 1 8】

複数のディスプレイ輝度値のそれぞれに対応づけて前記変換係数を記憶し、  
前記第一のディスプレイ輝度値が入力されたとき、前記複数のディスプレイ輝度値及び前  
記変換係数に基づき線形補間処理を行い、前記第一のディスプレイ輝度値に対応する変換  
係数を算出する請求項 1 7 に記載のムラ補正方法。

40

【請求項 1 9】

前記ルックアップテーブルには、前記変換係数の下限値が設けられ、  
所定のディスプレイ輝度値以下の前記第一のディスプレイ輝度値が前記ルックアップテー  
ブルに入力されるとき、前記下限値に変換される請求項 1 7 又は 1 8 に記載のムラ補正方  
法。

【請求項 2 0】

前記第二のディスプレイ輝度値は、最大ディスプレイ輝度値である請求項 1 5 乃至 1 9 の  
いずれか一項に記載のムラ補正方法。

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

表示ドライバ、表示装置及びムラ補正方法に関する。

## 【背景技術】

## 【0002】

液晶表示パネルやOrganic Light Emitting Diode (OLED) 表示パネル等の表示パネルは、例えば、ノートブックコンピュータやデスクトップコンピュータ、スマートフォンといった電子機器に用いられている。表示パネルの表示ムラを補正する表示ドライバには、入力された階調値とムラ補正データとから補正量を算出するものがある。

10

## 【先行技術文献】

## 【特許文献】

## 【0003】

【文献】特開2016-085344号公報

## 【概要】

## 【0004】

一の観点では、表示ドライバは、ディスプレイ特性を保持したまま、第一の輝度値と第一の階調値とに対応する輝度値を出力する第二の輝度値における第二の階調値を算出するルックアップテーブルと、前記第二の階調値と前記第二の輝度値における表示パネルの表示ムラの補正に用いられるムラ補正データとに基づき、ムラ補正量を算出する補正量演算回路と、前記ムラ補正量を用いて、入力画像データのムラ補正を行うムラ補正回路と、を備える。

20

## 【図面の簡単な説明】

## 【0005】

【図1A】実施形態における表示装置の構成の一例を示すブロック図である。

【図1B】実施形態における画素回路の構成の一例を示すブロック図である。

【図2】実施形態におけるムラ補正処理手順の一例を示す図である。

【図3】入力データと輝度との関係を表すデータ輝度特性の一例を示す図である。

【図4】実施形態における画像処理回路の構成の一例を示すブロック図である。

30

【図5】実施形態におけるLUTにおいて入力されるDBVと出力される変換係数との関係を示す図である。

## 【詳細な説明】

## 【0006】

以下、実施形態について、図面を参照して詳細に説明する。なお、ここに開示された技術がこれら実施形態の詳細説明がなくとも当業者により実施され得ることは明らかである。また、以下において、説明を不要に複雑にすることを避けるため、周知の特徴を詳細には説明していない。

## 【0007】

図1Aは、一実施形態における表示装置1の構成を示すブロック図である。表示装置1は、表示ドライバ10及び表示パネル20を備える。

40

## 【0008】

表示装置1は、ユーザに表示パネル20に表示される情報を提供する表示機能を有する。表示装置1は、表示パネルを備える電子機器の一例である。電子機器は、例えば、スマートフォン、ラップトップコンピュータ、ネットブックコンピュータ、タブレット、ウェブブラウザ、電子ブックリーダー、パーソナルデジタルアシスタント(PDA)といった携帯電子機器に限らない。例えば、電子機器は、表示パネルを備えるデスクトップコンピュータ又は表示パネルが用いられる自動車に搭載される表示機器等、あらゆるサイズ及び形状の機器であってもよい。また、タッチセンサを備え、指やスタイラス等の入力物体のタッチ検出が可能とされていてもよい。

50

## 【 0 0 0 9 】

表示パネル 2 0 は、例えば、Organic Light Emitting Diode (O L E D) 表示パネルや液晶表示パネルである。表示パネル 2 0 は、ゲート線 2 1、データ線 2 2、ゲート線駆動回路 2 3、エミッション駆動回路 2 4、エミッション線 2 5 及び画素回路 P を備える。

## 【 0 0 1 0 】

それぞれの画素回路 P は、図 1 B に示すように、ゲート線 2 1 とデータ線 2 2 とが交差する位置に設けられており、赤、緑、青のいずれかの色を表示する。各画素回路 P は、エミッション線 2 5 に接続されている。赤を表示する画素回路 P は、R サブピクセルとして用いられる。同様に、緑を表示する画素回路 P は G サブピクセルとして用いられ、青を表示する画素回路 P は B サブピクセルとして用いられる。

10

## 【 0 0 1 1 】

表示パネル 2 0 が O L E D 表示パネルである場合、赤、緑、青を表示する画素回路 P はそれぞれ赤色、緑色、青色の光を発光する発光素子である O L E D を備える。O L E D は、エミッション駆動回路 2 4 からのエミッション信号に基づき、高電圧 E L V D D と低電圧 E L V S S との電位差が生じ、E L V D D から O L E D に電流が流れることで O L E D が点灯する。

## 【 0 0 1 2 】

図 1 A に戻り、ゲート線駆動回路 2 3 は、表示ドライバ 1 0 から出力されるゲート線制御信号に応じてゲート線 2 1 を駆動する。

20

## 【 0 0 1 3 】

エミッション駆動回路 2 4 は、表示ドライバ 1 0 から出力されるエミッション制御信号に応じてエミッション線 2 5 を駆動する。

## 【 0 0 1 4 】

表示ドライバ 1 0 は、ホスト 2 から入力された情報に基づき、表示パネル 2 0 を駆動して表示パネル 2 0 に表示データを出力する。

## 【 0 0 1 5 】

表示ドライバ 1 0 は、インタフェース制御回路 1 1、メモリ 1 2、画像処理回路 1 3、階調発生回路 1 4、データ線駆動回路 1 5、ゲート線制御回路 1 6 及びエミッション制御回路 1 7 を備える。ホスト 2 は、例えば、アプリケーションプロセッサ、Central Processing Unit (C P U)、Digital Signal Processor (D S P) である。

30

## 【 0 0 1 6 】

インタフェース制御回路 1 1 は、ホスト 2 から入力された画像データ及び制御データを各回路やメモリに出力する。

## 【 0 0 1 7 】

画像データは、入力画像の各画素のサブピクセル毎の階調値を記述する。

## 【 0 0 1 8 】

制御データは、表示ドライバ 1 0 を制御するためのコマンド及びパラメータを含み、例えば、輝度値である Display Brightness Value (D B V) を含む。D B V は、表示データの輝度を指定するパラメータであり、例えば 1 6 進数で “ 0 0 0 ” から “ F F F ” までの範囲内で指定される。D B V において “ F F F ” は最も明るい状態である最大の輝度を示し、“ 0 0 0 ” は最も暗い状態である最小の輝度を示す。

40

## 【 0 0 1 9 】

メモリ 1 2 は、インタフェース制御回路 1 1 から転送された画像データを格納し、例えば、Static Random Access Memory (S R A M) で構成される。

## 【 0 0 2 0 】

画像処理回路 1 3 は、インタフェース制御回路 1 1 から受け付けた画像データに対して補正処理等の所望の画像データ処理を行い、補正された画像データをデータ線駆動回路 1 5 に出力する。実施形態における画像処理回路 1 3 の動作の詳細については後述する。

50

## 【 0 0 2 1 】

階調電圧生成回路 1 4 は、画像データに記述されている階調値がとり得る値のそれぞれに対応する一組の階調電圧を生成する。

## 【 0 0 2 2 】

データ線駆動回路 1 5 は、画像データの階調値に対応する階調電圧で各データ線 2 2 を駆動する。例えば、データ線駆動回路 1 5 は、階調電圧生成回路 1 4 から供給された階調電圧のうちから画像データの階調値に対応する階調電圧を選択し、その階調電圧になるように各データ線 2 2 を駆動する。

## 【 0 0 2 3 】

ゲート線制御回路 1 6 は、ゲート線制御回路 2 3 にゲート線制御信号を出力し、制御する。

10

## 【 0 0 2 4 】

エミッション線制御回路 1 7 は、エミッション駆動回路 2 4 にエミッション制御信号を出力し、制御する。

## 【 0 0 2 5 】

階調値に基づきムラ補正を行う場合、入力された階調値とムラ補正データとから補正量を計算し、補正後の階調値を出力する表示ドライバがある。このような表示ドライバに D B V が入力されると、D B V に応じて表示データの輝度は変化するが、階調値は変化しない。つまり、階調値が同じであっても D B V が異なると、発光素子に印加される電圧が異なる。したがって、ムラの量は、発光素子に印加される電圧に応じて変わる特性があるため、ムラ補正に用いられる補正量を変更する必要がある。

20

## 【 0 0 2 6 】

以下、一実施形態におけるムラ補正処理方法を、図 2 を用いて説明する。

## 【 0 0 2 7 】

図 2 に示すように、まず表示ドライバ 1 0 に D B V が入力される（ステップ S 1 1）。D B V が入力されても階調値は変わらない。

## 【 0 0 2 8 】

ディスプレイ特性 が保持されると、入力された D B V と階調値とに対応する輝度を出力する D B V 1 0 0 % における階調値が算出される（ステップ S 1 2）。なお、例えば、液晶パネルや O L E D パネル等の表示パネルでは、ガンマ値 は 2 . 2 に設定される。

## 【 0 0 2 9 】

図 2 のステップ S 1 2 の演算について説明する。図 3 は、横軸が入力データ（入力階調値）、縦軸が輝度を表すデータ輝度特性を示すグラフの一例である。図 3 には、 $\gamma = 2.2$  であり、D B V 1 0 0 %、5 0 %、2 2 % に対応するデータ輝度特性のカーブが示されている。

30

## 【 0 0 3 0 】

図 3 に示すように、輝度制御を電圧の調整により行う場合、D B V 5 0 % における 2 5 5 階調の輝度は、D B V 1 0 0 % における 1 8 6 階調の輝度に相当する。

## 【 0 0 3 1 】

D B V 1 0 0 % における 1 8 6 階調は、次のように計算されてもよい。 $\gamma = 2.2$ 、D B V 5 0 % に対応する輝度は、 $0.5 * (\text{入力階調値})^{2.2} = (0.5^{1/2.2} * \text{入力階調値})^{2.2} = (1.86 / 2.55 * \text{入力階調値})^{2.2}$  として算出される。したがって、D B V 5 0 % における入力階調値に  $1.86 / 2.55$  を乗算すれば、D B V 5 0 % と入力階調値とに対応する輝度を出力する D B V 1 0 0 % における階調値が算出される。

40

## 【 0 0 3 2 】

同様に、D B V 2 2 % における 2 5 5 階調の輝度は、D B V 1 0 0 % における 1 2 8 階調の輝度に相当する。つまり、D B V 2 2 % における 2 5 5 階調と D B V 1 0 0 % における 1 2 8 階調とにおいて、発光素子に対して印加される電圧が同じであり、ムラ量も同じである。

## 【 0 0 3 3 】

計算によれば、 $\gamma = 2.2$ 、D B V 2 2 % に対応する輝度は、 $0.22 * (\text{入力階調値})$

50

$2.2 = (0.221 / 2.2 * \text{入力階調値})$   $2.2 = (128 / 255 * \text{入力階調値})$   
 $2.2$ として算出される。したがって、 $DBV22\%$ における入力階調値に $128 / 255$ を乗算すれば $DBV22\%$ と入力階調値とに対応する輝度を出力する $DBV100\%$ における階調値が算出される。

【0034】

上述した例は、 $DBV50\%$ における $255$ 階調と $DBV100\%$ における $186$ 階調との間及び $DBV22\%$ における $255$ 階調と $DBV100\%$ における $128$ 階調の間では、発光素子に対して印加される電圧が同じであり、ムラ量も同じであることを示している。すなわち、換算された $DBV100\%$ における階調値に応じた補正量に基づき、入力画像に対してムラ補正を行えばよい。

10

【0035】

図2に戻り、ステップS12で算出された階調値と $DBV100\%$ の輝度におけるムラ補正データとに基づき、ムラ補正量が算出され（ステップS13）、ムラ補正された画像データが生成される（ステップS14）。

【0036】

上述した一実施形態におけるムラ補正処理を実現する画像処理回路13の構成を説明する。

【0037】

図4は、一実施形態における画像処理回路13の構成を示すブロック図である。

【0038】

画像処理回路13は、Look up Table (LUT) 131、補正量演算回路132及びムラ補正回路133を備える。LUT131は、レジスタ1311及び演算回路1312を含む。なお、LUT131、補正量演算回路132及びムラ補正回路133は表示ドライバ10に含まれればよく、これらの回路の全て又は一部は画像処理回路13に含まれなくてもよい。

20

【0039】

LUT131は、入力された $DBV$ と階調値とに対応する輝度を出力する $DBV100\%$ における階調値を算出する。例えば、LUT131は、インタフェース制御回路11から入力された $DBV$ を、変換係数に変換する。変換係数は、所定の係数の一例である。実施形態における変換係数は、例えば、メモリ12に記憶される $DBV100\%$ の輝度のムラ補正データに基づき算出されるムラ補正量を、換算された $DBV100\%$ の輝度における階調値に対応する補正量に変換する係数である。

30

【0040】

図5は、LUT131において入力される $DBV$ と出力される変換係数との関係を示す図である。実施形態におけるLUT131のレジスタ1311は、所定数の $DBV$ とそれらに対応する変換係数とを記憶する。図5の例では、 $DBV1 \sim 5$ のそれぞれに対する変換係数 $1 \sim 5$ がレジスタ1311に記憶されている。LUT131に $DBV$ が入力されると、演算回路1312は、レジスタ1311に記憶されている変換係数を用いて線形補間処理を行い、出力される変換係数を算出する。

【0041】

なお、変換係数は、図3を用いて説明したデータ輝度特性の関係式に、ガンマ値、入力階調値及び $DBV$ を用いて、 $DBV100\%$ における階調値を算出することにより算出してもよい。しかしながら、図4及び図5に示すLUT方式を用いることで、表示ドライバ10を、所定数の $DBV$ の変換係数を保持するレジスタと、乗算器数個程度の小規模な回路とで実現できる。このような構成により、回路の簡単化及び必要なメモリ容量の削減を図れる。

40

【0042】

また、LUT設定はアナログの電圧コントロール設定に合わせて変更する必要がある。特に $DBV$ が小さい場合、電圧の調整により階調制御を行うと階調潰れが発生するおそれがあるため、エミッションの調整だけで輝度制御を行う場合がある。この場合、 $DBV$ が変

50

わっても発光素子に印加される電圧は各階調で一定となり、ムラの量も変わらないため変換係数を一定にする必要がある。一実施形態では、図 5 に示すように、LUT 131 において、DBV が所定値である DBV0 以下の場合、変換係数が一定になるように、変換係数の下限が設定される。

#### 【0043】

図 4 に戻り、LUT 131 は、算出した変換係数を、補正量演算回路 132 に出力する。

#### 【0044】

補正量演算回路 132 は、メモリ 12 に格納されている DBV100% の輝度におけるムラ補正データと変換係数とに基づき、DBV の変化に応じたムラ補正量を算出する。補正量演算回路 132 は、ムラ補正量を用いて画像データにムラ補正を行い、ムラ補正画像データを生成する。

10

#### 【0045】

以上では、限られた数の実施形態に関してのみ説明したが、本開示の利益を有する当業者は、本開示の範囲から逸脱することなく様々な他の実施形態及び変形例が考案され得ることを理解する。実施形態同士又はその変形例が組み合わせられてもよい。したがって、本明細書及び図面は、例示的開示に過ぎない。

#### 【符号の説明】

#### 【0046】

- 1 表示装置
- 10 表示ドライバ
- 11 インタフェース制御回路
- 12 メモリ
- 13 画像処理回路
- 131 LUT
- 1311 レジスタ
- 1312 演算回路
- 132 補正量演算回路
- 133 ムラ補正回路
- 14 階調電圧生成回路
- 15 データ線駆動回路
- 16 ゲート線制御回路
- 17 エミッション制御回路
- 20 表示パネル
- 21 ゲート線
- 22 データ線
- 23 ゲート線駆動回路
- 24 エミッション駆動回路
- 25 エミッション線
- P 画素回路

20

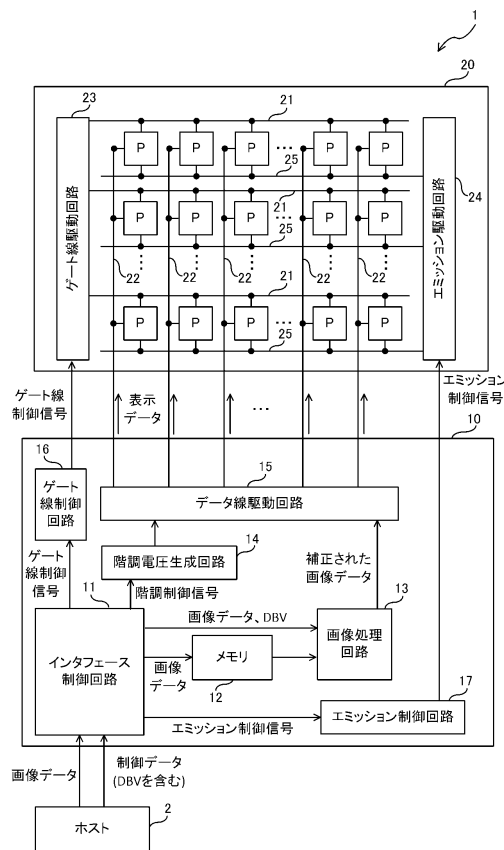
30

40

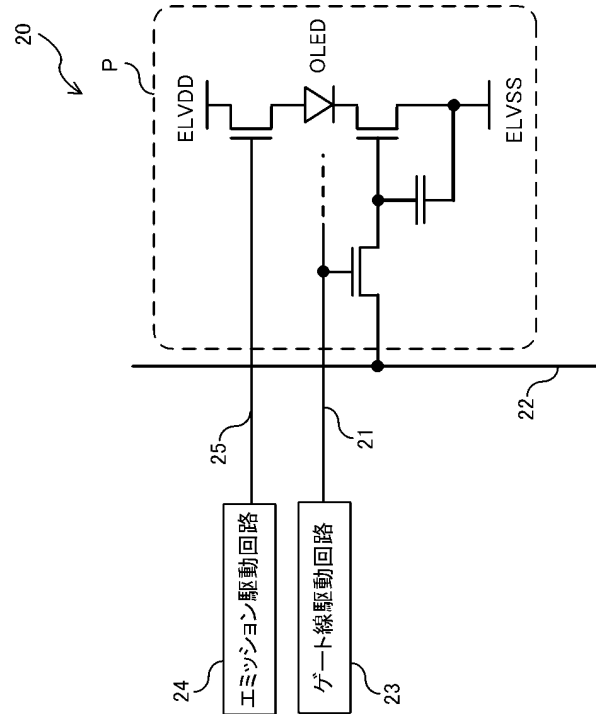


【図面】

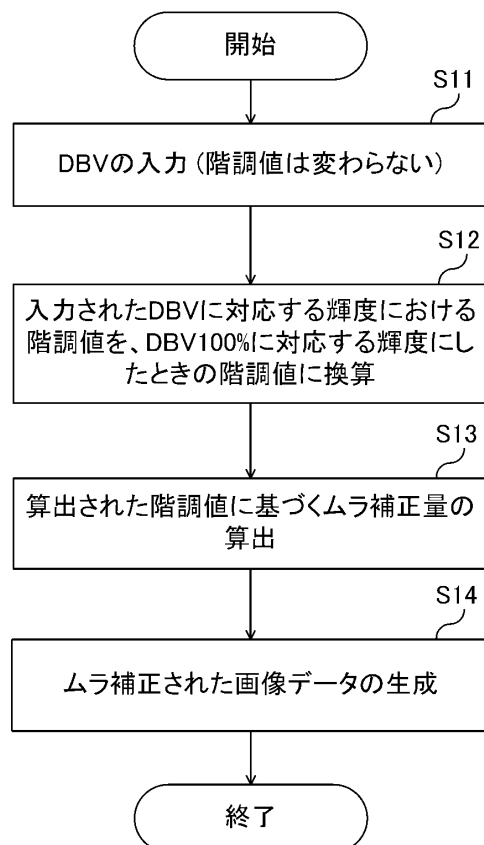
【図 1 A】



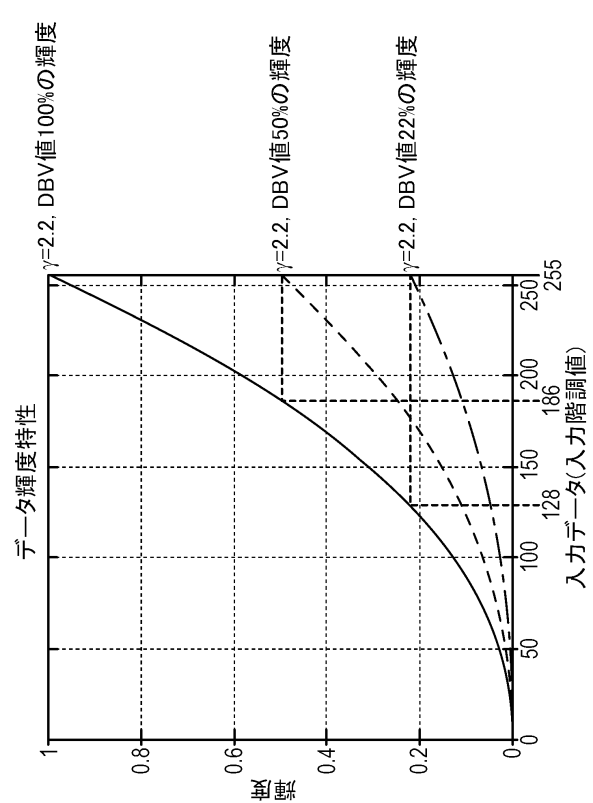
【図 1 B】



【図 2】



【図 3】



10

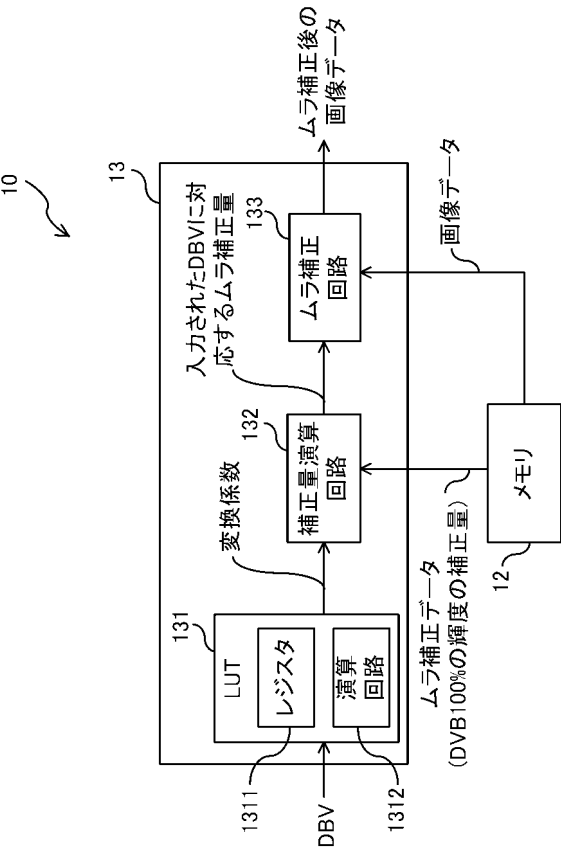
20

30

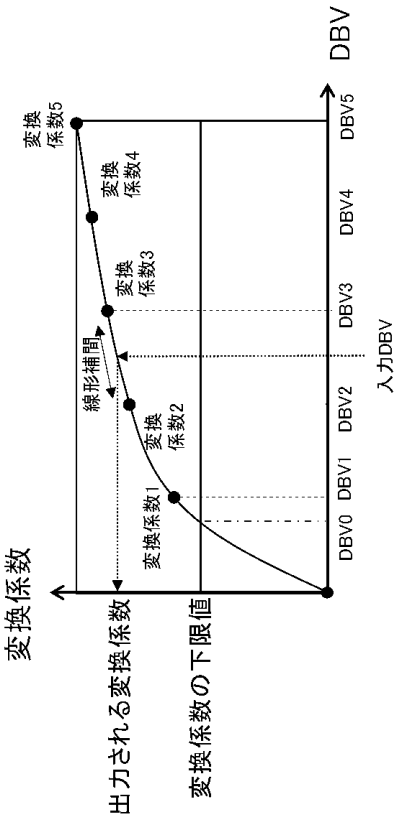
40

50

【図 4】



【図 5】



10

20

30

40

50

## フロントページの続き

(51)国際特許分類

F I

G 0 9 G	3/20	6 2 3 R
H 0 5 B	33/14	A
H 0 1 L	27/32	

東京都中野区中野 4 丁目 1 0 番 2 号 シナプティクス・ジャパン合同会社内

(72)発明者 土田 裕久

東京都中野区中野 4 丁目 1 0 番 2 号 シナプティクス・ジャパン合同会社内

(72)発明者 能勢 崇

東京都中野区中野 4 丁目 1 0 番 2 号 シナプティクス・ジャパン合同会社内

審査官 斎藤 厚志

(56)参考文献

特開 2 0 1 6 - 0 0 9 1 3 6 ( J P , A )

特開 2 0 1 1 - 2 2 7 2 5 7 ( J P , A )

特開 2 0 1 1 - 1 1 8 3 6 1 ( J P , A )

国際公開第 2 0 1 5 / 1 7 3 9 4 8 ( W O , A 1 )

特開 2 0 0 7 - 3 4 2 0 9 ( J P , A )

(58)調査した分野 (Int.Cl., D B 名)

G 0 9 G 3 / 3 2 3 3

G 0 9 G 3 / 3 2 9 1

G 0 9 G 3 / 2 0

H 0 1 L 5 1 / 5 0

H 0 1 L 2 7 / 3 2