(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[5]
H01L 23/28

(11) 공개번호 특1994-0010291
(43) 공개일자 1994년05월24일

(21) 출원번호 특1992-0020171
(22) 출원일자 1992년10월30일

(71) 출원인 삼성전자 주식회사 김광호
경기도 수원시 권선구 매탄동 416번지
(72) 발명자 김영수
서울특별시 영등포구 여의도동 50번지 시범아파트 16동 35호
남시백
인천직할시 남동구 간석 4동 217번지 6호 명지빌라 7동 302호
박기
서울특별시 서초구 서초동 삼성빌라 A동 302호
(74) 대리인 조용식, 신동준

심사청구 : 없음

(54) 다핀용 반도체 패키지

요약

이 발명은 다핀용 반도체 패키지에 관한 것이다. 이 발명의 반도체 패키지는 반도체 칩을 탑재할 수 있는 리드프레임의 본딩 패드와, 칩 패드가 지그재그 형태로 칩 외주에 위치하도록 배열된 반도체 칩과, 상기 반도체 칩과 리드를 전기적으로 연결하기 위한 TAB의 미세 배선과, 상기 TAB의 미세 배선에 대응하는 리드로 구성되어 이루어졌다. 또한, 이 발명의 반도체 패키지는 반도체 칩의 칩 패드의 피치가 협소해지더라도 반도체 칩의 칩 패드와 리드까지의 전기적 연결수단을 TAB의 미세배선과 PCB의 미세배선을 이용함으로서 반도체 패키지의 크기를 변화시키지 않고도 다핀화를 이룰 수 있으며, 전기적 특성을 향상시킬 수 있다.

그리고, 이 발명의 반도체 패키지는 방열판을 반도체 칩의 뒷면에 부착함으로써 반도체 칩에서 발생하는 열을 외부로 방출할 수 있어서 매우 효과적이다.

대표도

도2

명세서

[발명의 명칭]

다핀용 반도체 패키지

[도면의 간단한 설명]

제2도는 이 발명의 제1실시예를 적용한 반도체 패키지의 평면도,

제3도 (가) 내지 제3도 (나)는 이 발명의 제2실시예에 따른 인쇄회로기판과 리드 프레임의 평면도,

제4도는 제3도가 접합된 상태의 평면도,

제5도는 이 발명의 제2실시예를 적용한 반도체 패키지의 단면도,

제6도 (가) 내지 제6도 (나)는 이 발명의 제3실시예를 적용한 반도체 패키지의 단면도이다.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체 패키지에 있어서, 반도체 칩을 탑재할 수 있는 리드프레임의 본딩 패드와, 칩 패드가 지그재그

형태로 칩 외주에 위치하도록 배열된 반도체 칩과, 상기 반도체 칩과 리드를 전기적으로 연결하기 위한 TAB의 미세배선과, 상기 TAB의 미세 배선에 대응하는 리드로 구성되어 이루어진 다핀용 반도체 패키지.

청구항 2

제1항에 있어서, 상기 칩 패드는 피치가 120㎛ 이하로 된 다핀용 반도체 패키지.

청구항 3

반도체 패키지에 있어서, 반도체 칩이 탑재되는 위치주변에 반도체 칩의 칩 패드의 배열에 맞추어 미세배선을 한 인쇄회로기판과, 상기 인쇄회로기판의 미세배선의 각각에 맞게 리드가 형성된 리드 프레임과, 상기 리드 프레임과 인쇄회로기판을 솔더링에 의해 조합되고, 상기 인쇄회로기판에 반도체 칩을 탑재하고, 상기 반도체 칩과 리드를 전기적으로 접속하기 위해 반도체 칩의 칩 패드와 상기 인쇄회로기판의 미세배선을 미세금속선으로 연결하며, 상기 전기적 접속이 완료된 자재를 수지봉지로 몰딩하도록 된 다핀용 반도체 패키지.

청구항 4

반도체 패키지에 있어서, 칩 패드의 배열에 맞추어 미세배선이 형성된 인쇄회로기판과, 상기 인쇄회로기판의 미세배선의 각각에 맞게 리드가 형성된 리드 프레임과, 상기 인쇄회로기판에 반도체 칩을 탑재하고, 상기 반도체 칩과 리드를 전기적으로 접속하기 위해 반도체 칩의 칩 패드와 상기 인쇄회로기판의 미세 배선을 미세금속선으로 연결하고, 상기 전기적 접속이 완료된 자재를 액상의 수지봉지로 포팅하며, 상기 인쇄회로기판의 뒷면에 열방출 매개체인 방열판을 부착하도록 된 다핀용 반도체 패키지.

청구항 5

제4항에 있어서, 상기 인쇄회로기판은 포팅액 주입구와 공기 배출구가 형성된 다핀용 반도체 패키지.

청구항 6

제4항에 있어서, 상기 반도체 칩과 방열판 사이에 있는 인쇄회로기판에 열방출 통로가 형성된 다핀용 반도체 패키지.

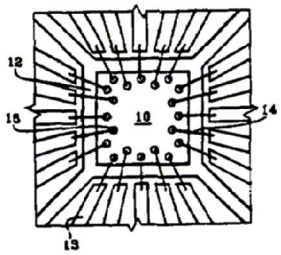
청구항 7

제4항에 있어서, 상기 반도체 패키지는 액상의 수지봉지를 포팅한 후 경화하여 제작한 다핀용 반도체 패키지.

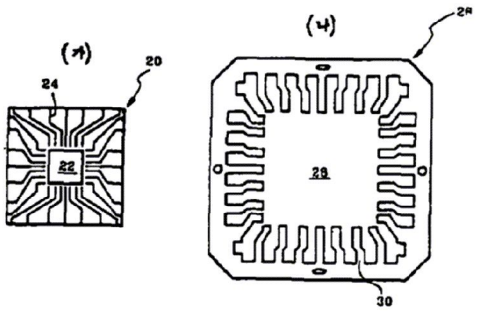
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

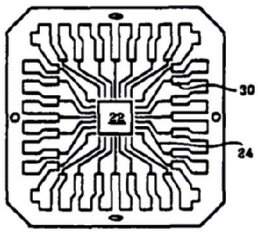
도면2



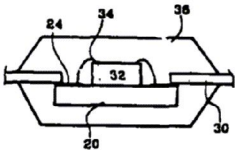
도면3



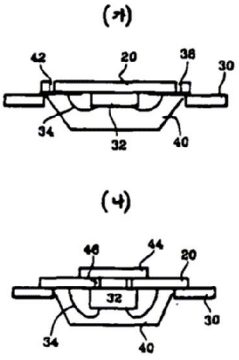
도면4


30
22
24

도면5


24
34
36
32
20
30

도면6


(가)
42
20
38
30
34
32
40
(나)
46
44
20
31
32
30
34
40