

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5158883号  
(P5158883)

(45) 発行日 平成25年3月6日(2013.3.6)

(24) 登録日 平成24年12月21日(2012.12.21)

(51) Int.Cl.

F I

G 0 6 F 11/00 (2006.01)

G 0 6 F 9/06 6 3 0 D

請求項の数 5 (全 14 頁)

|           |                              |           |  |
|-----------|------------------------------|-----------|--|
| (21) 出願番号 | 特願2009-187222 (P2009-187222) | (73) 特許権者 | 000005290<br>古河電気工業株式会社<br>東京都千代田区丸の内二丁目2番3号 |
| (22) 出願日  | 平成21年8月12日(2009.8.12)        | (74) 代理人  | 100123674<br>弁理士 松下 亮                        |
| (65) 公開番号 | 特開2011-39825 (P2011-39825A)  | (72) 発明者  | 山本 篤司<br>東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内       |
| (43) 公開日  | 平成23年2月24日(2011.2.24)        | (72) 発明者  | 越 浩之<br>東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内        |
| 審査請求日     | 平成23年7月1日(2011.7.1)          | (72) 発明者  | 加木 信行<br>東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内       |

最終頁に続く

(54) 【発明の名称】 ファームウェア更新方法及びファームウェア更新装置

(57) 【特許請求の範囲】

【請求項1】

ファームウェア更新用プログラムと、所定の処理を行う動作プログラムと、周辺ICの制御・通信を処理する制御・通信プログラムと、がROM(Read Only Memory)に格納されており、前記動作プログラムと前記制御・通信プログラムのいずれか一方または両方を前記ファームウェア更新用プログラムを用いて新プログラムに書き換えることでファームウェア更新を行うファームウェア更新方法であって、

前記制御・通信プログラムを、所定のタイミングで前記ROMからRAM(Random Access Memory)にコピーして実行、または予め前記ROMから前記RAMにコピーして常駐させて実行し、

前記ファームウェア更新用プログラムが前記ROMから前記RAMの前記制御・通信プログラムとは別の領域にコピーされて実行を開始すると、前記新プログラムの受信中、前記ROMの所定の保存領域のデータ消去中、及び前記保存領域への前記新プログラムの書き込み中、のそれぞれの期間を含む前記ファームウェア更新用プログラムの処理が前記RAMで行われていない期間だけプログラムカウンタを前記制御・通信プログラムに切り替えることで、前記制御・通信プログラムと前記ファームウェア更新用プログラムとを並行して実行させる

ことを特徴とするファームウェア更新方法。

【請求項2】

前記ROMは、前記動作プログラム及び前記制御・通信プログラムとして、それぞれ実

行用とバックアップ用の２種類のプログラムを異なる保存領域に格納しており、

前記ファームウェア更新用プログラムは、更新対象の前記バックアップ用動作プログラムまたはノ及び前記バックアップ用制御・通信プログラムを前記新プログラムに書き換える

ことを特徴とする請求項 1 に記載のファームウェア更新方法。

【請求項 3】

前記 ROM は、さらにブートローダを格納しており、

前記ファームウェア更新用プログラムが、前記新プログラムの保存領域の情報を含むファームウェア更新情報を前記 ROM または前記 RAM に保存しておき、

前記新プログラムへの書き換え終了後の再起動時に、前記ブートローダが前記ファームウェア更新情報をもとに前記動作プログラムと前記制御・通信プログラムのそれぞれの実行用とバックアップ用のプログラムの保存領域の情報を更新する

ことを特徴とする請求項 2 に記載のファームウェア更新方法。

【請求項 4】

前記ファームウェア更新用プログラムは、前記ファームウェア更新中に異常が発生したことを検出するデータ異常検出手段を備え、

前記データ異常検出手段により前記 ROM に保存された前記新プログラムのデータ異常が検出されると、前記保存領域の情報を更新しない

ことを特徴とする請求項 3 に記載のファームウェア更新方法。

【請求項 5】

ファームウェア更新用プログラムと所定の処理を行う動作プログラムと周辺 IC の制御・通信を処理する制御・通信プログラムとを格納した ROM と、実行させるプログラムを前記 ROM からコピーして保存する RAM と、を有する CPU のファームウェア更新を行うファームウェア更新装置であって、

前記 ROM の所定の保存領域のデータを消去する ROM データ消去手段と、

外部から更新用の新プログラムを受信する受信手段と、

前記受信手段から前記新プログラムを入力して前記 ROM の所定の保存領域に書き込む ROM データ書込手段と、

前記 ROM データ消去手段により前記動作プログラムまたはノ及び前記制御・通信プログラムのバックアップ用プログラムを保存している保存領域のプログラムデータを消去した後に、前記受信手段と前記 ROM データ書込手段とを交互に実行して前記保存領域に前記新プログラムを書き込むファームウェア更新手段と、を備え、

前記制御・通信プログラムは、所定のタイミングで前記 ROM から RAM にコピーされて実行、または予め前記 ROM から前記 RAM にコピーされて常駐して実行され、

前記ファームウェア更新用プログラムが前記 ROM から前記 RAM の前記制御・通信プログラムとは別の領域にコピーされて実行を開始すると、

ファームウェア更新手段は、前記受信手段による前記新プログラムの受信時、前記 ROM データ消去手段による前記保存領域のデータ消去中、及び前記 ROM データ書込手段による前記保存領域への前記新プログラムの書き込み中、のそれぞれの期間を含む前記ファームウェア更新の処理が前記 RAM で行われていない期間に、プログラムカウンタを前記制御・通信プログラムに切り替えることで、前記制御・通信プログラムと前記ファームウェア更新とを並行して実行させる

ことを特徴とするファームウェア更新装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ファームウェア更新方法及びファームウェア更新装置に関する。

【背景技術】

【0002】

マイクロプロセッサ (CPU) 等を搭載した電子機器が広く利用されるようになってい

10

20

30

40

50

る。このような電子機器には、要求される機能を実現するためにファームウェアと呼ばれるハードウェアの基本機能を制御するためのプログラムが搭載されている。電子機器の機能拡張を行う場合やプログラム上の不具合が見つかった場合には、ファームウェアの更新を行う必要がある。このようなファームウェアは、フラッシュメモリなどのROM (Read Only Memory) に格納されており、ファームウェア更新を行うためには、ROM上のプログラムデータを消去したのち、外部から更新用のプログラムデータを受信し、これをROMに書き込むといった手順が必要となる(特許文献1、2)。

#### 【0003】

ファームウェアの更新が可能なCPUの従来の構成例を図6に示す。従来のCPU901は、ROM902とRAM(Random Access Memory)903、及び外部から受信したデータを一時的に保存する受信バッファ904を備えている。ROM902は、大きく4つの領域に区分されており、第1の領域に実行用のプログラムが保存され、第2の領域にバックアップ用のプログラムが保存され、第3の領域にファームウェア更新用プログラムが保存され、さらに第4の領域にブートローダが保存されている。また、RAM903は、プログラムを実行させたときに変数の値を保存するための変数保存領域903aと、実行させるプログラムをROM902からコピーして保存するためのプログラム領域903bに区分されている。

#### 【0004】

このような構成のCPU901において、ファームウェア更新を行う従来の方法を図7の流れ図を用いて説明する。まず、ステップS91で外部からファームウェア更新命令を受信すると、ステップS92でROM902の第3の領域からファームウェア更新用プログラムを読み込み、これをRAM903のプログラム領域903bにコピーし、ステップS93でこれを起動させる。次のステップS94では、バックアップ用プログラムが保存されているROM902の第2の領域のプログラムデータを消去する。そして、ステップS95で外部から受信バッファ904に新プログラムのデータが送信される毎に、ステップS97までの処理を繰り返し行う。ステップS96では、ステップS95で受信したプログラムデータをROM902の第2の領域に書き込む。ステップS97では、新プログラムのデータ受信が終了したか否かを判定し、終了していない場合には、再びステップS95からの処理を繰り返す。一方、新プログラムの全データの受信を終了したと判定した場合には、ステップS98でCPU901を再起動して新プログラムを使用可能とする。

#### 【先行技術文献】

#### 【特許文献】

#### 【0005】

【特許文献1】特開2003-108396号公報

【特許文献2】特開2004-341781号公報

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0006】

ところで、通常の電子機器では、ファームウェア更新を行っている間も、制御や通信などのサービスを継続させたいといった要望がある。また、マイクロプロセッサを組み込んだシステムにおいては、許容されるリソースが限られることが多いため、可能な限り小さな構成で所望の機能を実現させたいという要望がある。

#### 【0007】

しかしながら、図6に示すような従来のCPU構成におけるファームウェア更新方法では、ファームウェア更新用プログラムの処理にCPUが占有されていた。そのため、周辺ICの制御やデジタル演算装置との通信等が行えなくなり、所定のサービスが一時的に停止して電子機器の性能を満たすことができなくなってしまうといった問題があった。

#### 【0008】

また、図8に示すように、RAM913には変数保存領域のみが設けられ、ROM912に保存されているプログラムは、RAM913にコピーされることなくROM912上

で動作するように構成されている場合には、ROM 912 に保存されているファームウェア更新用プログラムをROM 912 上で動作させながら、同じROM 912 上のバックアップ用プログラムが保存されている領域のプログラムデータを書き換えることになる。そのため、ROM 912 には、プログラムの実行とプログラムデータの書き換えが並行して行えるようなROMを用いなければならないといった問題がある。

【0009】

図8に示すような構成のCPU 911において、プログラムの実行とプログラムデータの書き換えを並行して行えないROMを用いる場合には、図9に示すように、受信した新プログラムのデータを一時的に保存するメモリ925を追加する必要がある。そして、ROM 912でファームウェア更新用プログラムを実行させ、新プログラムのデータを受信するとこれを一時的にメモリ925に保存し、プログラムデータの受信を完了した時点でメモリ925に保存したデータを一括してROM 912に書き込むようにする必要がある。このような方法では、メモリ925を追加する必要があるため、コストアップ及び電子機器のサイズアップにつながるといった問題があった。

10

【0010】

そこで、本発明はこのような問題を解決するためになされたものであり、CPUの動作に必要な最小限の構成で、周辺ICの制御・通信の主要機能を停止させることなく、ファームウェア更新を行うことが可能なファームウェア更新方法及びファームウェア更新装置を提供することを目的とする。

【課題を解決するための手段】

20

【0011】

本発明のファームウェア更新方法の第1の態様は、ファームウェア更新用プログラムと、所定の処理を行う動作プログラムと、周辺ICの制御・通信を処理する制御・通信プログラムと、がROMに格納されており、前記動作プログラムと前記制御・通信プログラムのいずれか一方または両方を前記ファームウェア更新用プログラムを用いて新プログラムに書き換えることでファームウェア更新を行うファームウェア更新方法であって、前記制御・通信プログラムを、所定のタイミングで前記ROMからRAM(Random Access Memory)にコピーして実行、または予め前記ROMから前記RAMにコピーして常駐させて実行し、前記ファームウェア更新用プログラムが前記ROMから前記RAMの前記制御・通信プログラムとは別の領域にコピーされて実行を開始すると、前記新プログラムの受信中、前記ROMの所定の保存領域のデータ消去中、及び前記保存領域への前記新プログラムの書き込み中、のそれぞれの期間を含む前記ファームウェア更新用プログラムの処理が前記RAMで行われていない期間だけプログラムカウンタを前記制御・通信プログラムに切り替えることで、前記制御・通信プログラムと前記ファームウェア更新用プログラムとを並行して実行させることを特徴とする。

30

【0013】

本発明のファームウェア更新方法の他の態様は、前記ROMは、前記動作プログラム及び前記制御・通信プログラムとして、それぞれ実行用とバックアップ用の2種類のプログラムを異なる保存領域に格納しており、前記ファームウェア更新用プログラムは、更新対象の前記バックアップ用動作プログラムまたは/及び前記バックアップ用制御・通信プログラムを前記新プログラムに書き換えることを特徴とする。

40

【0014】

本発明のファームウェア更新方法の他の態様は、前記ROMは、さらにブートローダを格納しており、前記ファームウェア更新用プログラムが、前記新プログラムの保存領域の情報を含むファームウェア更新情報を前記ROMまたは前記RAMに保存しておき、前記新プログラムへの書き換え終了後の再起動時に、前記ブートローダが前記ファームウェア更新情報をもとに前記動作プログラムと前記制御・通信プログラムのそれぞれの実行用とバックアップ用のプログラムの保存領域の情報を更新することを特徴とする。

【0015】

本発明のファームウェア更新方法の他の態様は、前記ファームウェア更新用プログラム

50

は、前記ファームウェア更新中に異常が発生したことを検出するデータ異常検出手段を備え、前記データ異常検出手段により前記ROMに保存された前記新プログラムのデータ異常が検出されると、前記保存領域の情報を更新しないことを特徴とする。

【0016】

本発明のファームウェア更新装置の第1の態様は、ファームウェア更新用プログラムと所定の処理を行う動作プログラムと周辺ICの制御・通信を処理する制御・通信プログラムとを格納したROMと、実行させるプログラムを前記ROMからコピーして保存するRAMと、を有するCPUのファームウェア更新を行うファームウェア更新装置であって、前記ROMの所定の保存領域のデータを消去するROMデータ消去手段と、外部から更新用の新プログラムを受信する受信手段と、前記受信手段から前記新プログラムを入力して前記ROMの所定の保存領域に書き込むROMデータ書込手段と、前記ROMデータ消去手段により前記動作プログラムまたはノ及び前記制御・通信プログラムのバックアップ用プログラムを保存している保存領域のプログラムデータを消去した後に、前記受信手段と前記ROMデータ書込手段とを交互に実行して前記保存領域に前記新プログラムを書き込むファームウェア更新手段と、を備え、前記制御・通信プログラムは、所定のタイミングで前記ROMからRAMにコピーされて実行、または予め前記ROMから前記RAMにコピーされて常駐して実行され、前記ファームウェア更新用プログラムが前記ROMから前記RAMの前記制御・通信プログラムとは別の領域にコピーされて実行を開始すると、ファームウェア更新手段は、前記受信手段による前記新プログラムの受信、前記ROMデータ消去手段による前記保存領域のデータ消去中、及び前記ROMデータ書込手段による前記保存領域への前記新プログラムの書き込み中、のそれぞれの期間を含む前記ファームウェア更新の処理が前記RAMで行われていない期間に、プログラムカウンタを前記制御・通信プログラムに切り替えることで、前記制御・通信プログラムと前記ファームウェア更新とを並行して実行させることを特徴とする。

【発明の効果】

【0017】

本発明によれば、1つのROMと1つのRAMというCPUの動作に必要な最小限の構成で、周辺ICの制御・通信の主要機能を停止させることなく、ファームウェア更新を行うことが可能なファームウェア更新方法及びファームウェア更新装置を提供することが可能となる。

【図面の簡単な説明】

【0018】

【図1】第1の実施形態のファームウェア更新装置の構成を示すブロック図である。

【図2】第1の実施形態のファームウェア更新方法による処理手順を示す流れ図である。

【図3】ブートローダによる再起動後の処理手順を示す流れ図である。

【図4】第2の実施形態のファームウェア更新装置の構成を示すブロック図である。

【図5】第2の実施形態のファームウェア更新方法による処理手順を示す流れ図である。

【図6】従来のファームウェア更新装置の構成を示すブロック図である。

【図7】従来のファームウェア更新方法による処理手順を示す流れ図である。

【図8】従来の別のファームウェア更新装置の構成を示すブロック図である。

【図9】従来のさらに別のファームウェア更新装置の構成を示すブロック図である。

【発明を実施するための形態】

【0019】

本発明の好ましい実施の形態におけるファームウェア更新方法及びファームウェア更新装置の構成について、図面を参照して以下に詳細に説明する。なお、同一機能を有する各構成部については、図示及び説明簡略化のため、同一符号を付して示す。

【0020】

本発明の第1の実施の形態に係るファームウェア更新方法及びファームウェア更新装置を、図1を用いて説明する。図1は、本実施形態のファームウェア更新装置の構成を示す

ブロック図である。本実施形態のファームウェア更新装置は、CPU等を搭載した電子機器に適用することができ、該電子機器が有する機能を実行するための動作プログラムや、周辺ICの制御・通信等処理するための制御・通信プログラムを更新するのに用いられる。

#### 【0021】

図1では、CPU101が不揮発メモリのROM110と揮発メモリのRAM(Random Access Memory)120を1つずつ備えており、本実施形態ではこのような構成のCPU101を対象としたファームウェア更新方法を提供する。CPU101は、外部から受信したデータを一時的に保存するために、さらに受信バッファ130を備えている。また、CPU101には所定の信号線路で周辺ICが接続されており、本実施形態で対象とするCPU101は周辺ICの制御等を行っている。図1では、周辺ICの一例として、D/Aコンバータ21、A/Dコンバータ22、及びデジタル演算装置23がCPU101に接続されているものとしている。

10

#### 【0022】

CPU101では、電子機器の機能を実現する動作プログラムや、周辺ICの制御・通信を処理する制御・通信プログラムが、所定の周期あるいは必要に応じて適宜実行される。これらの動作プログラムや制御・通信プログラムはROM110に保存されており、必要なときにRAM120にコピーして実行される。ROM110には、動作プログラムを保存するための第1保存領域111と第2保存領域112が設けられており、図1では第1保存領域111に実行用のプログラムが保存され、第2保存領域112にはバックアップ用のプログラムが保存されている。実行用プログラムとバックアップ用プログラムの保存領域は、動作プログラムの更新毎に第1保存領域111と第2保存領域112との間で交互に入れ替わる。同様に、制御・通信プログラムを保存するための第3保存領域113と第4保存領域114が設けられており、図1では第3保存領域113に実行用のプログラムが保存され、第4保存領域114にはバックアップ用のプログラムが保存されている。ここでも、実行用プログラムとバックアップ用プログラムの保存領域は、制御・通信プログラムの更新毎に第3保存領域113と第4保存領域114との間で交互に入れ替わる。

20

30

#### 【0023】

さらにROM110には、動作プログラムや制御・通信プログラムを更新するのに用いるファームウェア更新用プログラムを保存するための第5保存領域115と、CPU101の起動時に所定の処理を行うブートローダを保存するための第6保存領域116も設けられている。

#### 【0024】

RAM120は、各プログラムを演算処理するとき用いるメモリであり、演算に用いられる変数の値を保存するための変数保存領域121と、処理対象のプログラムを保存するためのプログラム領域122とで構成されている。

#### 【0025】

CPU101では、制御・通信プログラムが所定の周期あるいは必要に応じて適宜実行されることから、本実施形態のファームウェア更新方法では、ファームウェア更新プログラムを実行して動作プログラムまたは/及び制御・通信プログラムの更新を行っている間も、制御・通信プログラムを継続して実行できるようにしている。すなわち、ファームウェアの更新が要求されると、ファームウェア更新プログラムの実行と制御・通信プログラムの実行とを並行して行えるようにするために、ROM110の第5領域115に保存されているファームウェア更新プログラムと第3領域113に保存されている制御・通信プログラム(実行用)の両方を、RAM120のプログラム領域122にコピーして保存させる。

40

#### 【0026】

50

図1では、制御・通信プログラムがプログラム領域122aにコピーして保存され、ファームウェア更新用プログラムがプログラム領域122bにコピーして保存されている。本実施形態では、ファームウェア更新用プログラムの実行アドレスと制御・通信プログラムの実行アドレスとを、プログラムカウンタに適宜入れ替えながら両方のプログラムを並行して実行させる構成としている。

**【0027】**

ファームウェアの更新は、外部からのファームウェア更新命令を受けて開始される。図1に示す実施形態では、一例としてCPU101に上位装置10が接続されており、上位装置10から送信されたファームウェア更新命令が受信バッファ130に書き込まれると、CPU101ではファームウェア更新を開始するための準備が行われる。すなわち、ファームウェア更新用プログラムを実行可能とするために、ROM110の第5領域115からファームウェア更新用プログラムが読み出されてRAM120のプログラム領域122bにコピーされる。また、それと同時に、制御・通信プログラムが第3領域113から読み出されてプログラム領域122aにコピーされる。なお、制御・通信プログラムについては、起動時等に予め第3領域113から読み出してプログラム領域122aに保存しておくことで、これをプログラム領域122aに常駐させるようにしてもよい。

10

**【0028】**

ファームウェア更新用プログラムがRAM120のプログラム領域122bに保存されると、プログラム領域122bのファームウェア更新用プログラムのアドレスがプログラムカウンタに設定される。これにより、CPU101ではプログラムカウンタに設定されたファームウェア更新用プログラムの実行が開始される。ファームウェア更新用プログラムは、ROMデータ消去手段141とROMデータ書込手段142を有しており、これらを用いてファームウェアの更新を実行する。

20

**【0029】**

本実施形態のファームウェア更新方法では、外部から入力する新プログラムが、ROM110のバックアップ用プログラムが保存されている第2保存領域112または第4保存領域114に保存される。そのため、ファームウェア更新用プログラムの実行が開始されると、まず、ROM110の第2保存領域112及び第4保存領域114のうち、更新対象のプログラムが保存されている領域のバックアップ用プログラムデータを、ROMデータ消去手段141を用いて消去する。

30

**【0030】**

更新対象のバックアップ用プログラムデータが消去されると、以降のファームウェア更新用プログラムの処理では、上位装置10から新プログラムのデータが送信されて受信バッファに書き込まれる毎に、ROMデータ書込手段142を用いて送信されたデータをROM110のデータ消去された領域に書き込む。新プログラムのデータを受信してROM110に書き込まれるまでの間に、何らかの異常が発生しないかを監視するデータ異常検出手段143をファームウェア更新用プログラムに設けるのが好ましい。このようなデータ異常検出手段143として、例えばチェックサムのような方法を用いることができる。

**【0031】**

一方、RAM120のプログラム領域122aに書き込まれた制御・通信プログラムは、ファームウェア更新用プログラムの処理がCPU101で行われていない時間帯に、プログラムカウンタに制御・通信プログラムのアドレスを設定することにより、所定の周期あるいは必要に応じて適宜実行される。このような時間帯として、ROMデータ消去手段141によるROMデータの消去が行われている期間、上位装置10から新プログラムのデータを受信している期間、及びROMデータ書込手段142によりROM110の所定の領域にデータが書き込まれている期間、等がある。このような時間帯に制御・通信プログラムが実行されることにより、D/Aコンバータ21、A/Dコンバータ22、及びデジタル演算装置23などの周辺ICの制御・通信処理も並行して実行されることになる。

40

**【0032】**

新プログラムのデータ受信がすべて終了してROMデータ書込手段142によるROM

50

110への書き込みが完了すると、所定のファームウェア更新情報がROM110またはRAM120の所定の位置に記録される。ファームウェア更新情報の記録位置として、図1ではRAM120の変数保存領域121の特定の位置121aに保存させるものとしている。ファームウェア更新情報には、少なくともROM110の第1保存領域111~第4保存領域114のうち新プログラムが書き込まれた領域の情報が含まれている。また、データ異常検出手段143による異常検出結果もファームウェア更新情報に含めるようにするのがよい。ファームウェア更新情報が特定の位置121aに保存された後、プログラムカウンタにブートローダのアドレスが設定され、これによりCPU101の再起動が行われる。

#### 【0033】

CPU101の再起動が行われると、ブートローダは、RAM120の特定の位置121aに保存されているファームウェア更新情報を入力し、これをもとに新プログラムが保存されているROM110上の領域と、ファームウェア更新前に実行用であったプログラムが保存されている領域を判定する。ここで、データ異常検出手段143による異常検出結果として異常が検出されなかった場合には、新プログラムが保存されている領域を実行用プログラム保存領域とし、ファームウェア更新前に実行用であったプログラムの保存領域をバックアップ用プログラム保存領域とする。これに対し、データ異常検出手段143による異常検出結果として異常が検出されている場合には、新プログラムが保存された領域をバックアップ用プログラム保存領域のままとし、ファームウェア更新前に実行用のプログラムを保存していた領域も実行用プログラム保存領域のままとする。

#### 【0034】

以下では、ファームウェア更新の一例として、動作プログラムが更新された場合について説明する。この場合、上位装置10から動作プログラムを対象とするファームウェア更新命令を受信すると、ROM110の第5領域115からファームウェア更新用プログラムが読み出され、RAM120のプログラム領域122bにコピーされる。そして、プログラムカウンタにファームウェア更新用プログラムのアドレスが設定されて実行が開始される。ファームウェア更新用プログラムの実行が開始されると、まずROMデータ消去手段141を用いて動作プログラムのバックアップ用プログラムが保存されている第2保存領域112のデータが消去される。

#### 【0035】

第2保存領域112のデータ消去が終了すると、上位装置10から新プログラムのデータが受信される毎に、ROMデータ書込手段142を用いて受信したデータをROM110の第2保存領域112に書き込む。この間も、制御・通信プログラムは、所定の周期または必要に応じて適宜実行される。データ異常検出手段143により異常が検出されることなく新プログラムのROM110への書き込みが完了すると、新プログラムの保存領域はROM110の第2保存領域112であることを示す情報をファームウェア更新情報としてRAM120上の特定の位置121aに保存する。これにより、ブートローダは再起動後に、新プログラムが保存されているROM110の第2保存領域112を実行用の動作プログラムが保存されている領域と判定し、第1領域111をバックアップ用プログラムの保存領域と判定する。

#### 【0036】

なお、上記では再起動後に実行用のプログラム保存領域とバックアップ用プログラム保存領域を判定するようにしているが、この判定を新プログラムのROM110への書き込み完了直後に行わせるようにすることも可能である。すなわち、新プログラムのROM110への書き込み完了後に、データ異常検出手段143により異常が検出されたかを判定する。その結果、異常が検出されなかった場合には、新プログラムの保存領域を示すファームウェア更新情報をRAM120上の特定の位置121aに保存させる。これに対し、データ異常検出手段143により異常が検出された場合には、RAM120上の特定の位置121aに保存されているファームウェア更新情報を変更せず、図1に示したROM110のプログラム保存構成を維持させる。

10

20

30

40

50



## 【 0 0 3 7 】

以下では、図 2 を用いて本実施形態のファームウェア更新方法を説明する。図 2 は、本実施形態のファームウェア更新方法による処理手順を示す流れ図である。まず、図 2 ( a ) に示すステップ S 1 において、上位装置 1 0 からファームウェア更新命令を受信する。これにより、ステップ S 2 では ROM 1 1 0 の第 5 領域 1 1 5 に保存されているファームウェア更新用プログラムが、RAM 1 2 0 上のプログラム領域 1 2 2 b にコピーされる。また、必要に応じて制御・通信プログラムも第 3 領域 1 1 3 からプログラム領域 1 2 2 a にコピーされる。ステップ S 3 では、プログラム領域 1 2 2 b のファームウェア更新プログラムのアドレスがプログラムカウンタに設定されることにより、ファームウェア更新プログラムが起動される。

10

## 【 0 0 3 8 】

ファームウェア更新プログラムが起動された後は、図 2 ( b ) に示す処理が行われる。まず、ステップ S 1 1 では、更新対象のプログラムのバックアップ用プログラムが保存されている ROM 1 1 0 上の領域 ( 図 1 の第 2 保存領域 1 1 2 または第 4 保存領域 1 1 4 ) のデータを、ROM データ消去手段 1 4 1 を用いて消去する。ROM データ消去手段 1 4 1 によるデータ消去が開始されると、ステップ S 1 2 でデータ消去の終了が判定されるまでの間、ステップ S 2 1 において制御・通信プログラムが実行される。制御・通信プログラムは、所定の周期あるいは必要に応じて適宜実行される。

## 【 0 0 3 9 】

ステップ S 1 2 でデータ消去の終了が判定されると、次のステップ S 1 3 で上位装置 1 0 からの新プログラムデータの受信を開始する。そして、ステップ S 1 4 で新プログラムデータの受信終了が判定されるまでの間、ステップ S 2 2 において制御・通信プログラムが実行される。また、ステップ S 1 4 で新プログラムデータの受信終了が判定されると、ステップ S 1 5 で受信データの ROM 1 1 0 上の所定の保存領域への書き込みが開始される。そして、ステップ S 1 6 で受信データの ROM 1 1 0 への書き込み完了が判定されるまでの間、ステップ S 2 3 において制御・通信プログラムが実行される。また、ステップ S 1 6 で受信データの書き込み終了が判定されると、次のステップ S 1 7 に進む。

20

## 【 0 0 4 0 】

ステップ S 1 7 では、上位装置 1 0 から新プログラムのデータをすべて受信したかを判定する。これは、上位装置 1 0 から新プログラムのデータをすべて送信した後に所定の送信完了信号を送信させることにより、この送信完了信号を受信したことを確認することで行える。ステップ S 1 7 で受信が完了していないと判定されると、ステップ S 1 3 に戻って再び新プログラムのデータ受信を開始する。一方、ステップ S 1 7 で受信完了が判定されると、ステップ S 1 8 において、所定のファームウェア更新情報が RAM 1 2 0 上の特定の位置 1 2 1 a に記録される。そして、次のステップ S 1 9 において、ブートローダにより CPU 1 0 1 の再起動が行われる。

30

## 【 0 0 4 1 】

つぎに、ブートローダによる再起動後の処理を、図 3 に示す流れ図を用いて説明する。ステップ S 3 1 でブートローダによる再起動が行われると、ステップ S 3 2 でファームウェア更新情報を RAM 1 2 0 上の特定の位置 1 2 1 a から入力する。ステップ S 3 3 では、ファームウェア更新情報に含まれているデータ異常検出手段 1 4 3 による異常検出結果を判定する。その結果、異常が検出されなかったと判定された場合には、ファームウェア更新後の ROM 1 1 0 の保存領域の構成に従って制御・通信プログラムを RAM 1 2 0 にコピーして実行させる。

40

## 【 0 0 4 2 】

すなわち、ステップ S 3 4 では、制御・通信プログラムを ROM 1 1 0 の所定の保存領域 ( 制御・通信プログラムが更新されているときは第 4 保存領域 1 1 4 、更新されていないときは第 3 保存領域 1 1 3 ) から RAM 1 2 0 にコピーする。その後、ステップ S 3 5 で更新後の実行用動作プログラムの開始アドレスをプログラムカウンタにセットすることによりサービスを開始する。なお、RAM 1 1 0 上の変数保存領域 1 2 1 のメモリマップ

50

を固定化、すなわち変数保存領域 1 2 1 における各変数の保存位置を固定化することによって、更新後の新プログラムにおいても更新前のプログラムによる処理結果から継続して処理させることが可能となる。

【 0 0 4 3 】

一方、ステップ S 3 3 で異常が検出されたと判定された場合には、ファームウェア更新前の ROM 1 1 0 の保存領域の構成に従ってプログラムを RAM 1 2 0 にコピーして実行させる。すなわち、ステップ S 3 6 では、制御・通信プログラムを ROM 1 1 0 の第 3 保存領域 1 1 3 から RAM 1 2 0 にコピーして実行させる。また、ステップ S 3 7 で動作プログラムを実行させる場合には、更新前の実行用動作プログラムの開始アドレスをプログラムカウンタにセットすることによりサービスを開始する。

10

【 0 0 4 4 】

上記説明のように、本実施形態のファームウェア更新方法及びファームウェア更新装置によれば、1つのROMと1つのRAMというCPUの動作に必要な最小限の構成で、周辺ICの制御・通信の主要機能を停止させることなく、ファームウェア更新を行うことが可能となる。

【 0 0 4 5 】

本発明の第 2 の実施の形態に係るファームウェア更新方法及びファームウェア更新装置を、図 4 を用いて説明する。図 4 は、本実施形態のファームウェア更新装置の構成を示すブロック図である。本実施形態のファームウェア更新装置では、RAM 2 2 0 のプログラム領域 2 2 2 が予め制御・通信プログラム保存領域 2 2 2 a、ファームウェア更新用プログラム保存領域 2 2 2 b、及び必要に応じて動作プログラムをコピーして保存させるための動作プログラム保存領域 2 2 2 c に区分されている。そして、制御・通信プログラム保存領域 2 2 2 a 及びファームウェア更新用プログラム保存領域 2 2 2 b には、それぞれ制御・通信プログラム及びファームウェア更新用プログラムが予め ROM 1 1 0 の第 3 保存領域 1 1 3 及び第 5 領域からコピーされて保存されている。この RAM 2 2 0 への保存は、CPU 1 0 1 の起動 / 再起動時に行われる。

20

【 0 0 4 6 】

ファームウェア更新用プログラムを予め RAM 2 2 0 のファームウェア更新用プログラム保存領域 2 2 2 b に保存しておくことで、本実施形態では、上位装置 1 0 からファームウェア更新命令を受信すると、ファームウェアの更新を直ちに開始することが可能となる。本実施形態のファームウェア更新方法を、図 5 を用いて説明する。図 5 は、本実施形態のファームウェア更新方法による処理手順を示す流れ図である。図 5 に示す本実施形態のファームウェア更新方法は、図 2 に示した第 1 の実施形態のファームウェア更新方法と比べて、ステップ S 2 のファームウェア更新用プログラムの ROM 1 1 0 から RAM 1 2 0 へコピーする処理が省略されている。このように、ファームウェア更新用プログラムを RAM 1 2 0 にコピーする手間を省略することで、制御・通信プログラムの実行に影響を与えることなく、ファームウェア更新を実行することが可能となる。

30

【 0 0 4 7 】

本発明のファームウェア更新方法及びファームウェア更新装置によれば、1つのROMと1つのRAMというCPUの動作に必要な最小限の構成で、周辺ICの制御・通信の主要機能を停止させることなく、ファームウェア更新を行うことが可能となる。また、動作させる必要のある制御・通信プログラム及びファームウェア更新用プログラムをRAM上にコピーして実行させる構成としていることから、保存しているプログラムを動作させながら別のプログラムの書き換えを行うことができないROMに対しても、実行用のプログラムをバックアップ用として残しながらファームウェアの更新を行うことが可能となる。

40

【 0 0 4 8 】

なお、本実施の形態における記述は、本発明に係るファームウェア更新方法及びファームウェア更新装置の一例を示すものであり、これに限定されるものではない。本実施の形態におけるファームウェア更新方法等の細部構成及び詳細な動作等に関しては、本発明の趣旨を逸脱しない範囲で適宜変更可能である。

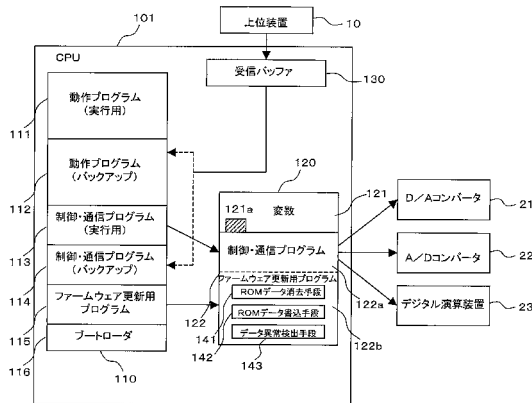
50

【符号の説明】

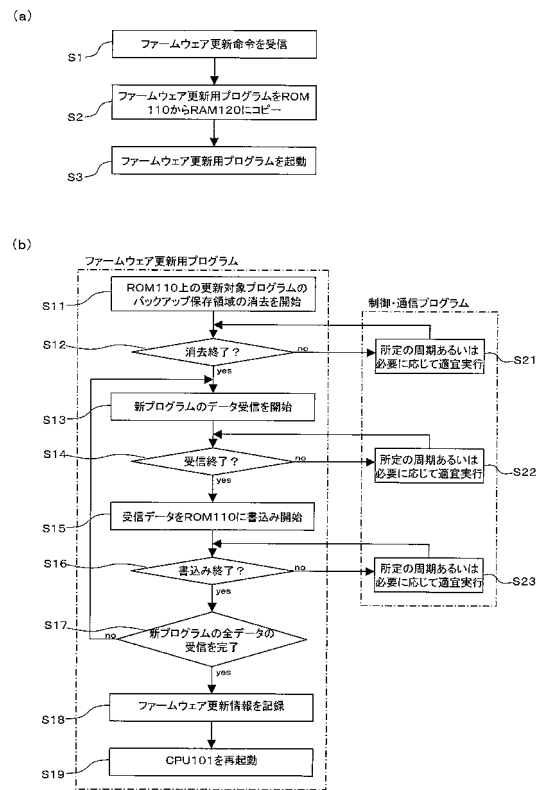
【0049】

- 10 上位装置
- 21 D/Aコンバータ
- 22 A/Dコンバータ
- 23 デジタル演算装置
- 101 CPU
- 110 ROM
- 111 第1保存領域
- 112 第2保存領域
- 113 第3保存領域
- 114 第4保存領域
- 120、220 RAM
- 121、221 変数保存領域
- 122、222 プログラム領域
- 130 受信バッファ
- 141 ROMデータ消去手段
- 142 ROMデータ書込手段
- 143 データ異常検出手段

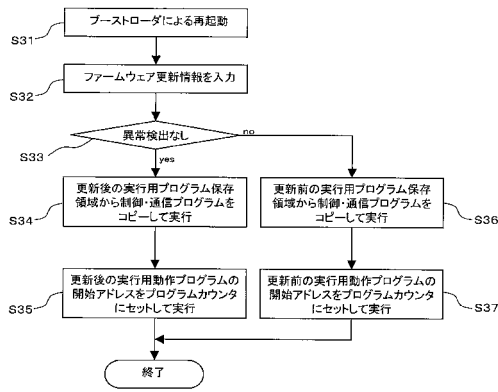
【図1】



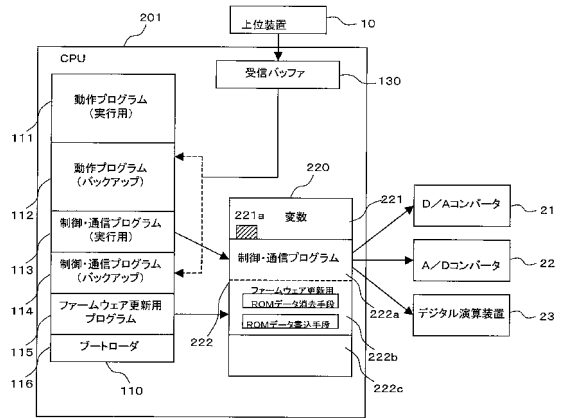
【図2】



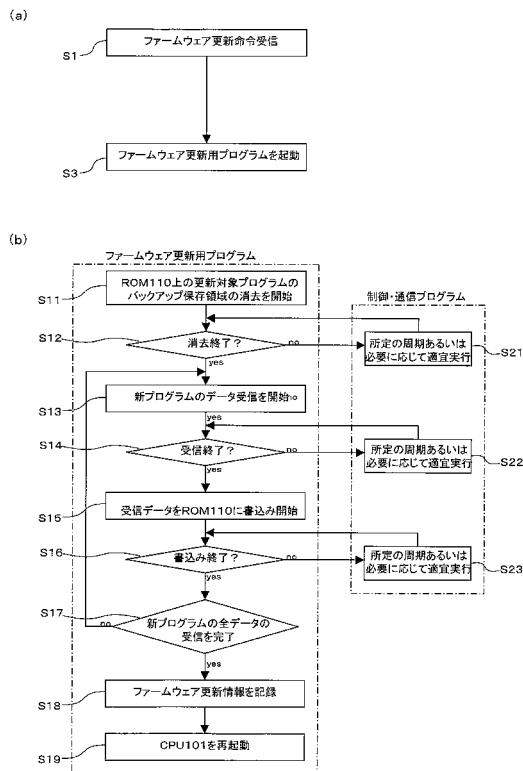
【図3】



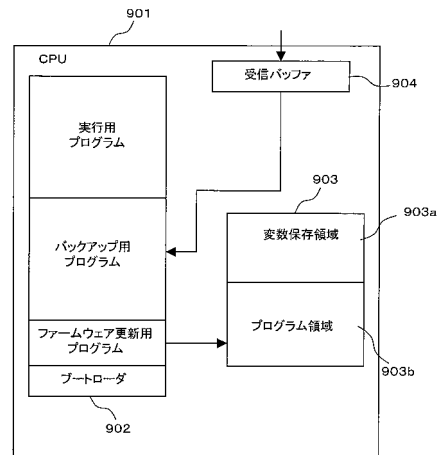
【図4】



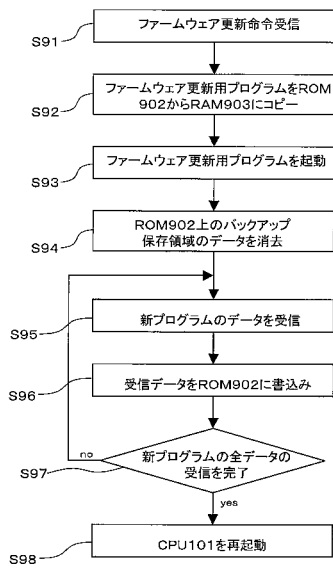
【図5】



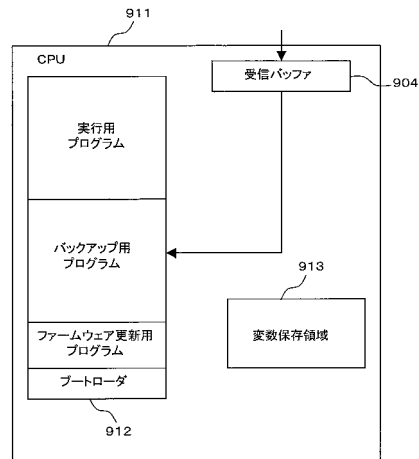
【図6】



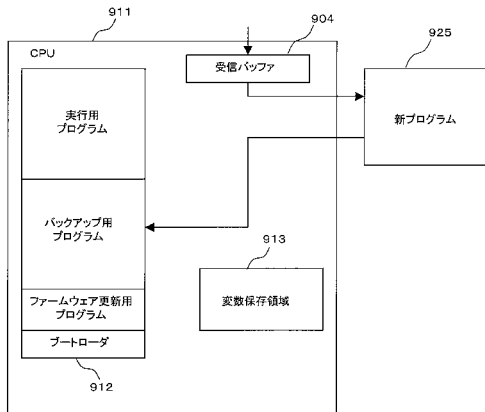
【図7】



【図8】



【図9】



---

フロントページの続き

審査官 金子 秀彦

- (56)参考文献 特開2007-189332(JP,A)  
特開平07-225686(JP,A)  
特開2005-011214(JP,A)  
特開2000-132042(JP,A)  
特開2003-108396(JP,A)  
特開2004-341781(JP,A)  
特開平09-168175(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 9/44

G06F 11/00