

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3856426号
(P3856426)

(45) 発行日 平成18年12月13日(2006.12.13)

(24) 登録日 平成18年9月22日(2006.9.22)

(51) Int. Cl.		F I		
HO 1 L	21/60	(2006.01)	HO 1 L	21/60 3 O 1 P
HO 1 L	23/52	(2006.01)	HO 1 L	21/88 T
HO 1 L	21/3205	(2006.01)		

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2001-271255 (P2001-271255)
(22) 出願日	平成13年9月7日(2001.9.7)
(65) 公開番号	特開2003-86624 (P2003-86624A)
(43) 公開日	平成15年3月20日(2003.3.20)
審査請求日	平成17年4月1日(2005.4.1)

(73) 特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(73) 特許権者	000221199 東芝マイクロエレクトロニクス株式会社 神奈川県川崎市川崎区駅前本町25番地1
(74) 代理人	100109900 弁理士 堀口 浩
(72) 発明者	太田 光陽児 神奈川県川崎市幸区小向東芝町1番地 株 株式会社東芝 マイクロエレクトロニクスセ ンター内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体基板と、この半導体基板上に設けられた第1層間絶縁膜と、この第1層間絶縁膜上の一部に設けられた配線層と、前記第1層間絶縁膜上及び前記配線層上に設けられた第2層間絶縁膜と、この第2層間絶縁膜を介して形成され、かつ、前記配線層に接続された第1電極パッドと、この第1電極パッド上及び前記第2層間絶縁膜上に設けられ、その一部に前記第1電極パッド表面を露出させる開口が設けられた第3層間絶縁膜と、この第3層間絶縁膜を介して形成され、前記第3層間絶縁膜の開口上に開口を有する第2電極パッドと、この第2電極パッド上及び前記第3層間絶縁膜上に形成され、前記第2電極パッドの開口上に開口を有するパッシベーション層と、を備えることを特徴とする半導体装置。

10

【請求項2】

前記配線層と前記第1電極パッドとを接続する第1コンタクトと、前記第1電極パッドと前記第2電極パッドとを接続する第2コンタクトとをさらに備えることを特徴とする請求項1記載の半導体装置。

【請求項3】

回路素子とその表面に形成された半導体基板と、この半導体基板上に形成された第1層間絶縁膜と、この第1層間絶縁膜上に形成され、前記回路素子に接続された内部配線層と、その内部配線層上と前記第1層間絶縁膜上に形成された第2層間絶縁膜と、その第2層間絶縁膜上に形成されたワイヤボンディング用電極パッドと、このワイヤボンディング用電極パッドと前記内部配線層とを接続する第1コンタクトと、前記ワイヤボンディング用電

20

極パッド上に形成された第3層間絶縁膜と、この第3層間絶縁膜を介して、前記ワイヤボンディング用電極パッド上に形成されたダイソート用電極パッドと、このダイソート用電極パッドと前記ワイヤボンディング用電極パッドとの間に接続された第2コンタクトと、を備え、前記ダイソート用電極パッドはその一部に開口が設けられ、この開口下の前記第3層間絶縁膜に開口が設けられ、その前記第3層間絶縁膜の開口に前記ワイヤボンディング用電極パッド表面が露出していることを特徴とする半導体装置。

【請求項4】

前記ダイソート用電極パッド及び前記ワイヤボンディング用電極パッドは、アルミニウム合金又は銅合金のいずれかから選択された材料により形成されていることを特徴とする請求項3記載の半導体装置。

10

【請求項5】

半導体基板と、この半導体基板上に設けられた第1層間絶縁膜と、この第1層間絶縁膜の一部に設けられた配線層と、前記第1層間絶縁膜上及び前記配線層上に設けられた第2層間絶縁膜と、この第2層間絶縁膜を介して形成され、かつ、前記配線層に接続された第1電極パッドと、この第1電極パッド上及び前記第2層間絶縁膜上に設けられ、その一部に前記第1電極パッド表面を露出させる開口が設けられた第3層間絶縁膜と、この第3層間絶縁膜を介して形成され、前記第3層間絶縁膜の開口上に開口を有する第2電極パッドと、この第2電極パッド上及び前記第3層間絶縁膜上に形成され、前記第2電極パッドの開口上に開口を有するパッシベーション層と、前記第1電極パッド上にワイヤボンディングされたボンディングワイヤと、を備えることを特徴とする半導体装置。

20

【請求項6】

半導体基板上に第1層間絶縁膜を形成する工程と、この第1層間絶縁膜上に内部配線を形成する工程と、この内部配線上及び前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程と、この第2層間絶縁膜上に前記内部配線に接続された第1電極パッドを形成する工程と、この第1電極パッド上及び前記第2層間絶縁膜上に第3層間絶縁膜を形成する工程と、この第3層間絶縁膜上に前記第1電極パッドに接続された第2電極パッドを形成する工程と、この第2電極パッド上及び前記第3層間絶縁膜上にパッシベーション層を形成する工程と、このパッシベーション層の前記第2電極パッド上表面の少なくとも一部を露出させるように開口を設ける工程と、この開口中に露出した前記第2電極パッドにプローブを当てて、ダイソートテストを行なう工程と、前記露出した第2電極パッド及びこの露出した第2電極パッド下方の前記第3層間絶縁膜を除去して、前記第1電極パッド上表面を露出する工程と、この露出した前記第1電極パッド上表面にボンディングワイヤをワイヤボンディングする工程と、を備えることを特徴とする半導体装置の製造方法。

30

【請求項7】

前記露出した第2電極パッドを除去して、前記第1電極パッド上表面を露出する工程において、前記第2電極パッド及びこの第2電極パッド下部の前記第3層間絶縁膜に対してCDE又はRIEのエッチングを行なうことを特徴とする請求項6記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

40

【発明の属する技術分野】

本発明は電極パッドを備えた半導体装置に係り、特にダイソート用電極パッドとワイヤボンディング用電極パッドとを備えた半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】

従来のボンディングパッドを備えた半導体装置のワイヤボンディング方法について、図9を用いて説明する。

【0003】

図9(A)には、ワイヤボンディングが行なわれる前のボンディングパッド周辺の半導体装置の断面が示される。図9(A)に示されるように半導体基板50上に第1層間絶縁膜

50

5 1 を設けている。この第 1 層間絶縁膜 5 1 上には、内部配線 5 2 が設けられ、この内部配線 5 2 上及び第 1 層間絶縁膜 5 1 上には、第 2 層間絶縁膜 5 4 が設けられている。内部配線 5 2 にはコンタクト 5 3 が接続されている。このコンタクト 5 3 に接続されて、第 2 層間絶縁膜 5 4 上にワイヤボンディング用電極パッド 5 5 が設けられている。このワイヤボンディング用電極パッド 5 5 の一部には開口部 5 6 が設けられて、その上表面が露出している。この開口部 5 6 以外のワイヤボンディング用電極パッド 5 5 及び第 2 層間絶縁膜 5 4 の上表面にはパッシベーション層 5 7 が設けられている。

【 0 0 0 4 】

通常、半導体装置は半導体ウェハ状態での製造工程を終了した後、パッケージアセンブリをする前にウェハーレベルで不良品をスクリーニングするダイソートテストを行っている。

10

【 0 0 0 5 】

このダイソートテストを行わずにワイヤボンディングを行なった状態が、図 9 (B) に示される。図 9 (A) に示された開口部 5 6 に露出したワイヤボンディング用電極パッド 5 5 の上表面にボンディングワイヤ 5 8 が接着されている。

【 0 0 0 6 】

次に、図 1 0 を用いて、ダイソートテストを行なった場合のワイヤボンディング用電極パッド周辺の半導体装置の構造について説明する。図 1 0 (A) には、ダイソートテストの状態の断面が示される。金属製のダイソート用プローブ 5 9 を開口部 5 6 に露出したワイヤボンディング用電極パッド 5 5 の上表面に接触させてダイソートを行なっている。

20

【 0 0 0 7 】

このダイソートテストを行なった後で、ダイソート用プローブ 5 9 を引き離し、このワイヤボンディング用電極パッド 5 5 はパッケージアセンブリ工程でボンディングワイヤ 5 7 を接続する。この様子が図 1 0 (B) に断面図で示される。ボンディングワイヤ 5 7 は、開口部 5 6 に露出したワイヤボンディング用電極パッド 5 5 上表面に接着される。ここで、ダイソート用プローブ 5 9 の接触により生じた傷 6 0 が原因でボンディングワイヤ 5 7 の下に空隙 6 1 ができる。この空隙 6 1 により、ボンディングワイヤ 5 7 とワイヤボンディング用電極パッド 5 5 との接合面積が低下し、コンタクト性の悪化、パッケージ化された半導体装置の信頼性が劣化することが問題となる。

30

【 0 0 0 8 】

この問題を解決するために、従来では図 1 1 に示されるような対策が提案されている。図 1 1 は特開昭 6 2 - 2 6 1 1 3 9 号公報に記載された技術である。半導体基板 6 5 上には、フィールド絶縁膜 6 6 が形成されている。このフィールド絶縁膜 6 6 上には、層間絶縁膜 6 7 が設けられている。この層間絶縁膜 6 7 が設けられていないチップ領域の周辺領域からスクライプライン上にかけて、フィールド絶縁膜 6 6 の一部の上に検査用電極層 6 8 が設けられている。このスクライプライン 6 8 の一部分の上には検査用電極層 6 8 が設けられ、この層間絶縁膜 6 7 が設けられていない接続部分 6 9 で配線金属層 7 0 に接続されて

40

いて、チップ領域内の層間絶縁膜 6 7 上に配線金属層 7 0 が延在して設けられている。チップ領域内のパッド領域 7 2 以外には、表面保護膜 7 1 が設けられている。また、スクライプライン上には、検査用電極層 6 8 に上表面が露出したダイソート用プローブの針当て領域 7 3 が設けられている。このように、チップ領域以外にダイソート用プローブの針当て領域 7 3 を設けることで、ダイソート用プローブによる傷がワイヤボンディング用電極パッドに影響を与えないようにしている。

【 0 0 0 9 】

また、図 1 2 及び図 1 3 に示されるような特開平 1 1 - 8 7 4 4 1 号公報に記載された提案もある。図 1 2 (A) には、第 1 のタイプの電極パッドの断面構造が示され、図 1 2 (B) には、その電極パッドの上面図が示される。このように同一電極パッドをダイソート

50

用プローブの針当て領域75とワイヤボンディング領域76とに分けている。ダイソート用プローブの針当て領域75には、ダイソート用プローブが接触した部分には、窪み状のプローブ接触痕77が形成されている。ワイヤボンディング領域76では、ボンディングワイヤ78がその表面上に接着されている。

【0010】

また、図13(A)には、第2のタイプの電極パッドの断面構造が示され、図13(B)には、その電極パッドの上面図が示される。このように、隣接する電極パッドを配線80でつなぎ、一つ目の電極パッドをダイソート用プローブの針当て領域81に、もう一つの電極パッドをワイヤボンディング領域82としている。ダイソート用プローブの針当て領域81には、ダイソート用プローブが接触した部分には、窪み状のプローブ接触痕83が形成されている。ワイヤボンディング領域82では、ボンディングワイヤ84がその表面上に接着されている。

10

【0011】

これらの方法でダイソート時にダイソート用プローブにより生じた傷による影響がボンディングワイヤに接着されたパッド電極に及ばないようにしていた。

【0012】

【発明が解決しようとする課題】

以上のような従来の半導体装置では、以下の課題が生じる。

【0013】

図11に示された方法では、スクライプラインの針当て領域とワイヤボンディング用電極パッドが離れてしまうデザイン、例えばチップの中央に電極パッドがある場合、スクライプラインと電極パッドを接続する配線の引き回しが困難になってしまう。またスクライプラインと電極パッドを接続する配線の延長は抵抗値を高めて回路特性を悪化させる要因となる欠点があった。特に高周波半導体装置では、配線長が長いことは抵抗が高くなり特性上の課題となる。

20

【0014】

また、図12又は図13に示された方法では、電極パッドの面積を広げることになり半導体チップ縮小化への障害や、電極パッドから周辺回路までの配線が長くなることで回路特性を悪化させる要因があった。

【0015】

本発明の目的は以上のような従来技術の課題を解決することにある。

30

【0016】

特に、本発明の目的は電極パッド領域の面積を増加させずにボンディングワイヤとワイヤボンディング用電極パッドの電気特性を向上させた半導体装置及びその製造方法を提供することにある。

【0017】

【課題を解決するための手段】

上記目的を達成するために、本発明の一態様の半導体装置は、半導体基板と、この半導体基板上に設けられた第1層間絶縁膜と、この第1層間絶縁膜上の一部に設けられた配線層と、前記第1層間絶縁膜上及び前記配線層上に設けられた第2層間絶縁膜と、この第2層間絶縁膜を介して形成され、かつ、前記配線層に接続された第1電極パッドと、この第1電極パッド上及び前記第2層間絶縁膜上に設けられ、その一部に前記第1電極パッド表面を露出させる開口が設けられた第3層間絶縁膜と、この第3層間絶縁膜を介して形成され、前記第3層間絶縁膜の開口上に開口を有する第2電極パッドと、この第2電極パッド上及び前記第3層間絶縁膜上に形成され、前記第2電極パッドの開口上に開口を有するパッシベーション層を備えることを特徴とする。

40

【0018】

また、本発明の別の態様の半導体装置は、回路素子とその表面に形成された半導体基板と、この半導体基板上に形成された第1層間絶縁膜と、この第1層間絶縁膜上に形成され、前記回路素子に接続された内部配線層と、その内部配線層上と前記第1層間絶縁膜上に形

50

成された第2層間絶縁膜と、その第2層間絶縁膜上に形成されたワイヤボンディング用電極パッドと、このワイヤボンディング用電極パッドと前記内部配線層とを接続する第1コンタクトと、前記ワイヤボンディング用電極パッド上に形成された第3層間絶縁膜と、この第3層間絶縁膜を介して、前記ワイヤボンディング用電極パッド上に形成されたダイソート用電極パッドと、このダイソート用電極パッドと前記ワイヤボンディング用電極パッドとの間に接続された第2コンタクトを備え、前記ダイソート用電極パッドはその一部に開口が設けられ、この開口下の前記第3層間絶縁膜に開口が設けられ、その前記第3層間絶縁膜の開口に前記ワイヤボンディング用電極パッド表面が露出していることを特徴とする。

【0019】

また、本発明の別の態様の半導体装置は、半導体基板と、この半導体基板上に設けられた第1層間絶縁膜と、この第1層間絶縁膜上の一部に設けられた配線層と、前記第1層間絶縁膜上及び前記配線層上に設けられた第2層間絶縁膜と、この第2層間絶縁膜を介して形成され、かつ、前記配線層に接続された第1電極パッドと、この第1電極パッド上及び前記第2層間絶縁膜上に設けられ、その一部に前記第1電極パッド表面を露出させる開口が設けられた第3層間絶縁膜と、この第3層間絶縁膜を介して形成され、前記第3層間絶縁膜の開口上に開口を有する第2電極パッドと、この第2電極パッド上及び前記第3層間絶縁膜上に形成され、前記第2電極パッドの開口上に開口を有するパッシベーション層と、露出した前記第1電極パッド表面の少なくとも一部にワイヤボンディングされたボンディングワイヤを備えることを特徴とする。

【0020】

また、本発明の別の態様の半導体装置の製造方法は、半導体基板上に第1層間絶縁膜を形成する工程と、この第1層間絶縁膜上に内部配線を形成する工程と、この内部配線上及び前記第1層間絶縁膜上に第2層間絶縁膜を形成する工程と、この第2層間絶縁膜上に前記内部配線に接続された第1電極パッドを形成する工程と、この第1電極パッド上及び前記第2層間絶縁膜上に第3層間絶縁膜を形成する工程と、この第3層間絶縁膜上に前記第1電極パッドに接続された第2電極パッドを形成する工程と、この第2電極パッド上及び前記第3層間絶縁膜上にパッシベーション層を形成する工程と、このパッシベーション層の前記第2電極パッド上表面の少なくとも一部を露出させるように開口を設ける工程と、この開口中に露出した前記第2電極パッドにプローブを当てて、ダイソートテストを行なう工程と、前記露出した第2電極パッド及びこの露出した第2電極パッド下方の前記第3層間絶縁膜を除去して、前記第1電極パッド上表面を露出する工程と、この露出した前記第1電極パッド上表面にボンディングワイヤをワイヤボンディングする工程を備えることを特徴とする。

【0021】

【発明の実施の形態】

本実施の形態の半導体装置の構造を図1を用いて説明する。シリコンなどからなる半導体基板1上にTEOS等のシリコン酸化膜などからなる第1層間絶縁膜2が形成されている。この第1層間絶縁膜2上には、半導体基板上に形成されているトランジスタ(図示せず)に接続される内部配線3が形成されている。この内部配線3にはA1、Wなどの導電材料が用いられて形成される第1コンタクト4が接続されている。

【0022】

この第1コンタクト4の上、及び第1層間絶縁膜2の上には、第2層間絶縁膜5が形成されている。さらに、この第2層間絶縁膜5上には、ワイヤボンディング用電極パッド6が形成されている。このワイヤボンディング用電極パッド6は例えば、アルミニウム合金や銅合金などから形成されている。このワイヤボンディング用電極パッド6には、第1コンタクト4が接続されている。このようにして、ワイヤボンディング用電極パッド6は第1コンタクト4と内部配線3により、トランジスタなどの回路素子から形成される信号入出力回路や電源回路等に接続される。

【0023】

10

20

30

40

50

このワイヤボンディング用電極パッド6及び第2層間絶縁膜5上には、TEOSなどのシリコン酸化膜からなる厚さが例えば、約0.4 μ m程度の第3層間絶縁膜8が形成されている。この第3層間絶縁膜8中には、ワイヤボンディング用電極パッド6に接続するように第2コンタクト7がAl、Wなどの導電材料が用いられて形成されている。なお、第1コンタクト4及び第2コンタクト7はパッドと同様のアルミニウムなどの材料でもよい。

【0024】

この第2コンタクト7に接続され、第3層間絶縁膜8の上で、かつ、ワイヤボンディング用電極パッド6の直上にダイソート用電極パッド9が形成されている。このダイソート用電極パッド9は例えば、アルミニウム合金や銅合金などから形成されている。ダイソート用電極パッド9は、ワイヤボンディングを行うことがないので、ボンディングワイヤとの接合性を考慮する必要が無く、アルミ合金や銅合金以外にポリシリコン、タングステン、タングステンシリサイド、チタン、窒化チタンなどから適宜、選択的に使用することができる。

10

【0025】

このダイソート用電極パッド9には、開口部10が設けられ、その開口部10の大きさは例えば60 μ m四方の四角形で形成されている。また、このダイソート用電極パッド9の開口部10の真下の第3層間絶縁膜8中には、開口部10が設けられ、ワイヤボンディング用電極パッド6の上表面が露出している。

【0026】

ここで、ダイソート用電極パッド9及びワイヤボンディング用電極パッド6の厚さは例えば約1 μ m程度である。なお、ダイソート用電極パッド9の厚さはさらにより薄く設定してもよい、

20

さらに、第2層間絶縁膜5及びダイソート用電極パッド9の上には、シリコン窒化膜などから形成されるパッシベーション層11が形成されている。このパッシベーション層11においても、ダイソート用電極パッド9の開口部10の真上に開口部10が形成されている。ダイソート用電極パッド9の表面は開口部10以外では、パッシベーション層11により保護されている。

【0027】

ワイヤボンディング用電極パッド9の開口部10に露出した表面上には、金などから形成されたボンディングワイヤ12が接続されている。

30

【0028】

ダイソート用電極パッド9とワイヤボンディング用電極パッド6は、半導体基板1上の電極パッドの領域では開口して電極パッドとして機能するが、それ以外の領域では配線としても機能する。

【0029】

また、ダイソート用電極パッド9の大きさをワイヤボンディング用電極パッド6の大きさより小さく形成することで、ボンディング面の開口部を設ける際にワイヤボンディング用電極パッド6の下面と同一面の第2層間絶縁膜5が露出することを防止でき、半導体装置の信頼性向上に役に立つ。なお、ワイヤボンディング用電極パッド6は特に電源パッドとして使用する場合などには、より大きい形状としてもよい。

40

【0030】

本実施の形態によれば、ダイソート用電極パッドとワイヤボンディング用電極パッドを層構造とすることで半導体チップ表面における電極パッド領域の面積を小さくすることができ、半導体装置の高集積化を図ることができる。すなわち、従来例のようにダイソート用電極パッドとワイヤボンディング用電極パッドとを同一平面上に設けた場合と比べて、ダイソート用電極パッド分の面積を縮小することができる。

【0031】

また、センターパッド方式の半導体装置であっても、センターパッド領域に抵抗の増大無しにダイソート用電極パッドを設けることができ、さらに小面積のパッド領域を得ることができる。

50

【0032】

また、ダイソート用パッドの露出部は、ワイヤボンディング時には除去されている。このため、ダイソートを多数回繰り返して行って、ダイソート用パッド表面に多数の傷が生じていても、その傷が残ることがない。こうして、表面に凹凸が生じたパッドを持たない半導体装置を提供でき、半導体装置の信頼性を向上できる。

【0033】

次に、本実施の形態の半導体装置の製造方法を図1乃至図8を用いて説明する。

【0034】

図2に断面が示されるように、半導体基板1上にトランジスタ(図示せず)を設け、このトランジスタ上にTEOS膜などからなる第1層間絶縁膜2を設け、その第1層間絶縁膜2中にトランジスタに接続する内部配線3を設ける。

10

【0035】

さらに、この内部配線3上及び第1層間絶縁膜2上に第2層間絶縁膜5を設ける。さらに、この内部配線3に接続する第1コンタクト4を設ける。

【0036】

次に、この第1コンタクト4に接続して、例えばアルミニウム合金又は銅合金などからなるワイヤボンディング用電極パッド6を第2層間絶縁膜5上に設ける。

【0037】

このワイヤボンディング用電極パッド6及び第2層間絶縁膜5上にTEOS膜などからなる第3層間絶縁膜8を形成する。

20

【0038】

なお、ワイヤボンディング用電極パッド6に銅合金を使用した場合は、その表面には後の工程において接着されるボンディングワイヤとの接着性を増すためにアルミニウムを蒸着しておく。

【0039】

さらに、第3層間絶縁膜8中にワイヤボンディング用電極パッド6に接続する第2コンタクト7を形成する。さらに、この第2コンタクト7に接続させて、ワイヤボンディング用電極パッド6の真上の第3層間絶縁膜8上に、例えばアルミニウム合金又は銅合金などからなるダイソート用電極パッド9を形成する。

【0040】

さらに第3層間絶縁膜8上及びダイソート用電極パッド9上にパッシベーション層11を形成する。さらに、このパッシベーション層11の一部を除去して開口部13を設けて、ダイソート用電極パッド9の上表面の一部を露出させる。

30

【0041】

ここでは、半導体基板は各半導体装置となる半導体チップとしては、まだ分割されておらず、半導体ウェハ状態となっている。

【0042】

次に、図3に示されるように、開口部13中で、金属製のダイソート用プローブ14をダイソート用電極パッド9に接触させ、半導体ウェハ状態でのダイソートを行なう。ダイソート用プローブ14と内部配線3は、ダイソート用電極パッド9、第2コンタクト7、ワイヤボンディング用電極パッド6、及び第1コンタクト4を介して電氣的に接続されている。

40

【0043】

次に、図4には、半導体ウェハ状態でのダイソートが終了した段階での半導体装置の断面図が示される。ここでは、ダイソート用プローブ14をダイソート用電極パッド9から取り外した後の状態の断面が示されている。ダイソート用プローブ14を取り外した後の開口部13に露出したダイソート用電極パッド9には傷16が生じている。図4に示されるように傷16が深く形成された場合、第3層間絶縁膜8が露出した状態となっている。

【0044】

さらに傷が深く形成されて、第3層間絶縁膜8中にまで達した場合であっても、後の工程

50

で、当該部分の第3層間絶縁膜8は除去されるので、問題とはならない。

【0045】

次に、図5には、マスク材15を塗布した状態の半導体装置の断面が示される。このマスク材15は感光性レジスト等が使用される。i線等の光源によりダイソート用電極パッド9の開口部13の位置に合わせて、マスク材15がパターニングされる。この時、傷16にマスク材15が残らないように後処理をする。ここで、傷16にマスク材15が残らないように後処理を行うのは、次のアッシャー工程におけるR I E (Reactive Ion Etching)において、マスク材15の残部で不均一なエッチングが行われてしまい、開口部に露出する第3層間絶縁膜8の上表面に凹凸が生じることを防止するためである。

【0046】

次に、図6に示されるように半導体ウェハ表面からC D E (Chemical Dry Etching)、またはR I Eのエッチングを行い、ダイソート用電極パッド9に開口部10を設ける。この際、第3層間絶縁膜8の表面はエッチングによりダメージがあるが、その下にあるワイヤボンディング用電極パッド6にはダメージは到達しない。このようにワイヤボンディング用電極パッド6にダメージが到達しないことで、後の工程におけるボンディングワイヤとの良好なボンディング性を維持できる。

【0047】

この工程では、ダイソート用電極パッド9のエッチングが少々オーバー気味に行なわれた場合でも、その下方にある第3層間絶縁膜8を除去することがない。すなわち、使用する薬品と処理方法を変えることで、ダイソート用電極パッド9と第3層間絶縁膜8とを別々に除去することができる。なお、この工程において、ダイソートパッド全体を除去するのではなく、一部分のみを除去することで、開口をエッチングする際のばらつきなどによる周囲部分への影響を無くすることができる。

【0048】

次に、図7に示されるようにレジスト15をマスクとして、開口部10に露出した第3層間絶縁膜8をC D E、又はR I Eのエッチングを行って取り除く。こうして、ワイヤボンディング用電極パッド6の上表面の一部が露出する。このとき、ワイヤボンディング用電極パッド6は、エッチングにより若干のダメージがあるが、それにより表面には第3層間絶縁膜8が残っていない状態となる。ここで、形成されるワイヤボンディング用電極パッド6の開口部10の大きさは、図2で形成されるダイソート用電極パッド9の開口部13の大きさよりも大きいことが好ましい。このような開口部の大小関係を持たせることで、ダイソート用電極パッド9に生じたダイソート用プローブ14による損傷部16を完全に除去することができる。

【0049】

この工程においては、ボンディング用電極パッド6表面のエッチングダメージの制御は、R I Eを用いた場合、使用する混合雰囲気濃度とエッチング時間を調整して行なう。また、C D Eを用いた場合、使用する薬液濃度とエッチング時間を調整して行う。また、第3層間絶縁膜8のエッチングの際には、少々オーバー気味にエッチングが行なわれてもボンディング用電極パッド6を溶かすことがないので、最終的にボンディング用電極パッド6の表面がダメージなく露出する。

【0050】

なお、ボンディング用電極パッド6まで傷16が到達してしまった場合、その表面をエッチングする際に、その傷16を無くす程度までエッチングを進めると傷を残さなくすることも可能である。

【0051】

ここで、ワイヤボンディング用電極パッド6の上に部分的に第3層間絶縁膜8が残っていると、絶縁膜が後の工程で接着するボンディングワイヤとワイヤボンディング用電極パッド6との間に介在することになり、ボンディング特性がきわだって低下する。このような状態が生じるのを防ぐため、例えば、約0.1 μm程度の深さで余分にワイヤボンディング用電極パッド6の上表面を除去する。

10

20

30

40

50

【 0 0 5 2 】

次に、図 8 に示されるようにマスク材 1 5 を除去して、パッシベーション層 1 1 の上表面を露出させる。

【 0 0 5 3 】

次に、半導体ウェハーに複数個形成された半導体装置を個別にダイシングを施して、分離した後で、図 1 に示すようにワイヤボンディング用電極パッド 6 に例えば金からなるボンディングワイヤ 1 2 を接続する。ワイヤボンディング用電極パッド 6 とボンディングワイヤ 1 2 とは良好な接合をしている。すなわち、ダイソート用電極パッド 9 とワイヤボンディング用電極パッド 6 を分離して、配置することで、ダイソート用プローブ 1 4 がダイソート用電極パッド 9 に接触するときには生ずる傷 1 6 がワイヤボンディング用電極パッド 6 に影響を与えない。すなわち、ダイソート用電極パッド 9 とワイヤボンディング用電極パッド 6 とを分離して設けることで、ダイソート用プローブ 1 4 の接触による電極パッドの傷があってもワイヤボンディング性に影響を与えない効果を得ることができる。

10

【 0 0 5 4 】

また、ダイソート用電極パッド 9 とワイヤボンディング用電極パッド 6 とを同一平面上に配置するのではなく、上下方向の層構造として配置することで、半導体装置に占める電極パッド領域の割合を小さくできる。

【 0 0 5 5 】

ここで、金からなるボンディングワイヤ 1 2 が用いられ、アルミニウムからなるワイヤボンディング用電極パッド 6 が用いられた場合、ワイヤボンディング用電極パッド 6 のボンディングワイヤ 1 2 との接触面には、アルミニウムと金との合金層が形成される。

20

【 0 0 5 6 】

なお、パッシベーション層 1 1 とダイソート用電極パッド 9 との間、ダイソート用電極パッド 9 と第 3 層間絶縁膜 8 との間、ワイヤボンディング電極パッド 6 と第 2 層間絶縁膜 5 との間にそれぞれ、開口部を設けるエッチング工程の際にコロージョンが発生する可能性が見込まれる場合には、開口部に露出する側面をシリコン窒化膜などの保護膜で覆うことで、信頼性を向上することができる。この保護膜は図 6 に示される工程において、開口部 1 0 を形成した後に露出面上にシリコン窒化膜を堆積する。さらに図 7 に示される工程において、第 3 層間絶縁膜 8 上に形成されたシリコン窒化膜を第 3 層間絶縁膜 8 とともに除去して、ボンディング用電極パッド 6 の上表面を露出することで、工程数の増加を最小限に抑制して、形成することができる。

30

【 0 0 5 7 】

また、ワイヤボンディング用電極パッド 6 に接着されたボンディングワイヤ 1 2 が露出しているダイソート用電極パッド 9 の側面に接触するような状況が生じても、ダイソート用電極パッド 9、ワイヤボンディング用電極パッド 6、及びボンディングワイヤ 1 2 は同一電位であるので、その特性上の問題はない。

【 0 0 5 8 】

なお、図 6 に示された工程において、ダイソート用電極パッド 9 やダイソート用電極パッド 9 とボンディング用電極パッド 6 との間の第 2 コンタクト 7 をすべて除去して、ボンディング用電極パッド 6 の開口部 1 0 をより大きく形成することもできる。

40

【 0 0 5 9 】

さらに図 6 の工程において、ダイソート用電極パッド 9 やダイソート用電極パッド 9 とボンディング用電極パッド 6 との間の第 2 コンタクト 7 をすべて除去して、開口部 1 0 の位置をダイソート用の開口部 1 3 の位置と異ならせて、図 6 中でより右寄りに設けることもできる。

【 0 0 6 0 】

なお、図 1 で形成されたダイソート用電極パッド 9 は、すべてのパッドについてダイソートテストを行なう必要がなく、ダイソート用プローブ 1 4 をすべてのダイソート用電極パッド 9 に接触しなくてもよい。そのようなダイソート用電極パッド 9 には、ダイソート用プローブ 1 4 の接触による傷が表面に生じることはない。

50

【 0 0 6 1 】

本実施の形態によれば、ダイソート用電極パッドとワイヤボンディング用電極パッドを層構造とすることで半導体チップ表面における電極パッド領域の面積を小さくすることができ、高集積化された半導体装置の製造方法を提供できる。すなわち、従来例のようにダイソート用電極パッドとワイヤボンディング用電極パッドとを同一平面上に設けた場合と比べて、ダイソート用電極パッド分の面積を縮小した半導体装置の製造方法を提供することができる。

【 0 0 6 2 】

また、ダイソート用電極パッド 9 の露出部は、ワイヤボンディング時には除去されている。このため、ダイソートテストを多数回繰り返して行って、ダイソート用電極パッド 9 表面に多数の傷 1 6 が生じていても、その傷 1 6 が残ることがない。こうして、表面に凹凸が生じたワイヤボンディング用電極パッド 6 を持たない信頼性の高い半導体装置の製造方法を提供できる。

【 0 0 6 3 】

【 発明の効果 】

本発明によれば、電極パッド領域の面積を増加させずにボンディングワイヤとワイヤボンディング用電極パッドの電気特性を向上させた半導体装置及びその製造方法を提供できる。

【 図面の簡単な説明 】

【 図 1 】 本発明の実施の形態の半導体装置の断面図。

【 図 2 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 3 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 4 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 5 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 6 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 7 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 8 】 本発明の実施の形態の半導体装置の製造方法の一工程を表す断面図。

【 図 9 】 (A) は、従来第 1 の技術の半導体装置の電極パッド周辺のワイヤボンディング前の状態を表す断面図であり、(B) は、従来第 1 の技術の半導体装置の電極パッド周辺のワイヤボンディング後の状態を表す断面図である。

【 図 1 0 】 (A) は、従来第 1 の技術の半導体装置の電極パッド周辺のダイソートテストを行なっている状態を表す断面図であり、(B) は、従来第 1 の技術の半導体装置の電極パッド周辺のダイソートテスト後のワイヤボンディング後の状態を表す断面図である。

【 図 1 1 】 従来第 2 の技術の半導体装置の電極パッド周辺を表す断面図。

【 図 1 2 】 (A) は、従来第 3 の技術の半導体装置の電極パッド周辺を表す断面図であり、(B) は、従来第 3 の技術の半導体装置の電極パッド周辺を表す上面図である。

【 図 1 3 】 (A) は、従来第 4 の技術の半導体装置の電極パッド周辺を表す断面図であり、(B) は、従来第 4 の技術の半導体装置の電極パッド周辺を表す上面図である。

【 符号の説明 】

- 1 半導体基板
- 2 第 1 層間絶縁膜
- 3 内部配線
- 4 第 1 コンタクト
- 5 第 2 層間絶縁膜
- 6 ワイヤボンディング用電極パッド
- 7 第 2 コンタクト
- 8 第 3 層間絶縁膜
- 9 ダイソート用電極パッド
- 1 0 , 1 3 開口部

10

20

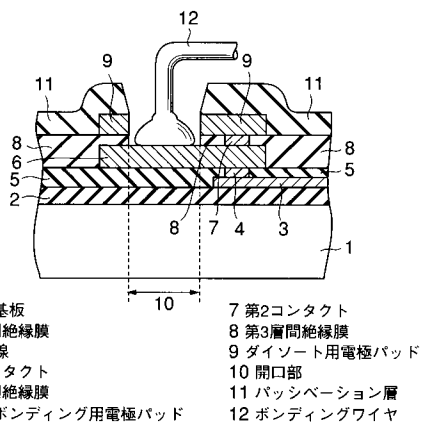
30

40

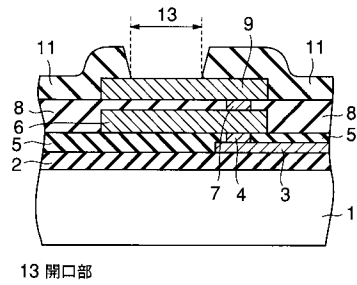
50

- 1 1 パッシベーション層
- 1 2 ボンディングワイヤ
- 1 4 ダイソート用プローブ
- 1 5 マスク材
- 1 6 傷

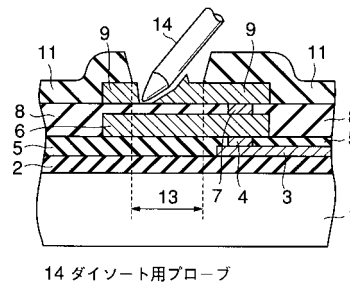
【 図 1 】



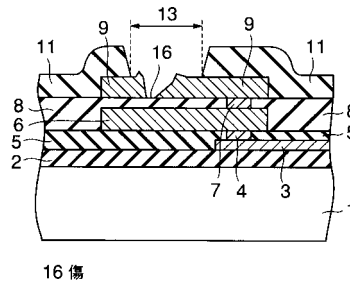
【 図 2 】



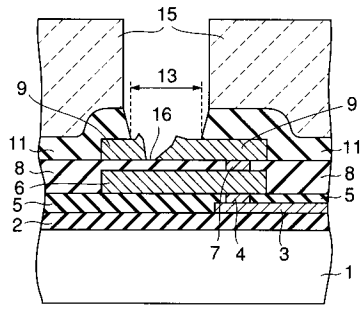
【 図 3 】



【 図 4 】

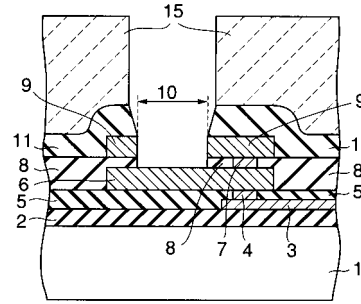


【 図 5 】

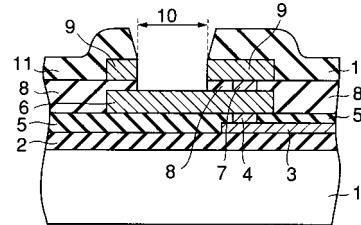


15 マスク材

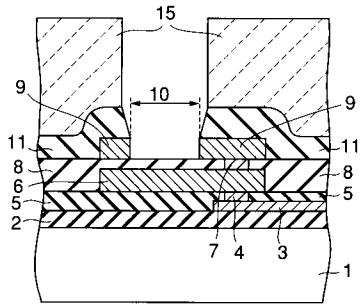
【 図 7 】



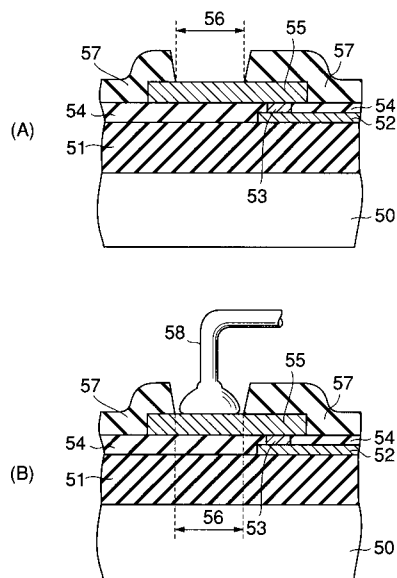
【 図 8 】



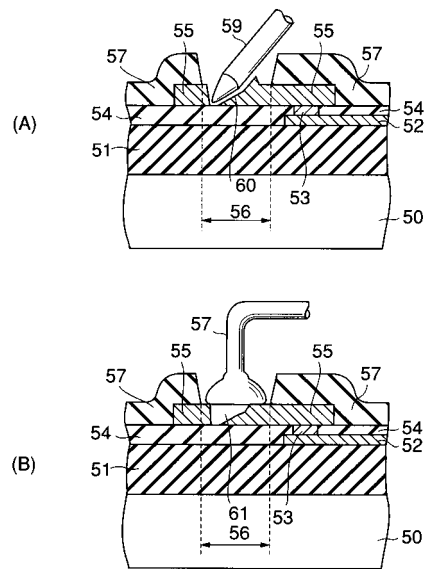
【 図 6 】



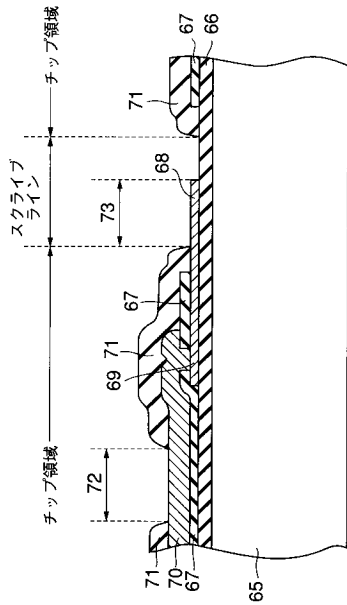
【 図 9 】



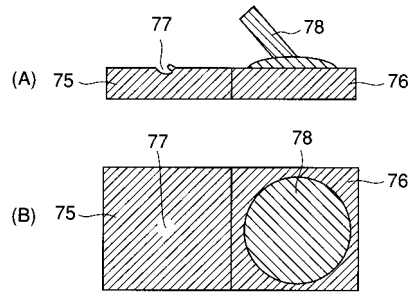
【 図 10 】



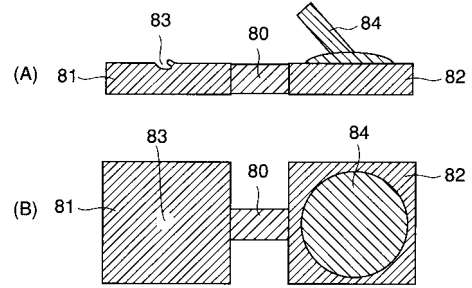
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

(72)発明者 大倉 寛之

神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内

審査官 池淵 立

(56)参考文献 特開平11-186320(JP,A)

特開2000-114309(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60

H01L 21/3205

H01L 23/52