

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4939756号
(P4939756)

(45) 発行日 平成24年5月30日 (2012.5.30)

(24) 登録日 平成24年3月2日 (2012.3.2)

(51) Int. Cl.

F I

H O 1 L 29/786 (2006.01)

H O 1 L 21/336 (2006.01)

G O 3 F 7/20 (2006.01)

H O 1 L 21/288 (2006.01)

H O 1 L 21/768 (2006.01)

H O 1 L 29/78 6 2 7 C

H O 1 L 29/78 6 1 7 J

H O 1 L 29/78 6 1 6 K

G O 3 F 7/20 5 2 1

H O 1 L 29/78 6 1 6 L

請求項の数 10 (全 49 頁) 最終頁に続く

(21) 出願番号 特願2005-18020 (P2005-18020)
 (22) 出願日 平成17年1月26日 (2005.1.26)
 (65) 公開番号 特開2005-244203 (P2005-244203A)
 (43) 公開日 平成17年9月8日 (2005.9.8)
 審査請求日 平成19年11月27日 (2007.11.27)
 (31) 優先権主張番号 特願2004-17652 (P2004-17652)
 (32) 優先日 平成16年1月26日 (2004.1.26)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願2004-17634 (P2004-17634)
 (32) 優先日 平成16年1月26日 (2004.1.26)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小路 博信
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 荒井 康行
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 棚田 一也

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

液滴吐出装置のノズルから導電性材料を吐出することによって、第1の配線パターンを形成し、

前記第1の配線パターン上に感光性材料を吐出又は塗布し、

レーザー直描装置を用いて前記感光性材料にレーザービームを照射することによって、前記第1の配線パターンと重畳する領域に設けられた前記感光性材料を感光し、

前記感光性材料を現像することによって、マスクパターンを形成し、

前記マスクパターンを用いて前記第1の配線パターンをエッチングすることによって、前記第1の配線パターンを、前記第1の配線パターンよりも幅の細い第2の配線パターンに加工し、

液滴吐出装置のノズルから導電性材料を吐出することによって、前記第2の配線パターンの一部とオーバーラップし且つゲート配線となる第3の配線パターンを形成し、

前記第2の配線パターンの一部をゲート電極として用いて薄膜トランジスタを形成することを特徴とする半導体装置の作製方法。

【請求項2】

導電性材料を吐出することによって、第1の配線パターンを形成し、

前記第1の配線パターン上に感光性材料を吐出又は塗布し、

前記感光性材料にレーザービームを選択的に照射することによって、前記感光性材料を選択的に感光し、

10

20

前記感光性材料を現像することによって、前記第 1 の配線パターン上にマスクパターンを形成し、

前記マスクパターンを用いて前記第 1 の配線パターンをエッチングすることによって、前記第 1 の配線パターンを、前記第 1 の配線パターンよりも幅の細い第 2 の配線パターンに加工し、

導電性材料を吐出することによって、前記第 2 のパターンの一部とオーバーラップする第 3 の配線パターンを形成することを特徴とする半導体装置の作製方法。

【請求項 3】

導電性材料を吐出することによって、第 1 の配線パターンを形成し、

前記第 1 の配線パターン上に感光性材料を吐出又は塗布し、

前記感光性材料を選択的に感光し、

前記感光性材料を現像することによって、前記第 1 の配線パターン上にマスクパターンを形成し、

前記マスクパターンを用いて前記第 1 の配線パターンをエッチングすることによって、前記第 1 の配線パターンを、前記第 1 の配線パターンよりも幅の細い第 2 の配線パターンに加工し、

導電性材料を吐出することによって、前記第 2 のパターンの一部とオーバーラップする第 3 の配線パターンを形成することを特徴とする半導体装置の作製方法。

【請求項 4】

請求項 2 又は請求項 3 において、

前記第 2 の配線パターンの一部をゲート電極として用いて薄膜トランジスタを形成し、

前記第 3 の配線パターンをゲート配線として用いることを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 又は請求項 2 において、

前記感光性材料は、紫外光によって感光する材料であり、

前記レーザビームは、紫外光であることを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 又は請求項 2 において、

前記感光性材料は、赤外光によって感光する材料であり、

前記レーザビームは、赤外光であることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、

前記導電性材料の粘度は、 $5 \sim 20 \text{ mPa} \cdot \text{s}$ であることを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項において、

前記導電性材料は、導電体の粒子を有し、

前記導電体の粒子の粒径は $0.1 \mu\text{m}$ 以下であることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項において、

前記導電性材料は、ナノ粒子を有し、

前記ナノ粒子の表面は、被覆剤によって覆われていることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一項において、

前記導電性材料は、Ag を含む組成物であり、

前記導電性材料を吐出した後、 O_2 雰囲気中で燃成を行うことを特徴とする半導体装置の作製方法。

10

20

30

40

50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、インクジェット法に代表される液滴吐出法を用いて形成した半導体素子を有する半導体装置及びテレビジョン装置、並びにそれらの作製方法に関するものである。

【背景技術】**【0002】**

半導体装置の作製において、設備の低コスト化、工程の簡略化を目的として、半導体素子に用いられる薄膜や配線のパターン形成に、液滴吐出装置を用いることが検討されている。

10

【0003】

その際、半導体素子における膜パターンを形成するにあたっては、レジストを基板全面に塗布形成しプリベークを行った後、マスクパターンを介して紫外線等を照射し、現像によってレジストパターンを形成するというフォトリソグラフィ工程を経た後、該レジストパターンをマスクパターンとして膜パターンとなるべき部分に存在する膜（半導体材料、絶縁体材料、又は導電体材料で形成される膜）をエッチング除去することにより、膜パターンを形成する方法が用いられている。

【0004】

また、成膜に要する液体の歩留まりを高めるため、レジストをノズルから細径の線状に連続吐出できる装置を用いて、半導体ウェハ上に成膜を行う技術が特許文献2に記載されている。

20

【特許文献1】特開2000-188251号公報

【発明の開示】**【発明が解決しようとする課題】****【0005】**

しかしながら、特許文献1に記載の技術で占有面積の小さな半導体素子を液滴吐出法で形成するためには、液滴径の小さな溶液吐出すればよい。このために、吐出口の径を小さくすると、吐出溶液の組成物が吐出口の先端に付着、乾燥、固化して目詰まり等が生じてしまい、一定量の吐出溶液を連続且つ安定的に吐出することが困難である。この結果、該半導体素子で形成される半導体装置のスループットや歩留まりの低下を招くという問題がある。

30

【0006】

本発明は、このような問題点に鑑みてなされたものであり、微細構造の半導体素子を作製する方法、さらには、低コストで、スループットや歩留まりの高い半導体装置、及びテレビジョン装置、並びにその作製方法を提供することを目的とする。

【課題を解決するための手段】**【0007】**

本発明は、液滴吐出法により第1の膜パターンを形成し、前記第1の膜パターン上に感光性材料を吐出又は塗布し、前記第1の膜パターン及び前記感光性材料が重畳する領域にレーザビームを照射し現像してマスクパターンを形成した後、前記マスクパターンをマスクとして前記第1の膜パターンをエッチングして、所望の形状を有する第2の膜パターンを形成することを特徴とする。

40

【0008】

また、本発明は、液滴吐出法により第1の膜パターンを形成し、前記第1の膜パターン上に感光性材料を吐出又は塗布し、前記第1の膜パターン及び前記感光性材料が重畳する領域にレーザビームを照射し現像してマスクパターンを形成した後、前記マスクパターンをマスクとして前記第1の膜パターンをエッチングして、所望の形状を有する第2の膜パターンを形成し、前記第2の膜パターンに接続する第3の膜パターンを液滴吐出法により形成することを特徴とする。

【0009】

50

前記感光性材料はネガ型感光性樹脂又はポジ型感光性樹脂である。

【 0 0 1 0 】

また、前記第 1 の膜パターンは、導電膜であり、前記第 2 の膜パターンは、ゲート電極、ソース電極、又はドレイン電極であり、前記第 3 の膜パターンは、配線である。

【 0 0 1 1 】

また、前記第 1 の膜パターンは、半導体膜であり、前記第 2 の膜パターンは、チャネル形成領域、ソース領域及びドレイン領域を有する。

【 0 0 1 2 】

また、前記第 1 の膜パターンは、絶縁膜であり、前記第 2 の膜パターンは、開口部を有する絶縁膜である。

10

【 0 0 1 3 】

また、本発明は、液滴吐出法で導電材料を吐出して第 1 の膜パターンを形成し、前記第 1 の膜パターン上に第 1 の感光性材料を吐出又は塗布し、前記第 1 の膜パターン及び前記第 1 の感光性材料が重畳する領域にレーザビームを照射し現像して第 1 のマスクパターンを形成した後、前記第 1 のマスクパターンをマスクとして前記第 1 の膜パターンをエッチングして、所望の形状を有するゲート電極を形成し、前記ゲート電極上に絶縁膜及び半導体膜を成膜し、前記半導体膜上に第 2 の感光性材料を塗布又は吐出し、前記第 2 の感光性材料にレーザビームを照射し現像して第 2 のマスクパターンを形成した後、前記第 2 のマスクパターンをマスクとして前記半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域に接するソース電極及びドレイン電極を形成することを特徴とする。

20

【 0 0 1 4 】

また、本発明は、液滴吐出法で導電材料を吐出して第 1 の膜パターンを形成し、前記第 1 の膜パターン上に第 1 の感光性材料を吐出又は塗布し、前記第 1 の膜パターン及び前記第 1 の感光性材料が重畳する領域にレーザビームを照射し現像して第 1 のマスクパターンを形成した後、前記第 1 のマスクパターンをマスクとして前記第 1 の膜パターンをエッチングして、所望の形状を有するゲート電極を形成し、前記ゲート電極上に絶縁膜及び第 1 の半導体膜を成膜し、前記第 1 の半導体膜上に保護膜を形成し、前記第 1 の半導体膜及び前記保護膜上に第 2 の半導体膜を成膜し、前記第 2 の半導体膜上に第 2 の感光性材料を塗布又は吐出し、前記第 2 の感光性材料にレーザビームを照射し現像して第 2 のマスクパターンを形成した後、前記第 2 のマスクパターンをマスクとして前記第 1 の半導体膜及び前記第 2 の半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域に接するソース電極及びドレイン電極を形成することを特徴とする。

30

【 0 0 1 5 】

また、本発明は、液滴吐出法で導電材料を吐出して第 1 の膜パターンを形成し、前記第 1 の膜パターン上に第 1 の感光性材料を吐出又は塗布し、前記第 1 の膜パターン及び前記第 1 の感光性材料が重畳する領域にレーザビームを照射し現像して第 1 のマスクパターンを形成した後、前記第 1 のマスクパターンをマスクとして前記第 1 の膜パターンをエッチングして、所望の形状を有するソース電極及びドレイン電極を形成し、前記ソース電極及びドレイン電極上に半導体膜を成膜し、前記半導体膜上に第 2 の感光性材料を塗布又は吐出し、前記第 2 の感光性材料にレーザビームを照射し現像して第 2 のマスクパターンを形成した後、前記第 2 のマスクパターンをマスクとして前記半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域上に絶縁膜及びゲート電極を形成することを特徴とする。

40

【 0 0 1 6 】

また、本発明は、液滴吐出法で導電材料を吐出して第 1 の膜パターンを形成し、前記第 1 の膜パターン上に第 1 の感光性材料を吐出又は塗布し、前記第 1 の膜パターン及び前記第 1 の感光性材料が重畳する領域にレーザビームを照射し現像して第 1 のマスクパターンを形成した後、前記第 1 のマスクパターンをマスクとして前記第 1 の膜パターンをエッチングして、所望の形状を有するゲート電極を形成し、前記ゲート電極上に絶縁膜及び半導

50

体膜を成膜し、前記半導体膜上に第2の感光性材料を塗布又は吐出し、前記第2の感光性材料にレーザビームを照射し現像して第2のマスクパターンを形成した後、前記第2のマスクパターンをマスクとして前記半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域に接するソース電極及びドレイン電極を形成し、前記ドレイン電極に接続する画素電極を形成することを特徴とするテレビジョン装置の作製方法である。

【0017】

また、本発明は、液滴吐出法で導電材料を吐出して第1の膜パターンを形成し、前記第1の膜パターン上に第1の感光性材料を吐出又は塗布し、前記第1の膜パターン及び前記第1の感光性材料が重畳する領域にレーザビームを照射し現像して第1のマスクパターンを形成した後、前記第1のマスクパターンをマスクとして前記第1の膜パターンをエッチングして、所望の形状を有するゲート電極を形成し、前記ゲート電極上に絶縁膜及び第1の半導体膜を成膜し、前記第1の半導体膜上に保護膜を形成し、前記第1の半導体膜及び前記保護膜上に第2の半導体膜を成膜し、前記第2の半導体膜上に第2の感光性材料を塗布又は吐出し、前記第2の感光性材料にレーザビームを照射し現像して第2のマスクパターンを形成した後、前記第2のマスクパターンをマスクとして前記第1の半導体膜及び前記第2の半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域に接するソース電極及びドレイン電極を形成し、前記ドレイン電極に接続する画素電極を形成することを特徴とするテレビジョン装置の作製方法である。

【0018】

また、本発明は、液滴吐出法で導電材料を吐出して第1の膜パターンを形成し、前記第1の膜パターン上に第1の感光性材料を吐出又は塗布し、前記第1の膜パターン及び前記第1の感光性材料が重畳する領域にレーザビームを照射し現像して第1のマスクパターンを形成した後、前記第1のマスクパターンをマスクとして前記第1の膜パターンをエッチングして、所望の形状を有するソース電極及びドレイン電極を形成し、前記ソース電極及びドレイン電極上に半導体膜を成膜し、前記半導体膜上に第2の感光性材料を塗布又は吐出し、前記第2の感光性材料にレーザビームを照射し現像して第2のマスクパターンを形成した後、前記第2のマスクパターンをマスクとして前記半導体膜をエッチングして、所望の形状を有する半導体領域を形成し、前記半導体領域上に絶縁膜及びゲート電極を形成し、前記ドレイン電極に接続する画素電極を形成することを特徴とするテレビジョン装置の作製方法である。

【0019】

前記第1の感光性材料及び前記第2の感光性材料はネガ型感光性樹脂である。

【0020】

また、前記第1の感光性材料及び前記第2の感光性材料はポジ型感光性樹脂である。

【0021】

また、前記第1の感光性材料又は前記第2の感光性材料の一方はネガ型感光性樹脂であり、前記第1の感光性材料又は前記第2の感光性材料の他方はポジ型感光性樹脂である。

【0022】

本発明において、前記レーザビームは、紫外光乃至赤外光のいずれかの波長を有する。

【0023】

また、本発明は、液滴吐出法により形成された配線と、配線に接続された電極とを有し、前記電極の幅が5 μm 以下であることを特徴とする半導体装置である。

【0024】

また、本発明は、ゲート電極と、ゲート絶縁膜と、半導体領域と、ソース電極と、ドレイン電極とで形成される薄膜トランジスタと、前記ゲート電極に接続されるゲート配線とを有し、前記ゲート電極の幅が5 μm 以下であり、前記ゲート配線は液滴吐出法で形成されていることを特徴とする半導体装置である。

【0025】

また、本発明は、液滴吐出法により形成された配線と、配線に接続された電極とを有

し、前記電極の幅が $5\text{ }\mu\text{m}$ 以下である表示装置で構成されることを特徴とするテレビジョン装置である。

【0026】

また、本発明は、ゲート電極と、ゲート絶縁膜と、半導体領域と、ソース電極と、ドレイン電極とで形成される薄膜トランジスタと、前記ゲート電極に接続されるゲート配線とを有し、前記ゲート電極の幅が $5\text{ }\mu\text{m}$ 以下であり、前記ゲート配線は液滴吐出法で形成されている表示装置で構成されることを特徴とするテレビジョン装置である。

【0027】

テレビジョン装置の代表例として、液晶テレビジョン装置やELテレビジョン装置があげられる。

10

【0028】

なお、画素を構成する半導体素子としては、TFT、電界効果トランジスタ(FET)、MOSTランジスタ、バイポーラトランジスタ、有機半導体トランジスタ、MIM素子、記憶素子、ダイオード、光電変換素子、容量素子、抵抗素子等が挙げられる。

【0029】

また、本発明において、半導体装置の代表例の一つである表示装置とは、表示素子を用いたデバイス、即ち画像表示デバイスを指す。また、表示パネルにコネクタ、例えばフレキシブルプリント配線(FPC: Flexible Printed Circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG(Chip On Glass)方式によりIC(集積回路)やCPUが直接実装されたモジュールも全て表示装置に含むものとする。

20

【発明の効果】

【0030】

本発明のように、レーザビームを直接照射して形成したマスクパターンを用いてエッチングすることにより、フォトマスクを用いずとも微細なマスクパターンを形成することができる。このため、液滴吐出法で形成した膜パターンの微細加工が可能となり、微細構造の半導体素子を形成することができる。

【0031】

30

また、膜パターンを形成する際に、液滴吐出法を用いることによって、それらの膜の材料を含む液滴の吐出口であるノズルと、基板との相対的な位置を変化させて任意の場所に液滴を吐出できる。また、ノズル径、液滴の吐出量、及びノズルと吐出物が形成される基板との移動速度の相対的な関係によって、形成するパターンの厚さや太さを調整できる。このため、一辺が $1\sim 2\text{ m}$ を越えるような大面積の半導体素子基板上においても、所望の箇所に膜パターンを精度良く吐出形成することができる。

また、フォトマスクを用いた露光・現像プロセスを省略することができるため、工程の簡略化及びコストの低減を図ることが可能となる。

【0032】

さらには、構造が微細な半導体素子を用いることにより、高集積回路、又は開口率の高い表示装置等の半導体装置やテレビジョン装置を、低コストで、かつスループットや歩留まり高く作製することができる。

40

【発明を実施するための最良の形態】

【0033】

以下、発明を実施するための最良の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。また、各図面において共通の部分は同じ符号を付して詳しい説明を省略する。

【0034】

50

(第1実施形態)

本実施形態においては、レーザビーム（以下、レーザ光とも示す。）を照射して形成するマスクパターンを用いて、幅の細い配線を形成する工程を図1及び図2を用いて説明する。

【0035】

図2は、画素110がマトリクス状に配列された基板101の平面図である。基板101上には、後に形成される半導体素子のゲート配線として機能する第3の導電層107が実線で示されている。また、破線は後に形成される半導体素子のソース配線、半導体領域、ソース電極、ドレイン電極、画素電極等が示されている。

【0036】

図1は、図2の基板を（A）-（B）で切断し、前面から見た斜視図である。図1を用いて本発明の作製工程を説明する。

【0037】

図1（A）に示すように、基板101上に液滴吐出法により第1の導電層102を形成する。

【0038】

基板101としては、ガラス基板、石英基板、アルミナなどのセラミック等絶縁物質で形成される基板、後工程の処理温度に耐え得る耐熱性を有するプラスチック基板、シリコンウェハ、金属板等を用いることができる。また、基板101として、320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mmのような大面積基板を用いることができる。

【0039】

第1の導電層の材料として、吐出口から吐出する組成物は、導電体を溶媒に溶解又は分散させたものを用いる。導電体としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Ba等の金属粒子、ハロゲン化銀の微粒子等、又は分散性ナノ粒子を用いることができる。または、透明導電膜として用いられるITO（酸化インジウム酸化スズ合金）、酸化ケイ素を組成物をして有するITO、有機インジウム、有機スズ、酸化亜鉛（ZnO）、窒化チタン（TiN：Titanium Nitride）等を用いることができる。また、これらの材料からなる導電層を積層して第1の導電層を形成することができる。

【0040】

なお、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗且つ安価な銀又は銅を用いるとよい。但し、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。

【0041】

ここで、銅を配線として用いる場合のバリア膜としては、窒化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化チタン、窒化タンタル（TaN：Tantalum Nitride）など窒素を含む絶縁性又は導電性の物質を用いると良く、これらを液滴吐出法で形成しても良い。

【0042】

なお、液滴吐出法に用いる組成物の粘度は5～20mPa・sが好適であり、これは、乾燥が起こることを防止し、吐出口から組成物を円滑に吐出できるようにするためである。また、表面張力は40mN/m以下が好ましい。なお、用いる溶媒や用途に合わせて、組成物の粘度等は適宜調整するとよい。一例として、ITO、酸化ケイ素を組成物をして有するITO、有機インジウム、有機スズを溶媒に溶解又は分散させた組成物の粘度は5～20mPa・s、銀を溶媒に溶解又は分散させた組成物の粘度は5～20mPa・s、

10

20

30

40

50

金を溶媒に溶解又は分散させた組成物の粘度は $10 \sim 20 \text{ mPa} \cdot \text{s}$ である。

【0043】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径 $0.1 \mu\text{m}$ 以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約 $0.5 \sim 10 \mu\text{m}$ である。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約 7 nm と微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることが好ましい。

10

【0044】

組成物を吐出する工程は、減圧下で行っても良い。これは、組成物を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が揮発し、後の乾燥と焼成の工程を省略又は短くすることができるためである。溶液の吐出後は、溶液の材料により、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉等により、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は 100 度で3分間、焼成は $200 \sim 350$ 度で15分間～120分間で行うもので、その目的、温度と時間が異なるものである。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、 $100 \sim 800$ 度（好ましくは $200 \sim 350$ 度）とする。本工程により、溶液中の溶媒の揮発又は化学的に分散剤を除去し、周囲の樹脂が硬化収縮することで、融合と融着を加速する。雰囲気は、酸素雰囲気、窒素雰囲気又は空気で行う。但し、金属元素を分解又は分散している溶媒が除去されやすい酸素雰囲気下で行うことが好適である。

20

【0045】

レーザ光の照射は、連続発振またはパルス発振の気体レーザ又は固体レーザを用いれば良い。前者の気体レーザとしては、エキシマレーザ、YAGレーザ等が挙げられ、後者の固体レーザとしては、Cr、Nd等がドーピングされたYAG、YVO₄等の結晶を使ったレーザ等が挙げられる。なお、レーザ光の吸収率の関係から、連続発振のレーザを用いることが好ましい。また、パルス発振と連続発振を組み合わせた所謂ハイブリッドのレーザ照射方法を用いてもよい。但し、基板の耐熱性に依っては、レーザ光の照射による加熱処理は、数マイクロ秒から数十秒の間で瞬間に行うとよい。瞬間熱アニール(RTA)は、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数マイクロ秒から数分の間で瞬間的に熱を加えて行う。この処理は瞬間的に行うために、実質的に最表面の薄膜のみを加熱することができ、下層の膜には影響を与えないという利点がある。

30

【0046】

ここでは、Agを含む組成物（以下「Agペースト」という。）を選択的に吐出し、上記に示すようなレーザビーム照射又は熱処理による乾燥及び焼成を適宜行い膜厚 $600 \sim 800 \text{ nm}$ の第1の導電層を形成する。なお、この焼成をO₂雰囲気中で行うと、Agペースト内に含まれているバインダ（熱硬化性樹脂）などの有機物が分解され、有機物をほとんど含まないAg膜を得ることができる。また、膜表面を平滑にすることができる。さらに、Agペーストを減圧下で吐出することにより、ペースト中の溶媒が揮発するため、後の加熱処理を省略、又は加熱処理時間を短縮することができる。

40

【0047】

なお、本実施形態では、第1の導電層を示したが、導電層の代わりに、半導体層、又は絶縁体層を適宜適応することもできる。

【0048】

本実施形態では、第1の膜パターンとしては、銀を主成分とする導電層が形成される。なお、導電層は、導電体である微粒子が3次元に不規則に重なり合って形成されている。即ち、3次元凝集体粒子で構成されている。このため、表面は微細な凹凸を有する。また

50

、導電層の温度及びその加熱時間により、微粒子が溶融し微粒子の集合体となる。このときの集合体の大きさは、導電層の温度及びその加熱時間により増大するため、表面の高低差が大きい層となる。なお、微粒子が溶融した領域は、多結晶構造となる場合もある。

【 0 0 4 9 】

また、加熱温度、雰囲気、時間により導電層には、有機物で形成されるバインダーが残存する。

【 0 0 5 0 】

次に、図 1 (B) に示すように、第 1 の導電層 1 0 2 上に感光性樹脂 1 0 3 を吐出又は塗布する。感光性樹脂は、紫外光から赤外光に感光する材料ネガ型感光性樹脂又はポジ型感光性樹脂を用いる。感光性樹脂としては、エポキシ樹脂、クリル樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の感光性を示す樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、ポリイミドなどの感光性を示す有機材料等を用いることができる。また、代表的なポジ型感光性樹脂として、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物を有する感光性樹脂が挙げられ、ネガ型感光性樹脂として、ベース樹脂、ジフェニルシランジオール及び酸発生剤などを有する感光性樹脂が挙げられる。本実施形態では、ネガ型感光性樹脂を用いる。

【 0 0 5 1 】

次に、感光性樹脂 1 0 3 にレーザビーム直接描画装置を用いてレーザビーム 1 0 4 を照射する。本実施形態では、基板を図の矢印のように移動して照射する。

【 0 0 5 2 】

ここで、レーザビーム直接描画装置について、図 8 を用いて説明する。図に示すように、レーザビーム描画装置 1 0 0 1 は、レーザビームを照射する際の各種制御を実行するパーソナルコンピュータ (以下、 P C と示す。) 1 0 0 2 と、レーザビームを出力するレーザ発振器 1 0 0 3 と、レーザ発振器 1 0 0 3 の電源 1 0 0 4 と、レーザビームを減衰させるための光学系 (N D フィルタ) 1 0 0 5 と、レーザビームの強度を変調するための音響光学変調器 (A O M) 1 0 0 6 と、レーザビームの断面の拡大又は縮小をするためのレンズ、光路の変更するためのミラー等で構成される光学系 1 0 0 7、X ステージ及び Y ステージを有する基板移動機構 1 0 0 9 と、P C から出力される制御データをデジタルアナログ変換する D / A 変換部 1 0 1 0 と、D / A 変換部から出力されるアナログ電圧に応じて音響光学変調器 (A O M) 1 0 0 6 を制御するドライバ 1 0 1 1 と、基板移動機構 1 0 0 9 を駆動するための駆動信号を出力するドライバ 1 0 1 2 とを備えている。

【 0 0 5 3 】

レーザ発振器 1 0 0 3 としては、紫外光、可視光、又は赤外光を発振することが可能なレーザ発振器を用いることができる。レーザ発振器としては、K r F、A r F、K r F、X e C l、X e 等のエキシマレーザ発振器、H e、H e - C d、A r、H e - N e、H F 等の気体レーザ発振器、Y A G、Y V O₄、Y L F、Y A l O₃などの結晶にC r、N d、E r、H o、C e、C o、T i 又はT mをドープした結晶を使った固体レーザ発振器、G A N、G a A s、G a A l A s、I n G a A s P 等の半導体レーザ発振器を用いることができる。なお、固体レーザ発振器においては、基本波の第 2 高調波 ~ 第 5 高調波を適用するのが好ましい。

【 0 0 5 4 】

次に、レーザビーム直接描画装置を用いた感光材料の感光方法について述べる。基板 1 0 0 8 が基板移動機構 1 0 0 9 に装着されると、P C 1 0 0 2 は図外のカメラによって、基板に付されているマーカの位置を検出する。次いで、P C 1 0 0 2 は、検出したマーカの位置データと、予め入力されている描画パターンデータとに基づいて、基板移動機構 1 0 0 9 を移動させるための移動データを生成する。この後、P C 1 0 0 2 が、ドライバ 1 0 1 1 を介して音響光学変調器 (A O M) 1 0 0 6 の出力光量を制御することにより、レーザ発振器 1 0 0 3 から出力されたレーザビームは、光学系 (N D フィルタ) 1 0 0 5 によって減衰された後、音響光学変調器 (A O M) 1 0 0 6 によって所定の光量になるように光量が制御される。一方、音響光学変調器 (A O M) 1 0 0 6 から出力されたレーザビ

10

20

30

40

50

ームは、光学系 1 0 0 7 で光路及びビーム形を変化させ、レンズで集光した後、基板上に塗布された感光材料に該ビームを照射して、感光材料を感光する。このとき、P C 1 0 0 2 が生成した移動データに従い、基板移動機構 1 0 0 9 を X 方向及び Y 方向に移動制御する。この結果、所定の場所にレーザビームが照射され、感光材料の露光が行われる。

【 0 0 5 5 】

この結果、図 1 (C) に示すように、レーザビームが照射された領域にマスクパターン 1 0 5 が形成される。ここでは、感光性樹脂としてネガ型を用いているため、レーザビームが照射された領域がマスクパターンとなる。このため、レーザビームを一度走査した場合は、マスクパターンの幅はレーザビームの幅となる。このため、より微細な幅のマスクパターンを形成するためには、より低波長のレーザビームを照射する。

10

【 0 0 5 6 】

なお、ここでは、基板を移動して選択的にレーザビームを照射しているが、これに限定されず、レーザビームを X - Y 軸方向に走査してレーザビームを照射することができる。この場合、光学系 1 0 0 7 にポリゴンミラーやガルバノミラーを用いることが好ましい。

【 0 0 5 7 】

次に、マスクパターン 1 0 5 をマスクとして、第 1 の導電層 1 0 2 をドライエッチング、ウェットエッチング等の公知の手法によりエッチングする。この結果、図 1 (D) に示すように、幅の狭い第 2 の導電層 1 0 6 を形成することができる。なお、第 2 の導電層 1 0 6 は、後の半導体素子のゲート電極として用いることができる。

【 0 0 5 8 】

20

次に、図 1 (E) に示すように、液滴吐出法によって第 3 の導電層 1 0 7 を吐出する。ここで、第 2 の導電層 1 0 6 の一部をオーバーラップするように第 3 の導電層 1 0 7 を形成する。この後、第 2 の導電の乾燥と焼成の一方又は両方の工程を行う。

【 0 0 5 9 】

以上の工程により、微細な幅の膜パターン、及びそれを有するゲート配線を形成することができる。

【 0 0 6 0 】

(第 2 実施形態)

以下、半導体素子の作製方法について示す。なお、以下の実施形態では、半導体素子として T F T を用いて説明するが、これに限定されるものではなく、有機半導体トランジスタ、ダイオード、M I M 素子、記憶素子、ダイオード、光電変換素子、容量素子、抵抗素子等を用いることができる。

30

【 0 0 6 1 】

本実施形態では、半導体素子として逆スタガ型 (ボトムゲート型) T F T の一つであるチャンネルエッチ型 T F T を作製を形成する工程を、図 3 を用いて説明する。

【 0 0 6 2 】

図 3 (A) に示すように、基板 1 0 1 上に第 1 の導電層 3 0 2 を形成する。第 1 の導電層 3 0 2 の形成方法としては、液滴吐出法を用いる。また第 1 の導電層の材料としては、第 1 実施形態で示した第 1 の導電層 1 0 2 と同様の導電材料を適宜用いることができる。

40

【 0 0 6 3 】

なお、第 1 の導電層 3 0 2 を形成する前に、基板 3 0 1 表面に、スパッタリング法や蒸着法などにより、T i (チタン)、W (タングステン)、C r (クロム)、T a (タンタル)、N i (ニッケル)、M o (モリブデン) などの金属材料若しくはその酸化物で形成される下地層を形成することが好ましい。下地層は 0 . 0 1 ~ 1 0 n m の厚さで形成すれば良いが、極薄く形成すれば良いので、必ずしも層構造を持っていなくても良い。なお、この下地層 2 は、第 1 の導電層を密着性良く形成するために設けるものであり、十分な密着性が得られるのであれば、これを省略しても良い。なお下地層が導電膜の場合、第 1 の導電層と一緒に第 1 のマスクパターンでエッチングすることができる。

【 0 0 6 4 】

50

次に、第1の導電層302上に第1の感光性樹脂103を吐出又は塗布する。本実施形態では、第1の導電層上に液滴吐出法によりネガ型感光性樹脂を吐出する。次に、レーザービーム104を照射して感光性樹脂の一部を露光し、現像して図3(B)に示す第1のマスクパターン311を形成する。

【0065】

次に、第1のマスクパターン311をマスクとして、第1の導電層302をエッチングして、図3(C)に示すようにゲート電極321を形成する。ここでは、ドライエッチングにより第1の導電層をエッチングする。この後、第1のマスクパターンを剥離液を用いた処理又は酸素を用いたアッシング処理等により除去する。

【0066】

次に、基板及びゲート電極上に第1の絶縁膜322、第1の半導体膜323、第2の半導体膜324を順次成膜する。第1の絶縁膜、第1の半導体膜、第2の半導体膜はそれぞれ、後に形成されるTFTのゲート絶縁膜、チャネル形成領域、ソース領域及びドレイン領域として機能する。

【0067】

第1の絶縁膜322はプラズマCVD法またはスパッタリング法などの薄膜形成法を用い、窒化シリコン、酸化シリコン、その他の珪素を含む絶縁膜の単層又は積層構造で形成する。また、第1の絶縁膜をゲート電極に接する側から、窒化珪素膜（窒化酸化珪素膜）、酸化珪素膜、及び窒化珪素膜（窒化酸化珪素膜）の積層構造とすることが好ましい。この構造では、ゲート電極が、窒化珪素膜と接しているため、酸化による劣化を防止することができる。

【0068】

第1の半導体膜323としては、非晶質半導体、非晶質状態と結晶状態とが混在したセミアモルファス半導体（SASとも表記する）、非晶質半導体中に0.5nm～20nmの結晶粒を観察することができる微結晶半導体、及び結晶性半導体から選ばれたいずれの状態を有する膜で形成する。特に、0.5nm～20nmの結晶を粒観察することができる微結晶状態はいわゆるマイクロクリスタル（ μc ）と呼ばれている。いずれも、シリコン、シリコンゲルマニウム（SiGe）等を主成分とする膜厚は、10～60nmの半導体膜を用いることができる。

【0069】

SASは、非晶質構造と結晶構造（単結晶、多結晶を含む）との中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体である。また短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。そして少なくとも膜中の一部の領域には、0.5～20nmの結晶領域を観測することができ、珪素を主成分とする場合にはラマンスペクトルが 520 cm^{-1} よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる（111）、（220）の回折ピークが観測される。また未結合手（ダングリングボンド）の中和剤として、SASは水素或いはハロゲンを1原子%、又はそれ以上含んでいる。

【0070】

SASは、珪化物気体をグロー放電分解することにより得ることができる。代表的な珪化物気体としては、 SiH_4 であり、その他にも Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などを用いることができる。珪化物気体を水素又はフッ素、若しくは水素又はフッ素とヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種又は複数種の希ガス元素とで希釈して用いることにより、SASの形成を容易なものとすることができる。このとき希釈率が10倍～1000倍の範囲となるように、珪化物気体を希釈すると好ましい。また Si_2H_6 及び GeF_4 を用い、ヘリウムガスで希釈する方法を用いてSASを形成することができる。グロー放電分解による被膜の反応生成は減圧下で行うと好ましく、圧力は概略0.1Pa～133Paの範囲で行えばよい。グロー放電を形成するための電力は1MHz～120MHz、好ましくは13MHz～60MHzの高周波電力を供給すればよい。基板加熱温度は300度以下が好ましく、100～250度の基板加

10

20

30

40

50

熱温度が推奨される。

【0071】

また結晶性半導体膜は、非晶質半導体膜を加熱又はレーザー照射により結晶化して形成することができる。また、直接、結晶性半導体膜を形成してもよい。この場合、 GeF_4 、又は F_2 等のフッ素系ガスと、 SiH_4 、又は Si_2H_6 等のシラン系ガスとを用い、熱又はプラズマを利用して直接、結晶性半導体膜を形成することができる。

【0072】

第2の半導体膜324は導電性を有し、nチャネル型のTFTを形成する場合には、15属の元素、代表的にはリンまたはヒ素を添加する。また、pチャネルTFTを形成する場合には、13属の元素、代表的にはボロンを添加する。第2の半導体膜は、珪化物気体にボロン、リン、ヒ素のような13属又は15属の元素を有する気体を加えたプラズマCVD法で成膜する。また、半導体膜を成膜したのち、13属または15属の元素を有する溶液を半導体膜上に塗布しレーザービームを照射して導電性を有する第2の半導体膜を形成することができる。レーザービームとしては、公知のパルス発振のレーザー又は連続発振のレーザーから照射されるレーザービームを適宜用いる。

10

【0073】

次に、図3(D)に示すように、第2の半導体膜324の上に、第2の感光性樹脂331を吐出又は塗布する。ここでは、ネガ型の感光性樹脂を液滴吐出法により吐出して形成する。

【0074】

20

次に、第2の感光性樹脂331にレーザービーム332を照射し現像して、図3(E)に示す第2のマスクパターン341、342を形成する。本実施形態では、第2の感光性樹脂として、ネガ型レジストを用いているので、レーザービーム332が照射された領域に第2のマスクパターン341、342が形成される。

【0075】

次に、第2のマスクパターン341、342を用いて第2の半導体膜324をエッチングし、第1の半導体領域(ソース領域及びドレイン領域)351、352を形成する。この後、第2のマスクパターンを除去する。

【0076】

次に、同様の工程により第3の感光性樹脂を吐出又は塗布し、レーザービームを照射し、現像して第3のマスクパターンを形成し、第3のマスクパターンを用いて第1の半導体膜323をエッチングして、第2の半導体領域353を形成する。

30

【0077】

第1の半導体膜及び第2の半導体膜のエッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いることができる。

【0078】

次に、第1の半導体領域351、352上に、ソース電極及びドレイン電極354、355を、導電材料を液滴吐出法によって吐出することにより形成する。導電材料としては、第1の導電層302に用いた材料と同様の材料を、溶媒に溶解又は分散させたものを用いることができる。ここでは、Agペーストを選択的に吐出し、上記に示すようなレーザービーム照射又は熱処理による乾燥及び焼成を適宜行い膜厚600～800nmの各電極を形成する。

40

【0079】

なお、導電膜を予めスパッタ法等によって成膜しておき、感光性材料を液滴吐出法によって形成した後に、レーザー光を照射してマスクパターンを形成しエッチングにより形成してもよい。この場合ポジ型感光性材料を用いる。

【0080】

次に、ソース電極及びドレイン電極354、355上に、パッシベーション膜を成膜することが好ましい。パッシベーション膜は、プラズマCVD法又はスパッタリング法など

50

の薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素、酸化窒化珪素、酸化窒化アルミニウム、または酸化アルミニウム、ダイヤモンドライクカーボン（DLC）、窒素含有炭素（CN）、その他の絶縁性材料を用いて形成することができる。

【0081】

以上の工程により、チャネルエッチ型TFETを作製することができる。

（第3実施形態）

本実施形態においては、チャネル保護型（チャネルストッパ型）TFETの作製工程について図4を用いて示す。

【0082】

第2実施形態と同様に、図4（A）及び図4（B）に示す工程を経て、図4（C）に示すように基板101上にゲート電極321、第1の絶縁膜322、及び第1の半導体膜323を形成する。

【0083】

次に、第1の半導体膜323上であって、且つゲート電極321に重畳する領域に保護膜401を形成する。保護膜は、耐熱性高分子材料を用いて形成することが好ましく、芳香環、複素環を主鎖にもち、脂肪族部分が少なく高極性のヘテロ原子基を含む高分子を用いることが好ましい。そのような高分子物質の代表例としてはポリイミド又はポリベンゾイミダゾールなどが挙げられる。ポリイミドを用いる場合には、ポリイミドを含む組成物を、ノズルから第1の半導体膜323上に吐出し、200で30分焼成して形成することができる。

【0084】

次に、第2実施形態と同様に第2の半導体膜（導電性を有する半導体膜）324を成膜する。次に、第2の感光性樹脂331を第2実施形態と同様に形成する。次に、第2の感光性樹脂にレーザビーム104を照射し、現像して、図4（C）に示す第2のマスクパターン411、412を形成する。

【0085】

次に、第1のマスクパターン411、412を用いて、第2の半導体をエッチングし、第1の半導体領域（ソース領域及びドレイン領域）413、414を形成すると共に、第1の半導体膜をエッチングして第2の半導体領域（チャネル形成領域）415を形成する。このとき、第1の半導体膜上には、保護膜401が形成されているため、第1の半導体膜のゲート電極と重畳する領域はエッチングされない。

【0086】

次に、図4（E）に示すように、ソース電極及びドレイン電極354、355を形成する。

【0087】

以上の工程により、チャネル保護型TFETを形成することができる。保護膜4はチャネル保護膜として機能するため、不純物が添加された半導体膜をエッチングする際、チャネル領域となる第1の半導体膜のオーバーエッチング等による損傷を防止することができる。これによって、安定した特性で高移動度化が可能なTFETを得ることができる。

【0088】

（第4実施形態）

本実施形態においては、順スタガ型TFETの作製工程について図5を用いて示す。

【0089】

図5（A）に示すように、基板101上に第1の導電層302を形成する。次に、第1の導電層上に第1の感光性樹脂501を塗布又は吐出する。ここでは、第1の感光性樹脂としてポジ型感光性樹脂を用いる。次に、レーザビーム104を照射する。ここでは、後にチャネル形成領域を形成する領域にレーザビーム104を照射する。この後、現像を行って図5（B）に示すような第1のマスクパターン511、512を形成する。

【0090】

次に、第1のマスクパターン511、512をマスクとして、第1の導電層302をエ

10

20

30

40

50

ッチングし、ソース電極及びドレイン電極 5 1 3、5 1 4 を形成する。この後、第 1 のマスクパターンを除去する。

【 0 0 9 1 】

次に、第 1 の半導体膜を成膜し、第 1 の半導体膜上に第 2 の感光性樹脂を塗布又は吐出し、レーザビームを照射し、現像して第 2 のマスクパターン 5 2 1、5 2 2 を形成する。次に、第 2 のマスクパターンをマスクとして第 1 の半導体膜をエッチングして、第 2 の半導体領域 5 2 3、5 2 4 (ソース領域及びドレイン領域) を形成する。ここでは、第 1 の半導体膜は、導電性を有する半導体膜であり、第 2 実施形態で示す第 2 の半導体膜 3 2 4 と同様の材料を用いることができる。また、第 2 の感光性樹脂として、ポジ型感光性樹脂を用いる。(図 5 (C))。この後、第 2 のマスクパターンを除去する。

10

【 0 0 9 2 】

次に、第 2 の半導体膜を成膜し、第 2 の半導体膜上に第 3 の感光性樹脂を塗布又は吐出し、レーザビームを照射し現像して第 3 のマスクパターン 5 3 1 を形成する。次に、第 3 のマスクパターンをマスクとして第 2 の半導体膜をエッチングして、第 1 の半導体領域 5 3 2 を形成する。ここでは、第 2 の半導体膜としては、第 2 実施形態で示す第 1 の半導体膜 3 2 3 と同様の材料を用いることができる。また、第 3 の感光性樹脂として、ネガ型感光性樹脂を用いる。(図 5 (D))。この後、第 3 のマスクパターンを除去する。

【 0 0 9 3 】

次に、図 5 (E) に示すように、第 1 の絶縁膜 5 4 1 を成膜する。第 1 の絶縁膜としては、第 2 実施形態で示す第 1 の絶縁膜 5 4 1 と同様の材料を用いることができる。次に、第 1 の半導体領域 (ソース領域及びドレイン領域) の間に第 2 の導電膜を吐出し、その上に第 4 の感光樹脂を塗布又は吐出し、レーザビームを照射し現像して第 4 のマスクパターンを形成する。次に、第 4 のマスクパターンをマスクとして、第 2 の導電層をエッチングしてゲート電極 5 4 2 を形成する。ここでは、第 2 の導電層としては、第 1 の導電層 3 0 2 と同様の材料を用いることができる。また、第 4 の感光性樹脂として、ネガ型感光性樹脂を用いる。この後、第 4 のマスクパターンを除去する。

20

【 0 0 9 4 】

次に、第 5 の感光性樹脂 5 4 3 を基板全面に塗布し、後にコンタクトホールを形成する領域にレーザビーム 5 4 4 を照射し、現像して図 5 (F) に示すような第 5 のマスクパターン 5 5 1 を形成する。次に、第 5 のマスクパターンをマスクとして第 1 の絶縁膜をエッチングして、ソース電極及びドレイン電極 5 1 3、5 1 4 を露出すると共に、ゲート絶縁膜 5 5 2 を形成する。ここでは、第 5 の感光性樹脂として、ポジ型感光性樹脂を用いる。この後、第 5 のマスクパターンを除去する。

30

【 0 0 9 5 】

次に、図 5 (G) に示すように、第 3 の導電層 5 6 1、5 6 2 を吐出する。

【 0 0 9 6 】

以上の工程により、順スタガ型 T F T を形成することができる。

【 0 0 9 7 】

(第 5 実施形態)

本実施形態においては、トップゲート構造の T F T の作製工程について図 6 を用いて示す。

40

【 0 0 9 8 】

図 6 (A) に示すように、基板 1 0 1 上に第 1 の絶縁膜 5 8 2 を成膜する。第 1 の絶縁膜としては、基板 1 0 1 からの不純物が後に形成される T F T に侵入するのを防止するためのものであり、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等の膜を、P V D 法、C V D 法等の公知の手法により成膜する。なお、基板 1 0 1 から不純物が T F T に侵入しない材料、代表的には石英等で形成されている場合には、第 1 の絶縁膜 5 8 2 を成膜する必要はない。

【 0 0 9 9 】

次に、第 1 の絶縁膜 5 8 2 上に半導体膜 5 8 3 を成膜し、半導体膜上に第 1 の感光性樹

50

脂 5 8 4 を塗布又は吐出する。次に、第 1 の感光性樹脂にレーザビーム 1 0 4 を照射し現像して、図 6 (B) に示すような第 1 のマスクパターン 5 8 5 を形成する。第 1 の半導体膜としては、第 2 実施形態で示す半導体膜 3 2 3 と同様の材料を用いて形成することができる。

【 0 1 0 0 】

次に、第 1 のマスクパターンとマスクとして、第 1 の半導体膜をエッチングして、半導体領域 5 8 6 を形成する。この後、第 1 のマスクパターンを除去する。

【 0 1 0 1 】

次に、図 6 (C) に示すように、半導体領域上にゲート絶縁膜 5 8 7 を成膜し、ゲート絶縁膜 5 8 7 上に第 1 の導電層 5 8 8 を形成する。第 1 の導電層は、第 2 実施形態に示される第 1 の導電層 3 0 2 と同様の材料及び作製方法を適宜用いる。次に、第 1 の導電層上に第 2 の感光性樹脂 5 8 9 を吐出又は塗布し、後のゲート電極が形成される領域にレーザビーム 5 9 0 を照射し、現像して図 6 (D) に示すような第 1 のマスクパターン 5 9 1 を形成する。

10

【 0 1 0 2 】

次に、第 1 のマスクパターン 5 9 1 をマスクとして、第 1 の導電層 5 8 8 をエッチングして、ゲート電極 5 9 2 を形成する。この後、第 1 のマスクパターンを除去する。

【 0 1 0 3 】

次に、図 6 (E) に示すように、ゲート電極をマスクとして、半導体領域に 1 3 属又は 1 5 属の不純物をドーピングし、ソース領域及びドレイン領域 5 9 3、5 9 4 を形成する。なお、5 9 5 はチャンネル形成領域である。

20

【 0 1 0 4 】

なお、ソース領域及びドレイン領域の形成方法として、図 6 (B) に示す半導体領域 5 8 6 上に、1 3 属又は 1 5 属の不純物を有する溶液を部分的に液滴吐出法に吐出した後、レーザビームを照射して形成することができる。この場合、1 3 属又は 1 5 属の不純物を有する溶液は、後のソース領域及びドレイン領域となる半導体領域上に吐出する。

【 0 1 0 5 】

次に、第 2 の絶縁膜 (層間絶縁膜) 5 9 6 を形成する。この後、第 4 実施形態に示すような工程によりマスクパターンを形成し、第 2 の絶縁膜およびゲート絶縁膜をエッチングしてコンタクトホールを形成する。この後、導電膜 5 9 7、5 9 8 を形成する。

30

【 0 1 0 6 】

以上の工程により、トップゲート構造の T F T を形成することができる。

【 0 1 0 7 】

(第 6 実施形態)

本実施形態においては、第 4 実施形態又は第 5 実施形態と異なるコンタクトホールの形成方法について図 7 を用いて説明する。

【 0 1 0 8 】

第 4 実施形態に従って、図 7 (A) に示すような順スタガ型 T F T を形成する。ここでは、基板 1 0 1 上に、ソース電極及びドレイン電極 5 1 3、5 1 4、第 1 の半導体領域 5 2 3、5 2 4、第 1 の半導体領域上であって且つソース電極又はドレイン電極の間に形成される第 2 の半導体領域 5 3 2、第 1 の絶縁膜 5 4 1、ゲート電極 5 4 2 を有する。

40

【 0 1 0 9 】

次に、図 7 (B) に示すように、ソース電極及びドレイン電極と第 1 の絶縁膜 5 4 1 とが重畳する領域に、撥液表面を形成する溶液を吐出し、第 1 のマスクパターン 5 7 1、5 7 2 を液滴吐出法により形成する。

【 0 1 1 0 】

第 1 のマスクパターンは、撥液表面を形成する溶液を用いて形成する。撥液表面を形成する溶液の組成物の一例としては、 $R_n - Si - X_{(4-n)}$ ($n = 1, 2, 3$) の化学式で表されるシランカップリング剤を用いる。ここで、R は、アルキル基などの比較的不活性な基を含む物である。また、X はハロゲン、メトキシ基、エトキシ基又はアセトキシ基など

50

、第1のマスクパターンが形成される領域の表面の水酸基あるいは吸着水との縮合により結合可能な加水分解基からなる。

【0111】

また、シランカップリング剤の代表例として、Rにフルオロアルキル基を有するフッ素系シランカップリング剤（フルオロアルキルシラン（FAS））を用いることにより、より撥液性を高めることができる。FASのRは、 $(CF_3)(CF_2)_x(CH_2)_y$ （ x ：0以上10以下の整数、 y ：0以上4以下の整数）で表される構造を持ち、複数個のR又はXがSiに結合している場合には、R又はXはそれぞれすべて同じでも良いし、異なっているてもよい。代表的なFASとしては、ヘプタデカフルオロテトラヒドロデシルトリエトキシシラン、ヘプタデカフルオロテトラヒドロデシルトリクロロシラン、トリデカフルオロテトラヒドロオクチルトリクロロシラン、トリフルオロプロピルトリメトキシシラン等のフルオロアルキルシラン（以下、FASという。）が挙げられる。

10

【0112】

撥液表面を形成する溶液の溶媒としては、 n -ペンタン、 n -ヘキサン、 n -ヘプタン、 n -オクタン、 n -デカン、ジシクロペンタン、ベンゼン、トルエン、キシレン、デュレン、インデン、テトラヒドロナフタレン、デカヒドロナフタレン、スクワランなどの炭化水素系溶媒又はテトラヒドロフランなど、撥液表面を形成する溶媒を用いる。

【0113】

また、撥液表面を形成する溶液の組成物の一例として、フッ素炭素鎖を有する材料（フッ素系樹脂）を用いることができる。フッ素系樹脂として、ポリテトラフルオロエチレン（PTFE；四フッ化エチレン樹脂）、パーフルオロアルコキシアリカン（PFA；四フッ化エチレンパーフルオロアルキルビニルエーテル共重合樹脂）、パーフルオロエチレンプロピレンコーポリマー（FEP；四フッ化エチレン-六フッ化プロピレン共重合樹脂）、エチレン-テトラフルオロエチレンコポリマー（ETFE；四フッ化エチレン-エチレン共重合樹脂）、ポリビニリデンフルオライド（PVDF；フッ化ビニリデン樹脂）、ポリクロロトリフルオロエチレン（PCTFE；三フッ化塩化エチレン樹脂）、エチレン-クロロトリフルオロエチレンコポリマー（ECTFE；三フッ化塩化エチレン-エチレン共重合樹脂）、ポリテトラフルオロエチレン-パーフルオロジオキソールコポリマー（TFE/PDD）、ポリビニルフルオライド（PVF；フッ化ビニル樹脂）等を用いることができる。

20

30

【0114】

また、マスクパターンとして撥液表面を形成しない（すなわち、親液表面を形成する）有機物を用い、後に CF_4 プラズマ等による処理を行って、撥液表面を形成してもよい。例えば、ポリビニルアルコール（PVA）のような水溶性樹脂を、 H_2O 等の溶媒に混合した材料を用いることができる。また、PVAと他の水溶性樹脂を組み合わせ使用してもよい。さらには、マスクパターンが撥液表面を有する場合であっても、該プラズマ処理等を行うことによって、撥液性をより向上させることができる。

【0115】

次に、親液表面を形成する溶液を塗布又は吐出して第2のマスクパターン573～575を形成する。親液性を有する溶液の代表例としては、アクリル樹脂、ポリイミド樹脂、メラミン樹脂、ポリエステル樹脂、ポリカーボネート樹脂、フェノール樹脂、エポキシ樹脂、ポリアセタール、ポリエーテル、ポリウレタン、ポリアミド（ナイロン）、フラン樹脂、ジアリルフタレート樹脂等の有機樹脂、シロキサン、ポリシラザンを用いることができる。また、水、アルコール系、エーテル系、ジメチルホルムアミド、ジメチルアセトアミド、ジメチルスルホキシド、 N -メチルピロリドン、ヘキサメチルホスファミド、クロロホルム、塩化メチレン等の極性溶媒を用いた溶液を用いることもできる。第2のマスクパターンを塗布する方法としては、液滴吐出法、インクジェット法、スピンコート法、ロールコート法、スロットコート法等を適応することができる。

40

【0116】

第1のマスクパターン571、572は、撥液表面を有するため、第2のマスクパター

50

ン 5 7 3 ~ 5 7 5 は、第 1 のマスクパターンの外縁、即ち第 1 のマスクパターンが形成されていない領域に形成される。

【 0 1 1 7 】

なお、上記の工程に代えて、第 1 のマスクパターンの溶媒を乾燥した後、第 2 の溶液を塗布して、第 2 のマスクパターンを形成してもよい。この場合も、第 1 のマスクパターン 5 7 1、5 7 2 は、撥液表面を有するため、第 2 のマスクパターン 5 7 3 ~ 5 7 5 は、第 1 のマスクパターンの外縁、即ち第 1 のマスクパターンが形成されていない領域に形成される。また、第 1 のマスクパターンの組成物は第 1 の絶縁膜 5 4 1 の表面に残存又は膜中に浸透する。

【 0 1 1 8 】

次に、図 7 (C) に示すように、第 2 のマスクパターンをマスクとして、第 1 のマスクパターン 5 7 1、5 7 2 及び第 1 の絶縁膜 5 4 1 をエッチングし、ソース電極及びドレイン電極の一部を露出する。なお、5 8 1 はゲート絶縁膜である。

【 0 1 1 9 】

次に、図 7 (D) に示すように、第 2 のマスクパターンを除去した後、導電層 5 6 1、5 6 2 を形成する。

【 0 1 2 0 】

なお、図 7 (E) に示すように、第 2 のマスクパターン 5 7 3 ~ 5 7 5 を除去せず、層間絶縁膜として用い、導電層 5 6 1、5 6 2 を形成することもできる。

【 0 1 2 1 】

(第 7 実施形態)

本実施形態では、上記実施形態におけるパターン形成に用いることができる液滴吐出装置について説明する。図 2 4 において、基板 1 8 0 0 上において、1 つのパネルが形成される領域 1 8 3 0 を破線で示す。

【 0 1 2 2 】

図 2 4 には、配線等のパターンの形成に用いる液滴吐出装置の一態様を示す。液滴吐出手段 1 8 0 5 は、ヘッドを有し、ヘッドは複数のノズルを有する。本実施の形態では、十個のノズルが設けられたヘッドを三つ (1 8 0 3 a、1 8 0 3 b、1 8 0 3 c) 有する場合で説明するが、ノズルの数や、ヘッドの数は処理面積や工程等により設定することができる。

【 0 1 2 3 】

ヘッドは、制御手段 1 8 0 7 に接続され、制御手段がコンピュータ 1 8 1 0 により制御することにより、予め設定されたパターンを描画することができる。描画する z は、例えば、ステージ 1 8 3 1 上に固定された基板 1 8 0 0 等に形成されたマーカー 1 8 1 1 を基準点として行えばよい。また、基板 1 8 0 0 の縁を基準点として行ってもよい。これら基準点を CCD などの撮像手段 1 8 0 4 で検出し、画像処理手段 1 8 0 9 にてデジタル信号に変換させる。デジタル変換された信号をコンピュータ 1 8 1 0 で認識して、制御信号を発生させて制御手段 1 8 0 7 に送る。このようにパターンを描画するとき、パターン形成面と、ノズルの先端との間隔は、0 . 1 c m ~ 5 c m、好ましくは 0 . 1 c m ~ 2 c m、さらに好ましくは 0 . 1 c m 前後とするとよい。このように間隔を短くすることにより、液滴の着弾精度が向上する。

【 0 1 2 4 】

このとき、基板 1 8 0 0 上に形成されるパターンの情報は記憶媒体 1 8 0 8 に格納されており、この情報を基にして制御手段 1 8 0 7 に制御信号を送り、各ヘッド 1 8 0 3 a、1 8 0 3 b、1 8 0 3 c を個別に制御することができる。すなわち、ヘッド 1 8 0 3 a、1 8 0 3 b、1 8 0 3 c が有する各ノズルから異なる材料を有する液滴を吐出することができる。例えばヘッド 1 8 0 3 a、1 8 0 3 b が有するノズルは絶縁膜材料を有する液滴を吐出し、ヘッド 1 8 0 3 c が有するノズルは導電膜材料を有する液滴を吐出することができる。

【 0 1 2 5 】

さらにヘッドが有する各ノズルを個別に制御することもできる。ノズルを個別に制御することができるため、特定のノズルから異なる材料を有する液滴を吐出することができる。例えば同一ヘッド1803aに、導電膜材料を有する液滴を吐出するノズルと、絶縁膜材料を有する液滴を吐出するノズルとを設けることができる。

【0126】

また層間絶縁膜の形成工程のように大面積に対して液滴吐出処理を行う場合、層間絶縁膜材料を有する液滴を全ノズルから吐出させるとよい。さらに、複数のヘッドが有する全ノズルから、層間絶縁膜材料を有する液滴を吐出するとよい。その結果、スループットを向上させることができる。もちろん、層間絶縁膜形成工程において、一つのノズルから層間絶縁膜材料を有する液滴を吐出し、複数走査することにより大面積に対して液滴吐出処理を行ってもよい。

10

【0127】

そしてヘッドをジグザグ又は往復させ、大型マザーガラスに対するパターン形成を行うことができる。このとき、ヘッドと基板を相対的に複数回走査させればよい。ヘッドを基板に対して走査するとき、進行方向に対してヘッドを斜めに傾けるとよい。

【0128】

ヘッドの幅は、大型マザーガラスから複数のパネルを形成する場合、ヘッドの幅は1つのパネルの幅と同程度とすると好ましい。1つのパネルが形成される領域1830に対して一回の走査でパターン形成することができ、高いスループットが期待できるからである。

【0129】

またヘッドの幅は、パネルの幅より小さくしてもよい。このとき、複数の幅の小さなヘッドを直列に配置し、1つのパネルの幅と同程度としてもよい。複数の幅の小さなヘッドを直列に配置することにより、ヘッドの幅が大きくなるにつれて懸念されるヘッドのたわみの発生を防止することができる。もちろん、幅の小さなヘッドを複数回走査することにより、パターン形成を行ってもよい。

20

【0130】

このような液滴吐出法により溶液の液滴を吐出する工程は、減圧下で行うと好ましい。溶液を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が蒸発し、組成物の乾燥と焼成の工程を省略することができるからである。また、減圧下で行うと、導電体の表面に酸化膜などが形成されないため好ましい。また組成物を滴下する工程は、窒素雰囲気中や有機ガス雰囲気中に行ってもよい。

30

【0131】

また、液滴吐出法として、ピエゾ方式を用いることができる。ピエゾ方式は、液滴の制御性に優れインク選択の自由度の高いことからインクジェットプリンターでも利用されている。なお、ピエゾ方式には、ペンダー型、(代表的にはMLP(Multi Layer Piezo)タイプ)と、ピストン型(代表的にはMLChip(Multi Layer Ceramic Hyper Integrated Piezo Segments)タイプ)、サイドウォール型、ルーフウォール型がある。また溶液の溶媒によっては、発熱体を発熱させ気泡を生じさせ溶液を押し出す、いわゆるサーマル方式を用いた液滴吐出法でもよい。

40

【実施例1】

【0132】

本実施例では、レーザー光を用いて形成したマスクパターンについて図25を用いて説明する。

【0133】

基板上に膜厚1.5 μ mのポジ型感光性樹脂を塗布し、90度で90秒加熱して仮焼きした。ここでは、ポジ型感光性樹脂として、感光剤を有するノボラック樹脂を用いた。

【0134】

次に、ポジ型感光性樹脂にレーザー光を照射してポジ型感光性樹脂を感光した。このときのレーザー発振器としては、連続発振のNd:YVO₄を用いた。該レーザー発振器から照射

50

されるレーザ光の波長は532nmであり、レーザ光のスポットの大きさは300 μ m \times 20 μ mであった。

【0135】

この後、2.38%のテトラエチルアンモニウムハイドロオキシド（TMAH）を用いて、ポジ型感光性樹脂を現像した。

【0136】

レーザパワーとステージの移動速度に関して現像の可否結果を表1に示す。

【0137】

【表1】

レーザパワー(W)	ステージ移動速度(cm/sec)	現像
6	50	可
	40	可
	30	可
	25	可
8	100	可
	75	可
	50	可
	40	可

10

【0138】

表1に示すようにレーザパワーが6Wの場合、ステージの移動速度が25～50cm/secで現像可能であり、レーザパワーが8Wの場合、ステージの移動速度が40～100cm/secで、現像が可能であった。

【0139】

図25(A)は、レーザパワーを6W、ステージの移動速度を25cm/secとして、ポジ型感光性樹脂にレーザ光を照射し、現像したのちの表面を、光学顕微鏡で観察したもの（反射明視野モード）であり、図25(B)は、図25(A)の模式図である。レーザ光を照射しない領域1900に対して、レーザ光を照射した領域1901では幅約400 μ mの溝が形成されている。この溝の高低さを、触針式表面形状検査装置DEKTA K³ST（日本真空技術株式会社製）で測定したところ、1.5 μ mであった。

20

30

【実施例2】

【0140】

次に、アクティブマトリクス基板及びそれを有する表示パネルの作製方法について図17～図21を用いて説明する。本実施例では、表示パネルとして液晶表示パネルを用いて説明する。図17及び図18は、画素部及び接続端子部の縦断面構造を模式的に示したものであり、A-B、及びC-Dに対応する平面構造を図19～21に示す。

【0141】

図17(A)に示すように、基板800表面を400度で酸化して膜厚100nmの絶縁膜801を形成する。この絶縁膜は、後に形成する導電膜のエッチングストッパー膜の機能を果たす。次に、絶縁膜801上に第1の導電層802を液滴吐出法により形成し、第1の導電層上に液滴吐出法により第1の感光性樹脂803を吐出する。次に、第1の感光性樹脂にレーザ光804を照射し現像して、第1のマスクパターン805を形成する。

40

【0142】

基板800には、旭硝子社製AN100ガラス基板を用い、第1の導電層802には、Ag（銀）粒子が分散された溶液を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。第1の感光性樹脂803には、ネガ型感光性樹脂を液滴吐出法により吐出し、乾燥した後仮焼きする。レーザ光804には、Nd:YVO₄レーザから射出されるレーザ光を用いる。

【0143】

50

次に、第1のマスクパターンを用いて第1の導電層の一部をエッチングして、図17(B)に示すように、ゲート配線層811を形成する。この後、第1のマスクパターンを剥離液を用いて剥離する。次に、液滴吐出法により、ゲート配線層812及び容量配線層813を形成する。なお、図17(B)は縦断面構造を模式的に示し、A-B及びC-Dに対応する平面構造を図19に示すので同時に参照する。

【0144】

次に、図17(D)に示すように、プラズマCVD法によりゲート絶縁膜814を成膜する。ゲート絶縁膜814としては、400度で加熱したチャンバーで SiH_4 と N_2O (流量比 $\text{SiH}_4:\text{N}_2\text{O}=1:200$)を用いたプラズマCVD法により、膜厚110nmの酸化窒化珪素膜(H:1.8%, N:2.6%, O:63.9%, Si:31.7%)を成膜する。

10

【0145】

次に、第1の半導体膜815及びn型を呈する第2の半導体膜816を成膜する。第1の半導体膜815としては、プラズマCVD法により膜厚150nmのアモルファスシリコン膜を成膜する。次に、アモルファスシリコン膜の表面の酸化膜を除去した後、シランガスとフォスフィンガスを用いて膜厚50nmのセミアモルファスシリコン膜を成膜する。

【0146】

次に、第2の半導体膜の表面の濡れ性を改善し、表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等を施し、第2の半導体膜表面に酸化珪素膜を成膜する。また、該酸化珪素膜は、後に塗布する感光性材料からの汚染物が半導体膜中に侵入するのを防ぐことができる。その上に第2の感光性樹脂817を吐出する。第2の感光性樹脂は、ネガ型感光性樹脂を液滴吐出法により第2の半導体膜上に吐出し、乾燥した後仮焼きする。次に、レーザ光818を第2の感光性樹脂817に照射した後、現像して、図17(D)に示すような第2のマスクパターン821、822を形成する。

20

【0147】

次に、第2のマスクパターンを用いて第2の半導体膜816をエッチングして、第1の半導体領域823、824(ソース及びドレイン領域)を形成する。第2の半導体膜816は、流量比が $\text{CF}_4:\text{O}_2=10:9$ の混合ガスを用いてエッチングする。この後、第2のマスクパターン821、822を、剥離液を用いて剥離する。

30

【0148】

次に、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等を施し、第1の半導体膜及び第2の半導体膜表面に酸化珪素膜を成膜する。次に、第3のマスクパターン831を形成する。第3のマスクパターンは、ポリイミドを液滴吐出法により第1の半導体領域823、824及び第1の半導体膜815の一部の上に吐出し、200度30分加熱して形成する。

【0149】

次に、図17(E)に示すように、第3のマスクパターン831を用いて第1の半導体膜815をエッチングして、第2の半導体領域832を形成する。なお、図17(E)は縦断面構造を模式的に示し、A-B及びC-Dに対応する平面構造を図20に示すので同時に参照する。この後、第3のマスクパターン831を、剥離液を用いて剥離する。

40

【0150】

次に、図18(A)に示すように、ソース電極層841、及びドレイン電極層842、及び図21に示すソース配線層840を液滴吐出法で形成する。ソース電極層841、及びドレイン電極層842は、Ag(銀)粒子が分散された溶液を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。次に、ドレイン電極層842に接続する第1の画素電極843を形成する。ここでは、酸化珪素を含むインジウム錫酸化物を形成し、液滴吐出法を用いてマスクパターンを形成しエッチングにより、ドレイン電極層842と接続する第1の画素電極843を形成する。ま

50

た、液滴吐出法により上記材料を吐出して、第1の画素電極を形成してもよい。なお、図18(A)のA-B及びC-Dに対応する平面図を図21に示す。

【0151】

以上の工程により、アクティブマトリクス基板を形成することができる。

【0152】

本実施例では、透過型の液晶表示パネルを作製するため、第1の画素電極を、酸化珪素を含むITOで形成したが、これに代わってインジウム錫酸化物(ITO)、酸化亜鉛(ZnO)、酸化スズ(SnO₂)などを含む組成物により所定のパターンを形成し、焼成によって画素電極を形成しても良い。また、反射型の液晶表示パネルを作製する場合には、Ag(銀)、Au(金)、Cu(銅)、W(タングステン)、Al(アルミニウム)等の金属の粒子を主成分とした組成物を用いることができる。

10

【0153】

次に、図18(B)に示すように、第1の画素電極843を覆うように印刷法やスピンコート法により、絶縁膜を成膜し、ラビングを行って配向膜851を形成する。なお、配向膜851は、斜方蒸着法により形成することもできる。

【0154】

次に、画素を形成した周辺の領域に液滴吐出法により閉ループ状のシール剤860を形成する。ディスペンサ式(滴下式)により、シール剤860で形成された閉ループ内側に、液晶材料を滴下する。

【0155】

20

ここで、図22を用いて、液晶材料を滴下する工程を示す。図22(A)は、ディスペンサ2701によって液晶材料を滴下する工程の斜視図であり、図22(B)は、図22(A)のA-Bにおける断面図である。

【0156】

シール材2702で囲まれた画素部2703を覆うように液晶材料2704をディスペンサ2701から滴下、または、吐出させている。ディスペンサ2701を移動させてもよいし、ディスペンサ2701を固定し、基板2700を移動させることによって液晶層を形成することができる。また、複数のディスペンサ2701を設置して一度に液晶材料を滴下してもよい。

【0157】

30

図22(B)に示すように、シール材2702で囲まれた領域のみに選択的に液晶材料2704を滴下、または吐出させることができる。

【0158】

また、ここでは画素部に液晶材料を滴下したが、対向基板側に液晶材料を滴下した後、画素部を有する基板を張り合わせても良い。

【0159】

次に、図18(C)に示すように、真空中で、配向膜861及び第2の画素電極(対向電極)862が設けられた対向基板863と貼り合わせ、紫外線硬化を行って、液晶材料を充填して液晶層864を形成する。

【0160】

40

シール剤860には、フィラーが混入されていてもよく、さらに、対向基板863にはカラーフィルタや遮蔽膜(ブラックマトリクス)などが形成されていても良い。また、液晶層864を形成する方法として、ディスペンサ式(滴下式)の代わりに、対向基板を貼り合わせてから毛細管現象を用いて液晶材料を注入するディップ式(汲み上げ式)を用いることができる。

【0161】

次に、図18(D)に示すように、ゲート配線層812、ソース配線層(図示しない)それぞれの端部に形成されているゲート絶縁膜814を除去した後、異方性導電層871を介して接続端子(ゲート配線層に接続される接続端子872、ソース配線層に接続される接続端子は図示せず。)を貼り付ける。さらに、各配線層と接続端子との接続部を封止

50

樹脂で封止することが好ましい。この構造により、断面部からの水分が画素部に侵入し、劣化することを防ぐことができる。以上の工程により、液晶表示パネルを形成することができる。

【0162】

以上の工程により液晶表示パネルを作製することができる。なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、接続端子とソース配線（ゲート配線）の間または画素部に設けてもよい。この場合、上記したTFTと同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン又はソース配線層とを接続することにより、ダイオードとして動作させることができる。

【0163】

なお、第1実施形態乃至第7実施形態のいずれをも本実施例に適用することができる。また、本実施例では、表示パネルとして液晶表示パネルの作製方法を示したが、これに限られるものではなく、有機材料又は無機材料で形成された発光物質を発光層として有するDMD（Digital Micromirror Device；デジタルマイクロミラーデバイス）、PDP（Plasma Display Panel；プラズマディスプレイパネル）、FED（Field Emission Display；フィールドエミッションディスプレイ）、電気泳動表示装置（電子ペーパー）等のアクティブ型表示パネルに適宜適用することができる。

【実施例3】

【0164】

次に、アクティブマトリクス基板及びそれを有する表示パネルの作製方法について図29～図34を用いて説明する。本実施例では、表示パネルとして発光表示パネルを用いて説明する。図29～図31は、画素部及び接続端子部の縦断面構造を模式的に示したものであり、A-B、C-D、及びE-Fに対応する平面構造を図32～22に示す。

【0165】

図29（A）に示すように、基板600表面を400度で酸化して膜厚100nmの絶縁膜601を形成する。この絶縁膜は、後に形成する導電膜のエッチングストッパー膜の機能を果たす。次に、絶縁膜601上に第1の導電層602、603を液滴吐出法により形成し、第1の導電層上に液滴吐出法により第1の感光性樹脂604、605を塗布する。次に、第1の感光性樹脂にレーザ光606、607を照射し現像して、図29（B）に示すような第1のマスクパターン608、609を形成する。

【0166】

基板600には、旭硝子社製AN100ガラス基板を用い、第1の導電層602、603には、Ag（銀）粒子が分散された溶液を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。第1の感光性樹脂604、605には、ネガ型感光性樹脂を液滴吐出法により吐出し、乾燥した後仮焼きする。レーザ光606、607には、Nd；YVO₄レーザから射出されるレーザ光を用いる。

【0167】

次に、第1のマスクパターン608、609を用いて第1の導電層の一部をエッチングして、図29（C）に示すように、ゲート電極層611、612を形成する。この後、第1のマスクパターンを、剥離液を用いて剥離する。次に、液滴吐出法により、ゲート配線層613、接続導電層614、図32に示す容量電極層610を形成する。なお、図29（B）は縦断面構造を模式的に示し、A-B及びC-Dに対応する平面構造を図32に示すので同時に参照する。

【0168】

次に、図29（D）に示すように、プラズマCVD法によりゲート絶縁膜615を成膜する。ゲート絶縁膜615としては、400度で加熱したチャンバーでSiH₄とN₂O（流量比SiH₄：N₂O＝1：200）を用いたプラズマCVD法により、膜厚110nmの酸化窒化珪素膜（H：1.8%、N：2.6%、O：63.9%、Si：31.7%）を成膜する。

10

20

30

40

50

【 0 1 6 9 】

次に、第1の半導体膜616及びn型を呈する第2の半導体膜617を成膜する。第1の半導体膜616としては、プラズマCVD法により膜厚150nmのアモルファスシリコン膜を成膜する。次に、アモルファスシリコン膜の表面の酸化膜を除去した後、シランガスとフォスフィンガスを用いて膜厚50nmのセミアモルファスシリコン膜を成膜する。

【 0 1 7 0 】

次に、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等を施し、第2の半導体膜表面に酸化珪素膜を成膜する。第2の半導体膜上に第2の感光性樹脂618、619を塗布する。第2のマスクパターンは、ネガ型感光性樹脂を液滴吐出法により第2の半導体膜上に吐出し、乾燥した後仮焼きする。次に、レーザー光620、621をそれぞれ第2の感光性樹脂618、619に照射した後、現像して、図29(E)に示すような第2のマスクパターン631～634を形成する。

【 0 1 7 1 】

次に、図30(A)に示すように、第2のマスクパターン631～634を用いて第2の半導体膜617をエッチングして、第1の半導体領域635～638(ソース及びドレイン領域)を形成する。第2の半導体膜617は、流量比が $CF_4:O_2=10:9$ の混合ガスを用いてエッチングする。この後、第2のマスクパターン631～634を、剥離液を用いて剥離する。

【 0 1 7 2 】

次に、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等を施し、第1の半導体膜及び第1の半導体領域表面に酸化珪素膜を成膜する。次に、第3のマスクパターン641、642を吐出する。第3のマスクパターンは、ポリイミドを液滴吐出法によりそれぞれ第1の半導体領域635～638及び第1の半導体膜616の一部の上に吐出し、200度30分加熱して形成する。

【 0 1 7 3 】

次に、図30(B)に示すように、第3のマスクパターン641、642を用いて第1の半導体膜616をエッチングして、第2の半導体領域643、644を形成する。この後、第3のマスクパターン641、642を剥離液を用いて剥離する。なお、図30(B)は縦断面構造を模式的に示し、A-B、C-D、及びE-Fに対応する平面構造を図33に示すので同時に参照する。この後、第3のマスクパターン641、642を、剥離液を用いて剥離する。

【 0 1 7 4 】

次に、図30(C)に示すように、第3の感光性樹脂651を吐出又は塗布し、レーザー光652を照射し、現像する。第3の感光性樹脂651としては、ポジ型感光性樹脂であるノボラック樹脂を用いる。この結果、図30(D)に示すように、第4のマスクパターン653が形成される。

【 0 1 7 5 】

次に、第4のマスクパターン653をマスクとして、ゲート絶縁膜615をエッチングして、接続導電層614の一部を露出する。この後、第4のマスクパターンを、剥離液を用いて剥離する。

【 0 1 7 6 】

次に、図31(A)に示すように、ソース電極層661、663、ドレイン電極層662、664、及び図34に示すソース配線層665、電源線層666を液滴吐出法で形成する。これらの導電層は、Ag(銀)粒子が分散された溶液を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。なお、ドレイン電極層662は、接続導電層614に接続している。このため、ドレイン電極層662は、ゲート電極層612と電氣的に接続している。

【 0 1 7 7 】

以上の工程により、アクティブマトリクス基板を形成することができる。

【0178】

次に、ドレイン電極層664に接続する第1の画素電極667を形成する。ここでは、スパッタリング法によりインジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物、酸化亜鉛(ZnO)などで形成し、液滴吐出法を用いてマスクパターンを形成しエッチングにより、ドレイン電極層664と接続する第1の画素電極667を形成すれば良い。より好ましくは、ITOに酸化珪素が2~10重量%含まれたターゲットを用いてスパッタリング法で酸化珪素を含む酸化インジウムスズを用いる。この他、酸化珪素を含み酸化インジウムに2~20%の酸化亜鉛(ZnO)を混合した酸化物導電性材料を用いても良い。また、上記材料を液滴吐出法によって吐出して、第1の画素電極を形成することもできる。

10

【0179】

また、発光した光を基板600側とは反対側に放射させる構造、即ち反射型の発光表示パネルを作製する場合には、Ag(銀)、Au(金)、Cu(銅)、W(タングステン)、Al(アルミニウム)等の金属の粒子を主成分とした組成物を用いることができる。他の方法としては、スパッタリング法により透明導電膜若しくは光反射性の導電膜を形成して、液滴吐出法によりマスクパターンを形成し、エッチング加工を組み合わせ第1の画素電極を形成しても良い。

【0180】

なお、図31(A)のA-B、C-D、及びE-Fに対応する平面図を図34に示す。

20

【0181】

以上までの工程により、スイッチング用のTF T 668、駆動用のTF T 669が形成される。

【0182】

次に、全面に窒化珪素若しくは窒化酸化珪素の保護層671と、絶縁体層672を形成する。絶縁体層672は、次に、スピコート法やディップ法により全面に絶縁体層を形成した後、エッチング加工によって図31(B)に示すように開孔を形成する。このエッチングは、絶縁体層672の下層にある保護層671やゲート絶縁体膜615を同時に行うことで、第1の画素電極667と、ゲート配線層613が露出するように加工する。また、液滴吐出法により絶縁体層672を形成すれば、当該絶縁体層を形成するためにエッチング加工は必ずしも必要ない。

30

【0183】

絶縁体層672は、第1の画素電極667に対応して画素が形成される位置に合わせて貫通孔の開口部を備えて形成される。この絶縁体層672は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド(polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール(polybenzimidazole)などの耐熱性高分子、又はシロキサン系材料を出発材料として形成された珪素、酸素、水素からなる化合物のうちSi-O-Si結合を含む無機シロキサン、珪素上の水素がメチルやフェニルのような有機基によって置換された有機シロキサン系の絶縁材料で形成することができる。アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、上層の薄膜が段切れせずに形成されるため好ましい。

40

【0184】

次に、蒸着法またはスピコート法、インクジェット等の塗布法により発光層673を形成した後、第2の画素電極674を形成して発光素子677が形成される。この発光素子677は駆動用のTF T 669と接続された構造となる。なお、発光層673を形成する前に、大気圧中で200の熱処理を行い絶縁体層672中若しくはその表面に吸着している水分を除去する。また、減圧下で200~400、好ましくは250~350に熱処理を行い、そのまま大気に晒さずに発光層673を真空蒸着法や、減圧下の液滴吐

50

出法で形成することが好ましい。

【0185】

また、第1の画素電極667の表面を酸素プラズマに晒したり、紫外線光を照射して、表面処理を加えても良い。

【0186】

発光層は、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、その分子数から低分子系有機化合物、中分子系有機化合物、高分子系有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせても良い。

【0187】

電荷注入輸送物質のうち、特に電子輸送性の高い物質としては、例えばトリス(6-キノリノラト)アルミニウム(略称: Alq_3)、トリス(5-メチル-6-キノリノラト)アルミニウム(略称: $Almq_3$)、ビス(10-ヒドロキシベンゾ[h]-キノリナト)ベリリウム(略称: $BeBq_2$)、ビス(2-メチル-8-キノリノラト)-4-フェニルフェノラト-アルミニウム(略称: $BAlq$)など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等が挙げられる。また正孔輸送性の高い物質としては、例えば4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル(略称

: -NPD)や4,4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル(略称: TPD)や4,4',4''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン(略称: TDATA)、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン(略称: MTDATA)などの芳香族アミン系(即ち、ベンゼン環-窒素の結合を有する)の化合物が挙げられる。

【0188】

また、電荷注入輸送物質のうち、特に電子注入性の高い物質としては、フッ化リチウム(LiF)、フッ化セシウム(CsF)、フッ化カルシウム(CaF_2)等のようなアルカリ金属又はアルカリ土類金属の化合物が挙げられる。また、この他、 Alq_3 のような電子輸送性の高い物質とマグネシウム(Mg)のようなアルカリ土類金属との混合物であってもよい。

【0189】

電荷注入輸送物質のうち、正孔注入性の高い物質としては、例えば、モリブデン酸化物(MoO_x)やバナジウム酸化物(VO_x)、ルテニウム酸化物(RuO_x)、タングステン酸化物(WO_x)、マンガン酸化物(MnO_x)等の金属酸化物が挙げられる。また、この他、フタロシアニン(略称: H_2Pc)や銅フタロシアニン($CuPc$)等のフタロシアニン系の化合物が挙げられる。

【0190】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R(赤)、G(緑)、B(青)の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルター(着色層)を設けた構成とすることで、色純度の向上や、画素部の鏡面化(映り込み)の防止を図ることができる。フィルター(着色層)を設けることで、従来必要であるとされていた円偏光版などを省略することが可能となり、発光層から放射される光の損失を無くすることができる。さらに、斜方から画素部(表示画面)を見た場合に起こる色調の変化を低減することができる。

【0191】

発光材料には様々な材料がある。低分子系有機発光材料では、4-ジシアノメチレン-2-メチル-6-(1,1,7,7-テトラメチルジユロリジル-9-エニル)-4H-ピラン(略称: DCJT)、4-ジシアノメチレン-2-t-ブチル-6-(1,1,7,7-テトラメチルジユロリジル-9-エニル)-4H-ピラン(略称: DPA)、

10

20

30

40

50

ペリフランテン、2, 5 - ジシアノ - 1, 4 - ビス (10 - メトキシ - 1, 1, 7, 7 - テトラメチルジユロリジル - 9 - エニル) ベンゼン、N, N' - ジメチルキナクリドン (略称 : DMQd)、クマリン6、クマリン545T、トリス (8 - キノリノラト) アルミニウム (略称 : Alq₃)、9, 9' - ビアントリル、9, 10 - ジフェニルアントラセン (略称 : DPA) や9, 10 - ビス (2 - ナフチル) アントラセン (略称 : DNA) 等を用いることができる。また、この他の物質でもよい。

【0192】

一方、高分子系有機発光材料は低分子系に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することが可能であるので、素子の作製が比較的容易である。高分子系有機発光材料を用いた発光素子の構造は、低分子系有機発光材料を用いたときと基本的には同じであり、陰極 / 有機発光層 / 陽極となる。しかし、高分子系有機発光材料を用いた発光層を形成する際には、低分子系有機発光材料を用いたときのような積層構造を形成させることは難しく、多くの場合2層構造となる。具体的には、陰極 / 発光層 / 正孔輸送層 / 陽極という構造である。

【0193】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の電界発光材料は、ポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチオフェン系、ポリフルオレン系が挙げられる。

【0194】

ポリパラフェニレンビニレン系には、ポリ (パラフェニレンビニレン) [P P V] の誘導体、ポリ (2, 5 - ジアルコキシ - 1, 4 - フェニレンビニレン) [R O - P P V]、ポリ (2 - (2' - エチル - ヘキソキシ) - 5 - メトキシ - 1, 4 - フェニレンビニレン) [M E H - P P V]、ポリ (2 - (ジアルコキシフェニル) - 1, 4 - フェニレンビニレン) [R O P h - P P V] 等が挙げられる。ポリパラフェニレン系には、ポリパラフェニレン [P P P] の誘導体、ポリ (2, 5 - ジアルコキシ - 1, 4 - フェニレン) [R O - P P P]、ポリ (2, 5 - ジヘキソキシ - 1, 4 - フェニレン) 等が挙げられる。ポリチオフェン系には、ポリチオフェン [P T] の誘導体、ポリ (3 - アルキルチオフェン) [P A T]、ポリ (3 - ヘキシルチオフェン) [P H T]、ポリ (3 - シクロヘキシルチオフェン) [P C H T]、ポリ (3 - シクロヘキシル - 4 - メチルチオフェン) [P C H M T]、ポリ (3, 4 - ジシクロヘキシルチオフェン) [P D C H T]、ポリ [3 - (4 - オクチルフェニル) - チオフェン] [P O P T]、ポリ [3 - (4 - オクチルフェニル) - 2, 2 ピチオフェン] [P T O P T] 等が挙げられる。ポリフルオレン系には、ポリフルオレン [P F] の誘導体、ポリ (9, 9 - ジアルキルフルオレン) [P D A F]、ポリ (9, 9 - ジオクチルフルオレン) [P D O F] 等が挙げられる。

【0195】

なお、正孔輸送性の高分子系有機発光材料を、陽極と発光性の高分子系有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させたものをスピンコート法などで塗布する。また、有機溶媒には不溶であるため、上述した発光性の有機発光材料との積層が可能である。正孔輸送性の高分子系有機発光材料としては、P E D O T とアクセプター材料としてのショウノウスルホン酸 (C S A) の混合物、ポリアニリン [P A N I] とアクセプター材料としてのポリスチレンスルホン酸 [P S S] の混合物等が挙げられる。

【0196】

また、発光層は単色又は白色の発光を呈する構成とすることができる。白色発光材料を用いる場合には、画素の光放射側に特定の波長の光を透過するフィルター (着色層) を設けた構成としてカラー表示を可能にすることができる。

【0197】

白色に発光する発光層を形成するには、例えば、Alq₃、部分的に赤色発光色素であるナイルレッドをドーブしたAlq₃、p - E t T A Z、T P D (芳香族ジアミン) を蒸

着法により順次積層することで白色を得ることができる。また、スピンコートを用いた塗布法によりELを形成する場合には、塗布した後、真空加熱で焼成することが好ましい。例えば、正孔注入層として作用するポリ(エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)水溶液(PEDOT/ PSS)を全面に塗布、焼成し、その後、発光層として作用する発光中心色素(1, 1, 4, 4-テトラフェニル-1, 3-ブタジエン(TPB)、4-ジシアノメチレン-2-メチル-6-(p-ジメチルアミノ-スチリル)-4H-ピラン(DCM1)、ナイルレッド、クマリン6など)ドーブしたポリビニルカルバゾール(PVK)溶液を全面に塗布、焼成すればよい。

【0198】

発光層は単層で形成することもでき、ホール輸送性のポリビニルカルバゾール(PVK)に電子輸送性の1, 3, 4-オキサジアゾール誘導体(PBD)を分散させてもよい。また、30wt%のPBDを電子輸送剤として分散し、4種類の色素(TPB、クマリン6、DCM1、ナイルレッド)を適量分散することで白色発光が得られる。ここで示した白色発光が得られる発光素子の他にも、発光層の材料を適宜選択することによって、赤色発光、緑色発光、または青色発光が得られる発光素子を作製することができる。

【0199】

さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なく済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なく済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

【0200】

三重項励起発光材料の一例としては、金属錯体をドーパントとして用いたものがあり、第三遷移系列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8~10属に属する元素を有する化合物を用いることも可能である。

【0201】

以上に掲げる発光層を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層などの機能性の各層を適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化するものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されるものである。

【0202】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光装置の信頼性を向上させることができる。

【 0 2 0 3 】

次に、シール材 6 7 6 を形成し、封止基板 6 7 5 を用いて封止する。その後、ゲート配線層 6 1 3、ソース配線層（図示しない）それぞれの端部に、異方性導電層 6 8 1 を介して接続端子（ゲート配線層に接続される接続端子 6 8 2、ソース配線層に接続される接続端子は図示せず。）を貼り付ける。さらに、各配線層と接続端子との接続部を封止樹脂 6 8 3 で封止することが好ましい。この構造により、断面部からの水分が発光素子に侵入し、劣化することを防ぐことができる。以上の工程により、発光表示パネルを形成することができる。

【 0 2 0 4 】

なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、接続端子とソース配線（ゲート配線）の間または画素部に設けてもよい。この場合、上記した T F T と同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン又はソース配線層とを接続することにより、静電破壊を防止することができる。

【実施例 4】

【 0 2 0 5 】

上記実施例において適用可能な発光素子の形態を、図 2 6 を用いて説明する。

【 0 2 0 6 】

図 2 6 (A) は第 1 の画素電極 1 1 を透光性の酸化物導電性材料で形成した例であり、酸化珪素を 1 ~ 1 5 原子%の濃度で含む酸化物導電性材料で形成している。その上に正孔注入層若しくは正孔輸送層 4 1、発光層 4 2、電子輸送層若しくは電子注入層 4 3 を積層した E L 層 1 6 を設けている。第 2 の画素電極 1 7 は、L i F や M g A g などアルカリ金属又はアルカリ土類金属を含む第 1 の電極層 3 3 とアルミニウムなどの金属材料で形成する第 2 の電極層 3 4 で形成している。この構造の画素は、図中に矢印で示したように第 1 の画素電極 1 1 側から光を放射することが可能となる。

【 0 2 0 7 】

図 2 6 (B) は第 2 の画素電極 1 7 から光を放射する例を示し、第 1 の画素電極 1 1 はアルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第 1 の電極層 3 5 と、酸化珪素を 1 ~ 1 5 原子%の濃度で含む酸化物導電性材料で形成する第 2 の電極層 3 2 で形成している。その上に正孔注入層若しくは正孔輸送層 4 1、発光層 4 2、電子輸送層若しくは電子注入層 4 3 を積層した E L 層 1 6 を設けている。第 2 の画素電極 1 7 は、L i F や C a F などのアルカリ金属又はアルカリ土類金属を含む第 3 の電極層 3 3 とアルミニウムなどの金属材料で形成する第 4 の電極層 3 4 で形成するが、いずれの層も 1 0 0 n m 以下の厚さとして光を透過可能な状態としておくことで、第 2 の画素電極 1 7 から光を放射することが可能となる。

【 0 2 0 8 】

図 2 6 (C) は第 1 の画素電極 1 1 から光を放射する例を示し、かつ、E L 層を電子輸送層若しくは電子注入層 4 3、発光層 4 2、正孔注入層若しくは正孔輸送層 4 1 の順に積層した構成を示している。第 2 の画素電極 1 7 は、E L 層 1 6 側から酸化珪素を 1 ~ 1 5 原子%の濃度で含む酸化物導電性材料で形成する第 2 の電極層 3 2、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第 1 の電極層 3 5 で形成している。第 1 の画素電極 1 1 は、L i F や C a F などのアルカリ金属又はアルカリ土類金属を含む第 3 の電極層 3 3 とアルミニウムなどの金属材料で形成する第 4 の電極層 3 4 で形成するが、いずれの層も 1 0 0 n m 以下の厚さとして光を透過可能な状態としておくことで、第 1 の画素電極 1 1 から光を放射することが可能となる。

【 0 2 0 9 】

図 2 6 (D) は第 2 の画素電極 1 7 から光を放射する例を示し、かつ、E L 層を電子輸送層若しくは電子注入層 4 3、発光層 4 2、正孔注入層若しくは正孔輸送層 4 1 の順に積層した構成を示している。第 1 の画素電極 1 1 は図 2 5 (A) と同様な構成とし、膜厚は E L 層で発光した光を反射可能な程度に厚く形成している。第 2 の画素電極 1 7 は、酸化

10

20

30

40

50

珪素を 1 ~ 15 原子% の濃度で含む酸化物導電性材料で構成している。この構造において、正孔注入層若しくは正孔輸送層 41 を無機物である金属酸化物（代表的には酸化モリブデン若しくは酸化バナジウム）で形成することにより、第 2 の電極層 17 を形成する際に導入される酸素が供給されて正孔注入性が向上し、駆動電圧を低下させることができる。

【実施例 5】

【0210】

上記実施例で示す発光表示パネルの画素回路、及びその動作構成について、図 27 を用いて説明する。

【0211】

図 27 (A) に示す画素は、列方向に信号線 710 及び電源線 711、712、行方向に走査線 714 が配置される。また、スイッチング用の TFT 701、駆動用の TFT 703、電流制御用の TFT 704、容量素子 702 及び発光素子 705 を有する。

10

【0212】

図 27 (C) に示す画素は、TFT 703 のゲート電極が、行方向に配置された電源線 712 に接続される点が異なっており、それ以外は図 27 (A) に示す画素と同じ構成である。つまり、図 27 (A) (C) に示す両画素は、同じ等価回路図を示す。しかしながら、列方向に電源線 712 が配置される場合 (図 27 (A)) と、行方向に電源線 712 が配置される場合 (図 27 (C)) とでは、各電源線は異なるレイヤーの導電膜で形成される。ここでは、駆動用の TFT 703 のゲート電極が接続される配線に注目し、これらを作製するレイヤーが異なることを表すために、図 27 (A) (C) として分けて記載する。

20

【0213】

図 27 (A) (C) に示す画素の特徴として、画素内に TFT 703、704 が直列に接続されており、TFT 703 のチャンネル長 $L(703)$ 、チャンネル幅 $W(703)$ 、TFT 704 のチャンネル長 $L(704)$ 、チャンネル幅 $W(704)$ は、 $L(703)/W(703) : L(704)/W(704) = 5 \sim 6000 : 1$ を満たすように設定するとよい。

【0214】

なお、TFT 703 は、飽和領域で動作し発光素子 705 に流れる電流値を制御する役目を有し、TFT 704 は線形領域で動作し発光素子 705 に対する電流の供給を制御する役目を有する。両 TFT は同じ導電型を有していると作製工程上好ましく、本実施の形態では n チャンネル型 TFT として形成する。また TFT 703 には、エンハンスメント型だけでなく、ディプリーション型の TFT を用いてもよい。上記構成を有する本発明は、TFT 704 が線形領域で動作するために、TFT 704 の V_{gs} の僅かな変動は、発光素子 705 の電流値に影響を及ぼさない。つまり、発光素子 705 の電流値は、飽和領域で動作する TFT 703 により決定することができる。上記構成により、TFT の特性バラツキに起因した発光素子の輝度ムラを改善して、画質を向上させた表示装置を提供することができる。

30

【0215】

図 27 (A) ~ (D) に示す画素において、TFT 701 は、画素に対するビデオ信号の入力を制御するものであり、TFT 701 がオンとなると、画素内にビデオ信号が入力される。すると、容量素子 702 にそのビデオ信号の電圧が保持される。なお図 27 (A) (C) には、容量素子 702 を設けた構成を示したが、本発明はこれに限定されず、ビデオ信号を保持する容量がゲート容量などでまかなうことが可能な場合には、容量素子 702 を設けなくてもよい。

40

【0216】

図 27 (B) に示す画素は、TFT 706 と走査線 715 を追加している以外は、図 27 (A) に示す画素構成と同じである。同様に、図 27 (D) に示す画素は、TFT 706 と走査線 716 を追加している以外は、図 27 (C) に示す画素構成と同じである。

【0217】

50

T F T 7 0 6 は、新たに配置された走査線 7 1 5 によりオン又はオフが制御される。T F T 7 0 6 がオンとなると、容量素子 7 0 2 に保持された電荷は放電し、T F T 7 0 4 がオフとなる。つまり、T F T 7 0 6 の配置により、強制的に発光素子 7 0 5 に電流が流れない状態を作ることができる。そのため T F T 7 0 6 を消去用 T F T と呼ぶことができる。従って、図 2 7 (B) (D) の構成は、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時に又は直後に点灯期間を開始することができるため、デューティ比を向上することが可能となる。

【 0 2 1 8 】

図 2 7 (E) に示す画素は、列方向に信号線 7 1 0、電源線 7 1 1、行方向に走査線 7 1 4 が配置される。また、スイッチング用の T F T 7 0 1、駆動用の T F T 7 0 3、容量素子 7 0 2 及び発光素子 7 0 5 を有する。図 2 7 (F) に示す画素は、T F T 7 0 6 と走査線 7 1 5 を追加している以外は、図 2 7 (E) に示す画素構成と同じである。なお、図 2 7 (F) の構成も、T F T 7 0 6 の配置により、デューティ比を向上することが可能となる。

【 0 2 1 9 】

特に、上記実施の形態のように非晶質半導体等を有する薄膜トランジスタを形成する場合、駆動用の T F T の半導体膜を大きくすると好ましい。そのため、開口率を考慮すると、T F T の数が少ない図 2 7 (E) 又は図 2 7 (F) を用いるとよい。

【 0 2 2 0 】

このようなアクティブマトリクス型の発光装置は、画素密度が増えた場合、各画素に T F T が設けられているため低電圧駆動でき、有利であると考えられている。一方、一列毎に T F T が設けられるパッシブマトリクス型の発光装置を形成することもできる。パッシブマトリクス型の発光装置は、各画素に T F T が設けられていないため、高開口率となる。

【 0 2 2 1 】

以上のように、多様な画素回路を採用することができる。

【実施例 6】

【 0 2 2 2 】

本実施例では、上記実施例に示した表示パネルへの駆動回路（信号線駆動回路 1 4 0 2 及び走査線駆動回路 1 4 0 3 a、1 4 0 3 b）の実装について、図 9 を用いて説明する。

【 0 2 2 3 】

図 9 (A) に示すように、画素部 1 4 0 1 の周辺に信号線駆動回路 1 4 0 2、及び走査線駆動回路 1 4 0 3 a、1 4 0 3 b を実装する。図 9 (A) では、信号線駆動回路 1 4 0 2、及び走査線駆動回路 1 4 0 3 a、1 4 0 3 b 等として、C O G 方式により、基板 1 4 0 0 上に I C チップ 1 4 0 5 を実装する。そして、F P C (フレキシブルプリントサーキット) 1 4 0 6 を介して、I C チップと外部回路とを接続する。

【 0 2 2 4 】

また、図 9 (B) に示すように、S A S や結晶性半導体で T F T を形成する場合、画素部 1 4 0 1 と走査線駆動回路 1 4 0 3 a、1 4 0 3 b 等を基板上に一体形成し、信号線駆動回路 1 4 0 2 等を別途 I C チップとして実装する場合がある。図 9 (B) において、信号線駆動回路 1 4 0 2 として、C O G 方式により、基板 1 4 0 0 上に I C チップ 1 4 0 5 を実装する。そして、F P C 1 4 0 6 を介して、I C チップと外部回路とを接続する。

【 0 2 2 5 】

またさらに図 9 (C) に示すように、C O G 方式に代えて、T A B 方式により信号線駆動回路 1 4 0 2 等を実装する場合がある。そして、F P C 1 4 0 6 を介して、I C チップと外部回路とを接続する。図 9 (C) において、信号線駆動回路を T A B 方式により実装しているが、走査線駆動回路を T A B 方式により実装してもよい。

【 0 2 2 6 】

I C チップを T A B 方式により実装すると、基板に対して画素部を大きく設けることができ、狭額縁化を達成することができる。

【 0 2 2 7 】

ＩＣチップは、シリコンウェハを用いて形成するが、ＩＣチップの代わりにガラス基板上にＩＣを形成したＩＣ（以下、ドライバＩＣと表記する）を設けてもよい。ＩＣチップは、円形のシリコンウェハからＩＣチップを取り出すため、母体基板形状に制約がある。一方ドライバＩＣは、母体基板がガラスであり、形状に制約がないため、生産性を高めることができる。そのため、ドライバＩＣの形状寸法は自由に設定することができる。例えば、ドライバＩＣの長辺の長さを１５～８０ｍｍとして形成すると、ＩＣチップを実装する場合と比較し、必要な数を減らすことができる。その結果、接続端子数を低減することができる、製造上の歩留まりを向上させることができる。

【０２２８】

ドライバＩＣは、基板上に形成された結晶質半導体を用いて形成することができ、結晶質半導体は連続発振型のレーザ光を照射することで形成するとよい。連続発振型のレーザ光を照射して得られる半導体膜は、結晶欠陥が少なく、大粒径の結晶粒を有する。その結果、このような半導体膜を有するトランジスタは、移動度や応答速度が良好となり、高速駆動が可能となり、ドライバＩＣに好適である。

【実施例７】

【０２２９】

本実施例では、上記実施例に示した表示パネルへの駆動回路（信号線駆動回路１４０２及び走査線駆動回路１４０３ａ、１４０３ｂ）の実装方法について、図１０を用いて説明する。この実装方法としては、異方性導電材を用いた接続方法やワイヤボンディング方式等を採用すればよく、その一例について図１０を用いて説明する。なお、本実施例では、信号線駆動回路１４０２及び走査線駆動回路１４０３ａ、１４０３ｂにドライバＩＣを用いた例を示す。ドライバＩＣの代わりに、適宜ＩＣチップを用いることができる。

【０２３０】

図１０（Ａ）はアクティブマトリクス基板１７０１に、ドライバＩＣ１７０３が異方性導電材を用いて実装された例を示す。アクティブマトリクス基板１７０１上には、ソース配線又はゲート配線等の各配線（図示しない。）と該配線の取り出し電極である電極パット１７０２ａ、１７０２ｂが形成されている。

【０２３１】

ドライバＩＣ１７０３表面には、接続端子１７０４ａ、１７０４ｂが設けられ、その周辺部には保護絶縁膜１７０５が形成される。

【０２３２】

アクティブマトリクス基板１７０１上には、ドライバＩＣ１７０３が異方性導電接着剤１７０６で固定されており、接続端子１７０４ａ、１７０４ｂと電極パット１７０２ａ、１７０２ｂはそれぞれ、異方性導電接着剤中に含まれる導電性粒子１７０７で電氣的に接続されている。異方性導電接着剤は、導電性粒子（粒径３～７μｍ程度）を分散、含有する接着性樹脂であり、エポキシ樹脂、フェノール樹脂等が挙げられる。また、導電性粒子（粒径が数～数百μｍ程度）は、金、銀、銅、パラジウム、又は白金から選ばれた一元素、若しくは複数の元素の合金粒子で形成される。また、これらの元素の多層構造を有する粒子でも良い。さらには、樹脂粒子に金、銀、銅、パラジウム、又は白金から選ばれた一元素、若しくは複数の元素の合金がコーティングされた粒子でもよい。

【０２３３】

また、異方性導電接着剤の代わりに、ベースフィルム上にフィルム状に形成された異方性導電フィルムを転写して用いても良い。異方性導電フィルムも、異方性導電接着剤と同様の導電性粒子が分散されている。異方性導電接着剤１７０６中に混入された導電性粒子１７０７の大きさと密度を適したものとすることにより、このような形態でドライバＩＣをアクティブマトリクス基板に実装することができる。本実装方法は、図９（Ａ）及び図９（Ｂ）のドライバＩＣの実装方法に適している。

【０２３４】

図１０（Ｂ）は有機樹脂の収縮力を用いた実装方法の例であり、ドライバＩＣの接続端子表面にＴａやＴｉなどでパツファ層１７１１ａ、１７１１ｂを形成し、その上に無電解

10

20

30

40

50

メッキ法などによりAuを約20 μ m形成しパンプ1712a、1712bとする。ドライバICとアクティブマトリクス基板との間に光硬化性絶縁樹脂1713を介在させ、光硬化して固まる樹脂の収縮力を利用して電極間を圧接して実装することができる。本実装方法は、図9(A)及び図9(B)のドライバICの実装方法に適している。

【0235】

また、図10(C)で示すように、アクティブマトリクス基板1701にドライバIC1703を接着剤1721で固定して、ワイヤ1722a、1722bによりCPUの接続端子と配線基板上の電極パッド1702a、1702bとを接続しても良い。そして有機樹脂1723で封止する。本実装方法は、図9(A)及び図9(B)のドライバICの実装方法に適している。

10

【0236】

また、図10(D)で示すように、FPC(Flexible printed circuit)1731上の配線1732と、導電性粒子1708を含有する異方性導電接着剤1706を介してドライバIC1703を設けてもよい。この構成は、携帯端末等の筐体の大きさが限られた電子機器に用いる場合に大変有効である。本実装方法は、図9(C)のドライバICの実装方法に適している。

【0237】

なお、ドライバICの実装方法は、特に限定されるものではなく、公知のCOG方法やワイヤボンディング方法、或いはTAB方法、半田パンプを用いたリフロー処理を用いることができる。なお、リフロー処理を行う場合は、ドライバIC又はアクティブマトリクス基板に用いられる基板が耐熱性の高いプラスチック、代表的にはポリイミド基板、HT基板(新日鐵化学社製)、極性基のついたノルボルネン樹脂からなるARTON(JSR製)等を用いることが好ましい。

20

【実施例8】

【0238】

実施例6に示される液晶表示パネルにおいて、半導体層をSASで形成することによって、図9(B)及び図9(C)に示すように、走査線側の駆動回路を基板1400上に形成した場合の、駆動回路について説明する。

【0239】

図14は、1~15cm²/V・secの電界効果移動度を得られるSASを使ったnチャネル型のTFETで構成する走査線側駆動回路のブロック図を示している。

30

【0240】

図14において1500で示すブロックが1段分のサンプリングパルスを出力するパルス出力回路に相当し、シフトレジスタはn個のパルス出力回路により構成される。バッファ回路1501、1502の先に画素が接続さる。

【0241】

図15は、パルス出力回路1500の具体的な構成を示したものであり、nチャネル型のTFET3601~3613で回路が構成されている。このとき、SASを使ったnチャネル型のTFETの動作特性を考慮して、TFETのサイズを決定すれば良い。例えば、チャネル長を8 μ mとすると、チャネル幅は10~80 μ mの範囲で設定することができる。

40

【0242】

また、バッファ回路1501の具体的な構成を図16に示す。バッファ回路も同様にnチャネル型のTFET3620~3635で構成されている。このとき、SASを使ったnチャネル型のTFETの動作特性を考慮して、TFETのサイズを決定すれば良い。例えば、チャネル長を10 μ mとすると、チャネル幅は10~1800 μ mの範囲で設定することとなる。

【実施例9】

【0243】

本実施例では、表示モジュールについて説明する。ここでは、表示モジュールの一例として、液晶モジュールを、図23を用いて示す。

50

【0244】

アクティブマトリクス基板1601と対向基板1602とが、シール剤1600により固着され、それらの間には画素部1603と液晶層1604とが設けられ表示領域を形成している。

【0245】

着色層1605は、カラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が書く画素に対応して設けられている。アクティブマトリクス基板1601と対向基板1602との外側には、偏光板1606、1607が配設されている。また、偏光板1606の表面には、保護膜1616が形成されており、外部からの衝撃を緩和している。

10

【0246】

アクティブマトリクス基板1601に設けられた接続端子1608には、FPC1609を介して配線基板1610が接続されている。FPC又は接続配線には画素駆動回路(ICチップ、ドライバIC等)1611が設けられ、配線基板1610には、コントロール回路や電源回路などの外部回路1612が組み込まれている。

【0247】

冷陰極管1613、反射板1614、及び光学フィルム1615はバックライトユニットであり、これらが光源となって液晶表示パネルへ光を投射する。液晶パネル、光源、配線基板、FPC等は、ベゼル1617で保持及び保護されている。

【0248】

20

なお、第1実施形態乃至第7実施形態のいずれをも本実施例に適用することができる。また、本実施例では、表示モジュールとして液晶表示モジュールを示したが、これに限られるものではなく、発光表示装置、DMD(Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP(Plasma Display Panel; プラズマディスプレイパネル)、FED(Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の表示モジュールに適宜適用することができる。

【実施例10】

【0249】

本実施例では、表示モジュールについて説明する。ここでは、表示モジュールの一例として、発光表示モジュールの断面図を、図35を用いて示す。

30

【0250】

図35(A)は、アクティブマトリクス基板1201と封止基板1202とが、シール剤1200により固着された発光表示モジュールの断面を示しており、これらの間には画素部1203とが設けられ表示領域を形成している。

【0251】

封止基板1202と、画素部1203との間には、空間1204が形成される。空間には、不活性ガス、例えば窒素ガスを充填したり、吸水性の高い材料を有する透光性樹脂を形成して、さらに水分や酸素の侵入の防止を高めることができる。また透光性を有し、吸水性の高い樹脂を形成してもよい。透光性を有する樹脂により、発光素子からの光が第2の基板側へ出射される場合であっても、透過率を低減することなく形成することができる。

40

【0252】

また、コントラストを高めるため、モジュールの少なくとも画素部に偏光板、又は円偏光板(偏光板、1/4板及び1/2板)を備えるとよい。封止基板1202側から表示を認識する場合、封止基板1202から順に、1/4板及び1/2板1205、偏光板1206を設けるとよい。さらに偏光板上に反射防止膜を設けてもよい。

【0253】

また、封止基板1202及びアクティブマトリクス基板1201の両方から表示を認識する場合、アクティブマトリクス基板の表面にも同様に、1/4板及び1/2板、偏

50

光板を設けるとよい。

【0254】

アクティブマトリクス基板1201に設けられた接続端子1208には、FPC1209を介して配線基板1210が接続されている。FPC又は接続配線には駆動回路1211(ICチップ、ドライバIC等)が設けられ、配線基板1210には、コントロール回路や電源回路などの外部回路1212が組み込まれている。

【0255】

また、図35(B)に示すように、画素部1203と偏光板の間、又は画素部と円偏光板の間に着色層1207を設けることができる。この場合、画素部に白色発光が可能な発光素子を設け、RGBを示す着色層を別途設けることでフルカラー表示することができる。また、画素部に青色発光が可能な発光素子を設け、色変換層などを別途設けることによってフルカラー表示することができる。また、各画素部、赤色、緑色、青色の発光を示す発光素子を形成し、且つ着色層を用いることもできる。このような表示モジュールは、各RGBの色純度が高く、高精細な表示が可能となる。

【0256】

図35(C)においては、図35(A)と異なり、対向基板を用いずフィルム又は樹脂等の保護膜1221を用いてアクティブマトリクス基板及び発光素子を封止する場合を示す。画素部1203の画素電極を覆って、保護膜1221が設けられている。保護膜として、エポキシ樹脂、ウレタン樹脂、又はシリコン樹脂等の有機材料を用いることができる。また第2の保護膜は、液滴吐出法によりポリマー材料を滴下して形成してもよい。本実施の形態では、ディスペンサを用いてエポキシ樹脂を吐出し、乾燥させる。さらに保護膜上に、対向基板を設けてもよい。その他の構成は、図35(A)と同様である。

【0257】

このように対向基板を用いず封止すると、表示装置の軽量化、小型化、薄膜化を向上させることができる。

【0258】

本実施例のモジュールは、配線基板1210がFPC1209を用いて実装されているが、必ずしもこの構成に限定されない。COG(Chip on Glass)方式を用い、画素駆動回路1211、外部回路1212を直接基板上に実装させるようにしてもよい。

【0259】

なお、第1実施形態乃至第7実施形態のいずれをも本実施例に適用することができる。また、本実施例では、表示モジュールとして発光表示モジュールを示したが、これに限られるものではなく、液晶表示装置、DMD(Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP(Plasma Display Panel; プラズマディスプレイパネル)、FED(Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の表示モジュールに適宜適用することができる。

【実施例11】

【0260】

本実施例では、上記実施例で示す表示パネルの乾燥剤について、図28を用いて説明する。

【0261】

図28(A)は、表示パネルの表面図であり、図28(B)は、図28(A)の(A)-(B)における断面図、図28(C)は図28(A)の(C)-(D)における断面図を示す。

【0262】

図28(A)に示すように、アクティブマトリクス基板1800と対向基板1801とが、シール剤1802によって封止されている。第1の基板と第2の基板との間には、画素領域が設けられている。画素領域には、ソース配線1805及びゲート配線1806が

10

20

30

40

50

交差する領域において、画素 1807 が形成されている。画素領域とシール剤 1802 との間には、乾燥剤 1804 が設けられている。また、画素領域において、ゲート配線又はソース配線、上に乾燥剤 1814 が設けられている。なお、ここは、ゲート配線上に乾燥材 1814 を設けているが、ゲート配線及びソース配線上に設けることもできる。

【0263】

乾燥剤 1804、1814 としては、酸化カルシウム (CaO) や酸化バリウム (BaO) 等のようなアルカリ土類金属の酸化物のような化学吸着によって水 (H₂O) を吸着する物質を用いるのが好ましい。但し、これに限らずゼオライトやシリカゲル等の物理吸着によって水を吸着する物質を用いても構わない。

【0264】

また、乾燥剤を、透湿性の高い樹脂に粒状の物質として含まれた状態で基板に固定することができる。ここで、透湿性の高い樹脂としては、例えば、エステルアクリレート、エーテルアクリレート、エステルウレタンアクリレート、エーテルウレタンアクリレート、ブタジエンウレタンアクリレート、特殊ウレタンアクリレート、エポキシアクリレート、アミノ樹脂アクリレート、アクリル樹脂アクリレート等のアクリル樹脂を用いることができる。この他、ビスフェノール A 型液状樹脂、ビスフェノール A 型固形樹脂、含ブロムエポキシ樹脂、ビスフェノール F 型樹脂、ビスフェノール AD 型樹脂、フェノール型樹脂、クレゾール型樹脂、ノボラック型樹脂、環状脂肪族エポキシ樹脂、エピビス型エポキシ樹脂、グリジシルエステル樹脂、グリジシルアミン系樹脂、複素環式エポキシ樹脂、変性エポキシ樹脂等のエポキシ樹脂を用いることができる。また、この他の物質を用いても構わない。また、例えばシロキサン等の無機物等を用いてもよい。

【0265】

さらに、吸水性を有する物質としては、化学吸着によって水を吸着することのできる分子を有機溶媒中に混合した組成物を固化させたもの等を用いることができる。

【0266】

なお、上記のような透湿性の高い樹脂若しくは無機物としては、前記シール材として用いる物質よりも透湿性の高い物質を選択することが好ましい。

【0267】

以上のような、本発明の発光装置では、外部から発光装置内部に混入した水を、当該水が発光素子が形成された領域に至る前に吸水することができる。その結果、水に起因した画素に設けられた素子、代表的には発光素子の劣化を抑制することができる。

【0268】

図 28 (B) に示すように、表示パネルの周辺部において、乾燥剤 1804 はシール剤 1802 と画素領域 1803 の間に設けられている。また、対向基板又はアクティブマトリクス基板に凹部を設け、そこに乾燥剤 1804 を設けることにより、表示パネルを薄型化することが可能となる。

【0269】

また、図 28 (C) に示すように、画素 1807 においては、表示素子を駆動する半導体素子の一部である半導体領域 1811、ゲート配線 1806、ソース配線 1805、及び画素電極 1812 が形成されている。表示パネルの画素部において、乾燥剤 1814 は、対向基板においてゲート配線 1806 と重畳する領域に設けられている。ソース配線と比較して、ゲート配線の幅は 2 ~ 4 倍太いため、非表示領域であるゲート配線 1806 上に乾燥剤 1814 を設けることにより、開口率を低下せず、かつ表示素子への水分の侵入及びそれに起因する劣化を抑制することができる。また、対向基板に凹部を設け、そこに乾燥剤を設けることにより、表示パネルを薄型化することが可能である。

【実施例 12】

【0270】

本発明により、微細な構造の半導体素子を高集積した回路、代表的には、信号線駆動回路、コントローラ、CPU、音声処理回路のコンバータ、電源回路、送受信回路、メモリ、音声処理回路のアンプ等の半導体装置を形成することができる。さらには、MPU (マ

10

20

30

40

50

イクロコンピュータ)、メモリ、I/Oインターフェースなどひとつのシステム(機能回路)を構成する回路がモノリシックに搭載され、高速化、高信頼性、低消費電力化が可能なシステムオンチップを形成することができる。

【実施例13】

【0271】

実施例9又は実施例10に示される半導体装置を筐体に組み込むことによって様々な電子機器を作製することができる。電子機器としては、テレビジョン装置、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンボ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。ここでは、これらの電子機器の代表例としてテレビジョン装置を及びそのブロック図をそれぞれ図11及び図12に、デジタルカメラを図13に示す。

10

【0272】

図11は、アナログのテレビジョン放送を受信するテレビジョン装置の一般的な構成を示す図である。図11において、アンテナ1101で受信されたテレビ放送用の電波は、チューナ1102に入力される。チューナ1102は、アンテナ1101より入力された高周波テレビ信号を希望受信周波数に応じて制御された局部発振周波数の信号と混合することにより、中間周波数(IF)信号を生成して出力する。

20

【0273】

チューナ1102により取り出されたIF信号は、中間周波数増幅器(IFアンプ)1103により必要な電圧まで増幅された後、映像検波回路1104によって映像検波されると共に、音声検波回路1105によって音声検波される。映像検波回路1104により出力された映像信号は、映像系処理回路1106により、輝度信号と色信号とに分離され、さらに所定の映像信号処理が施されて映像信号となり、本発明の半導体装置である表示装置、代表的には液晶表示装置、発光表示装置、DMD(Digital Micromirror Device; デジタルマイクロミラーデバイス)、PDP(Plasma Display Panel; プラズマディスプレイパネル)、FED(Field Emission Display; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の映像系出力部1108に出力される。

30

【0274】

また、音声検波回路1105により出力された信号は、音声系処理回路1107により、FM復調などの処理が施されて音声信号となり、適宜増幅されてスピーカ等の音声系出力部1109に出力される。

【0275】

なお、本発明を用いたテレビジョン装置は、VHF帯やUHF帯などの地上波放送、ケーブル放送、又はBS放送などのアナログ放送に対応するものに限らず、地上波デジタル放送、ケーブルデジタル放送、又はBSデジタル放送に対応するものであっても良い。

40

【0276】

図12はテレビジョン装置を前面方向から見た斜視図であり、筐体1151、表示部1152、スピーカ部1153、操作部1154、ビデオ入力端子1155等を含む。また、図11に示すような構成となっている。

【0277】

表示部1152は、図11の映像系出力部1108の一例であり、ここで映像を表示する。

【0278】

スピーカ部1153は、図11の音声系出力部の一例であり、ここで音声を出力する。

【0279】

50

操作部 1154 は、電源スイッチ、ボリュームスイッチ、選局スイッチ、チューナースイッチ、選択スイッチ等が設けられており、該ボタンの押下によりテレビジョン装置の電源の ON/OFF、映像の選択、音声の調整、及びチューナの選択等を行う。なお、図示していないが、リモートコントローラ型操作部によって、上記の選択を行うことも可能である。

【0280】

ビデオ入力端子 1155 は、VTR、DVD、ゲーム機等の外部からの映像信号をテレビジョン装置に入力する端子である。

【0281】

本実施例で示されるテレビジョン装置を壁掛け用テレビジョン装置の場合、本体背面に壁掛け用の部位が設けられている。

10

【0282】

テレビジョン装置の表示部に本発明の半導体装置の一例である表示装置を用いることにより、低コストで、スループットや歩留まり高くテレビジョン装置を作製することができる。また、テレビジョン装置の映像検波回路、映像処理回路、音声検波回路、音声処理回路を制御する CPU に本発明の半導体装置を用いることにより、低コストで、スループットや歩留まり高くテレビジョン装置を作製することができる。このため、壁掛けテレビジョン装置、鉄道の駅や空港などにおける情報表示板や、街頭における広告表示板など特に大面積の表示媒体として様々な用途に適用することができる。

【0283】

20

図 13 (A) 及び図 13 (B) は、デジタルカメラの一例を示す図である。図 13 (A) は、デジタルカメラの前面方向から見た斜視図、図 13 (B) は、後面方向から見た斜視図である。図 13 (A) において、デジタルカメラには、リリースボタン 1301、メインスイッチ 1302、ファインダー窓 1303、フラッシュ 1304、レンズ 1305、鏡胴 1306、筐体 1307 が備えられている。

【0284】

また、図 13 (B) において、ファインダー接眼窓 1311、モニター 1312、操作ボタン 1313 が備えられている。

【0285】

リリースボタン 1301 は、半分の位置まで押下されると、焦点調整機構および露出調整機構が作動し、最下部まで押下されるとシャッターが開く。

30

【0286】

メインスイッチ 1302 は、押下又は回転によりデジタルカメラの電源の ON/OFF を切り替える。

【0287】

ファインダー窓 1303 は、デジタルカメラの前面のレンズ 1305 の上部に配置されており、図 13 (B) に示すファインダー接眼窓 1311 から撮影する範囲やピントの位置を確認するための装置である。

【0288】

フラッシュ 1304 は、デジタルカメラの全面上部に配置され、被写体輝度が低いときに、リリースボタンが押下されてシャッターが開くと同時に補助光を照射する。

40

【0289】

レンズ 1305 は、デジタルカメラの正面に配置されている。レンズは、フォーカシングレンズ、ズームレンズ等により構成され、図示しないシャッター及び絞りと共に撮影光学系を構成する。また、レンズの後方には、CCD (Charge Coupled Device) 等の撮像素子が設けられている。

【0290】

鏡胴 1306 は、フォーカシングレンズ、ズームレンズ等のピントを合わせるためにレンズの位置を移動するものであり、撮影時には、鏡胴を繰り出すことにより、レンズ 130

50

5を手前に移動させる。また、携帯時は、レンズ1305を沈銅させてコンパクトにする。なお、本実施例においては、鏡胴を繰り出すことにより被写体をズーム撮影することができる構造としているが、この構造に限定されるものではなく、筐体1307内での撮影光学系の構成により鏡胴を繰り出さずともズーム撮影が可能なデジタルカメラでもよい。

【0291】

ファインダー接眼窓1311は、デジタルカメラの後面上部に設けられており、撮影する範囲やピントの位置を確認する際に接眼するために設けられた窓である。

【0292】

操作ボタン1313は、デジタルカメラの後面に設けられた各種機能ボタンであり、セットアップボタン、メニューボタン、ディスプレイボタン、機能ボタン、選択ボタン等により構成されている。

10

【0293】

本発明の半導体装置の一実施例である表示装置をモニターに用いことにより、低コストで、スループットや歩留まり高くデジタルカメラを作製することが可能である。また、各種機能ボタン、メインスイッチ、リリースボタン等の操作入力を受けて関連した処理を行うCPU、自動焦点動作及び自動焦点調整動作を行う回路、ストロボ発光の駆動制御、CCDの駆動を制御するタイミング制御回路、CCD等の撮像素子によって光電変換された信号から画像信号を生成する撮像回路、撮像回路で生成された画像信号をデジタル信号に変換するA/D変換回路、メモリへの画像データの書き込み及び画像データの読み出しを行うメモリインターフェース等の各回路を制御するCPU等に本発明の半導体装置の一例であるCPUを用いることにより、低コストで、スループットや歩留まり高くデジタルカメラを作製することが可能である。

20

【図面の簡単な説明】

【0294】

【図1】本発明に係る膜パターンを形成する工程を説明する斜視図。

【図2】本発明に係る膜パターンを形成する工程を説明する表面図。

【図3】本発明に係る半導体装置の作製工程を説明する断面図。

【図4】本発明に係る半導体装置の作製工程を説明する断面図。

【図5】本発明に係る半導体装置の作製工程を説明する断面図。

【図6】本発明に係る半導体装置の作製工程を説明する断面図。

30

【図7】本発明に係る半導体装置の作製工程を説明する断面図。

【図8】本発明に係るレーザ直接描画装置を説明する模式図。

【図9】本発明に係る表示装置の駆動回路の実装方法を説明する上面図。

【図10】本発明に係る表示装置の駆動回路の実装方法を説明する断面図。

【図11】電子機器の構成を説明するブロック図。

【図12】電子機器の一例を説明する図。

【図13】電子機器の一例を説明する図。

【図14】本発明に係る液晶表示パネルにおいて走査線側駆動回路をTF Tで形成する場合の回路構成を示す図。

【図15】本発明に係る液晶表示パネルにおいて走査線側駆動回路をTF Tで形成する場合の回路構成を示す図（シフトレジスタ回路）。

40

【図16】本発明に係る液晶表示パネルにおいて走査線側駆動回路をTF Tで形成する場合の回路構成を示す図（バッファ回路）。

【図17】本発明に係る半導体装置の作製工程を説明する断面図。

【図18】本発明に係る半導体装置の作製工程を説明する断面図。

【図19】本発明に係る半導体装置の作製工程を説明する上面図。

【図20】本発明に係る半導体装置の作製工程を説明する上面図。

【図21】本発明に係る半導体装置の作製工程を説明する上面図。

【図22】本発明に適用することのできる液晶滴下方法を説明する図。

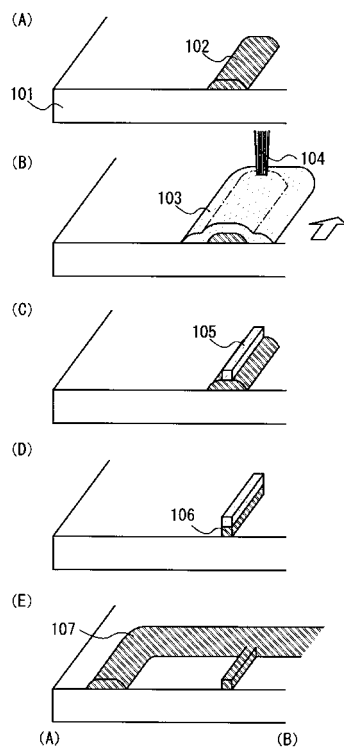
【図23】本発明に係る液晶表示モジュールの構成を説明する図。

50

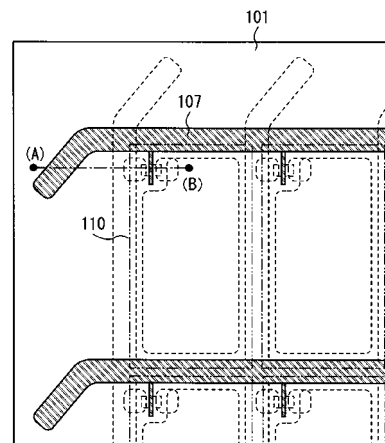
- 【図 2 4】本発明に適用することのできる液滴吐出装置の構成を説明する図。
 【図 2 5】本発明に係るマスクパターンを説明する断面図。
 【図 2 6】本発明に適用可能な発光素子の形態を説明する図。
 【図 2 7】本発明の発光表示パネルに適用できる画素の構成を説明する等価回路図。
 【図 2 8】本発明の発光表示パネルの構成を説明する上面図及び断面図。
 【図 2 9】本発明に係る半導体装置の作製工程を説明する断面図。
 【図 3 0】本発明に係る半導体装置の作製工程を説明する断面図。
 【図 3 1】本発明に係る半導体装置の作製工程を説明する断面図。
 【図 3 2】本発明に係る半導体装置の作製工程を説明する上面図。
 【図 3 3】本発明に係る半導体装置の作製工程を説明する上面図。
 【図 3 4】本発明に係る半導体装置の作製工程を説明する上面図。
 【図 3 5】本発明に係る発光表示モジュールの構成を説明する図。

10

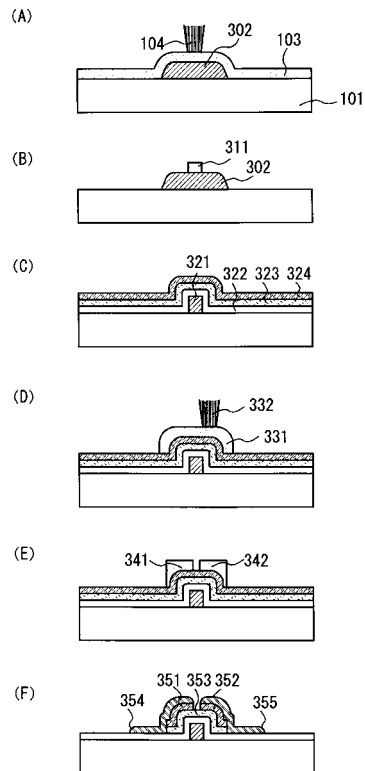
【図 1】



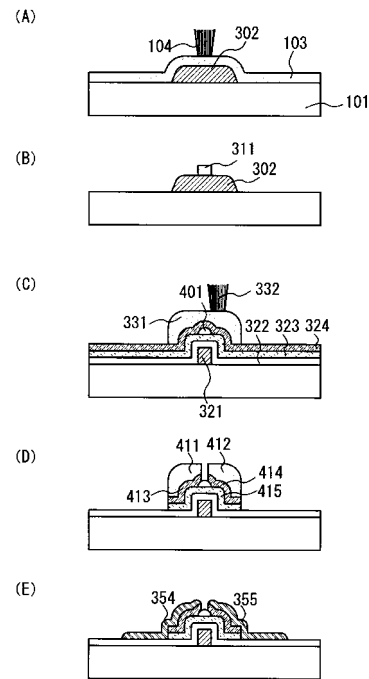
【図 2】



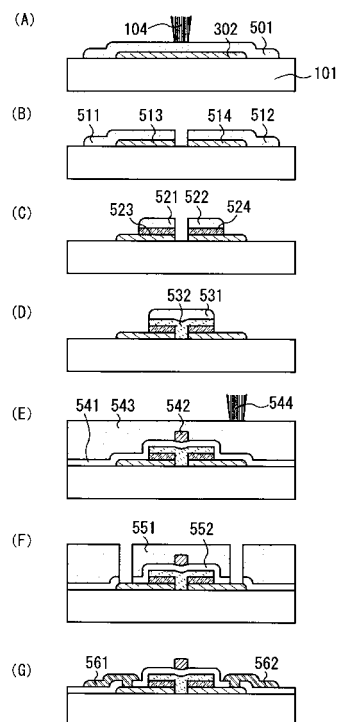
【図 3】



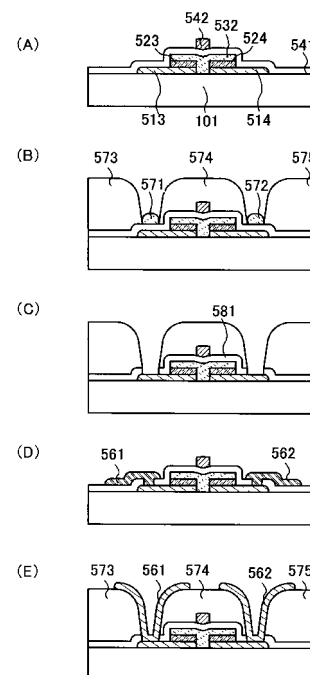
【図 4】



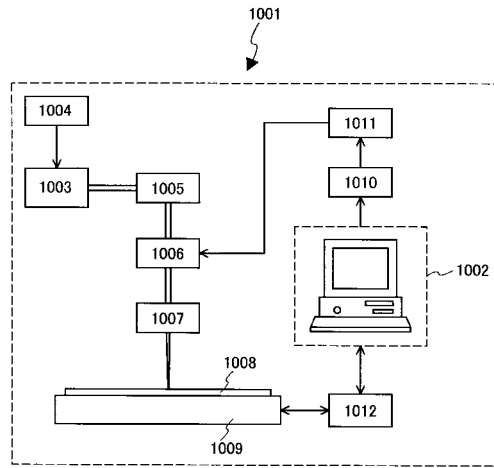
【図 5】



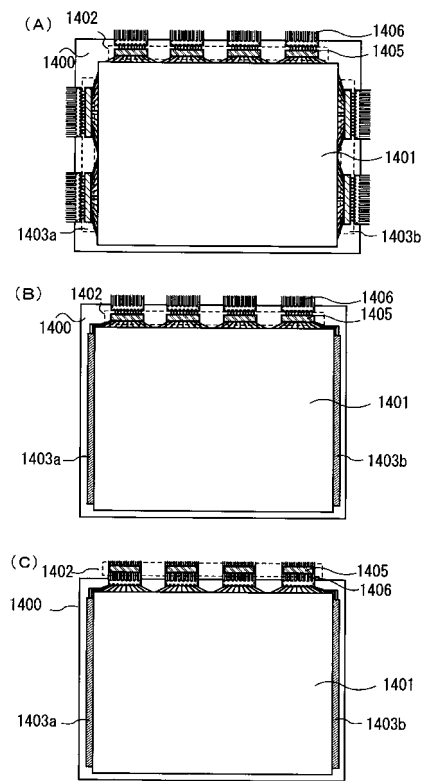
【図 7】



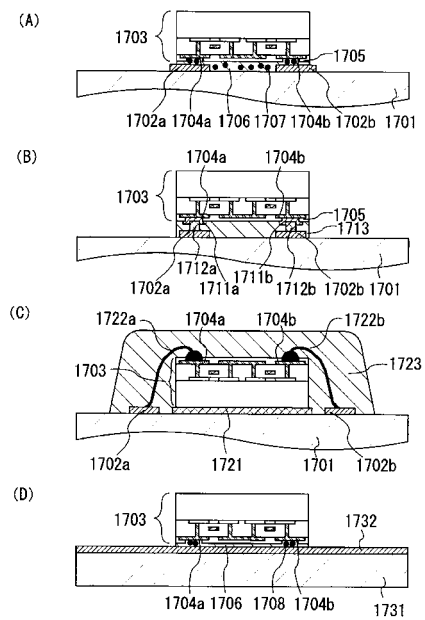
【図 8】



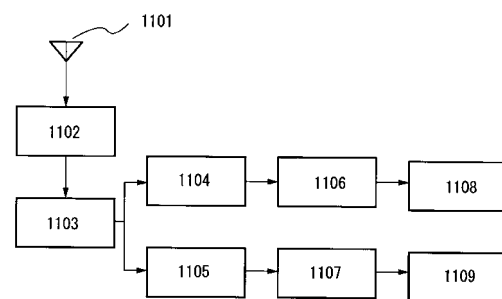
【図 9】



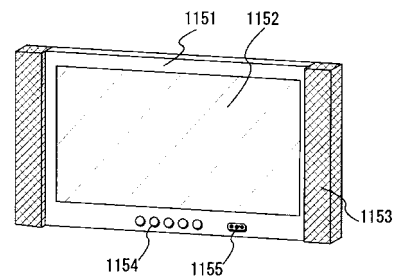
【図 10】



【図 11】

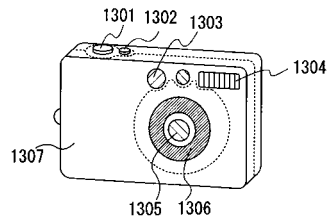


【図 12】

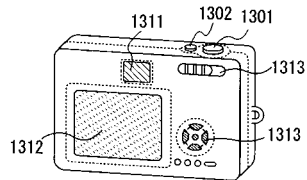


【図 13】

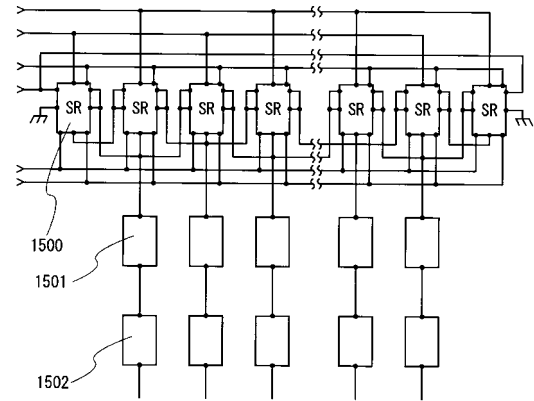
(A)



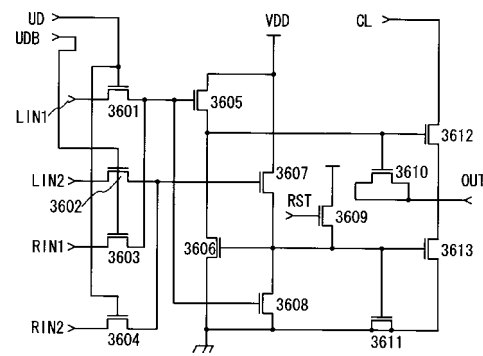
(B)



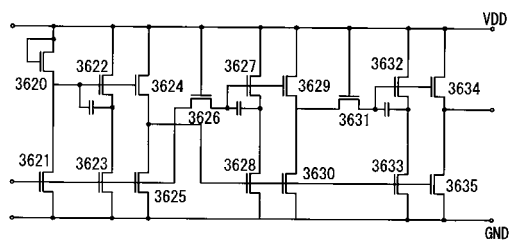
【図 14】



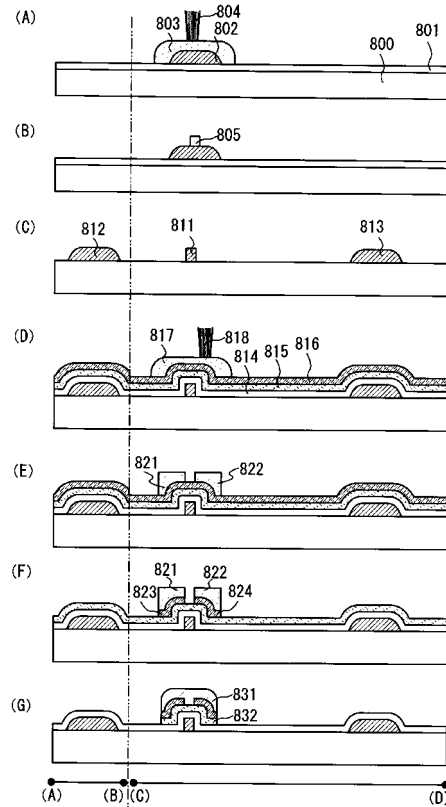
【図 15】



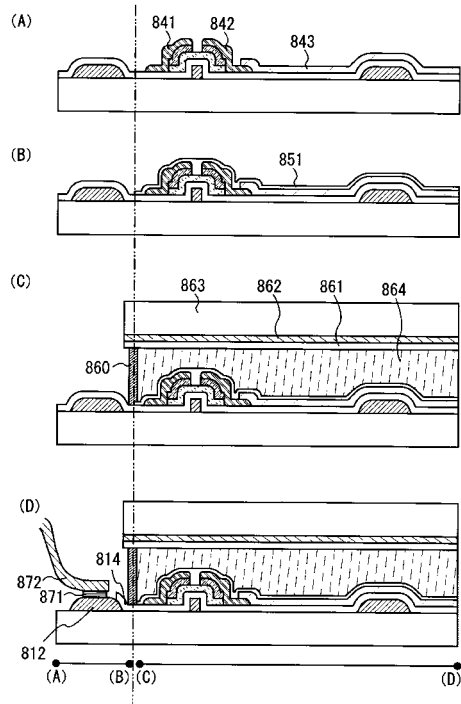
【図 16】



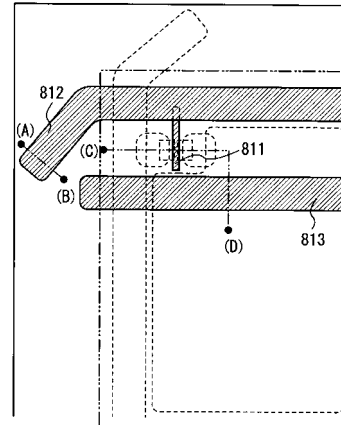
【図 17】



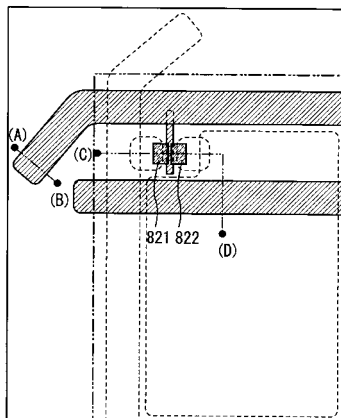
【図 18】



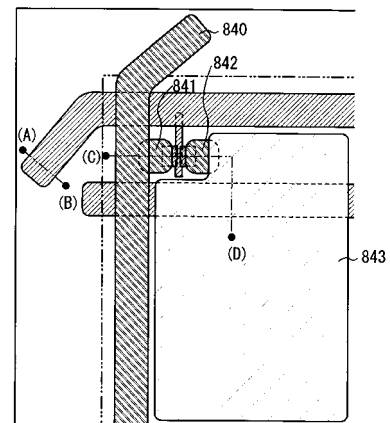
【図 19】



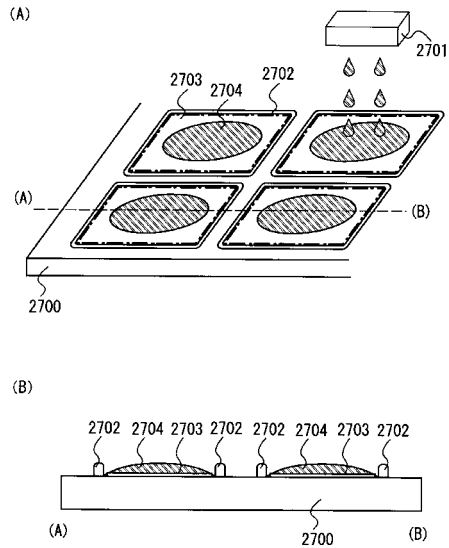
【図 20】



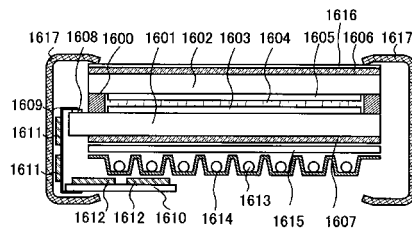
【図 21】



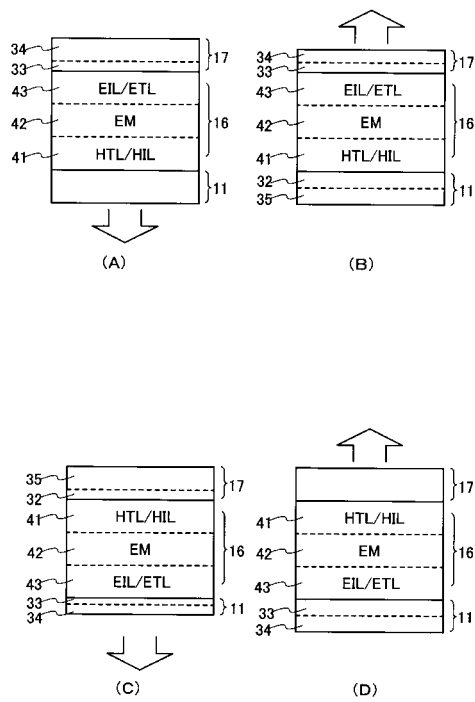
【図 2 2】



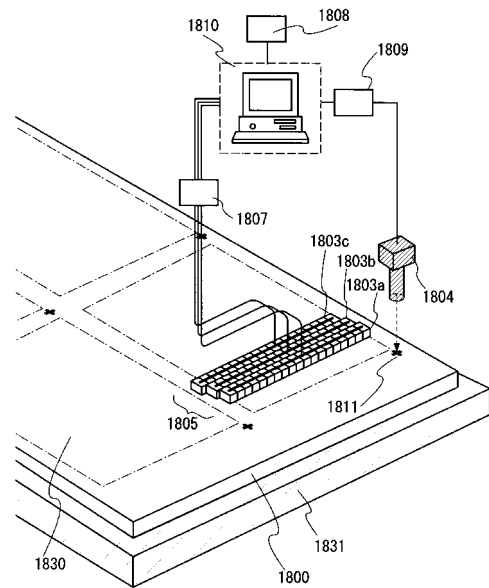
【図 2 3】



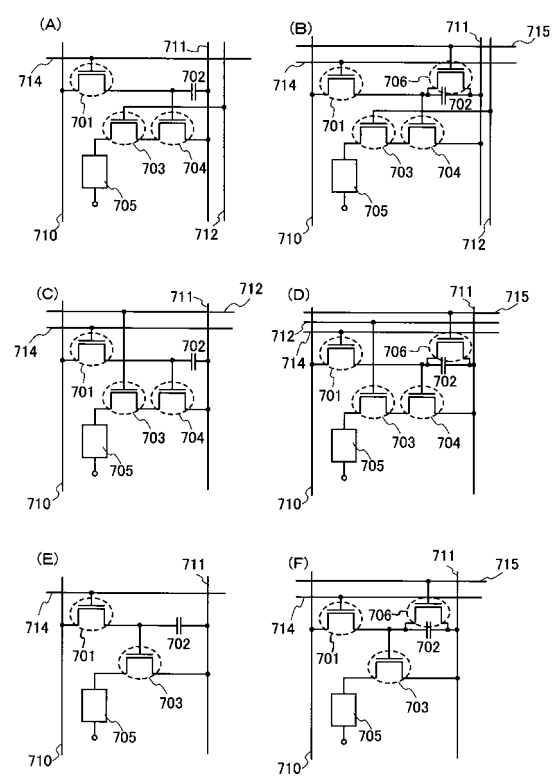
【図 2 6】



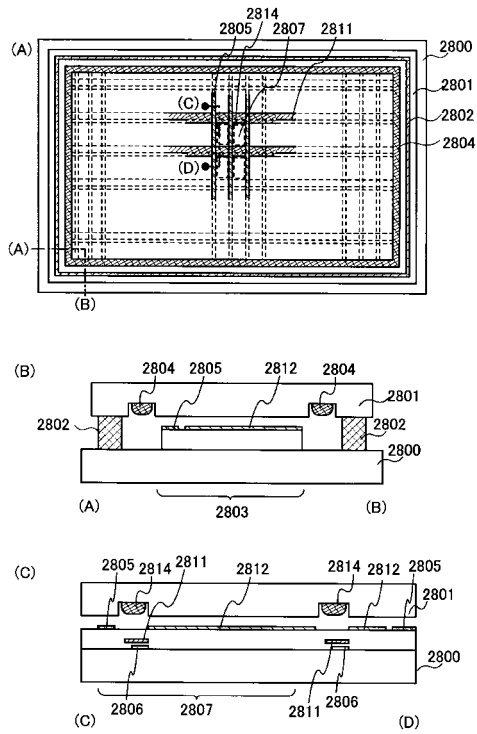
【図 2 4】



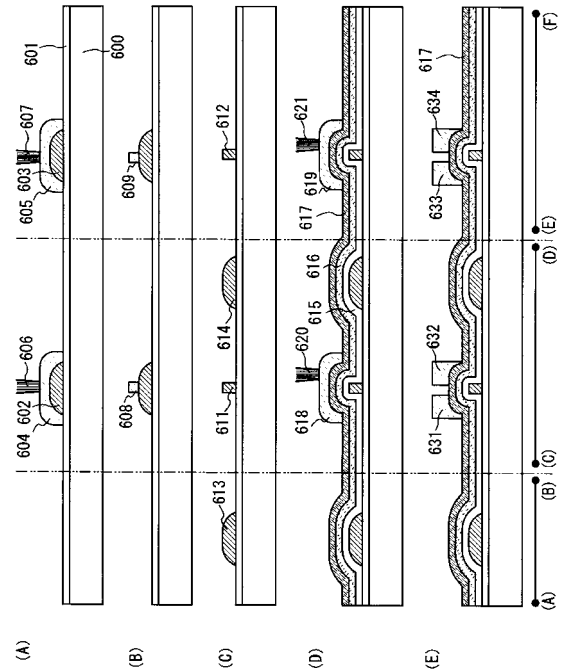
【図 2 7】



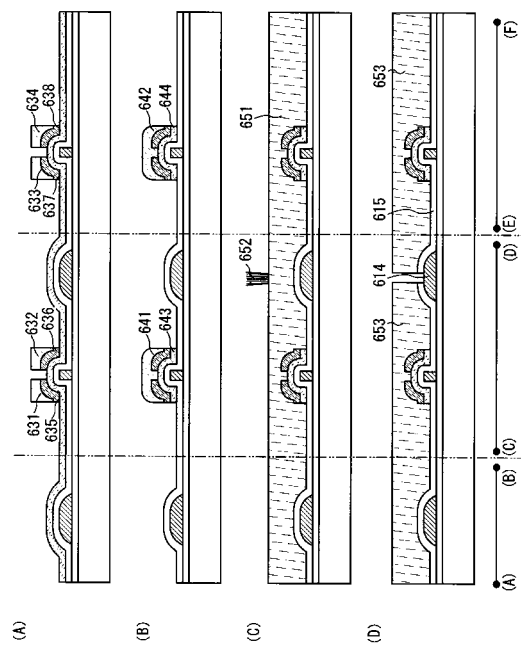
【図 28】



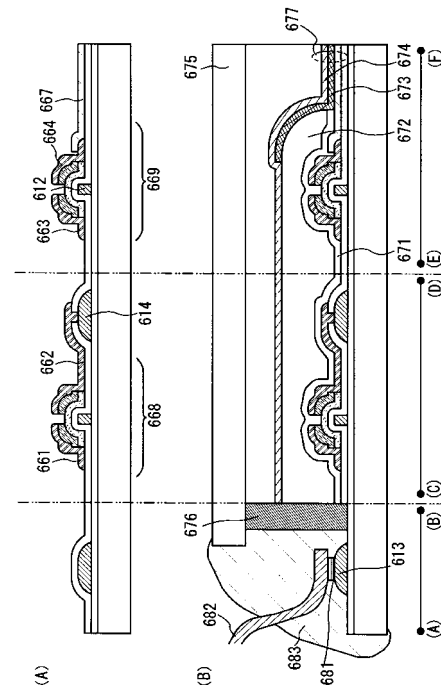
【図 29】



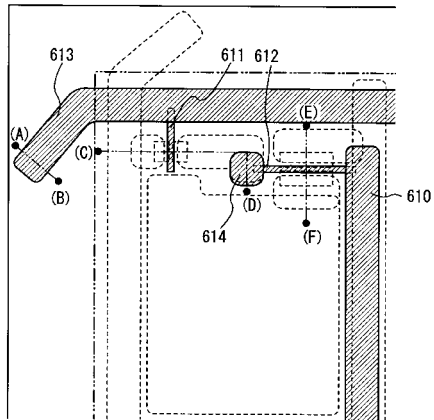
【図 30】



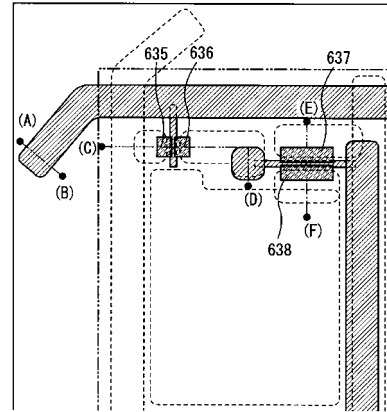
【図 31】



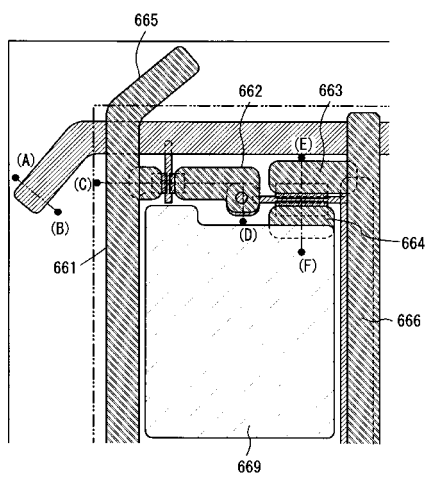
【図 3 2】



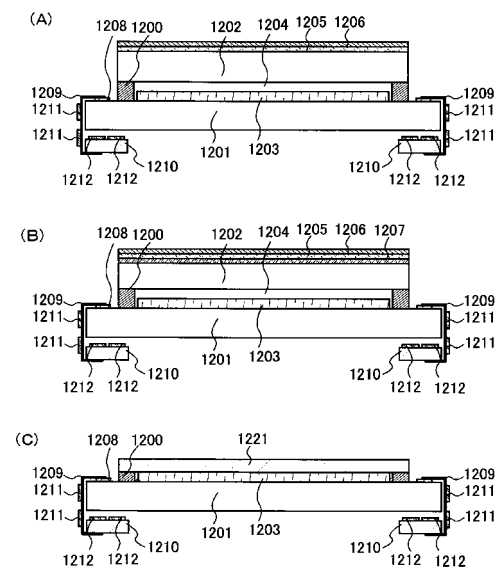
【図 3 3】



【図 3 4】

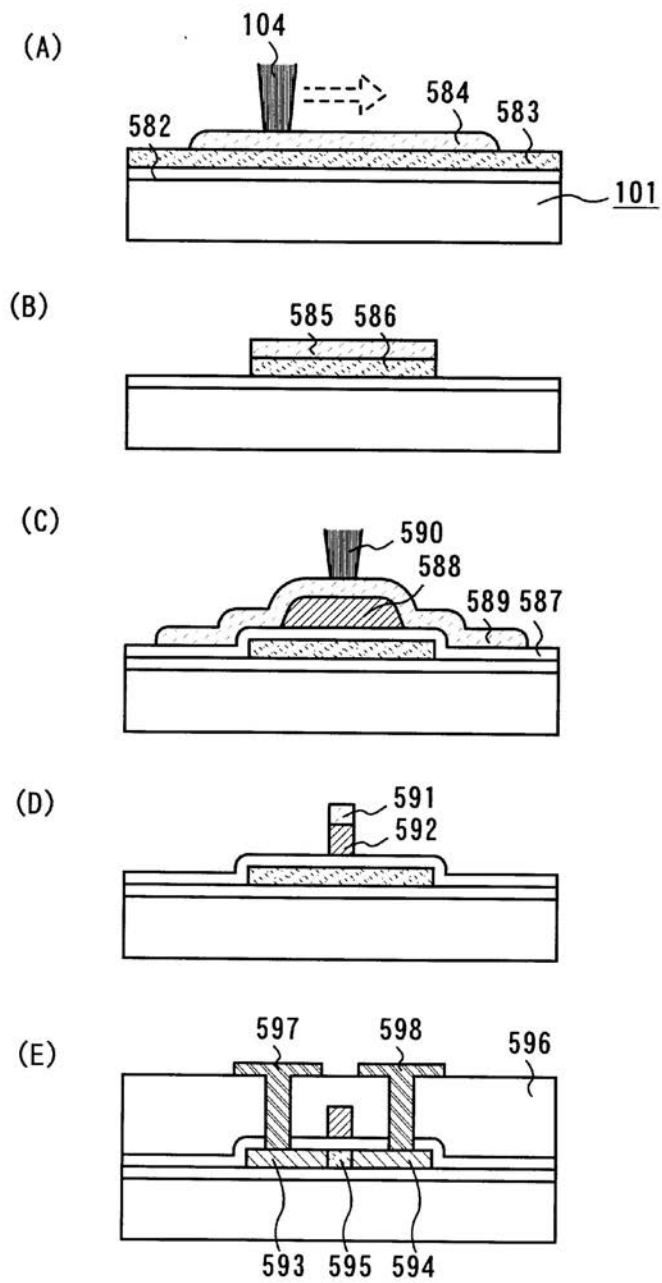


【図 3 5】



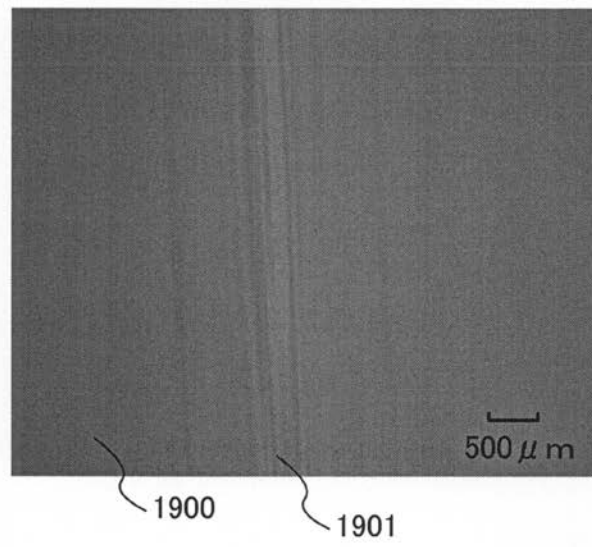
1200 シール材	1207 着色層
1201 アクティブマトリクス基板	1208 接続端子
1202 対向基板	1209 FPC
1203 画素部	1210 フリット基板
1204 空間	1211 画素駆動回路
1205 1/4λ板及び1/2λ板	1212 外部回路
1206 偏光板	1221 保護膜

【図 6】

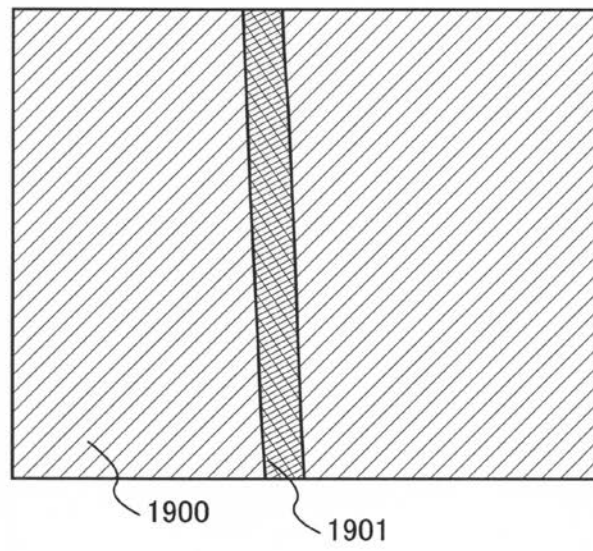


【図 25】

(A)



(B)



 フロントページの続き

(51)Int.Cl.		F I	
<i>H 0 1 L 21/3213 (2006.01)</i>		H 0 1 L 21/288	Z
<i>H 0 1 L 21/027 (2006.01)</i>		H 0 1 L 21/88	C
		H 0 1 L 21/30	5 2 9

(56)参考文献 特開 2 0 0 2 - 3 1 3 2 2 6 (J P , A)
 特開 2 0 0 1 - 1 7 9 1 6 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 1 / 3 3 6
G 0 3 F	7 / 2 0
H 0 1 L	2 1 / 0 2 7
H 0 1 L	2 1 / 2 8 8
H 0 1 L	2 1 / 3 2 1 3
H 0 1 L	2 9 / 7 8 6