

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/336 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200480033962.1

[43] 公开日 2006 年 12 月 20 日

[11] 公开号 CN 1883042A

[22] 申请日 2004. 10. 26

[21] 申请号 200480033962. 1

[30] 优先权

[32] 2003. 11. 21 [33] US [31] 10/718,892

[86] 国际申请 PCT/US2004/035546 2004. 10. 26

[87] 国际公布 WO2005/052992 英 2005. 6. 9

[85] 进入国家阶段日期 2006. 5. 17

[71] 申请人 飞思卡尔半导体公司

地址 美国得克萨斯

[72] 发明人 德哈尔迈什·佳瓦拉尼

尼格尔·G·卡维 米歇尔·瑞登

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所

代理人 王永刚

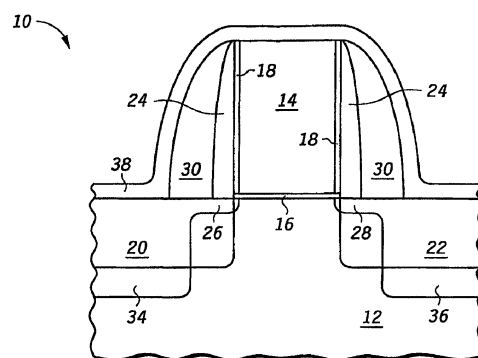
权利要求书 5 页 说明书 6 页 附图 4 页

[54] 发明名称

具有硅化源/漏的半导体器件

[57] 摘要

在一种半导体器件中，在淀积用来形成硅化镍的镍之前，进行比较深的锗注入及其激活。 锗的激活引起注入区域内的晶格常数相对于优选是硅的背景衬底的晶格常数而增大。 其效果是这样改变的晶格避免了二硅化镍的形成。 结果是避免了硅化镍钉入。



1. 一种形成对晶体管器件源/漏接触区的接触的方法，此晶体管器件的栅和源/漏接触区基本上由第一材料组成，此方法包括：

将粒子注入到源/漏接触区中，此粒子包括原子半径大于第一材料原子的原子半径的原子；

激活注入到源/漏接触区中的粒子的原子；

将源/漏掺杂剂注入到源/漏接触中，其中，在激活原子之后，执行源/漏掺杂剂注入；

在激活以形成接触之后，将金属硅化物形成在源/漏接触区上。

2. 权利要求 1 的方法，其中，所述激活原子还包括激活原子以使原子在源/漏接触区的晶格中置换，其中的晶格包括第一材料的原子。

3. 权利要求 1 的方法，其中，所述激活原子增大了源/漏接触区中晶格的晶格常数。

4. 权利要求 1 的方法，其中，所述第一材料是硅。

5. 权利要求 4 的方法，其中，所述注入的原子包括锗原子。

6. 权利要求 1 的方法，其中，所述注入的原子包括锗原子。

7. 权利要求 1 的方法，其中，所述激活包括将源/漏接触区加热到高于 550℃ 的温度。

8. 权利要求 1 的方法，其中，所述激活包括将源/漏接触区加热到高于 1000℃ 的温度。

9. 权利要求 1 的方法，其中，所述激活还包括将源/漏接触区加热到大约 900-1400℃ 范围内的温度。

10. 权利要求 1 的方法，其中，所述激活还包括源/漏接触区的快速热退火。

11. 权利要求 1 的方法，其中，所述激活还包括源/漏接触区的激光退火。

12. 权利要求 1 的方法，其中，所述激活还包括源/漏接触区的弧

光灯热退火。

13. 权利要求 1 的方法，其中，所述激活还包括源/漏接触区的气体对流退火。

14. 权利要求 1 的方法，其中，在 25-600℃ 的温度下执行所述粒子注入。

15. 权利要求 1 的方法，其中，所述金属硅化物的特征是硅化镍。

16. 权利要求 1 的方法，其中，所述金属硅化物的特征是硅化钴。

17. 权利要求 1 的方法，还包括：

形成邻近栅侧壁的侧壁隔层，其中，在形成侧壁隔层之前执行粒子注入。

18. 权利要求 17 的方法，其中，在注入源/漏掺杂剂之前执行侧壁隔层的形成。

19. 权利要求 1 的方法，其中，栅位于半导体衬底上，源/漏接触区位于半导体衬底中，且源/漏接触区被从栅横向排列。

20. 权利要求 19 的方法，还包括：在注入源/漏掺杂剂之后，在半导体衬底中注入第二源/漏掺杂剂，其中，第二源/漏掺杂剂被注入得比源/漏掺杂剂更深。

21. 权利要求 19 的方法，其中，所述注入粒子还包括用至少 3keV 的能量进行注入。

22. 权利要求 19 的方法，其中，所述注入粒子还包括用 3keV-50keV 的能量进行注入。

23. 权利要求 19 的方法，其中，所述注入粒子还包括在至少每平方厘米 10^{13} 原子的剂量下进行注入。

24. 权利要求 19 的方法，其中，所述注入粒子还包括在每平方厘米 10^{13} - 10^{17} 原子的剂量下进行注入。

25. 权利要求 19 的方法，其中，在 25-600℃ 的温度下执行粒子注入。

26. 权利要求 1 的方法，其中：

晶体管具有第二源/漏接触；

粒子的注入还包括将粒子注入到第二源/漏接触区中;

原子的激活还包括激活注入到第二源/漏接触区中的粒子的原子; 以及

源/漏掺杂剂的注入还包括将源/漏掺杂剂注入到第二源/漏接触区中;

还包括在第二区上形成第二金属硅化物以形成第二接触。

27. 权利要求 1 的方法, 其中, 所述源/漏掺杂剂包括硼。

28. 权利要求 1 的方法, 其中, 栅位于半导体衬底上, 而沟道位于栅下方的衬底中, 还包括在半导体衬底中形成邻近沟道的源/漏扩展区。

29. 权利要求 28 的方法, 其中所述粒子包括离子, 其中所述离子包括原子。

30. 权利要求 28 的方法, 其中, 所述形成包括:

将第二源/漏掺杂剂注入到衬底中, 用来形成源/漏扩展区, 其中, 在所述注入源/漏掺杂剂之前执行所述注入第二源/漏掺杂剂。

31. 权利要求 1 的方法, 还包括激活源/漏掺杂剂。

32. 权利要求 1 的方法, 其中, 包括原子的粒子包含锗、镓、砷、铟、锡、锑、铊、铅、铋、铟、铊、汞、硒、碲、钼中的仅一种。

33. 权利要求 1 的方法, 其中, 包括原子的粒子包含镓、砷、铟、锡、锑、铊、铅、铋、铟、铊、汞、硒、碲、锗、钼中的至少一种。

34. 一种制作半导体器件的方法, 此方法包括:

将粒子注入到衬底的一个区域中, 此衬底包含第一材料的原子, 此粒子包括原子半径大于第一材料原子的原子半径的原子;

用非扩散激活工艺激活注入到衬底区域中的原子; 以及

在激活之后, 在第二区域上形成金属硅化物。

35. 权利要求 34 的方法, 其中, 所述非扩散激活工艺包括所述区域的弧光灯快速热退火和所述区域的激光退火之一。

36. 一种制作半导体器件的方法, 此方法包括:

在半导体衬底上形成栅, 此衬底具有一定晶格常数的晶格;

在形成栅之后，增大衬底区域内晶格的晶格常数；

将源/漏掺杂剂注入到衬底中，用来在衬底中至少形成部分源/漏区，其中，在增大晶格常数之后执行源/漏掺杂剂的注入；

在此区域部分上形成金属硅化物。

37. 权利要求 36 的方法，其中，所述第一材料是硅。

38. 权利要求 36 的方法，其中，所述金属硅化物的特征是硅化镍。

39. 权利要求 36 的方法，其中，所述金属硅化物的特征是硅化钴。

40. 权利要求 36 的方法，其中，所述金属硅化物被形成在源/漏区上。

41. 权利要求 36 的方法，其中，所述栅是晶体管的栅，其中，所述金属硅化物是晶体管的源/漏金属硅化物。

42. 权利要求 36 的方法，其中，所述源/漏掺杂剂包括硼。

43. 权利要求 36 的方法，其中，所述源/漏掺杂剂包括用来形成衬底中的源/漏扩展区的源/漏扩展掺杂剂。

44. 一种制作半导体器件的方法，此方法包括：

在硅半导体衬底上形成栅；

在形成栅之后，将包括锗的粒子注入到衬底区域中；

激活注入到此区域中的锗；

将源/漏掺杂剂注入到衬底中，用来在衬底中形成至少一部分源/漏区，其中，在激活锗之后执行源/漏掺杂剂的注入；

在激活之后，在此区域部分上形成硅化镍。

45. 在具有栅叠层和主要由第一材料组成的源/漏接触区的晶体管器件结构中，其中，源/漏接触区具有一定的晶格常数，形成接触的方法包括：

将粒子注入到源/漏接触区中，此粒子包括原子半径大于第一材料原子的原子半径的原子；

激活注入到源/漏接触区中的粒子的原子，以便增大源/漏接触区

的晶格常数;

在激活原子之后,在源/漏接触区上形成金属硅化物。

46. 权利要求 45 的方法,还包括在激活原子之后和形成金属硅化物之前,用 P 型材料对源/漏接触区进行掺杂。

47. 权利要求 46 的方法,其中,所述第一材料包含硅,所述原子包含锗,且所述金属硅化物包含硅化镍。

具有硅化源/漏的半导体器件

技术领域

本发明涉及到半导体器件，更确切地说是涉及到具有硅化源/漏的半导体器件。

背景技术

在普通的半导体制造中，半导体器件被制作成在与沟道的结处具有轻掺杂的漏以及用来形成接触的相对较重掺杂的漏区。以同样的方式来形成源。用金属硅化物来形成对漏的接触。借助于淀积金属，然后使金属层与重掺杂的漏接触区的硅发生反应以形成金属硅化物接触区，来得到这种接触。然后，用对金属硅化物有选择性的腐蚀剂，将位于其中没有硅的区域内的未被反应的金属腐蚀掉。这种金属硅化物则是半导体器件源与漏的接触点。

已经发现钴是一种有效的金属。钴是有效的，但发现难以用于非常小的多晶硅尺度。于是，利用钴来得到形成在狭窄的多晶硅线条上的可靠而连续的硅化钴就存在着问题。这被称为“线宽效应”。于是研究了其它金属来克服此问题。一种有前景的金属是镍。对于比已经发现的硅化钴可达到的线宽更窄的线宽，采用镍来形成硅化镍是有效的。但硅化镍的困难是硅化镍以倒棱锥体的形状钉入（spiking）到目标深度以下。镍原子倾向于继续沿向下的路径扩展，可能扩展到漏的下方。当出现这种钉入时，已经发现硅化物结构是二硅化镍。对于作为P沟道晶体管的半导体器件，这种二硅化镍的形成非常难以控制。诸如比硅原子更小的硼之类的掺杂剂原子诱发了硅晶格的收缩。这引起硅衬底晶格与二硅化镍的晶格相匹配，于是引起二硅化镍相而不是在不存在晶格收缩时形成的一硅化镍相的成核。

于是，对于具有改进了的P沟道晶体管制造可能性的用来形成源

/漏上的硅化镍的技术，存在着需求。

发明

根据本发明的一方面，提供一种形成对晶体管器件源/漏接触区的接触的方法，此晶体管器件的栅和源/漏接触区基本上由第一材料组成，此方法包括：将粒子注入到源/漏接触区中，此粒子包括原子半径大于第一材料原子的原子半径的原子；激活注入到源/漏接触区中的粒子的原子；将源/漏掺杂剂注入到源/漏接触中，其中，在激活原子之后，执行源/漏掺杂剂注入；在激活以形成接触之后，将金属硅化物形成在源/漏接触区上。

根据本发明的另一方面，提供一种制作半导体器件的方法，此方法包括：将粒子注入到衬底的一个区域中，此衬底包含第一材料的原子，此粒子包括原子半径大于第一材料原子的原子半径的原子；用非扩散激活工艺激活注入到衬底区域中的原子；以及在激活之后，在第二区域上形成金属硅化物。

根据本发明的另一方面，提供一种制作半导体器件的方法，此方法包括：在硅半导体衬底上形成栅；在形成栅之后，将包括锗的粒子注入到衬底区域中；激活注入到此区域中的锗；将源/漏掺杂剂注入到衬底中，用来在衬底中形成至少一部分源/漏区，其中，在激活锗之后执行源/漏掺杂剂的注入；在激活之后，在此区域部分上形成硅化镍。

附图说明

用举例的方法来描述本发明，且本发明不局限于附图，在这些附图中，相似的参考号表示相似的元件，其中：

图 1-7 是根据本发明实施方案的半导体器件在加工的各个相继步骤中的剖面。

熟练人员可以理解的是，为了简明起见，示出了各图中的元件，无须按比例绘制。例如，图中某些元件的尺度可以相对于其它元件被夸大，以便有助于改进对本发明各实施方案的理解。

具体实施方式

在一种情况下，在淀积用来形成硅化镍的镍之前，进行比较深的锗注入及其激活。锗的激活引起注入区内晶格常数增大到优选为硅的背景衬底的晶格常数以上。此效应是这样改变的晶格避免了二硅化镍的形成。结果是避免了硅化镍钉入。参照各个附图和下列描述可更好地理解这一点。

图 1 所示的是半导体器件 10，它包含半导体衬底 12、栅介质 16 上的栅 14、以及接受锗注入的栅 14 周围的衬里 18。注入和随后退火的结果是形成修正了的晶格区 20 和 22。在本例子中，半导体器件 10 正被制作成 P 沟道晶体管。衬底 12 优选是掺杂成 N 型以便形成 N 阱区的硅。借助于用体 P 衬底开始，并为了形成 P 沟道晶体管而选择性地将有源区掺杂成 N 型，可以达到这一点，在此情况下，衬底 12 是较大衬底内的阱区。用氧化步骤来形成衬里 18。因其它理由而提供的抗反射涂层（ARC）防止了栅 14 顶部上的氧化，然后清除抗反射涂层（ARC）。由于栅 14 在形成区域 20 和 22 的锗注入过程中用作掩模，故区域 20 和 22 邻近栅 14。区域 20 与 22 之间的衬底 12 区域是待要安置 P 沟道晶体管的沟道的区域。与只有硅晶格的结构相比，区域 20 和 22 在退火之后具有被拉伸了的晶格。此拉伸了的晶格的间距大于二硅化镍的晶格间距，这使得难以形成二硅化镍。本实施方案中的锗注入优选至少在每平方厘米 10^{10} - 10^{13} 原子的剂量和至少 3Kev 的能量下进行。一个例子是每平方厘米 10^{15} 原子的剂量和 10Kev 的能量。能量优选应该不超过 50 Kev，但可以更高。剂量优选不超过每平方厘米 10^{17} 原子，但可以更高。引起锗激活的退火优选为 900-1400℃。可以在甚至更低的温度例如 550℃下发生激活。有效退火的一个例子是 1050℃下进行 5 秒钟。

图 2 所示的是在栅 14 周围形成侧壁隔层 24 以及用栅 14 和侧壁隔层 24 作为掩模进行硼的源/漏注入以形成源/漏区 26 和 28 之后的器件 10。硼注入剂可以是二氟化硼的形式。在随后的热处理过程中，大

部分硼保留下来，而大部分氟放气了。此注入有时被称为扩展注入。这形成了位于与最终形成的 P 沟道晶体管的沟道的界面处的扩展的源/漏区 26 和 28。源/漏区 26 和 28 分别被形成在修正了的晶格区 20 和 22 内。但对于区域 20 和 22 的存在，扩展区 26 和 28 的这一形成在半导体加工技术领域内是众所周知的。

图 3 所示的是在侧壁隔层 24 周围形成侧壁 30 以及用栅 14、侧壁隔层 24、侧壁隔层 30 作为掩模进行硼的源/漏注入以形成源/漏接触区 34 和 36 之后的器件 10。侧壁隔层 30 可以是一层以上的复合层。例如可以是一个氧化物层随之以一个氮化物层。在此情况下，区域 34 和 36 扩展在修正的晶格区 20 和 22 下方。特别是在 SOI 衬底中，还有可能的是，接触源/漏注入和锗注入将终止于半导体层与半导体层下方的绝缘膜的界面处。这些源/漏接触区 34 和 36 也称为深源/漏，但对于修正的晶格区 20 和 22 的存在，源/漏接触区 34 和 36 的形成在半导体加工技术领域内是众所周知的。

图 4 所示的是在对图 2 和 3 所示源/漏注入剂进行退火之后的半导体器件 10。这激活了这些注入剂并具有使区域 26、28、34、36 扩展的作用。扩展区以及源/漏区 26 和 28 扩大成至少对准于栅 14 的边沿。此退火将使区域 28 和 36 以及区域 26 和 34 即使有的话，也只有掺杂浓度的逐渐改变，故这些区域可以合并成为单一的区域。但对于修正的晶格区 20 和 22 的存在，图 3 所述的工艺在半导体制造技术领域内是众所周知的。

图 5 所示的是淀积金属层 38 之后的半导体器件 10，在本例子中，金属层是镍。层 38 与源/漏区 34 和 36、栅 14、以及侧壁隔层 30 直接接触。

图 6 所示的是用来形成硅化镍的加热步骤之后的半导体器件 10，其中的镍层 38 与硅相接触。结果是形成了源/漏区 34 上和源/漏区 34 中的硅化物区 40、源/漏区 36 上和源/漏区 36 中的硅化物区 42、以及栅 14 上和栅 14 中的硅化物区 44。这些硅化物区 40、42、44 是有效形成所需电连接的一些接触。

图 7 所示的是清除未被硅化的层 38 部分之后的半导体器件 10。用诸如 piranha 之类的腐蚀剂来达到这一点,piranha 在金属与金属硅化物之间具有选择性,本情况下,金属是镍,金属硅化物是硅化镍。然后对器件进行额外的退火,以便如有需要就完成硅化物形成。但依赖于器件制造中所用的工艺技术,这一最后退火可以是必须的或不是必须的。但对于修正的晶格区 20 和 22 的存在,图 5-7 所述的各步骤在半导体制造技术领域内是众所周知的。

一个变通实施方案是等待执行锗注入,直至形成用于制作接触的深源/漏注入的侧壁隔层之后。在此情况下,在锗注入之前来执行扩展注入形成扩展源/漏区,用于深源/漏注入的侧壁隔层被形成,然后执行锗注入。这导致锗注入区比图 2 的区域 20 和 22 更远偏离沟道。在锗注入之后和深源/漏注入之前,用可以被认为是非扩散退火的时间非常短但温度高的退火,来激活锗注入剂。示例性退火是快速退火和激光退火。快速退火采用弧光灯,此弧光灯提供了非常快的热升温速率。目的是为了增大锗注入剂区域内的晶格常数而不引起各扩展区彼此相向扩散入沟道区中。在形成修正的晶格区之后,执行深源/漏注入。然后可以用标准的技术来激活轻掺杂和重掺杂的区域。后续的硅化物形成就在其中晶格常数已经被增大了的区域上,从而避免硅化镍钉入。

于是,至少有部分在源/漏接触区中的诸如区域 20 和 22 之类的晶格常数增大了的各区域就可用来防止硅化镍钉入,并可以防止诸如硅化钴之类的其它金属硅化物的钉入或侵入。本例子中晶格常数增大了的区域的深度约为 400 埃。此深度优选大于硅化物深度。于是,优选的最小深度至少是硅化物的深度。大于 400 埃的深度应该也是有效的。用来形成修正的晶格区 20 和 22 的激活可以发生在硅化物区形成之前的任何时间,但优选是发生在源/漏区 26、28、34、36 的注入之前。将修正的晶格区 20 和 22 的激活延迟到源/漏注入之后,会引起源/漏注入掺杂剂对晶格位置的竞争。这会导致晶格不被充分地修正以得到所需的效果。在避免钉入方面,已经发现锗是有效的,但其它注入材料也可以是有有效的。例如,可以有效的其它材料包括镓、砷、铟、

锡、锑、铊、铅、铋、铟、汞、硒、碲、钋。这些材料的原子半径都大于硅的，并处于所知能够被激活和占据硅晶格中的置换的 II、III、IV、V、或 VI 族。为了增大晶格常数，这些物质中的任何一种或它们的任何组合都可以被用来得到所希望的结果。

在上述说明书中，已经参照具体的实施方案描述了本发明。但本技术领域的一般熟练人员可以理解的是，能够作出各种修正和改变而不偏离下列权利要求所述的本发明的范围。例如，可以有其它的方法来修正具有所需特性的衬底的晶格常数。源/漏接触区也可以在抬高在衬底平面以上的区域内。这些被称为抬高了源/漏。在此情况下，为增大晶格常数而进入到源/漏接触区中的注入剂将进入到抬高了区域中，且硅化物也将被形成在抬高了的区域上。因此，本说明书和附图被认为是说明性的而非限制性的，且所有这些修正都被认为包括在本发明的范围内。

上面根据具体的实施方案已经描述了各种好处、其它优点、以及问题的解决。但可以引发任何好处、其它优点、或解决或变得更为明显的各种好处、其它优点、问题的解决、以及任何因素，都不被认为是任何一个或所有权利要求的严格的、要求的、或重要的特点或因素。如此处所用的那样，术语“包含”、“包含...”、或其任何其它的变种，被认为覆盖了非排他性的内涵，致使包含各元件清单的工艺、方法、物件、或装置不仅仅包括这些元件，还可以包括未被特意列出的或这些工艺、方法、物件、或装置所固有的其它元件。

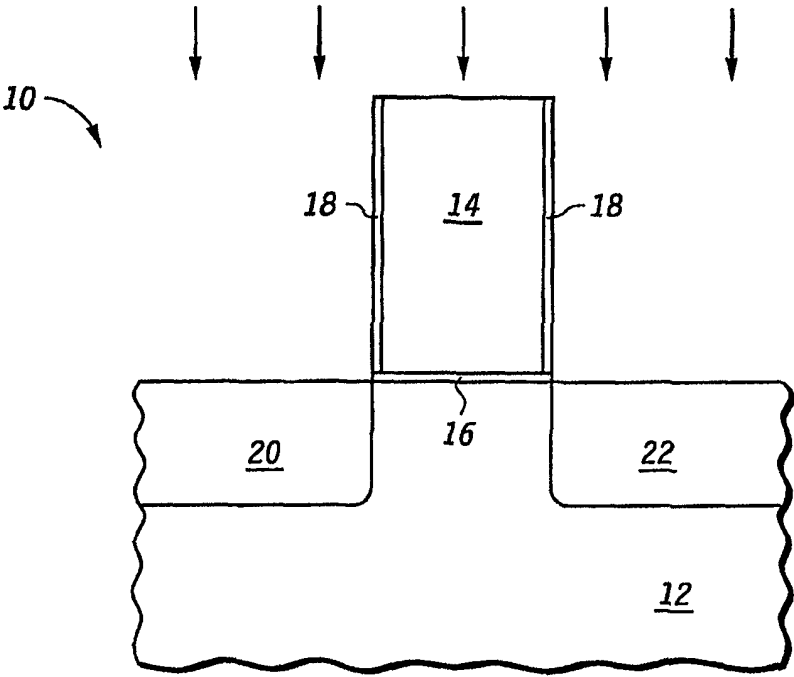


图 1

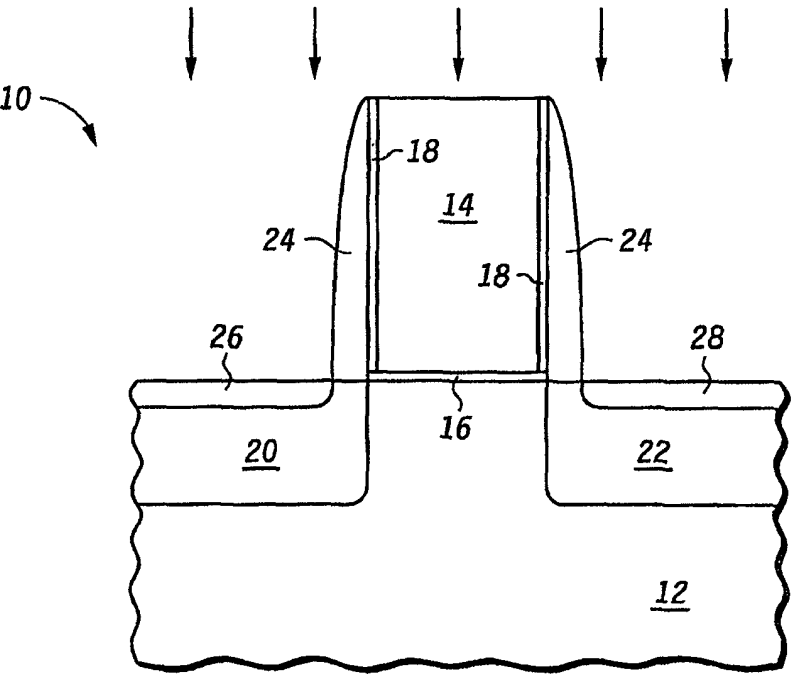


图 2

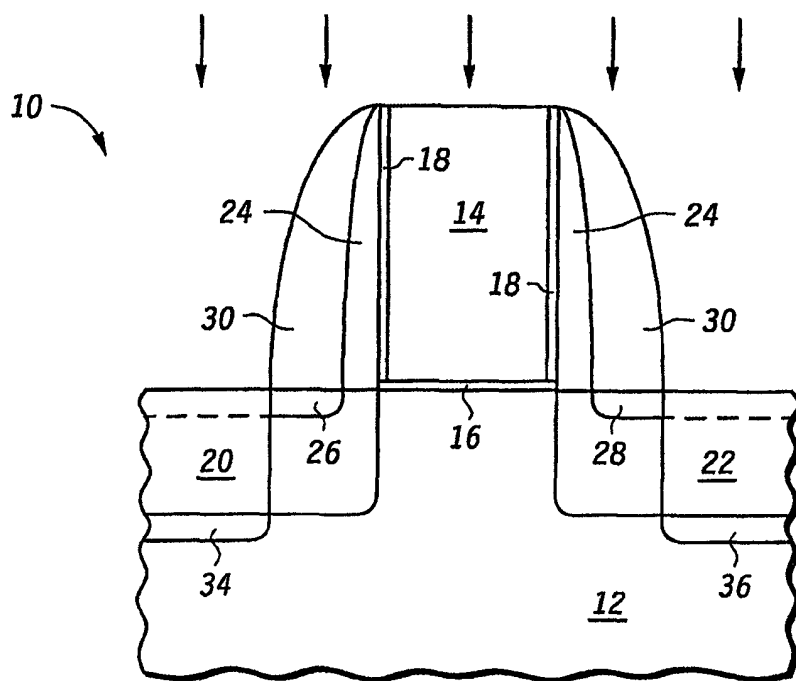


图 3

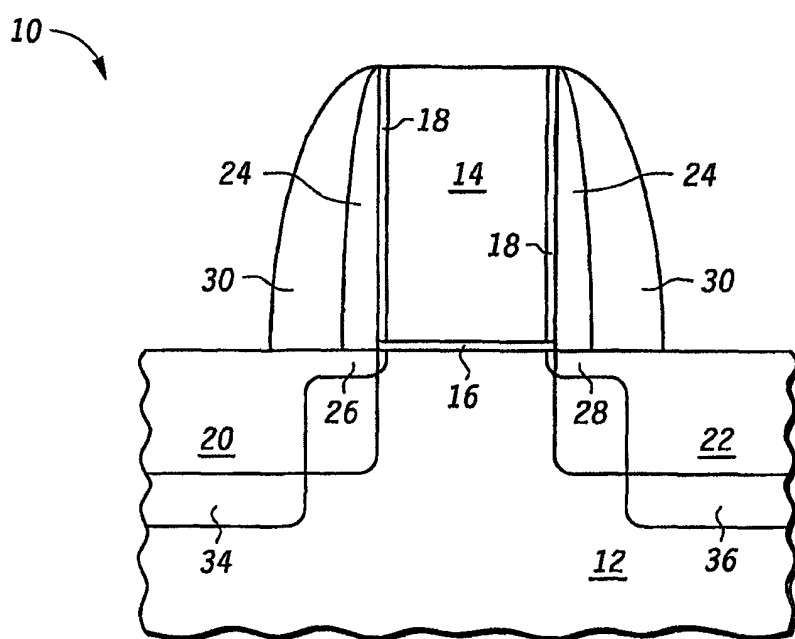


图 4

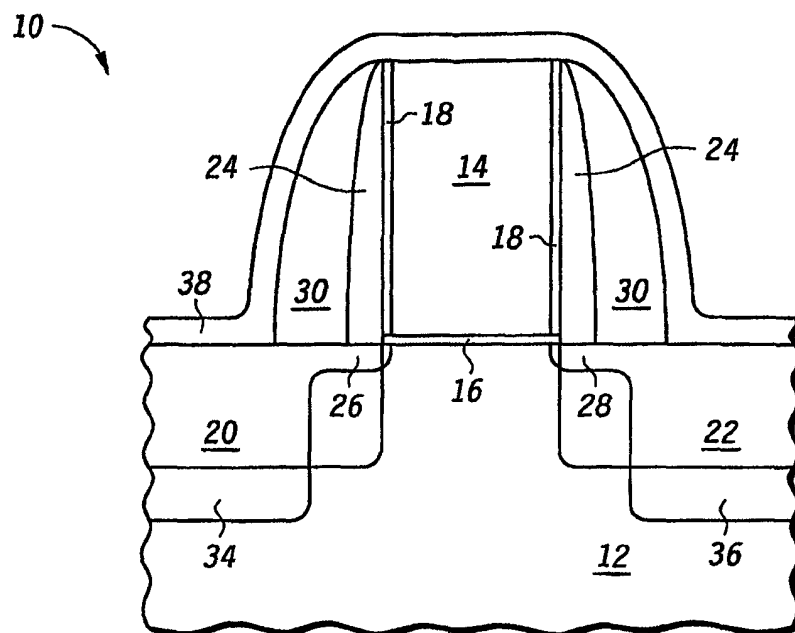


图 5

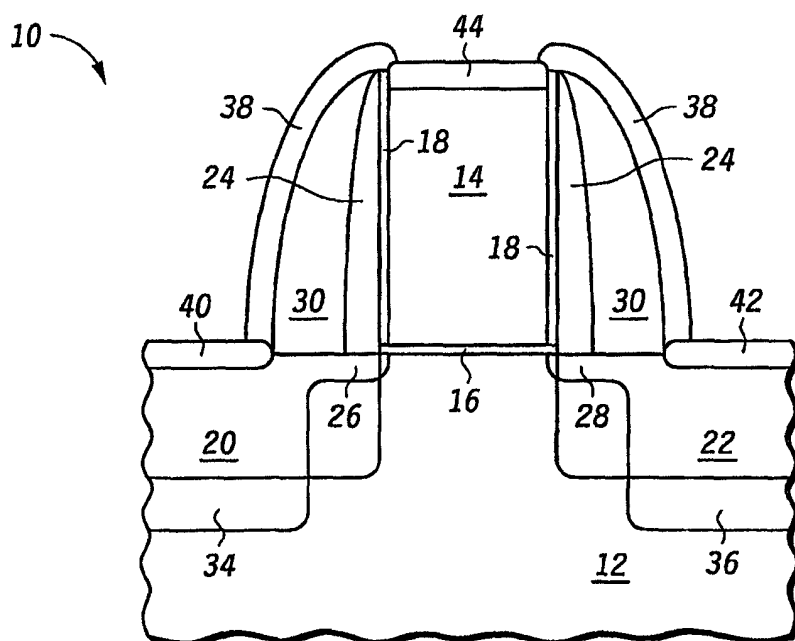


图 6

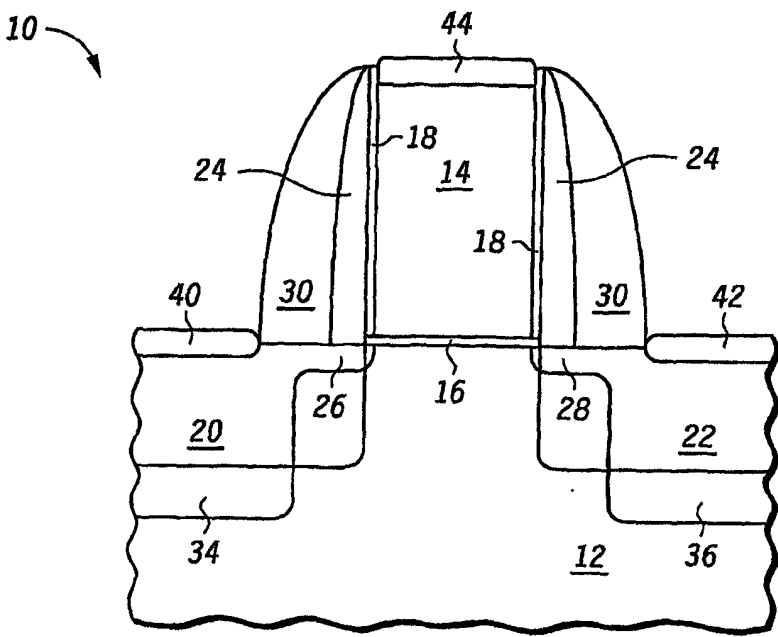


图7