

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 1 月 29 日 (29.01.2015)



(10) 国际公布号
WO 2015/010365 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01) *G09G 3/20* (2006.01)
- (21) 国际申请号: PCT/CN2013/084198
- (22) 国际申请日: 2013 年 9 月 25 日 (25.09.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310320915.6 2013 年 7 月 26 日 (26.07.2013) CN
- (71) 申请人: 北京京东方光电科技有限公司 (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区西环中路 8 号, Beijing 100176 (CN)。
- (72) 发明人: 时凌云 (SHI, Lingyun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。金亨奎 (KIM, Hyungkyu); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。张浩 (ZHANG, Hao); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。刘蕊 (LIU, Rui); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。郑义 (ZHENG, Yi); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。谢晓波 (XIE, Xiaobo); 中

国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。邓立广 (DENG, Liguang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。姚金明 (YAO, Jinming); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。薛子娇 (XUE, Zijiao); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,

[见续页]

(54) Title: CONTROL CIRCUIT AND DISPLAY DEVICE

(54) 发明名称: 控制电路及显示装置

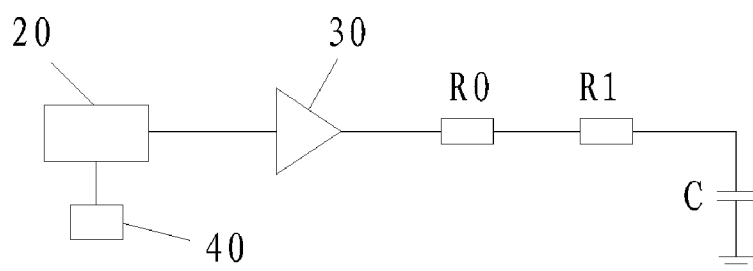


图 2 /Fig.2

(57) Abstract: Provided are a control circuit and a display device, which relate to the technical field of display, and solve the problem of poor display due to different wirings of different data lines on an existing array substrate, different voltage drops and friction processes, etc. The control circuit comprises: a data drive circuit and data lines, wherein the data drive circuit comprises a register and an output unit. The output unit comprises an output end. The output end is taken as the output end of the data drive circuit and is used for outputting a data voltage to the data lines. The control circuit further comprises: a compensation unit. The compensation unit is used for compensating the data voltage output by the data drive circuit.

(57) 摘要: 本发明提供了一种控制电路及显示装置, 涉及显示技术领域, 解决了现有的阵列基板上因不同数据线的走线不同、压降不同以及摩擦工艺等造成的显示不良的问题。一种控制电路, 包括: 数据驱动电路以及数据线, 其中数据驱动电路包括寄存器和输出单元, 输出单元包括输出端, 所述输出端作为数据驱动电路的输出端, 用于向数据线输入数据电压; 所述控制电路还包括: 补偿单元, 所述补偿单元用于对数据驱动电路输出的数据电压进行修改补偿。



WO 2015/010365 A1



BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

控制电路及显示装置

技术领域

本发明涉及显示技术领域，尤其涉及一种控制电路及显示装置。

5

背景技术

液晶显示装置包括阵列基板、彩膜基板以及设置在阵列基板和彩膜基板之间的液晶层，其利用电场通过液晶层控制各像素点的光透性以显示图像。

具体的，如图 1 所示，阵列基板上设置有控制电路，其包括栅驱动电路 10、数据驱动电路 11 以及显示面板 12，显示面板 12 上设置有栅线(G1-Gn)、数据线(S1-Sn)以及由栅线和数据线分隔成阵列排布的多个像素单元。每一像素单元包括一 TFT（Thin Film Transistor，薄膜晶体管）和一像素电极，该薄膜晶体管包括栅极 G、源极 S 和漏极 D，其中，栅极 G 与栅线连接、源极 S 与数据线连接、漏极 D 与像素电极连接。栅驱动电路控制每一条栅线的开启，通过栅线提供栅极电压；数据驱动电路控制每一条数据线的开启，通过数据线提供源极电压。TFT 的工作原理是，当栅极施加的电压达到 TFT 的开启电压时，源极与漏极形成导通状态，从而向像素电极充电，使得像素电极与公共电极线之间形成电场，以驱动该像素电极所对应的液晶分子偏转，从而实现显示效果。

但由于显示面板上不同数据线的走线不同，造成不同走线的阻抗不同，即每条数据线会产生不同的压降，导致同一灰阶下实际添加到像素电极上的驱动电压不同，从而造成同一灰阶下显示效果不同。另外，不同数据线添加相同电压，但由于摩擦工艺等原因，导致不同像素单元的液晶分子偏转角度不同，进而显示效果也不同。

25

发明内容

本发明的实施例提供一种控制电路及显示装置，所述控制电路包括补偿单元，可对数据驱动电路输出的数据电压进行修改补偿，改善由于不同数据线压降不同以及摩擦工艺等造成的显示效果不良。

为达到上述目的，本发明的实施例采用如下技术方案：

本发明实施例提供了一种控制电路，包括：数据驱动电路以及数据线，

其中数据驱动电路包括寄存器和输出单元，输出单元包括输出端，该输出端作为数据驱动电路的输出端，用于向数据线输入数据电压；其中，所述控制电路还包括：补偿单元，所述补偿单元用于对数据驱动电路输出的数据电压进行修改补偿。

5 可选的，所述补偿单元为固定补偿单元。

可选的，所述固定补偿单元为寄存器修改器，所述寄存器修改器与所述寄存器相连，用于修改寄存器的输出。

可选的，所述固定补偿单元包括：第一放大器以及第一电流控制器，其中，

10 第一放大器包括：正向输入端、负向输入端和输出端，其正向输入端与数据驱动电路输出单元的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压；

第一电流控制器包括：接地端以及输出端，其输出端与第一放大器的负向输入端相连。

15 可选的，所述补偿单元为实时补偿单元，所述实时补偿单元和数据线的末端相连，对数据线的电压实时进行检测和补偿。

可选的，所述实时补偿单元包括：

第二放大器，包括：正向输入端、负向输入端以及输出端，其中，其正向输入端与数据驱动电路输出单元的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压；

20 第三放大器，包括：正向输入端、负向输入端以及输出端，其正向输入端与数据线的末端相连，所述输出端与第二放大器的负向输入端相连；

第二电流控制器，包括：接地端和输出端，所述输出端与第三放大器的负向输入端相连。

25 可选的，所述实时补偿单元包括：

第一 A/D 转换器，包括：输入端和输出端，其输入端与数据线的末端相连；

第一运算器，包括：第一输入端、第二输入端以及输出端，其第一输入端与第一 A/D 转换器的输出端相连；

30 第一寄存器设置，与第一运算器的第二输入端相连；

第一 D/A 转换器，包括：输入端和输出端，其输入端与第一运算器的输

出端相连；

第四放大器，包括正向输入端、反向输入端以及输出端，其正向输入端与数据驱动电路输出单元的输出端相连，反向输入端与第一 D/A 转换器的输出端相连，输出端与数据线的输入端相连，向数据线输入数据电压。

5 可选的，所述实时补偿单元包括：

第二 A/D 转换器，包括：输入端和输出端，其输入端与数据线的末端相连；

第二运算器，包括：第一输入端、第二输入端以及输出端，其第一输入端与第二 A/D 转换器的输出端相连，其输出端与寄存器相连；

10 第二寄存器设置，与第二运算器的第二输入端相连。

可选的，所述实时补偿单元包括：

第五放大器，包括正向输入端、反向输入端以及输出端，其正向输入端与数据线的末端相连；

15 第三电流控制器，包括：接地端和输出端，其输出端与第五放大器的负向输入端相连；

第三 A/D 转换器，包括：输入端和输出端，其输入端与第五放大器的输出端相连，其输出端与寄存器相连。

可选的，所述电流控制器为可调的 bias 电流控制器。

20 本发明实施例提供了一种显示装置，包括本发明实施例提供的任一所述的控制电路。

本发明实施例提供了一种控制电路及显示装置，所述控制电路上包括补偿单元，所述补偿单元通过根据控制电路上每一数据线的实际压降对向数据线输出的数据电压进行修改和补偿，从而改善因不同数据线走向不同、压降不同以及摩擦工艺等原因造成的显示不良。

25

附图说明

图 1 为现有的阵列基板俯视结构示意图；

图 2 为本发明实施例提供的一种控制电路局部示意图；

图 3 为本发明实施例提供的另一种控制电路局部示意图；

30 图 4 为本发明实施例提供的一种阵列基板走线示意图；

图 5 为本发明实施例提供的另一种控制电路局部示意图；

图 6 为本发明实施例提供的另一种控制电路局部示意图；

图 7 为本发明实施例提供的另一种控制电路局部示意图；

图 8 为本发明实施例提供的另一种控制电路局部示意图；

附图标记：

- 5 10-栅驱动电路；11-数据驱动电路；12-显示面板；20-寄存器；30-输出
单元；40-寄存器修改器；51-第一放大器；52-第二放大器；53-第三放大器；
54-第四放大器；55-第五放大器；61-第一 A/D 转换器；62-第二 A/D 转换器；
63-第三 A/D 转换器；71-第一 D/A 转换器；81-第一运算器；82-第二运算器；
91-第一寄存器设置；92-第二寄存器设置；R0-内部电阻；R1-等效电阻；U1-
10 第一电流控制器；U2-第二电流控制器；C-等效电容。

具体实施方式

- 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行
清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而
15 不是全部的实施例。

- 本发明实施例提供了一种控制电路，包括：数据驱动电路以及数据线，
其中数据驱动电路包括寄存器和输出单元，输出单元包括输出端，所述输出
端做为数据驱动电路的输出端，用于向数据线输入数据电压；所述控制电路
还包括：补偿单元，所述补偿单元用于对数据驱动电路输出的数据电压进行
20 修改补偿。

- 需要说明的是，现有的控制电路如图 1 所示，包括数据驱动电路和数据
线，所述数据驱动电路与数据线相连，用于向数据线提供数据电压。本发明
实施例中，所述数据线的输入端即为数据线靠近数据驱动电路与数据驱动电
路相连的一端；所述数据线的末端即为数据线与各像素单元连接的另一端。
25 当然所述数据驱动电路除包括寄存器和输出单元之外，还包括其他工作单元，
本发明实施例中仅列举以与本发明有关的相关单元。

- 如上所述，本发明实施例提供的控制电路还包括补偿单元，所述补偿单
元通过根据控制电路上每一数据线的实际压降对向数据线输出的数据电压进
行修改和补偿，从而改善因不同数据线走向不同、压降不同以及摩擦工艺等
30 原因造成的显示不良。

可选的，所述补偿单元为固定补偿单元。需要说明的是，显示面板在出

厂之前，都会对其进行检测，可以根据检测结果，对每一数据线进行固定的补偿，以改善不同数据线走向不同、压降不同以及摩擦工艺等原因带来的显示不良。

5 可选的，所述固定补偿单元为寄存器修改器，所述寄存器修改器与所述寄存器相连，用于修改寄存器的输出。具体的，如图 2 所示，现有的数据驱动电路包括寄存器 20 以及输出单元 30， R_0 为数据驱动电路的内部电阻， R_1 为显示面板上数据线走线以及显示面板上薄膜晶体管的等效电阻， C 为显示面板上各像素单元的等效电容。本发明实施例中，所述控制电路还包括寄存器修改器 40，如图 2 所示，所述寄存器修改器 40 与寄存器 20 相连，用于
10 修改寄存器 20 的输出，进而直接对数据线上的电压进行修改补偿。例如通过检测得知，数据线的压降为 0.3V，即数据驱动电路向数据线输出的电压为 3V，数据线向像素电极传递的实际电压为 2.7V。则可以通过寄存器修改器直接将寄存器的输出修改为 3.3V，以对数据线进行补偿。本发明实施例仅以上述数据为例进行详细说明，其不代表显示面板实际的工作电压。

15 可选的，如图 3 所示，所述固定补偿单元包括：第一放大器 51 以及第一电流控制器 U1。

第一放大器 51 包括：正向输入端、负向输入端和输出端，其正向输入端与数据驱动电路输出单元 30 的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压。

20 第一电流控制器 U1 包括：接地端以及输出端，其输出端与第一放大器 51 的负向输入端相连。

需要说明的是，放大器包括正向输入端、负向输入端以及输出端，其输出端输出的电压与正向输入端和负向输入端的电压具有一定的函数关系，例如输出端输出的电压等于正向输入端和负向输入端的电压之和；也可以是输出端输出的电压等于正向输入端和负向输入端的电压差。其函数关系可以根据需要设定和选择，本发明实施例中，以所述输出端输出的电压等于正向输入端和负向输入端的电压差为例进行详细说明。

第一电流控制器与第一放大器的负向输入端相连，第一放大器的输出端输出的电压是其正向输入端和负向输入端的电压之差，则可以通过调节第一
30 电流控制器向第一放大器负向输入端的输入，调节第一放大器的输出，进而对数据电压进行修改和补偿。

具体的，例如，通过检测得知，数据线的压降为 0.3V，即数据驱动电路向数据线输出的电压为 3V，数据线向像素电极传递的实际电压为 2.7V。如图 3 所示，第一电流控制器 U1 向第一放大器输入 -0.3V 的电压，第一放大器 51 的正向输入端输入的电压为数据驱动电路的输出电压，即为 3V，则第一放大器 51 输出端输出的电压为 3.3V，其与数据线的输入端相连，即数据线的输入电压为 3.3V，对数据线进行了修改和补偿。

可选的，所述补偿单元为实时补偿单元。所述补偿单元还可以根据显示面板上数据线工作的具体情况对数据线上的电压进行实时检测和补偿，相对于固定补偿，实时补偿更为准确。

可选的，所述实时补偿单元通过和数据线相连，对数据线的信号实时进行检测和补偿。当然，所述实时补偿单元还可以通过和其他单元相连，例如所述实时补偿单元和像素电极相连，进而对数据线的信号实时进行补偿。需要说明的是，所述实时补偿单元通过和与显示单元相连的数据线相连，根据数据线上的电压状态，控制对数据线的电压输入以对数据线进行补偿。本发明实施例中仅以所述实时补偿单元通过和数据线相连为例进行详细说明。

可选的，所述实时补偿单元和数据线的末端相连。

需要说明的是，现有的阵列基板上，如图 1 所示，每一条数据线对应一行像素单元。所述实时补偿单元和数据线的末端相连，可以是如图 4 所示。出厂前阵列基板检测时数据驱动电路通过数据线 Sn 向同一行的像素单元进行充电，并通过连接线 M 向数据驱动电路反馈数据线末端的实际驱动电压，实现实时补偿。需要说明的是，还可以是通过 MTP（Media Transfer Protocol，媒体传输协议）将补偿量烧录到数据驱动电路，进而关闭实时补偿回路的功能，当阵列基板正常工作时，数据驱动电路输出单元可以同时通过数据线 Sn 和连接线 M 向对应的像素单元充电，增强驱动能力。

可选的，如图 5 所示，所述实时补偿单元包括：第二放大器 52、第三放大器 53、以及第二电流控制器 U2。

第二放大器 52 包括：正向输入端、负向输入端以及输出端，其中，所述正向输入端与数据驱动电路输出单元的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压。

第三放大器 53 包括：正向输入端、负向输入端以及输出端，所述正向输入端与数据线的末端相连，所述输出端与第二放大器 52 的负向输入端相连。

第二电流控制器 U2 包括：接地端和输出端，所述输出端与第三放大器 53 的负向输入端相连。

示例的，数据驱动电路向数据线输出的电压为 3V，即通过输出单元 30 输出的电压为 3V，则第三放大电路 53 与数据线相连，第三放大器 53 的正向输入端输入的电压为数据线的实际电压，例如可以是 2.7V，即数据线上的压降为 0.3V。通过设定第二电流控制器 U2，使得第三放大器 53 的负向输入端输入的电压为 3V，则第三放大器 53 的输出端输出的电压为 -0.3V。第二放大器 52 的正向输入端输入的电压为数据驱动电路输出的数据电压为 3V，其负向输入端输入的电压为第三放大器 53 输入的电压为 -0.3V，则第二放大器 52 输出端输出的电压等于其正向输入端输入的电压与负向输入端输入的电压的差，即输出电压为 3.3V，对数据线进行补偿。

可选的，如图 6 所示，所述实时补偿单元包括：第一 A/D 转换器 61、第一运算器 81、第一寄存器设置 91、第一 D/A 转换器 71、以及第四放大器 54。

第一 A/D 转换器 61 包括：输入端和输出端，其输入端与数据线的末端 15 相连。

第一运算器 81 包括：第一输入端、第二输入端以及输出端，所述第一输入端与第一 A/D 转换器的输出端相连。

第一寄存器设置 91 与第一运算器的第二输入端相连。

第一 D/A 转换器 71 包括：输入端和输出端，所述输入端与第一运算器 20 81 的输出端相连。

第四放大器 54 包括正向输入端、反向输入端以及输出端，所述正向输入端与数据驱动电路输出单元的输出端相连，反向输入端与第一 D/A 转换器的输出端相连，输出端与数据线的输入端相连，向数据线输入数据电压。

需要说明的是，所述第一运算器根据第一寄存器的输出可以进行加法运算也可以进行减法运算。例如，所述第一运算器可以是第一加法器，其可以对输入的量进行加法运算；或者所述第一运算器也可以是第一减法器，其可以对输入的量进行减法运算。

示例的，数据驱动电路向数据线输出的电压为 3V，即通过输出单元 30 输出的电压为 3V，则第一 A/D 转换器 61 与数据线相连，第一 A/D 转换器 61 30 输入的电压为数据线的实际电压，例如可以是 2.7V，即数据线上的压降为 0.3V。第一 A/D 转换器 61 将模拟信号转变成数字量输出给第一运算器 81，

所述第一寄存器设置 91 向第一运算器 81 输出对应数据量为 3V 的数字信号，其中，第一运算器 81 为第一减法器，则第一减法器对第一 A/D 转换器 61 和第一寄存器设置 91 输入的数字量进行减法计算，得出第一 A/D 转换器 61 和第一寄存器设置 91 的差即 -0.3V，将得出的差通过第一 D/A 转换器 71 转换成模拟量，通过第一 D/A 转换器 71 输出给第四放大器的负向输入端，即第四放大器 54 负向输入端输入的电压为 -0.3V，第四放大器的正向输入端输入的是数据驱动电路输出的标准电压 3V，则经第四放大器输出端输出的电压为 3.3V，进而对数据线进行补偿。

其中，若第一运算器 81 为第一加法器，则可以设置第一寄存器设置 91 向第一加法器输出对应数据量为 -3V 的数字信号，则第一加法器对第一 A/D 转换器 61 和第一寄存器设置 91 输入的数字信号进行加法计算，以第一 A/D 转换器 61 输出的电压信号为 2.7V 为例，则第一加法器得出第一 A/D 转换器 61 和第一寄存器设置 91 的差即 -0.3V，进而将得出的差通过第一 D/A 转换器 71 转换成数字量，通过第一 D/A 转换器 71 输出给第四放大器的负向输入端，即第四放大器负向输入端输入的电压为 -0.3V，第四放大器的正向输入端输入的是数据驱动电路输出的标准电压 3V，则经第四放大器输出端输出的电压为 3.3V，进而对数据线进行补偿。

可选的，如图 7 所示，所述实时补偿单元包括：第二 A/D 转换器 62、第二运算器 82、以及第二寄存器设置 92。

第二 A/D 转换器 62 包括：输入端和输出端，其输入端与数据线的末端相连；

第二运算器 82 包括：第一输入端、第二输入端以及输出端，其第一输入端与第二 A/D 转换器 62 的输出端相连，其输出端与寄存器 20 相连。

第二寄存器设置 92 与第二运算器 82 的第二输入端相连。

需要说明的是，所述第二运算器 82 根据第二寄存器的输出可以进行加法运算也可以进行减法运算。例如，所述第二加法器可以是第二加法器，其可以对输入的量进行加法运算；或者所述第二运算器也可以是第二减法器，其可以对输入的量进行减法运算。

示例的，数据驱动电路向数据线输出的电压为 3V，即通过输出单元 30 输出的电压为 3V，则第二 A/D 转换器 62 与数据线相连，第二 A/D 转换器 62 输入的电压为数据线的实际电压，例如可以是 2.7V，即数据线上的压降为

0.3V。第二 A/D 转换器 62 将模拟量转变成数字信号输出给第二运算器 82，第二运算器 82 可以为第二减法器，所述第二寄存器设置 92 向第二运算器 82 输出对应数据量为 3V 的数字信号，其中，第二运算器 82 对第二 A/D 转换器 62 和第二寄存器设置 92 输入的数字信号进行减法计算，得出第二 A/D 转换器 62 和第二寄存器设置 92 的差即-0.3V，根据输入的差值，寄存器 20 修改后输出的电压为 3.3V，进而对数据线进行补偿。需要说明的是，第二运算器 82 输出其运算结果，则寄存器 20 根据输出的结果对输出的电压进行补偿，且寄存器修改可以通过控制芯片进行。

其中，若第二运算器 82 为第二加法器，则可以设置第二寄存器设置 92 向第二加法器输出对应模拟量为-3V 的数字信号，则第二加法器对第二 A/D 转换器 62 和第二寄存器设置 92 输入的数字信号进行加法计算，以第二 A/D 转换器 62 输出的电压信号为 2.7V 为例，则第二加法器得出第二 A/D 转换器 62 和第二寄存器设置 92 的差即-0.3V，根据输入的差值，寄存器修改后输出的电压为 3.3V，进而对数据线进行补偿。

可选的，如图 8 所示，所述实时补偿单元包括：第五放大器 55、第三电流控制器 U3 以及第三 A/D 转换器 63。

第五放大器 55 包括正向输入端、反向输入端以及输出端，所述正向输入端与数据线的末端相连；

第三电流控制器 U3 包括：接地端和输出端，所述输出端与第五放大器 55 的负向输入端相连；

第三 A/D 转换器 63 包括：输入端和输出端，所述输入端与第五放大器 55 的输出端相连，所述输出端与寄存器 20 相连。

具体的，图 8 所示的补偿单元，数据驱动电路向数据线输出的电压为 3V，即通过输出单元 30 输出的电压为 3V，第五放大器 55 的正向输入端与数据线相连，输入的电压为数据线的实际电压，例如可以是 2.7V，即数据线上的压降为 0.3V。通过设定第三电流控制器 U3，使得第五放大器 55 的负向输入端输入的电压为 3V，则第五放大器 55 的输出端输出的电压为-0.3V。该电压差通过第三 A/D 转换器 63 转换成数字信号输出给寄存器 20，进而修改寄存器的输出，使寄存器输出电压为 3.3 V，从而对数据线电压进行补偿。需要说明的是，寄存器修改可以通过控制芯片进行，其可以根据输入电压的大小以及正负极性相应地对寄存器进行相应的修改。例如，当第三 A/D 转换器 63 输

入的是-0.3V 的数字信号，则控制芯片修改寄存器的输出为 3.3V。当数据线的实际电压大于 3V，例如为 3.3V，则第五放大器 55 的输出端输出的电压为 0.3V，第三 A/D 转换器 63 输入的是 0.3V 的数字信号，则控制芯片修改寄存器的输出为 2.7V，以对数据线进行修改。

- 5 可选的，所述电流控制器为可调的 bias 电流控制器。则所述显示面板可以根据具体的显示情况，调节电流控制器的输出，进而调整数据线的输入电压，以适用于不同类型的显示装置。

10 本发明实施例提供了一种显示装置，包括本发明实施例提供的任一所述的控制电路。所述显示装置可以为液晶显示器、电子纸、OLED(Organic Light-Emitting Diode,有机发光二极管)显示器等显示器件以及包括这些显示器件的电视、数码相机、手机、平板电脑等任何具有显示功能的产品或者部件。

15 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到的变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

权 利 要 求 书

1、一种控制电路，包括：数据驱动电路以及数据线，其中数据驱动电路包括寄存器和输出单元，输出单元包括输出端，所述输出端作为数据驱动电路的输出端，用于向数据线输入数据电压；其特征在于，所述控制电路还包括：补偿单元，所述补偿单元用于对数据驱动电路输出的数据电压进行修改补偿。

2、根据权利要求1所述的控制电路，其中，所述补偿单元为固定补偿单元。

3、根据权利要求2所述的控制电路，其中，所述固定补偿单元为寄存器修改器，所述寄存器修改器与所述寄存器相连，用于修改寄存器的输出。

4、根据权利要求2所述的控制电路，其中，所述固定补偿单元包括：第一放大器以及第一电流控制器，其中，

第一放大器包括：正向输入端、负向输入端和输出端，其正向输入端与数据驱动电路输出单元的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压；

第一电流控制器包括：接地端以及输出端，其输出端与第一放大器的负向输入端相连。

5、根据权利要求1所述的控制电路，其中，所述补偿单元为实时补偿单元，所述实时补偿单元和数据线的末端相连，对数据线的信号实时进行检测和补偿。

6、根据权利要求5所述的控制电路，其中，所述实时补偿单元包括：

第二放大器，包括：正向输入端、负向输入端以及输出端，其中，其正向输入端与数据驱动电路输出单元的输出端相连，输出端与数据线输入端相连，向数据线输入数据电压；

第三放大器，包括：正向输入端、负向输入端以及输出端，其正向输入端与数据线的末端相连，其输出端与第二放大器的负向输入端相连；

第二电流控制器，包括：接地端和输出端，其输出端与第三放大器的负向输入端相连。

7、根据权利要求5所述的控制电路，其中，所述实时补偿单元包括：

第一A/D转换器，包括：输入端和输出端，其输入端与数据线的末端相

连；

第一运算器，包括：第一输入端、第二输入端以及输出端，其第一输入端与第一 A/D 转换器的输出端相连；

第一寄存器设置，与第一运算器的第二输入端相连；

- 5 第一 D/A 转换器，包括：输入端和输出端，其输入端与第一运算器的输出端相连；

第四放大器，包括正向输入端、反向输入端以及输出端，其正向输入端与数据驱动电路输出单元的输出端相连，反向输入端与第一 D/A 转换器的输出端相连，输出端与数据线的输入端相连，向数据线输入数据电压。

- 10 8、根据权利要求 5 所述的控制电路，其中，所述实时补偿单元包括：

第二 A/D 转换器，包括：输入端和输出端，其输入端与数据线的末端相连；

第二运算器，包括：第一输入端、第二输入端以及输出端，其第一输入端与第二 A/D 转换器的输出端相连，其输出端与寄存器相连；

- 15 第二寄存器设置，与第二运算器的第二输入端相连。

9、根据权利要求 5 所述的控制电路，其中，所述实时补偿单元包括：

第五放大器，包括正向输入端、反向输入端以及输出端，其正向输入端与数据线的末端相连；

- 20 第三电流控制器，包括：接地端和输出端，其输出端与第五放大器的负向输入端相连；

第三 A/D 转换器，包括：输入端和输出端，其输入端与第五放大器的输出端相连，其输出端与寄存器相连。

10、根据权利要求 4、6 以及权利要求 9 任一项所述的控制电路，其特征在于，所述电流控制器为可调的 bias 电流控制器。

- 25 11、一种显示装置，其特征在于，包括权利要求 1-10 任一项所述的控制电路。

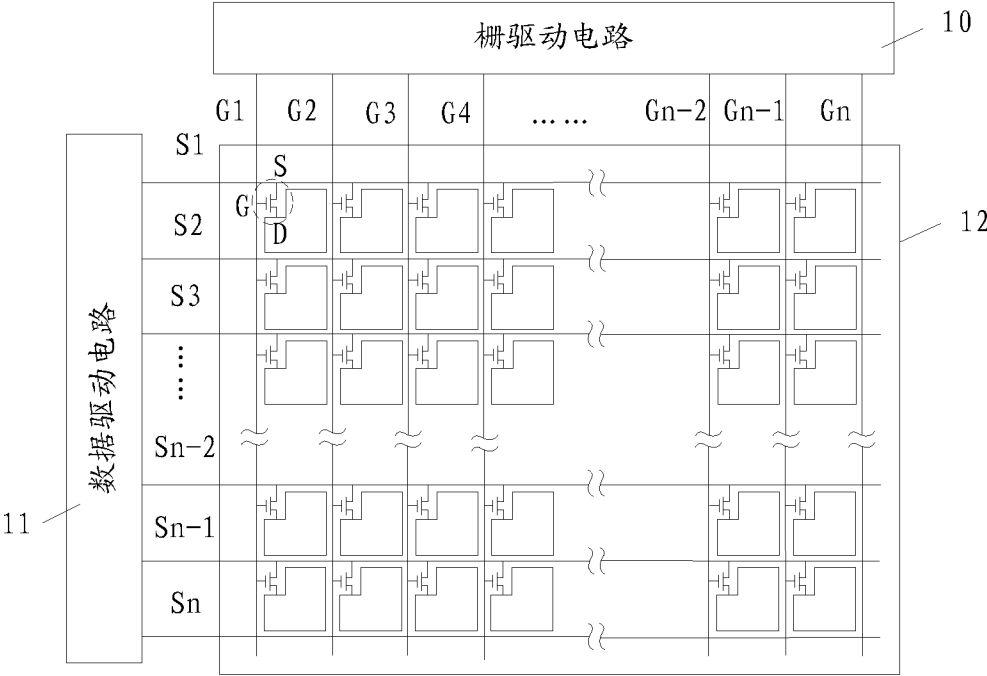


图 1

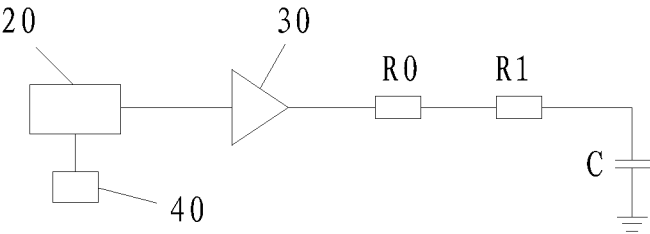


图 2

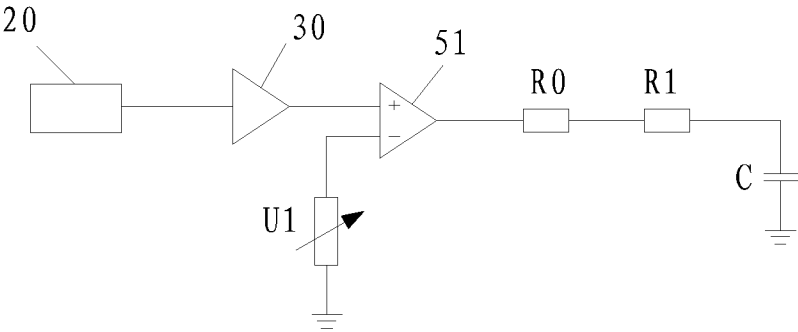


图 3

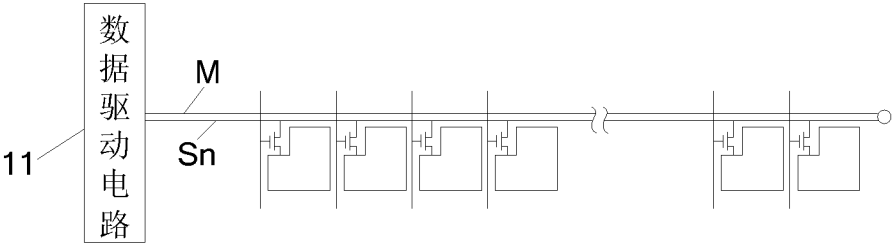


图 4

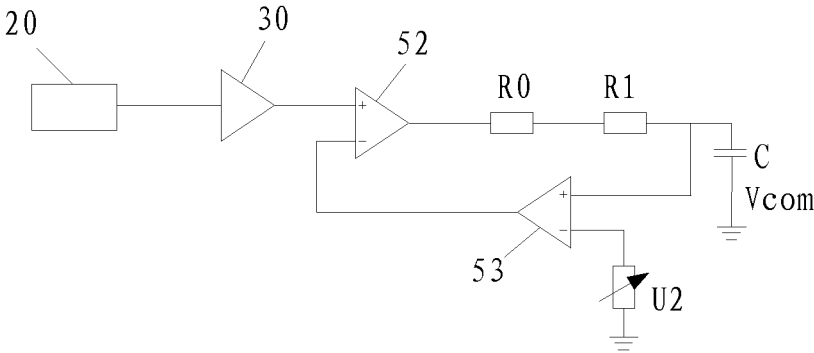


图 5

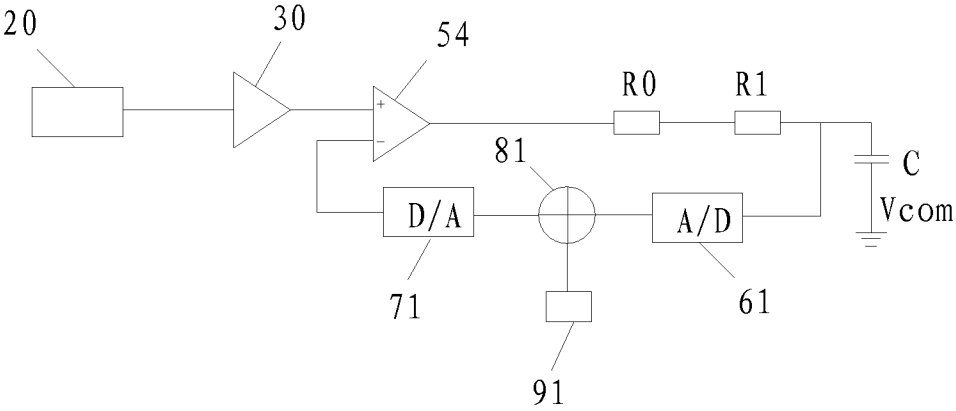


图 6

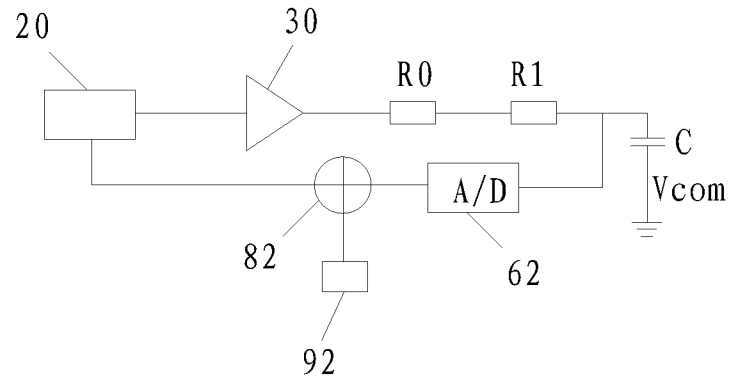


图 7

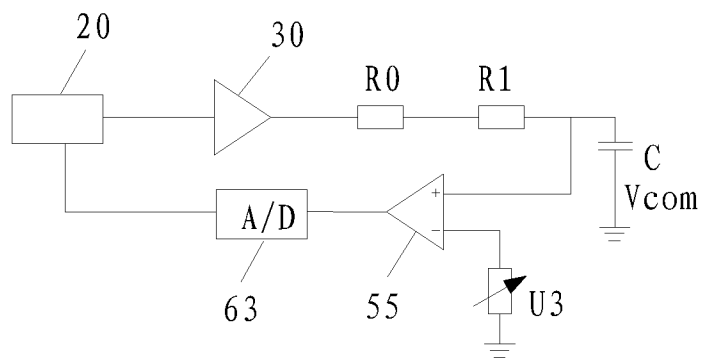


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/084198

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G09G 3/20 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE: data line, data, line?, driv+, compensat+, voltage, display

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101123068 A (CASIO COMPUTER CO., LTD.), 13 February 2008 (13.02.2008), description, pages 18-36, and figure 10	1-11
X	CN 101373578 A (SAMSUNG SDI CO., LTD. et al.), 25 February 2009 (25.02.2009), description, pages 4-26, and figures 2-9G	1-11
X	CN 101510391 A (CASIO COMPUTER CO., LTD.), 19 August 2009 (19.08.2009), description, pages 12-31, and figures 9-10	1-11
A	CN 101430862 A (LG DISPLAY CO., LTD.), 13 May 2009 (13.05.2009), the whole document	1-11
A	US 2011221727 A1 (SAMSUNG ELECTRONICS CO., LTD.), 15 September 2011 (15.09.2011), the whole document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 April 2014 (14.04.2014)	Date of mailing of the international search report 19 May 2014 (19.05.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer DU, Rui Telephone No.: (86-10) 82245265

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/084198

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101123068 A	13 February 2008	CN 101123068 B	26 October 2011
		JP 4314638 B2	19 August 2009
		JP 2008039799 A	21 February 2008
		US 2008030495 A1	07 February 2008
		US 7969398 B2	28 June 2011
		US 2011134166 A1	09 June 2011
		US 8339427 B2	25 December 2012
		KR 20080012220 A	11 February 2008
		KR 100967142 B1	06 July 2010
		US 2011227906 A1	22 September 2011
		US 8466910 B2	18 June 2013
		JP 2008046157 A	28 February 2008
		JP 4284704 B2	24 June 2009
		CN 101373578 B	26 January 2011
		JP 4964750 B2	04 July 2012
CN 101373578 A	25 February 2009	KR 20090020190 A	26 February 2009
		EP 2028639 A3	19 September 2012
		EP 2028639 A2	25 February 2009
		KR 100893482 B1	17 April 2009
		US 2009051628 A1	26 February 2009
		JP 2009053647 A	12 March 2009
		US 8558767 B2	15 October 2013
		KR 20090088816 A	20 August 2009
		US 2009207160 A1	20 August 2009
		TW 200949803 A	01 December 2009
CN 101510391 A	19 August 2009	TWI 420463 B	21 December 2013
		US 8120601 B2	21 February 2012
		JP 2009192854 A	27 August 2009
		KR 20090046983 A	12 May 2009
		CN 101430862 B	14 November 2012
		US 2009140959 A1	04 June 2009
CN 101430862 A	13 May 2009	KR 20110101800 A	16 September 2011
US 2011221727 A1	15 September 2011		

A. 主题的分类		
G09G 3/36(2006.01)i; G09G 3/20(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G09G		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
WPI, EPODOC, CNPAT, CNKI, IEEE: 数据线, 数据, 驱动, 电压, 补偿, 显示, data, line?, driv+, compensat+, voltage, display		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101123068A (卡西欧计算机株式会社) 2008年 2月 13日 (2008 - 02 - 13) 说明书第18-36页、附图10	1-11
X	CN 101373578A (三星SDI株式会社等) 2009年 2月 25日 (2009 - 02 - 25) 说明书第4-26页、附图2-9G	1-11
X	CN 101510391A (卡西欧计算机株式会社) 2009年 8月 19日 (2009 - 08 - 19) 说明书第12-31页、附图9-10	1-11
A	CN 101430862A (乐金显示有限公司) 2009年 5月 13日 (2009 - 05 - 13) 全文	1-11
A	US 2011221727A1 (SAMSUNG ELECTRONICS CO., LTD.) 2011年 9月 15日 (2011 - 09 - 15) 全文	1-11
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 4月 14日		2014年 5月 19日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		杜睿
传真号 (86-10)62019451		电话号码 (86-10)82245265

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/084198

检索报告引用的专利文件		公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN	101123068A	2008年 2月 13日	CN	101123068B	2011年 10月 26日
			JP	4314638B2	2009年 8月 19日
			JP	2008039799A	2008年 2月 21日
			US	2008030495A1	2008年 2月 07日
			US	7969398B2	2011年 6月 28日
			US	2011134166A1	2011年 6月 09日
			US	8339427B2	2012年 12月 25日
			KR	20080012220A	2008年 2月 11日
			KR	100967142B1	2010年 7月 06日
			US	2011227906A1	2011年 9月 22日
			US	8466910B2	2013年 6月 18日
			JP	2008046157A	2008年 2月 28日
			JP	4284704B2	2009年 6月 24日
CN	101373578A	2009年 2月 25日	CN	101373578B	2011年 1月 26日
			JP	4964750B2	2012年 7月 04日
			KR	20090020190A	2009年 2月 26日
			EP	2028639A3	2012年 9月 19日
			EP	2028639A2	2009年 2月 25日
			KR	100893482B1	2009年 4月 17日
			US	2009051628A1	2009年 2月 26日
			JP	2009053647A	2009年 3月 12日
			US	8558767B2	2013年 10月 15日
CN	101510391A	2009年 8月 19日	KR	20090088816A	2009年 8月 20日
			US	2009207160A1	2009年 8月 20日
			TW	200949803A	2009年 12月 01日
			TW	I420463B	2013年 12月 21日
			US	8120601B2	2012年 2月 21日
			JP	2009192854A	2009年 8月 27日
CN	101430862A	2009年 5月 13日	KR	20090046983A	2009年 5月 12日
			CN	101430862B	2012年 11月 14日
			US	2009140959A1	2009年 6月 04日
US	2011221727A1	2011年 9月 15日	KR	20110101800A	2011年 9月 16日

表 PCT/ISA/210 (同族专利附件) (2009年7月)