

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 1 月 31 日(31.01.2013)



(10) 国際公開番号
WO 2013/015168 A1

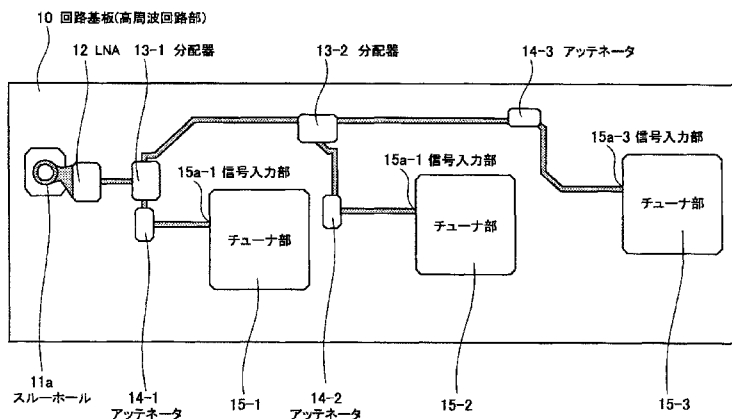
- (51) 国際特許分類:
H04B 1/18 (2006.01) *H03H 7/48* (2006.01)
- (21) 国際出願番号: PCT/JP2012/068182
- (22) 国際出願日: 2012 年 7 月 18 日(18.07.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-165295 2011 年 7 月 28 日(28.07.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 吉田 俊和 (YOSHIDA, Toshikazu) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 小澤 英明 (OZAWA, Hideaki) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 亀谷 美明, 外 (KAMEYA, Yoshiaki et al.); 〒1600004 東京都新宿区四谷 3-1-3 第一富澤ビル はづき国際特許事務所 四谷オフィス Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: CIRCUIT SUBSTRATE

(54) 発明の名称: 回路基板

[図1]



10 Circuit substrate (high-frequency circuit section)
11a Through-hole
13-1, 13-2 Distributor
14-1, 14-2, 14-3 Attenuator
15-1, 15-2, 15-3 Tuner unit
15a-1, 15a-2, 15a-3 Signal input unit

(57) Abstract: [Problem] To make signal levels for high-frequency signals input to each high-frequency processing circuit uniform, even if the distance from input terminals to each high-frequency processing circuit is not equidistant. [Solution] High-frequency signals are input to input terminals. A high-frequency amplifier (12) amplifies the high-frequency signals input to the input terminals. Distributors (13) distribute the high-frequency signals amplified by the high-frequency amplifier (12). A plurality of high-frequency processing circuits (15) each have different transmission path lengths up to where each high-frequency signal distributed by the distributors (13) is input to the signal input unit therefor. A plurality of attenuators (14) are provided in the stage preceding the plurality of high-frequency processing circuits (15). A higher attenuation amount is set the shorter the transmission path length.

(57) 要約: 【課題】入力端子から各高周波処理回路までの距離を等距離でない場合にも、各高周波処理

回路に入力される高周波信号の信号レベルを均一化する。【解決手段】入力端子には、高周波信号が入力される。高周波増幅器 12 は、入力端子に入力された高周波信号を増幅する。分配器 13 は、高周波増幅器 12 によって増幅された高周波信号を分配する。複数の高周波処理回路 15 は、分配器 13 で分配された各高周波信号がその信号入力部に入力されるまでの伝送経路長がそれぞれ異なる。複数の減衰器 14 は、複数の各高周波処理回路 15 の前段に設けられる。そして、伝送経路長が短いほど大きな減衰量が設定される。

WO 2013/015168 A1

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 回路基板

技術分野

[0001] 本開示は回路基板に関し、特に、複数の高周波処理回路が搭載された回路基板に関する。

背景技術

[0002] 近年、高周波信号を受信する受信装置において、受信した高周波信号を処理する高周波処理回路を、複数個設けることが行われている。例えば、テレビジョン受像機では、高周波処理回路としてのチューナ部を複数個設けることにより、同じ放送形式あるいは異なる放送形式による複数の放送波を、同時に視聴あるいは同時に録画できるようになる。

[0003] このように、高周波処理回路を複数設ける場合には、高周波信号の入力端子からの距離が各高周波処理回路で異なると、各高周波処理回路に入力される高周波信号の信号レベルに差が生じてしまう。入力される高周波信号の信号レベルに差があると、各高周波処理回路でのノイズの受けやすさ（受けにくさ）にも差が生じてしまう。これにより、同じ回路基板上に配置された高周波処理回路であっても、高周波信号を受信できるものとそうでないものが出てくる等の問題が発生する。

[0004] 各高周波処理回路と高周波信号の入力端子との距離を等距離にすれば、このような問題も発生しない。例えば、特許文献1には、2つのチューナ部を備えた受信装置において、それぞれのチューナ部を、入力端子からの距離がほぼ等距離となる位置に配置することが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2002-152611号公報

発明の概要

発明が解決しようとする課題

[0006] 一方で、高周波処理回路を搭載した装置に対する薄型化や小型化の要求が高まってきており、チューナ部が搭載されるチューナモジュールに対しても、薄型化や小型化が求められている。ところが、チューナモジュールを薄型化または小型化すると、殆どのケースにおいて、チューナ部の配置位置にも制約が生じてしまう。つまり、複数のチューナ部のそれぞれを、入力端子からの距離がほぼ等しくなる位置に配置することが、難しくなる。

[0007] 本開示はかかる点に鑑みてなされたものであり、入力端子から各高周波処理回路までの距離を等距離でない場合にも、各高周波処理回路に入力される高周波信号の信号レベルを均一化することを目的とする。

課題を解決するための手段

[0008] 上記課題を解決するために、本開示の回路基板は、入力端子と、少なくとも1つの分配器と、複数の高周波処理回路と、複数の減衰器とを備える構成とし、各部の構成及び機能を次のようにする。入力端子には、高周波信号が入力される。分配器は、入力端子に入力された高周波信号を分配する。複数の高周波処理回路は、分配器で分配された各高周波信号がその信号入力部に入力されるまでの伝送経路長がそれぞれに異なる。複数の減衰器は、複数の各高周波処理回路の前段に設けられる。そして、前記伝送経路長が短いほど大きな減衰量が設定される。

[0009] このように構成することで、入力端子からの距離が近い高周波処理回路に対しては、減衰器で大きく減衰された高周波信号が入力され、入力端子からの距離が遠い高周波処理回路に対しては、あまり減衰されていない、もしくは減衰されていない高周波信号が入力される。これにより、各高周波処理回路に入力される高周波信号の信号レベルが、入力端子から一番遠い位置に配置された、伝送損失の一番大きい高周波処理回路に入力される高周波信号の信号レベルと等しくなる。

発明の効果

[0010] 本開示の回路基板によれば、入力端子から各高周波処理回路までの距離を等距離でない場合にも、各高周波処理回路に入力される高周波信号の信号レ

ベルを均一化することができる。

図面の簡単な説明

[0011] [図1]本開示の一実施の形態による、3つの高周波処理回路が回路基板の長辺に沿って横方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図2]N個のアンプを直列接続した例を示す説明図である。

[図3]本開示の一実施の形態による、2つの高周波処理回路が回路基板の長辺に沿って横方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図4]本開示の一実施の形態による、3つの高周波処理回路が回路基板の短辺に沿って縦方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図5]本開示の一実施の形態による、3つの高周波処理回路が、アンテナ入力端子および出力端子を備えた回路基板の長辺に沿って、横方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図6]本開示の一実施の形態による、N個の高周波処理回路を、アンテナ入力端子を備えた回路基板の長辺に沿って横方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図7]本開示の一実施の形態による、N個の高周波処理回路を、アンテナ入力端子および出力端子を備えた回路基板の長辺に沿って、横方向に並べて配置される場合の回路基板の構成例を示す構成図である。

[図8]本開示の一実施の形態による、地上波デジタルテレビジョン放送の放送波を受信する3つの高周波処理回路と、衛星放送の放送波を受信する3つの高周波処理回路とを同一の回路基板上に配置した場合の構成例を示す構成図である。

発明を実施するための形態

[0012] 以下に、本開示の一実施形態に係る回路基板の一例を、図面を参照しながら下記の順で説明する。

1. 高周波処理回路としてのチューナ部が搭載された回路基板の構成例
2. 各種変形例

[0013] < 1. 高周波処理回路としてのチューナ部が搭載された回路基板の構成例 >

まず、本開示の一実施形態に係る回路基板について、図 1 を参照して説明する。図 1 は、高周波処理回路としてのチューナ部が搭載された回路基板の構成例を示す実装図である。図 1 に示す回路基板 10 は、図示せぬ受信装置に搭載される。受信装置は、地上波デジタルテレビジョン放送の放送波（以下、「高周波信号」とも称する）を受信し、高周波信号に含まれる映像や音声に関する符号化データを復号する。そして、復号したデータを図示せぬ表示装置に送信したり、図示せぬ記録媒体に記録する。

[0014] 図 1 には、受信装置を構成する様々な回路のうち、一般に「RF フロントエンド」と称される高周波回路部のみを図示してある。なお、図 1 では受信装置が地上波デジタルテレビジョン放送の放送波を受信する場合を例にあげたが、衛星放送やケーブルテレビ放送等、他の放送波を受信可能に構成してもよい。

[0015] 回路基板 10 は、図示せぬアンテナ入力端子を構成するコネクタ部品の中心導体接続部がはめ込まれるスルーホール 11a と、ローノイズアンプ（以下、LNA と称する）12 とを含む。また、分配器 13-1 ~ 分配器 13-2 と、減衰器としてのアッテネータ 14-1 ~ アッテネータ 14-3 と、チューナ部 15-1 ~ チューナ部 15-3 とを含む。

[0016] なお、図 1 では、PLL 回路やバラン等の、高周波回路部を構成する本開示の本質部分ではない他の回路については、図示を省略してある。また、以降の説明では、分配器 13-1 ~ 分配器 13-2 をそれぞれ区別する必要がある場合には、単に「分配器 13」と記載し、アッテネータ 14-1 ~ アッテネータ 14-3 をそれぞれ区別する必要がある場合には、単に「アッテネータ 14」と記載する。また、チューナ部 15-1 ~ チューナ部 15-3 をそれぞれ区別する必要がある場合には、単に「チューナ部 15」と記載する。また、信号入力部 15a-1 ~ 信号入力部 15a-3 をそれぞれ区別する

必要がない場合には、単に「信号入力部 15 a」と記載する。

- [0017] スルーホール 11 a に接続されるアンテナ入力端子には、図示せぬアンテナが受信した地上波デジタルテレビジョン放送の放送波が入力される。LNA 12 は、アンテナ入力端子から入力された放送波（高周波信号）を増幅して後段に送り出す。LNA 12 のゲインは、次段以降の分配器 13 による分配損失や、アッテネータ 14 による減衰、伝送損失分を補える値に設定される。そして、その値（ゲイン）は、図示せぬ AGC（Automatic Gain Control）のしくみによって自動的に調整される。
- [0018] 分配器 13-1 は、LNA 12 から出力された高周波信号を 2 つに分配して出力する。つまり、チューナ部 15-1 に入力させる信号と、チューナ部 15-2 およびチューナ部 15-3 に入力させる信号とに、高周波信号を 2 分配する。分配器 13-2 は、分配器 13-1 から出力された高周波信号を、チューナ部 15-2 に入力させる信号と、チューナ部 15-3 に入力させる信号とに 2 分配する。
- [0019] アッテネータ 14-1 は、分配器 13-1 とチューナ部 15-1 の間に配置され、チューナ部 15-1 に入力する高周波信号を所定のレベルまで減衰させる。各アッテネータ 14 としては、 π 型アッテネータや T 型アッテネータを使用することができる。各アッテネータ 14 の減衰量は、アッテネータ 14 を構成する図示せぬ抵抗素子 R1 と抵抗素子 R2 の比率を変化させることにより調整する。
- [0020] アッテネータ 14-2 は、分配器 13-2 とチューナ部 15-2 の間に配置され、チューナ部 15-2 に入力する高周波信号を所定のレベルまで減衰させる。アッテネータ 14-3 は、分配器 13-2 とチューナ部 15-3 の間に配置され、チューナ部 15-3 に入力される高周波信号を所定のレベルまで減衰させる。各アッテネータ 14 に設定される減衰量は、各チューナ部 15 の信号入力部 15 a に入力される高周波信号の信号レベルがすべて等しくなるように設定される。
- [0021] チューナ部 15-1 ~ チューナ部 15-3 は、図示せぬ BPF（Band Pass

Filter) や A G C (Automatic Gain Control) 、 局 部 発 振 器、 周 波 数 変 換 器 等 を 備 え、 入 力 さ れ た 高 周 波 信 号 を 増 幅 し て、 受 信 チ ャ ン ネ ル と 同 じ 周 波 数 の 信 号 を 選 択 し て 出 力 す る。 本 実 施 の 形 態 で は、 各 チ ュ ー ナ 部 1 5 を I C (Integrated Circuit) チ ャ イ プ と し て 構 成 し て い る。

[0022] 各 チューナ部 1 5 に 入 力 さ れ る 高 周 波 信 号 の 信 号 レ ベ ル は、 回 路 基 板 1 0 上 で の ス ル ー ホ ール 1 1 a (ア ン テ ナ 入 力 端 子 接 続 位 置) か ら の 距 離 が 遠 く な る 程 に 大 き く 減 衰 す る。 つ ま り、 ア ン テ ナ 入 力 端 子 接 続 位 置 に 一 番 近 い と こ ろ に 配 置 さ れ た チ ュ ー ナ 部 1 5 - 1 の 信 号 入 力 部 1 5 a - 1 に 入 力 さ れ る 高 周 波 信 号 の レ ベ ル よ り も、 一 番 遠 い と こ ろ に 配 置 さ れ た チ ュ ー ナ 部 1 5 - 3 の 信 号 入 力 部 1 5 a - 3 に 入 力 さ れ る 高 周 波 信 号 の レ ベ ル の 方 が 低 く な る。 例 え ば、 チ ュ ー ナ 部 1 5 - 3 は、 ア ン テ ナ 入 力 端 子 接 続 位 置 か ら 遠 い 位 置 に 配 置 さ れ て い る た め、 L N A 1 2 で 増 幅 さ れ た 信 号 が 伝 送 さ れ る 伝 送 路 の 経 路 長 も 一 番 長 く な る。 こ れ に よ り、 伝 送 路 を 通 過 す る こ と に よ り 生 じ る 伝 送 損 失 も 大 き く な る。

[0023] こ の よ う な 信 号 レ ベ ル の 差 を な く す た め、 本 開 示 の 回 路 基 板 1 0 で は、 各 チューナ部 1 5 に 入 力 さ せ る 高 周 波 信 号 の 信 号 レ ベ ル を、 ア ン テ ナ 入 力 端 子 接 続 位 置 か ら 一 番 遠 く に 配 置 さ れ た チューナ部 1 5 - 3 に 入 力 さ れ る 信 号 レ ベ ル と 同 レ ベ ル に 統 一 す る こ と を 行 う。

[0024] 具 体 的 に は、 ア ン テ ナ 入 力 端 子 接 続 位 置 の 一 番 近 く に 配 置 さ れ た チューナ部 1 5 - 1 の 前 段 に 配 置 さ れ た ア ッ テ ネ ー タ 1 4 - 1 に は、 大 き な 値 の 減 衰 量 を 設 定 す る。 ま た、 ア ン テ ナ 入 力 端 子 接 続 位 置 か ら の 距 離 が チューナ部 1 5 - 1 の 次 に 近 い チューナ部 1 5 - 2 の 前 段 に 配 置 さ れ た ア ッ テ ネ ー タ 1 4 - 2 に は、 中 程 度 の 減 衰 量 を 設 定 す る。 ア ン テ ナ 入 力 端 子 接 続 位 置 か ら 一 番 遠 い 位 置 に あ る チューナ部 1 5 - 3 へ の 入 力 信 号 を 減 衰 す る ア ッ テ ネ ー タ 1 4 - 3 に お い て は、 減 衰 量 は ゼ ロ と す る。

[0025] 減 衰 量 を ゼ ロ と す る 手 法 と し て は、 ア ッ テ ネ ー タ 1 4 - 3 を 構 成 す る 抵 抗 (図 示 略) を シ ョ ー ト さ せ る 手 法 等 が あ る。 あ る い は、 ア ン テ ナ 入 力 端 子 接 続 位 置 か ら 一 番 遠 い 位 置 に あ る チューナ部 1 5 - 3 に は、 ア ッ テ ネ ー タ を 設

けずに直接信号を入力させるように構成してもよい。

[0026] このように、各アッテネータ 14 の減衰量を調整することにより、各チューナ部 15 の信号入力部 15 a に入力される高周波信号の信号レベルが、一番弱いレベルに統一される。すなわち、各チューナ部 15 の信号入力部 15 a に入力される高周波信号の信号レベルを、すべて等しくすることができる。

[0027] 各チューナ部 15 に入力される信号のレベルは、各アッテネータ 14 を通過することにより低くなる。しかし、分配器 13-1 の前段に LNA 12 を配置していることで、図 1 に示した高周波回路部全体のノイズフィギュア（以下、「NF」と称する）の悪化度合いを低く抑えることができる。より詳しくは、各チューナ部 15 単体における NF よりも、高周波回路部全体のノイズフィギュアを良い値とすることができる。

[0028] 高周波回路部全体の NF は、LNA 12 のゲインと、各分配器 13 による分配損失と、各アッテネータ 14 による減衰量と、伝送経路を通過することにより生ずる伝送損失に基づいて算出することができる。各分配器 13 や各アッテネータ 14 をマイナスゲインのアンプとみなすと、図 1 に示す高周波回路部は、LNA 12 と、各分配器 13 と、各アッテネータ 14 と、各チューナ部 15 による 4 段のアンプとみなすことができる。

[0029] 図 2 は、N 段のアンプの各段のゲインと NF を示した図である。G1, G2, G3, GN はゲインを示し、F1, F2, F3, FN は NF を示す。N 段のアンプのトータルの NF の真値 F は、下記の式 1 で表される。

$$F = F_1 + (F_2 - 1) / G_1 + (F_3 - 1) / G_1 * G_2 + \dots + (F_N - 1) / G_1 * G_2 * \dots * G_{N-1} \quad \dots (式 1)$$

また、N 段のアンプの全体における NF は、下記の式 2 のように [dB] で示される。

$$NF = 10 \log (F) \quad \dots (式 2)$$

[0030] 図 1 に示した構成における各段のゲインおよび NF は、一例として以下の値であるものとする。なお、以下において“dB”の後に続く括弧中の値は

、真値を示す。

1 段目：LNA 1 2…G 1 = 1 4 d B (2 5 . 1 1) , N F 1 = 2 . 5 d B (1 . 7 8)

2 段目：分配器 1 3…G 2 = − 4 d B (0 . 4 0) , N F 2 = 4 d B (2 . 5 1)

3 段目：アッテネータ 1 4…G 3 = − 5 d B (0 . 3 2) 、 N F 3 = 5 d B (3 . 1 6)

4 段目：チューナ部 1 5…N F 4 = 5 d B (3 . 1 6)

[0031] これらの値を、上述した式 1 に当てはめると、以下のようになる。

$$F(\text{真値}) = NF1 + (NF2 - 1) / G1 + (NF3 - 1) / G1 * G2 + (NF4 - 1) / G1 * G2 * G3$$

$$= 1.78 + (2.51 - 1) / 25.11 + (3.16 - 1) / (25.11 * 0.40) + (3.16 - 1) / (25.11 * 0.4 * 0.32)$$

$$= 1.78 + 0.06 + 0.22 + 0.67$$

$$= 2.73$$

[0032] そして、求められた “F = 2.73” を上述した式 2 に代入すると、

$$NF = 10 \log 2.73 = 4.36 \text{ dB}$$

が算出される。

各チューナ部 1 5 の N F は 5 d B であるため、高周波回路部全体での N F (4 . 3 6 d B) の方が良い値となっている (N F が改善している) ことがわかる。

[0033] このように、各アッテネータ 1 4 の減衰量を調整することで、高周波回路部全体の N F を悪化させることなく、各チューナ部 1 5 の信号入力部 1 5 a に入力される高周波信号の信号レベルを同一のレベルに統一することができる。これにより、各チューナ部 1 5 を、アンテナ入力端子接続位置からの距離がそれぞれに異なるような位置に配置できるようになる。図 1 に示すように、各チューナ部 1 5 を、回路基板 1 0 の長辺に沿って横方向に並べて配置

することも可能となる。このように配置した場合には、回路基板 10 の短辺の長さを短くできるため、回路基板 10 が実装される装置自体も小型にすることができる。

[0034] 各チューナ部 15 の配置は、図 1 に示したように、高周波信号が伝送される伝送経路に直線になるべく多く含まれるような位置としている。伝送路のコーナー（曲がり角）の部分では、伝送される信号に強弱の差が生じたり、インピーダンスの乱れが生じる場合が多いためである。直線を多く含む配線レイアウトとすることで、このような問題の発生する確率を低く抑えることができる。図 1 の実装図では、各チューナ部 15 を、回路基板 10 の短辺の方向において互いに少しずつずらして配置している。このように配置することにより、各チューナ部 15 に入力される高周波信号の伝送路において、直線を多く設けることができている。

[0035] また、図 1 に示した構成では、各アッテネータ 14 を、各チューナ部 15 の信号入力部 15 a にできるだけ近い位置に配置している。各アッテネータ 14 は、入力された信号を定められたレベルまで減衰させて出力するため、各アッテネータ 14 の出力端子（図示略）においては、信号レベルがすべて揃うようになる。そして、各アッテネータ 14 から各チューナ部 15 までをつなぐ配線の距離が短ければ、その信号レベルの変化も最小限となる。つまり、各チューナ部 15 の信号入力部 15 a の位置で信号レベルを測定した場合の信号レベルが、各アッテネータ 14 の出力端子におけるレベルとほぼ等しくなる。

[0036] 信号入力部 15 a における高周波信号の信号レベルが、各チューナ部 15 で異なる場合には、IC チップとして構成された各チューナ部 15 の動作点が、それぞれに異なってしまうことになる。各チューナ部 15 の動作点が異なってしまうと、各チューナ部 15 におけるノイズの受けやすさ（受けにくさ）も変わることになる。このような場合には、各チューナ部 15 を個別に制御する必要があり、ソフトウェアによる制御が煩雑になってしまう。本開示の回路基板 10 によれば、各チューナ部 15 間におけるこのような特性差

が生じなくなるため、特性差を解消するための複雑な制御も行わなくて済む。

[0037] また、上述した実施の形態では、各アッテネータ 14 で減衰した高周波信号を各チューナ部 15 に入力しているため、信号レベルが大きすぎる高周波信号が各チューナ部 15 に入力されてしまうことがなくなる。信号レベルが大きく波形のひずんだ高周波信号が各チューナ部 15 に入力された場合には、復調される信号の特性も悪化してしまう。また、各チューナ部 15 に内蔵された図示せぬ発振器にも妨害信号が混入しやすくなり、発振器に妨害信号が混入した場合には、各チューナ部 15 自体が妨害波の発信源となってしまう。各チューナ部 15 から妨害波が発生した場合には、その妨害波は信号ラインに漏洩し、各チューナ部 15 間で相互干渉が起きてしまう。つまり、各チューナ部 15 間のアイソレーションがとれなくなる。上述した実施の形態によれば、このような問題の発生を低減することができる。

[0038] <2. 各種変形例>

なお、上述した実施の形態では、チューナ部 15 を 3 つ設けた例をあげたが、チューナ部 15 の個数はこれに限定されるものではない。図 3 に示すように、チューナ部の数を 2 個としてもよい。なお、図 3 において図 1 と対応する箇所には同一の符号を付してあり、重複する説明は省略する。図 3 に示す構成では、チューナ部 15-1 とチューナ部 15-2 を回路基板 10 の長辺に沿って横方向に並べて配置している。

[0039] 図 3 において、チューナ部 15-1 とチューナ部 15-2 のいずれも、分配器 13-1 で 1 回分配された高周波信号が入力されるが、チューナ部 15-1 とチューナ部 15-2 とでは、信号の伝送経路の長さが異なっている。このように配置した場合にも、アンテナ入力端子配置位置から近い方に配置されたアッテネータ 14-1 において、信号を大きく減衰させることにより、チューナ部 15-1 とチューナ部 15-2 に入力される高周波信号の信号レベルを等しくすることができる。

[0040] また、上述した実施の形態では、各チューナ部 15 を回路基板 10 の長辺

に沿って横方向に並べて配置した例をあげたが、これに限定されるものではない。図4に示すように、各チューナ部15を、回路基板10の短辺に沿って縦方向に並べて配置してもよい。図4において図1および図3と対応する箇所には同一の符号を付してあり、重複する説明は省略する。

[0041] 図4に示す配置では、チューナ部15-1には、分配器13-1で1回分配された高周波信号が入力され、チューナ部15-2およびチューナ部15-3には、分配器13-1と分配器13-2によって2回分配された高周波信号が入力される。また、高周波信号の伝送路の長さも、チューナ部15-1は短く、チューナ部15-2はそれより少し長く、チューナ部15-3はさらに長い。このように配置した場合にも、チューナ部15-1およびチューナ部15-2に入力される信号のレベルが、チューナ部15-3に入力される信号のレベルと同レベルとなるように、アッテネータ14-1と14-2の減衰量を調整する。これにより、各チューナ部15への入力信号レベルを統一することができる。

[0042] また、上述した実施の形態では、回路基板10がアンテナ入力端子のみを有する構成としたが、高周波信号を出力する出力端子も備えるように構成してもよい。図5は、回路基板10に、出力端子16も設けた構成を示したものである。図5において、図1、図3～図4に対応する箇所には同一の符号を付してあり、重複する説明は省略する。出力端子16は、例えばブルーレイ（登録商標）ディスクレコーダやパーソナルコンピュータ、ゲーム端末等の他の端末に接続され、アンテナ入力端子11より入力された高周波信号が出力される。

[0043] このため、図5に示した構成では、分配器を1段多く設けている。つまり、アンテナ入力端子11から入力された高周波信号を、各チューナ部15に供給する分と、出力端子16から出力する分とに分配するための分配器13-1を、LNA12の後段に新たに設けている。分配器13-1としては、例えば、ループスルー機能を備えたスプリッタを使用する。

[0044] このように構成することにより、チューナ部15-1には、分配器13-

1 と分配器 13-2 によって 2 回分配された信号が入力され、チューナ部 15-2 およびチューナ部 15-3 には、分配器 13-1 ~ 13-3 によって 3 回分配された信号が入力される。また、分配器 13-1 で分配後の高周波信号が伝送される伝送路の長さも、各チューナ部 15 のアンテナ入力端子 11 からの距離に応じた長さとなっており、それぞれに異なっている。このように配置した場合にも、チューナ部 15-1 およびチューナ部 15-2 に入力される信号のレベルが、チューナ部 15-3 に入力される信号のレベルと同レベルとなるように、アッテネータ 14-1 と 14-2 の減衰量を調整する。これにより、各チューナ部 15 への入力信号レベルを統一することができる。

[0045] また、上述した実施の形態では、チューナ部 15 を 2 個または 3 個設けた例をあげたが、その他の個数であってもよい。図 6 には、チューナ部 15 を N 個設けた場合の構成を示してある。チューナ部 15 の数を N 個とすると、分配器 13 およびアッテネータ 14 は、それぞれ (N-1) 個設ければよい。また、図 7 に示すように、チューナ部 15 を N 個備え、かつ、アンテナ入力端子 11 だけでなく出力端子 16 も備える構成としてもよい。

[0046] また、上述した実施の形態では、各チューナ部 15 が地上波デジタルテレビジョン放送を受信する場合を例にあげたが、これに限定されるものではない。例えば衛星放送等の他の放送波を受信するチューナ部 15 を設けてもよい。図 8 は、地上波デジタルテレビジョン放送を受信する地上波用チューナ部 15 t-1 ~ 15 t-3 と、衛星放送用チューナ部 15 s-1 ~ 15 s-3 とを 1 つの回路基板 10 上に並列した構成を示した図である。

[0047] 回路基板 10 は、地上波デジタルテレビジョン放送の高周波信号が入力される地上波入力端子 11 t と、衛星放送の高周波信号が入力される衛星放送入力端子 11 s とを備える。地上波入力端子 11 t から入力された高周波信号を伝送する信号ラインには、LNA 12 t が接続されており、LNA 12 t の後段には、地上波用チューナ部 15 t-1 ~ 15 t-3 が、回路基板 10 の長辺に沿って横方向に並べて配置されている。

- [0048] そして、地上波用チューナ部 15 t - 1 には、分配器 13 t - 1 で 1 回分配されアッテネータ 14 t - 1 で減衰された高周波信号が入力され、地上波用チューナ部 15 t - 2 には、分配器 13 t - 1 および分配器 13 t - 2 で 2 回分配されてアッテネータ 14 t - 2 で減衰された高周波信号が入力される。地上波用チューナ部 15 t - 3 には、分配器 13 t - 1 および分配器 13 t - 2 で 2 回分配されてアッテネータ 14 t - 3 で減衰された高周波信号が入力される。
- [0049] 衛星放送入力端子 11 s から入力された高周波信号を伝送する信号ラインには、LNA 12 s が接続されており、LNA 12 s の後段には、衛星放送用チューナ部 15 s - 1 ~ 15 s - 3 が、回路基板 10 の長辺に沿って横方向に並べて配置されている。
- [0050] そして、衛星放送用チューナ部 15 s - 1 には、分配器 13 s - 1 で 1 回分配されアッテネータ 14 s - 1 で減衰された高周波信号が入力され、衛星放送用チューナ部 15 s - 2 には、分配器 13 s - 1 および分配器 13 s - 2 で 2 回分配されてアッテネータ 14 s - 2 で減衰された高周波信号が入力される。衛星放送用チューナ部 15 s - 3 には、分配器 13 s - 1 および分配器 13 s - 2 で 2 回分配されてアッテネータ 14 s - 3 で減衰された高周波信号が入力される。
- [0051] このように、異なる放送形式の放送波を受信するチューナ部 15 を複数個設ける場合にも、各アッテネータ 14 t および各アッテネータ 14 s に設定する減衰量を、入力端子から各チューナ部 15 までの距離の長さで反比例する値に設定する。すなわち、入力端子に近い位置に配置されたチューナ部 15 に入力させる信号は大きく減衰させ、入力端子から遠い位置に配置されたチューナ部 15 に入力させる信号は、中程度に減衰または減衰させない。このように構成することにより、各チューナ部に入力される高周波信号の信号レベルがすべて均一となる。これにより、図 8 に示すように、同じ種類の放送波を受信するチューナ同士を、回路基板 10 の長辺に沿う横方向に並べて配置することもでき、受信装置自体の薄型化や小型化も図れるようになる。

[0052] また、上述した実施の形態では、各チューナ部 15 を IC チップとして構成した例をあげたが、これに限定されるものではない。各チューナ部 15 を、チップ化されていない集積回路として構成してもよい。

[0053] また、上述した実施の形態では、減衰器としてアッテネータ 14 を用いた例をあげたが、これに限定されるものではない。抵抗性の素子であれば、どのような素子を用いてもよい。

[0054] また、上述した実施の形態では、高周波処理回路を、受信装置のチューナ部に適用した例をあげたが、これに限定されるものではない。例えば、携帯電話端末等の他の装置のチューナ部に適用してもよい。または、チューナ部ではなく、放送局から放送信号を受信する受信装置の受信回路等に適用してもよい。

[0055] また、上述した実施の形態では、高周波処理回路を、受信装置等に搭載される受信回路に適用した例をあげたが、例えば放送局において使用される送信装置の送信回路に適用してもよい。この場合は、分配器でなく混合器を用いて各高周波処理回路から送信された高周波信号を混合するようにし、かつ、出力端子の手前にアンプを配置して、各高周波処理回路から送信された高周波信号を増幅して出力するように構成すればよい。

[0056] なお、本開示は以下のような構成も取ることができる。

(1) 高周波信号が入力される入力端子と、

前記入力端子に入力された前記高周波信号を増幅する高周波増幅器と、

前記高周波信号を分配する少なくとも 1 つの分配器と、

前記分配器で分配された各高周波信号がその信号入力部に入力されるまでの伝送経路長がそれぞれに異なる、複数の高周波処理回路と、

前記複数の各高周波処理回路の前段に設けられ、前記伝送経路長が短いほど大きな減衰量が設定された、複数の減衰器とを備えた回路基板。

(2) 前記複数の各減衰器の前記減衰量は、複数の高周波処理回路の各信号入力部に入力される前記高周波信号の信号レベルがすべて等しくなる値に設定される (1) に記載の回路基板。

(3) 前記複数の減衰器はアッテネータである(1)または(2)のいずれかに記載の回路基板。

(4) 前記複数の減衰器は、前記複数の高周波処理回路の前記信号入力部の近辺に配置される(1)～(3)のいずれかに記載の回路基板。

(5) 前記入力端子に入力された前記高周波信号を増幅する高周波増幅器をさらに備えた(1)～(4)に記載の回路基板。

(6) 前記複数の高周波処理回路は、集積回路である(1)～(5)のいずれかに記載の回路基板。

(7) 前記複数の高周波処理回路は、当該回路基板の長辺に沿って配置される(1)～(6)のいずれかに記載の回路基板。

(8) 前記高周波処理回路の個数は少なくとも3つであり、前記分配器は、前記高周波増幅器から出力された前記高周波信号を分配する第1の分配器と、前記第1の分配器で分配された前記高周波信号をさらに分配する少なくとも1つの第2の分配器とを備える(1)～(7)のいずれかに記載の回路基板。

符号の説明

[0057] 1 0…回路基板、1 1…アンテナ入力端子、1 1 a…スルーホール、1 1 s…衛星放送入力端子、1 1 t…地上波入力端子、1 2, 1 2 s, 1 2 t…ローノイズアンプ(LNA)、1 3, 1 3-1, 1 3-2, 1 3 s-1, 1 3 s-2, 1 3 t-1, 1 3 t-2、1 4, 1 4-1, 1 4-2, 1 4-3, 1 4 s, 1 4 s-1, 1 4 s-2, 1 4 s-3, 1 4 t, 1 4 t-1, 1 4 t-2, 1 4 t-3…アッテネータ、1 5, 1 5-1, 1 5-2, 1 5-2, 1 5-3…チューナ部、1 5 a, 1 5 a-1…信号入力部、1 5 s-1, 1 5

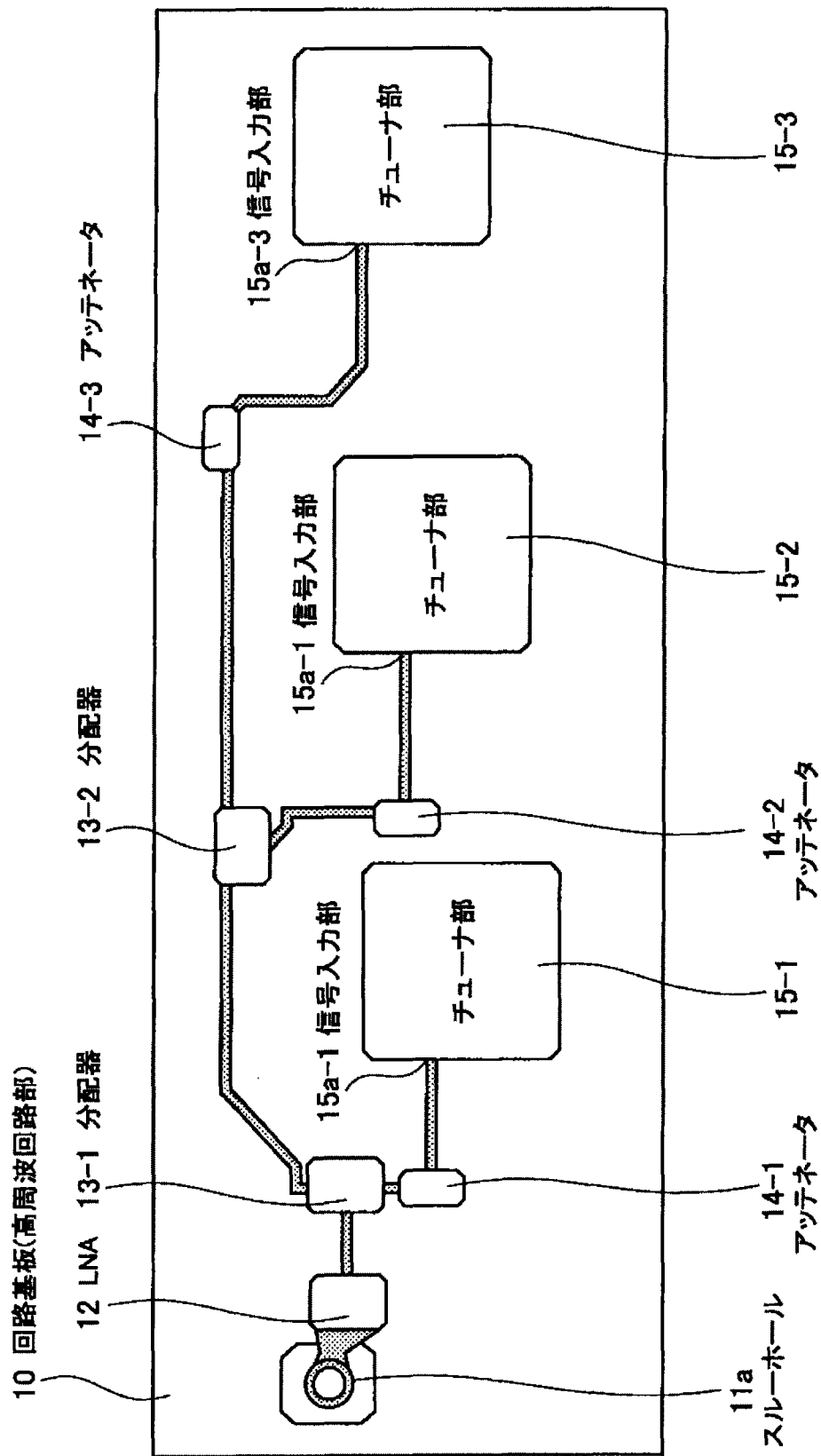
s - 2, 1 5 s - 3...衛星放送用チューナ部、1 5 t - 1, 1 5 t - 2, 1
5 t - 3...地
上波用チューナ部、1 6...出力端子

請求の範囲

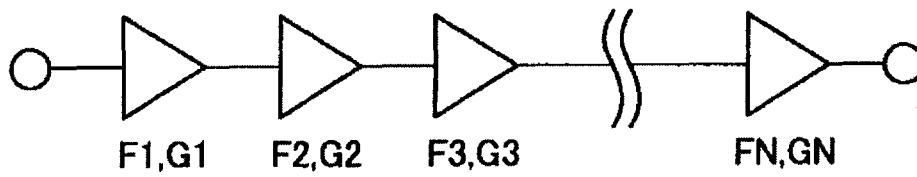
- [請求項1] 高周波信号が入力される入力端子と、
前記高周波信号を分配する少なくとも1つの分配器と、
前記分配器で分配された各高周波信号がその信号入力部に入力されるまでの伝送経路長がそれぞれに異なる、複数の高周波処理回路と、
前記複数の各高周波処理回路の前段に設けられ、前記伝送経路長が短いほど大きな減衰量が設定された、複数の減衰器とを備えた回路基板。
- [請求項2] 前記複数の各減衰器の前記減衰量は、複数の高周波処理回路の各信号入力部に入力される前記高周波信号の信号レベルがすべて等しくなる値に設定される
請求項1に記載の回路基板。
- [請求項3] 前記複数の減衰器はアッテネータである
請求項1に記載の回路基板。
- [請求項4] 前記複数の減衰器は、前記複数の高周波処理回路の前記信号入力部の近辺に配置される
請求項1に記載の回路基板。
- [請求項5] 前記入力端子に入力された前記高周波信号を増幅する高周波増幅器をさらに備えた
請求項1に記載の回路基板。
- [請求項6] 前記複数の高周波処理回路は、集積回路である
請求項1に記載の回路基板。
- [請求項7] 前記複数の高周波処理回路は、当該回路基板の長辺に沿って配置される
請求項1に記載の回路基板。
- [請求項8] 前記高周波処理回路の個数は少なくとも3つであり、前記分配器は、前記高周波増幅器から出力された前記高周波信号を分配する第1の分配器と、前記第1の分配器で分配された前記高周波信号をさらに分

配する少なくとも 1 つの第 2 の分配器とを備える
請求項 1 に記載の回路基板。

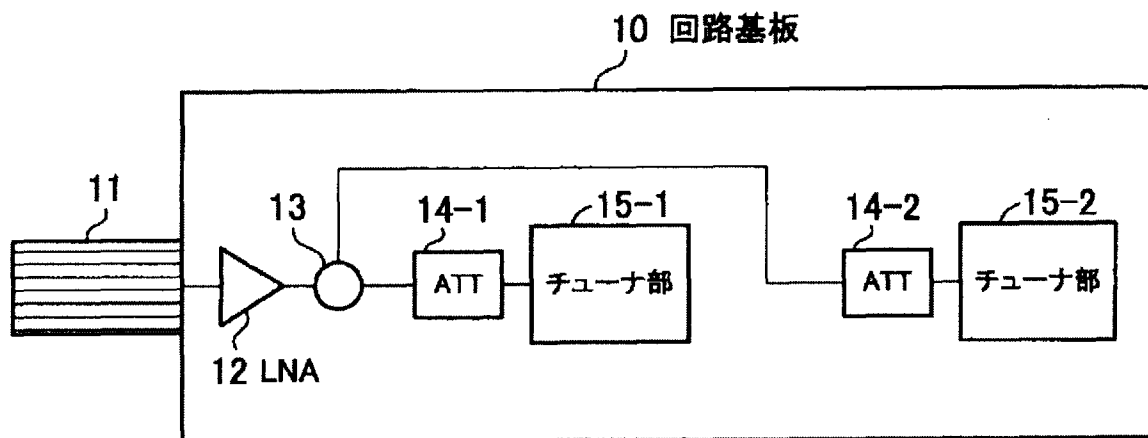
[図1]



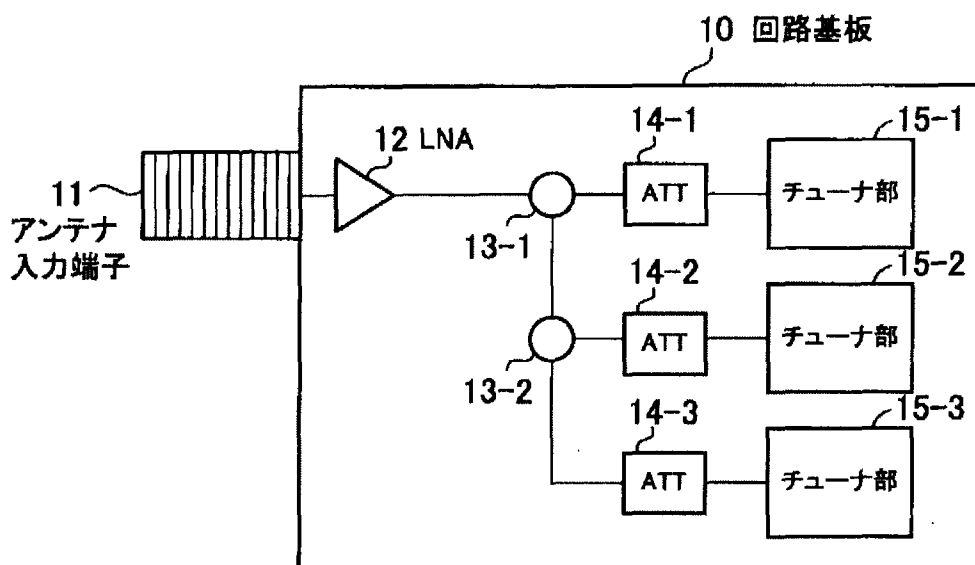
[図2]



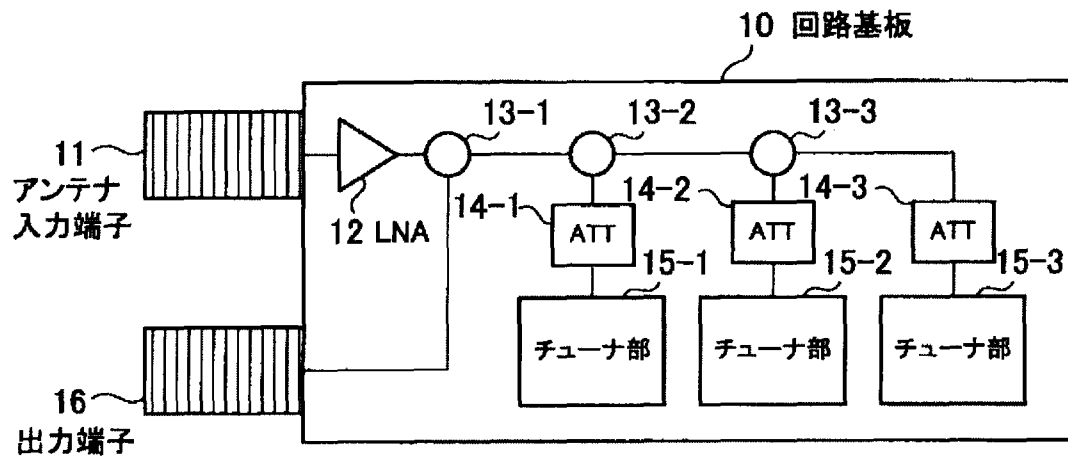
[図3]



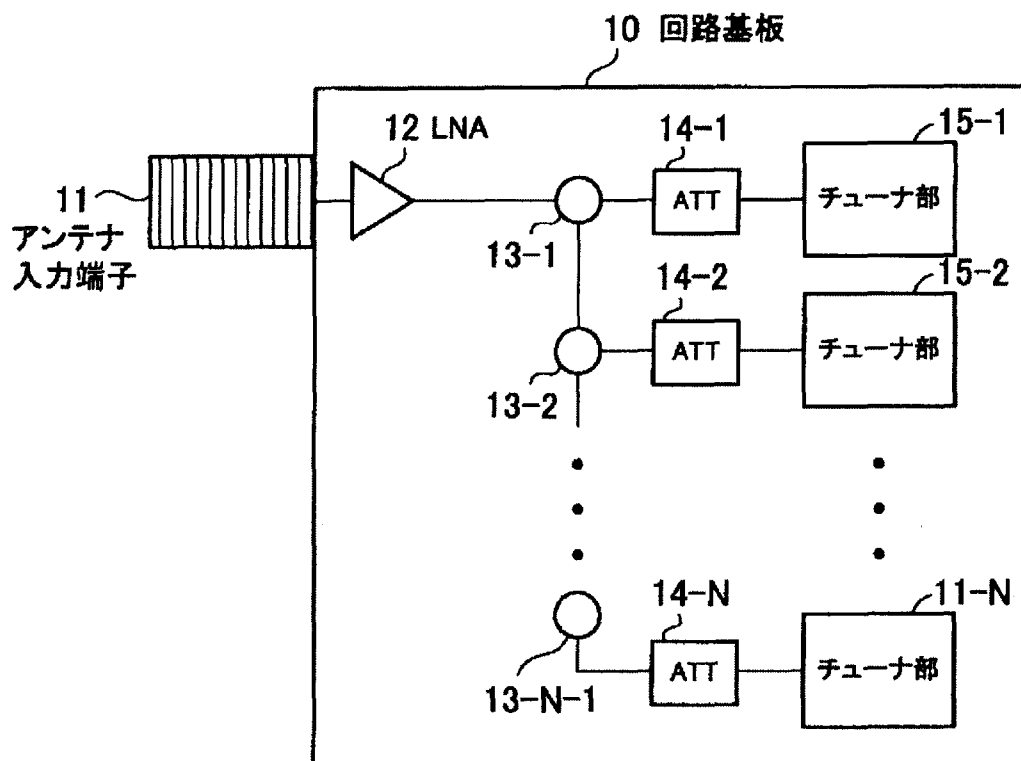
[図4]



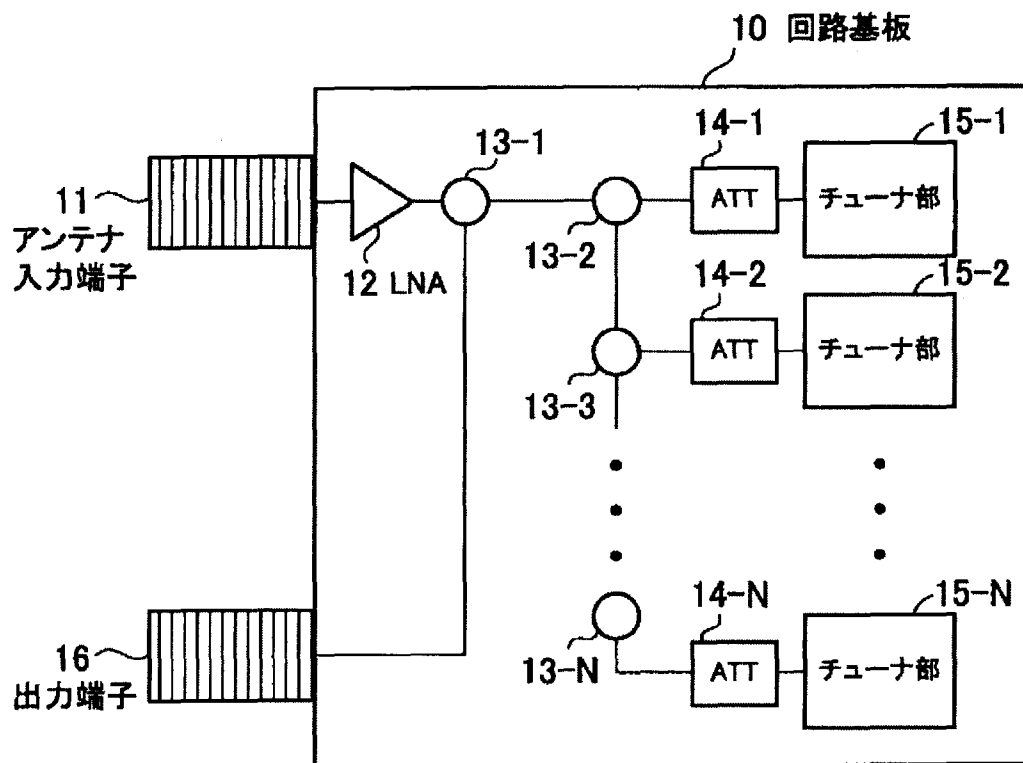
[図5]



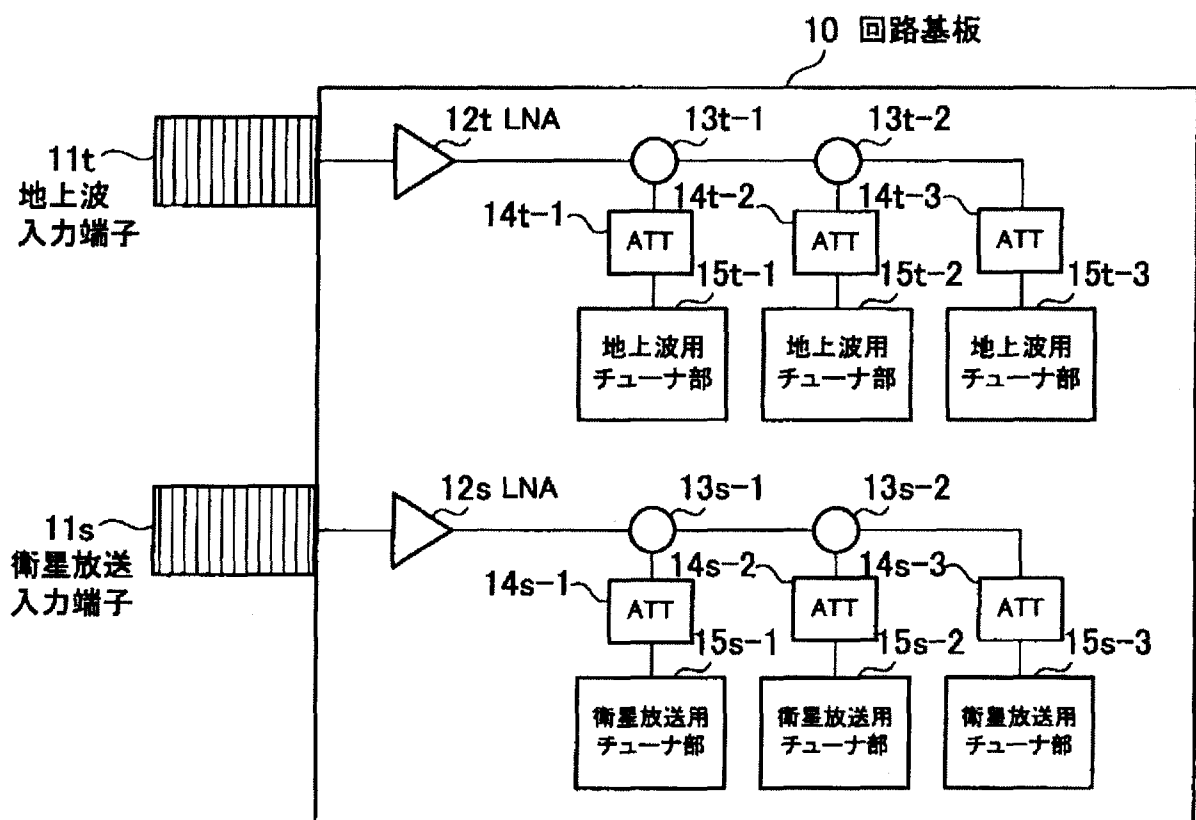
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/068182

A. CLASSIFICATION OF SUBJECT MATTER

H04B1/18(2006.01) i, H03H7/48(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B1/18, H03H7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-54812 A (Sony Corp.), 23 February 2006 (23.02.2006), entire text; all drawings & US 2006/0035585 A1 & KR 10-2006-0050416 A & CN 1744378 A & CN 102097671 A	1-8
A	JP 2001-196816 A (Denki Kogyo Co., Ltd.), 19 July 2001 (19.07.2001), entire text; all drawings (Family: none)	1-8

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
31 July, 2012 (31.07.12)

Date of mailing of the international search report
07 August, 2012 (07.08.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04B1/18(2006.01)i, H03H7/48(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04B1/18, H03H7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-54812 A (ソニー株式会社) 2006.02.23, 全文、全図 & US 2006/0035585 A1 & KR 10-2006-0050416 A & CN 1744378 A & CN 102097671 A	1-8
A	JP 2001-196816 A (電気興業株式会社) 2001.07.19, 全文、全図 (ファミリーなし)	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

3 1 . 0 7 . 2 0 1 2

国際調査報告の発送日

0 7 . 0 8 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

野元 久道

5 W

9 1 8 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 6