

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 19 年 1 月 25 日 (2007.1.25)

【公表番号】特表 2006-512020 (P2006-512020A)
 【公表日】平成 18 年 4 月 6 日 (2006.4.6)
 【年通号数】公開・登録公報 2006-014
 【出願番号】特願 2004-565453 (P2004-565453)
 【国際特許分類】

H 0 3 K 19/00 (2006.01)

H 0 3 K 3/354 (2006.01)

【F I】

H 0 3 K 19/00 A

H 0 3 K 3/354 B

【手続補正書】

【提出日】平成 18 年 12 月 4 日 (2006.12.4)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

論理ゲートを形成するために配置された第 1 のトランジスタおよび第 2 のトランジスタと、

前記論理ゲートに交流電力波形を直接供給する交流電源と、を備える電子回路。

【請求項 2】

前記論理ゲートが、インバータ、NOR ゲート、NAND ゲートまたはアナログ増幅器を形成する、請求項 1 に記載の電子回路。

【請求項 3】

前記電子回路が前記論理ゲートの出力に結合した負荷コンデンサをさらに備え、前記論理ゲートが第 1 の論理ゲートであり、

前記電子回路が第 2 の論理ゲートをさらに含み、前記第 1 の論理ゲートの出力が前記第 2 の論理ゲートの入力を駆動し、そして、前記負荷コンデンサが前記第 2 の論理ゲートの入力容量によって少なくとも部分的に形成される、請求項 1 に記載の電子回路。

【請求項 4】

前記電子回路が、結合されてリング発振器の少なくとも一部を形成する一連のインバータ段と、

複数のデータラインと、

前記リング発振器によって発生したクロック信号に応答して、データを前記データラインから選択的に出力する複数の論理ゲートと、をさらに備え、

前記トランジスタが、前記論理ゲートの少なくとも一部を形成するために配置された複数の薄膜トランジスタを含む、請求項 1 に記載の電子回路。

【請求項 5】

前記交流電力波形が前記論理ゲートの伝播遅延時間より短い期間を有する、請求項 1 に記載の電子回路。

【請求項 6】

前記第 1 のトランジスタが負荷トランジスタであり、前記第 2 のトランジスタがドライブトランジスタであり、そして前記負荷トランジスタのゲート幅対ゲート長の比が、前記

ドライブトランジスタのゲート幅対ゲート長の比以上である、請求項 1 に記載の電子回路
。

【請求項 7】

第 1 のトランジスタおよび第 2 のトランジスタによって形成された論理ゲートと、
R F エネルギーを交流電力に変換し、前記論理ゲートに交流電力を直接供給する無線周
波数変換器と、を備える無線周波数識別タグ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 5

【補正方法】変更

【補正の内容】

【0 0 0 5】

本発明の第 1 の形態によれば、論理ゲートを形成するために配置された第 1 のトランジ
スタおよび第 2 のトランジスタと、前記論理ゲートに交流電力波形を直接供給する交流電
源と、を備える電子回路が提供される。

本発明の第 2 の形態によれば、第 1 のトランジスタおよび第 2 のトランジスタによって
形成された論理ゲートと、R F エネルギーを交流電力に変換し、前記論理ゲートに交流電
力を直接供給する無線周波数変換器と、を備える無線周波数識別タグが提供される。

本発明は、広く交流（A C）電源で動作する論理回路に関する。本発明は、アモルファ
スまたは多結晶の有機半導体、無機半導体、或いは、両者の組み合わせを基材とする薄膜
トランジスタを組み込んだ論理回路に適用される。