

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-62237

(P2010-62237A)

(43) 公開日 平成22年3月18日(2010.3.18)

(51) Int.Cl.
H01L 21/66 (2006.01)F I
H01L 21/66テーマコード (参考)
4M106

審査請求 未請求 請求項の数 20 O L (全 23 頁)

(21) 出願番号 特願2008-224444 (P2008-224444)
(22) 出願日 平成20年9月2日(2008.9.2)(71) 出願人 503121103
株式会社ルネサステクノロジ
東京都千代田区大手町二丁目6番2号
(74) 代理人 100089071
弁理士 玉村 静世
(72) 発明者 安村 文次
東京都千代田区大手町二丁目6番2号 株
式会社ルネサステクノロジ内
Fターム(参考) 4M106 AA01 BA01 CA60 CA62 DD30
DH44 DH45 DH46

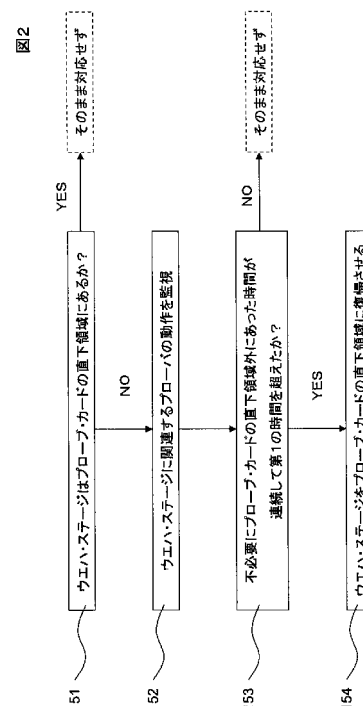
(54) 【発明の名称】 半導体集積回路装置の製造方法

(57) 【要約】 (修正有)

【課題】プローブ・カードの直下に熱源であるウエハ・ステージが被テスト・ウエハとともに位置することによって、プローブ・カードがテスト温度に対応したカード温度に加熱される構造となっているウエハ・テストにおいて、熱源であるウエハ・チャックがプローブ・カードから離れた場合であっても、針位置が経過時間とともに大きく変動することを防止する手段の提供。

【解決手段】プローブ・カードを予熱して行うプローブ・テストに際して、加熱源であるウエハ・ステージが、所定の加熱位置と異なる位置に移動して、比較的長時間戻らない場合には、その滞在が検査上必須であるか否かを判定して、必須でない場合は、ウエハ・ステージをプローブ・カード直下の待機位置に戻すものである。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

以下の工程を含む半導体集積回路装置の製造方法：

(a) ウエハ・ブローバ内において、常温と異なる第 1 の温度に保持されたウエハ・ステージ上に、ウエハをセットする工程；

(b) 前記工程 (a) の後、前記ウエハ・ブローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージをブローブ・カードの下方に移動させる工程；

(c) 前記工程 (b) の後、前記ウエハ・ブローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージが、前記ブローブ・カードの下方にある状態で、前記ブローブ・カードを用いて、前記第 1 の温度における前記被検査ウエハに対する電氣的試験を実行する工程；

(d) 前記工程 (c) の後、前記ウエハ・ブローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記ブローブ・カードの下方外に移動させる工程；

(e) 前記工程 (d) の後、前記ウエハ・ブローバ内において、前記第 1 の温度に保持された前記ウエハ・ステージ上の前記ウエハを、前記ウエハ・ステージの外部へ移動させる工程、

ここで、前記ウエハ・ブローバの動作中において、前記ウエハ・ステージが前記ブローブ・カードの下方にない連続した時間であって前記ウエハ・ブローバが実質的に有効な動作をしていない遊休時間を監視し、この遊休時間が第 1 の時間間隔以上になった場合は、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記ブローブ・カードの下方に自動的に移動させる。

【請求項 2】

前記 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、摂氏 100 度以上、摂氏 200 度以下である。

【請求項 3】

前記 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、マイナス摂氏 70 度以上、摂氏 0 度以下である。

【請求項 4】

前記 1 項の半導体集積回路装置の製造方法において、前記半導体集積回路装置は、フラッシュ・メモリ部を有する。

【請求項 5】

前記 1 項の半導体集積回路装置の製造方法において、前記半導体集積回路装置は、ロジック部を有する。

【請求項 6】

前記 1 項の半導体集積回路装置の製造方法において、前記ブローブ・カードは、カンチ・レバー型である。

【請求項 7】

前記 1 項の半導体集積回路装置の製造方法において、前記ブローブ・カードは、アドバンスト型である。

【請求項 8】

前記 1 項の半導体集積回路装置の製造方法において、前記第 1 の時間間隔は、2 分以上、20 分未満である。

【請求項 9】

前記 4 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記フラッシュ・メモリ部のデータ・リテンション・テストを含む。

【請求項 10】

前記 5 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記ロジック部のファンクション・テストを含む。

【請求項 1 1】

以下の工程を含む半導体集積回路装置の製造方法：

- (a) ウエハ・ブローバに複数のウエハを収容したウエハ搬送容器をロードする工程；
- (b) 前記工程(a)の後、前記ウエハ搬送容器内の前記複数のウエハの内の第1のウエハを、前記ウエハ・ブローバ内に移送する工程；
- (c) 前記ウエハ・ブローバ内において、常温と異なる第1の温度に保持されたウエハ・ステージ上に、第1のウエハをセットする工程；
- (d) 前記工程(c)の後、前記ウエハ・ブローバ内において、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージをプローブ・カードの下方に移動させる工程；
- (e) 前記工程(d)の後、前記ウエハ・ブローバ内において、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージが、前記プローブ・カードの下方にある状態で、前記プローブ・カードの温度が安定するまで待機する工程；
- (f) 前記工程(d)および(e)の内の後の工程の後、前記ウエハ・ブローバ内において、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージが、前記プローブ・カードの下方にある状態で、前記プローブ・カードを用いて、前記第1の温度における前記第1のウエハに対する電氣的試験を実行する工程；
- (g) 前記工程(f)の後、前記ウエハ・ブローバ内において、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方外に移動させる工程；
- (h) 前記工程(g)の後、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージが前記プローブ・カードの下方外に移動した状態で、前記第1のウエハに対して、針跡検査を実行する工程；
- (i) 前記工程(g)および(h)の内の後の工程の後、前記ウエハ・ブローバ内において、前記第1の温度に保持された前記ウエハ・ステージ上の前記第1のウエハを、前記ウエハ・ステージの外部へ移動させる工程；
- (j) 前記工程(i)の後、前記第1のウエハを前記ウエハ搬送容器内に移送する工程；
- (k) 前記工程(i)の後、前記ウエハ搬送容器内の前記複数のウエハの内の前記第1のウエハ以外の各ウエハに対して、順次、工程(b)から(d)、工程(f)から(g)、および工程(i)から(j)を繰り返す工程、

ここで、前記ウエハ・ブローバの動作中において、前記ウエハ・ステージが前記プローブ・カードの下方にない連続した時間であって前記ウエハ・ブローバが実質的に有効な動作をしていない遊休時間を監視し、この遊休時間が第1の時間間隔以上になった場合は、前記第1のウエハがセットされ、前記第1の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方に自動的に移動させる。

【請求項 1 2】

前記 1 1 項の半導体集積回路装置の製造方法において、前記第1の温度は、摂氏 1 0 0 度以上、摂氏 2 0 0 度以下である。

【請求項 1 3】

前記 1 1 項の半導体集積回路装置の製造方法において、前記第1の温度は、マイナス摂氏 7 0 度以上、摂氏 0 度以下である。

【請求項 1 4】

前記 1 1 項の半導体集積回路装置の製造方法において、前記半導体集積回路装置は、フラッシュ・メモリ部を有する。

【請求項 1 5】

前記 1 1 項の半導体集積回路装置の製造方法において、前記半導体集積回路装置は、ロジック部を有する。

【請求項 1 6】

前記 1 1 項の半導体集積回路装置の製造方法において、前記プローブ・カードは、カンチ・レバー型である。

【請求項 17】

前記 11 項の半導体集積回路装置の製造方法において、前記プローブ・カードは、アドバンス型である。

【請求項 18】

前記 11 項の半導体集積回路装置の製造方法において、前記第 1 の時間間隔は、2 分以上、20 分未満である。

【請求項 19】

前記 14 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記フラッシュ・メモリ部のデータ・リテンション・テストを含む。

【請求項 20】

前記 15 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記ロジック部のファンクション・テストを含む。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体集積回路装置（または半導体装置）の製造方法におけるウエハ・テスト技術に適用して有効な技術に関する。

【背景技術】**【0002】**

日本特開 2004 - 266206 号公報（特許文献 1）には、プローブ・テストにおいて、被検査ウエハとほぼ同一のサイズを有するプリ・ヒート用熱板により、あらかじめプローブ・カードを加熱する技術が開示されている。

【0003】

日本特開平 6 - 349909 号公報（特許文献 2）には、プローブ・テストにおいて、被検査ウエハとプローブ・カードをそれぞれ加熱又は冷却するための専用の加熱・冷却手段を設けて、被検査ウエハとプローブ・カードをそれぞれ同一の温度に制御する技術が開示されている。

【0004】

【特許文献 1】 特開 2004 - 266206 号公報

【特許文献 2】 特開平 6 - 349909 号公報

【発明の開示】**【発明が解決しようとする課題】****【0005】**

半導体装置の製造工程におけるウエハ・テストにおいては、プローブ・カードの直下に熱源（冷却源）であるウエハ・ステージが被テスト・ウエハとともに位置することによって、対流または輻射によってプローブ・カードがテスト温度（テスト時のウエハ温度）に対応したカード温度に加熱又は冷却される構造となっている。例えば摂氏 100 度を超える高温、摂氏零下 20 度を下回る低温のプロービング時、熱によるプローブ・カードの変動が飽和し、位置が変動しなくなってからテストを開始している。この待機時間は長い場合は 2 時間程度である。プローブ・テスト時にウエハ上のボンディング・パッド上の針跡を確認するなどの作業のため、プローバ内のカメラでウエハを観測する場合、熱源であるウエハ・チャック（ウエハ・ステージ）がプローブ・カードから離れるため、プローブ・カードは高温テスト時には冷え、低温テスト時には温まってしまう。これによって、針位置が変動してしまい、経過時間とともに変動量は大きくなる。また、針跡確認をプローバ外で行う場合は、プローバから離れてしまう場合があり、長時間放置されることがある。そのため、テスト再開時は、テスト開始前と同程度の待機時間を必要となり、作業効率を著しく悪化させている。

【0006】

本願発明は、これらの課題を解決するためになされたものである。

【0007】

10

20

30

40

50

本発明の目的は、効率のよい半導体集積回路装置の製造プロセスを提供することにある。

【 0 0 0 8 】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【課題を解決するための手段】

【 0 0 0 9 】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【 0 0 1 0 】

すなわち、本願発明は、プローブ・カードを予熱して行うプローブ・テストに際して、加熱源であるウエハ・ステージが、所定の加熱位置と異なる位置に移動して、比較的長時間（第 1 の時間以上）戻らない場合には、その滞在が検査上必須であるか否かを判定して、必須でない場合は、ウエハ・ステージをプローブ・カード直下の待機位置に戻すものである。

【発明の効果】

【 0 0 1 1 】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【 0 0 1 2 】

すなわち、プローブ・カードを予熱して行うプローブ・テストに際して、加熱源であるウエハ・ステージが、所定の加熱位置と異なる位置に移動して、比較的長時間（第 1 の時間以上）戻らない場合には、その滞在が検査上必須であるか否かを判定して、必須でない場合は、ウエハ・ステージをプローブ・カード直下の待機位置に戻すようにするので、針跡検査等での停止・待機等による長時間滞在によって、プローブ・カードの温度が低下してしまう等の原因によるウエハ・テスト時間の長時間化を回避することができる。

【発明を実施するための最良の形態】

【 0 0 1 3 】

〔実施の形態の概要〕

先ず、本願において開示される発明の代表的な実施の形態について概要を説明する。

【 0 0 1 4 】

1. 以下の工程を含む半導体集積回路装置の製造方法：

(a) ウエハ・プローバ内において、常温と異なる第 1 の温度に保持されたウエハ・ステージ上に、ウエハをセットする工程；

(b) 前記工程 (a) の後、前記ウエハ・プローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージをプローブ・カードの下方に移動させる工程；

(c) 前記工程 (b) の後、前記ウエハ・プローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージが、前記プローブ・カードの下方にある状態で、前記プローブ・カードを用いて、前記第 1 の温度における前記被検査ウエハに対する電氣的試験を実行する工程；

(d) 前記工程 (c) の後、前記ウエハ・プローバ内において、前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方外に移動させる工程；

(e) 前記工程 (d) の後、前記ウエハ・プローバ内において、前記第 1 の温度に保持された前記ウエハ・ステージ上の前記ウエハを、前記ウエハ・ステージの外部へ移動させる工程、

ここで、前記ウエハ・プローバの動作中において、前記ウエハ・ステージが前記プローブ・カードの下方にない連続した時間であって前記ウエハ・プローバが実質的に有効な動作をしていない遊休時間を監視し、この遊休時間が第 1 の時間間隔以上になった場合は、

10

20

30

40

50

前記ウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方に自動的に移動させ、そこで待機させる。

【 0 0 1 5 】

2 . 前記 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、摂氏 1 0 0 度以上、摂氏 2 0 0 度以下である。

【 0 0 1 6 】

3 . 前記 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、マイナス摂氏 7 0 度以上、摂氏 0 度以下である。

【 0 0 1 7 】

4 . 前記 1 から 3 項のいずれか一つの半導体集積回路装置の製造方法において、前記半導体集積回路装置は、フラッシュ・メモリ部を有する。

10

【 0 0 1 8 】

5 . 前記 1 から 4 項のいずれか一つの半導体集積回路装置の製造方法において、前記半導体集積回路装置は、ロジック部を有する。

【 0 0 1 9 】

6 . 前記 1 から 5 項のいずれか一つの半導体集積回路装置の製造方法において、前記プローブ・カードは、カンチ・レバー型である。

【 0 0 2 0 】

7 . 前記 1 から 5 項のいずれか一つの半導体集積回路装置の製造方法において、前記プローブ・カードは、アドバンス型である。

20

【 0 0 2 1 】

8 . 前記 1 から 7 項のいずれか一つの半導体集積回路装置の製造方法において、前記第 1 の時間間隔は、2 分以上、2 0 分未満である。

【 0 0 2 2 】

9 . 前記 4 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記フラッシュ・メモリ部のデータ・リテンション・テストを含む。

【 0 0 2 3 】

1 0 . 前記 5 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記ロジック部のファンクション・テストを含む。

【 0 0 2 4 】

30

1 1 . 以下の工程を含む半導体集積回路装置の製造方法：

(a) ウエハ・プローバに複数のウエハを収容したウエハ搬送容器をロードする工程；

(b) 前記工程 (a) の後、前記ウエハ搬送容器内の前記複数のウエハの内の第 1 のウエハを、前記ウエハ・プローバ内に移送する工程；

(c) 前記ウエハ・プローバ内において、常温と異なる第 1 の温度に保持されたウエハ・ステージ上に、第 1 のウエハをセットする工程；

(d) 前記工程 (c) の後、前記ウエハ・プローバ内において、前記第 1 のウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージをプローブ・カードの下方に移動させる工程；

(e) 前記工程 (d) の後、前記ウエハ・プローバ内において、前記第 1 のウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージが、前記プローブ・カードの下方にある状態で、前記プローブ・カードの温度が安定するまで待機する工程；

40

(f) 前記工程 (d) および (e) の内の後の工程の後、前記ウエハ・プローバ内において、前記第 1 のウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージが、前記プローブ・カードの下方にある状態で、前記プローブ・カードを用いて、前記第 1 の温度における前記第 1 のウエハに対する電氣的試験を実行する工程；

(g) 前記工程 (f) の後、前記ウエハ・プローバ内において、前記第 1 のウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方外に移動させる工程；

(h) 前記工程 (g) の後、前記第 1 のウエハがセットされ、前記第 1 の温度に保持され

50

た前記ウエハ・ステージが前記プローブ・カードの下方外に移動した状態で、前記第 1 のウエハに対して、針跡検査を実行する工程；

(i) 前記工程 (g) および (h) の内の後の工程の後、前記ウエハ・プローバにおいて、前記第 1 の温度に保持された前記ウエハ・ステージ上の前記第 1 のウエハを、前記ウエハ・ステージの外部へ移動させる工程；

(j) 前記工程 (i) の後、前記第 1 のウエハを前記ウエハ搬送容器内に移送する工程；

(k) 前記工程 (i) の後、前記ウエハ搬送容器内の前記複数のウエハの内の前記第 1 のウエハ以外の各ウエハに対して、順次、工程 (b) から (d)、工程 (f) から (g)、および工程 (i) から (j) を繰り返す工程、

ここで、前記ウエハ・プローバの動作中において、前記ウエハ・ステージが前記プローブ・カードの下方にない連続した時間であって前記ウエハ・プローバが実質的に有効な動作をしていない遊休時間を監視し、この遊休時間が第 1 の時間間隔以上になった場合は、前記第 1 のウエハがセットされ、前記第 1 の温度に保持された前記ウエハ・ステージを前記プローブ・カードの下方に自動的に移動させ、そこで待機させる。

【 0 0 2 5 】

1 2 . 前記 1 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、摂氏 1 0 0 度以上、摂氏 2 0 0 度以下である。

【 0 0 2 6 】

1 3 . 前記 1 1 項の半導体集積回路装置の製造方法において、前記第 1 の温度は、マイナス摂氏 7 0 度以上、摂氏 0 度以下である。

【 0 0 2 7 】

1 4 . 前記 1 1 から 1 3 項のいずれか一つの半導体集積回路装置の製造方法において、前記半導体集積回路装置は、フラッシュ・メモリ部を有する。

【 0 0 2 8 】

1 5 . 前記 1 1 から 1 4 項のいずれか一つの半導体集積回路装置の製造方法において、前記半導体集積回路装置は、ロジック部を有する。

【 0 0 2 9 】

1 6 . 前記 1 1 から 1 5 項のいずれか一つの半導体集積回路装置の製造方法において、前記プローブ・カードは、カンチ・レバー型である。

【 0 0 3 0 】

1 7 . 前記 1 1 から 1 5 項のいずれか一つの半導体集積回路装置の製造方法において、前記プローブ・カードは、アドバンスト型である。

【 0 0 3 1 】

1 8 . 前記 1 1 から 1 7 項のいずれか一つの半導体集積回路装置の製造方法において、前記第 1 の時間間隔は、2 分以上、2 0 分未満である。

【 0 0 3 2 】

1 9 . 前記 1 4 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記フラッシュ・メモリ部のデータ・リテンション・テストを含む。

【 0 0 3 3 】

2 0 . 前記 1 5 項の半導体集積回路装置の製造方法において、前記電氣的試験は、前記ロジック部のファンクション・テストを含む。

【 0 0 3 4 】

2 1 . 前記 1 1 から 2 0 項のいずれか一つの半導体集積回路装置の製造方法において、前記第 1 のウエハの次の第 2 のウエハに対して、工程 (d) と (f) の間に工程 (e) を実行する工程。

【 0 0 3 5 】

2 2 . 前記 1 から 2 1 項のいずれか一つの半導体集積回路装置の製造方法において、前記プローブ・カードの下方において、前記ウエハ・ステージが待機する際には、非測定時の移動時と比較して、前記プローブ・カードに近接した状態で待機する。

2 3 . 前記 2 2 項の半導体集積回路装置の製造方法において、前記プローブ・カードの下

10

20

30

40

50

方において、前記ウエハ・ステージが待機する際の前記プローブ・カードと前記ウエハ・ステージ上の前記ウエハのクリアランスは、前記ウエハ内で測定点を移動する際のクリアランスとほぼ同一である。

【 0 0 3 6 】

〔本願における記載形式・基本的用語・用法の説明〕

1．本願において、実施の態様の記載は、必要に応じて、便宜上複数のセクションに分けて記載する場合もあるが、特にそうでない旨明示した場合を除き、これらは相互に独立別個のものではなく、単一の例の各部分、一方が他方の一部詳細または一部または全部の変形例等である。また、原則として、同様の部分は繰り返しを省略する。また、実施の態様における各構成要素は、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、必須のものではない。

10

【 0 0 3 7 】

2．同様に実施の態様等の記載において、材料、組成等について、「AからなるX」といっても、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、A以外の要素を主要な構成要素のひとつとするものを排除するものではない。たとえば、成分についていえば、「Aを主要な成分として含むX」等の意味である。たとえば、「シリコン部材」といっても、純粋なシリコンに限定されるものではなく、SiGe合金やその他シリコンを主要な成分とする多元合金、その他の添加物等を含む部材も含むものであることはいうまでもない。

20

【 0 0 3 8 】

また「金ワイヤ」といっても、高純度のものだけでなく、金を主要な成分として、種々の添加物を含有するもの（金系メタル）も含まれることは言うまでもない。同様に、「アルミニウム・パッド」といっても、高純度のものだけでなく、アルミニウムを主要な成分として、種々の添加物を含有するもの（アルミニウム系メタル）も含まれることは言うまでもない。また、パッドはアルミニウム系メタル層のみからなるものに限定されず、アルミニウム系メタル層を主要な構成要素とするものも含まれることは言うまでもない。

【 0 0 3 9 】

3．同様に、図形、位置、属性等に関して、好適な例示をするが、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、厳密にそれに限定されるものではないことは言うまでもない。

30

【 0 0 4 0 】

たとえば、「正方形」、「矩形」、または「長方形」といっても、幾何学的に厳密な図形を意味するものではなく、ほぼ、その図形に近い形状をしていることを示すものである。従って、面取り、角取り、若干の凹凸等を許容することは言うまでもない。

【 0 0 4 1 】

4．さらに、特定の数値、数量に言及したときも、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、その特定の数値を超える数値であってもよいし、その特定の数値未満の数値でもよい。

【 0 0 4 2 】

5．「ウエハ」というときは、通常は半導体集積回路装置（半導体装置、電子装置も同じ）をその上に形成する単結晶シリコンウエハを指すが、エピタキシャルウエハ、SOI基板、LCDガラス基板等の絶縁基板と半導体層等の複合ウエハ等も含むことは言うまでもない。そして、このウエハを個々の集積回路装置に分割したものを、「半導体チップ」または単に「チップ」という。なお、本願において、基板としての半導体は、主にシリコン系半導体をさすが、GaAs系その他の化合物系半導体であってもよい。

40

【 0 0 4 3 】

6．「実ボンディング・パッド」とは、実際に、そこに金ワイヤ等をボンディングするアルミニウム・パッド等を言う。一方、「ダミー・パッド」とは、実際には、そこに金ワイヤ等がボンディングされない検査用等のアルミニウム・パッド等を言う。これらを総称して「ボンディング・パッド」という。

50

【 0 0 4 4 】

7. 「実プローブ針」とは、実ボンディング・パッドに当ててテストするプローブ検査用の針である。一方、「ダミー・プローブ針」とは、ダミー・パッドに当てて、プローブ痕を付けるための針である。これらを総称して「プローブ針」という。また「プローブ痕」とは、実プローブ針またはダミー・プローブ針がコンタクトすることによって付く、圧痕である。

【 0 0 4 5 】

8. 「遊休時間」は、ウエハ・プローバの動作中において、ウエハ・ステージがプローブ・カードの下方にない連続した時間であってウエハ・プローバが実質的に有効な動作をしていない時間の長さをいう。従って、針跡検査に通常の所要時間よりも長い時間を要したとしても、正常に処理が進行していた場合は、遊休時間はゼロである。逆に、針跡検査の開始からいまだ標準的処理時間を経過していないとしても、不必要に停止状態（たとえばマニュアルでの指示待ち状態など）が続く場合等は、遊休時間に該当する。

10

【 0 0 4 6 】

〔実施の形態の詳細〕

実施の形態について更に詳述する。各図中において、同一または同様の部分は同一または類似の記号または参照番号で示し、説明は原則として繰り返さない。

【 0 0 4 7 】

1. 本願の一実施の形態の半導体集積回路装置の製造方法によって製造される半導体集積回路装置のチップ・レイアウト等の説明（主に図6）

20

図6は本願の一実施の形態の半導体集積回路装置の製造方法によって製造される半導体集積回路装置のチップ・レイアウト全体図である。これに基づいて、本願の一実施の形態の半導体集積回路装置の製造方法によって製造される半導体集積回路装置のチップ・レイアウト等を説明する。

【 0 0 4 8 】

先ず、チップの全体レイアウトを説明する。図6に示すように、ほぼ正方形又は矩形の半導体チップ1（チップ領域）のデバイス主面1aの内部には集積回路部7があり、その周りの周辺領域には、インターフェース部が各辺に沿って設けられている。このインターフェース部には、長方形（相互にほぼ同一形状、同一寸法、同一配向、同一材質）のアルミニウム・ボンディング・パッド3（実ボンディング・パッド）が、ほぼ直線状に（間隔は均等とは限らない）配列されている。実ボンディング・パッドは、正方形でもよいが、プロセスの種々の要求を考慮すると、面積的には、長方形の方が有利である。

30

【 0 0 4 9 】

チップ・コーナ部には、ほぼ正方形で、面積が実ボンディング・パッド3よりも小さいダミー・パッド5（ボンディング・パッド3とほぼ同一材質）がある。なお、ダミー・パッド5は必ずしも、正方形である必要はないことは言うまでもない。コンタクト位置のずれの方向と距離が認識しやすい構造であればよい。

【 0 0 5 0 】

2. 本願の一実施の形態の半導体集積回路装置の製造方法におけるプローブ検査等の製造プロセス要部の説明（主に図7および図9から図12）

40

図7は本願の一実施の形態の半導体集積回路装置の製造方法によるプローブ検査等の製造プロセス要部を説明するプロセス・ブロック・フロー図である。図9は本願の一実施の形態の半導体集積回路装置の製造方法による半導体集積回路装置の最終形態の一例の模式断面図である。図10は本願の一実施の形態の半導体集積回路装置の製造方法におけるプローブ検査の様子を説明するためのプローブ・テスト状態模式上面図である。図11は図10の破線Pの部分の拡大図である。図12は本願の一実施の形態の半導体集積回路装置の製造方法におけるプローブ検査およびプローブ痕検査の様子を説明するためのプローブ・テスト状態等模式正面図である。これらに基づいて、本願の一実施の形態の半導体集積回路装置の製造方法によるプローブ検査等の製造プロセス要部を説明する。

【 0 0 5 1 】

50

先ず、図 7 に示すように、ウエハ工程 7 1 が完了したウエハ 1 1 に対して、プローバ 5 1 (図 1 2) によって、ウエハ・テスト 1 3 1 を実行する。図 1 0 及び図 1 2 に示すように、プローバ 5 1 は、ウエハ・プローブ部 5 9 とウエハ・アライメント部 5 7 (内部針跡検査部または内部プローブ痕検査部を兼ねる) に分かれている。ウエハ・テスト 1 3 1 (図 7) におけるプローブ検査の実行工程 1 0 7 (図 1) は、プローブ・カード 5 0 の開口部 4 9 を被検査チップ領域 1 に対向させた状態で、その周辺に設けられた実プローブ針 4 7 およびダミー・プローブ針 4 8 の先端をそれぞれ対応する実ボンディング・パッド 3 およびダミー・パッド 5 にコンタクトさせた状態で、電氣的テストを実行するものである。プローブ検査の実行工程 1 0 7 (図 1) においては、ウエハ 1 1 はウエハ・ステージ 6 0 上において、真空吸着されている。図 1 0 の点円 P の部分を拡大したのが、図 1 1 である。

10

【0052】

図 7 および図 1 2 に示すように、プローブ検査 1 0 7 を実行した後、ウエハ・ステージ 6 0 はウエハ 1 1 を乗せたまま、プローブ痕検査部 5 7 に移動して、そこで、光学観測系 6 3 により、内部プローブ痕検査 1 1 1 を実行する。プローブ痕検査 1 1 1 は、たとえば、ほぼ正方形のダミー・パッド 5 上のプローブ痕がダミー・パッド 5 の中心からどの方向にどれだけずれているかを観測することによって実行される。

【0053】

ここで、コンタクト位置のずれが許容範囲であれば、当該ウエハは次工程に送り、計測されたずれは、次の被検査ウエハの位置あわせにフィードバックされる。コンタクト位置のずれが一定以上である等、プローブ・テスト 1 0 7 の正常性を疑わせるようなデータがある場合には、再度、プローブ・テスト 1 0 7 を実行するか、当該ウエハは不良と判定する。なお、必要に応じて、プローブ痕検査 1 1 1 をスキップしてもよい。すなわち、全ウエハのほぼ全ての製品チップ領域 (又は一部の製品チップ領域) および (もしあれば、以下同じ) 検査用チップ領域に対して、実行してもよいし、ロット中の一部のウエハのほぼ全部の製品チップ領域 (又は一部の製品チップ領域) および検査用チップ領域に対して、または一部のウエハのほぼ全部の製品チップ領域 (又は一部の製品チップ領域) および検査用チップ領域の少なくとも一方に対してプローブ痕検査 1 1 1 を実行するようにしてもよい。なお、プローブ痕検査 1 1 1 は、外部針跡検査装置 6 1 を用いて、外部針跡検査 1 1 2 (図 1) として、実行してもよい。ただし、この場合は、内部針跡検査装置 5 7 を使用するよりも、一般に時間を要する。

20

30

【0054】

図 7 に示すように、プローバ 5 1 による最後のテストが完了したウエハ 1 1 には、バック・グライディング処理 7 3 が施された後、個別チップ 1 に分割するためのダイシング処理 7 4 が実行される。その後、分割されたチップ 1 に対して、図 9 及び図 7 に示すように、多層配線基板 3 3 上に (リードフレーム上でもよい)、DAF (Die Attach Film) 等の接着部材を介して、ダイ・ボンディング 7 5 が実行される。続いて、図 9 及び図 7 に示すように、リード 3 2 と実ボンディング・パッド 3 の間で、金ワイヤ 3 1 等により、キャピラリを用いたワイヤ・ボンディング 7 6 が実行される。これにより、実ボンディング・パッド 3 上にボンディング・ボール 1 2 が形成される。

40

【0055】

その後、図 9 及び図 7 に示すように、エポキシ系樹脂等の封止レジン 3 4 により、たとえば、トランスファ・モールドにより、レジン封止 7 7 が実行される (圧縮モールド法を使用してもよい)。更に、図 9 及び図 7 に示すように、パンプ 3 5 が取り付けられる。

【0056】

なお、ウエハ出荷製品については、バック・グライディング処理 7 3 が施された後、直接、出荷工程 8 0 に移される。

【0057】

3. 本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程の詳細説明 (主に図 1 から図 5、図 8、及び図 1 3 から図 1 6)

50

以下はカンチ・レバー型プローブ・カードを例にとり説明するが、セクション 4 に説明するアドバンスト・プローブ・カード等によるプローブ・テスト等にも、ほぼそのまま適用できる。また、以下の例では、摂氏 100 度以上、200 度以下程度のテスト温度（第 1 の温度）で行われる高温ロジック・テスト 131c（図 1 または図 4）について具体的に説明するが、マイナス摂氏 70 度以上、零度以下程度のテスト温度（第 1 の温度）で行われる低温ロジック・テスト 131d（図 1 または図 4）、摂氏 100 度以上、200 度以下程度のテスト温度（第 1 の温度）で行われる高温メモリ・テスト 131b（図 1 または図 4）、およびマイナス摂氏 70 度以上、零度以下程度のテスト温度（第 1 の温度）で行われる低温メモリ・テスト（一般に、非常温ウエハ・プローブ・テスト）にも、ほぼそのまま適用できる。なお、以下では、フラッシュ・メモリ部（一般にメモリ部）およびロジック部（ロジック・テストは、主にこの部分をテストする。たとえばファンクション・テスト等）を搭載した半導体集積回路装置（フラッシュ・メモリ混在チップ）のテスト（たとえばデータ・リテンション・テスト）を例にとり説明するが、フラッシュ・メモリ部を有さない半導体集積回路装置にも、適用できることは言うまでもない。

【0058】

図 1 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバによるウエハ・テストの流れを示すプロセス・ブロック・フロー図である。図 2 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・ステージの位置制御方法を説明するフロー・チャートである。図 3 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・バッチに対する処理の流れを示すプロセス・ブロック・フロー図である。図 4 は本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程全体の流れを例示するプロセス・ブロック・フロー図である。図 5 は本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用するプローバの一例を示すプローバ上面図である。図 8 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・ステージの位置制御方法を説明するプローバ制御系の構成の一例を示すブロック図である。図 13 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置部分模式正面図（プローブ・カード部分）である。図 14 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（プローブ待機時）である。図 15 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（ウエハ・アライメント時またはプローブ痕検査時）である。図 16 は本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（針位置合わせ時）である。これらに基づいて、本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程の詳細を説明する。

【0059】

まず、ウエハ・テスト工程の全体の流れを説明する。図 4 に示すように、フラッシュ・メモリ混在チップに関するウエハ・テスト工程 131 は、通常、測定温度（たとえば摂氏 25 度の常温、摂氏 160 度の高温、摂氏零下 40 度の低温）とテスト目的（データ・リテンション・テストその他のメモリ・テスト、ロジック・テスト等）が相違する複数のプローブ・テスト工程（第 1 のメモリ・テスト 131a、第 2 のメモリ・テスト 131b、第 1 のロジック・テスト 131c、第 2 のロジック・テスト 131d）とその間のたとえば摂氏 250 度程度の温度で行われるデータ・リテンション・ベーク等の高温ベーク工程（第 1 のベーク処理 141、第 2 のベーク処理 142）等から構成されている。量産プロセスでは、温度変更頻度が高いと、プローバの実質稼働時間が低下するので、通常、温度

10

20

30

40

50

とテスト目的（メモリ・テストかロジック・テストか）の組み合わせの分だけ複数のプローバ51a, 51b, 51c, 51dを準備して、個々のプローバ51a, 51b, 51c, 51dは、できるだけ温度一定にしてウエハ・テスト131を実行する。もちろん、プローバの実質稼働時間が低下してもよい場合は、同一のプローバを温度の異なるウエハ・テストに使用してもよい。

【0060】

次に、図1および図5に基づいて、1枚のウエハについて、個々のプローバによるウエハ・テスト（非常温ウエハ・プローブ・テストの一例として高温ロジック・テスト131c）の流れを説明する。図1に示すように、たとえば、プローバ51（ここではロジック・テスト）のロード・ポート53に300φのウエハ（450φ、200φその他の径のウエハでもよい）をたとえば25枚（単位ロット）収容したフープ52（ウエハ搬送容器）を設置する（図1の搬送容器ロード・ステップ101）。次に、フープ52から検査対象である1枚のウエハ11をウエハ・ロボット54により、プローバ51の内部のプリ・アライメント部55に移送する（図1のウエハ搬入ステップ102）。次に、プリ・アライメント部55において、プリ・アライメント光学系62により、ウエハ11の周上の位置認識指標（ノッチ、オリエンテーション・フラットなど）を認識して、ウエハ11の配向を確認する（図1のプリ・アライメント・ステップ103）。このプリ・アライメントに要する時間は通常、30秒程度である。

【0061】

次に、プリ・アライメント103の結果に基づいて、ウエハ11を所定の配向で、テスト温度に設定されたウエハ・ステージ60上に、ウエハ11のデバイス面11aを上にして、セットする（図1のステージ上への移送ステップ104）。次に、ウエハ・ステージ60はウエハ11を載せたまま、XYテーブル42の移動に従って、ウエハ・アライメント部57に移動して、そこで、ウエハ・アライメント光学系63により、ウエハ・アライメント105（図1）が実行される（所要時間は一般に45秒程度である）。このウエハ・アライメント105の際には、図15に示すように、ウエハ・アライメント光学系63がウエハ・ステージ60の直上に来るように、XYテーブル42が水平方向に移動する。その状態で、必要に応じて、XYテーブル42が水平移動し、ウエハ・ステージ60が鉛直方向に移動して、ウエハ11のデバイス面11aを光学的に観測して登録されている基準図形を抽出して、ウエハ上の基準点を認識する。図15からわかるように、ウエハ・アライメント光学系63はプローバ51の本体に固定されている。同様に、プローブ・カード50もカード・ホルダ44を介して、プローバ51の本体に固定されている。一方、針位置合わせ光学系64およびウエハ・ステージ60はXYテーブル42上に固定されている。

【0062】

次に、XYテーブル42がシフトして、針位置合わせ光学系64がプローブ・カード50の下部へ移動して、そこで、針位置合わせ106（図1）が実行される（所要時間は一般に1分程度である）。これで、プローバ51は、ウエハ11上の回路パターンの位置とプローブ・カード50上のプローブ針先端部の位置を認識したことになる。針位置合わせ106の際には、図16に示すように、針位置合わせ光学系64がプローブ・カード50のプローブ針46の直下に来るように、XYテーブル42が水平方向に移動する。その状態で、必要に応じて、XYテーブル42が水平移動し、ウエハ・ステージ60が鉛直方向に移動して、基準となるプローブ針46の針先を光学的に観測して、プローブ針46の基準点（プローブ・カード50側の基準点）を認識する。

【0063】

次に、ウエハ・ステージ60はウエハ11を載せたまま、XYテーブル42の移動に従って、プローブ部59に移動する。この状態で、プローブ・カード50の温度とテスト温度の際が大きい場合は、待機する。プローブ・カード50の温度とテスト温度の際が小さい場合は、プローブ針をウエハ11上のボンディング・パッドにコンタクトさせた状態で電氣的試験を実行する（図1の電氣的試験実行ステップ107）。電氣的試験の実行の際

には、図 1 4 に示すように、ウエハ・ステージ 6 0 がプローブ・カード 5 0 の直下に来るように、X Y テーブル 4 2 が水平方向に移動する。そして、X Y テーブル 4 2 が、通常の移動時よりもプローブ・カード 5 0 に接近する。その状態で、所望の水平相互位置に来ると、プローブ針 4 6 とウエハ 1 1 上のボンディング・パッドとのコンタクトが行われ、電氣的試験が実行される。一箇所の測定が完了すると、リリース、近接移動、およびコンタクト動作（単一のコンタクトでウエハ全体をテストすることもある。いわゆるフル・ウエハ・テストである）を繰り返して、ウエハ 1 1 の全体に対して電氣的テストを実行する。

【 0 0 6 4 】

プローブ針による電氣的試験 1 0 7 が完了すると、ウエハ・ステージ 6 0 はウエハ 1 1 を載せたまま、X Y テーブル 4 2 の移動に従って、ウエハ・ロード&アンロード部 5 6 へ移動する。そこで、ウエハ・ロボット 5 4 がウエハ 1 1 をウエハ・ステージ 6 0 上からピックアップ・アップして（図 1 のウエハ・リリース・ステップ 1 0 8 ）、装置外に搬出する（図 1 のウエハ搬出ステップ 1 0 9 ）。全てのウエハの電氣的試験が完了すると、フープ 5 2 がロード・ポート 5 3 からアンロードされる（図 1 のウエハ搬送容器アンロード・ステップ 1 1 0 ）。

【 0 0 6 5 】

ここで、電氣的試験実行ステップ 1 0 7 の後、必要に応じて、ウエハ針跡検査を実行する。ウエハ針跡検査は、ウエハ・アライメント部 5 7 における内部ウエハ針跡検査 1 1 1 としてもよいし、外部針跡検査装置 6 1 による外部ウエハ針跡検査 1 1 2 としてもよい。一般に、内部ウエハ針跡検査 1 1 1 の方が効率がよいと考えられる。内部ウエハ針跡検査 1 1 1 は図 1 5 に示す状態で、実行される。

【 0 0 6 6 】

次に、図 3 に基づいて、一つのロット全体（たとえば 2 5 枚のウエハ 1 1 を収容したフープ 5 2 ）についての個々のプローバによる非常温ウエハ・テスト 1 3 1 c（1 3 1 b，1 3 1 d）の流れを説明する。図 3 に示すように、まず、ロットの最初のウエハ 1 1 に対してプローブ検査 1 2 1（電氣的試験）を実行する前に、通常、ウエハ 1 1 をテスト温度に温度設定されたウエハ・ステージ 6 0 に載せたまま、ウエハ 1 1 の上面 1 1 a をプローブ・カード 5 0 の直下で近接させて待機させることにより、プローブ・カード 5 0 の温度をテスト温度に近い温度に安定させるための近接待機処理 1 2 5（第 1 の安定化待機）すなわちプリ・ヒートを実行する（所要時間通常 5 分程度）。なお、プローブ・カード 5 0 の温度がすでに所定の検査温度で安定しているときは、この第 1 の安定化待機ステップをスキップすることができることは言うまでもない。

【 0 0 6 7 】

プローブ・カード 5 0 の温度が安定すると、ロットの最初のウエハ 1 1 に対してプローブ検査 1 2 1（電氣的試験）を実行する（第 1 のウエハに対するプローブ検査の実行）。続いて、たとえば、前記最初のウエハ 1 1 に対して、針跡検査 1 2 2 を実行する。針跡検査 1 2 2 は、たとえば、内部針跡検査として実行する。この針跡検査 1 2 2 の標準的処理時間（1 5 分から 3 0 分）と比較して、長時間を要した場合などには、プローブ・カード 5 0 の温度がテスト温度と相当相違している場合があるので、プローブ・カード 5 0 の温度をテスト温度に近い温度に安定させるための近接待機処理 1 2 6（第 2 の安定化待機）を実行する。一方、針跡検査 1 2 2 の標準的処理時間と比較して、長時間を要しない場合などには、この第 2 の安定化待機 1 2 6 をスキップすることができる。次に、ロットの 2 番目のウエハ 1 1 に対してプローブ検査 1 2 3（電氣的試験）を実行する（第 2 のウエハに対するプローブ検査の実行）。このプローブ検査 1 2 1、1 2 3 の所要時間は、ウエハ 1 枚あたり、標準的には 2 から 7 時間程度である。

【 0 0 6 8 】

以後は、通常、針跡検査 1 2 2 および安定化待機 1 2 5、1 2 6 等を実施することなく、順次、ロットを構成する全ての検査対象ウエハに対して、プローブ検査（電氣的試験）を実行し、最終的にロットの最後のウエハ 1 1 に対して、電氣的試験 1 2 4 を実行する。なお、必要があれば、針跡検査 1 2 2（後の針跡検査）および安定化待機 1 2 5、1 2 6

(後の安定化待機)等を毎回または適宜、選択的に実行してもよい。

【0069】

次に、図13に基づいて、プローブ針46によるウエハ11に対する電氣的試験(すなわちプローブ検査)または安定化待機125、126(後の安定化待機を含む)を実施する際のウエハ・ステージ60とプローブ・カード50の関係を説明する。図13に示すように、プローブ針先端からウエハ上面(正確にはボンディング・パッド上面)間の距離、すなわち、プローブ針・ウエハ間クリアランスD(プローブ針自体の高さは、種類によって異なるが、一般に3ミリ・メートルから15ミリ・メートル程度である)は、処理の内容によって以下のように設定するのが好適である。プローブ検査の実行中でプローブ針がボンディング・パッドにコンタクトしているときは、もちろんプローブ針・ウエハ間クリアランスDはゼロとなる。同一のウエハ上で次の試験サイトに移動する際(ウエハ内移動時)等は、非接触近接状態で移動する。また、安定化待機125、126の際にも、このウエハ内移動時と同等な非接触近接状態に維持されることが、精度の確保または温度均一化の観点から好適である。これら以外の通常の移動時(ウエハ・ステージ60が移動するとき)、たとえば、プローブ部59からウエハ・ステージ60が外部(プローバ51内のプローブ部59以外の部分)に移動するとき、および、ウエハ・ステージ60が外部からプローブ部59へ移動するとき等は、非接触近接状態よりも大きな通常間隔を維持した状態で移動するのが、動作上の安定性または安全性の観点から好適である。なお、非接触近接状態におけるプローブ針・ウエハ間クリアランスDは、たとえば、200マイクロ・メートルから700マイクロ・メートル程度が好適である。また、通常間隔の際のプローブ針・ウエハ間クリアランスDは、たとえば、10ミリ・メートルから40ミリ・メートル程度が好適である。

10

20

【0070】

次に、図2に基づいて、プローブ・カード50の温度安定化システムについて説明する。ウエハ・ステージ60は通常、その内部の冷却系または加熱系によって検査温度に保持されているので、ウエハ・ステージ60がプローブ・カード50の直下にある状態、すなわち、プローブ検査107(図1)や安定化待機125、126(図3)の際には、プローブ・カード50は検査温度(第1の温度)に近い温度になっていると考えられる。しかし、個々のプローバ51(図1)によるウエハ・テスト131(図3)の全期間を見ると、多くの期間において、ウエハ・ステージ60がプローブ・カード50の直下でない場合(ウエハ・ステージ不在期間)がある。このウエハ・ステージ不在期間には、当然、プローブ・カード50の温度は常温に近づく方向で、検査温度から離れてゆく。ウエハ・ステージ不在期間の内、いろいろな原因で発生するが、最も問題となるのは、たとえば、針跡検査122(図3)で予想外に長時間を要する場合である。これは、針跡検査122がマニュアル操作を要求する場合が多いからである。人的要素が介在するマニュアル作業では、人の不在、マニュアル操作要求の多重発生、錯誤等により長時間放置されることが多い。これらの結果、ウエハ・ステージ不在期間が無駄に長時間化する事態が発生する。長時間放置することによって、プローブ・カード50の温度が、検査温度から著しくずれると、次にプローブ・カード50の温度が安定して、時検査温度の近傍になるまで、2時間以上かかる場合もある。

30

40

【0071】

この問題を回避するには、以下のような処理が有用である。すなわち、ウエハ・ステージ不在期間においては、自動的にプローバ51の動作を監視することによって、ウエハ・ステージ60がプローブ・カード50の下方にない連続した時間であってウエハ・プローバ51が実質的に有効な動作をしていない遊休時間を監視し、この遊休時間が第1の時間間隔以上になった場合は、ウエハ11がセットされ、第1の温度(検査温度)に保持されたウエハ・ステージ60をプローブ・カード50の下方に自動的に移動させ、そこで待機させる(近接待機することが望ましい)。この手順を図2および図8に基づいて、説明する。図2および図8に示すように、プローバ51内に(外部でもよい)設けられたプローバ動作監視系65は、プローバ制御系66を監視することによって、XYテーブル制御系

50

67、ウエハ位置合わせ制御系68、針位置合わせ制御系69等の動作を監視する。そして、プローバ動作監視系65は、まず、ウエハ・ステージ60がプローブ・カード50の直下にある状態（ウエハ・ステージ滞在期間）か、ウエハ・ステージ60がプローブ・カード50の直下でない状態（ウエハ・ステージ不在期間）か否かを判断する（ウエハ・ステージ位置判定151）。ここで、ウエハ・ステージ60がプローブ・カード50の直下にある状態であれば、プローバ動作監視系65は、そのままの状態を維持する。しかし、ウエハ・ステージ60がプローブ・カード50の直下でない状態であれば、プローバ動作監視系65は、ウエハ・ステージ60に係るプローバ51の動作を監視し（ウエハ・ステージ関連動作監視152）、不必要な連続的なウエハ・ステージ不在期間の長さをカウントする。そして、この遊休時間が所定の時間間隔（第1の時間間隔、たとえば5分程度である。一般に2分以上、20分未満が好適である。更に3分以上、18分未満が好適である）以上になったか否かを判定する（遊休時間長さ判定153）。ここで、遊休時間が所定の時間間隔未満であれば、プローバ動作監視系65は、そのままの状態を維持する。しかし、遊休時間が所定の時間間隔以上であれば、プローバ動作監視系65は、プローバ制御系66にウエハ・ステージ60をプローブ・カード50の直下に復帰させるように指示を出し、ウエハ・ステージ60をプローブ・カード50の直下に復帰させ（プローブ・カード直下復帰154）、安定化待機状態（近接待機することが望ましい）とする。この安定化待機状態では、非接触近接状態と同等なプローブ針・ウエハ間クリアランスDとすることが、短時間の温度安定の観点から好適である。しかし、この安定化時間が若干伸びてもよい場合には、プローブ針・ウエハ間クリアランスDを通常間隔またはそれと非接触近接状態と同等なプローブ針・ウエハ間クリアランスDの間の適切な値としてもよい。

【0072】

4．本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カードの説明（主に図17及び図18）

近年、パッド・ピッチの狭小化への対応、または同時テスト・チップ個数の増加（一回のコンタクトで全てのチップをテストするフル・ウエハ・テストまたは数回のコンタクトで全てのチップをテストするセミ・フル・ウエハ・テスト）のために、従来のカンチ・レバー型プローブ・カードに代わって、いろいろな種類の、いわゆるアドバンスト・プローブ・カードが使用され始めている。これらの各種のアドバンスト・プローブ・カードは、セクション3の例においてカンチ・レバー型プローブ・カードに代えて、適用できる。以下では簡単に、その構造を説明する。

【0073】

図17は本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カード、すなわち、垂直針系プローブ・カード（アドバンスト・プローブ・カードの一種）の一例を示す断面図（セクション3の図13にほぼ対応、以下おなじ）である。図18は本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カード、すなわち、マイクロ・カンチ・レバー型プローブ・カード（アドバンスト・プローブ・カードの一種）の一例を示す断面図である。これらに基づいて、本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カードの構造の概要を説明する。

【0074】

先ず、垂直針系プローブ・カードを説明する。図17に示すように、プローブ・カードの本体50は、通常のプローブ・カードと同様に、印刷配線基板（一般に、テスト品種ごとに代わる）で構成されている。プローブ・カードの本体50の上面には、通常のプローブ・カードと同様に、リング状に配列されたコネクタ部43（またはボゴピン・コンタクト部）が設けられており、そこで、テスト・ヘッド45を介して、テスト（セクション3のロジック・テストの場合はロジック・テスト）と接続されている。一方、プローブ・カードの本体50の下面には、リング状金属枠体41および固定ネジ38を介して、多数のプローブ針46（たとえば、パラジウム合金製）を保持したセラミック製の針ホルダ37が固定されている。セラミック製の針ホルダ37内には、針サポート空洞39があ

り、その天井部分でプローブ針４６は固定されており、プローブ針４６の各下端部は、針サポート空洞３９の床部の細孔を貫通して、比較的自由に保持されている。これらの多数のプローブ針４６は、インターポーザ４０を介して、プローブ・カードの本体５０と接続されている。

【００７５】

次に、マイクロ・カンチ・レバー型プローブ・カードを説明する。図１８に示すように、プローブ・カードの本体５０は、通常のプローブ・カードと同様に、印刷配線基板（一般に、テスト品種ごとに代わる）で構成されている。プローブ・カードの本体５０の上面には、図１７の例と同様に、リング状に配列されたコネクタ部４３（またはボゴピン・コンタクト部）が設けられており、そこで、テスト・ヘッド４５を介して、テスト（セクション３のロジック・テストの場合はロジック・テスト）と接続されている。一方、プローブ・カードの本体５０の下面には、リング状金属棒体４１を介して、多数のプローブ針４６（たとえば薄膜金属板をリソグラフィによりパターンニングしたもの）を保持したセラミック製の針ホルダ３７が固定されている。これらの多数のプローブ針４６は、インターポーザ４０を介して、プローブ・カードの本体５０と接続されている。この場合、先の垂直針系プローブ・カードと比較して、プローブ針４６の上下自由度が小さいので、プローブ・カードの本体５０の上面には、たわみ防止用の（たとえばステンレス製の）スティフナ（補強構造体）３６が固定されている。

【００７６】

５．サマリ

以上本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【００７７】

例えば、前記実施の形態では、プローバの形式として、主に従来型のカンチ・レバー型プローブ・カードについて、具体的に説明したが、本願はそれに限定されるものではなく、バネ型プローブ・カード、スプリング・ピン型プローブ・カード、薄膜プローブ等のフォトリソグラフィやMEMS技術を活用したアドバンスド・プローブ・カードまたはMEMSタイプのプローブ・カード等によるプローブ検査にも適用できることは言うまでもない。

【００７８】

また、前記実施の形態では、２列にボンディング・パッドを配置したチップ・レイアウトを例にとり具体的に説明したが、本願はそれに限定されるものではなく、１列にボンディング・パッドを配置したチップ・レイアウトにも３列以上およびマトリクス状にボンディング・パッドを配置したチップ・レイアウトにも適用できることは言うまでもない。

【図面の簡単な説明】

【００７９】

【図１】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバによるウエハ・テストの流れを示すプロセス・ブロック・フロー図である。

【図２】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・ステージの位置制御方法を説明するフロー・チャートである。

【図３】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・パッチに対する処理の流れを示すプロセス・ブロック・フロー図である。

【図４】本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程全体の流れを例示するプロセス・ブロック・フロー図である。

【図５】本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用するプローバの一例を示すプローバ上面図である。

【図６】本願の一実施の形態の半導体集積回路装置の製造方法によって製造される半導体集積回路装置のチップ・レイアウト全体図である。

【図７】本願の一実施の形態の半導体集積回路装置の製造方法によるプローブ検査等の製

10

20

30

40

50

造プロセス要部を説明するプロセス・ブロック・フロー図である。

【図 8】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのウエハ・ステージの位置制御方法を説明するプローバ制御系の構成の一例を示すブロック図である。

【図 9】本願の一実施の形態の半導体集積回路装置の製造方法による半導体集積回路装置の最終形態の一例の模式断面図である。

【図 10】本願の一実施の形態の半導体集積回路装置の製造方法におけるプローブ検査の様子を説明するためのプローブ・テスト状態模式上面図である。

【図 11】図 10 の破線 P の部分の拡大図である。

【図 12】本願の一実施の形態の半導体集積回路装置の製造方法におけるプローブ検査およびプローブ痕検査の様子を説明するためのプローブ・テスト状態等模式正面図である。

【図 13】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置部分模式正面図（プローブ・カード部分）である。

【図 14】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（プローブ待機時）である。

【図 15】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（ウエハ・アライメント時またはプローブ痕検査時）である。

【図 16】本願の一実施の形態の半導体集積回路装置の製造方法における個々のプローバ内でのプローブ・カードとウエハの関係をカンチ・レバー型プローブ・カードを例にとり説明するための装置要部模式正面プロセス・フロー図（針位置合わせ時）である。

【図 17】本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カード、すなわち、垂直針系プローブ・カード（アドバンスト・プローブ・カードの一種）の一例を示す断面図である。

【図 18】本願の一実施の形態の半導体集積回路装置の製造方法におけるウエハ・テスト工程に使用する他のプローブ・カード、すなわち、マイクロ・カンチ・レバー型プローブ・カード（アドバンスト・プローブ・カードの一種）の一例を示す断面図である。

【符号の説明】

【0080】

1 チップまたはウエハ上のチップ領域（被検査チップ領域）

1 a チップの上面（またはデバイス面）

3 実ボンディング・パッド

5 ダミー・パッド（針跡検査用パッド）

7 内部回路領域

11 ウエハ

11 a ウエハの上面（またはデバイス面）

12 ボール

31 ボンディング・ワイヤ

32 リード

33 配線基板

34 レジン封止部

35 バンプ電極

36 スティフナ（補強構造体）

37 （セラミック製の）針ホルダ

38 固定ネジ

39 針サポート空洞

40 インターポーザ

10

20

30

40

50

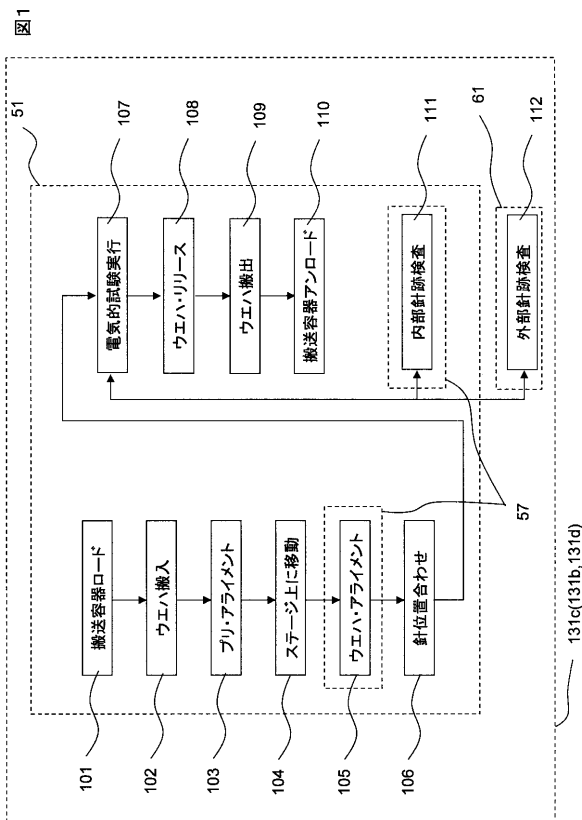
4 1	リング状金属棒体	
4 2	X Y テーブル	
4 3	ポゴピン (またはコネクタ部)	
4 4	カード・ホルダ	
4 5	テスト・ヘッド	
4 6	プローブ針	
4 7	実プローブ針	
4 8	ダミー・プローブ針	
4 9	プローブ・カードの開口	
5 0	プローブ・カード (またはプローブ・カード本体の配線基板)	10
5 1、5 1 a, 5 1 b, 5 1 c, 5 1 d	プローバ	
5 2	ウエハ搬送容器 (フープ)	
5 3	ウエハ搬送容器用ポート	
5 4	ウエハ搬送口ボット	
5 5	プリ・アライメント部	
5 6	ウエハ・ロード&アンロード部	
5 7	ウエハ・アライメント部 (内部針跡検査部)	
5 9	プローブ部	
6 0	ウエハ・ステージ	
6 1	外部針跡検査装置	20
6 2	プリ・アライメント光学系	
6 3	ウエハ・アライメント光学系	
6 4	針位置合わせ光学系	
6 5	プローバ制御監視系	
6 6	プローバ制御系	
6 7	X Y テーブル制御系	
6 8	ウエハ位置合わせ制御系	
6 9	針位置合わせ制御系	
7 1	(ウエハ・テストに先行する) ウエハ工程	
7 3	バック・グライディング処理	30
7 4	ウエハ・ダイシング	
7 5	ダイ・ボンディング	
7 6	ワイヤ・ボンディング	
7 7	レジン封止	
7 8	パンプ取り付け	
7 9	最終テスト	
8 0	出荷	
1 0 1	ウエハ搬送容器ロード	
1 0 2	ウエハ搬入	
1 0 3	プリ・アライメント	40
1 0 4	ウエハがステージ上に移動	
1 0 5	ウエハ・アライメント	
1 0 6	針位置合わせ	
1 0 7	プローブ実行 (電氣的試験実行)	
1 0 8	ウエハがステージ上から移動	
1 0 9	ウエハ搬出	
1 1 0	ウエハ搬送容器アンロード	
1 1 1	内部針跡検査	
1 1 2	外部針跡検査	
1 2 1	第 1 のウエハに対してプローブ実行	50

- 1 2 2 第1のウエハに対して針跡検査
 1 2 3 第2のウエハに対してプローブ実行
 1 2 4 ロットの最後のウエハに対してプローブ実行
 1 2 5 第1の安定化待機
 1 2 6 第2の安定化待機
 1 3 0 ウエハ・テスト以前のウエハ・プロセス
 1 3 1 ウエハ・テスト
 1 3 1 a 第1のメモリ・テスト
 1 3 1 b 第2のメモリ・テスト
 1 3 1 c 第1のロジック・テスト
 1 3 1 d 第2のロジック・テスト
 1 3 2 B G (バック・グラインディング)
 1 3 3 ダイシング (ウエハのチップへの分割)
 1 3 4 組み立て (ダイ・ボンディング、ワイヤ・ボンディング、封止等)
 1 3 5 最終電気テスト
 1 3 6 出荷
 1 4 1 第1のベーク処理
 1 4 2 第2のベーク処理
 1 5 1 ウエハ・ステージがプローブ・カードの直下領域にあるかを監視
 1 5 2 ウエハ・ステージに関連するプローバの動作を監視
 1 5 3 不必要にプローブ・カードの直下領域外にあった時間が連続して第1の時間を
 超えたかを判断
 1 5 4 ウエハ・ステージをプローブ・カードの直下領域に復帰
 D プrobe針先端からウエハ上面 (正確にはボンディング・パッド上面) 間の距離
 P 点線の円で表示した部分

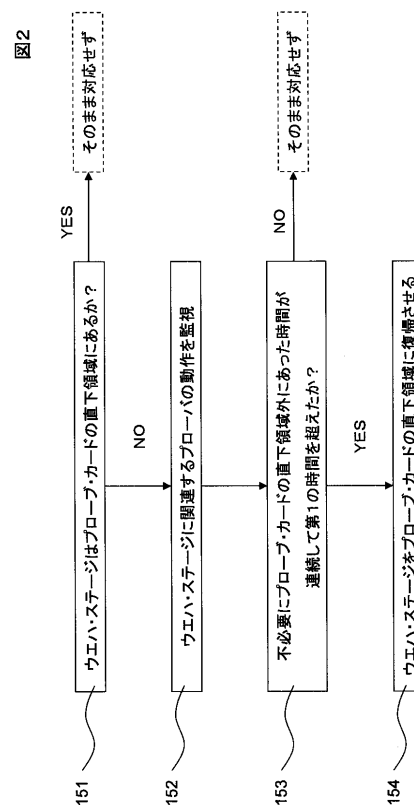
10

20

【図1】

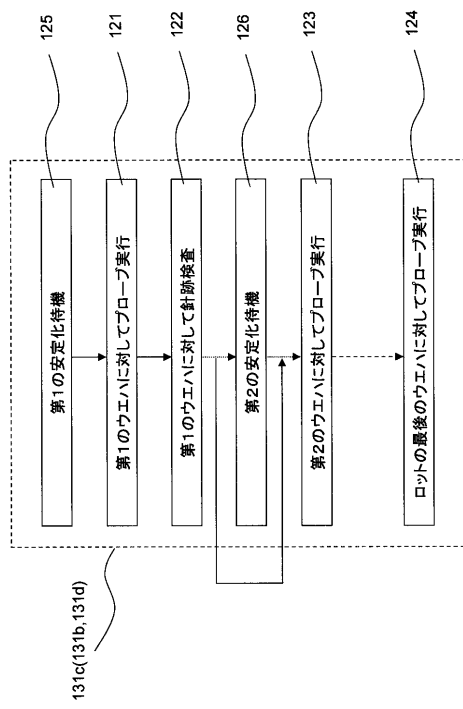


【図2】



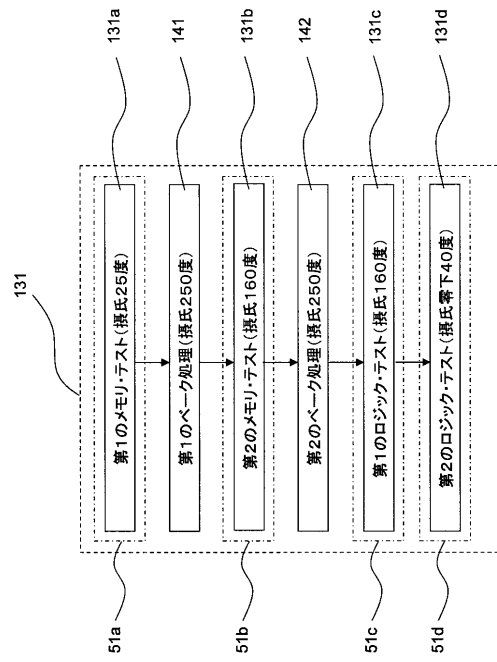
【図 3】

図3



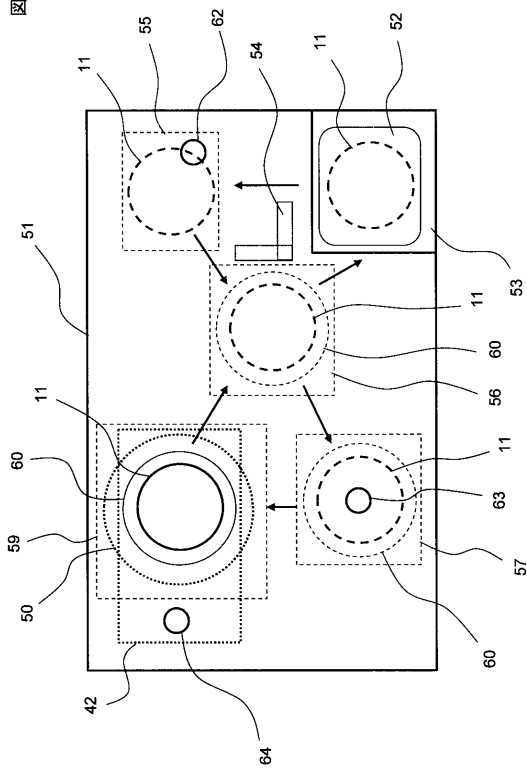
【図 4】

図4



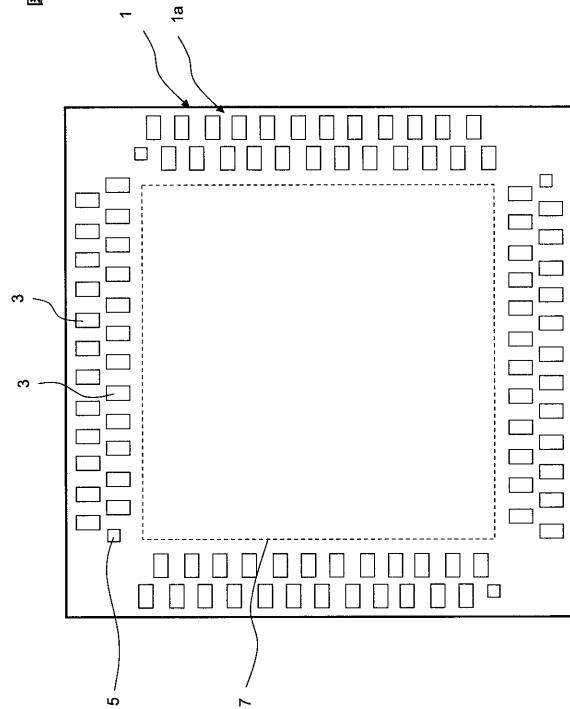
【図 5】

図5



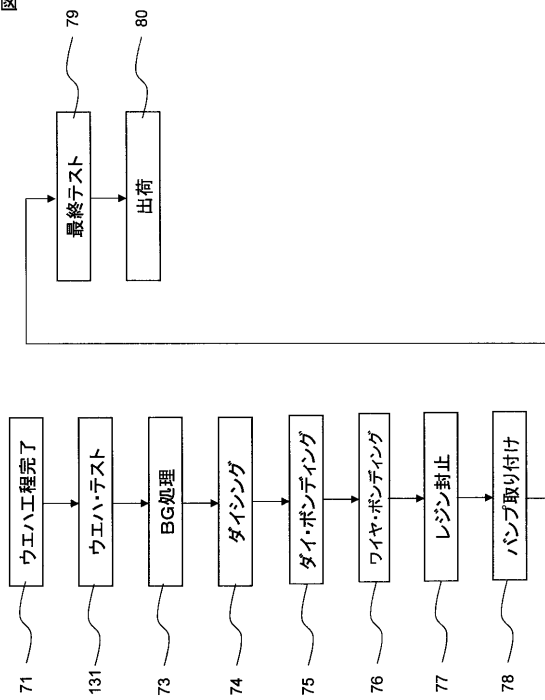
【図 6】

図6



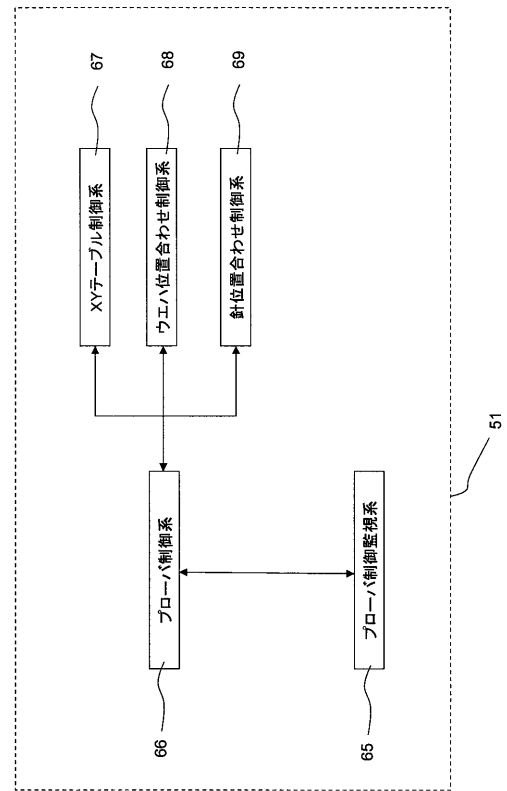
【図 7】

図7



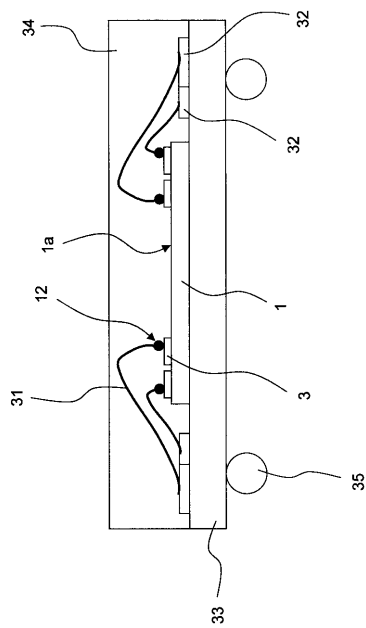
【図 8】

図8



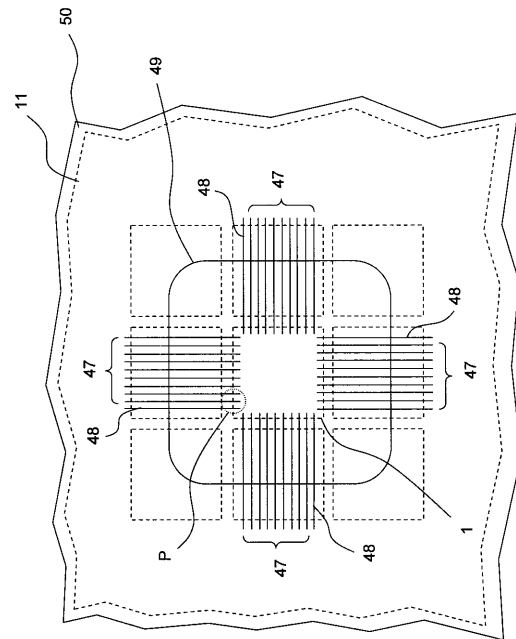
【図 9】

図9



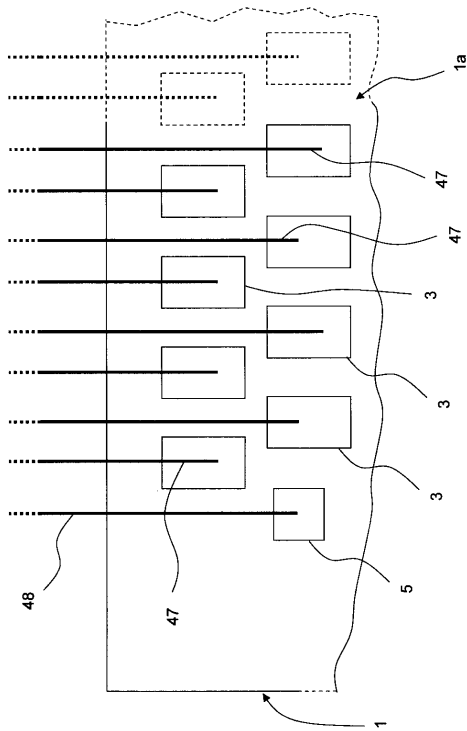
【図 10】

図10



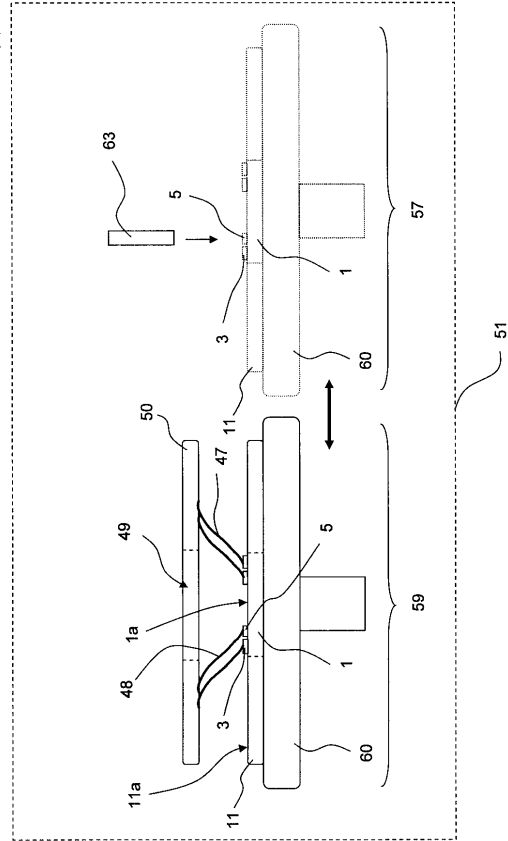
【図 1 1】

図 11



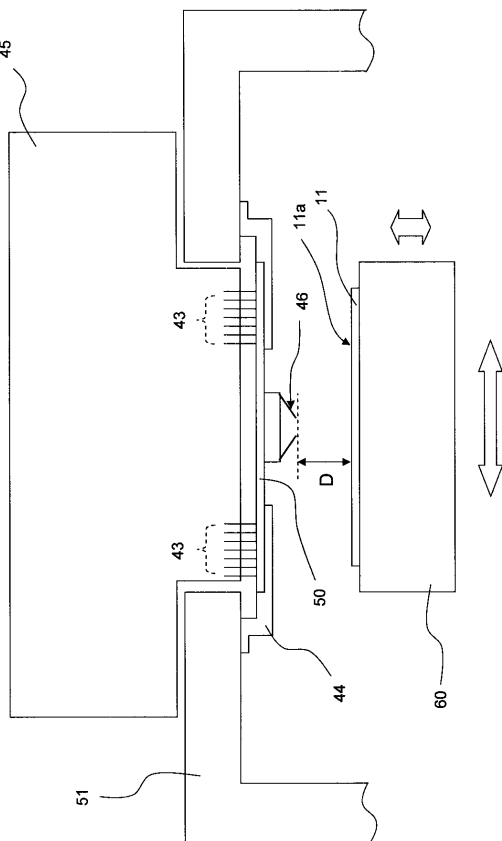
【図 1 2】

図 12



【図 1 3】

図 13



【図 1 4】

図 14

