

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 25 年 12 月 26 日 (2013.12.26)

【公開番号】特開 2011-176293 (P2011-176293A)
 【公開日】平成 23 年 9 月 8 日 (2011.9.8)
 【年通号数】公開・登録公報 2011-036
 【出願番号】特願 2011-12518 (P2011-12518)
 【国際特許分類】

H 0 1 L 21/02 (2006.01)
 H 0 1 L 27/12 (2006.01)
 H 0 1 L 21/265 (2006.01)
 H 0 1 L 21/322 (2006.01)
 H 0 1 L 21/324 (2006.01)
 H 0 1 L 21/20 (2006.01)

【F I】

H 0 1 L 27/12 B
 H 0 1 L 27/12 T
 H 0 1 L 21/265 Q
 H 0 1 L 21/322 Y
 H 0 1 L 21/324 X
 H 0 1 L 21/20

【手続補正書】
 【提出日】平成 25 年 11 月 11 日 (2013.11.11)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

第 1 の非酸化性雰囲気、または酸素と窒素の混合ガスの雰囲気下で、第 1 の半導体ウエハに 1 1 0 0 以上の第 1 の熱処理を行い、第 2 の半導体ウエハを形成する第 1 の工程と、

前記第 2 の半導体ウエハの表面への絶縁層の形成、および加速されたイオンの照射による前記第 2 の半導体ウエハ中への脆化領域の形成を行う第 2 の工程と、

前記絶縁層を介して、前記第 2 の半導体ウエハとベース基板とを貼り合わせる第 3 の工程と、

前記脆化領域で前記第 2 の半導体ウエハを分割するための前記第 2 の半導体ウエハへの第 2 の熱処理を行う工程であり、前記絶縁層を介して前記ベース基板に固定された半導体層と、前記半導体層が分離された第 3 の半導体ウエハとを形成する第 4 の工程と、を有することを特徴とする S O I 基板の作製方法。

【請求項 2】

第 1 の非酸化性雰囲気、または酸素と窒素の混合ガスの雰囲気下で、第 1 の半導体ウエハに 1 1 0 0 以上の第 1 の熱処理を行い、第 2 の半導体ウエハを形成する第 1 の工程と、

前記第 2 の半導体ウエハの表面への絶縁層の形成、および加速されたイオンの照射による前記第 2 の半導体ウエハ中への脆化領域の形成を行う第 2 の工程と、

前記絶縁層を介して、前記第 2 の半導体ウエハとベース基板とを貼り合わせる第 3 の工

程と、

前記脆化領域で前記第 2 の半導体ウエハを分割するための前記第 2 の半導体ウエハへの第 2 の熱処理を行う工程であり、前記絶縁層を介して前記ベース基板に固定された半導体層と、前記半導体層が分離された第 3 の半導体ウエハとを形成する第 4 の工程と、

前記第 3 の半導体ウエハの表面を平坦化し、第 4 の半導体ウエハを形成する第 5 の工程と、

前記第 4 の半導体ウエハを前記第 2 の半導体ウエハに用いて、前記第 2 乃至前記第 5 の工程を 1 回以上行う第 6 の工程と、

前記第 4 の半導体ウエハに、第 2 の非酸化性雰囲気中で 1100 以上の第 3 の熱処理を行い、第 5 の半導体ウエハを形成する第 7 の工程と、

前記第 5 の半導体ウエハを前記第 2 の半導体ウエハに再利用して、前記第 2 乃至前記第 5 の工程を 1 回行う第 8 の工程と、有し、

前記第 1 乃至第 5 の工程を順次 1 回行った後、前記第 6 乃至第 8 の工程を繰り返すことを特徴とする SOI 基板の作製方法。

【請求項 3】

第 1 の非酸化性雰囲気、または酸素と窒素の混合ガスの雰囲気中で、第 1 の半導体ウエハに 1100 以上の第 1 の熱処理を行い、第 2 の半導体ウエハを形成する第 1 の工程と、

前記第 2 の半導体ウエハの表面への絶縁層の形成、および加速されたイオンの照射による前記第 2 の半導体ウエハ中への脆化領域の形成を行う第 2 の工程と、

前記絶縁層を介して、前記第 2 の半導体ウエハとベース基板とを貼り合わせる第 3 の工程と、

前記脆化領域で前記第 2 の半導体ウエハを分割するための前記第 2 の半導体ウエハへの第 2 の熱処理を行う工程であり、前記ベース基板、前記絶縁層および前記第 2 の半導体ウエハから分割された半導体層を含む SOI 基板と、前記半導体層が分離された第 3 の半導体ウエハとを形成する第 4 の工程と、

前記第 3 の半導体ウエハの表面を平坦化して、第 4 の半導体ウエハを形成する第 5 の工程と、

前記第 4 の半導体ウエハの結晶欠陥を測定し、前記測定結果に基づいて前記第 4 の半導体ウエハの良否を判定する第 6 の工程と、

前記第 6 の工程で良と判定された前記第 4 の半導体ウエハを前記第 2 の半導体ウエハとして前記第 2 の工程で再利用する第 7 の工程と、

前記第 6 の工程で不良と判定された前記第 4 の半導体ウエハに、第 2 の非酸化性雰囲気中で 1100 以上の第 4 の熱処理を行い、第 5 の半導体ウエハを形成する第 8 の工程と、

前記第 5 の半導体ウエハを前記第 2 の半導体ウエハとして前記第 2 の工程で再利用する第 9 の工程と、を有する SOI 基板の作製方法。

【請求項 4】

請求項 3 において、

前記第 6 の工程において、前記結晶欠陥の測定として、前記第 4 の半導体ウエハのライフタイムの測定を行う SOI 基板の作製方法。