

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04Q 11/00 (2006.01)

H04J 14/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510053738.5

[45] 授权公告日 2010年1月20日

[11] 授权公告号 CN 100584103C

[22] 申请日 2005.3.10

[21] 申请号 200510053738.5

[73] 专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

[72] 发明人 肖新 邹世敏

[56] 参考文献

CN1541495A 2004.10.27

US2002/0081058A1 2002.6.27

CN1345142A 2002.4.17

EP1229692A1 2002.8.7

US2003/0123493A1 2003.7.3

审查员 王小千

[74] 专利代理机构 北京德琦知识产权代理有限公司

代理人 宋志强 麻海明

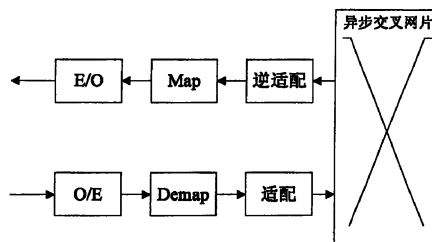
权利要求书7页 说明书29页 附图10页

[54] 发明名称

光传送网中的信号调度方法和系统

[57] 摘要

本发明公开了一种光传送网络中的信号调度方法，包括：将所接收的光信号经光电转换处理成为电信号，再进行解映射处理后，适配至一个统一的颗粒级别，在基于该颗粒级别的异步交叉矩阵中进行异步交叉调度处理。同时还公开了一种光传送网络中的信号调度系统包括：光电转换单元、解映射单元、适配装置、异步交叉矩阵接收的光信号经光电转换单元转换为电信号后，输入至解映射单元，经解映射处理输出后，进入适配装置适配处理，以统一的颗粒级别输出，进入异步交叉矩阵进行异步交叉调度。本发明实现了高低各种速率级别信号的交叉调度，降低系统设计的复杂性，实现各速率级别信号之间的分插复用以及交叉连接功能，以提高OTN网络的组网灵活性。



1、一种光传送网络中的信号调度方法，其特征在于，包括：

将所接收的光信号经光电转换处理成为电信号，再进行解映射处理后，将信号速率适配至一个统一的颗粒级别，在基于该颗粒级别的异步交叉矩阵中进行异步交叉调度处理；

所述信号速率适配的过程包括：

对于当前信号的速率大于所述颗粒级别的情况，

如果所接收信号是由多路速率为所述颗粒级别的低速信号映射复用而成的，则将当前信号时分解复用成多路所述的低速信号；

如果所接收信号是由一路速率大于所述颗粒级别的高速信号映射而成的，则将当前信号拆分成多路速率为所述颗粒级别的并行信号；

如果所接收信号是由一路以上速率大于所述颗粒级别的高速信号映射复用而成的，则将当前信号时分解复用成多路所述的高速信号，将得到的每路高速信号拆分成多路速率为所述颗粒级别的并行信号。

2、根据权利要求1所述的方法，其特征在于，所述信号速率适配的过程还包括：

经过解映射处理后，如果当前信号的速率等于所述颗粒级别，则将当前信号直接送入所述异步交叉矩阵进行异步交叉调度；

如果当前信号的速率小于所述颗粒级别，则将多路与当前信号同种类型的信号合并成一路速率为所述颗粒级别的信号。

3、根据权利要求1或2所述的方法，其特征在于，所述接收的光信号为ITU-T G.709协议下的光信号。

4、根据权利要求3所述的方法，其特征在于，所述统一的颗粒级别为ODU1速率级别；

如果所接收的光信号为由1路ODU1映射而成的OTU1，则所述信号速率适配的过程为将解映射后形成的ODU1进行ODU成帧、扰码处理后，送入所

述异步交叉矩阵进行异步交叉调度；

如果所接收的光信号为由 4 路 ODU1 映射复用而成的 OTU2，则所述信号速率适配的过程为将解映射后形成的 ODU2 时分解复用为 4 路 ODU1 后，进行 ODU 成帧、扰码处理；

如果所接收的光信号为由 16 路 ODU1 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 时分解复用为 16 路 ODU1 后，进行 ODU 成帧、扰码处理；

如果所接收的光信号为由 1 路 ODU2 映射而成的 OTU2，则所述信号速率适配的过程为将解映射后形成的 ODU2 进行 ODU 成帧、扰码处理后，使用通道化成帧的方法拆分为 4 路速率为 ODU1 速率级别的并行信号；

如果所接收的光信号为由 1 路 ODU3 映射而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 进行 ODU 成帧、扰码处理后，使用通道化成帧的方法拆分为 16 路速率为 ODU1 速率级别的并行信号；

如果所接收的光信号为由 4 路 ODU2 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 时分解复用为 4 路 ODU2 后，进行 ODU 成帧、扰码处理，将得到的每路 ODU2 分别使用通道化成帧的方法拆分为 4 路速率为 ODU1 速率级别的并行信号。

5、根据权利要求 4 所述的方法，其特征在于，所述解映射的处理过程包括：OTU 定帧、解扰、FEC 解码、OTU 开销终结、ODU 解映射。

6、根据权利要求 2、4、5 中任意一项所述的方法，其特征在于，所述拆分的过程为：对信号进行定帧处理后，按帧的顺序进行缓存，每当存满 n 帧后，将该 n 帧的数据并行发出，并重复执行上述拆分的过程；其中 n 为当前信号欲拆分成的路数。

7、根据权利要求 3 所述的方法，其特征在于，所述解映射的处理过程在执行完 ODU 解映射后进一步包括：ODU 映射、OTU 成帧、FEC 编码增加 FEC 区域、扰码；所述统一的颗粒级别为 OTU1 速率级别；

如果所接收的光信号为由 1 路 ODU1 映射而成的 OTU1，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU1 信号进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 OTU1，送入所述异步交叉矩阵进行异步交叉调度；

如果所接收的光信号为由 4 路 ODU1 映射复用而成的 OTU2，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU2 时分解复用为 4 路 ODU1 信号，进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 4 路 OTU1，进入异步交叉调度；

如果所接收的光信号为由 16 路 ODU1 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 时分解复用为 16 路 ODU1 信号，进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 16 路 OTU1，进入异步交叉调度；

如果所接收的光信号为由 1 路 ODU2 映射而成的 OTU2，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU2 进行 ODU2 映射、OTU2 成帧、FEC 编码、扰码处理后，形成 OTU2，使用通道化成帧的方法拆分为 4 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度；

如果所接收的光信号为由 1 路 ODU3 映射而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 进行 ODU3 映射、OTU3 成帧、FEC 编码、扰码处理后，形成 OTU3，使用通道化成帧的方法拆分为 16 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度；

如果所接收的光信号为由 4 路 ODU2 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 时分解复用为 4 路 ODU2 信号，进行 ODU2 映射、OTU2 成帧、FEC 编码、扰码处理后，形成 4 路 OTU2，将得到的每路 OTU2 分别使用通道化成帧的方法拆分为 4 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度。

8、根据权利要求 7 所述的方法，其特征在于，所述拆分的过程为：对信号

按帧的顺序进行缓存，每当存满 n 帧后，将该 n 帧的数据并行发出，并重复执行上述拆分的过程；其中 n 为当前信号的欲拆分成的路数。

9、根据权利要求 1、2、4、5、7、8 中任意一项所述的方法，其特征在于，所述异步交叉调度处理后，进一步包括：执行所述信号速率适配的过程的逆过程，进行映射处理和电光转换成为光信号后输出。

10、一种光传送网络中的信号调度系统，其特征在于，包括：

至少一个光电转换单元，用于将接收的光信号转换为电信号；

至少一个解映射单元，用于对信号进行解映射处理；

至少一个适配装置，用于将输入信号适配为统一的颗粒级别的信号；以及

异步交叉矩阵，用于对统一颗粒级别的信号进行异步交叉调度；

接收的光信号经光电转换单元转换为电信号后，输入至解映射单元，经解映射处理输出后，进入适配装置，适配成速率符合所述统一的颗粒级别的信号后输入至异步交叉矩阵进行异步交叉调度；

如果所述输入信号是由多路速率为所述颗粒级别的低速信号映射复用而成的，所述适配装置中包括：信号生成单元和时分解复用单元，时分解复用单元用于将由多路低速信号映射复用而成的高速信号时分解复用为多路速率为所述统一颗粒级别的低速信号，并输出至所述信号生成单元；

如果所接收信号是由一路速率大于所述颗粒级别的高速信号映射而成的，所述适配装置中包括：信号生成单元和拆分单元，拆分单元用于将所述信号生成单元处理后输出的信号拆分为多路速率为所述统一颗粒级别的并行信号；

如果所接收信号是由一路以上速率大于所述颗粒级别的高速信号映射复用而成的，所述适配装置中包括：信号生成单元、时分解复用单元和拆分单元，时分解复用单元将由多路低速信号映射复用而成的高速信号解复用为多路所述低速信号输入至所述信号生成单元和拆分单元，拆分单元将信号生成单元处理后输出的低速信号进一步拆分为所述统一颗粒级别的并行信号。

11、根据权利要求 10 所述的系统，其特征在于，如果所述输入信号的速率

为所述统一颗粒级别，所述适配装置为用于信号成帧、扰码的信号生成单元。

12、根据权利要求10所述的系统，其特征在于，所述拆分单元包括：定帧模块、写地址产生模块、读地址产生模块、 n 分频模块、以及 $2n$ 个先入先出存储器 FIFO，其中， n 为信号经该拆分单元拆分后输出的信号路数；

输入信号具有随路同步时钟，经定帧模块的搜帧处理后得到帧信号，同步时钟与帧信号一起输入写地址产生模块，产生写地址和写允许分别进入每个先入先出存储器 FIFO，控制先入先出存储器 FIFO 的写入，同时信号时钟还输入至 n 分频模块，经 n 分频模块分频后的输出与帧信号一起输入至读地址产生模块，产生读地址和读允许分别进入每个先入先出存储器 FIFO，控制先入先出存储器 FIFO 的读出；

输入信号的数据按帧的顺序依次写入 n 个先入先出存储器 FIFO，写满后 n 个先入先出存储器 FIFO 中的数据并行输出，同时后面的数据依次写入另外的 n 个先入先出存储器 FIFO，写满后所述另外 n 个先入先出存储器 FIFO 中的数据并行输出。

13、根据权利要求10所述的系统，其特征在于，该系统进一步包括：至少一个电光转换单元，用于将接收的电信号转换为光信号；

至少一个映射单元，用于对信号进行映射处理；

至少一个逆适配装置，用于将所述异步交叉矩阵输出的统一的颗粒级别的信号反向适配为所需速率的信号；

异步交叉矩阵进行异步交叉调度后输出的信号，进入逆适配装置进行反向适配处理，输入至映射单元，经映射处理后，进入电光转换单元转换为光信号。

14、根据权利要求13所述的系统，其特征在于，如果所需输出信号的速率为所述统一颗粒级别，所述逆适配装置包括：定帧对齐单元和信号恢复单元，所述定帧对齐单元对异步交叉矩阵输出的统一颗粒级别的信号进行定帧对齐处理后输入至信号恢复单元进行解扰码处理后输出；

如果所需输出的为由多路速率为所述颗粒级别的低速信号映射复用而成的

信号, 所述逆适配装置包括: 定帧对齐单元、信号恢复单元和时分复用单元, 时分复用单元用于将经所述定帧对齐单元和信号恢复单元输出的多路低速信号时分复用为一路所需速率级别的高速信号后输出;

如果所需输出的为由一路速率大于所述颗粒级别的高速信号映射而成的信号, 所述逆适配装置包括: 定帧对齐单元、信号恢复单元和合并单元, 所述定帧对齐单元将所述异步交叉矩阵输出的每组统一颗粒级别的并行信号进行定帧对齐处理后输入至合并单元, 合并单元将多路并行信号合并为一一路所需速率级别的高速信号后输入至信号恢复单元解扰码处理后输出;

如果所需输出的为由一路以上速率大于所述颗粒级别的高速信号映射复用而成的信号, 所述逆适配装置包括: 定帧对齐单元、信号恢复单元、时分复用单元和合并单元, 所述定帧对齐单元将所述异步交叉矩阵输出的每组统一颗粒级别的并行信号进行定帧对齐处理后输入至合并单元, 合并单元将多路并行信号合并为一一路信号后输入至信号恢复单元解扰码处理后输出至时分复用单元时分复用为一一路所需速率级别的高速信号后输出。

15、根据权利要求 14 所述的系统, 其特征在于,

所述合并单元, 内部设置有 $2n$ 个先入先出存储器 FIFO, 每个先入先出存储器 FIFO 存储一帧数据, 数据和参考帧信号依次写入 n 个先入先出存储器 FIFO 进行对齐处理, 与此同时, 以 n 倍于写操作的速率依次从另外 n 个所述先入先出存储器 FIFO 中读取数据并输出; 其中, n 为信号经该拆分单元拆分后输出的信号路数;

所述定帧对齐单元包括:

背板接口模块, 用于对输入的 n 路信号进行时钟数据恢复, 将恢复后的 n 路时钟和数据信号输入至定帧对齐模块, 选择其中一路时钟作为参考时钟分别发送至定帧对齐模块和所述合并单元;

定帧对齐模块, 用于对每路信号分别进行帧搜索, 找到 n 路信号各自的帧起始位置, 将 n 路信号的帧起始位置都对齐到相同的帧相位上, 输出 n 路对齐

的数据和参考帧信号至所述合并单元。

光传送网中的信号调度方法和系统

技术领域

本发明涉及光传送网络（OTN）中的信号调度技术，特别是指一种在 OTN 中实现信号调度的方法和系统。

背景技术

光传送体系（OTH）技术是在同步数字体系（SDH）/同步光网络（Sonet）之后的新一代传送体制。OTN 网络的优势是满足数据带宽的爆发性发展要求，它是针对骨干网络层次大容量粗颗粒的调度需求而发展形成的一种透明传送技术，并采用了数字包封技术。

为了实现 OTH 中的数据传输，国际电信联盟标准部（ITU-T）G.709 建议定义了光数据单元（ODUk），其中 $k=1, 2, 3$ ，作为三种级别的连接信号，速率分别为：

$$\text{ODU1: } 239/238 \times 2.48832 \text{ Gbps} = 2.498775126 \text{ Gbps};$$

$$\text{ODU2: } 239/237 \times 9.95328 \text{ Gbps} = 10.037273924 \text{ Gbps};$$

$$\text{ODU3: } 239/236 \times 39.81312 \text{ Gbps} = 40.319218983 \text{ Gbps}.$$

即，ODUk ($k=1, 2, 3$) 的速率满足： $239/(239-k) \times \text{“STM-N”}$ 。

以及，光传送单元（OTUk），其中 $k=1, 2, 3$ ，作为三种级别的传送信号，速率分别为：

$$\text{OTU1: } 255/238 \times 2.48832 \text{ Gbps} = 2.66605714285714 \text{ Gbps};$$

$$\text{OTU2: } 255/237 \times 9.95328 \text{ Gbps} = 10.7092253164557 \text{ Gbps};$$

$$\text{OTU3: } 255/236 \times 39.81312 \text{ Gbps} = 43.018413559322 \text{ Gbps}.$$

即，OTUk ($k=1, 2, 3$) 的速率满足： $255/(239-k) \times \text{“STM-N”}$ 。

另外，还定义了光净荷单元（OPUk）、支路单元组（ODTUGk）等信

号，其中 $k = 1, 2, 3$ ，用以实现不同的功能。

并且，ITU-T G.709 还定义了上述各种信号之间相互转换的映射及时分复用（TDM）方法，转换路径参见图 1 所示。

从图1中可以看出，提供的映射及时分复用路径主要有：

- 1、STM16→OPU1→ODU1→OTU1
- 2、STM64→OPU2→ODU2→OTU2
- 3、STM256→OPU3→ODU3→OTU3
- 4、 $4 \times \text{STM16} \rightarrow 4 \times \text{OPU1} \rightarrow 4 \times \text{ODU1} \rightarrow \text{ODTUG2} \rightarrow \text{OPU2} \rightarrow \text{ODU2} \rightarrow \text{OTU2}$
- 5、 $16 \times \text{STM16} \rightarrow 16 \times \text{OPU1} \rightarrow 16 \times \text{ODU1} \rightarrow \text{ODTUG3} \rightarrow \text{OPU3} \rightarrow \text{ODU3} \rightarrow \text{OTU3}$
- 6、 $4 \times \text{STM64} \rightarrow 4 \times \text{OPU2} \rightarrow 4 \times \text{ODU2} \rightarrow \text{ODTUG3} \rightarrow \text{OPU3} \rightarrow \text{ODU3} \rightarrow \text{OTU3}$

为了保证 OTN 网络对客户数据及其同步定时的透明传送，在进行信号交叉调度时，OTN 网络基于不同颗粒的 ODU k ($k = 1, 2, 3$) 信号分别进行调度，交叉调度单元分开处理，从而完成 ODU k ($k = 1, 2, 3$) 信号的连接调度功能。

目前，基于 ODU k ($k = 1, 2, 3$) 连接的调度采用高速异步交叉网片实现。但是，当前业界成熟的高速大容量异步电交叉网片端口速率一般能达到 3.6Gbps，仅可以对 ODU1 串行信号完成调度功能。

这样，对于 ODU2/ODU3 串行信号，即通过上述映射复用路径 2、3 得到的 ODU2/ODU3 信号，由于其内部客户数据为大颗粒形式，例如 STM64、STM256，因此应该直接对 ODU2/ODU3 实现调度功能，但是现有异步交叉芯片技术水平上无法实现如此高比特速率的调度功能，这样必须先采用解复用的方法分解得到低比特速率信号，在此称之为等效 ODU1 信号，再进行调度。其中，这里的等效 ODU1 信号与正常 ODU1 帧结构相同，但比 ODU1

速率要高。

目前提出的 OTN 网络中的信号调度方案主要有如下两种：

第一种技术方案为专利号为 US 2002/0080442 的美国专利。参见图 2 所示，实现信号调度的系统包括：三个独立的异步交叉矩阵 S3、S2、S1，分别基于 43G、10.7G、2.7G 颗粒，用于对相应速率的信号进行交叉；三个异步交叉矩阵之间通过时分复用解复用单元 MUX2 和 MUX1 进行耦合。

具体工作方式为：速率为 43G 的 OTU3 信号进入输入/输出端口 IO3，转换为 ODU3 信号后，进入基于 43G 颗粒的异步交叉矩阵 S3，进行调度后输出；进入 MUX2 解复用为 4 路 10.7G 的 ODU2 信号，进入基于 10.7G 颗粒的异步交叉矩阵 S2，进行调度后输出；进入 MUX1，每路 10.7G 的 ODU2 信号被解复用为 4 路 2.7G 的 ODU1 信号，进入基于 2.7G 颗粒的异步交叉矩阵 S1，进行调度。

对于速率为 10.7G 的输入信号 OTU2 则直接进入 IO2，转换为 ODU2 信号后，进入基于 10.7G 颗粒的异步交叉矩阵 S2，进行调度后输出；进入 MUX1，10.7G 的 ODU2 信号被解复用为 4 路 2.7G 的 ODU1 信号，进入基于 2.7G 颗粒的异步交叉矩阵 S1，进行调度。

对于速率为 2.7G 的输入信号 OTU1 则直接进入 IO1，转换为 ODU1 信号后，进入基于 2.7G 颗粒的异步交叉矩阵 S1，进行调度。

但是由于目前异步交叉芯片技术还不成熟，还不能提供这种大容量的 43Gbps 和 10.7Gbps 颗粒级别的异步电交叉网片，因此无法实现等效 ODU2 和 ODU3 串行信号调度。另外，由于各级矩阵之间有耦合关系，使调度路径复杂；整个系统供使用了 3 个级别基于 43G/10.7G/2.7G 颗粒的异步交叉矩阵，使得交叉设计也很复杂。

现有第二种技术方案，来自于专利号为 US 2003/001616416 的美国专利。参见图 3 所示，该系统主要由晶振单元、映射单元（Map）、解映射单元（Demap）、串/并单元、并/串单元以及同步交叉网片组成。

信号交叉调度过程中，输入的 OTU3/OTU2/OTU1 信号分别进入对应速率的 Map 单元 21、24、27，进行一定数量字节的填塞映射后到达一个更高速率，完成信号的透明映射，此时各路信号的速率刚好为 SDH 基本速率单元 STM-1 (155.52 Mbps) 的整数倍，即 OTU3 $\rightarrow 288 \times 155.52\text{Mbps} = 44.78976\text{Gbps}$ ，OTU2 $\rightarrow 72 \times 155.52\text{Mbps} = 11.19744\text{Gbps}$ ，OTU1 $\rightarrow 18 \times 155.52\text{Mbps} = 2.79936\text{Gbps}$ 。这些填塞字节映射过程的作用是完成 OTUk 信号到 SDH 容器频差的平滑，是一种异步映射过程，以保证所有 OTUk 信号的同步。

然后，从 Map 单元 21、24、27 输出的这些串行高速信号经过 S/P 单元 22、25、28 分别转换成 64/16/4 路并行信号，其单线速率为 699.84Mbps，即 S/P 单元 22、25、28 分别完成 $44.78976\text{Gbps} \rightarrow 64 \times 699.84\text{Mbps}$ ， $11.19744\text{Gbps} \rightarrow 16 \times 699.84\text{Mbps}$ ， $2.79936\text{Gbps} \rightarrow 4 \times 699.84\text{Mbps}$ 的转换，以使调度系统在 699.84MHz 基准频率上进行同步调度，从而实现 OTU3/2/1 信号的调度功能。

并行信号进入基于 699.84Mbps 颗粒的同步交叉网片 10 进行交叉调度后，进入 P/S 单元 32、35、38 分别转换成串行高速信号，其单线速率为 699.84Mbps，即 P/S 单元 32、35、38 分别完成 $64 \times 699.84\text{Mbps} \rightarrow 44.78976\text{Gbps}$ ， $16 \times 699.84\text{Mbps} \rightarrow 11.19744\text{Gbps}$ ， $4 \times 699.84\text{Mbps} \rightarrow 2.79936\text{Gbps}$ 的转换。

最后，串行高速信号进入 Demap 单元 31、34、37，进行和 Map 过程相反的去填塞解映射过程，从高速串行信号中恢复出内部的 OTU3/2/1 业务数据输出。

其中，晶振单元 15 输出 44.78976GHz 的时钟信号 f_0 ，并且该时钟信号 f_0 还进一步进入 1/4 分频单元 16、1/16 分频单元 17 和 1/N 分频单元 18；时钟信号 f_0 通过 1/4 分频单元 16 和 1/16 分频单元 17 的分频处理得到 11.19744GHz 和 2.79936 GHz 的时钟信号 $f_0/4$ 和 $f_0/16$ 。这些输出的时钟信

号可分别送给对应的 Map/Demap 单元用于 OTU3/2/1 业务与 44.78976Gbps、11.19744Gbps、2.79936Gbps 串行高速信号之间的异步映射/解映射。1/N 分频单元 18 的分频比 N 为串/并 (S/P) 单元 28 并行位宽的 16 倍, 即 $4 \times 16 = 64$, 用于产生各 S/P 单元、背板调度系统、P/S 单元的基准频率 699.84MHz。

现有技术二的缺点是: 该技术是基于 OTU1/OTU2/OTU3 信号传送单元的调度, 未实现 ODU1/ODU2/ODU3 的连接层次功能, 这样对于 OTN 网络的连接监视管理无法实现, 其不是一个完整的 OTN 设备单元, 只是完成了 OTU1/OTU2/OTU3 的调度功能。OTU1/OTU2/OTU3 的异步映射的填塞方法不尽相同, 因此传送单元之间无法互通, 只能构成独立的 OTU1 或 OTU2 或 OTU3 的 OTN 网络, 使 OTN 网络组网受到限制。

发明内容

有鉴于此, 本发明的主要目的在于提供一种光传送网中实现信号调度的方法, 实现高低各种速率级别信号的交叉调度, 降低系统设计的复杂性, 实现各速率级别信号之间的分插复用以及交叉连接功能, 以提高 OTN 网络的组网灵活性。

基于上述目的本发明提供一种光传送网络中的信号调度方法, 包括:

将所接收的光信号经光电转换处理成为电信号, 再进行解映射处理后, 将信号速率适配至一个统一的颗粒级别, 在基于该颗粒级别的异步交叉矩阵中进行异步交叉调度处理;

所述信号速率适配的过程包括:

对于当前信号的速率大于所述颗粒级别的情况,

如果所接收信号是由多路速率为所述颗粒级别的低速信号映射复用而成的, 则将当前信号时分解复用成多路所述的低速信号;

如果所接收信号是由一路速率大于所述颗粒级别的高速信号映射而成的, 则将当前信号拆分成多路速率为所述颗粒级别的并行信号;

如果所接收信号是由一路以上速率大于所述颗粒级别的高速信号映射复用

而成的，则将当前信号时分解复用成多路所述的高速信号，将得到的每路高速信号拆分成多路速率为所述颗粒级别的并行信号。

该方法所述信号速率适配的过程包括：

经过解映射处理后，如果当前信号的速率等于所述颗粒级别，则将当前信号直接送入所述异步交叉矩阵进行异步交叉调度；

如果当前信号的速率小于所述颗粒级别，则将多路与当前信号同种类型的信号合并成一路速率为所述颗粒级别的信号。

该方法所述接收的光信号为 ITU-T G.709 协议下的光信号。

该方法所述统一的颗粒级别为 ODU1 速率级别；

如果所接收的光信号为由 1 路 ODU1 映射而成的 OTU1，则所述信号速率适配的过程为将解映射后形成的 ODU1 进行 ODU 成帧、扰码处理后，送入所述异步交叉矩阵进行异步交叉调度；

如果所接收的光信号为由 4 路 ODU1 映射复用而成的 OTU2，则所述信号速率适配的过程为将解映射后形成的 ODU2 时分解复用为 4 路 ODU1 后，进行 ODU 成帧、扰码处理；

如果所接收的光信号为由 16 路 ODU1 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 时分解复用为 16 路 ODU1，进行 ODU 成帧、扰码处理后；

如果所接收的光信号为由 1 路 ODU2 映射而成的 OTU2，则所述信号速率适配的过程为将解映射后形成的 ODU2 进行 ODU 成帧、扰码处理后，使用通道化成帧的方法拆分为 4 路速率为 ODU1 速率级别的并行信号；

如果所接收的光信号为由 1 路 ODU3 映射而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 进行 ODU 成帧、扰码处理后，使用通道化成帧的方法拆分为 16 路速率为 ODU1 速率级别的并行信号；

如果所接收的光信号为由 4 路 ODU2 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射后形成的 ODU3 时分解复用为 4 路 ODU2 后，进行

ODU 成帧、扰码处理，将得到的每路 ODU2 分别使用通道化成帧的方法拆分为 4 路速率为 ODU1 速率级别的并行信号。

该方法所述解映射的处理过程包括：OTU 定帧、解扰、FEC 解码、OTU 开销终结、ODU 解映射。

该方法所述拆分的过程为：对信号进行定帧处理后，按帧的顺序进行缓存，每当存满 n 帧后，将该 n 帧的数据并行发出，并重复执行上述拆分的过程；其中 n 为当前信号欲拆分成的路数。

该方法所述解映射的处理过程在执行完 ODU 解映射后进一步包括：ODU 映射、OTU 成帧、FEC 编码增加 FEC 区域、扰码；所述统一的颗粒级别为 OTU1 速率级别；

如果所接收的光信号为由 1 路 ODU1 映射而成的 OTU1，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU1 信号进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 OTU1，送入所述异步交叉矩阵进行异步交叉调度；

如果所接收的光信号为由 4 路 ODU1 映射复用而成的 OTU2，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU2 时分解复用为 4 路 ODU1 信号，进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 4 路 OTU1，进入异步交叉调度；

如果所接收的光信号为由 16 路 ODU1 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 时分解复用为 16 路 ODU1 信号，进行 ODU1 映射、OTU1 成帧、FEC 编码、扰码处理后，形成 16 路 OTU1，进入异步交叉调度；

如果所接收的光信号为由 1 路 ODU2 映射而成的 OTU2，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU2 进行 ODU2 映射、OTU2 成帧、FEC 编码、扰码处理后，形成 OTU2，使用通道化成帧的方法拆分为 4 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度；

如果所接收的光信号为由 1 路 ODU3 映射而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 进行 ODU3 映射、OTU3 成帧、FEC 编码、扰码处理后，形成 OTU3，使用通道化成帧的方法拆分为 16 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度；

如果所接收的光信号为由 4 路 ODU2 映射复用而成的 OTU3，则所述信号速率适配的过程为将解映射处理过程后形成的 ODU3 时分解复用为 4 路 ODU2 信号，进行 ODU2 映射、OTU2 成帧、FEC 编码、扰码处理后，形成 4 路 OTU2，将得到的每路 OTU2 分别使用通道化成帧的方法拆分为 4 路速率为 OTU1 速率级别的并行信号，进入异步交叉调度。

该方法所述拆分过程为：对信号按帧的顺序进行缓存，每当存满 n 帧后，将该 n 帧的数据并行发出，并重复执行上述拆分的过程；其中 n 为当前信号的欲拆分成的路数。

该方法其特征在于，所述异步交叉调度处理后，进一步包括：执行所述信号速率适配的过程的逆过程，进行解映射处理和电光转换成为光信号后输出。

本发明的另一主要目的是一种光传送网中实现信号调度的系统，可支持高低各种速率级别信号的交叉调度，降低系统设计的复杂性，支持各速率级别信号之间的分插复用以及交叉连接功能，提高 OTN 网络的组网灵活性。

基于该目的本发明提供一种光传送网络中的信号调度系统，包括：

至少一个光电转换单元，用于将接收的光信号转换为电信号；

至少一个解映射单元，用于对信号进行解映射处理；

至少一个适配装置，用于将输入信号适配为统一的颗粒级别的信号；以及异步交叉矩阵，用于对统一颗粒级别的信号进行异步交叉调度；

接收的光信号经光电转换单元转换为电信号后，输入至解映射单元，经解映射处理输出后，进入适配装置，适配成速率符合所述统一的颗粒级别的信号后输入至异步交叉矩阵进行异步交叉调度；

如果所述输入信号是由多路速率为所述颗粒级别的低速信号映射复用而成的，所述适配装置中包括：信号生成单元和时分解复用单元，时分解复用单元用于将由多路低速信号映射复用而成的高速信号时分解复用为多路速率为所述统一颗粒级别的低速信号，并输出至所述信号生成单元；

如果所接收信号是由一路速率大于所述颗粒级别的高速信号映射而成的，所述适配装置中包括：信号生成单元和拆分单元，拆分单元用于将所述信号生成单元处理后输出的信号拆分为多路速率为所述统一颗粒级别的并行信号；

如果所接收信号是由一路以上速率大于所述颗粒级别的高速信号映射复用而成的，所述适配装置中包括：信号生成单元、时分解复用单元和拆分单元，时分解复用单元将由多路低速信号映射复用而成的高速信号解复用为多路所述低速信号输入至所述信号生成单元和拆分单元，拆分单元将信号生成单元处理后输出的低速信号进一步拆分为所述统一颗粒级别的并行信号。

如果所述输入信号的速率为所述统一颗粒级别，所述适配装置为用于信号成帧、扰码的信号生成单元。

该系统所述拆分单元包括：定帧模块、写地址产生模块、读地址产生模块、 n 分频模块、以及 $2n$ 个先入先出存储器 FIFO，其中， n 为信号经该拆分单元拆分后输出的信号路数；

输入信号具有随路同步时钟，经定帧模块的搜帧处理后得到帧信号，同步时钟与帧信号一起输入写地址产生模块，产生写地址和写允许分别进入每个先入先出存储器 FIFO，控制先入先出存储器 FIFO 的写入，同时信号时钟还输入至 n 分频模块，经 n 分频模块分频后的输出与帧信号一起输入至读地址产生模块，产生读地址和读允许分别进入每个先入先出存储器 FIFO，控制先入先出存储器 FIFO 的读出；

输入信号的数据按帧的顺序依次写入 n 个先入先出存储器 FIFO，写满后 n 个先入先出存储器 FIFO 中的数据并行输出，同时后面的数据依次写入另外的 n 个先入先出存储器 FIFO，写满后所述另外 n 个先入先出存储器 FIFO 中的数据并行输出。

该系统进一步包括：至少一个电光转换单元，用于将接收的电信号转换为光信号；

至少一个映射单元，用于对信号进行映射处理；

至少一个逆适配装置，用于将所述异步交叉矩阵输出的统一的颗粒级别的信号反向适配为所需速率的信号；

异步交叉矩阵进行异步交叉调度后输出的信号，进入逆适配装置进行反向适配处理，输入至映射单元，经映射处理后，进入电光转换单元转换为光信号。

该系统如果所需输出信号的速率为所述统一颗粒级别，所述逆适配装置包括：定帧对齐单元和信号恢复单元，所述定帧对齐单元对异步交叉矩阵输出的统一颗粒级别的信号进行定帧对齐处理后输入至信号恢复单元进行解扰码处理后输出；

如果所需输出的为由多路速率为所述颗粒级别的低速信号映射复用而成的信号，所述逆适配装置包括：定帧对齐单元、信号恢复单元和时分复用单元，时分复用单元用于将经所述定帧对齐单元和信号恢复单元输出的多路低速信号时分复用为一组所需速率级别的高速信号后输出；

如果所需输出的为由一路速率大于所述颗粒级别的高速信号映射而成的信号，所述逆适配装置包括：定帧对齐单元、信号恢复单元和合并单元，所述定帧对齐单元将所述异步交叉矩阵输出的每组统一颗粒级别的并行信号进行定帧对齐处理后输入至合并单元，合并单元将多路并行信号合并为一组所需速率级别的高速信号后输入至信号恢复单元解扰码处理后输出；

如果所需输出的为由一路以上速率大于所述颗粒级别的高速信号映射复用而成的信号，所述逆适配装置包括：定帧对齐单元、信号恢复单元、时分复用单元和合并单元，所述定帧对齐单元将所述异步交叉矩阵输出的每组统一颗粒级别的并行信号进行定帧对齐处理后输入至合并单元，合并单元将多路并行信号合并为一组信号后输入至信号恢复单元解扰码处理后输出至时分复用单元时分复用为一组所需速率级别的高速信号后输出。

该系统所述合并单元，内部设置有 $2n$ 个先入先出存储器 FIFO，每个先入

先出存储器 FIFO 存储一帧数据，数据和参考帧信号依次写入 n 个先入先出存储器 FIFO 进行对齐处理，与此同时，以 n 倍于写操作的速率依次从另外 n 个先入先出存储器 FIFO 中读取数据并输出；其中， n 为信号经该拆分单元拆分后输出的信号路数；

所述定帧对齐单元包括：

背板接口模块，用于对输入的 n 路信号进行时钟数据恢复，将恢复后的 n 路时钟和数据信号输入至定帧对齐模块，选择其中一路时钟作为参考时钟分别发送至定帧对齐模块和所述合并单元；

定帧对齐模块，用于对每路信号分别进行帧搜索，找到 n 路信号各自的帧起始位置，将 n 路信号的帧起始位置都对齐到相同的帧相位上，输出 n 路对齐的数据和参考帧信号至所述合并单元。

该系统所述异步交叉矩阵为异步交叉网片。

从上面所述可以看出，本发明提供了一种光传送网中信号调度的方法和系统具有如下特点和优点：

1) 采用信号速率适配的方式，使无论哪种速率级别的信号都可以到转换为统一速率级别，并在统一异步交叉矩阵中进行调度，而无需多级交叉单元，从而降低了系统设计的复杂性，并且统一调度能够实现各速率级别信号之间的灵活分插复用，提高了 OTN 网络的组网灵活性。

2) 本发明拓展了现有技术信号的时分复用/解复用技术，将高速信号拆分成多路低速并行信号捆绑调度，通过通道化成帧的并行信号上传送高速信号颗粒，并且在调度系统中使用相同的调度路径，从而实现高速信号颗粒的调度功能。使在现有异步交叉芯片技术水平上，解决了 ODU2/ODU3 更高速率信号的调度问题。

附图说明

图 1 为 ITU-T G.709 定义的各种信号之间的映射复用路径示意图；

图 2 为现有第一种技术方案的信号调度系统结构示意图；

图 3 为现有第二种技术方案的信号调度系统结构示意图；

图 4 为本发明信号调度系统的结构框图；

图 5 为本发明信号调度系统中适配装置的结构示意图；

图 6 为本发明信号调度系统中逆适配装置的结构示意图；

图 7 为本发明可同时对基于 ODU1/ODU2/ODU3 进行统一调度的系统结构示意图；

图 8 为 ITU-T G.709 规定的从 ODU_k 到 OTU_k 的映射结构示意图；

图 9 为本发明信号调度系统中的 ODU2 拆分单元的结构示意图；

图 10 为本发明信号调度系统中针对 ODU2 信号的 ODU2 FIFO 合并单元的结构示意图；

图 11 为本发明针对 ODU2 信号的 ODU2 FIFO 合并单元中背板接口模块的结构示意图；

图 12 为本发明针对 ODU2 信号的 ODU2 FIFO 合并单元中定帧对齐模块的结构示意图；

图 13 为本发明定帧对齐模块帧对齐过程的时序图；

图 14 为本发明本发明针对 ODU2 信号的 ODU2 FIFO 合并单元中 ODU2 FIFO 合并单元的结构示意图。

具体实施方式

下面结合附图及具体实施例对本发明再作进一步的说明。

本发明的核心思路为：在现有高速异步交叉技术的基础上，为了统一 ODU1/ODU2/ODU3 信号的调度单元，将所接收的光信号经光电转换成为电信号，并进行解映射处理后，适配至一个统一的颗粒级别，在基于该颗粒级别的同一个异步交叉矩阵中进行异步交叉调度处理。

进行适配过程中，如果信号的速率大于所述统一的颗粒级别，则将当前信号分解成多路信号，使每路信号的速率满足所述统一的颗粒级别；如果信号的速率等于所述统一的颗粒级别，则信号经解映射后可直接送入异步交叉

矩阵进行异步交叉调度；如果信号的速率小于所述统一的颗粒级别，则可将多路信号通过时分复用等方式合并成一路信号，使该信号的速率满足所述颗粒级别。

这其中，当信号的速率大于所述统一的颗粒级别时，又有三种情况，以ITU-T G.709 协议下，采用基于 2.5Gbps 颗粒级别的异步交叉矩阵为例：

第一种情况，该信号是由多路速率为所述颗粒级别的低速信号映射复用而成的，比如：当前的 OTU2 或 OTU3 是由 4 路或 16 路 ODU1 映射复用而成的，则只需将当前信号进行时分分解复用，还原成多路速率为所述颗粒级别的低速信号，即将 OTU2 经解映射后的 ODU2 信号时分分解复用为 4 路 ODU1，将 OTU3 经解映射后的 ODU3 信号时分分解复用为 16 路 ODU1。

第二种情况，该信号是由一路速率大于所述颗粒级别的高速信号映射而成的，比如：当前的 OTU2 是由 ODU2 映射而成的，或 OTU3 是由 ODU3 映射而成的，则应将当前信号拆分成多路速率为所述颗粒级别的并行信号，比如：将 OTU2 经解映射为 ODU2 后，再使用通道化成帧的方法拆分成 4 路速率级别为 2.5Gbps 的信号，即 ODU1 速率级别，再并行发送至异步交叉矩阵，并且在调度时使用相同的调度路径，使并行信号捆绑调度，由于这 4 路信号组合在一起才能构成完整的 ODU2，因此为描述方便，本发明将拆分后的 ODU2 表示为 ODU2[3:0]，每个 ODU2[3:0] 中包含有 4 个 ODU1 速率级别的信号；将 OTU3 经解映射为 ODU3 后，再使用通道化成帧的方法拆分成 16 路 ODU1 速率级别的信号，再并行发送至异步交叉矩阵绑定调度，为描述方便，本发明将拆分后的 ODU3 表示为 ODU3[15:0]，每个 ODU3[15:0] 中包含有 16 个 ODU1 速率级别的信号。

第三种情况，该信号是由多路速率大于所述颗粒级别的高速信号映射复用而成的，比如：当前的 OTU3 是由 4 路 ODU2 映射复用而成的，则应将当前信号时分分解复用成多路速率大于所述颗粒级别的高速信号，再将得到的每路高速信号拆分成多路速率为所述颗粒级别的并行信号，即 OTU3 经解映射为 ODU3

后，先解复用为 4 路 ODU2，再将每路 ODU2 拆分为 4 路 ODU1 速率级别的信号，即 ODU2[3:0]，从而得到总共包含有 16 路 ODU1 速率级别的信号，即 $4 \times$ ODU2[3:0]，并行发送至异步交叉矩阵。

为实现上述方法本发明提供了一种信号调度系统，该系统的结构框图参见图 4 所示，至少应包括：用于对统一颗粒级别的信号进行异步交叉调度的异步交叉矩阵，以及至少一个光电转换单元、解映射单元和适配装置，用于对信号进行调度前的速率适配。调度过程为：所需要进行调度处理的光信号被该信号调度系统接收后，经光电转换单元转换为电信号后，输入至解映射单元，经解映射处理输出后，进入适配装置适配处理后，以统一的颗粒级别输出，进入异步交叉矩阵进行异步交叉调度。

调度后输出的信号根据需要还可以再进一步进行反向适配，转换成传输所需速率的信号，这样在异步交叉矩阵的输出端还可在增加逆适配装置、映射单元和电光转换单元。这样，经异步交叉矩阵调度后的输出信号进入逆适配模块执行适配过程的逆过程，转换为所需速率的信号，经映射单元重新映射后，进入电光转换单元恢复为光信号后输出。

基于当前 ITU-T G.709 协议规定的各种连接信号 ODU1/ODU2/ODU3，本发明适配装置的结构参见图 5 所示。

对于 ODU1 信号，由于本实施例的异步交叉矩阵统一采用 ODU1 速率级别的，因此根据所需的不同输出信号对 ODU1 信号进行简单的成帧、适配等操作即可。具体来讲，如果需要输出 ODU1 信号，则 ODU1 的适配装置为用于扩展 ODU 帧头和信号扰码的 ODU1 信号生成单元 501；如果需要在信号上增加控制信息比特和 FEC 纠错功能，输出带有 FEC 编码的 OTU1 信号，则 ODU1 的适配装置为用于 ODU1 映射、OTU1 成帧、FEC 编码以及扰码的 OTU1 信号生成单元 502。

对于由 $4 \times$ ODU1 复用而成的 ODU2 信号，如果需要输出带有 FEC 编码的 $4 \times$ OTU1 信号，则 ODU2 的适配装置按信号流向依次包括：用于完成

ODU2 信号向 4 路低级别的 ODU1 信号时分分解复用转换的时分分解复用单元 511, 以及处理该多路信号的完成 ODU1 映射、OTU1 成帧、FEC 编码及扰码的 OTU1 信号生成单元 502; 如果需要输出 $4 \times$ ODU1 信号, 则 ODU2 的适配装置按信号流向依次包括: 用于完成 ODU2 信号向 4 路低级别的 ODU1 信号时分分解复用转换的时分分解复用单元 511, 以及处理该多路信号的用于扩展 ODU 帧头和信号扰码的 ODU1 信号生成单元 501。其中, 由于需要经时分分解复用单元 511 处理后输出的信号为 4 路, 因此这里所述 ODU1 信号生成单元 501、OTU1 信号生成单元 502 应分别为 4 个 (图 5 中为简化起见只绘出一个)。

对于不是由低级信号复用而成的 ODU2 信号, 如果需要输出带有 FEC 编码的 OTU 信号, 则 ODU2 的适配装置按信号流向依次包括: 完成 ODU2 映射、OTU2 成帧、FEC 编码及扰码的 OTU2 信号生成单元 504, 以及用于完成串行 OTU2 信号向 OTU2[3:0]并行信号转换的 OTU2 拆分单元 506; 如果需要输出 ODU2 信号, 则 ODU2 的适配装置按信号流向依次包括: 用于扩展 ODU 帧头和信号扰码的 ODU2 信号生成单元 503, 以及用于完成串行 ODU2 信号向 OTU2[3:0]并行信号转换的 OTU2 拆分单元 505。

对于由 $16 \times$ ODU1 复用而成的 ODU3 信号, 如果需要输出带有 FEC 编码的 $16 \times$ OTU1 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于完成 ODU3 信号向 16 路低级别的 ODU1 信号时分分解复用转换的时分分解复用单元 512, 以及对应的 16 个 OTU1 信号生成单元 502; 如果需要输出 $16 \times$ ODU1 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于完成 ODU3 信号向多路低级别的 ODU1 信号时分分解复用转换的时分分解复用单元 512, 以及对应的 16 个 ODU1 信号生成单元 501。

对于由 $4 \times$ ODU2 复用而成的 ODU3 信号, 如果需要输出带有 FEC 编码的 OTU 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于完成 ODU3 信号向 4 路低级别的 ODU2 信号时分分解复用转换的时分分解复用单元 513, 对

应的 4 个 OTU2 信号生成单元 504, 以及对应的多个用于完成串行 OTU2 信号向 OTU2[3:0] 并行信号转换的 OTU2 拆分单元 506; 如果需要输出 ODU 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于完成 ODU3 信号向 4 路低级别的 ODU2 信号时分解复用转换的时分解复用单元 513, 对应的 4 个 ODU2 信号生成单元 503, 以及对应的 4 个用于完成串行 ODU2 信号向 OTU2[3:0] 并行信号转换的 OTU2 拆分单元 505。

对于不是由低级信号复用而成的 ODU3 信号, 如果需要输出带有 FEC 编码的 OTU 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于完成 ODU3 映射、OTU3 成帧、FEC 编码及扰码的 OTU3 信号生成单元 508, 以及用于完成串行 OTU3 信号向 OTU3[15:0] 并行信号转换的 OTU3 拆分单元 510; 如果需要输出 ODU 信号, 则 ODU3 的适配装置按信号流向依次包括: 用于扩展 ODU 帧头和信号扰码的 ODU3 信号生成单元 507, 以及用于完成串行 ODU3 信号向 OTU3[15:0] 并行信号转换的 OTU3 拆分单元 509。

其中, 上述 ODU_k/OTU_k ($k=1, 2, 3$) 信号生成单元在本发明中有时也统一称为信号生成单元, 所述 ODU_k/OTU_k ($k=1, 2, 3$) 拆分单元也统一称为拆分单元。

基于当前 ITU-T G.709 协议规定的各种连接信号 ODU1/ODU2/ODU3, 本发明逆适配装置的结构参见图 6 所示。

对于需要逆适配为 ODU1 的信号, 由于本实施例的异步交叉矩阵统一采用 ODU1 速率级别的, 因此逆适配过程中, 只需进行简单的定帧对齐, 解扰码等处理。具体来讲, 如果输入的为 OTU1 信号, 则 ODU1 的逆适配装置为用于 OTU1 信号定帧对齐 OTU1 定帧对齐单元 616, 和完成解扰、FEC 解码、ODU1 解映射形成 ODU1 输出的 OTU1 信号恢复单元 602; 如果输入的为 ODU1 信号, 则 ODU1 的逆适配装置为用于 ODU1 信号定帧对齐的 ODU1 定帧对齐单元 615, 和用于解扰的 ODU1 信号恢复单元 601。

对于需要逆适配为 ODU2 的信号, 如果输入的为 $4 \times$ OTU1 信号, 则

ODU2 的逆适配装置按信号流向依次包括：OTU1 定帧对齐单元 616 和 4 个具有解扰、FEC 解码及 ODU1 解映射功能的 OTU1 信号恢复单元 602，以及用于完成 4 路低级别的 ODU1 信号向 ODU2 信号时分复用转换的时分复用单元 617；如果输入的为 $4 \times$ ODU1 信号，则 ODU2 的逆适配装置按信号流向依次包括：ODU1 定帧对齐单元 615 以及 ODU1 解扰功能的 ODU1 信号恢复单元 601，以及用于完成多路低级别的 ODU1 信号向 ODU2 信号时分复用转换的时分复用单元 617。

如果输入的为 OTU2[3:0]信号，则 ODU2 的逆适配装置按信号流向依次包括：4 个用于 OTU2[3:0]定帧对齐的 OTU2[3:0]定帧对齐单元 604，用于完成 OTU2[3:0]并行信号向串行 OTU2 信号转换的 OTU2 FIFO 合并单元 612，以及用于完成 OTU2 解扰、FEC 解码和 ODU2 解映射功能形成 ODU2 的 OTU2 信号恢复单元 606；如果输入的为 ODU2[3:0]信号，则 ODU2 的逆适配装置按信号流向依次包括：4 个用于 ODU2[3:0]定帧对齐的 ODU2[3:0]定帧对齐单元 603，用于完成 ODU2[3:0]并行信号向串行 ODU2 信号转换的 ODU2 FIFO 合并单元 611，以及完成 ODU2 解扰功能的 ODU2 信号恢复单元 605。

对于需要逆适配为 ODU3 的信号，如果输入的为 $16 \times$ OTU1 信号，则 ODU3 的逆适配装置按信号流向依次包括：OTU1 定帧对齐单元 616 和 16 个具有解扰、FEC 解码及 ODU1 解映射功能的 OTU1 信号恢复单元 602，以及用于完成多路低级别的 ODU1 信号向 ODU3 信号时分复用转换的时分复用单元 618；如果输入的为 $16 \times$ ODU1 信号，则 ODU3 的逆适配装置按信号流向依次包括：ODU1 定帧对齐单元 615 和 16 个具有解扰功能的 ODU1 信号恢复单元 601，以及用于完成多路低级别的 ODU1 信号向 ODU3 信号时分复用转换的时分复用单元 618。

如果输入的为 $4 \times$ OTU2[3:0]信号，则 ODU3 的逆适配装置按信号流向依次包括：用于 $4 \times$ OTU2[3:0]定帧对齐的 $4 \times$ OTU2[3:0]定帧对齐单元 604，4 个用于完成 OTU2[3:0]并行信号向串行 OTU2 信号转换的 OTU2 FIFO 合并

单元 612, 4 个用于完成 OTU2 解扰、FEC 解码及 ODU2 解映射功能的 OTU2 信号恢复单元 606, 以及时分复用单元 619; 如果输入的为 $4 \times \text{ODU2}[3:0]$ 信号, 则 ODU3 的逆适配装置按信号流向依次包括: 用于 $4 \times \text{ODU2}[3:0]$ 定帧对齐的 $4 \times \text{ODU2}[3:0]$ 定帧对齐单元 603, 4 个用于完成 ODU2[3:0] 并行信号向串行 ODU2 信号转换的 ODU2 FIFO 合并单元 611, 用于完成 ODU2 解扰功能的 ODU2 信号恢复单元 605, 以及时分复用单元 619。

如果输入的为 OTU3[15:0] 信号, 则 ODU3 的逆适配装置按信号流向依次包括: 用于 OTU3[15:0] 定帧对齐的 OTU3[15:0] 定帧对齐单元 608, 用于完成 OTU3[15:0] 并行信号向串行 OTU3 信号转换的 OTU3 FIFO 合并单元 614, 以及用于 OTU3 解扰、FEC 解码和 ODU3 解映射功能形成 ODU3 的 OTU3 信号恢复单元 610; 如果输入的为 ODU3[15:0] 信号, 则 ODU3 的逆适配装置按信号流向依次包括: 用于 ODU3[15:0] 定帧对齐的 ODU3[15:0] 定帧对齐单元 608, 用于完成 ODU3[15:0] 并行信号向串行 ODU3 信号转换的 ODU3 FIFO 合并单元 613, 以及用于 ODU3 解扰形成 ODU3 的 ODU3 信号恢复单元 609。

其中, 上述 ODU k /OTU k ($k=1, 2, 3$) 信号恢复单元在本发明中有时也统一称为信号恢复单元, 所述 ODU1/OTU1、ODU2[3:0]/OTU2[3:0]、ODU3[15:0]/OTU3[15:0] 定帧对齐单元有时也统一称为定帧对齐单元, 所述 ODU k /OTU k ($k=1, 2, 3$) FIFO 合并单元也统一称为合并单元。

较为完整的能够实现基于目前 ITU-T G.709 协议规定的所有连接信号 ODU1/ODU2/ODU3, 进行统一调度的系统结构, 参见图 7 所示, 该系统对外有 OTU1、OTU2 和 OTU3 三类接口分别针对 OTU1、OTU2 和 OTU3, 并集中在异步交叉网片进行统一调度。

图 7 的信号调度系统包括:

异步交叉网片, 用于进行信号的交叉调度, 异步交叉网片的所有接口信号均为 2.5Gbps 级别 (即属于 2.5Gbps 范围);

Map 单元，完成 ODU_k 到 OTU_k 信号的映射转换，对所输入的信号依次执行 ODU_k 映射、OTU_k 开销插入、OTU_k 成帧、前向纠错（FEC）编码、扰码操作；

Demap 单元，完成 OTU_k 信号到 ODU_k 信号的解映射转换，对所输入的信号依次执行 OTU_k 定帧、解扰、FEC 解码、OTU_k 开销终结、ODU_k 解映射操作；

时分复用单元，完成多路 ODU_{1/2} 信号向更高级别 ODU_{2/3} 信号的时分复用过程，其过程为透明的异步映射复接过程，保证了多路 ODU_{1/2} 信号的完全透明传送，关于具体时分复用方法，ITU-T G.709 第 19 节有详细定义。

时分解复用单元，完成时分复用的 ODU_{2/3} 信号向多路低级别 ODU_{1/2} 信号的时分解复用过程，其过程为透明的异步解映射分接过程，保证了多路 ODU_{1/2} 信号的完全透明传送，解时分复用是时分复用的反向过程，在 ITU-T G.709 第 19 节中也有详细定义。

ODU₂ FIFO 合并单元 611 和 ODU₃ FIFO 合并单元 613，完成异步交叉网片侧 ODU₂[3:0]和 ODU₃[15:0]并行信号向串行 ODU₂ 和 ODU₃ 信号的转换，该转换过程为一个物理的合并变换过程。

ODU₂ 拆分单元 505 和 ODU₃ 拆分单元 509，使用通道化成帧的方法完成串行 ODU₂ 和 ODU₃ 信号向异步交叉网片方向 ODU₂[3:0]和 ODU₃[15:0]并行信号的转换，为一个物理的拆分变换过程。

图 7 中的虚线框所示的为上述适配/逆适配单元，其中，在信号向异步交叉网片的输入方向上，还有 ODU_k 信号生成单元，在反方向上还对应的有 ODU_k 定帧对齐单元和信号恢复单元， $k=1, 2, 3$ ，由于这些单元对应的都是信号处理中普遍需要采用的常规技术，因此图 7 中为简化起见，没有绘出。

该系统的信号调度过程描述如下：

对于输入的由 ODU₁ 映射而成的 OTU₁ ($1 \times$ ODU₁) 信号，经 O/E 单元转换为电信号后，进入 Demap 单元进行解映射处理转换为 $1 \times$ ODU₁，在适

配装置中进行 ODU 成帧、扰码等适配后，送入异步交叉网片进行异步交叉调度。

这里为表述方便，用 $n \times \text{ODU}_k$ 或 $n \times \text{ODU}_k[m:0]$ 代表 n 路 ODU_k 信号或 $\text{ODU}_k[m:0]$ ($m+1$) bit 并行信号，其中 $k=1, 2, 3$ 。

对于输入的由 4 路 ODU_1 映射复用而成的 OTU_2 ($4 \times \text{ODU}_1$) 信号，经 O/E 单元转换为电信号后，进入 Demap 单元进行解映射处理转换为 $1 \times \text{ODU}_2$ ，再进入适配装置，在其中的时分解复用单元中解复用为 $4 \times \text{ODU}_1$ ，并进行 ODU 成帧、扰码等处理后，送入异步交叉网片进行异步交叉调度。

对于输入的由 16 路 ODU_1 映射复用而成的 OTU_3 ($16 \times \text{ODU}_1$) 信号，经 O/E 单元转换为电信号后，进入 Demap 单元进行解映射处理转换为 $1 \times \text{ODU}_3$ ，再进入适配装置，在其中的时分解复用单元解复用为 $16 \times \text{ODU}_1$ ，并进行 ODU 成帧、扰码等处理后，送入异步交叉网片进行异步交叉调度。

对于输入的由 1 路 ODU_2 映射而成的 OTU_2 ($1 \times \text{ODU}_2$) 信号，经 O/E 单元转换转换为电信号后，进入 Demap 单元转换成 $1 \times \text{ODU}_2$ 信号；进入适配装置，在进行 ODU 成帧、扰码等处理后，由于此时每路 ODU_2 串行信号的速率达到了 10Gbps 级别，异步交叉网片无法满足其传送要求，必须要降低速率，因此该 ODU_2 信号需要进入 ODU_2 拆分单元 505，拆分成 $1 \times \text{ODU}_2[3:0]$ 并行信号形式，并行信号单线速率下降至 2.5Gbps 级别；这样，拆分后的 $\text{ODU}_2[3:0]$ 并行信号即可进入异步交叉单元进行异步交叉调度。

对于输入的由 1 路 ODU_3 映射而成的 OTU_3 ($1 \times \text{ODU}_3$) 信号，O/E 单元转换为电信号后，进入 Demap 单元转换成 $1 \times \text{ODU}_3$ 信号；进入适配装置，在进行 ODU 成帧、扰码等处理后，由于每路 ODU_3 串行信号的速率达到了 40Gbps 级别，异步交叉网片无法满足其传送要求，必须要降低速率，因此该 ODU_3 信号还要再进入 ODU_3 拆分单元 509，拆分成 $1 \times \text{ODU}_3[15:0]$ 并行信号形式，并行信号单线速率下降至 2.5Gbps 级别；这样，拆分后的 $\text{ODU}_3[15:0]$ 并行信号即可进入异步交叉单元进行异步交叉调度。

对于输入的由4路ODU2映射复用而成的OTU3 ($4 \times \text{ODU2}$) 信号, 经O/E单元转换为电信号后, 进入Demap单元转换成 $1 \times \text{ODU3}$ 信号; 进入适配装置, 首先 $1 \times \text{ODU3}$ 信号进入时分复用单元513转换成 $4 \times \text{ODU2}$ 信号, 并在ODU2信号生成单元503进行ODU成帧、扰码等处理; 之后, 由于每路ODU2串行信号的速率达到了10Gbps级别, 异步交叉网片无法满足其传送要求, 必须要降低速率, 因此每路ODU2信号再分别进入4个ODU2拆分单元505, 使用通道化成帧的方法分别拆分成ODU2[3:0]并行信号形式, 并行信号单线速率下降至2.5Gbps级别; 这样, 拆分后的 $4 \times \text{ODU2}[3:0]$ 并行信号进入异步交叉单元进行异步交叉调度。

异步交叉单元在2.5Gbps基准上, 在同类信号之间进行异步交叉调度, 即在输入的ODU1信号之间进行调度, 在输入的ODU2[3:0]之间进行调度, 在输入的ODU3[15:0]之间进行调度, 即完成了ODU1/ODU2/ODU3颗粒的调度功能。经过调度后输出的信号根据不同的映射复用需求分别进行反向处理。

反向过程描述如下:

对于调度后需要以OTU1 ($1 \times \text{ODU1}$) 输出的情况, 根据ITU-T G.709规定的映射关系以及图7中可以看出, 其对应的从异步交叉网片输出的信号应是 $1 \times \text{ODU1}$ 。 $1 \times \text{ODU1}$ 在逆适配装置中进行简单的ODU定帧(如果为多光口的OTU1信号输出, 则需要ODU1的定帧对齐)和解扰后, 进入Map单元转换为OTU1 ($1 \times \text{ODU1}$), 经E/O单元转换为光信号后输出。

对于调度后需要以OTU2 ($4 \times \text{ODU1}$) 输出的情况, 根据ITU-T G.709规定的映射关系以及图7中可以看出, 其对应的从异步交叉网片输出的信号应是 $4 \times \text{ODU1}$ 。 $4 \times \text{ODU1}$ 先进入逆适配装置, 首先, $4 \times \text{ODU1}$ 信号需要进行定帧对齐解扰, 之后在时分复用单元617中转换成 $1 \times \text{ODU2}$ 信号, 再进入Map单元转换为OTU2 ($4 \times \text{ODU1}$), 经E/O单元转换为光信号后输出。

对于调度后需要以OTU3 ($16 \times \text{ODU1}$) 输出的情况, 根据ITU-T G.709

规定的映射关系以及图 7 中可以看出,其对应的从异步交叉网片输出的信号应是 $16 \times \text{ODU1}$ 。 $16 \times \text{ODU1}$ 先进入逆适配装置,首先对 $16 \times \text{ODU1}$ 信号进行定帧对齐解扰,之后在时分复用单元 618 中转换成 $1 \times \text{ODU3}$ 信号,再进入 Map 单元转换为 $\text{OTU3} (16 \times \text{ODU1})$,经 E/O 单元转换为光信号后输出。

对于调度后需要以 $\text{OTU2} (1 \times \text{ODU2})$ 输出的情况,根据 ITU-T G.709 规定的映射关系以及图 7 中可以看出,其对应的从异步交叉网片输出的信号应是 $1 \times \text{ODU2}[3:0]$ 。 $1 \times \text{ODU2}[3:0]$ 先进入逆适配装置,在经 $\text{ODU2}[3:0]$ 定帧对齐单元 603 的定帧对齐处理后,在 ODU2 FIFO 合并单元 611,合并成 $1 \times \text{ODU2}$ 信号,并在 ODU2 信号恢复单元 605 进行解扰处理;然后进入 Map 单元转换成 $\text{OTU2} (1 \times \text{ODU2})$,经 E/O 单元转换为光信号后输出。

对于调度后需要以 $\text{OTU3} (1 \times \text{ODU3})$ 输出的情况,根据 ITU-T G.709 规定的映射关系以及图 7 中可以看出,其对应的从异步交叉网片输出的信号应是 $1 \times \text{ODU3}[15:0]$ 。 $1 \times \text{ODU3}[15:0]$ 先进入逆适配装置,在经 $\text{ODU3}[15:0]$ 定帧对齐单元的定帧对齐处理后,在 ODU3 FIFO 合并单元 613,合并成 $1 \times \text{ODU3}$ 信号,并在信号恢复单元进行解扰处理;然后进入 Map 单元转换成 OTU3 信号 ($1 \times \text{ODU3}$),经 E/O 单元转换为光信号后输出。

对于调度后需要以 $\text{OTU3} (4 \times \text{ODU2})$ 输出的情况,根据 ITU-T G.709 规定的映射关系以及图 7 中可以看出,其对应的从异步交叉网片输出的信号应是 4 路的 $\text{ODU2}[3:0]$ 。 $4 \times \text{ODU2}[3:0]$ 信号先分别进入逆适配装置,在经 $\text{ODU2}[3:0]$ 定帧对齐单元 603 的定帧对齐处理后,在 ODU2 FIFO 合并单元 611,合并成 $4 \times \text{ODU2}$ 信号,并在 ODU2 信号恢复单元 605 进行解扰处理,然后进入时分复用单元转换成 $1 \times \text{ODU3}$ 信号;再进入 Map 单元转换成 $\text{OTU3} (4 \times \text{ODU2})$,经 E/O 单元转换为光信号后输出。

另外,在 ODU1 或者 $\text{ODU2}/\text{ODU3}$ 背板信号上还可以增加控制信息比特和 FEC 纠错功能,从而更有利于异步交叉网片背板信号的传输。

具体做法可以在适配/逆适配装置中设置相应的 OTUk 信号生成/恢复单

元 701, 其中 $k = 1, 2, 3$ 。

OTU k 信号生成单元依次完成 ODU k 映射、OTU k 成帧、FEC 编码和扰码功能; OTU k 信号恢复单元依次完成 OTU k 解扰、FEC 解码和 ODU k 解映射功能。

上述 ODU k 映射/解映射、OTU k 成帧、FEC 编解码以及 OTU k 扰码解扰码均为现有成熟技术, 因此对于他们的内部具体结构这里不再赘述。

从 ODU k 到 OTU k 的映射结构可参见图 8 所示, 相对于 ODU k , OTU k 在第一行第 1 至 14 列增加了帧定界开销(FA OH)和 OTU k 开销(OTU k OH), 增加了第 3825 至 4080 列, 并在其中填充了 OTU k 的 FEC 编码(OTU k FEC RS)。

这样, 异步交叉网片侧的 OTU k 信号为带有 FEC 编码的信号, 从而能够大大提高背板传输性能, 并纠正一定量的误码。

这时, 异步交叉网片的输入输出信号都为 OTU 类型信号, 对 OTU1 或者与 OTU1 同级别的 OTU2[3:0]、OTU3[15:0]并行信号进行交叉调度。

为清楚起见, 下面以 OTU3 ($4 \times$ ODU2) 信号的调度过程为例进行举例说明, 输入的 OTU3 ($4 \times$ ODU2), 经 O/E 单元转换为电信号后, 进入 Demap 单元转换成 $1 \times$ ODU3 信号, 然后 $1 \times$ ODU3 信号进入时分复用单元转换成 $4 \times$ ODU2 信号, 之后, 进行 ODU2 映射, 并通过 OTU 成帧、FEC 编码及扰码形成 $4 \times$ OTU2, 每路 $4 \times$ OTU2 信号再分别进入 4 个 OTU2 拆分单元 506, 分别拆分成 OTU2[3:0]并行信号形式, 并行信号单线速率下降至 2.5Gbps 级别; 拆分后的 $4 \times$ OTU2[3:0]并行信号最后进入异步交叉单元进行异步交叉调度。

在经异步交叉网片调度后输出的信号中, 有 4 路 OTU2[3:0]并行信号经 $4 \times$ OTU[3:0]定帧对齐处理后进入 OTU2 FIFO 合并单元 612, 合并成 $4 \times$ OTU2 信号, 再通过解扰、FEC 解码和 ODU2 解映射形成 $4 \times$ ODU2, 然后进入时分复用单元转换成 $1 \times$ ODU3 信号, 再进入 Map 单元转换成 OTU3 (4

× ODU2)，经 E/O 单元转换为光信号后输出。

其它信号的调度过程可以以此类推，不再赘述。

在信号向异步交叉网片的输入输出方向上，上面所述 O/E、E/O 单元、Demap/Map 单元、时分解复用/时分复用单元、以及 ODU 映射、OTU 成帧、FEC 编码及扰码/OTU 解扰、FEC 解码、ODU 解映射单元都采用的是目前已有技术，可以利用现有器件实现。但对于上述的拆分过程，本发明中使用的是一种通道化成帧的方法，现有的通道化成帧方法是将每个 OTU 或 ODU 的帧以 16 字节块为单位拆分成 4 路通道传送，但该方法只适用于 ODU2/OTU2 信号，本发明的调度过程中对 ODU2/OTU2 信号可以采用该方法。但是，为了方便对不同速率信号的统一调度，本发明又提出了一种可普遍适用于各种 OTN 信号新的拆分方法。

该方法以帧为单位，对信号按帧的顺序进行缓存，每当存满 n 帧后，将该 n 帧的数据并行发出，并重复执行上述过程；其中 n 为当前信号的欲拆分成的路数。

当然，适用于本发明的拆分方法并不限于此，其它任何能够完成对 ODU1 以上级别的高速信号通道化成帧的拆分方法都是允许的。

根据上述拆分方法，本发明信号调度系统中的 ODU2 信号的 ODU 拆分单元的结构参见图 9 所示，包括：定帧模块、写地址产生模块，读地址产生模块，4 分频模块、以及 8 个先入先出存储器 FIFO_1、FIFO_2、FIFO_3、FIFO_4、FIFO_5、FIFO_6、FIFO_7、FIFO_8。其中，4 分频模块用于将输入信号的频率降低为原有频率的 1/4；写地址产生模块用于控制每个 FIFO 写指针的写入频率；读地址产生模块用于控制每个 FIFO 读指针的读出频率；8 个 FIFO 共分为两组，每 4 个为一组，每个 FIFO 可存储一个 ODU2 帧的数据。

信号的拆分过程具体包括：

输入的 ODU2 信号具有随路的同步时钟，经定帧模块搜帧处理后得到帧

信号 FP，这一过程是成熟的现有技术，不再赘述。同步时钟与帧信号一起进入写地址产生模块，产生写地址 W_Addr 和写允许 WE1, WE2, ..., WE8，分别进入每个 FIFO 的 W_Addr 和 WE 端，控制 FIFO 的写入。所述写地址和写允许的产生规则为：FIFO 写地址循环变化，使 ODU2 数据串行依次写入各个 FIFO；写允许信号轮流有效，使写满第一组的 4 个 FIFO 后再跳转到另一组 FIFO。其中，在图 9 中两组中对应的 FIFO 共用一组写地址线 W_Addr 来接收写地址信号，即 FIFO_1 与 FIFO_5、FIFO_2 与 FIFO_6、FIFO_3 与 FIFO_7、FIFO_4 与 FIFO_8 两两共用一组，从而可以简化布线，当然也允许为每个 FIFO 都提供一组写地址线 W_Addr。

时钟 Clk 还输入至 4 分频模块，经 4 分频模块分频后的输出信号与帧信号 FP 一起分别输入至读地址产生模块的 Clk 和 FP 端，读地址产生模块产生读地址 R_Addr 以及读允许 RE1、RE2，读地址 R_Addr 分别进入每个 FIFO 的 R_Addr；读允许 RE1 输入第一组先入先出存储器 FIFO_1、FIFO_2、FIFO_3、FIFO_4，RE2 输入第二组先入先出存储器 FIFO_5、FIFO_6、FIFO_7、FIFO_8，分别控制各 FIFO 的读出。读地址和读允许的产生规则是：读地址循环变化，读允许信号 RE1 和 RE2 交替有效，使两组 FIFO 中的数据交替并行读出，其中，在图 9 中两组中对应的 FIFO 共用一组读地址线，即 FIFO_1 与 FIFO_5、FIFO_2 与 FIFO_6、FIFO_3 与 FIFO_7、FIFO_4 与 FIFO_8 两两共用一组，当然，也可设置为不共用。另外，产生的读地址信号需要保证当前进行读出操作的一组 FIFO 与当前进行写入操作的一组 FIFO 错开，进行乒乓方式的读写，即写 FIFO_1 至 FIFO_4 的期间，读 FIFO_5 至 FIFO_8；写 FIFO_5 至 FIFO_8 时，读 FIFO_1 至 FIFO_4。其中，可以看出，FIFO 的读出频率是写入频率的 1/4。

ODU2 数据顺序写入 FIFO_1、FIFO_2、FIFO_3 和 FIFO_4，每个 FIFO 存储一帧数据；FIFO_1 至 FIFO_4 都写入一帧过后，跳转到 FIFO_5、FIFO_6、FIFO_7 和 FIFO_8 同样的顺序写入，与此同时，读指针开始从 FIFO_1、

FIFO₂、FIFO₃ 和 FIFO₄ 中同时并行读出数据，形成低速的并行数据 ODU2[0]、ODU2[1]、ODU2[2]和 ODU2[3]输出，读速率为 ODU2 速率的 1/4，如此读写动作交替，即完成了 ODU2 信号到并行信号 ODU2[3:0]（ODU1 速率级别信号）的转换。

如此，拆分后得到的 ODU2[3:0]信号依然为成帧信号，包含有 FA 区域；数据延迟为 $4 \times T_{ODU2} = 4 \times 12.191\mu\text{s} = 48.764\mu\text{s}$ 。

对于 OTU2 信号的情况与 ODU2 的基本相同，只是 OTU 拆分单元的每个 FIFO_x 需要存储 OTU2 的一帧数据。

在信号从异步交叉网片向光口的输出方向上，上面所述 E/O 单元、Map 单元、时分复用单元、ODUK/OTUK 信号恢复单元都采用的是目前已有技术，可以利用现有器件实现。但是，由于从交叉网片接收的是 $n \times \text{ODUK}[m:0]$ ，因此 ODUK/OTUK 定帧对齐单元和 ODUK/OTUK FIFO 合并单元， $k=1, 2, 3$ ，必须采用新的技术。以下是本发明提供的一种实施方案：

由于这里所述 ODUK/OTUK 定帧对齐单元和 ODUK/OTUK FIFO 合并单元联系比较紧密，因此下面将二者合起来进行描述，参见图 10 所示，以对 ODU2 信号的处理为例，包括：背板接口模块、定帧对齐模块和 ODU2 FIFO 合并单元 611，其中背板接口模块和定帧对齐模块属于 ODU 定帧对齐单元 1001。

经交叉调度后的 ODU2[3:0]进入背板接口模块中，对输入的 4 路并行信号进行时钟数据恢复，将恢复后的 n 路时钟和数据信号输入至定帧对齐模块，并选择其中一路时钟作为参考时钟分别发送至定帧对齐模块和 ODU2 FIFO 合并单元 611。

定帧对齐模块对每路信号分别进行帧搜索，找到 4 路信号各自的帧起始位置，将 4 路信号的帧起始位置都对齐到相同的帧相位上，输出 4 路对齐的数据和参考帧信号至 ODU2 FIFO 合并单元 611。

ODU2 FIFO 合并单元 611 内部设置有两组 FIFO，每组 4 个，每个 FIFO

存储一帧数据。对齐之后的 ODU2[3:0] 并行数据与参考帧一起按帧使用低速时钟并行写入其中的一组 FIFO，进行对齐处理；与此同时，以 4 倍于写操作的速率按帧顺序依次从另一组 FIFO 中读取数据并发出，两组 FIFO 采用乒乓读写方式防止读写冲突。最后得到 ODU2 数据；数据延迟为 $4 \times T_{ODU2} = 4 \times 12.191 \mu\text{s} = 48.764 \mu\text{s}$ 。

其中，背板接口模块的结构参见图 11 所示，包括：4 个时钟数据恢复模块（CDR）和四选一的选择器 1101，ODU2[3:0] 的各路并行信号 ODU2[0]、ODU2[1]、ODU2[2] 和 ODU2[3] 分别进入 4 个 CDR 恢复出数据 ODU2[n] 和对应的时钟信号 ODU2[n] Clk 并输出，其中 $n = 0, 1, 2, 3$ ；恢复出的 4 路时钟信号 ODU2[n] Clk 同时进入四选一选择器 1101，根据时钟选择控制信号选择一路时钟输出，作为参考时钟。其中，由于 ODU2[3:0] 信号是由同一 ODU2 信号拆分而成的，因此 CDR 时钟信号同时钟源，可选择其中一路 CDR 时钟作为定帧对齐 FIFO 的读时钟，以完成 ODU2[3:0] 数据的定帧对齐，弥补了 4 路信号经过交叉调度及传送过程中产生的延迟差异。

定帧对齐模块结构参见图 12 所示，包括：4 个搜帧模块、4 个 FIFO 和相应的写地址产生模块、以及一个帧相位对齐模块和一个读地址产生模块。

经 CDR 恢复后的各路数据 ODU2[n] ($n = 0, 1, 2, 3$) 和时钟 ODU2[n] Clk ($n = 0, 1, 2, 3$) 首先分别进入搜帧模块进行搜帧，搜索出各路信号的帧相位分别输出给帧相位对齐模块和各 FIFO 的写地址产生模块；写地址产生模块还接收对应的时钟信号，产生写地址分别输出至对应的 FIFO；帧相位对齐模块根据接收的参考时钟把各信号的帧相位对齐到一个合适的位置，生成参考帧信号输出给读地址产生模块以及后面的 ODU2 FIFO 合并单元 611；读地址产生模块接收所述参考帧信号和参考时钟生成读地址输出给各 FIFO；各 FIFO 在读写地址的作用下循环进行读写操作，把 4 路信号都对齐到相同的帧相位上。其中，此帧相位是 4 路中某一路信号搜帧出来的帧信号，即内部自动帧对齐操作。由于读写地址的时钟频率是相同的，在合适的读写地址

差异情况下，FIFO 不会溢出或为空。其中读写地址差异由帧相位对齐模块决定，与 FIFO 的大小相关。

参见图 13 所示，为帧对齐过程的时序图。由于每个 FIFO 的大小是有限制的，所以各个帧信号的最大偏差不能超过 FIFO 的大小范围，对齐后的参考帧信号相位应位于最落后的帧相位后一定量延迟的位置，但不能超过 FIFO 的范围，即该参考帧信号的相位应落在图 13 中所示实线框区域内。

ODU2 FIFO 合并单元 611 的结构参见图 14 所示，包括：写地址产生模块、读地址产生模块、4 倍频模块、以及 8 个先入先出存储器 FIFO_1、FIFO_2、FIFO_3、FIFO_4、FIFO_5、FIFO_6、FIFO_7 和 FIFO_8。其中 8 个 FIFO 分为两组，每个 FIFO 存储一帧数据。

参考时钟和参考帧信号进入写地址产生模块，产生各个 FIFO 的写地址 W_Addr 和写允许信号 WE1、WE2，产生规则是：FIFO 写地址循环变化，WE1 和 WE2 交替有效，对齐的 ODU2[3:0] 并行数据 ODU2[0] 至 ODU2[3] 并行写入第一组 FIFO，其中，两组中对应的 FIFO 可共用一组写地址线，即 FIFO_1 与 FIFO_5、FIFO_2 与 FIFO_6、FIFO_3 与 FIFO_7、FIFO_4 与 FIFO_8 两两共用一组，写速率为参考时钟速率，之后跳转到另一组 FIFO。参考时钟经四倍频模块后输出的四倍频时钟信号与参考帧信号一起进入读地址产生模块，产生各个 FIFO 的读地址和读允许信号 RE1、RE2、RE3、RE4、RE5、RE6、RE7、RE8，产生规则为：FIFO 读地址循环变化，读允许信号轮流有效，使读完第一组的 4 个 FIFO 后再跳转到另一组 FIFO。其中，两组中对应的 FIFO 可共用一组读地址线，即 FIFO_1 与 FIFO_5、FIFO_2 与 FIFO_6、FIFO_3 与 FIFO_7、FIFO_4 与 FIFO_8 两两共用一组。FIFO 中的数据被串行读出，并且当前正在读的一组 FIFO 与当前正写的一组 FIFO 错开。即 FIFO 的写指针并行分别写入 FIFO_1、FIFO_2、FIFO_3 和 FIFO_4，然后再并行写入 FIFO_5、FIFO_6、FIFO_7 和 FIFO_8，写速率为参考时钟速率；此时，读指针开始从 FIFO_1、FIFO_2、FIFO_3 和 FIFO_4 顺序读出数据。读速率

为参考时钟的 4 倍频。从而完成了 4 路 ODU2 并行信号 ODU2[3:0] (2.5Gbps 级别信号) 到一路 ODU2 信号的转换。

对于 OTU2 信号的合并处理采用同样的方法可以实现,只是 OTU2 FIFO 合并单元 612 的 FIFO_x 需要存储 OTU2 的一帧数据。

本发明信号调度系统中的 ODU3/OTU3 信号的 ODU/OTU 拆分单元的结构与 ODU2/OTU2 信号的拆分单元类似,包括:定帧模块,写地址产生模块,读地址产生模块,16 分频模块和 32 个先入先出存储器 (FIFO) FIFO_1、FIFO_2、...、FIFO_32。

ODU3/OTU3 的拆分处理过程与上述 ODU2/OTU2 的拆分处理过程基本一致,只是 16 个 FIFO 为一组进行乒乓方式的读写,FIFO 读指针的时钟频率是写指针时钟频率的 1/16。

ODU3/OTU3 信号的 ODU3/OTU3 定帧对齐单元以及 ODU3/OTU3 FIFO 合并单元的结构也与 ODU2/OTU2 信号的情况类似,背板接口模块中包括 16 个 CDR、16 选一的选择器;ODU3/OTU3 定帧对齐模块中包括 16 个搜帧模块、16 个 FIFO 和相应的写地址产生模块、以及一个帧相位对齐模块和一个读地址产生模块;ODU3/OTU3 FIFO 合并单元中包括写地址产生模块、读地址产生模块、16 倍频模块、以及 32 个先入先出存储器 FIFO_1、FIFO_2、...、FIFO_32。

同样,ODU3/OTU3 的合并处理过程与上述 ODU2/OTU2 的合并处理过程也基本一致,只是 16 个 FIFO 为一组进行乒乓方式的读写,FIFO 读指针的时钟是写指针时钟的 16 倍。

上面所述的拆分/合并单元只是举例,也可以采用其它方式实现高级别的信号与 ODU1/OTU1 速率级别信号之间的转换,本发明并不加以限定。

以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

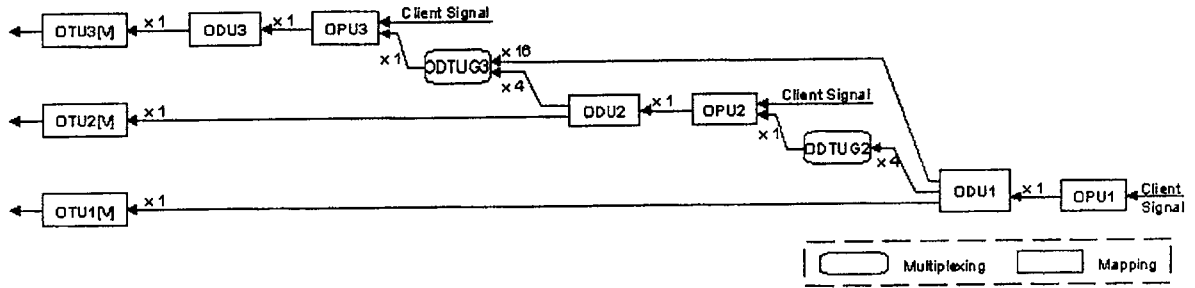


图 1

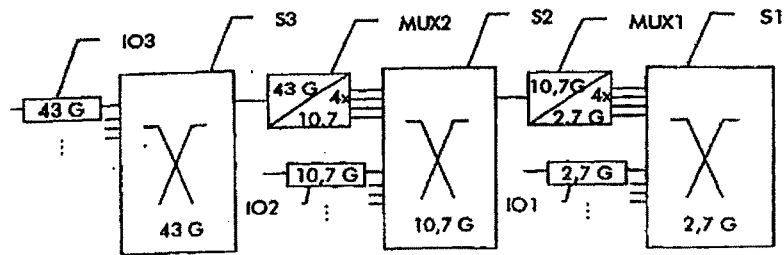


图 2

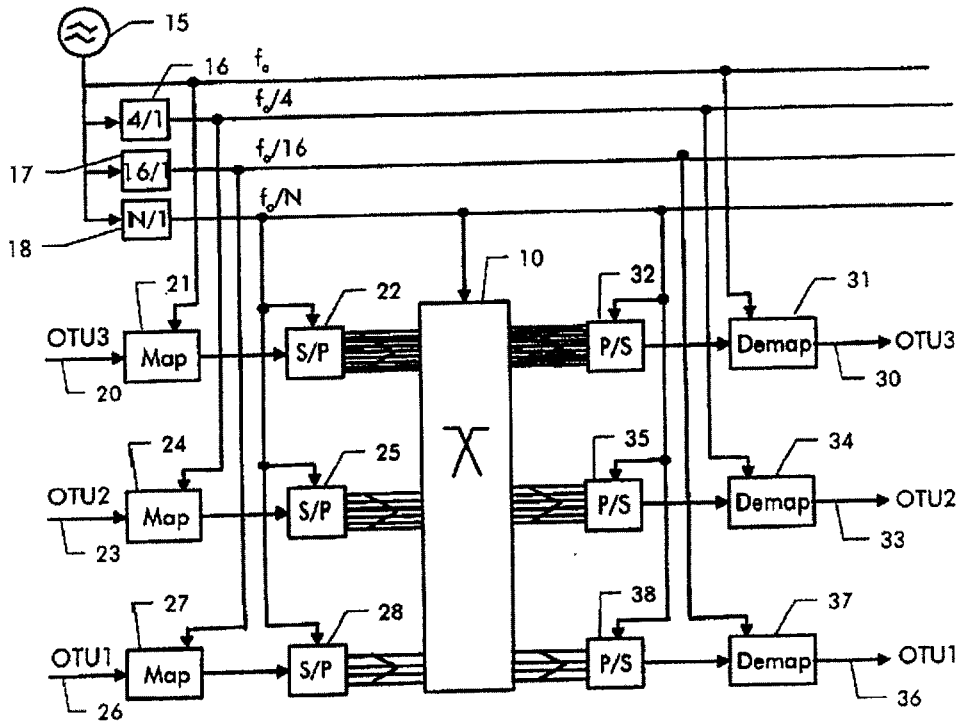


图 3

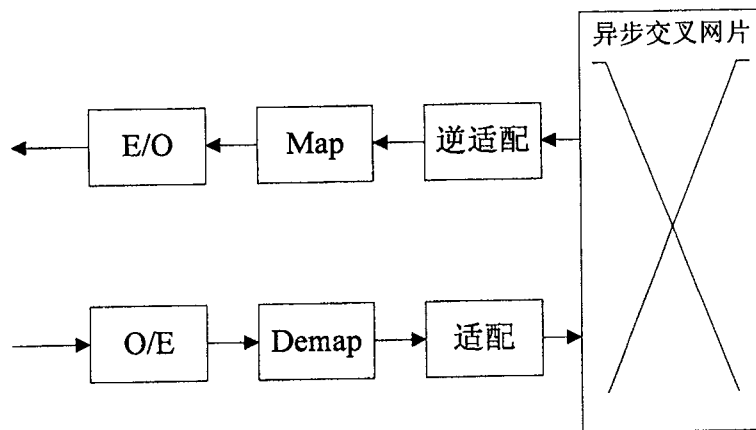


图 4

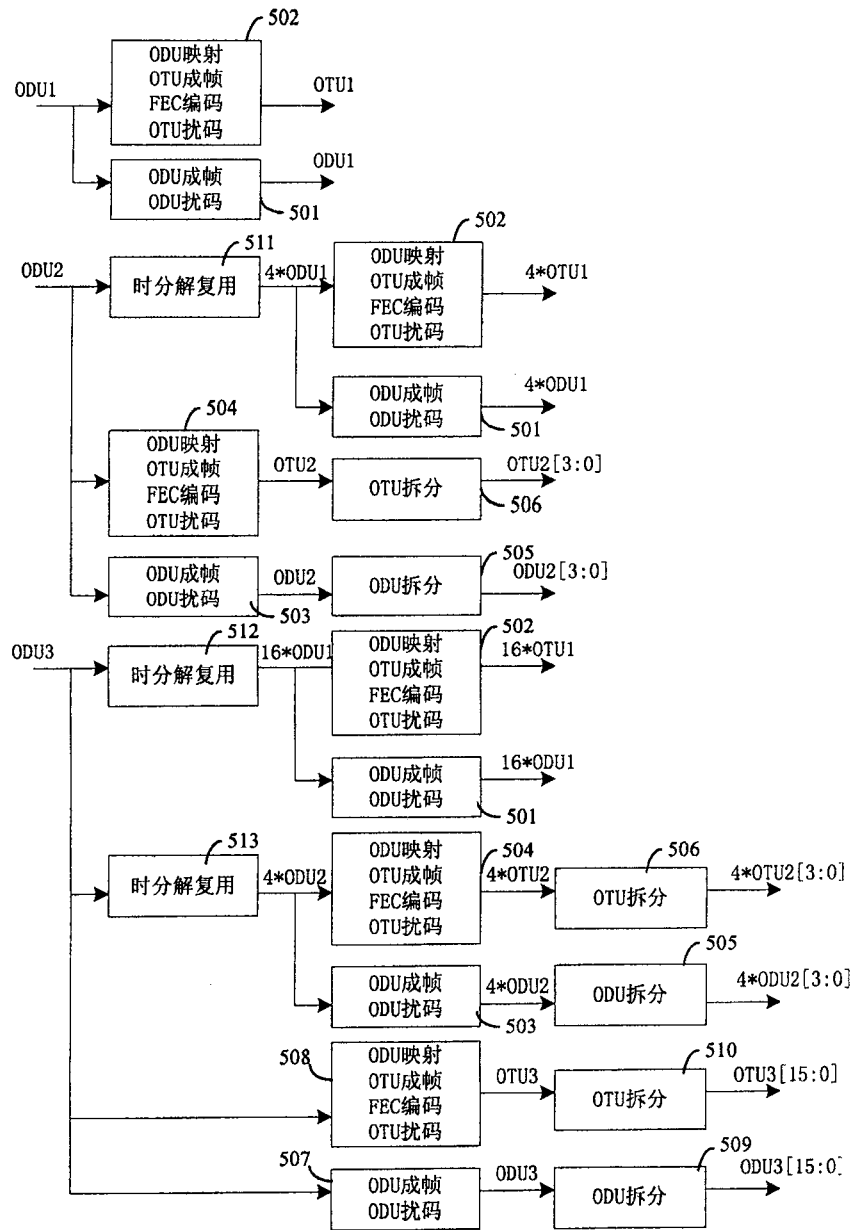


图 5

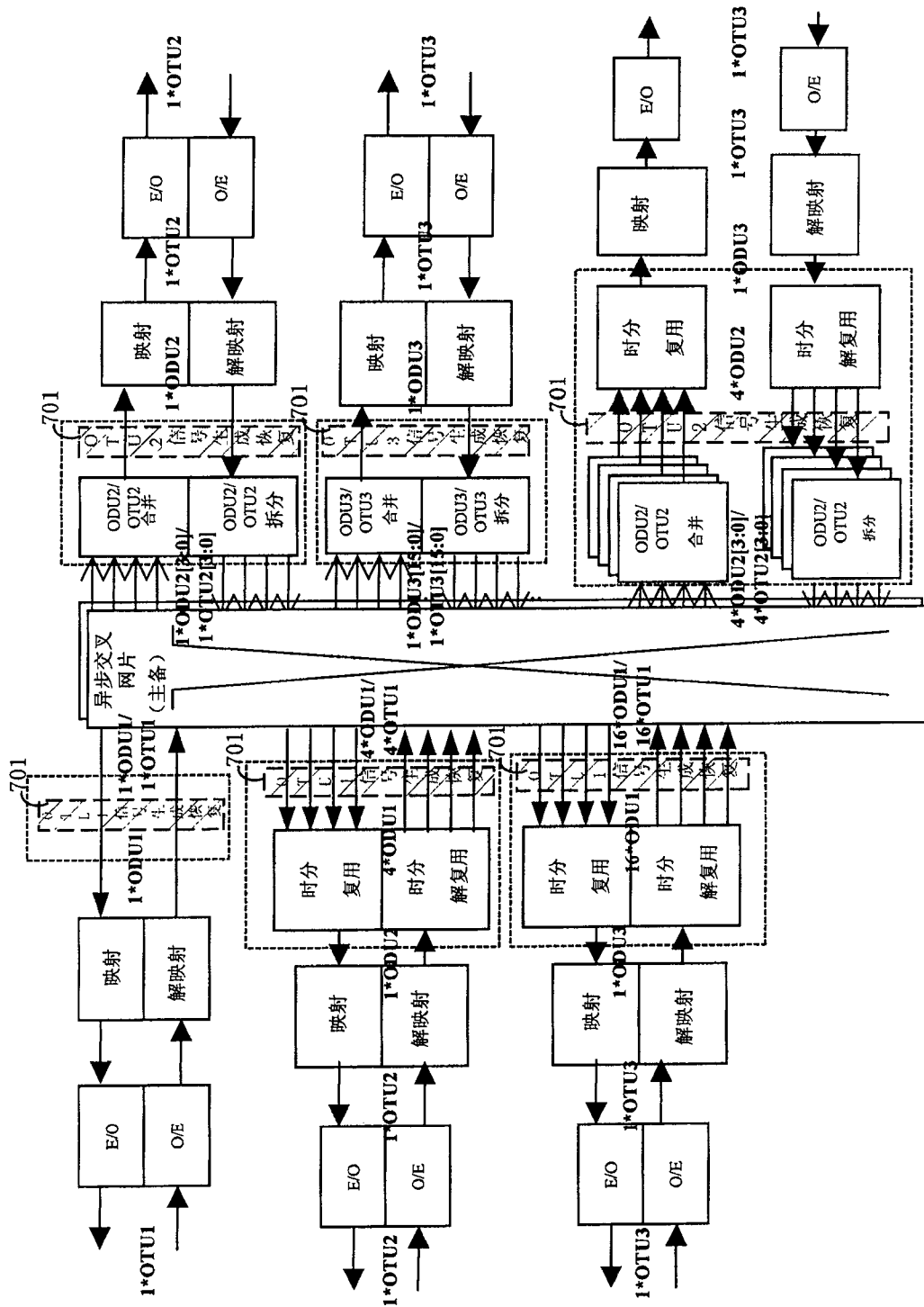


图 7

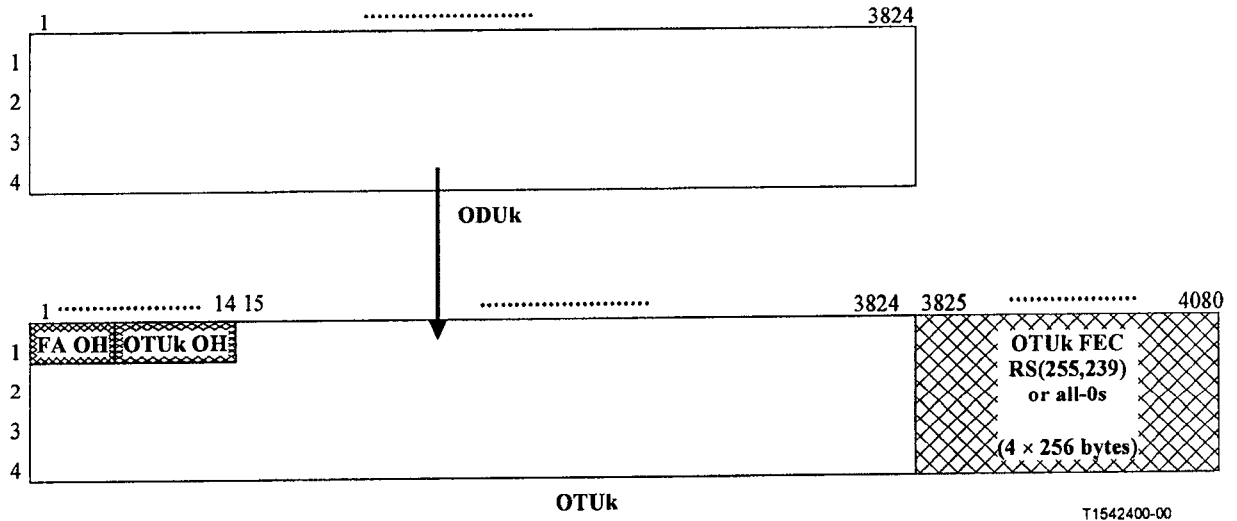


图 8

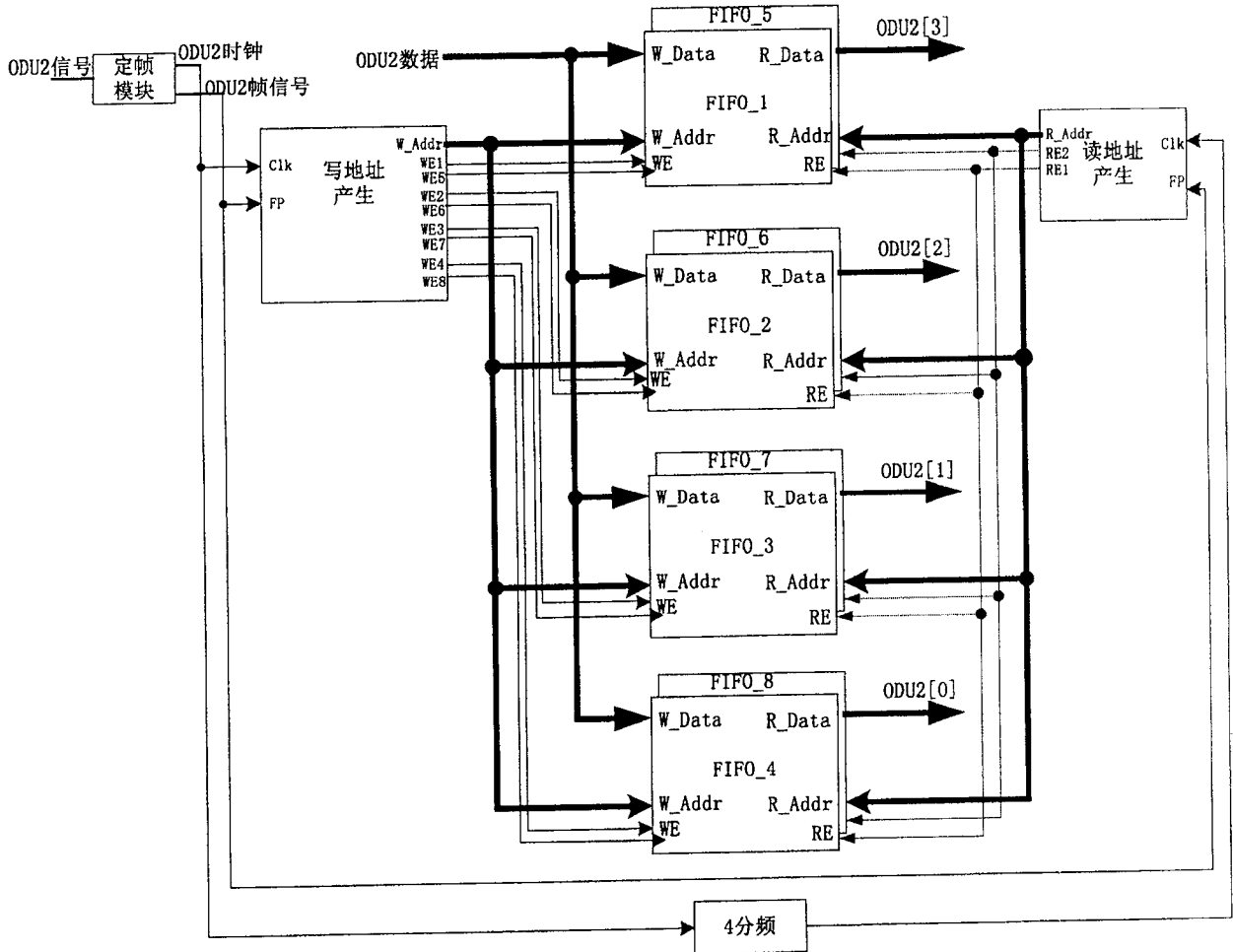


图 9

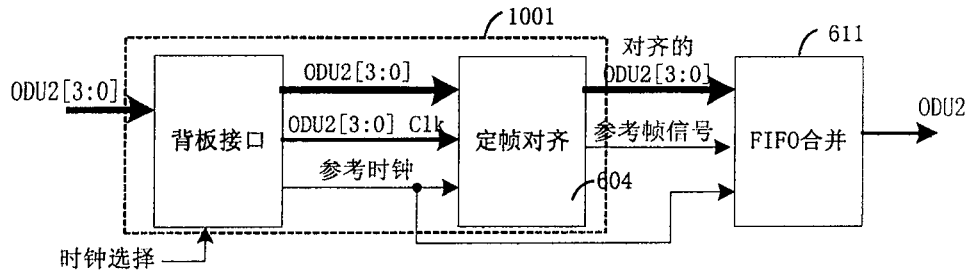


图 10

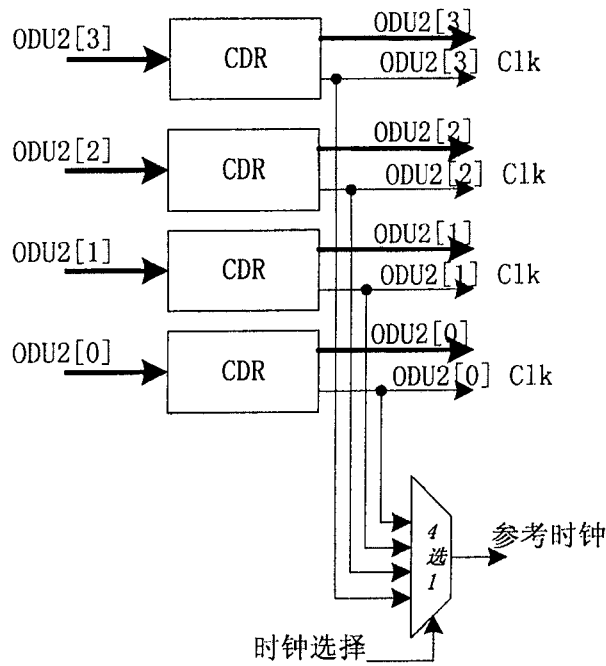


图 11

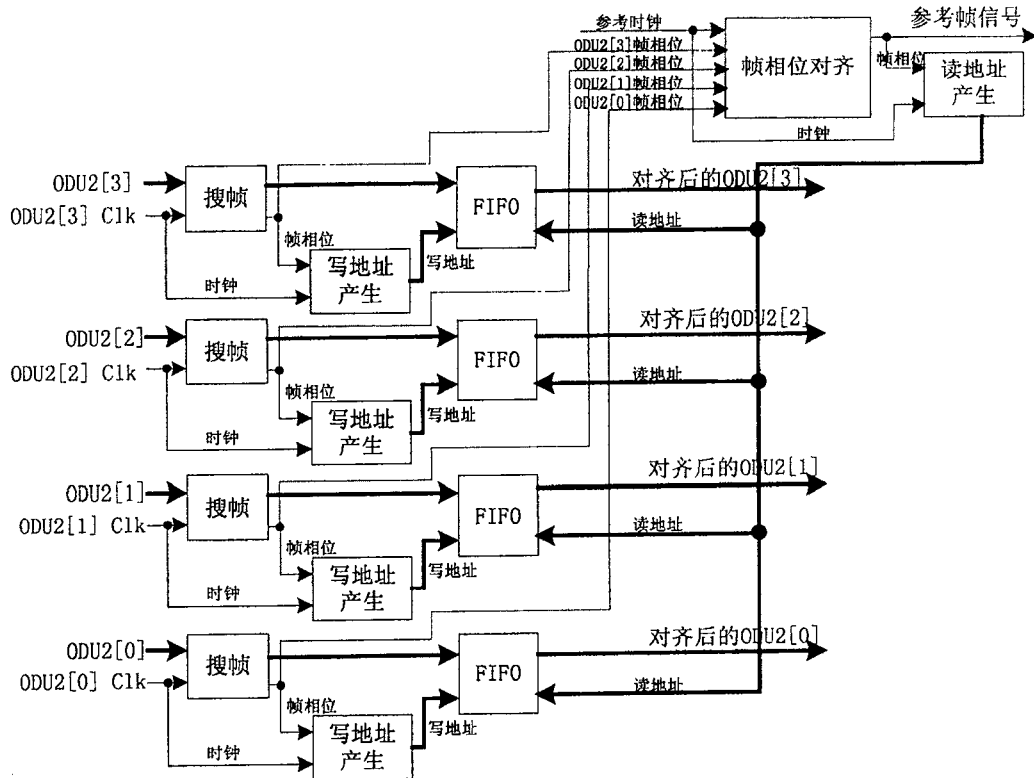


图 12

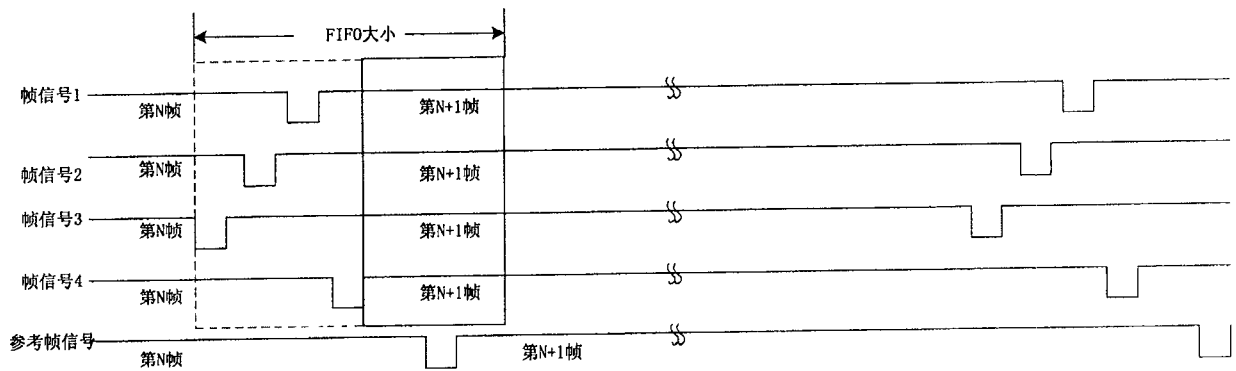


图 13

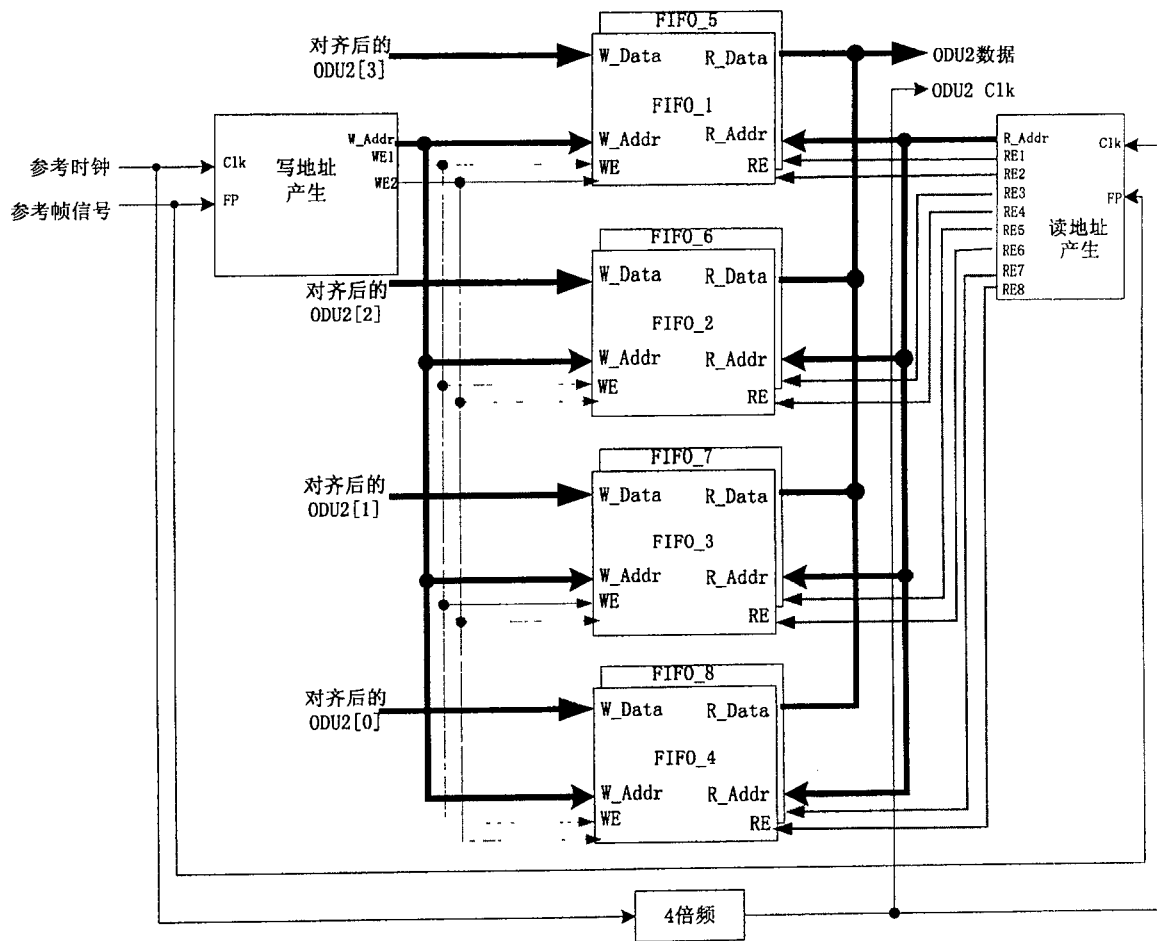


图 14