

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 7 月 2 日 (02.07.2020)



(10) 国际公布号
WO 2020/133950 A1

- (51) 国际专利分类号:
H01L 27/32 (2006.01)
- (21) 国际申请号: PCT/CN2019/091283
- (22) 国际申请日: 2019 年 6 月 14 日 (14.06.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811630045.1 2018 年 12 月 28 日 (28.12.2018) CN
- (71) 申请人: 云谷 (固安) 科技有限公司
(YUNGU (GU'AN) TECHNOLOGY CO., LTD.) [CN/
CN]; 中国河北省廊坊市固安县新兴产业
示范区, Hebei 065500 (CN)。
- (72) 发明人: 孙婕 (SUN, Jie); 中国江苏省昆山市高
新区晨丰路 188 号, Jiangsu 215300 (CN)。 楼均
辉 (LOU, Junhui); 中国江苏省昆山市高新区晨
丰路 188 号, Jiangsu 215300 (CN)。
- (74) 代理人: 北京曼威知识产权代理
有限公司 (BEIJING MAVAIP INTELLECTUAL

PROPERTY LAW FIRM); 中国北京市海淀区
上地三街 9 号嘉华大厦 B 座 411 室,
Beijing 100085 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,
LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: ARRAY SUBSTRATE, DISPLAY PANEL, AND DISPLAY DEVICE

(54) 发明名称: 阵列基板、显示面板和显示装置

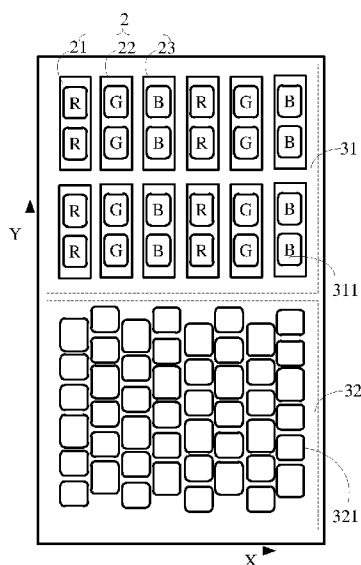


图 3

(57) Abstract: Provided in the present disclosure are an array substrate, a display panel, and a display device. The array substrate includes a substrate, a first electrode layer, a light-emitting layer, and a second electrode layer. The first electrode layer is formed on the substrate. The light-emitting layer is formed on the first electrode layer, and including: a transparent first light-emitting area including a plurality of first light-emitting structures, the first electrode layer includes a plurality of first electrodes corresponding to the first light-emitting area, the plurality of first light-emitting structures are provided on the plurality of first electrodes, wherein, for each of the first electrodes, at least one of the first light-emitting structures is provided on the first electrode and the display colors of the first light-emitting structures provided on the first electrodes are the same; and a non-transparent second light-emitting area including a plurality of second light-emitting structures, wherein, the distribution density of the first light-emitting structure in the first light-emitting area is smaller than the distribution density of the second light-emitting structure in the second light emitting area. The second electrode layer is formed on the light-emitting layer.

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：本公开提供一种阵列基板、显示面板和显示装置。阵列基板，包括：衬底、第一电极层、发光层以及第二电极层。所述第一电极层形成于所述衬底上。所述发光层形成于所述第一电极层上，且包括：透明的第一发光区，其包括多个第一发光结构，所述第一电极层包括对应所述第一发光区的多个第一电极，所述多个第一发光结构设置在所述多个第一电极上，其中，针对各个所述第一电极，所述第一电极上设有至少一个所述第一发光结构且设置在所述第一电极上的所述第一发光结构的显示颜色相同；和非透明的第二发光区，其包括多个第二发光结构，其中，所述第一发光结构在所述第一发光区的分布密度小于所述第二发光结构在所述第二发光区的分布密度。所述第二电极层形成于所述发光层上。

阵列基板、显示面板和显示装置

技术领域

[01] 本申请涉及显示技术领域，尤其涉及一种阵列基板、显示面板和显示装置。

背景技术

- 5 [02] 随着电子设备的快速发展，用户对屏占比的要求越来越高，使得电子设备的全面屏显示受到业界越来越多的关注。

发明内容

[03] 为解决相关技术中的技术问题，本申请提供一种阵列基板、显示面板和显示装置。

- 10 [04] 根据本申请的实施例的第一方面，提供一种阵列基板，包括：衬底、第一电极层、发光层和第二电极层。所述第一电极层形成于所述衬底上。所述发光层形成于所述第一电极层上，且包括：透明的第一发光区，所述第一发光区包括多个第一发光结构，所述第一电极层包括对应所述第一发光区的多个第一电极，所述多个第一发光结构设置在所述多个第一电极上，其中，针对各个所述第一电极，所述第一电极上设有至少一个所述第一发光结构且设置在所述第一电极上的所述第一发光结构的显示颜色相同；和非透明的第二发光区，所述第二发光区包括多个第二发光结构，其中，所述第一发光结构在所述第一发光区的分布密度小于所述第二发光结构在所述第二发光区的分布密度。所述第二电极层形成于所述发光层上。

15 [05] 根据本申请的实施例的第二方面，提供一种显示面板，包括：如上所述的阵列基板；以及封装层，所述封装层设置于所述阵列基板的第二电极层所在的一侧，所述显示面板的对应于所述第一发光区的区域配置为设置感光器件。

- 20 [06] 根据本申请的实施例的第三方面，提供一种显示装置，包括：设备本体，所述设备本体具有器件区；以及如上所述的显示面板，所述显示面板设置在所述设备本体的器件区所在的一侧上；其中，所述显示面板的透明显示区域覆盖所述器件区且所述器件区包括透过所述显示面板的透明显示区域发射或者采集光线的感光器件。

附图说明

- 25 [07] 此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本公开的实施例，并与说明书一起用于解释本公开的原理。

[08] 图1是本申请根据一示例性实施例示出的一种阵列基板的结构示意图。

[09] 图2是沿图1的A-A线剖切的截面图。

[10] 图3-5是本申请根据一示例性实施例示出的一种阵列基板的结构示意图之一。

[11] 图6-7是本申请根据一示例性实施例示出的一种阵列基板上第一发光区的结构示意图之一。

- 30 [12] 图8-11是本申请根据一示例性实施例示出的一种阵列基板上第一发光区的结构示意图之二。

[13] 图12是本申请根据一示例性实施例示出的一种阵列基板的局部示意图。

[14] 图13是本申请根据一示例性实施例示出的一种阵列基板上第一发光区的结构示意图之三。

[15] 图14-20是本申请根据一示例性实施例示出的一种阵列基板上的第一电极的结构示意图。

[16] 图21是本申请根据一示例性实施例示出的另一种阵列基板的截面示意图。

- 35 [17] 图22-26是本申请根据一示例性实施例示出的一种阵列基板上的结构示意图之二。

[18] 图27是本申请根据一示例性实施例示出的一种OLED亚像素的结构示意图。

[19] 图28是本申请根据一示例性实施例示出的一种第一发光区的OLED同色亚像素排布图。

[20] 图29是第一发光区两行多列OLED同色亚像素的一种被动驱动方式的电路示意图。

- [21] 图 30 是第一发光区两行多列 OLED 同色亚像素的另一种被动驱动方式的电路示意图。
- [22] 图 31 是第一发光区两行多列 OLED 同色亚像素的一种主动驱动方式的电路示意图。
- [23] 图 32 是一种 GIP 电路结构及时序图。
- [24] 图 33 是第一发光区两行多列 OLED 同色亚像素的另一种主动驱动方式的电路示意图。
- 5 [25] 图 34 是具有对驱动晶体管的阈值电压进行补偿功能的一种像素驱动电路的电路图以及时序图。
- [26] 图 35 是本申请根据一示例性实施例示出的另一种第一发光区的 OLED 亚像素排布图。
- [27] 图 36 是第一发光区两列多行 OLED 同色亚像素的一种被动驱动方式的电路示意图。
- [28] 图 37 是第一发光区两列多行 OLED 同色亚像素的另一种被动驱动方式的电路示意图。
- [29] 图 38 是第一发光区两列多行 OLED 同色亚像素的一种主动驱动方式的电路示意图。
- 10 [30] 图 39 是第一发光区两列多行 OLED 同色亚像素的另一种主动驱动方式的电路示意图。
- [31] 图 40 是本申请根据一示例性实施例示出的又一种第一发光区的 OLED 亚像素排布图。
- [32] 图 41 是第一发光区两行多列 OLED 不同色亚像素的一种被动驱动方式的电路示意图。
- [33] 图 42 是第一发光区两行多列 OLED 不同色亚像素的另一种被动驱动方式的电路示意图。
- [34] 图 43 是第一发光区两行多列 OLED 不同色亚像素的再一种被动驱动方式的电路示意图。
- 15 [35] 图 44 是第一发光区两行多列 OLED 不同色亚像素的一种主动驱动方式的电路示意图。
- [36] 图 45 是第一发光区两列多行 OLED 不同色亚像素的一种被动驱动方式的电路示意图。
- [37] 图 46 是第一发光区两列多行 OLED 不同色亚像素的一种主动驱动方式的电路示意图。
- [38] 图 47 是本申请根据一示例性实施例示出的一种显示面板的截面示意图。
- [39] 图 48 是本申请根据一示例性实施例示出的一种显示装置的截面示意图。
- 20 [40] 图 49 是本申请根据一示例性实施例示出的一种显示装置的结构示意图。

具体实施方式

- [41] 这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施例中所描述的实施方式并不代表与本申请相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本申请的一些方面相一致的装置和方法的例子。
- 25 [42] 传统的电子设备如手机、平板电脑等，由于需要集成诸如前置摄像头、听筒以及红外感应元件等，故而可通过在显示面板上开槽（Notch），在开槽区域设置摄像头、听筒以及红外感应元件等。但是，如刘海屏的显示面板上的开槽区域并不用来显示画面。或者，采用在显示面板的屏幕上开孔的方式来设置摄像头等，这样，对于实现摄像功能的电子设备来说，外界光线通过屏幕上的开孔处会进入位于屏幕下方的感光元件，引起不良的成像效果。如此，这些电子设备的显示均不能实现良好的全面屏显示，即，电子设备所配置的显示面板的屏占比未接近 100%，从而不能在整个屏幕的各个区域均进行显示，如在摄像头区域不能显示画面。基于当前电子设备的全面屏发展趋势，如何在保证电子设备前置拍摄功能的同时，将电子设备所配置的显示面板屏占比提高至接近 100%，已经成为本领域内亟待解决的问题。
- 30 [43] 基于此，图 1 是本申请根据一示例性实施例示出的一种阵列基板 100 的结构示意图、图 2 是沿图 1 的 A-A 线剖切的截面图、以及图 3 是本申请根据一示例性实施例示出的一种阵列基板的结构示意图。如图 1-图 3 所示，该阵列基板 100 可以包括衬底 1、第一电极层 2、发光层 3 和第二电极层 4。衬底 1 可以包括基板、无机层和有机层等层结构。该基板可以包括柔性基板或者刚性基板。柔性基板可以采用柔性材料制成，且该柔性材料可以为聚酰亚胺（Polyimide，简称 PI）聚合物，聚碳酸酯（Polycarbonate，简称 PC）树脂，也称为 PC 塑料，聚对苯二甲酸类（Polyethylene terephthalate，简称 PET）塑料等；刚性基板可以采用有机玻璃材质制成。第一电极层 2 形成在衬底 1 上、发光层 3 形成于第一电极层 2 上、第二电极层 4 形成于发光层 3 上。
- 35
- 40

[44] 在本实施例中，发光层 3 可以包括透明的第一发光区 31 和非透明的第二发光区 32，第一电极层 2 的对应于第一发光区 31 的部分包含多个第一电极 21、22 和 23。第一发光区 31 可以包括设置在多个第一电极上的多个第一发光结构 311。第二发光区 32 可以包括多个第二发光结构 321。每一第一电极上可以设置多个第一发光结构 311，并且，同一第一电极上的第一发光结构 311 的颜色相同。多个第一发光结构 311 在第一发光区 31 的分布密度小于多个第二发光结构 321 在第二发光区 32 的分布密度。

[45] 因此，在第一发光结构在透明的第一发光区域的分布密度小于第二发光结构在非透明的第二发光区域的分布密度的情况下，即，在单位面积内，第一发光结构的数量小于第二发光结构的数量，第一发光结构之间的间隙数量会减少，从而能够降低光线透过第一发光区时发生衍射的概率，加强位于第一发光区下方的感光器件的检测精度，并实现全屏显示。

[46] 所有的第一发光结构 311 和第二发光结构 321 是在同一个工艺中形成，以减少掩膜（mask）的张数，降低生产成本。

[47] 第一发光结构 311 和第二发光结构 321 的大小相同，即 mask 上的用于形成第一发光结构的开口图案与用于形成第二发光结构的开口图案大小相同，如此能够减少 mask 的形变。

[48] 进一步地，第一电极层 2 的多个第一电极 21、22 和 23 沿第一方向（图 3 中所示的 X 方向）排列、每一第一电极均沿第二方向（图 3 中所示的 Y 方向）延伸，该第二方向与第一方向垂直。

[49] 第一方向可以是如图 3 中所示为阵列基板 100 上所有发光结构排列的行方向、第二方向可以是如图 3 中所示为阵列基板 100 上所有发光结构排列的列方向。当然，在其他实施例中，第一方向可以是如图 4 中所示为阵列基板 100 上所有发光结构排列的列方向、第二方向可以是如图 4 中所示为阵列基板 100 上所有发光结构排列的行方向。

[50] 举例而言，仍以图 3 所示，假定第一电极层 2 可以包括对应于第一发光区 31 的多个第一电极 21、22 和 23，并且，第一电极 21、22 和 23 分别对应两个第一发光结构 311。且，第一电极 21 对应的第一发光结构 311 均为红色色块，第一电极 22 对应的第一发光结构 311 均为绿色色块，以及第一电极 23 对应的第一发光结构 311 均为蓝色色块。当然，在此仅以第一电极 21、22 和 23 分别对应两个第一发光结构 311 为例进行说明。然而，在其他实施例中，每个第一电极还可以包括三个或者三个以上的第一发光结构 311，且不同第一电极所包括的第一发光结构 311 的数量可以相同也可以不同，本申请并不限制。

[51] 基于此，由于多个第一发光结构 311 和第二发光结构 321 采用一张 mask 进行蒸镀，而本申请中可以在同一第一电极上形成多个第一发光结构 311，相应的在 mask 上对应于第一发光区 31 的区域可以形成多个孔，从而能够提高 mask 的强度，减少 mask 的形变，降低相邻第一发光结构 311 之间混色的概率。

[52] 进一步地，在本申请中，第一发光区 31 为透明区、第二发光区 32 为非透明区。并且配置有该阵列基板 100 的电子设备所包括的感光器件可以对应于第一发光区 31 设置且感光器件设置在发光层 3 的正下方。感光器件例如为摄像头、光线感应器或光线发射器等发射或采集光线的器件。此时，外部光线可以透过第一发光区 31 后被感光器件采集；相类似的，内部光线可以透过第一发光区 31 而出射。基于此，可以在保证感光器件正常工作的同时，不影响电子设备的屏占比。其中，当感光器件处于关闭状态时，第一发光区 31 对应的区域可以用于显示图像，并且第一发光区 31 的对应区域示出的图像与第二发光区 32 的对应区域示出的图像之间可以吻合，以保证图像显示的完整性，提升显示效果。当然，在其他一些实施例中，第一发光区 31 对应的区域也可以是采用静态显示，本申请并不对此进行限制。

[53] 而且，在第一发光结构 311 的分布密度较小的情况下，在一些实施例中，如图 3 所示，可以是相邻的两个第一发光结构 311 之间的间距大于相邻的两个第二发光结构 321 之间的间距，以通过增大间距的方式，降低光线透过第一发光区 31 时发生衍射的概率。在另一些实施例中，如图 5 所示，也可以是第一发光结构 311 的面积大于第二发光结构 321 的面积。基于此，在单位面积内，第一发光结构 311 的数量小于第二发光结构 321 的数量，从而相比于第二发光结构，第一发光结构之间的间隙数量减少，这能够更加有效地降低光线透过第一发光区 31 时发生衍射的概率。

[54] 在一实施例中，仍以图 1 所示，第一发光区 31 的至少一部分可以被第二发光区 32 包围。例如，可以是第一发光区 31 全部被第二发光区 32 包围；或者也可以是第一发光区 31 的一侧边缘与第二发光区 32 的相对侧边缘接触。该第一发光区 31 可以如图 1 所示为水滴形；或者，在其他实施例中，该第一发光区 31 也可以为圆形或者矩形或者椭圆形等，本申请并不限制。

[55] 在上述实施例中，所述第二电极层 4 包括对应于所述第一发光区 31 设置的第二电极，所述第二电极为面电极。

[56] 优选的, 所述第二电极为单层结构或叠层结构。所述第二电极为单层结构时, 所述第二电极为单层金属层、或单层金属混合物层、或单层透明金属氧化物层。所述第二电极为叠层结构时, 所述第二电极为透明金属氧化物层与金属层的叠层、或所述第二电极为透明金属氧化物层与金属混合物层的叠层。

5 [57] 优选的, 所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于 100 埃, 小于或等于 500 埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于 40%。

[58] 优选的, 所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于 100 埃, 小于或等于 200 埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于 40%。

[59] 优选的, 所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于 50 埃, 小于或等于 200 埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于 50%。

10 [60] 优选的, 所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于 50 埃, 小于或等于 200 埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于 60%。

[61] 优选的, 所述第二电极为单层结构时, 所述单层金属层材料为 Al、Ag, 所述单层金属混合物层材料为 MgAg 或掺杂 Al 的金属混合材料, 所述透明金属氧化物为 ITO 或 IZO。

15 [62] 基于本申请的技术方案, 在一实施例中, 如图 6 所示, 以 X 方向为第一方向、Y 方向为第二方向 (即第一电极的延伸方向) 为例。每一第一电极可以对应沿第二方向设置的两列第一发光结构 311。基于此, 可以在第一发光区 31 的多个第一发光结构的分布密度不变的情况下, 在降低 mask 形变量的同时, 减少第一电极的数量, 降低加工难度。

20 [63] 在本实施例中, 同一第一电极上在图 6 所示的 X 方向上相邻的两个第一发光结构 311 对齐设置; 或者, 如图 7 所示, 在 X 所示方向上, 同一第一电极上相邻的两个第一发光结构 311 错位设置。相对于图 7 所示的方式, 同一第一电极上相邻两列的第一发光结构 311 对齐设置能够提高第一发光结构 311 排布的均匀性, 提升显示效果。

25 [64] 进一步地, 针对形成图 7 中所示第一发光结构 311 的排列方式, 仍以图 7 所示, 同一第一电极上相邻的两个第一发光结构 311 的中轴线在 Y 向上的间距为第一发光结构 311 在该 Y 向上尺寸的 0.5-2 倍。例如, 第一发光结构 311A 与第一发光结构 311B 在 X 所示方向上错位, 且第一发光结构 311A 的中轴线与第一发光结构 311B 的中轴线之间的间距 D3 等于第一发光结构 311B 的宽度 D4。当然, 在此仅以 D3=D4 为例进行说明, 而在其他实施例中, 例如, 如图 8 所示, D3=1.5*D4。或者, 在其他实施例中, 例如, D3 也可以是 D4 的 0.5 倍、0.8 倍、1.2 倍、1.5 倍或者 2 倍, 本申请并不进行限制。

30 [65] 进一步地, 在本申请中, 如图 8、9 所示, 第一电极 23 可以包括连接部 233 和多个第一子电极 231 和 232。该多个第一子电极在第一方向 (如图 8 和图 9 所示的 Y 方向) 上错位排列, 每一第一子电极 231 包括多个电极块 2311, 以及第一子电极 232 包括多个电极块 2321, 且该连接部 233 电性连接在第一方向上相邻的两个电极块, 以得到沿第二方向 (如图 8 和图 9 所示的 X 方向) 延伸的、呈波浪形的第一电极 (如图 9 所示)。具体而言, 如图 8 中所示, 以第一电极 23 为例, 该第一电极 23 可以包括第一子电极 231 和 232, 且第一子电极 231 包括多个电极块 2311、第二子电极 232 包括多个电极块 2321; 该第一电极 23 还可以包括连接部 233, 该连接部 233 连接在第一方向上的相邻的两个电极块, 从而能够得到如图 9 所示的沿 X 方向延伸的、呈波浪形的第一电极 23。

35 [66] 针对图 8、图 9 中所示的第一电极 21、22、23 的排列结构形状, 在第一发光区 31 内可以排布成如图 12 所示的三行两列的结构。并且, 在行方向上 (即图 12 中由左至右或者由右至左的方向), 所有的第一电极所对应的第一发光结构 311 可以颜色相同。当然在此仅作示例性说明, 在其他实施例中, 也可以是排成两行两列、三行三列等, 本申请并不限制。并且, 也可以是同一列方向上 (即图 12 中由上至下或者由下至上的方向) 所有第一电极对应的第一发光结构 311 可以颜色相同。

40 [67] 在图 8、图 9 所示实施例中, 第一方向为 Y 方向、即为列方向, 第二方向为 X 方向, 即行方向为例进行说明。在其他实施例中, 如图 11 所示, 也可以是第一方向为 Y 方向、即为列方向, 第二方向为 X 方向, 本申请并不限制。

45 [68] 在一实施例中, 仍以图 8 和图 9 所示, 相邻的两个第一电极对应的第一发光结构 311 可以在第一方向 (Y 方向) 对齐设置。示例地, 图 8 中的第一电极 23 的第一子电极 231 的电极块 2311 与第一电极 22 的第一子电极 221 的电极块 2211 的第一发光结构在 Y 方向上对齐设置, 而第一电极 23 的第一子电极 232 的电极块 2321 与第一电极 22 的第一子电极 222 的电极块 2221 的第一发光结构在 Y 方向上对齐设置。

[69] 如图 10 和图 11 所示,在第一电极为沿 X 方向延伸的、呈波浪形的情况下,相邻的两个第一电极对应的第一发光结构 311 也可以错位设置,本申请并不对此进行限制。示例地,图 9 中的第一电极 23 的第一子电极 231 的电极块 2311 的第一发光结构与第一电极 22 的第一子电极 221 的电极块 2211 的第一发光结构在 Y 方向上错位设置,而第一电极 23 的第一子电极 232 的电极块 2321 与第一电极 22 的第一子电极 222 的电极块 2221 的第一发光结构在 Y 方向上错位设置。

[70] 如图 13 所示,第一电极可为沿 Y 方向延伸的、呈波浪形。

[71] 基于本申请的技术方案,由于第一发光区 31 可以允许外部光线透过,而相邻的第一电极之间存在间隙,导致光线穿射时容易发生衍射。所以,本申请中还提出,如图 14 所示,在每一第一电极的延伸方向上,该第一电极的在 X 方向上的两条边均为波浪形,且该两条边的波峰相对设置、波谷相对设置。因此,相邻两列第一电极之间的间隙在延伸方向(图 14 中 Y 所示方向)呈现为间断变化。当然,相邻两列第一电极之间的间隙在延伸方向上可以为连续变化,即,一列第一电极包含一个第一电极而引起所述间隙的连续变化,如图 16 所示。第一电极 21 的宽度是连续变化还是间断变化都可以为周期性变化,而一个变化周期的长度可以对应于一个像素的宽度。

[72] 上述第一发光区 31 中设置有多列上述的第一电极,以在延伸方向上,第一电极的宽度连续变化或者间断变化,从而使得相邻两个第一电极之间具有连续变化的间距或者间断变化的间距。因此在第一电极的不同宽度位置以及相邻第一电极的不同间距之间,产生的衍射条纹的位置不同,从而不同位置处的衍生效应相互抵消,从而可以有效减弱衍射效应,进而有利于保证提高位于该第一发光区 31 下方摄像头的拍照效果。

[73] 具体而言,在一实施例中,仍以图 14 所示,以第一电极呈多行多列的形式为例进行说明。在该实施例中,Y 方向为第一电极的延伸方向即第二方向、X 方向为第一电极的排列方向即第一方向。每一第一电极的在 X 方向上的两条边的形状均可以包括一个或者多个波峰、一个或者多个波谷。以第一电极 21 为例,图 14 中 T 所示位置处为波峰、以图 14 中 B 所示位置处为波谷。在两条边的波峰相对处的宽度 D5 在 30um ~ (A-X)um 之间;两条边的波谷相对处的宽度 D6 大于 X,且小于所述波峰相对处的宽度 D5,其中 A 为相邻两个第一电极的沿 Y 方向的中轴线之间的间距,X 为最小工艺尺寸,且所述 A 大于或等于(30+X)um。在本实施例中 X 为 4 微米,在其他的实施例中还可以更小。

[74] 进一步地,由于相邻两列第一电极的在 X 方向上的两条边呈波浪形延伸,从而导致相邻两列第一电极之间的间距亦随之产生变化。在本申请中,相邻两列第一电极的波峰相对处具有最小间距 W1,并在两列第一电极的波谷位置相对处具有最大间距 W2。其中,最小间距 W1 为(A-D5),最大间距 W2 为(A-D6)。

[75] 在本实施例中,以第一电极 21 为例,如图 14 所示,对应于第一电极 21 设置的第一发光结构 311 形状可以与该第一电极 21 的形状相同。或者,如图 15 所示,对应于第一电极 21 设置的第一发光结构 311 形状可以与该第一电极 21 的形状不同,例如,第一发光结构 311 可以如图 15 所示为长方形。或者在其他实施例中,也可以表现为圆形或者椭圆形等,本申请并不对此进行限制。

[76] 针对本申请中所述边缘为波浪形的第一电极,每列第一电极可以包含多个图形单元,从而能够形成上述的波峰和波谷。例如,如图 14、图 15 中所示的,每一第一电极均包含多个圆形的图形单元。如图 16 所示,第一电极 21 的形状可以包含多个椭圆形的图形单元。如图 17 所示,第一电极 21 的形状包含多个哑铃形的图形单元。在一些实施例中,也可以是通过两个圆形组成一个葫芦形,并通过多个葫芦形组成电极块,可以参考图 14、15 所示的情况。

[77] 在一实施例中,如图 18 所示,每一列第一电极 21 也可以包含一个例如葫芦形的图形单元。如图 19 所示,由于第一电极 21 包含一个椭圆形的图形单元,因此第一电极 21 仅包括波峰,而不包括波谷,从而不对第一电极 21 在波谷相对处的宽度进行限定。

[78] 在另一实施例中,如图 20 所示,每一列第一电极 21 也可以呈矩形状设置,例如可以是正方形也可以是长方形,本申请并不限制。设置在呈矩形的第一电极 21 上的第一发光结构 311 也可以为矩形。在其他实施例中,设置在呈矩形的第一电极 21 上的第一发光结构 31 也可以是圆形或者椭圆形等。

[79] 在本申请所述的技术方案中,第一电极层 2 可以采用透明材质制成,第二电极层 4 也可以是采用透明材质制成,或者,该第一电极层 2 和第二电极层 4 可采用透明材质制成。该透明材质的透过率大于等于 90%,进一步提高第一发光区 31 的透光率,甚至使得整个第一发光区 31 的透光率在 80%以上。该透明材质可以包括氧化铟锡、氧化铟锌、掺杂银的氧化铟锡和掺杂银的氧化铟锌中的一种或者多种。

[80] 在一实施例中,发光层 3 可以包括有机发光材料层和公共层。有机发光材料层可以存在多个独立的个

体,以形成对应的有机发光结构。公共层可以包括空穴注入层、空穴传输层、电子传输层及电子注入层。空穴注入层、空穴传输层设置在有机发光材料层与作为阳极(即提供空穴)的第一电极层2之间,且空穴注入层相比于空穴传输层较靠近第一电极层2设置;电子注入层、电子传输层设置在有机发光材料层与作为阴极(即提供电子)的第二电极层4之间,且电子注入层相比于电子传输层较靠近第二电极层4设置。

5 [81] 由此,空穴注入层覆盖第一电极层2以及相邻两列第一电极之间的间隙。而且,通过空穴注入层以及公共层的其他层来隔离第一电极层2和第二电极层4,避免短路。

10 [82] 如图21所示,阵列基板100还可以包括像素限定层5。该像素限定层5形成于第一电极层2上,并且包括对应于第一发光区31设置的多个第一像素限定孔51。仍每一像素限定孔51内可以形成多个第一发光结构311;或者,每一像素限定孔51内也可以形成单个第一发光结构311,以降低相邻第一发光结构311之间的混色概率。如图22所示,该像素限定层5固然还可以包括对应于第二发光区32设置的多个第二像素限定孔52。该第二像素限定孔52与第二发光结构之间可以为一一对应,或者也可以是单个第二像素限定孔内形成多个第二发光结构,在此不再一一赘述。

15 [83] 在本实施例中,第二像素限定孔52的尺寸不大于第一像素限定孔51的尺寸。举例而言,如图22所示,第一像素限定孔51和第二像素限定孔52的尺寸相等,可以降低对mask的加工难度。如图23所示,该第一像素限定孔51的尺寸可以大于第二像素限定孔52的尺寸,从而在相邻第一像素限定孔51之间间距等于相邻第二像素限定孔52之间间距时,减小第一像素限定孔51的分布密度,并减少第一像素限定孔51之间的间隙数量,进而降低光线的衍射概率。该像素限定层5可以整体采用透明有机材质制成;或者,该像素限定层5也可以采用透明无机材质制成;或者,该像素限定层5对应第一发光区31的部分采用透明材质制成,而对应于第二发光区32的部分采用非透明材质制成,本申请并不对此进行限制。

20 [84] 基于本申请的技术方案,如图24所示,多个第一发光结构和多个第二发光结构均排成多列,并且一列第一发光结构对应一列第二发光结构。相比于多列第一发光结构对应一列第二发光结构,上述的一一对应的方式可以减小第一发光结构的分布密度。多个第一发光结构和多个第二发光结构排成的列方向可以如图24所示沿Y向。在其他实施例中,也可以是多个第一发光结构31和多个第二发光结构排成的列方向沿X向。

25 [85] 在本实施例中,仍以图24所示,同一列第一发光结构的颜色、与在同一列的第二发光结构中靠近第一发光区31设置的一个第二发光结构颜色一致,以降低对第一发光区31的工艺要求,且降低第一发光区31在同一列方向的混色风险。例如,图24所示方位的最左侧由第一发光结构311C和第一发光结构311D组成一列,而第二发光结构中的一个靠近第一发光区31的第二发光结构321A位于与第一发光结构311C和311D同一列。当第二发光结构321A为蓝色时,第一发光结构311C和第一发光结构311D均为蓝色;
30 或者,当第二发光结构321A为绿色时,第一发光结构311C和第一发光结构311D均为绿色;或者,当第二发光结构321A为红色时,第一发光结构311C和第一发光结构311D均为红色。

35 [86] 在另一实施例中,如图25所示,一列第二发光结构中靠近第一发光区31设置的一个或者多个第二发光结构、和与所述一列第二发光结构同一列的第一发光结构中靠近第二发光区的一个或者多个第一发光结构组成一个像素单元7,例如一个亚像素R,一个亚像素G和一个亚像素B形成一个像素单元7。举例而言,可以通过第二发光结构321A、第一发光结构311C和第一发光结构311D组成一个包括红色、绿色和蓝色色块的像素单元7(如图23中虚线框所示);或者,如图26所示,可以通过第二发光结构321A、第二发光结构321B和第一发光结构311D组成一个包括红色、绿色和蓝色色块的像素单元7(如图24中虚线框所示)。基于此,可以在第一发光区31和第二发光区32的交界处进行显示过渡,提升显示效果。

40 [87] 当然,在其他实施例中,该一个像素单元也可以是包括两个原色,例如红色和绿色;或者红色和蓝色。再例如,在一些实施例中,一个像素单元也可以是包括四个或者四个以上的原色,从而该一个像素单元所包含的第一发光结构和第二发光结构的数量可以相应进行调整。

45 [88] 基于上述各个实施例中所述的阵列基板100,如图27所示,可以将一个第一电极(阳极)、该第一电极上的所有发光结构和第二电极层4(阴极)组成一个有机发光二极管(organic light-emitting diode,简称为OLED)亚像素6,该OLED亚像素的驱动方式可以为主动式或者被动式。举例而言,仍以图27所示,以第一电极21为例,该第一电极21上设置有第一发光结构311E、311F和311G,且在第一发光结构311E、311F和311G上覆盖有第二电极层4,第一电极21、第一发光结构311E、311F和311G以及第二电极层4形成一个OLED亚像素6。

[89] OLED亚像素6的发光驱动方式可以为主动式,也可以为被动式。在被动驱动式(无源驱动式)OLED(Passive Matrix OLED, PMOLED)中,单纯地以阴极、阳极构成矩阵状,以扫描方式点亮阵列中行列交

叉点的亚像素，每个亚像素都是操作在短脉冲模式下，为瞬间高亮度发光。换言之，每个 OLED 亚像素的寻址直接受控于外部电路。该外部电路可以受控于显示驱动集成芯片（DDIC）。

[90] 主动驱动式（有源驱动式）OLED（Active Matrix OLED，AMOLED）包括薄膜晶体管（TFT）阵列，每一薄膜晶体管单元包含多个薄膜晶体管和至少一个存储电容器。AMOLED 是采用独立的薄膜晶体管控制每个亚像素发光，且每个亚像素可以连续且独立发光，最终形成所需图像。换言之，每个 OLED 亚像素的寻址直接受控于薄膜晶体管阵列。薄膜晶体管阵列的行选择信号可以来源于 GIP（Gate in Panel）电路，而列选择信号可以来源于显示驱动集成芯片（DDIC）。

[91] 在一实施例中，如图 28 所示，任意相邻的两个第一电极上第一发光结构显示的颜色相同，从而形成 OLED 为同色亚像素。例如，第一电极 21 与第一电极 22 相邻，从而该第一电极 21 和第一电极 22 上设置的所有第一发光结构显示的颜色均为红色，并且位于第一电极 21 和第二电极 22 右侧的第一电极上设置的第一发光结构显示的颜色亦为红色。依次类推，这个第一发光区 31 对应的第一发光结构显示的颜色全部为红色。在其他实施例中，也可以是第一发光区 31 的所有的第一发光结构显示的颜色都为蓝色或绿色，本申请并不限制。

[92] 在本实施例中，仍以图 28 所示，以第一方向为行方向（即 X 所示方向）、第二方向为列方向（即 Y 所示方向）。其中，图 29 是第一发光区 31 的两行多列 OLED 同色亚像素的一种被动驱动方式的电路示意图。参照图 29，第一行的 OLED 亚像素 6 对应的第一电极连接一个数据线，第二行 OLED 亚像素 6 对应的第一电极连接另一个数据线。所有的 OLED 亚像素 6 的阴极接地。该两个数据线携带的颜色数据信号与各列 OLED 亚像素的颜色一致，且该数据信号由外部电路提供。由于仅具有两行，因而仅需向第一行施加一个驱动电流、第二行施加另一个驱动电流，该两个驱动电流信号可以来源于显示驱动集成芯片（DDIC）的两个数据信号通道。

[93] 图 30 是第一发光区 31 两行多列 OLED 同色亚像素的另一种被动驱动方式的电路示意图。参照图 30，每行各列 OLED 亚像素 6 对应的第一电极连接不同的数据线，所有 OLED 亚像素 6 的阴极接地。各个数据信号通道携带的颜色数据信号与各个 OLED 亚像素的颜色一致，且各个数据信号也由外部电路提供。由于仅具有两行，因而仅需向第一行、第二行施加驱动电流。各列的驱动电流可以来源于显示驱动集成芯片的若干个数据信号通道。

[94] 图 29 与图 30 中，对于第一行 OLED 亚像素 6 对应的第一电极的走线设置在第一发光区 31 的上边（图 29 至图 30 所示方位的上方）的边框区以及第一发光区的侧边（图 29 至图 30 所示方位的左右）的边框区（即，边缘区域）。相对于走线设置在各列 OLED 亚像素 6 所在区域（即，第一发光区）的方案，设置在第一发光区的上边和侧边的边框区的方案能进一步减少各列 OLED 亚像素 6 所在区域的图形膜层，进一步降低透光模式下的衍射的概率。

[95] 图 31 是第一发光区的两行多列 OLED 同色亚像素的一种主动驱动方式的电路图。参照图 31，第一行 OLED 亚像素 6 对应的第一电极连接至一个像素驱动电路中的驱动晶体管的漏极，第二行 OLED 亚像素 6 对应的第一电极连接至另一个像素驱动电路中的驱动晶体管的漏极。所有 OLED 亚像素的阴极接地。第一行 OLED 亚像素 6 对应的驱动晶体管的栅极通过一开关晶体管连接一个数据线，第二行的 OLED 亚像素 6 对应的驱动晶体管的栅极通过一开关晶体管连接另一个数据线，该两个驱动晶体管的源极分别被输入一电源电压 VDD。图 31 中，一个像素驱动电路包括一开关晶体管 X1、一驱动晶体管 X2 以及一存储电容 C。

[96] 与第一行 OLED 亚像素 6 对应的第一电极连接的像素驱动电路可以设置在第一发光区 31 的上方的边框区。与第二行 OLED 亚像素 6 对应的第一电极连接的像素驱动电路可以设置在第一发光区 31 下方的边框区。

[97] 该上方的像素驱动电路的开关晶体管的源极所连接的数据线可以接入显示驱动集成芯片的一个数据信号通道；下方的驱动电路的开关晶体管的源极所连接的数据线可以接入显示驱动集成芯片的另一个数据信号通道。上下方的驱动电路的开关晶体管的栅极所连接的扫描线可以接入 GIP 电路的一行扫描信号通道。

[98] 图 32 是一种 GIP 电路结构及时序图。参照图 32，GIP 电路包括第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4 和第五晶体管 T5。第一时钟信号线 XCK 连接第一晶体管 T1 的栅极和第三晶体管 T3 的栅极，第二时钟信号线 CK 连接第二晶体管 T2 的源极。第一栅极线 Vgh 连接第四晶体管 T4 的源极和第五晶体管 T5 的源极，第二栅极线 Vgl 连接第三晶体管 T3 的源极。显示面板 1 中可以包括多级 GIP 电路，第 n 级 GIP 电路的第一晶体管 T1 的源极连接一输入信号线，从而为第 n 级电路输入数据信号 Dn。第 n 级 GIP 电路的第二晶体管 T2 的漏极连接第 n 级电路的输出信号线。第 n 级 GIP 电路的输出信号作为第 n+1 级 GIP 电路的第一晶体管的源极的输入信号 Dn+1。

[99] 参照图 32 中的 GIP 电路驱动的时序图, 第一栅极线 V_{gh} 的信号为高电平信号, 第二栅极线 V_{gl} 的信号为低电平信号, 第一时钟信号线 XCK 和第二时钟信号线 CK 分别输出高低电平相反的数字信号。在第一时钟信号线 XCK 的电平跳变为低电平时, 第 1 级 GIP 电路的第一晶体管的源极的输入信号线被输入一低电平信号, 在第二时钟信号线 CK 的电平跳变为高电平时, 第 1 级 GIP 电路输出低电平信号, 以作为第 2 级 GIP 电路的输入信号线 的信号。并以此类推, 第 n 级电路的输出信号作为第 $n+1$ 级电路的输入信号。

[100] 图 33 是第一发光区 31 的两行多列 OLED 同色亚像素的另一种主动驱动方式的电路示意图。参照图 33, 第一行的 OLED 亚像素 6 对应的第一电极连接至不同像素驱动电路中的对应的驱动晶体管的漏极, 第二行第一 OLED 亚像素 6 对应的第一电极连接至不同像素驱动电路中的对应的驱动晶体管的漏极。所有 OLED 亚像素 6 的阴极接地。每一像素驱动电路中的开关晶体管的栅极被输入一个扫描信号, 各个像素驱动电路中的驱动晶体管的源极对应同一电源电压。

[101] 图 33 中, 一个像素驱动电路包括一晶体管单元, 且晶体管单元包括: 一开关晶体管 $X1$ 、一驱动晶体管 $X2$ 以及一存储电容 C 。第一行 OLED 亚像素 6 对应的第一电极连接的像素驱动电路可以设置在第一发光区 31 上方的边框区。第二行 OLED 亚像素 6 对应的第一电极连接的像素驱动电路可以设置在第一发光区 31 下方的边框区。

[102] 设置在上方的各个像素驱动电路中的开关晶体管的源极所连接的数据线可以接入显示驱动集成芯片的一个数据信号通道。设置在下方的各个像素驱动电路中的开关晶体管的源极所连接的数据线可以接入显示驱动集成芯片的一个数据信号通道。上下方的各个像素驱动电路中的开关晶体管的栅极所连接的各个扫描线可以接入 GIP 电路的一行扫描信号通道。换言之, 占据显示驱动集成芯片的多个数据信号通道, 以及占据 GIP 电路的一行扫描信号通道。

[103] 图 34 是具有对驱动晶体管的阈值电压进行补偿功能的一种像素驱动电路的示意图以及时序图。像素驱动电路除了上述的 2T1C (即, 2 个薄膜晶体管和一个电容器) 形式, 还可以为如图 34 所示的, 像素驱动电路还可以为 7T1C、6T1C 等对驱动晶体管的阈值电压进行补偿的像素驱动电路。图 34 所示的 7T1C 像素驱动电路分为三个工作阶段: 复位、补偿、发光。工作原理为: 在补偿阶段中, 把驱动晶体管的阈值电压 V_{th} 先存在它的栅源电压 V_{gs} 内, 以及在发光阶段中, 把电压 $V_{gs}-V_{th}$ 转换为电流。因为 V_{gs} 已经包含了 V_{th} , 因而在转化成电流时就把 V_{th} 的影响抵消了, 从而实现了电流的一致性。上述电路可以提高各列 OLED 亚像素 6 的寿命以及显示均匀性。

[104] 在第一行的 OLED 亚像素 6 对应的第一电极连接至一个像素驱动电路中的驱动晶体管的漏极的情况下, 像素驱动电路中的驱动晶体管的栅极被输入一个数据信号, 且驱动晶体管的源极被输入一个电源电压信号。在第二行的 OLED 亚像素 6 对应的第一电极连接至另一个像素驱动电路中的驱动晶体管的漏极的情况下, 像素驱动电路中的驱动晶体管的栅极被输入另一个数据信号, 且源极对应一电源电压信号。向上述的第一行的 OLED 亚像素 6 的像素驱动电路中的开关晶体管的源极输入的数据信号 V_{DATA} 可以来自显示驱动集成芯片的一个数据信号通道的信号。向第二行 OLED 亚像素 6 的像素驱动电路中的开关晶体管的源极输入的数据信号 V_{DATA} 可以来自显示驱动集成芯片的另一个数据信号通道的信号。第一行与第二行 OLED 像素 6 的各自像素驱动电路的扫描信号 $Gn-1$ 、 Gn 可以来自 GIP 电路的两行扫描信号通道。发射信号 EM 可以来自 GIP 电路的一行发射信号通道。初始信号 $INIT$ 可以来自显示驱动集成芯片。

[105] 在第一行、第二行的 OLED 亚像素 6 对应的第一电极连接至不同像素驱动电路中的驱动晶体管的漏极的情况下, 每一像素驱动电路中的驱动晶体管的栅极对应显示驱动芯片的一个数据信号, 而各驱动晶体管的源极对应同一或不同电源电压的信号。第一行每列的 OLED 亚像素、第二行每列 OLED 的亚像素的像素驱动电路的数据信号 V_{DATA} 可以来自显示驱动集成芯片的一个数据信号通道。第一行与第二行的 OLED 亚像素的像素驱动电路的扫描信号 $Gn-1$ 、 Gn 可以来自 GIP 电路的两行扫描信号通道, 发射信号 EM 可以来自 GIP 电路的一行发射信号通道, 以及初始信号 $INIT$ 可以来自显示驱动集成芯片。第一行、第二行的 OLED 亚像素的像素驱动电路的数据信号 V_{DATA} 可以来自显示驱动集成芯片的多个数据信号通道。扫描信号 $Gn-1$ 、 Gn 可以来自 GIP 电路的两行扫描信号通道, 发射信号 EM 可以来自 GIP 电路的一行发射信号通道, 初始信号 $INIT$ 可以来自显示驱动集成芯片。

[106] 在上述图 29-34 所示实施例中, 以第一方向为阵列基板 100 上发光结构排布的行方向 (即图 28 中所示的 X 向)、第二方向为阵列基板 100 上发光结构排布的列方向 (即图 28 中所示的 Y 向) 为例进行说明, 在其他实施例中, 如图 35 所示, 也可以是第一方向为阵列基板 100 上发光结构排布的列方向 (即图 35 中所示的 Y 向)、第二方向为阵列基板 100 上发光结构排布的行方向 (即图 35 中所示的 X 向)。下述针对图 35 中所示的第一方向为列方向、第二方向为行方向时的驱动方式进行说明。

[107] 图 36 是第一发光区 31 的两列多行 OLED 同色亚像素的一种被动驱动方式的电路示意图。参照图 36, 第一列 OLED 亚像素 6 对应的第一电极连接一个数据线, 而第二列 OLED 亚像素 6 对应的第一电极连接另一个数据线。所有 OLED 亚像素 6 的阴极接地。向第一列和第二列两者的亚像素对应的第一电极输入数据信号的两个数据信号通道的颜色数据信号与各列 OLED 亚像素 6 的颜色一致。示例地, 第一列 OLED 像素 6 对应的数据引线可以在图 36 所示方位的左边的边框区, 第二列 OLED 像素 6 对应的数据引线可以在图 36 所示方位的右边的边框区。

[108] 图 37 是设置在第一发光区 31 的两列多行 OLED 同色亚像素的另一种被动驱动方式的电路示意图。参照图 37, 第一列、第二列两者的各行 OLED 亚像素 6 对应的第一电极被输入同一个数据信号。

[109] 图 38 是第一发光区的两列多行 OLED 同色亚像素的一种主动驱动方式的电路示意图。参照图 38, 第一列的 OLED 亚像素 6 对应的第一电极连接一个像素驱动电路的驱动晶体管的漏极, 该驱动晶体管的源极被输入一电源电压信号。第二列 OLED 亚像素 6 对应的第一电极连接另一个像素驱动电路的驱动晶体管的漏极, 且该驱动晶体管的源极被输入一电源电压信号。两个像素驱动电路的开关晶体管的栅极所连接的扫描线连接 GIP 电路的同一扫描信号通道。

[110] 图 38 中的像素驱动电路以 2T1C 为例, 而其它可选方案中, 像素驱动电路也可以为 3T1C、6T1C、7T1C 等像素驱动电路。

[111] 图 39 是第一发光区的两列多行 OLED 同色亚像素的另一种主动驱动方式的电路示意图。参照图 39, 第一列、第二列两者的 OLED 亚像素 6 对应的第一电极连接一个像素驱动电路的一个驱动晶体管的漏极, 而驱动晶体管的源极被输入一电源电压信号。像素驱动电路的开关晶体管的栅极所连接的扫描线连接 GIP 电路的一个扫描信号通道。

[112] 图 39 中的像素驱动电路以 2T1C 为例, 而其它可选方案中, 像素驱动电路也可以为 3T1C、6T1C、7T1C 等像素驱动电路。

[113] 在上述各个实施例中, 以第一发光区 31 所包括的各个 OLED 亚像素为同色亚像素为例来对驱动方式进行说明。下面将针对第一发光区 31 所包括的 OLED 亚像素为不同颜色时的驱动方式进行说明。

[114] 如图 40 所示, 一个像素单元包括三个亚像素, 分别对应红色、绿色、和蓝色。第一电极 21 上布置的第一发光结构 311 的显示颜色均为红色, 且一 OLED 亚像素 61 包含三个第一发光结构。第一电极 22 上布置的第一发光结构 311 均为绿色, 且一 OLED 亚像素 62 包含三个第一发光结构。第一电极 23 上布置的第一发光结构 311 均为蓝色, 且一 OLED 亚像素 63 包含三个第一发光结构。因此, 亚像素 61、62 和 63 可以构成一像素单元 7。在此仅以像素单元包括三原色为例进行说明, 在其他实施例中, 固然也可以是包括四原色或者五原色, 在此不再一一赘述。

[115] 下述将针对图 40 所示的像素排布, 对驱动方式进行说明。

[116] 图 41 是第一发光区 31 两行多列 OLED 亚像素的一种无源驱动方式的电路示意图, 且示出了 R、G、B 三个亚像素。参照图 41, 一个亚像素 R、一个亚像素 G 和一个亚像素 B 形成一个像素单元 7。在此情况下, 第一行像素单元中的 OLED 同色亚像素对应的第一电极连接至一个数据线, 第二行像素单元中的 OLED 同色亚像素对应的第一电极连接至另一个数据线; 所有列 OLED 同色亚像素对应的第二电极接地。换言之, 所有行红色亚像素被输入同一 R 数据信号; 所有行绿色亚像素被输入同一 G 数据信号; 所有行蓝色亚像素被输入同一 B 数据信号。该 R、G 和 B 数据信号由外部电路提供。图 41 示意中, 由于仅具有两行、多列, 因而仅需向第一行的三个同色亚像素施加一个驱动电流, 第二行与第一行的所述三个同色亚像素的颜色相同的三个同色亚像素施加另一个驱动电流, 例如, 第一行的三个同色亚像素 R 施加一个驱动电流, 第二行的三个同色亚像素 R 施加另一个驱动电流。该第一行的亚像素所施加的驱动电流可以来源于显示驱动集成芯片的三个数据信号通道, 该第二行的亚像素所施加的驱动电流可以来源于显示驱动集成芯片的另三个数据信号通道。

[117] 图 42 是第一发光区两行多列 OLED 亚像素的另一种被动驱动方式的电路示意图。参照图 42, 一个亚像素 R, 一个亚像素 G 以及一个亚像素 B 形成一个像素单元 7。在此情况下, 第一行与第二行各像素单元的 OLED 亚像素的第二电极接地, 第一行的每一个亚像素对应的第一电极连接相应的一个开关晶体管的漏极, 且第一行各像素单元的同色亚像素对应的开关晶体管的源极连接一个数据线且被输入同一个数据信号, 而且第一行的同色亚像素对应的开关晶体管的栅极连接一个开关信号线且被输入同一个开关信号。第二行各像素单元的同色亚像素对应的开关晶体管的源极连接另一个数据线且被输入同一个数据信号, 而第二行的同色亚像素对应的开关晶体管的栅极连接另一开关信号线且被输入同一个开关信号。第二行的同

色亚像素为与第一行的同色亚像素的颜色相同。除了能统一控制一行同色亚像素显示或不显示外，而且，在开关信号为“关”时，还能将所有列同色亚像素控制在不显示状态，防止相邻其它颜色亚像素显示时串扰。

[118] 其它可选方案中，每行各像素单元的亚像素的阳极连接一开关晶体管的漏极，第一行各像素单元的同色亚像素对应的开关晶体管的源极连接一个数据线，栅极连接不同开关信号的线；第二行各像素单元的同色亚像素对应的开关晶体管的源极连接另一个数据线，栅极连接不同开关信号的线。上述结构使得各列同色亚像素可以单独控制显示或透明。

[119] 图 43 是第一发光区 31 的两行多列 OLED 亚像素的再一种被动驱动方式的电路示意图。如图 43 所示，一个亚像素 R，一个亚像素 G，一个亚像素 B 形成一个像素单元 7。为了使得每行的同色亚像素可以被单独地控制显示或透明，也可以第一行、第二行各像素单元中的亚像素对应的阳极连接至不同数据线，即每个亚像素对应的第一电极连接一个数据线。该数据信号也由外部电路提供。事实上，由于仅具有两行，因而仅需向各列施加驱动电流。各列的驱动电流可以来源于显示驱动集成芯片的若干个数据信号通道。

[120] 图 44 是第一发光区两行多列 OLED 亚像素的一种主动驱动方式的电路示意图。参照图 44，一个亚像素 R、一个亚像素 G 和一个亚像素 B 形成一个像素单元 7。第一行与第二行各像素单元的 OLED 同色亚像素的第二电极接地。第一行各像素单元的 OLED 同色亚像素对应的第一电极连接至一个像素驱动电路中的一个驱动晶体管漏极。在该一个像素驱动电路中，该一个驱动晶体管的栅极对应一个数据信号。第二行各像素单元的 OLED 同色亚像素对应的第一电极连接至另一个像素驱动电路中的一个驱动晶体管的漏极，驱动晶体管的栅极对应一个数据信号。

[121] 图 44 中，像素驱动电路可以包括多个晶体管单元。第一行、第二行各像素单元的 OLED 同色亚像素对应的每一晶体管单元可以包括：一开关晶体管 X1、一驱动晶体管 X2 以及一存储电容 C。每一晶体管单元所连接的数据线可以接入显示驱动集成芯片的一个数据信号通道。上下两行各像素单元的同色亚像素对应的晶体管单元所连接的扫描线可以接入 GIP 电路的一行扫描信号通道。换言之，第一行各像素单元占据显示驱动集成芯片的三个数据信号通道，第二行各像素单元占据显示驱动集成芯片的另三个数据信号通道；第一行与第二行各像素单元占据 GIP 电路的一行扫描信号通道。

[122] 其它可选方案中，各像素单元的各列 OLED 同色亚像素的第一电极连接至不同像素驱动电路中的驱动晶体管漏极，每一驱动晶体管的栅极对应一个数据信号。像素驱动电路可以包括晶体管单元。每一晶体管单元可以包括：一开关晶体管 X1、一驱动晶体管 X2 以及一存储电容 C。各个晶体管单元所连接的数据线可以接入显示驱动集成芯片的一个数据信号通道；各晶体管单元所连接的各扫描线可以接入 GIP 电路的一行扫描信号通道。换言之，占据显示驱动集成芯片的多个数据信号通道，以及占据 GIP 电路的一行扫描信号通道。

[123] 在实施过程中，各像素单元的 OLED 同色亚像素的第一电极连接的像素驱动电路中，除了上述的 2T1C，像素驱动电路还可以为 6T1C、7T1C 等像素驱动电路。上述各像素驱动电路的数据信号 V_{DATA} 可以来自显示驱动集成芯片的多个数据信号通道，而扫描信号 G_{n-1} 、 G_n 可以来自 GIP 电路的两行扫描信号通道。发射信号 EM 可以来自 GIP 电路的一行发射信号通道，而初始信号 INIT 可以来自显示驱动集成芯片。

[124] 在上述图 41 至 44 所示的示例中，以第一方向为阵列基板 100 上发光结构排布的行方向（即图 40 中所示的 X 向）、第二方向为阵列基板 100 上发光结构排布的列方向（即图 40 中所示的 Y 向）为例进行说明，在其他实施例，如图 45 所示，也可以是第一方向为阵列基板 100 上发光结构排布的列方向（即图 45 中所示的 Y 向）、第二方向为阵列基板 100 上发光结构排布的行方向（即图 45 中所示的 X 向）。下述针对图 45 中所示的第一方向为列方向、第二方向为行方向时的驱动方式进行说明

[125] 图 45 是第一发光区两列多行 OLED 亚像素的一种被动驱动方式的电路示意图，且示出了一个像素单元包含三个亚像素。参照图 45，第一列的 OLED 同色亚像素对应的第一电极连接一数据线。第二列的与第一列的同色亚像素颜色相同的 OLED 同色亚像素对应的第一电极连接另一数据线。第二列的同色亚像素为与第一列的同色亚像素的颜色相同的亚像素，例如，第一列的同色亚像素为 R，而第二列的同色亚像素也为 R。如此，第一列 OLED 同色亚像素同时发同样亮度的光、第二列同色亚像素同时发同样亮度的光。其它方案中，也可以第一列的每个亚像素对应一个数据信号；第二列的每个亚像素对应一个数据信号，以单独对每一行子像素的发光进行亮暗控制。

[126] 图 46 是第一发光区两列多行 OLED 亚像素的一种主动驱动方式的电路示意图，且示出了一个像素单元包含三个亚像素。参照图 46，第一列的 OLED 同色亚像素对应的第一电极连接一个像素驱动电路的驱动晶体管的漏极。第二列的 OLED 同色亚像素对应的第一电极连接另一像素驱动电路的驱动晶体管的

漏极。第二列的同色亚像素的颜色与第一列的同色亚像素的颜色相同，例如第一列的同色亚像素的颜色为R，则第二列的同色亚像素的颜色也为R。如此，第一列OLED同色亚像素被一并控制，而第二列OLED同色亚像素被一并控制，且同一列的不同色的亚像素被独立地控制。其它方案中，也可以第一列的每个OLED亚像素对应的第一电极连接一个像素驱动电路的驱动晶体管的漏极。第二列的每个OLED亚像素对应一个像素驱动电路的驱动晶体管的漏极，以单独对每一个亚像素的发光进行控制。

[127] 其它可选方案中，除了2T1C，也可以选择3T1C、6T1C、7T1C等具体的像素驱动电路。

[128] 在上述各个实施例中，三原色为红色、绿色和蓝色，且其排列顺序为红色、绿色和蓝色。在其他实施例中，也可以是蓝色、红色和绿色这样的顺序进行排列，本申请并不限制。

[129] 本申请的实施例如图47所示，还提供一种显示面板200。该显示面板200可以包括封装层201和上述任一项实施例中所述的阵列基板100。该封装层201位于阵列基板100的第二电极层所在的一侧。

[130] 在显示面板200上可以形成对应于第一发光区31设置的透明显示区域204、和对应于第二发光区设置的非透明显示区域203。并且，在透明显示区域的下方可以放置感光器件，该感光器件可以通过该透明显示区域采集外部光线，或者向外发射光线。具体，在当感光器件处于工作状态时，透明显示区域可以切换至非显示状态，当感光器件处于关闭状态时，透明显示区域可以切换至显示状态。该显示面板可以包括偏光片205，该偏光片205可以覆盖非透明显示区域203，且未覆盖透明显示区域204，以避免偏光片影响外部的入射光线，或者自配置有该显示面板200的电子设备发出的光线。

[131] 在本实施例中，阵列基板100的第一发光区31至少部分被第二发光区32包围，并且该显示面板200还可以包括芯片组件202。该芯片组件202设置在阵列基板100的远离封装层201的一侧，且设置在显示面板的对应于非透明显示区域203的部分处。该芯片组件202可以用于控制第一发光结构和第二发光结构的显示状态，并且能够使得位于第一发光区31和第二发光区32交界处的第一发光结构和第二发光结构颜色一致，从而在视觉上减弱透明显示区域和非透明显示区域之间的差异，提升用户的视觉效果。

[132] 本申请实施例还提供如图48所示的一种显示装置300。该显示装置300可以包括设置有器件区3011的设备本体301和上述的显示面板200。显示面板200设置在设备本体301上，且与该设备本体301相互连接。显示面板200的透明区204覆盖器件区3011。显示面板200可以采用前述任一实施例中的显示面板，用以显示静态或者动态画面。器件区3011可以设置有诸如摄像头400（如图49所示）以及光传感器等感光器件。

[133] 此时，显示面板200的透明显示区域204对应于器件区3011设置，以使得上述的诸如摄像头400及光传感器等感光器件能够透过该透明显示区域对外部光线进行采集等操作。由于阵列基板的第一发光区能够有效改善外部光线透射该第一发光区所产生的衍射现象，从而可有效提升显示装置300的摄像头400所拍摄图像的质量，避免因衍射而导致所拍摄的图像失真，以及同时也能提升光传感器感测外部光线的精准度和敏感度。

[134] 该显示装置可以为液晶显示装置、电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相机、导航仪等任何具有显示功能的产品或部件。

[135] 本领域技术人员可以理解附图只是一个优选实施例的示意图，附图中的模块或流程并不一定是实施本申请所必须的。以上所述仅为本申请的具体实施方式，但本申请的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本申请揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本申请的保护范围之内。因此，本申请的保护范围应以所述权利要求的保护范围为准。

权利要求书

1. 一种阵列基板, 包括:

衬底;

第一电极层, 所述第一电极层形成于所述衬底上;

5 发光层, 所述发光层形成于所述第一电极层上, 且包括:

透明的第一发光区, 所述第一发光区包括多个第一发光结构, 所述第一电极层包括对应所述第一发光区的多个第一电极, 所述多个第一发光结构设置在所述多个第一电极上, 其中, 针对各个所述第一电极, 所述第一电极上设有至少一个所述第一发光结构且设置在所述第一电极上的所述第一发光结构的显示颜色相同; 和

10 非透明的第二发光区, 所述第二发光区包括多个第二发光结构, 其中, 所述第一发光结构在所述第一发光区的分布密度小于所述第二发光结构在所述第二发光区的分布密度; 以及

第二电极层, 所述第二电极层形成于所述发光层上。

2. 根据权利要求1所述的阵列基板, 其中, 相邻两个第一发光结构之间的间距大于相邻两个所述第二发光结构之间间距; 和/或

15 每个所述第一发光结构的面积大于每个所述第二发光结构的面积。

3. 根据权利要求1所述的阵列基板, 其中, 每个所述第一发光结构和每个所述第二发光结构的大小相同。

4. 根据权利要求1所述的阵列基板, 其中, 所述第一发光区的至少部分被所述第二发光区包围。

5. 根据权利要求1所述的阵列基板, 其中, 所述第一电极沿第一方向排列且沿垂直于所述第一方向的第二方向延伸, 所述第一方向为列方向, 所述第二方向为行方向; 或所述第一方向为行方向, 所述第二方向为列方向;

所述第二电极层包括对应于所述第一发光区设置的第二电极, 所述第二电极为面电极;

20 所述第二电极为单层结构或叠层结构, 所述第二电极为单层结构时, 所述第二电极为单层金属层、或单层金属混合物层、或单层透明金属氧化物层; 所述第二电极为叠层结构时, 所述第二电极为透明金属氧化物层与金属层的叠层、或所述第二电极为透明金属氧化物层与金属混合物层的叠层;

25 当所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于100埃, 小于或等于500埃时所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于40%;

所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于100埃, 小于或等于200埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于40%;

30 当所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于50埃, 小于或等于200埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于50%;

所述第二电极材料中掺杂有金属, 且所述第二电极的厚度大于或等于50埃, 小于或等于200埃时, 所述第二电极为整体连续的面电极, 且所述第二电极的透明度大于60%;

35 所述第二电极为单层结构的状态中, 所述单层金属层材料为Al、Ag, 所述单层金属混合物层材料为Mg、Ag或掺杂Al的金属混合材料, 所述透明金属氧化物为ITO或IZO。

6. 根据权利要求1所述的阵列基板, 其中, 每一所述第一电极设置有沿平行于第一电极延伸方向的第二方向设置的多列所述第一发光结构,

同一所述第一电极上的多列第一发光结构中的在与所述第二方向垂直的第一方向上相邻两个所述第一发光结构对齐设置或者错位设置。

40 7. 根据权利要求6所述的阵列基板, 其中,

在所述相邻两个第一发光结构错位设置的状态中, 同一所述第一电极上相邻两个所述第一发光结构的中轴线在所述第二方向上的间距为所述第一发光结构在所述第二方向上尺寸的0.5-2倍。

8. 根据权利要求7所述的阵列基板, 其中,

每一所述第一电极包括:

45 多个第一子电极, 所述多个第一子电极在所述第一方向上错位排列, 每一所述第一子电极设置有沿第二方向设置的一列第一发光结构, 每一第一子电极包括多个电极块; 以及

连接部, 所述连接部电性连接在所述第一方向上相邻的两个电极块, 以得到沿第二方向延伸的、呈波浪形的所述第一电极。

9. 根据权利要求8所述的阵列基板, 其中,

50 相邻两个所述第一电极对应的所述第一发光结构对齐设置或错位设置。

10. 根据权利要求1所述的阵列基板, 其中,

所述第一电极在所述第一电极的延伸方向上的两条边均为波浪形, 且所述两条边的波峰相对设置、以及波谷相对设置;

每一所述第一电极在所述衬底上的正投影包含一个图形单元或多个图形单元。

11、根据权利要求 10 所述的阵列基板，其中，所述阵列基板还包括：

形成于所述第一电极层上的像素限定层，所述像素限定层包括对应于所述第一发光区的多个第一像素限定孔，每一所述第一像素限定孔对应一个或者多个所述第一发光结构；以及

对应于所述第二发光区的多个第二像素限定孔，所述第二像素限定孔的尺寸不大于所述第一像素限定孔的尺寸。

12、根据权利要求 11 所述的阵列基板，其中，

多个所述第一发光结构和多个所述第二发光结构均排布成多列，且一一对应，且所述第一发光结构颜色与在同一列上的第二发光结构中靠近所述第一发光区设置的一个第二发光结构颜色一致。

13、根据权利要求 11 所述的阵列基板，其中，

所述阵列基板还包括多个像素单元，一个所述像素单元包含一列所述第二发光结构中靠近所述第一发光区设置的一个或者多个所述第二发光结构、和对应列的所述第一发光结构中靠近第二发光区的一个或者多个所述第一发光结构。

14、根据权利要求 1 所述的阵列基板，其中，所述阵列基板还包括多个 OLED 亚像素，每个 OLED 亚像素包含一个第一电极、该一个第一电极上的所有第一发光结构和第二电极层，所述 OLED 亚像素的驱动方式为主动式或者被动式；

每一 OLED 亚像素对应的像素驱动电路设置在所述阵列基板的所述第一发光区的边缘区域。

15、根据权利要求 14 所述的阵列基板，其中

相邻的两个第一电极上第一发光结构的颜色相同，所述 OLED 亚像素为相同颜色的同色亚像素；在所述 OLED 亚像素的驱动方式为被动式，

当与所述第一电极的延伸方向垂直的第一方向为列方向时，一列的 OLED 同色亚像素的第一电极连接至同一数据线；各列 OLED 同色亚像素的第一电极连接至同一数据线或不同数据线；

当与所述第一电极的延伸方向垂直的所述第一方向为行方向时，一行 OLED 同色亚像素的第一电极连接至同一数据线；各行 OLED 同色亚像素的第一电极连接至同一数据线或不同数据线。

16、根据权利要求 14 所述的阵列基板，其中，

相邻的两个第一电极上第一发光结构的颜色相同，所述 OLED 亚像素为相同颜色的同色亚像素；所述 OLED 亚像素的驱动方式为主动式，

当与所述第一电极的延伸方向垂直的所述第一方向为列方向时，一列 OLED 同色亚像素的第一电极连接至同一像素驱动电路中的驱动晶体管的漏极，所述驱动晶体管的栅极对应一个数据信号；

当与所述第一电极的延伸方向垂直的所述第一方向为行方向时，一行 OLED 同色亚像素的第一电极连接至同一像素驱动电路中的驱动晶体管的漏极，所述驱动晶体管的栅极对应一个数据信号。

17、根据权利要求 1 所述的阵列基板，其中

相邻的两个第一电极上的第一发光结构的颜色不同；

其中，所述阵列基板还包括多个像素单元，一个像素单元包含沿与第一电极延伸方向垂直的第一方向、连续的 n 个 OLED 亚像素，所述像素单元包括 n 个颜色， $n \geq 3$ ；

所述像素单元的驱动方式为被动式，当所述第一方向为列方向时，各行的像素单元中 OLED 同色亚像素对应的第一电极连接至同一数据线或不同数据线；所述像素单元的驱动方式为被动式，当所述第一方向为行方向时，各列的像素单元中的 OLED 同色亚像素对应的第一电极连接至同一数据线或不同数据线；或

所述像素单元的驱动方式为被动式，当所述第一方向为列方向时，各像素单元中的每个 OLED 亚像素的第一电极连接至一开关晶体管的漏极，所述开关晶体管的源极连接同一数据线或不同数据线，位于一列的部分或所有 OLED 同色亚像素对应的开关晶体管的栅极被输入同一扫描信号；当所述第一方向为行方向时，各像素单元中的每个 OLED 亚像素的第一电极连接至一开关晶体管的漏极，所述开关晶体管的源极连接同一数据线或不同数据信号，位于一行的部分或所有 OLED 同色亚像素对应的开关晶体管的栅极被输入同一扫描信号。

18、根据权利要求 1 所述的阵列基板，其中，

相邻的两个第一电极上的第一发光结构的颜色不同；

其中，所述阵列基板还包括多个像素单元，一个像素单元包含沿与第一电极延伸方向垂直的第一方向、连续的 n 个 OLED 亚像素，所述像素单元包括 n 个颜色， $n \geq 3$ ；

所述像素单元的驱动方式为主动式，

当所述第一方向为列方向时，一列像素单元中的 OLED 同色亚像素的第一电极连接至同一像素驱动电路或不同像素驱动电路中的驱动晶体管的漏极，每一所述驱动晶体管的栅极对应一个数据信号；或

所述像素单元的驱动方式为主动式，当所述第一方向为行方向时，一行像素单元中的 OLED 同色亚像素的第一电极连接至同一像素驱动电路或不同像素驱动电路中的驱动晶体管的漏极，每一所述驱动晶体管的栅极对应一个数据信号。

19. 一种显示面板，包括：

5

如权利要求 1 所述的阵列基板；以及

封装层，所述封装层设置于所述阵列基板的所述第二电极层所在的一侧。

20. 一种显示装置，包括：

设备本体，所述设备本体包括器件区；以及

如权利要求 19 所述的显示面板，所述显示面板设置在所述设备本体的器件区所在的一侧上；

10

所述显示面板对应于所述第一发光区的区域覆盖所述器件区且所述器件区包括透过所述显示面板对应于所述第一发光区的区域发射或者采集光线的感光器件。

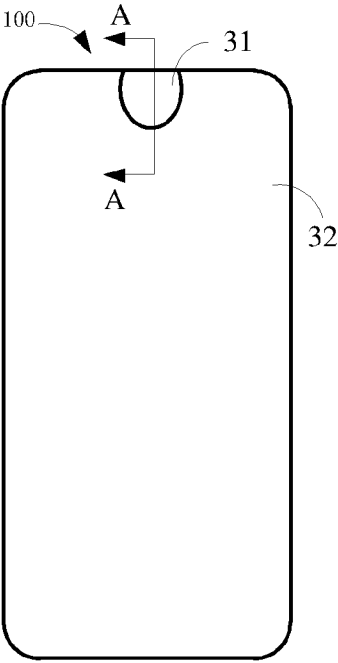


图 1

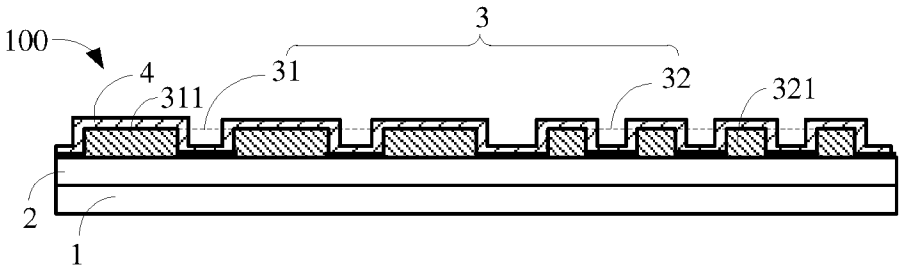


图 2

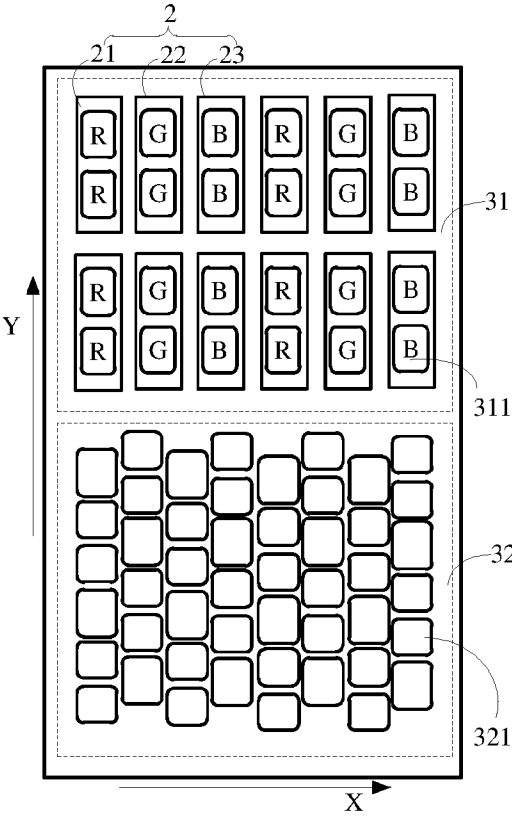


图 3

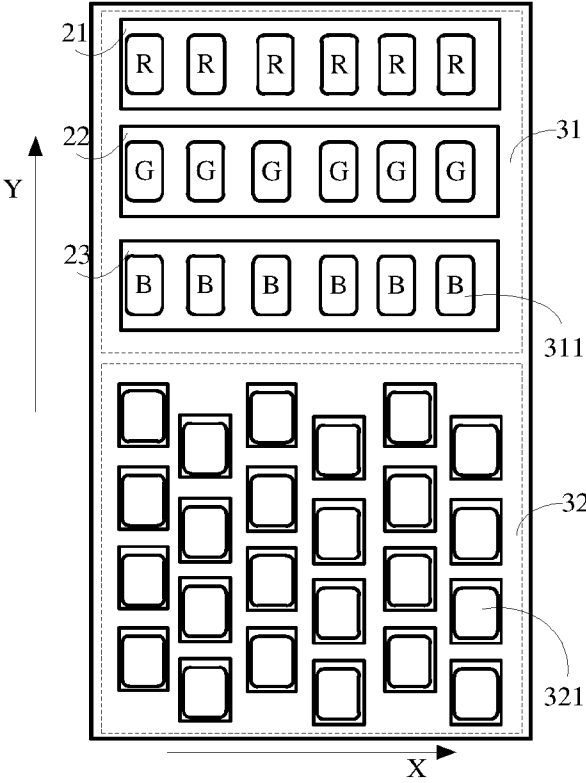


图 4

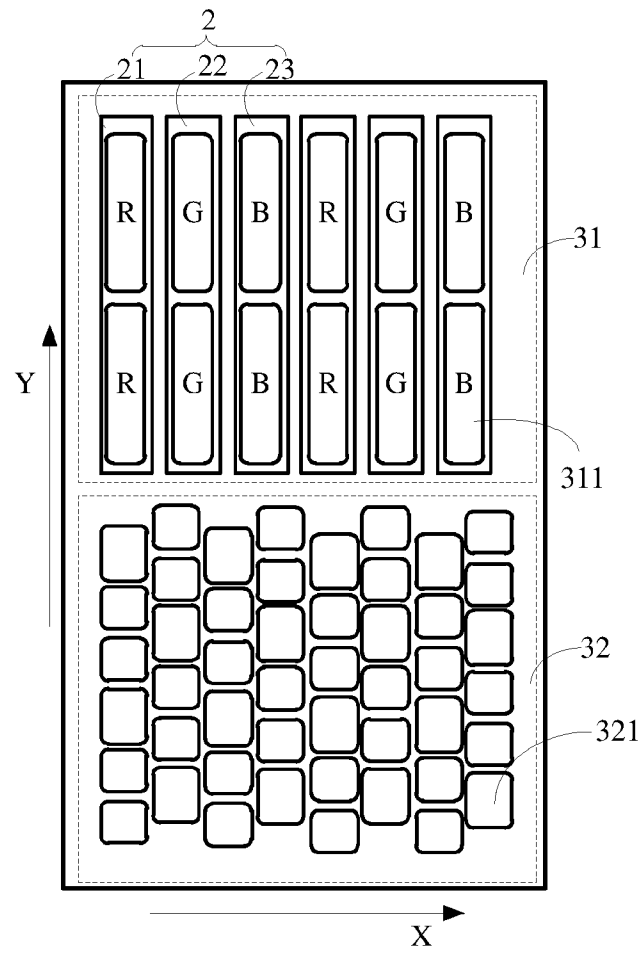


图 5

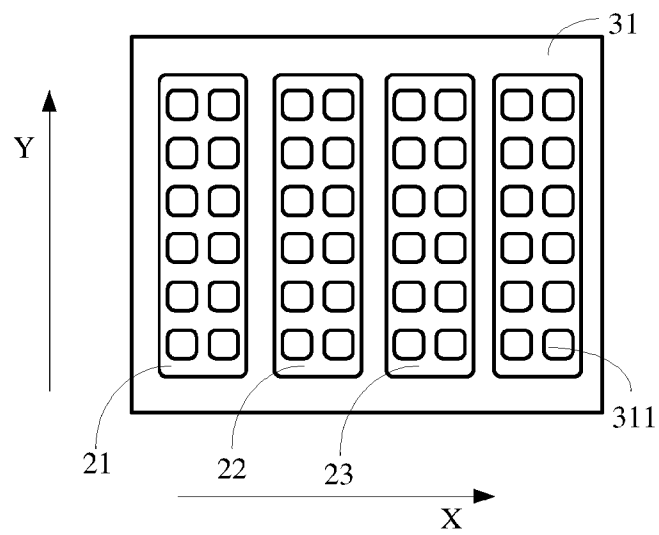


图 6

4 / 25

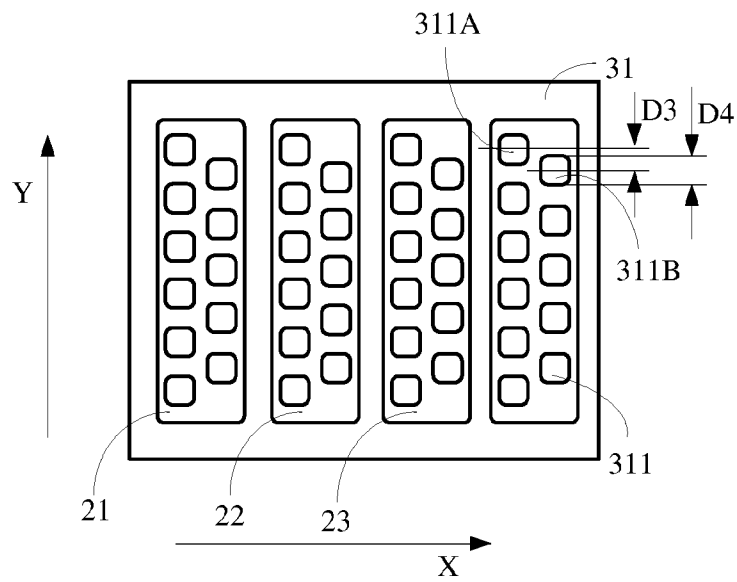


图 7

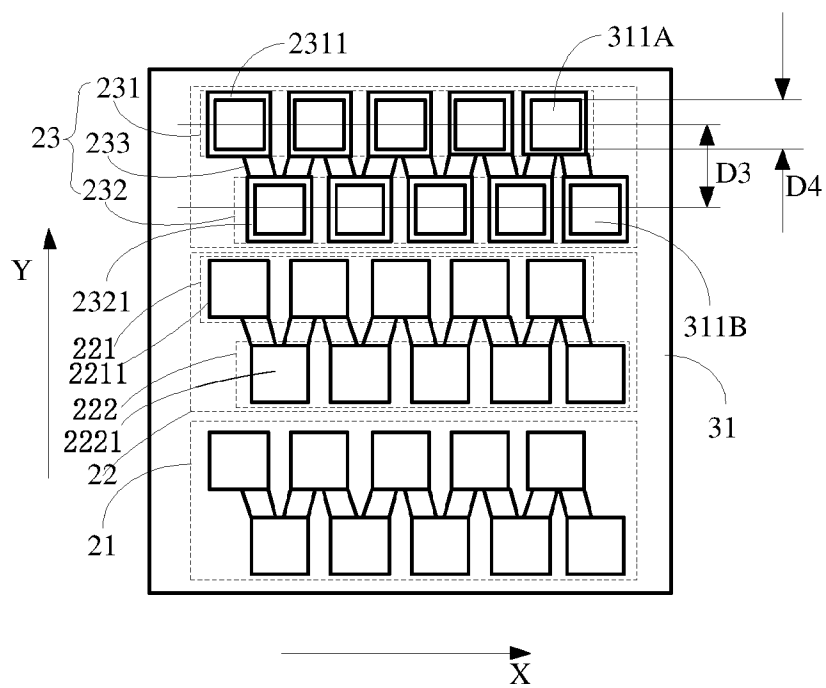


图 8

5 / 25

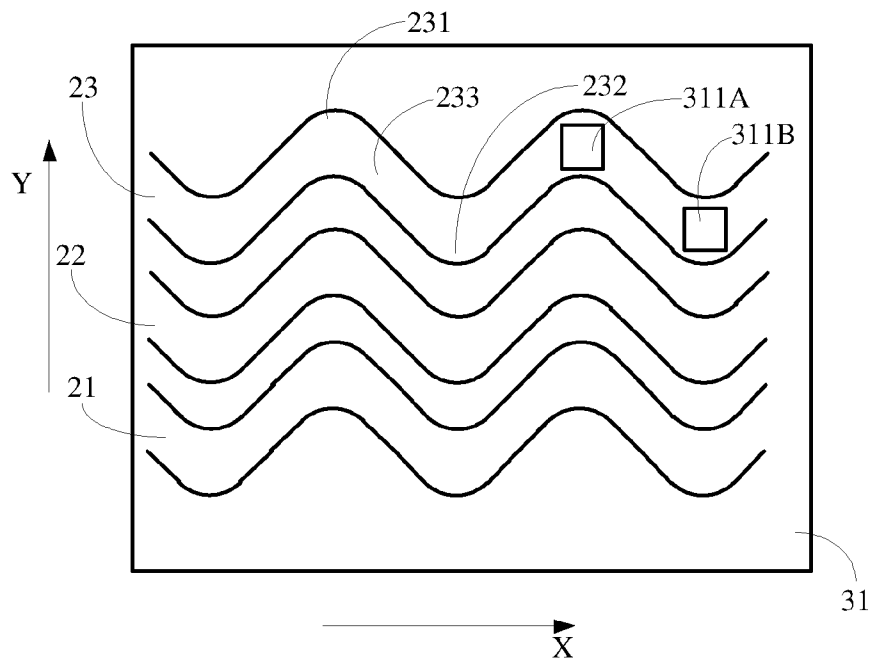


图 9

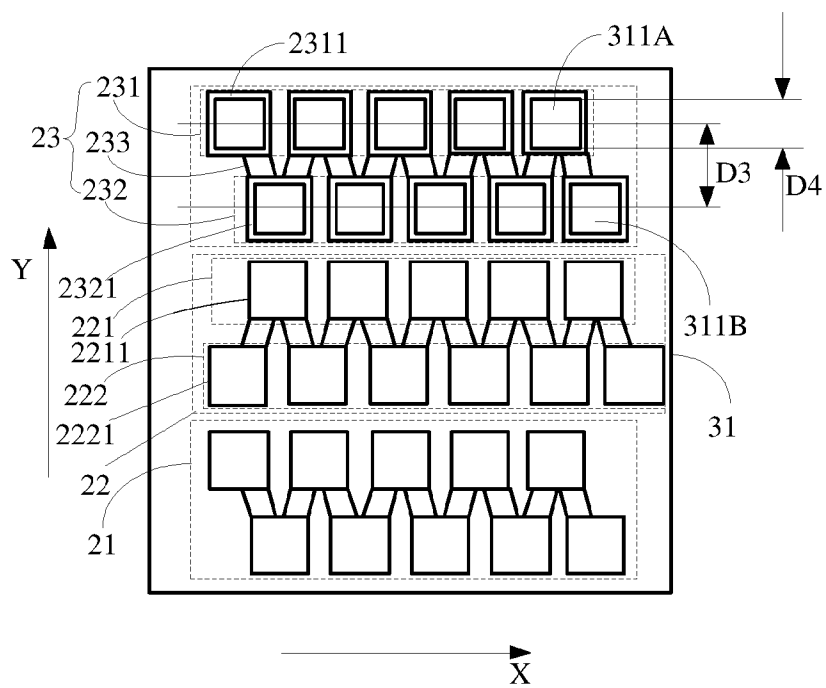


图 10

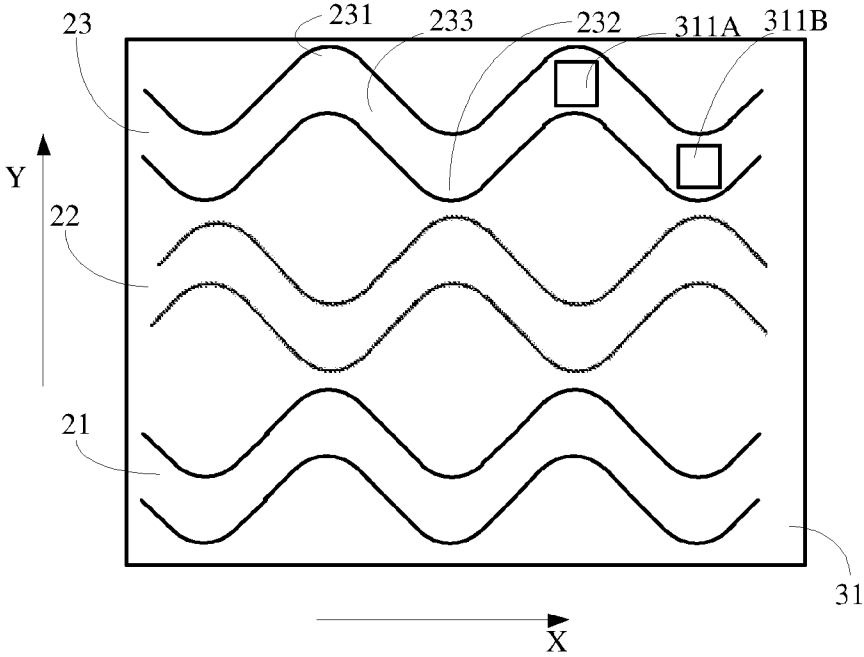


图 11

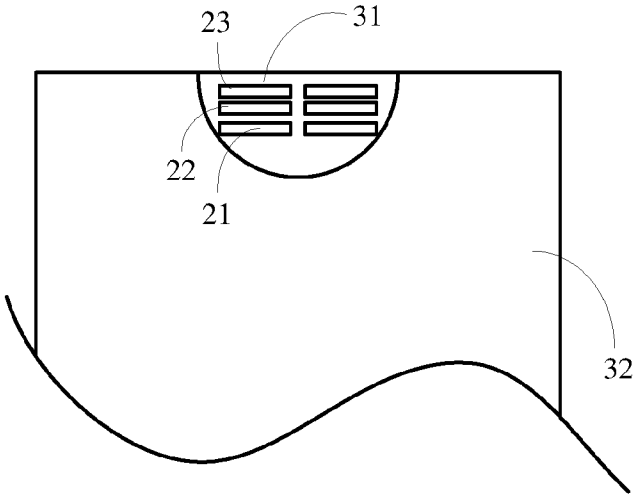


图 12

7 / 25

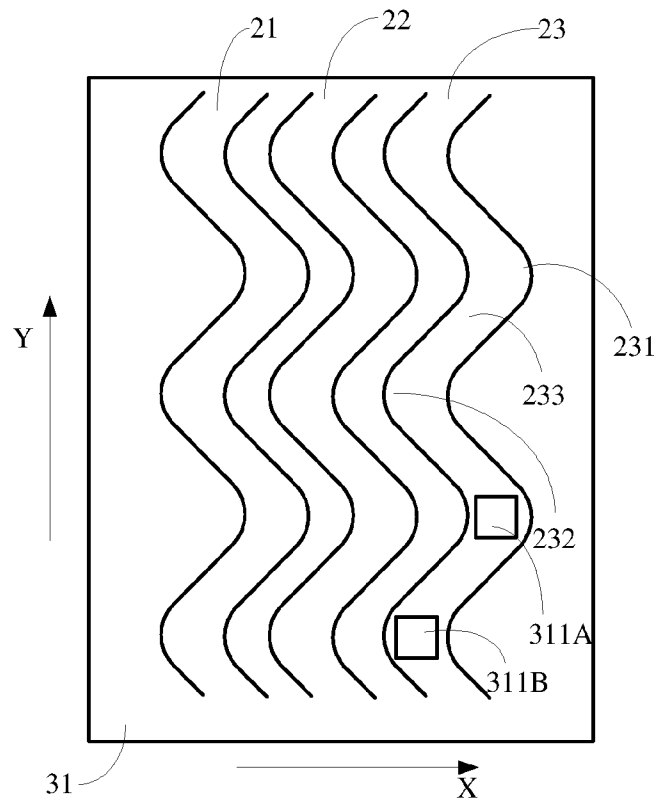


图 13

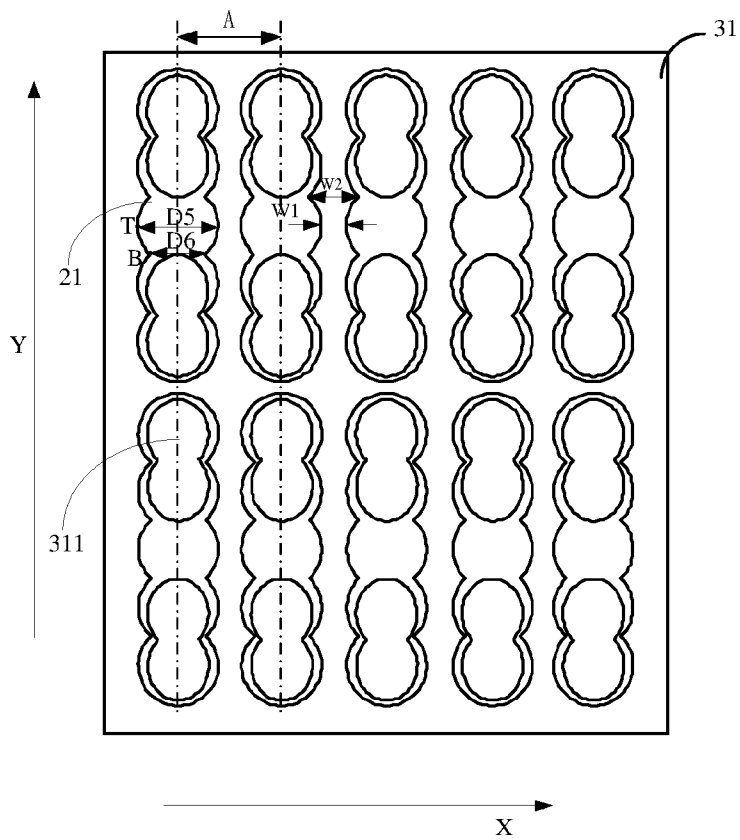


图 14

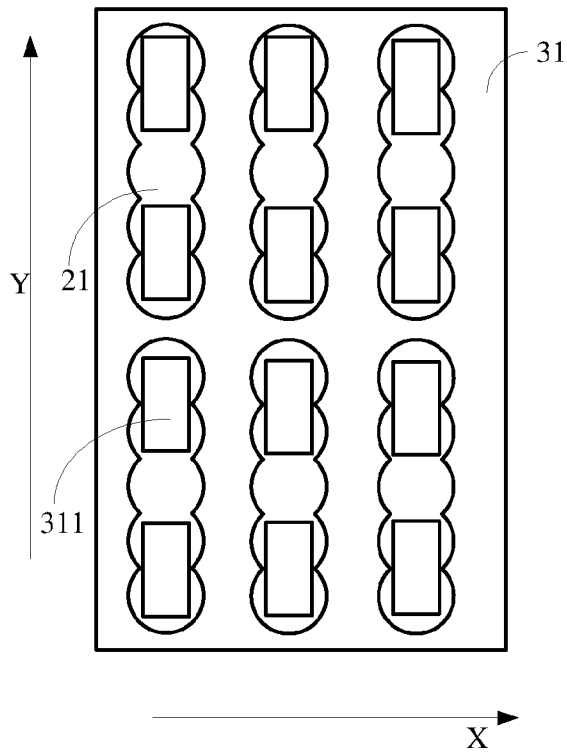


图 15

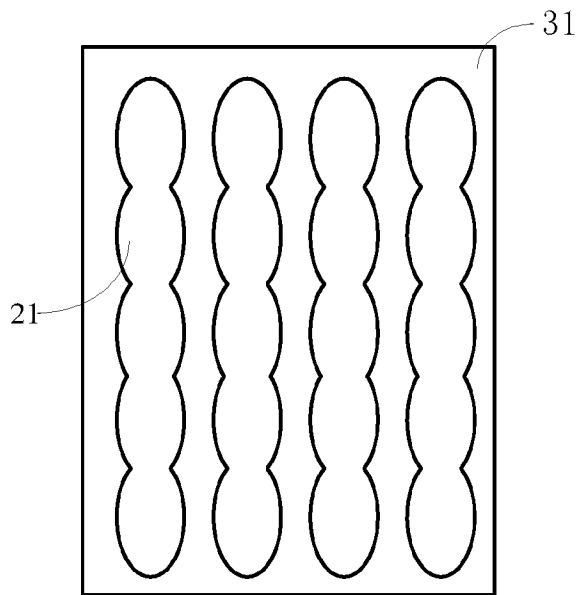


图 16

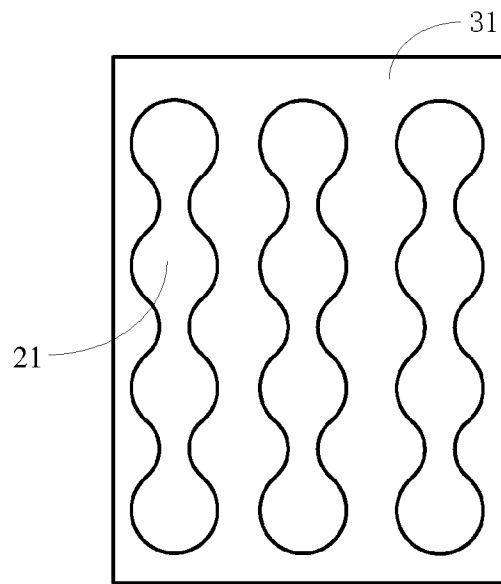


图 17

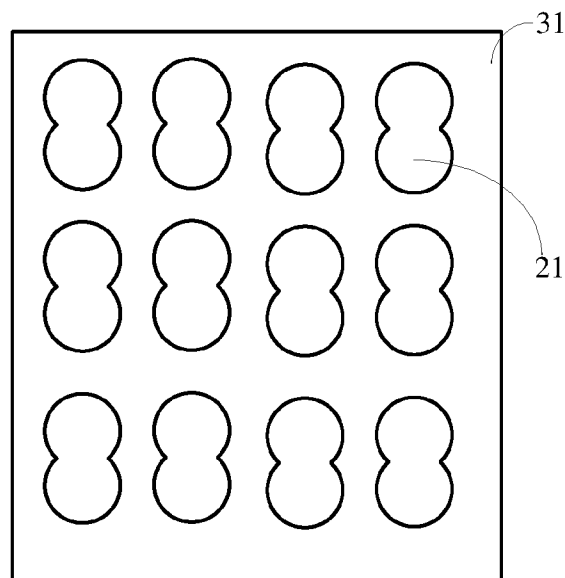


图 18

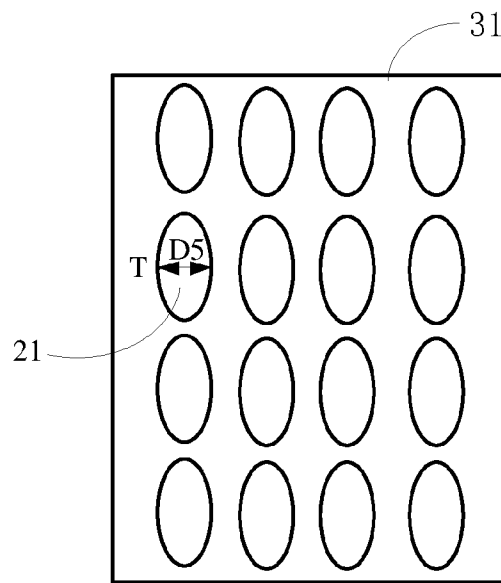


图 19

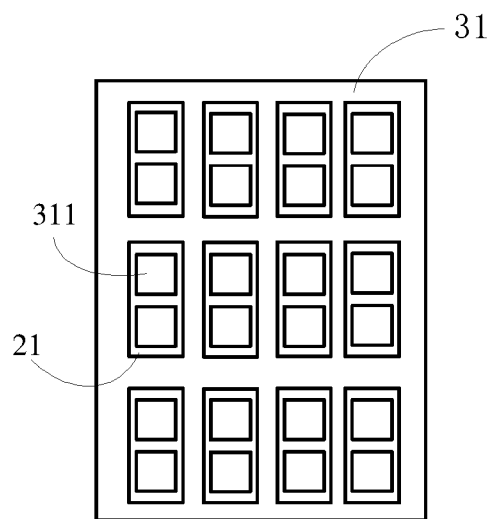


图 20

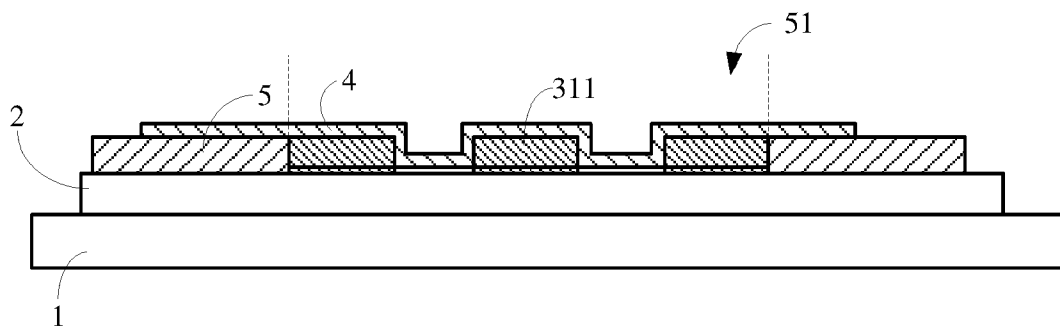


图 21

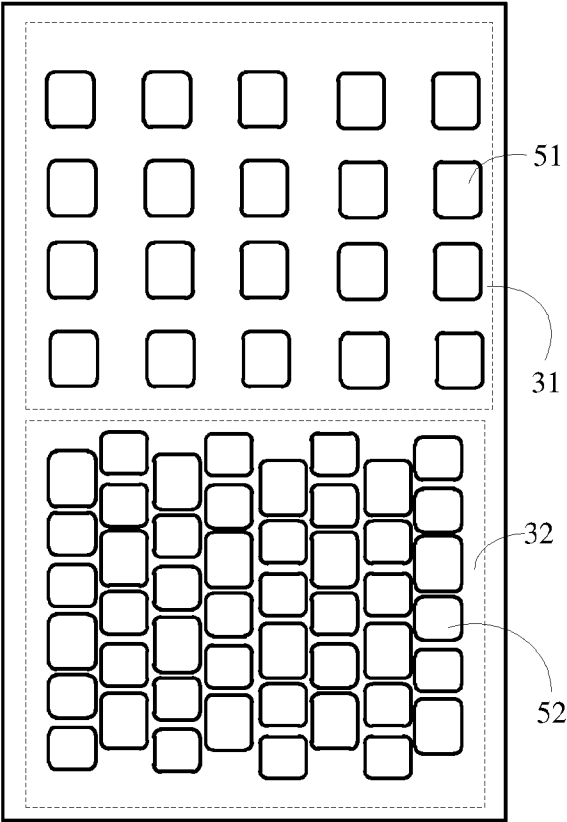


图 22

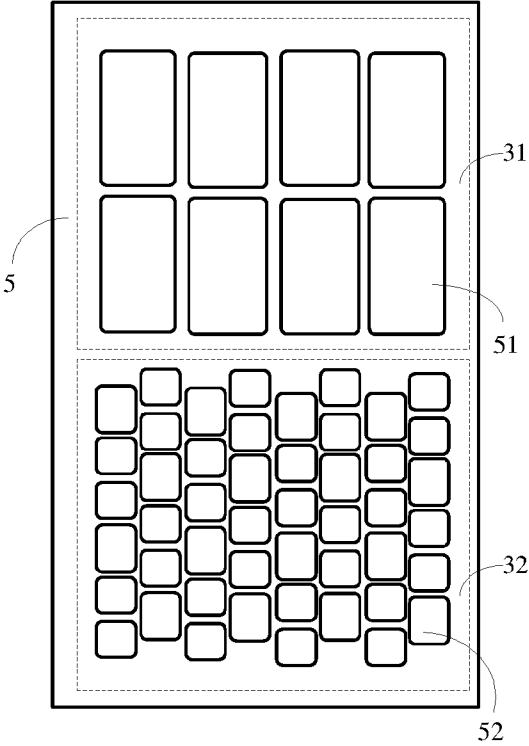


图 23

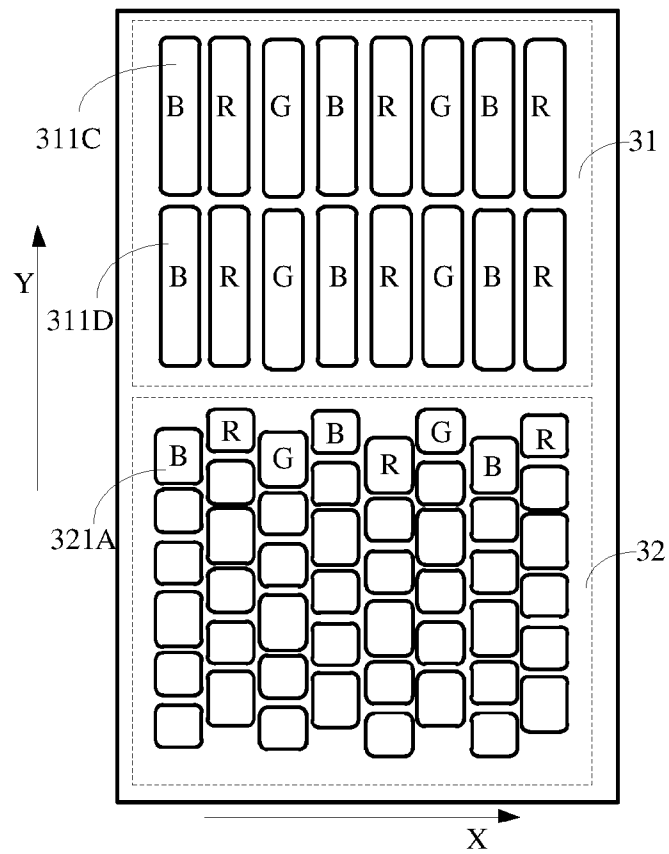


图 24

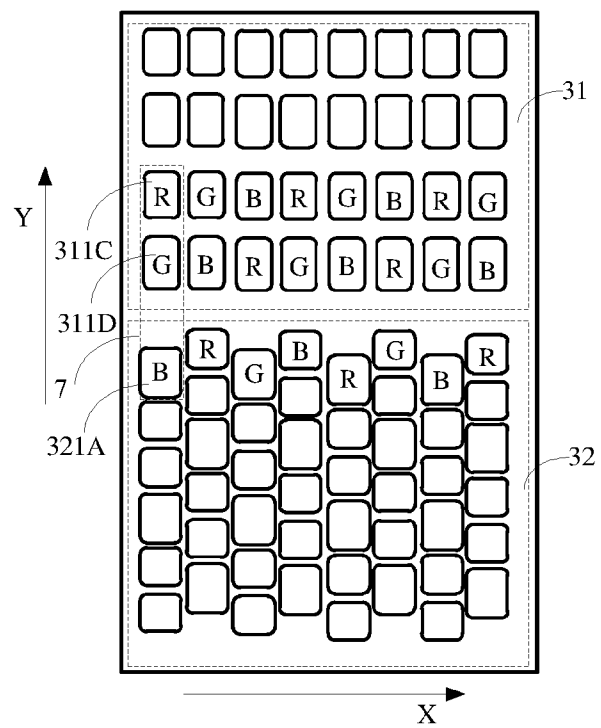


图 25

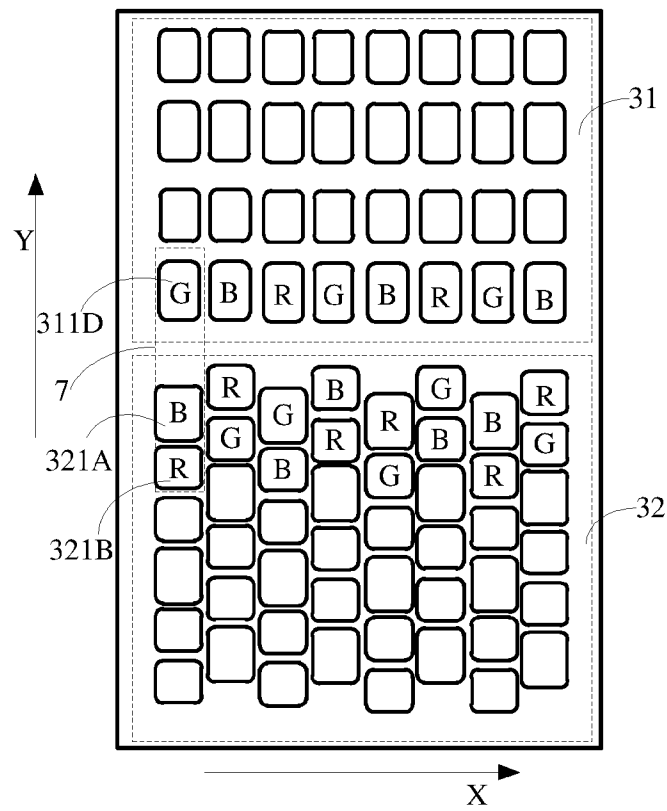


图 26

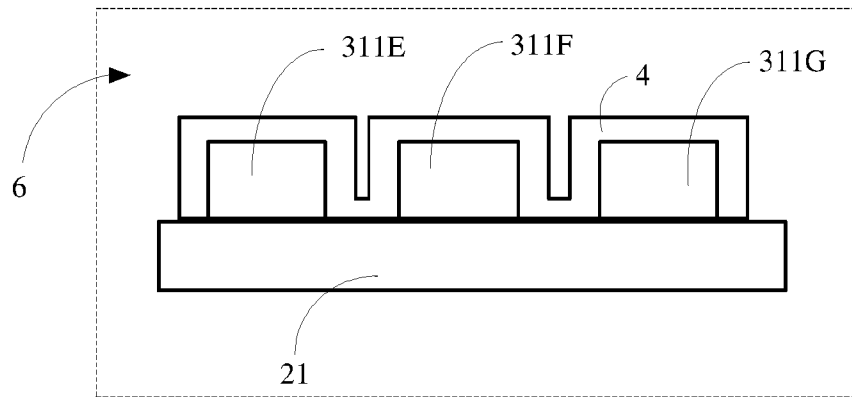


图 27

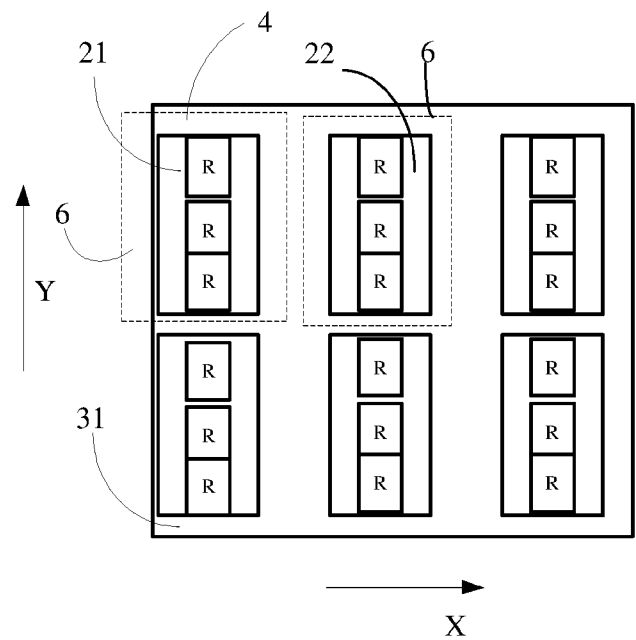


图 28

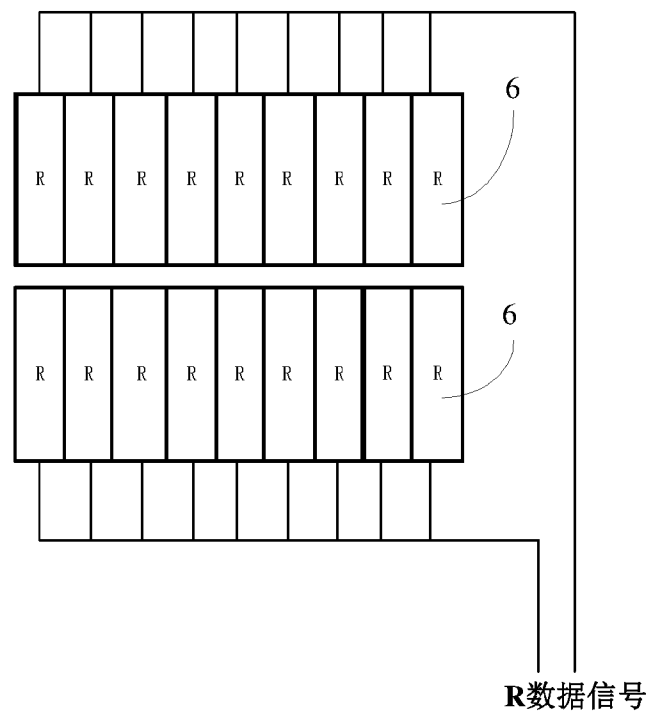


图 29

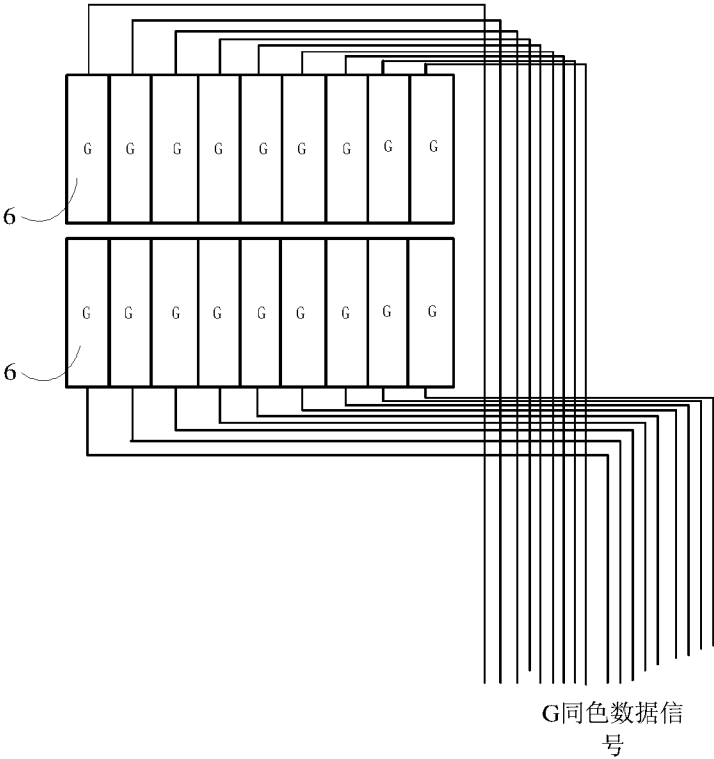


图 30

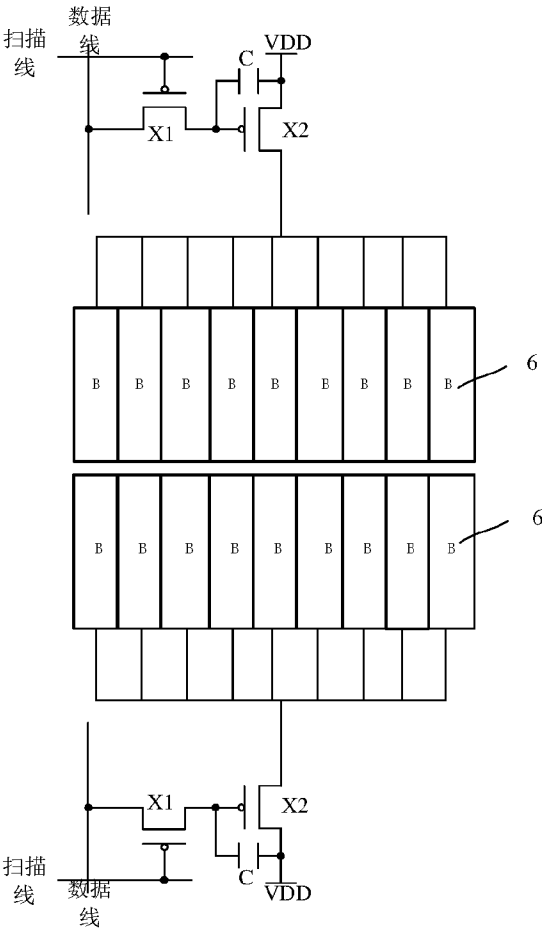


图 31

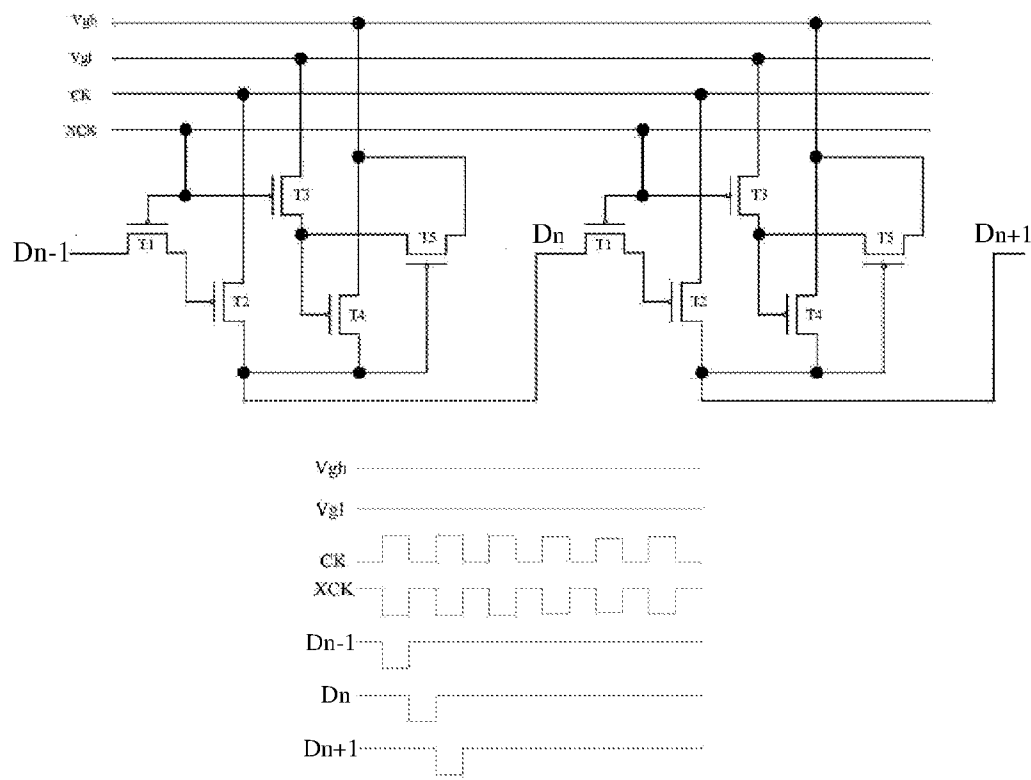


图 32

17 / 25

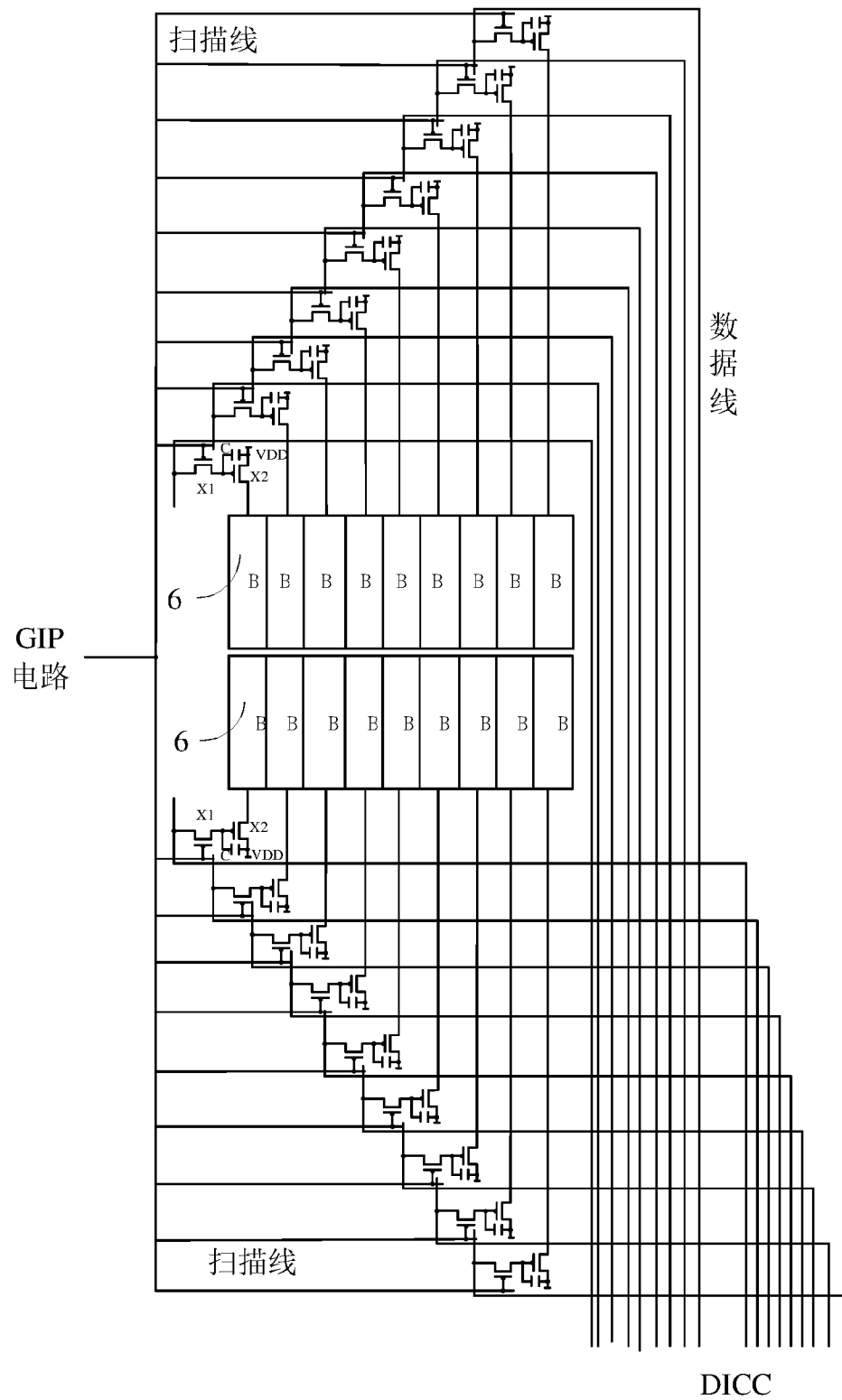


图 33

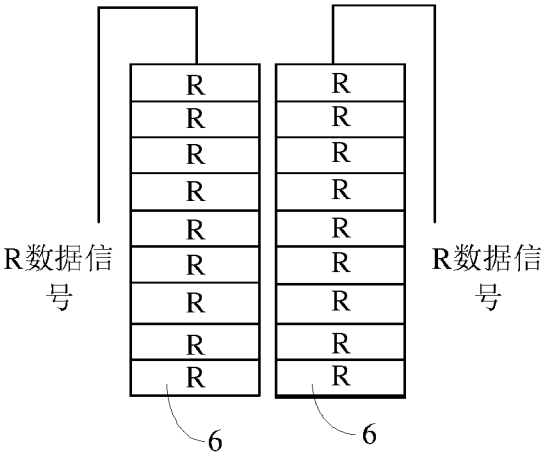


图 36

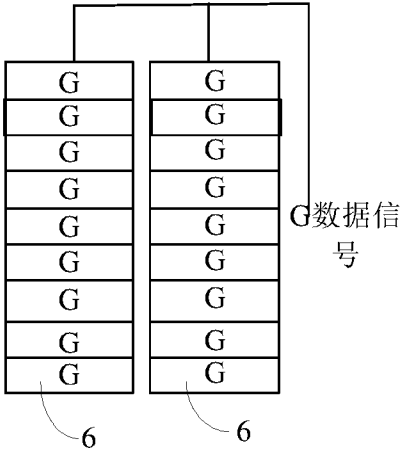


图 37

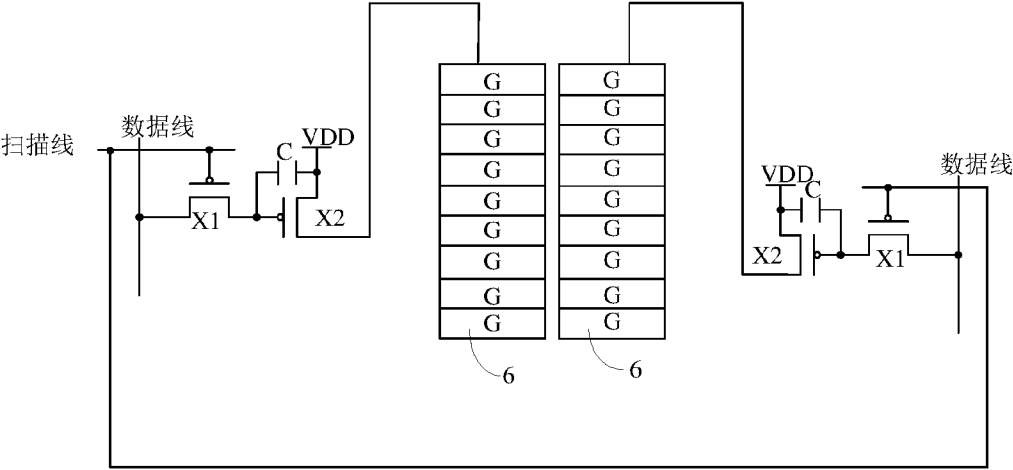


图 38

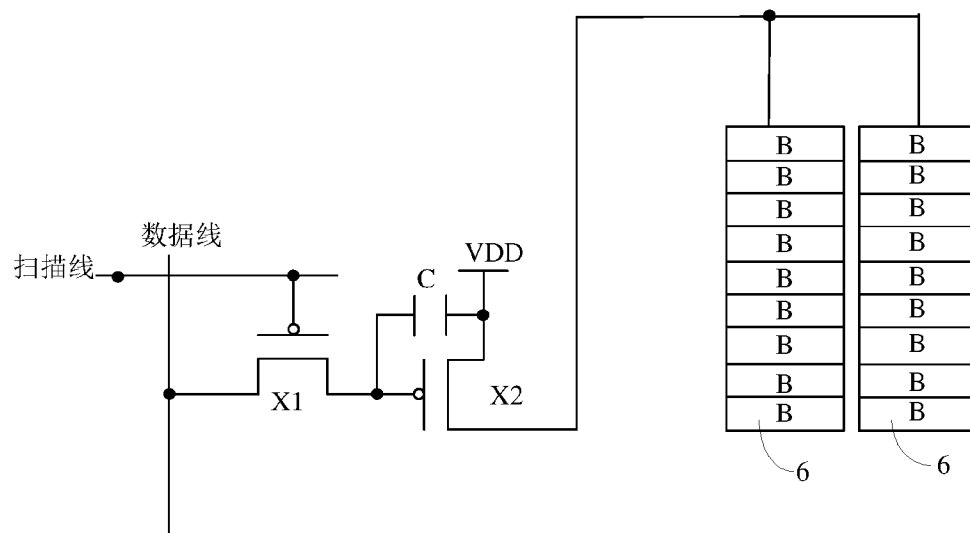


图 39

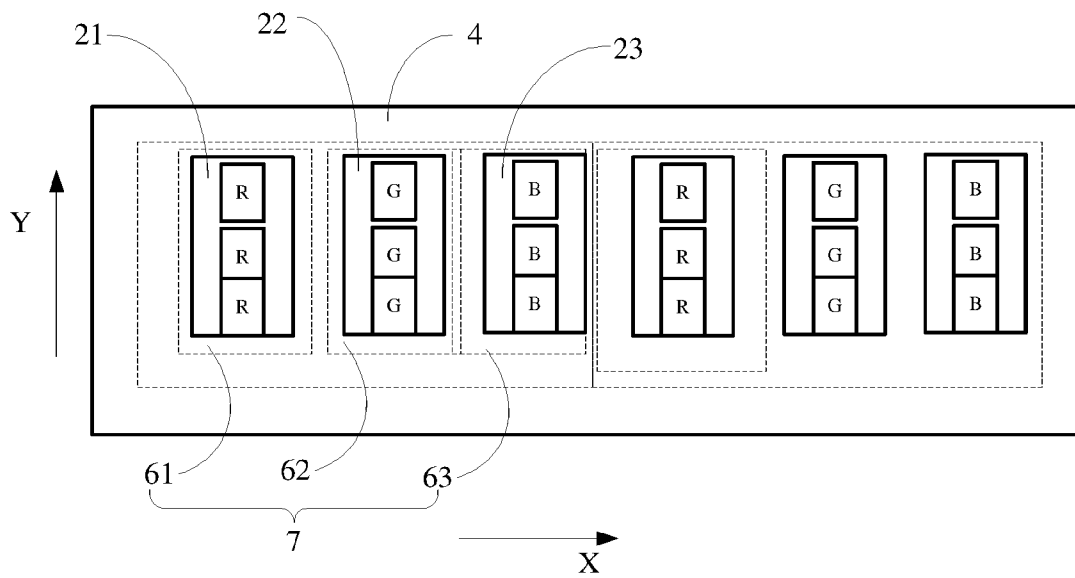


图 40

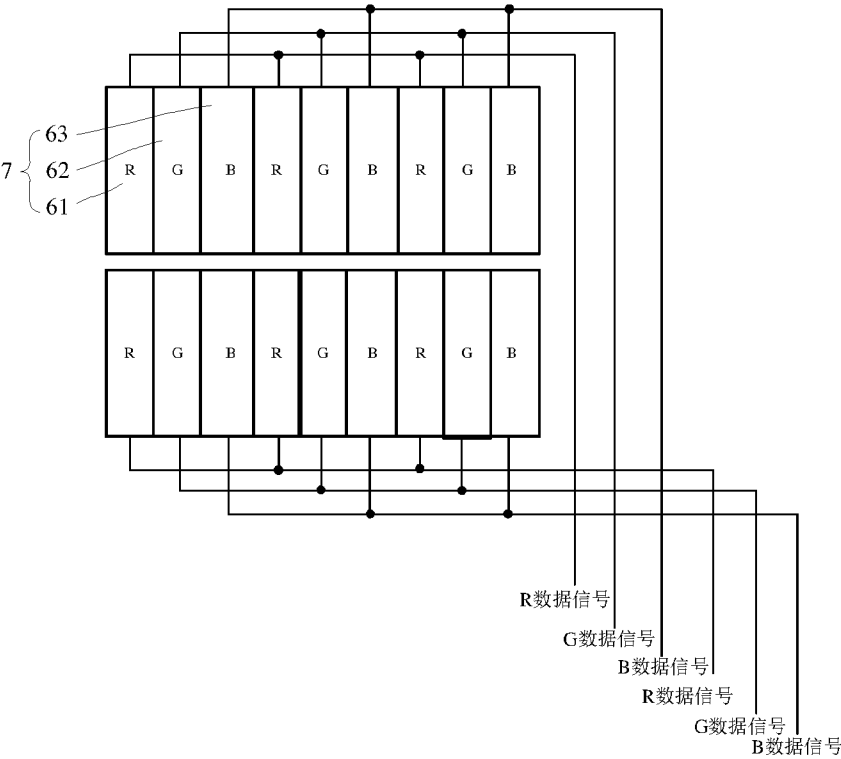


图 41

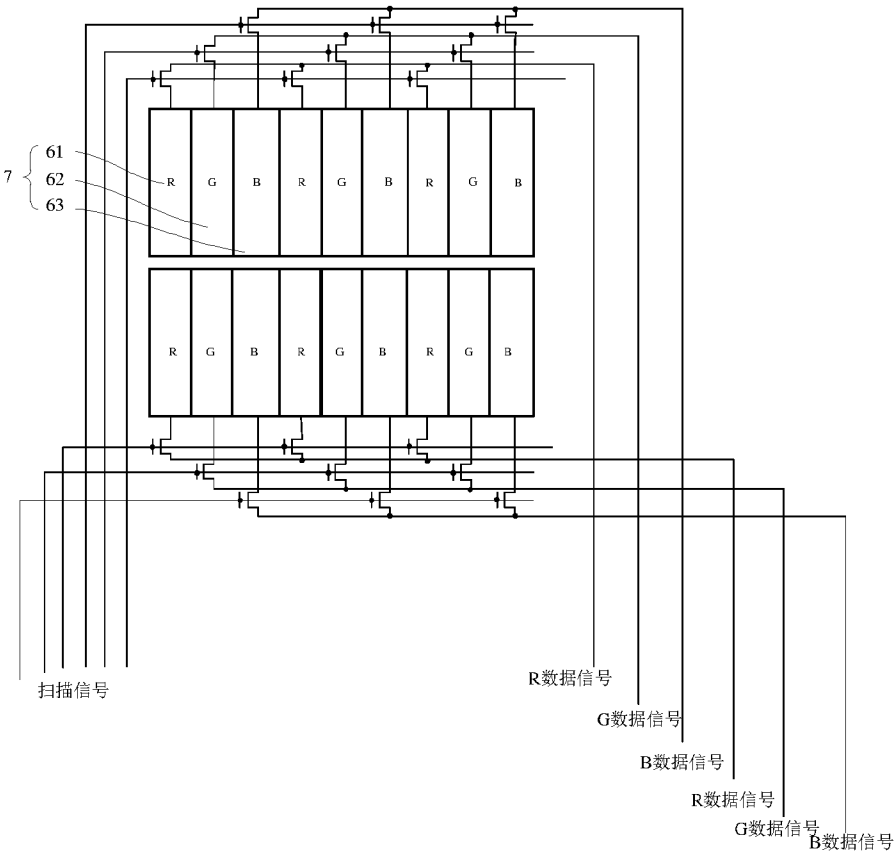


图 42

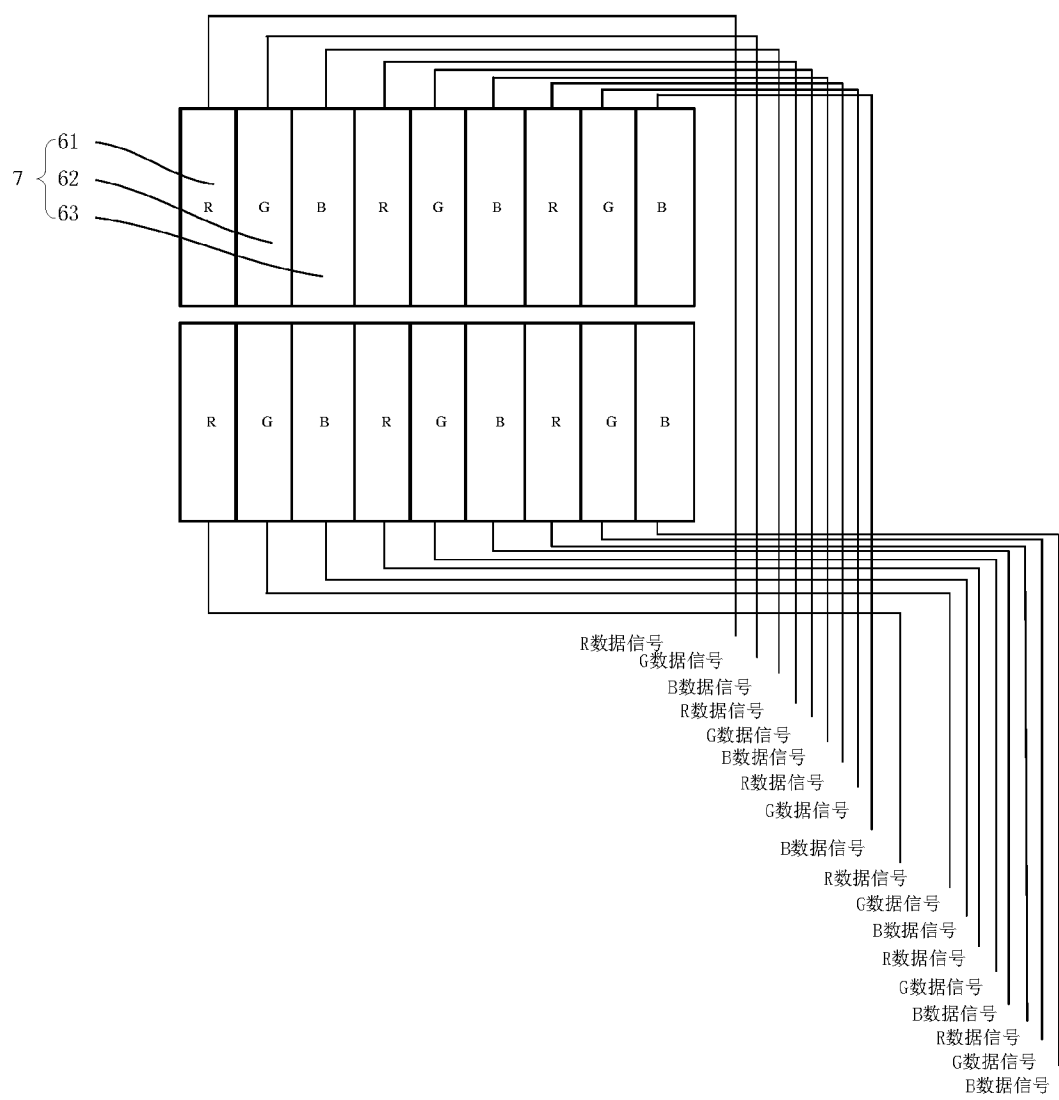


图 43

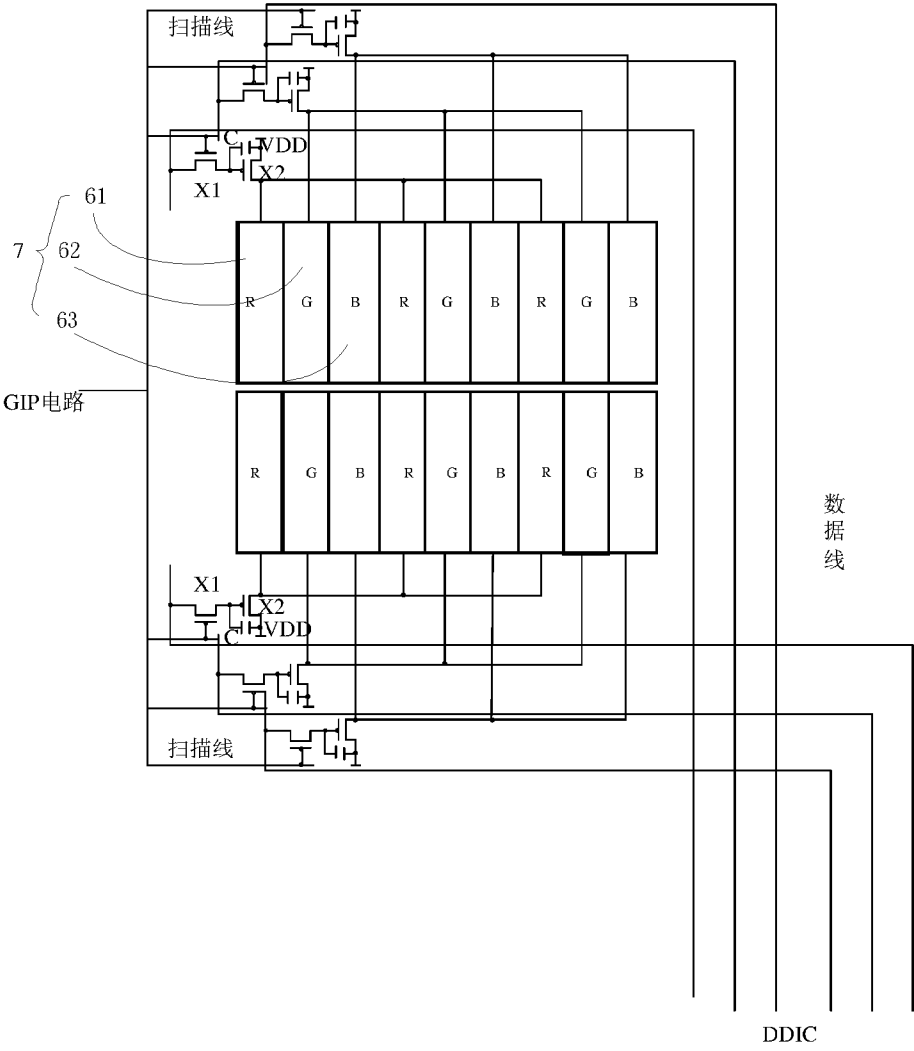


图 44

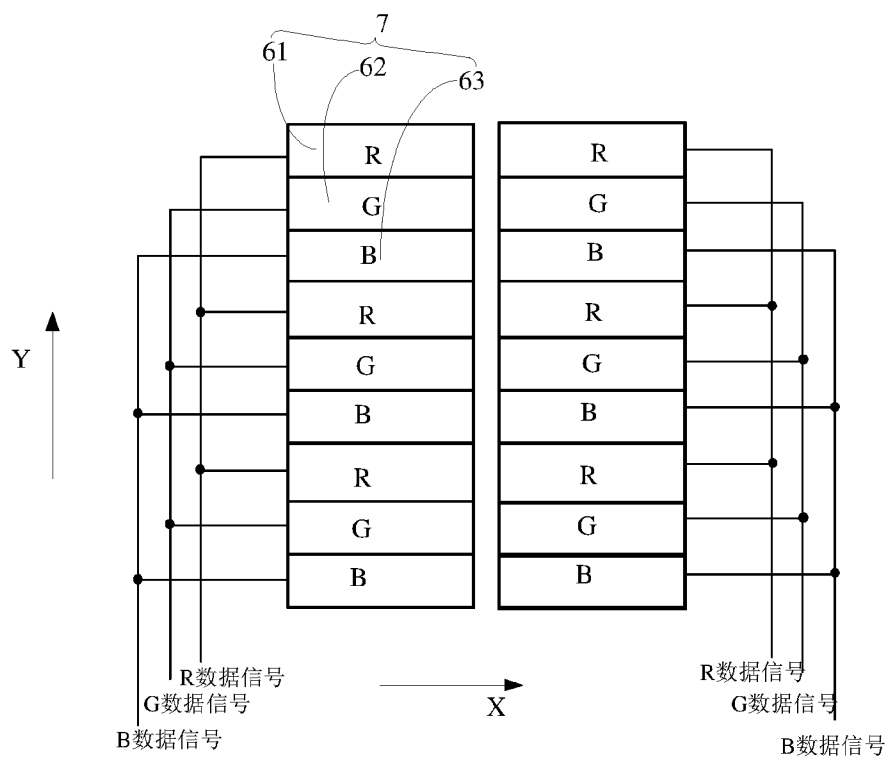


图 45

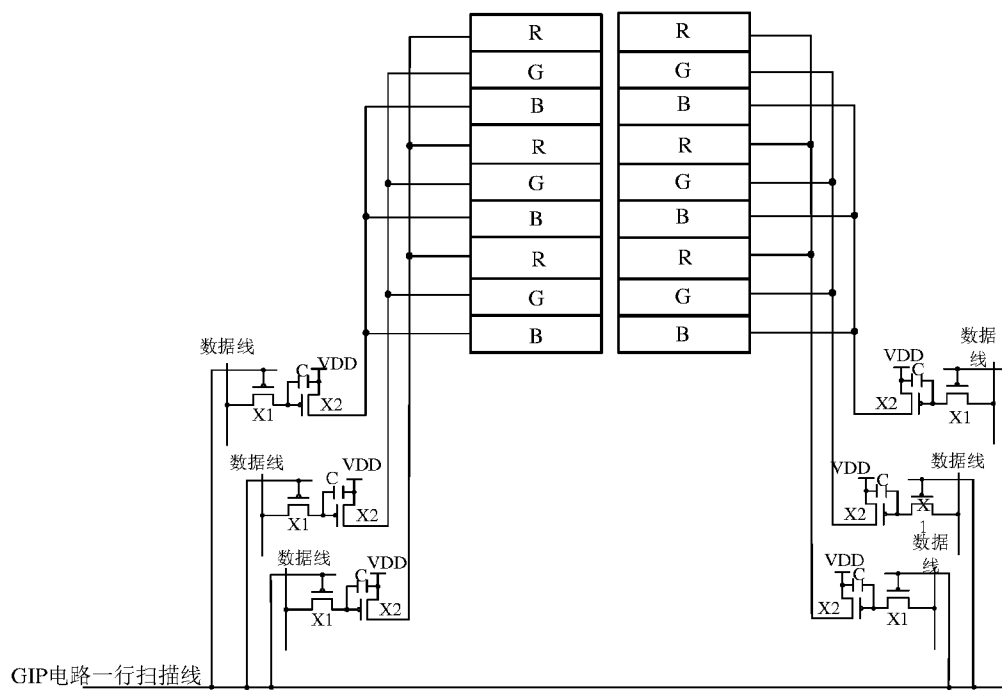


图 46

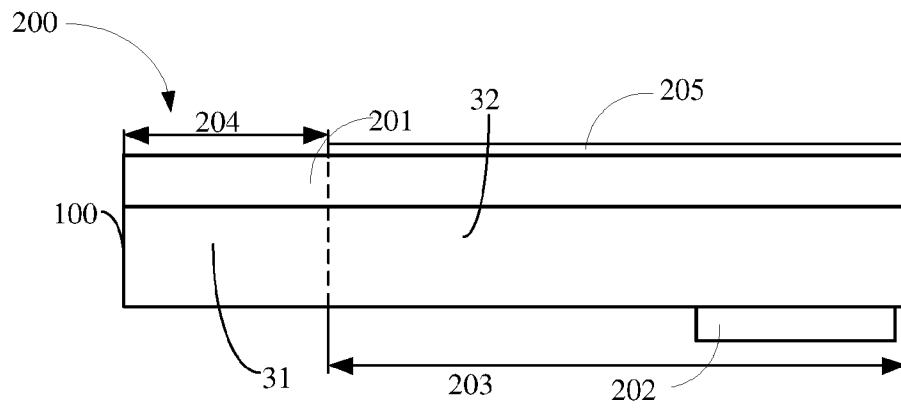


图 47

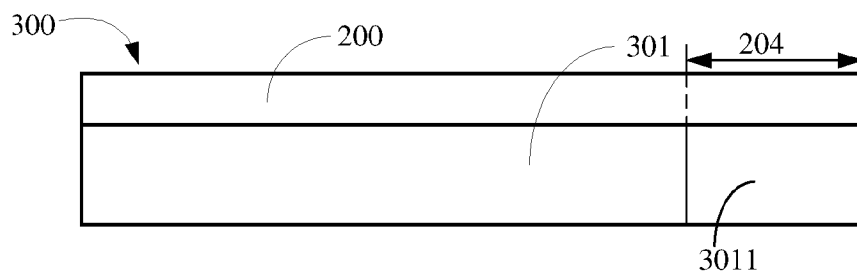


图 48

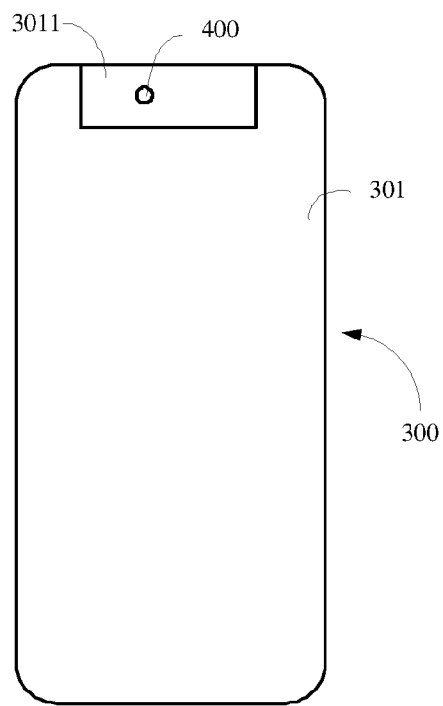


图 49

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/091283

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, SIPOABS, DWPI, CNKI, IEEE: 透明, 发光, 电极层, 电极, 发光结构, 发光元件, 阵列, 发光器件, 发光部件, 发光层, 发光单元, 基板, array, substrate, emit, layer, electrode, oled, transparent

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 108987445 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 11 December 2018 (2018-12-11) description, paragraphs 33-68	1-20
A	CN 103474581 A (BOE TECHNOLOGY GROUP CO., LTD.) 25 December 2013 (2013-12-25) entire document	1-20
A	CN 203630761 U (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD. et al.) 04 June 2014 (2014-06-04) entire document	1-20
A	US 2014183491 A1 (SHIN et al.) 03 July 2014 (2014-07-03) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

26 August 2019

Date of mailing of the international search report

10 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/091283

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108987445	A	11 December 2018	None			
CN	103474581	A	25 December 2013	CN	103474581	B	11 May 2016
				US	2017244068	A1	24 August 2017
				WO	2015039501	A1	26 March 2015
				US	9935290	B2	03 April 2018
				US	9698380	B2	04 July 2017
				US	2016036004	A1	04 February 2016
CN	203630761	U	04 June 2014	None			
US	2014183491	A1	03 July 2014	KR	101611924	B1	12 April 2016
				KR	20140087630	A	09 July 2014
				US	9142796	B2	22 September 2015

国际检索报告

国际申请号

PCT/CN2019/091283

A. 主题的分类

H01L 27/32 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNABS, SIPOABS, DWPI, CNKI, IEEE: 透明, 发光, 电极层, 电极, 发光结构, 发光元件, 阵列, 发光器件, 发光部件, 发光层, 发光单元, 基板, array, substrate, emit, layer, electrode, oled, transparent

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 108987445 A (京东方科技集团股份有限公司等) 2018年 12月 11日 (2018 - 12 - 11) 说明书33-68段	1-20
A	CN 103474581 A (京东方科技集团股份有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文	1-20
A	CN 203630761 U (上海天马有机发光显示技术有限公司等) 2014年 6月 4日 (2014 - 06 - 04) 全文	1-20
A	US 2014183491 A1 (SHIN等) 2014年 7月 3日 (2014 - 07 - 03) 全文	1-20



其余文件在C栏的续页中列出。



见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 8月 26日

国际检索报告邮寄日期

2019年 9月 10日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

刘佳秋

电话号码 62411895

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/091283

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108987445	A	2018年 12月 11日	无			
CN	103474581	A	2013年 12月 25日	CN	103474581	B	2016年 5月 11日
				US	2017244068	A1	2017年 8月 24日
				WO	2015039501	A1	2015年 3月 26日
				US	9935290	B2	2018年 4月 3日
				US	9698380	B2	2017年 7月 4日
				US	2016036004	A1	2016年 2月 4日
CN	203630761	U	2014年 6月 4日	无			
US	2014183491	A1	2014年 7月 3日	KR	101611924	B1	2016年 4月 12日
				KR	20140087630	A	2014年 7月 9日
				US	9142796	B2	2015年 9月 22日