

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 1 月 25 日 (25.01.2018)



(10) 国际公布号
WO 2018/014645 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01)

(21) 国际申请号: PCT/CN2017/085059

(22) 国际申请日: 2017 年 5 月 19 日 (19.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610587379.X 2016 年 7 月 22 日 (22.07.2016) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号, Beijing
100015 (CN)。 北京京东方显示技术有限公司
(BEIJING BOE DISPLAY TECHNOLOGY CO.,

LTD.) [CN/CN]; 中国北京市经济技术开发区经
海一路 118 号, Beijing 100176 (CN)。

(72) 发明人: 王强(WANG, Qiang); 中国北京市经济技
术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中国专利代理 (香港) 有限公司
(CHINA PATENT AGENT (H. K.) LTD.); 中国香港
特别行政区湾仔港湾道 23 号鹰君中心
22 号楼, Hong Kong (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,

(54) Title: PIXEL CIRCUIT, DRIVING METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: 像素电路、其驱动方法及显示面板

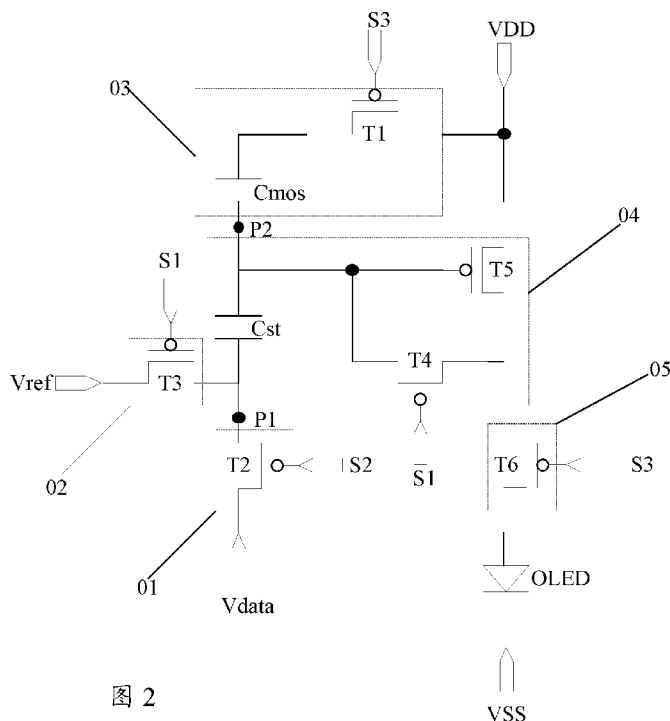


图 2

(57) Abstract: A pixel circuit, a driving method therefor, and a display panel. In the pixel circuit, an initialization module (02) is used for outputting an initialization signal to a first node (P1); a driver module (04) is used for initializing a second node (P2) via a first power supply signal and outputting a driving current to a control module (05); a charging module (01) is used for outputting a data signal to the first node (P1); a holding module is used for holding the level of the second node (P2) unchanged via a first power supply signal (VDD); and the control module (05) is used for receiving from the driver module (04) the driving current and outputting same

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

to a light-emitting module (OLED) so as to drive the light-emitting module (OLED) to emit a light. Specifically, the holding module (03) can hold the level of the second node (P2) unchanged, thus ensuring that the driver module (04) can, under the control of the stable second node (P2), output a stable driving current to drive the light-emitting module (OLED) to emit the light. This helps in increasing the compensatory characteristics of the pixel circuit.

(57) 摘要: 一种像素电路、其驱动方法及显示面板。在该像素电路中, 初始化模块(02)用于将初始化信号输出到第一节点(P1); 驱动模块(04)用于通过第一电源信号对第二节点(P2)进行初始化, 以及输出驱动电流到控制模块(05); 充电模块(01)用于将数据信号输出到第一节点(P1); 维持模块用于通过第一电源信号(VDD)维持第二节点(P2)的电位不变; 以及控制模块(05)用于从驱动模块(04)接收驱动电流并且将其输出到发光模块(OLED)以驱动发光模块(OLED)发光。特别地, 维持模块(03)可以维持第二节点(P2)的电位不变, 从而保证驱动模块(04)在稳定的第二节点(P2)的控制下, 可以输出稳定的驱动电流以驱动发光模块(OLED)发光。这有助于提高像素电路的补偿特性。

像素电路、其驱动方法及显示面板

技术领域

本公开涉及显示技术领域，尤其涉及一种像素电路、其驱动方法
5 及显示面板。

背景技术

随着显示技术的发展，显示产品的高分辨率和低成本是当前显示产品的重要发展方向。然而，随着显示产品的分辨率增加，显示面板
10 上每个像素所占的面积将会不断变小，从而会导致像素电路中的存储电容变小，进而导致像素电路的补偿特性变差。同样，为了降低显示产品的生产成本，一般会通过减少显示面板制作工艺中的掩模板数量，即简化制作工艺步骤的方式来实现。掩模板的减少即构图工艺步骤的简化，将使得像素电路中的存储电容由金属层（即栅极）和有源层（即
15 源漏极）构成。在这种情况下，存储电容的介质厚度将由金属层和有源层确定，因而是较大的。这样也会导致像素电路中的存储电容变小，进而导致像素电路的补偿特性变差。

因此，存在一种改善像素电路的补偿特性的需求。

20 发明内容

本公开实施例提供了一种像素电路、其驱动方法及显示面板，用以解决现有技术中存在的像素电路的补偿特性较差，无法满足显示面板高分辨率和低成本的发展趋势的问题。

根据本公开的一方面，提供了一种像素电路。该像素电路包括：
25 初始化模块，其用于在初始化阶段将初始化信号输出到第一节点；驱动模块，其用于在初始化阶段通过第一电源信号对第二节点进行初始化；以及在发光阶段输出驱动电流到控制模块；充电模块，其用于在数据写入阶段将数据信号输出到所述第一节点；控制模块，其用于在发光阶段从所述驱动模块接收驱动电流并且将其输出到发光模块；以
30 及发光模块，其用于从控制模块接收驱动电流以发光。其中，所述像素电路还包括：维持模块，其用于在发光阶段通过所述第一电源信号维持所述第二节点的电位。

在一个实施例中，所述初始化模块包括用于接收第一控制信号的控制端，用于接收所述初始化信号的输入端和与所述第一节点相连的输出端，并且其中所述初始化模块在所述第一控制信号的控制下，将所述初始化信号输出到所述第一节点；所述充电模块包括用于接收第二控制信号的控制端，用于接收所述数据信号的输入端以及与所述第一节点相连的输出端；并且其中所述充电模块在所述第二控制信号的控制下，将所述数据信号输出到所述第一节点；所述维持模块包括用于接收第三控制信号的控制端，用于接收所述第一电源信号的输入端，以及与所述第二节点相连的输出端；并且其中所述维持模块在所述第三控制信号的控制下，通过所述第一电源信号维持所述第二节点的电位；所述驱动模块包括与所述第二节点相连的第一控制端，用于接收所述第一控制信号的第二控制端，用于接收所述第一电源信号的第一输入端，与所述第一节点相连的第二输入端，与所述控制模块相连的输出端；所述驱动模块在所述第一控制信号的控制下，通过所述第一电源信号对所述第二节点进行初始化，并且在所述第二节点的控制下，输出驱动电流到所述控制模块；所述控制模块包括用于接收所述第三控制信号的控制端，用于从所述驱动模块接收驱动电流的输入端，以及与所述发光模块相连的输出端；并且其中所述控制模块在所述第三控制信号的控制下，将所述驱动模块输出的驱动电流输出到所述发光模块以驱动所述发光模块发光；所述发光模块包括用于从所述控制模块接收驱动电流的第一输入端，以及用于接收第二电源信号的第二输入端；并且其中，所述发光模块在所述驱动电流的控制下发光。

在一个实施例中，所述维持模块包括第一开关晶体管和维持电容；所述第一开关晶体管的栅极用于接收所述第三控制信号，以及所述第一开关晶体管的源极用于接收所述第一电源信号；以及所述第一开关晶体管的漏极与所述维持电容的两个电极之一相连，并且所述维持电容的两个电极中的另一个电极与所述第二节点相连。

在一个实施例中，所述维持电容的两个电极之一设置在所述第一开关晶体管的电极层上，并且所述维持电容的两个电极中的另一个电极设置在所述第一开关晶体管的金属层上。

在一个实施例中，所述充电模块包括第二开关晶体管；并且其中，所述第二开关晶体管的栅极用于接收所述第二控制信号，所述第二开

关晶体管的源极用于接收所述数据信号，以及所述第二开关晶体管的漏极与所述第一节点相连。

在一个实施例中，所述初始化模块包括第三开关晶体管；并且其中所述第三开关晶体管的栅极用于接收所述第一控制信号，所述第三
5 开关晶体管的源极用于接收所述初始化信号，以及所述第三开关晶体管的漏极与所述第一节点相连。

在一个实施例中，所述驱动模块包括第四开关晶体管、第五开关晶体管和存储电容；并且其中，所述第四开关晶体管的栅极用于接收所述
10 所述第一控制信号，所述第四开关晶体管的源极与所述第五开关晶体管的漏极和所述控制模块的输入端相连，所述第四开关晶体管的漏极与
所述第二节点、存储电容的两个电极之一和第五开关晶体管的栅极相连，所述第五开关晶体管的源极用于接收所述第一电源信号，以及
所述存储电容的两个电极中的另一个电极与所述第一节点相连。

在一个实施例中，所述控制模块包括第六开关晶体管；并且其中
15 所述第六开关晶体管的栅极用于接收所述第三控制信号，所述第六开关晶体管的源极与所述驱动模块的输出端相连，所述第六开关晶体管的漏极与
所述发光模块的输入端相连。

在一个实施例中，维持模块包括第一开关晶体管和维持电容，充电模块包括第二开关晶体管，初始化模块包括第三开关晶体管，驱动
20 模块包括第四开关晶体管、第五开关晶体管和存储电容，以及控制模块包括第六开关晶体管；并且其中，所述第一开关晶体管的栅极用于
接收第三控制信号，所述第一开关晶体管的源极用于接收第一电源信号，以及所述第一开关晶体管的漏极与所述维持电容的两个电极之一
相连；所述维持电容的两个电极中的另一个电极与第二节点相连；所
25 述第二开关晶体管的栅极用于接收第二控制信号，所述第二开关晶体管的源极用于接收数据信号，以及所述第二开关晶体管的漏极与第一
节点相连；所述第三开关晶体管的栅极用于接收第一控制信号，所述第三开关晶体管的源极用于接收初始化信号，所述第三开关晶体管的漏极与
所述第一节点相连；所述第四开关晶体管的栅极用于接收所述
30 所述第一控制信号，所述第四开关晶体管的源极与所述第五开关晶体管的漏极和所述第六开关晶体管的源极相连，所述第四开关晶体管的漏极与
所述第二节点相连；所述第五开关晶体管的栅极与所述第二节点相

连，所述第五开关晶体管的源极用于接收所述第一电源信号；所述存储电容的两个电极分别与所述第一节点和所述第二节点相连；所述第六开关晶体管的栅极用于接收所述第三控制信号，所述第六开关晶体管的漏极与所述发光模块的输入端相连；所述发光模块的输出端用于接收第二电源信号。

根据本公开的另一个方面，提供了一种显示面板。该显示面板包括如前所述的像素电路。

根据本公开的另一个方面，提供了一种如前所述的像素电路的驱动方法。该驱动方法包括：在初始化阶段，初始化模块将初始化信号输出到第一节点，并且驱动模块通过第一电源信号对第二节点进行初始化；在数据写入阶段，充电模块将数据信号输出到所述第一节点；以及在发光阶段，维持模块通过所述第一电源信号维持所述第二节点的电位，所述驱动模块将驱动电流输出到控制模块，所述控制模块将驱动电流输出到发光模块以驱动所述发光模块发光。

在一个实施例中，在初始化阶段，所述初始化模块在所述第一控制信号的控制下，将所述初始化信号输出到所述第一节点；并且所述驱动模块在所述第一控制信号的控制下，通过所述第一电源信号对所述第二节点进行初始化；在数据写入阶段，所述充电模块在所述第二控制信号的控制下，将所述数据信号输出到所述第一节点；在发光阶段，所述维持模块在所述第三控制信号的控制下，通过所述第一电源信号维持所述第二节点的电位；所述驱动模块在所述第二节点的控制下，将驱动电流输出到所述控制模块；以及所述控制模块在所述第三控制信号的控制下，将驱动电流输出到所述发光模块，以驱动所述发光模块发光。

在一个实施例中，所述第一控制信号，所述第二控制信号以及所述第三控制信号均为低电平信号。

在一个实施例中，如前所述的像素电路驱动方法包括：（1）在初始化阶段，让所述第一控制信号为低电平信号；在所述第一控制信号的控制下，使第三开关晶体管和第四开关晶体管导通；导通的所述第三开关晶体管将所述初始化信号输出到所述第一节点；导通的所述第四开关晶体管使所述第五开关晶体管充当二极管，以便通过所述第一电源信号对所述第二节点初始化；（2）在数据写入阶段，让所述第二

控制信号为低电平信号；在所述第二控制信号的控制下，使所述第二开关晶体管导通，导通的所述第二开关晶体管将所述数据信号输出到所述第一节点并对所述存储电容充电；以及（3）在发光阶段，让所述第三控制信号为低电平信号；在所述第三控制信号的控制下，使所述
5 第一开关晶体管和所述第六开关晶体管导通；导通的所述第一开关晶体管通过所述第一电源信号和所述维持电容维持所述第二节点的电位；导通的所述第六开关晶体管将所述第五开关晶体管输出的驱动电流输出到所述发光模块，以驱动所述发光模块发光。

10 附图说明

图 1 是根据本公开实施例提供的像素电路的结构示意图；

图 2 是描述了图 1 中的根据本公开实施例提供的像素电路的进一步细节的结构示意图；

图 3 是描述了根据本公开实施例提供的维持电容的电压-电容特性
15 的曲线示意图；

图 4 是用于控制根据本公开实施例提供的像素电路的控制信号的工作时序的示意图；以及

图 5 是根据本公开实施例提供的像素电路与现有像素电路在补偿能力方面的对比示意图。

20 在附图中，相同的附图标记表示相似或等同的元件。

具体实施方式

本文提供了一种根据本公开实施例的像素电路，包括：初始化模块，其用于在初始化阶段将初始化信号输出到第一节点；驱动模块，
25 其用于在初始化阶段通过第一电源信号对第二节点进行初始化；以及在发光阶段输出驱动电流到控制模块；充电模块，其用于在数据写入阶段将数据信号输出到所述第一节点；控制模块，其用于在发光阶段从所述驱动模块接收驱动电流并且将其输出到发光模块；以及发光模块，其用于从控制模块接收驱动电流以发光；其中，所述像素电路还
30 包括：维持模块，其用于在发光阶段通过所述第一电源信号维持所述第二节点的电位。

根据本公开实施例提供的像素电路可以实现正常驱动发光模块发

光的功能。特别地，根据本公开，维持模块可以在发光阶段维持第二节点的电位，从而保证驱动模块在稳定的第二节点的控制下输出稳定的驱动电流，进而驱动发光模块发光。这有助于提高像素电路的补偿特性。

- 5 基于同一发明构思，本公开实施例提供了一种显示面板，其包括本公开实施例提供的上述像素电路。该显示面板可以例如应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件中。

- 10 基于同一发明构思，本公开实施例提供了一种上述像素电路的驱动方法，其包括：在初始化阶段，初始化模块将初始化信号输出到第一节点，并且驱动模块通过第一电源信号对第二节点进行初始化；在数据写入阶段，充电模块将数据信号输出到所述第一节点；以及在发光阶段，维持模块通过所述第一电源信号维持所述第二节点的电位，所述驱动模块将驱动电流输出到控制模块，所述控制模块将驱动电流
15 输出到发光模块，以驱动所述发光模块发光。

- 在根据本公开实施例提供的上述像素电路的驱动方法中，在初始化阶段实现对第一节点和第二节点的初始化和/或复位，在数据写入阶段实现数据的写入，以及在发光阶段实现对发光模块的驱动并且使其发光。特别地，通过在发光阶段由维持模块维持第二节点的电位，可
20 以保证驱动模块在稳定的第二节点的控制下，输出稳定的驱动电流以驱动发光模块发光。这有助于提高像素电路的补偿特性。

下面结合附图，对根据本公开实施例的像素电路、其驱动方法及显示面板进行详细的说明。

- 图 1 图示出了根据本公开实施例提供的像素电路的结构示意图。
25 如图 1 所示，像素电路可以包括：充电模块 01、初始化模块 02、维持模块 03、驱动模块 04、控制模块 05 和发光模块 OLED。

- 如图 1 所示，充电模块 01 包括用于接收第二控制信号 S2 的控制端，用于接收数据信号 Vdata 的输入端以及与所述第一节点 P1 相连的输出端。根据本公开实施例，充电模块 01 在第二控制信号 S2 的控制
30 下，将数据信号 Vdata 输出到第一节点 P1。

如图 1 所示，初始化模块 02 包括与第一节点 P1 相连的输出端，用于接收第一控制信号 S1 的控制端和用于接收初始化信号 Vref 的输入

端。根据本公开实施例，初始化模块 02 在第一控制信号 S1 的控制下，将初始化信号 Vref 输出到第一节点 P1。

如图 1 所示，维持模块 03 包括与第二节点 P2 相连的输出端，用于接收第三控制信号 S3 的控制端和用于接收第一电源信号 VDD 的输入端。根据本公开实施例，维持模块 03 在第三控制信号 S3 的控制下，通过第一电源信号 VDD 维持第二节点 P2 的电位。

如图 1 所示，驱动模块包括 04 包括与第一节点 P1 相连的第二输入端、与第二节点 P2 相连的第一控制端，与控制模块 05 相连的输出端，用于接收第一控制信号 S1 的第二控制端，以及用于接收第一电源信号 VDD 的第一输入端。根据本公开实施例，驱动模块 04 在第一控制信号 S1 的控制下，通过第一电源信号 VDD 对第二节点 P2 进行初始化；以及在第二节点 P2 的控制下，将驱动电流输出到控制模块 05。

如图 1 所示，控制模块 05 包括用于从驱动模块 04 接收驱动电流的输入端，与发光模块 OLED 相连的输出端以及用于接收第三控制信号 S3 的控制端。根据本公开实施例，控制模块 05 在第三控制信号 S3 的控制下，将从驱动模块 04 输出的驱动电流输出到发光模块 OLED，以驱动发光模块 OLED 发光。

发光模块 OLED 包括从控制模块 04 接收驱动电流的第一输入端以及用于接收第二电源信号 VSS 的第二输入端。特别地，发光模块 OLED 在驱动电流的控制下发光。发光模块 OLED 例如是有机发光二极管。

在根据本公开实施例提供的像素电路中，第一控制信号 S1、第二控制信号 S2、第三控制信号 S3，第一电源信号 VDD、第二电源信号 VSS，初始化信号 Vref 和数据信号 Vdata 可以根据需要进行设置。

根据本公开实施例提供的如图 1 中所示的像素电路，通过充电模块、初始化模块、维持模块、驱动模块和控制模块可以实现正常的驱动发光模块发光的功能。特别地，通过维持模块维持第二节点的电位不变，可以保证驱动模块在稳定的第二节点的控制下输出稳定的驱动电流，以驱动发光模块发光。这有助于提高像素电路的补偿特性。根据本公开实施例提供的像素电路可适用于高分辨率的显示产品，从而适应显示面板高分辨率低成本化的发展趋势。

图 2 是描述了图 1 中的根据本公开实施例提供的像素电路的进一步细节的结构示意图，其中虚线框表示像素电路的各个模块。

如图 2 所示, 维持模块 03 可以包括第一开关晶体管 T1 和维持电容 Cmos。第一开关晶体管 T1 的栅极用于接收第三控制信号 S3, 第一开关晶体管 T1 的源极用于接收第一电源信号 VDD, 以及第一开关晶体管 T1 的漏极与维持电容 Cmos 的两个电极之一相连。维持电容 Cmos 的两个电极中的另一个电极与第二节点 P2 相连。特别地, 第一开关晶体管 T1 可以在第三控制信号 S3 的控制下导通, 导通后的第一开关晶体管 T1 可以将第一电源信号 VDD 输出到维持电容 Cmos 的两个电极之一。在这种情况下, 维持电容 Cmos 可以根据电荷守恒原理, 维持两个电极中的另一个电极 (即第二节点) 的电位不变。

在一个实施例中, 维持电容 Cmos 的两个电极之一设置在第一开关晶体管 T1 的有源层 (即源漏极) 上, 而维持电容 Cmos 的两个电极中的另一个电极设置在第一开关晶体管 T1 的金属层 (即栅极) 上。由于维持电容 Cmos 可以设置在像素电路中的开关晶体管的现有层上, 所以无需额外制作工艺, 从而节约了制作成本。此外, 在这种情况下, 由于维持电容的两个电极分别由开关晶体管的有源层和金属层构成, 因而维持电容是金属氧化物半导体 (Metal Oxide Semiconductor, MOS) 电容。

图 3 是描述了根据本公开实施例的维持电容 Cmos 的电容-电压特性的曲线示意图。如图 3 所示, MOS 电容的电容值在一个固定电压范围内 (即, b 和 c 之间) 随着电压变化而变化。在这个固定电压范围之外 (即, a 和 b 之间以及 c 和 d 之间), MOS 电容的电容值是固定的, 其不随着电压的变化而变化。因而, 根据本公开实施例, 可以将 MOS 电容的电容值设置在上述固定电压范围之外, 即 a 和 b 之间以及 c 和 d 之间。在一个实施例中, 可以将 MOS 电容的电容值设置在 a 和 b 之间。这样, MOS 的电容值保持不变。为了使维持电容 Cmos 能够维持第二节点 P2 的电位不变, 导通的第一开关晶体管 T1 将恒定的第一电源信号 VDD 输出到维持电容 Cmos 的两个电极之一。在这种情况下, 由于维持电容 Cmos 的电容值维持不变, 因而其两个电极中的另一个电极的电位也将恒定而维持不变, 从而维持第二节点的电位不变。

在根据本公开实施例提供的像素电路中, 如图 2 所示, 初始化模块 02 可以包括第三开关晶体管 T3。第三开关晶体管 T3 的栅极用于接收第一控制信号 S1, 第三开关晶体管 T3 的源极用于接收初始化信号

Vref, 以及第三开关晶体管 T3 的漏极与第一节点 P1 相连。特别地, 第三开关晶体管 T3 可以在第一控制信号 S1 的控制下导通。导通的第三开关晶体管 T3 可以将初始化信号 Vref 输出到第一节点 P1, 从而实现第一节点 P1 的初始化和/或复位。

5 在根据本公开实施例提供的像素电路中, 如图 2 所示, 充电模块 01 可以包括第二开关晶体管 T2。第二开关晶体管 T2 的栅极用于接收第二控制信号 S2, 第二开关晶体管 T2 的源极用于接收数据信号 Vdata, 以及第二开关晶体管 T2 的漏极与第一节点 P1 相连。特别地, 第二开关晶体管 T2 可以在第二控制信号 S2 的控制下导通。导通的第二开关晶体管 T2 可以将数据信号 Vdata 输出到第一节点 P1, 从而实现数据信号的写入。

在根据本公开实施例提供的像素电路中, 如图 2 所示, 驱动模块 04 可以包括: 第四开关晶体管 T4、第五开关晶体管 T5 和存储电容 Cst。第四开关晶体管 T4 的栅极用于接收第一控制信号 S1, 第四开关晶体管 T4 的源极与第五开关晶体管 T5 的漏极和控制模块 05 的输入端相连, 以及第四开关晶体管 T4 的漏极与第二节点 P2 相连。第五开关晶体管 T5 的栅极与第二节点 P2 相连, 第五开关晶体管 T5 的源极用于接收第一电源信号 VDD, 以及第五开关晶体管 T5 的漏极与第四开关晶体管 T4 的源极和控制模块 05 的输入端相连。存储电容 Cst 位于第一节点 P1 和第二节点 P2 之间, 存储电容 Cst 的两个电极之一与 P1 相连并且存储电容 Cst 的两个电极中的另一个电极与 P2 相连。特别地, 第四开关晶体管 T4 可以在第一控制信号 S1 的控制下导通, 导通的第四开关晶体管 T4 使得第五开关晶体管 T5 充当二极管, 从而可以实现对第二节点 P2 的初始化和/或复位。此后, 第五开关晶体管 T5 可以在第二节点 P2 的控制下导通。导通的第五开关晶体管 T5 可以将驱动电流输出到控制模块 05 的输入端。

在根据本公开实施例提供的像素电路中, 如图 2 所示, 控制模块 05 可以包括第六开关晶体管 T6。在这种情况下, 控制模块 05 的输入端可以是第六开关晶体管 T6 的源极。如图 2 所示, 第六开关晶体管 T6 的栅极用于接收第三控制信号 S3, 第六开关晶体管 T6 的源极与驱动模块 04 的输出端 (即第五开关晶体管 T5 的漏极和/或第四开关晶体管 T4 的源极) 相连, 以及第六开关晶体管 T6 的漏极与发光模块 OLED

的第一输入端相连。特别地，第六开关晶体管 T6 可以在第三控制信号 S3 的控制下导通。导通的第六开关晶体管 T6 可以将从驱动模块 04 输出的驱动电流输出到发光模块 OLED 的第一输入端，以驱动发光模块 OLED 发光。

5 在根据本公开实施例提供的像素电路中，如图 2 所示，发光模块 OLED 是有机发光二极管 OLED。发光模块 OLED 的第一输入端与第六开关晶体管 T6 相连并且发光模块 OLED 的第二输入端用于接收第二电源信号 VSS。特别地，发光模块 OLED 在从驱动模块 04 输出的驱动电流的驱动下发光。

10 需要说明的是，根据本公开实施例的开关晶体管既可以是薄膜晶体管 (TFT, Thin Film Transistor)，也可以是金属氧化物半导体场效应管 (MOS, Metal Oxide Semiconductor)。此外，根据本公开实施例的晶体管的源极和漏极可以互换地使用。在本文中以薄膜晶体管为例描述根据本公开的实施例。

15 下面结合图 2 所示的像素电路以及图 4 所示的控制信号的工作时序图，对本公开实施例提供的像素电路的工作过程加以描述。在下文中，像素电路中的晶体管以 P 型晶体管为例进行说明。特别地，选取如图 4 所示的控制信号 S1、S2 和 S3 在 t1 ~ t3 三个阶段中的值为例进行说明。以下描述中以 1 表示高电平信号，0 表示低电平信号。

20 在 t1 阶段，也就是初始化阶段，让 S1=0, S2=1, S3=1。由于 S1=0，因此在图 2 所示的像素电路中，第三开关晶体管 T3 和第四开关晶体管 T4 导通。导通的第三开关晶体管 T3 将初始化信号 Vref 输出到第一节点 P1，从而实现对第一节点 P1 的初始化和/或复位。此时，第一节点 P1 的电位被初始化为例如 Vref。导通的第四开关晶体管 T4 使得第五
25 开关晶体管 T5 充当二极管，因此可以通过第一电源信号 VDD 实现对第二节点 P2 的初始化和/或复位。此时，第二节点 P2 的电位被初始化为例如 $VDD+V_{th}$ ，其中 V_{th} 为第五开关晶体管 T5 的阈值电压。由此，在 t1 阶段，存储电容 Cst 两个电极的电压被分别初始化成 Vref 和 $VDD+V_{th}$ ，因而存储电容 Cst 两个电极之间的电压差为 $Vref-VDD-V_{th}$ 。

30 在 t2 阶段，也就是数据写入阶段，让 S1=1, S2=0, S3=1。由于 S2=0，因此第二开关晶体管 T2 导通。导通的第二开关晶体管 T2 将数据信号 Vdata 输出到第一节点 P1，从而实现数据写入。此时第一节点

P1 的电位从 V_{ref} 变为 V_{data} 。根据电荷守恒原理，存储电容 C_{st} 的另一个电极（即第二节点 P2）的电位变为 $V_{data}+V_{DD}+V_{th}-V_{ref}$ 。

在 t_3 阶段，也就是发光阶段，让 $S_1=1$ ， $S_2=1$ ， $S_3=0$ 。由于 $S_3=0$ ，因此第一开关晶体管 T1 和第六开关晶体管 T6 导通。导通的第一开关晶体管 T1 通过第一电源信号 V_{DD} 可以维持第二节点 P2 的电位不变，从而保证第五开关晶体管 T5 在稳定的电位 P2 的控制下，向第六开关晶体管 T6 的源极输出稳定驱动电流。导通的第六开关晶体管 T6 可以将从第五开关晶体管 T5 输出的驱动电流输出到发光模块 OLED 的输入端，以驱动发光模块 OLED 发光。特别地，在 t_3 阶段，第五开关晶体管 T5 在第二节点 P2 的控制下，将驱动电流输出到第六开关晶体管 T6 的源极。如图 2 所示，第二节点 P2 的电压即为第五开关晶体管 T5 的栅极电压。因此，由第五开关晶体管 T5 生成的驱动电流 $I=K(V_{gs}-V_{th})^2=K(V_{data}+V_{DD}+V_{th}-V_{ref}-V_{DD}-V_{th})^2=K(V_{data}-V_{ref})^2$ ，其中，K 是与第五开关晶体管 T5 的工艺参数和几何尺寸有关的常数， V_{gs} 为第五开关晶体管 T5 的栅极和源极之间的电压差，以及 V_{th} 为第五开关晶体管 T5 的阈值电压。由上述分析可知，使发光模块 OLED 导通的驱动电流与驱动晶体管（即第五开关晶体管 T5）的阈值电压 V_{th} 无关，从而消除了驱动晶体管的阈值电压的变化对发光模块 OLED 的发光亮度产生的影响。这极大地改善了发光模块 OLED 发光亮度的均一性。

将本公开实施例提供的像素电路与现有的像素电路在补偿特性上进行模拟对比时，可以得到如图 5 所示的对比结果。在图 5 中，x 轴表示晶体管的阈值电压，y 轴表示驱动电流归一化后的结果。一般地，现有的像素电路不包括维持模块（即根据本公开实施例的像素电路中的第一开关晶体管 T1 和维持电容 C_{mos} ）。由图 5 可以看出，随着阈值电压的变化，根据本公开实施例的像素电路的驱动电流变化最小，其变化范围为 -5% 到 5%，而现有技术的像素电路和应用了现有技术的像素电路的高分辨率的显示产品的驱动电流变化较大，其中，现有技术的像素电路的驱动电流的变化范围为 -10% 到 10%，应用了现有技术的像素电路的高分辨率的显示产品的驱动电流的变化范围为 -15% 到 15%。显然，根据本公开实施例的像素电路的补偿能力较好。

基于以上描述，可以获得用于驱动根据本公开实施例的如图 1 和 2 所示的像素电路的方法。下面以举例的方式对用于驱动根据本公开实

施例的像素电路的方法进行说明。

在一个实施例中，用于驱动根据本公开实施例的像素电路的方法包括，在初始化阶段，初始化模块 02 将初始化信号 Vref 输出到第一节点 P1，并且驱动模块 04 通过第一电源信号 VDD 对第二节点 P2 进行初始化。所述方法还包括，在数据写入阶段，充电模块 P1 将数据信号 Vdata 输出到第一节点 P1。所述方法还包括，在发光阶段，维持模块 03 通过所述第一电源信号 VDD 维持第二节点 P2 的电位不变，驱动模块 04 将驱动电流输出到控制模块 05，以及控制模块 05 将驱动电流输出到发光模块 OLED 以驱动发光模块 OLED 发光。

在一个实施例中，在初始化阶段，初始化模块 02 在第一控制信号 S1 的控制下，将初始化信号 Vref 输出到第一节点 P1；以及驱动模块 04 在第一控制信号 S1 的控制下，通过第一电源信号 VDD 对第二节点 P2 进行初始化。在一个实施例中，在数据写入阶段，充电模块 01 在第二控制信号 S2 的控制下，将数据信号 Vdata 输出到第一节点 P1。在一个实施例中，在发光阶段，维持模块 03 在第三控制信号 S3 的控制下，通过第一电源信号 VDD 维持第二节点 P2 的电位不变；驱动模块 04 在第二节点 P2 的控制下，输出驱动电流到控制模块 05；以及控制模块 05 在第三控制信号 S3 的控制下，将从驱动模块 04 输出的驱动电流输出到发光模块 OLED，以驱动发光模块 OLED 发光。

在一个实施例中，第一控制信号 S1、第二控制信号 S2 和第三控制信号 S3 在为低电平时起控制作用。

在一个实施例中，在根据本公开实施的如图 2 所示的像素电路中，在初始化阶段，让第一控制信号 S1 为低电平信号，并且在第一控制信号 S1 的控制下使第三开关晶体管 T3 和第四开关晶体管 T4 导通。导通的第三开关晶体管 T3 将初始化信号 Vref 输出到第一节点 P1；导通的第四开关晶体管 T4 使第五开关晶体管 T5 充当二极管，从而通过第一电源信号 VDD 对第二节点 P2 初始化。在数据写入阶段，让第二控制信号 S2 为低电平信号，并且在第二控制信号 S2 的控制下，使第二开关晶体管 T2 导通。导通的第二开关晶体管 T2 将数据信号 Vdata 输出到第一节点 P1。在发光阶段，让第三控制信号 S3 为低电平信号，并且在第三控制信号 S3 的控制下，使第一开关晶体管 T1 和第六开关晶体管 T6 导通。导通的第一开关晶体管 T1 通过第一电源信号 VDD 维持第

二节点 P2 的电位不变。导通的第六开关晶体管 T5 将从第五开关晶体管 T5 输出的驱动电流输出到发光模块 OLED，以驱动发光模块 OLED 发光。

5 用于驱动根据本公开实施例提供的像素电路的方法，在相应工作阶段通过充电模块、初始化模块、维持模块、驱动模块和控制模块可以实现正常驱动发光模块发光的功能。特别地，维持模块可以在发光阶段维持第二节点的电位不变，从而保证驱动模块在稳定的第二节点的控制下，可以输出稳定的驱动电流以驱动发光模块发光。这有助于改善像素电路的补偿特性。

10 根据本公开实施例提供了一种显示面板，其包括如前所述的像素电路。

显然，本领域的技术人员可以对本公开进行各种改动和变型而不脱离本公开的精神和范围。这样，倘若本公开的这些修改和变型属于本公开权利要求及其等同技术的范围之内，则本公开也意图包含这些
15 改动和变型在内。

权 利 要 求

1、一种像素电路，包括：

初始化模块，其用于在初始化阶段将初始化信号输出到第一节点；

5 驱动模块，其用于在初始化阶段通过第一电源信号对第二节点进行初始化；以及在发光阶段输出驱动电流到控制模块；

充电模块，其用于在数据写入阶段将数据信号输出到所述第一节点；

10 控制模块，其用于在发光阶段从所述驱动模块接收驱动电流并且将其输出到发光模块；以及

发光模块，其用于从控制模块接收驱动电流以发光；

其中，所述像素电路还包括：

维持模块，其用于在发光阶段通过所述第一电源信号维持所述第二节点的电位。

15 2、如权利要求 1 所述的像素电路，其中，

所述初始化模块包括用于接收第一控制信号的控制端，用于接收所述初始化信号的输入端和与所述第一节点相连的输出端，并且其中所述初始化模块在所述第一控制信号的控制下，将所述初始化信号输出到所述第一节点；

20 所述充电模块包括用于接收第二控制信号的控制端，用于接收所述数据信号的输入端以及与所述第一节点相连的输出端；并且其中所述充电模块在所述第二控制信号的控制下，将所述数据信号输出到所述第一节点；

25 所述维持模块包括用于接收第三控制信号的控制端，用于接收所述第一电源信号的输入端，以及与所述第二节点相连的输出端；并且其中所述维持模块在所述第三控制信号的控制下，通过所述第一电源信号维持所述第二节点的电位；

30 所述驱动模块包括与所述第二节点相连的第一控制端，用于接收所述第一控制信号的第二控制端，用于接收所述第一电源信号的第一输入端，与所述第一节点相连的第二输入端，与所述控制模块相连的输出端；所述驱动模块在所述第一控制信号的控制下，通过所述第一电源信号对所述第二节点进行初始化，并且在所述第二节点的控制下，

输出驱动电流到所述控制模块；

所述控制模块包括用于接收所述第三控制信号的控制端，用于从所述驱动模块接收驱动电流的输入端，以及与所述发光模块相连的输出端；并且其中所述控制模块在所述第三控制信号的控制下，将所述驱动模块输出的驱动电流输出到所述发光模块以驱动所述发光模块发光；

所述发光模块包括用于从所述控制模块接收驱动电流的第一输入端，以及用于接收第二电源信号的第二输入端；并且其中，所述发光模块在所述驱动电流的控制下发光。

3、如权利要求 2 所述的像素电路，其中，所述维持模块包括第一开关晶体管和维持电容；所述第一开关晶体管的栅极用于接收所述第三控制信号，以及所述第一开关晶体管的源极用于接收所述第一电源信号；以及所述第一开关晶体管的漏极与所述维持电容的两个电极之一相连，并且所述维持电容的两个电极中的另一个电极与所述第二节点相连。

4、如权利要求 3 所述的像素电路，其中，所述维持电容的两个电极之一设置在所述第一开关晶体管的电极层上，并且所述维持电容的两个电极中的另一个电极设置在所述第一开关晶体管的金属层上。

5、如权利要求 2-4 中任一项所述的像素电路，其中，所述充电模块包括第二开关晶体管；并且其中，所述第二开关晶体管的栅极用于接收所述第二控制信号，所述第二开关晶体管的源极用于接收所述数据信号，以及所述第二开关晶体管的漏极与所述第一节点相连。

6、如权利要求 2-4 中任一项所述的像素电路，其中，所述初始化模块包括第三开关晶体管；并且其中所述第三开关晶体管的栅极用于接收所述第一控制信号，所述第三开关晶体管的源极用于接收所述初始化信号，以及所述第三开关晶体管的漏极与所述第一节点相连。

7、如权利要求 2-4 中任一项所述的像素电路，其中，所述驱动模块包括第四开关晶体管、第五开关晶体管和存储电容；并且其中，所述第四开关晶体管的栅极用于接收所述第一控制信号，所述第四开关晶体管的源极与所述第五开关晶体管的漏极和所述控制模块的输入端相连，所述第四开关晶体管的漏极与所述第二节点、存储电容的两个电极之一和第五开关晶体管的栅极相连，所述第五开关晶体管的源极

用于接收所述第一电源信号，以及所述存储电容的两个电极中的另一个电极与所述第一节点相连。

8、如权利要求 2-4 中任一项所述的像素电路，其中，所述控制模块包括第六开关晶体管；并且其中所述第六开关晶体管的栅极用于接收所述第三控制信号，所述第六开关晶体管的源极与所述驱动模块的输出端相连，所述第六开关晶体管的漏极与所述发光模块的输入端相连。

9、如权利要求 1 所述的像素电路，其中，维持模块包括第一开关晶体管和维持电容，充电模块包括第二开关晶体管，初始化模块包括第三开关晶体管，驱动模块包括第四开关晶体管、第五开关晶体管和存储电容，以及控制模块包括第六开关晶体管；并且其中，

所述第一开关晶体管的栅极用于接收第三控制信号，所述第一开关晶体管的源极用于接收第一电源信号，以及所述第一开关晶体管的漏极与所述维持电容的两个电极之一相连；

所述维持电容的两个电极中的另一个电极与第二节点相连；

所述第二开关晶体管的栅极用于接收第二控制信号，所述第二开关晶体管的源极用于接收数据信号，以及所述第二开关晶体管的漏极与第一节点相连；

所述第三开关晶体管的栅极用于接收第一控制信号，所述第三开关晶体管的源极用于接收初始化信号，所述第三开关晶体管的漏极与所述第一节点相连；

所述第四开关晶体管的栅极用于接收所述第一控制信号，所述第四开关晶体管的源极与所述第五开关晶体管的漏极和所述第六开关晶体管的源极相连，所述第四开关晶体管的漏极与所述第二节点相连；

所述第五开关晶体管的栅极与所述第二节点相连，所述第五开关晶体管的源极用于接收所述第一电源信号；所述存储电容的两个电极分别与所述第一节点和所述第二节点相连；

所述第六开关晶体管的栅极用于接收所述第三控制信号，所述第六开关晶体管的漏极与所述发光模块的输入端相连；

所述发光模块的输出端用于接收第二电源信号。

10、一种显示面板，其包括如权利要求 1-9 中任一项所述的像素电路。

11、一种如权利要求 1-8 中任一项所述的像素电路的驱动方法，包

括：

在初始化阶段，初始化模块将初始化信号输出到第一节点，并且驱动模块通过第一电源信号对第二节点进行初始化；

在数据写入阶段，充电模块将数据信号输出到所述第一节点；以

5 及

在发光阶段，维持模块通过所述第一电源信号维持所述第二节点的电位，所述驱动模块将驱动电流输出到控制模块，所述控制模块将驱动电流输出到发光模块以驱动所述发光模块发光。

12、如权利要求 11 所述的驱动方法，其中：

10 在初始化阶段，所述初始化模块在所述第一控制信号的控制下，将所述初始化信号输出到所述第一节点；并且所述驱动模块在所述第一控制信号的控制下，通过所述第一电源信号对所述第二节点进行初始化；

在数据写入阶段，所述充电模块在所述第二控制信号的控制下，
15 将所述数据信号输出到所述第一节点；

在发光阶段，所述维持模块在所述第三控制信号的控制下，通过所述第一电源信号维持所述第二节点的电位；所述驱动模块在所述第二节点的控制下，将驱动电流输出到所述控制模块；以及所述控制模块在所述第三控制信号的控制下，将驱动电流输出到所述发光模块，
20 以驱动所述发光模块发光。

13、如权利要求 12 所述的驱动方法，其中，所述第一控制信号，所述第二控制信号以及所述第三控制信号均为低电平信号。

14、一种如权利要求 9 所述的像素电路的驱动方法，包括：

在初始化阶段，

25 让所述第一控制信号为低电平信号；

在所述第一控制信号的控制下，使第三开关晶体管和第四开关晶体管导通；

导通的所述第三开关晶体管将所述初始化信号输出到所述第一节点；

30 导通的所述第四开关晶体管使所述第五开关晶体管充当二极管，以便通过所述第一电源信号对所述第二节点初始化；

在数据写入阶段，

让所述第二控制信号为低电平信号;

在所述第二控制信号的控制下,使所述第二开关晶体管导通,导通的所述第二开关晶体管将所述数据信号输出到所述第一节点并对所述存储电容充电;

5 在发光阶段,

让所述第三控制信号为低电平信号;

在所述第三控制信号的控制下,使所述第一开关晶体管和所述第六开关晶体管导通;

10 导通的所述第一开关晶体管通过所述第一电源信号和所述维持电容维持所述第二节点的电位;

导通的所述第六开关晶体管将所述第五开关晶体管输出的驱动电流输出到所述发光模块,以驱动所述发光模块发光。

1 / 3

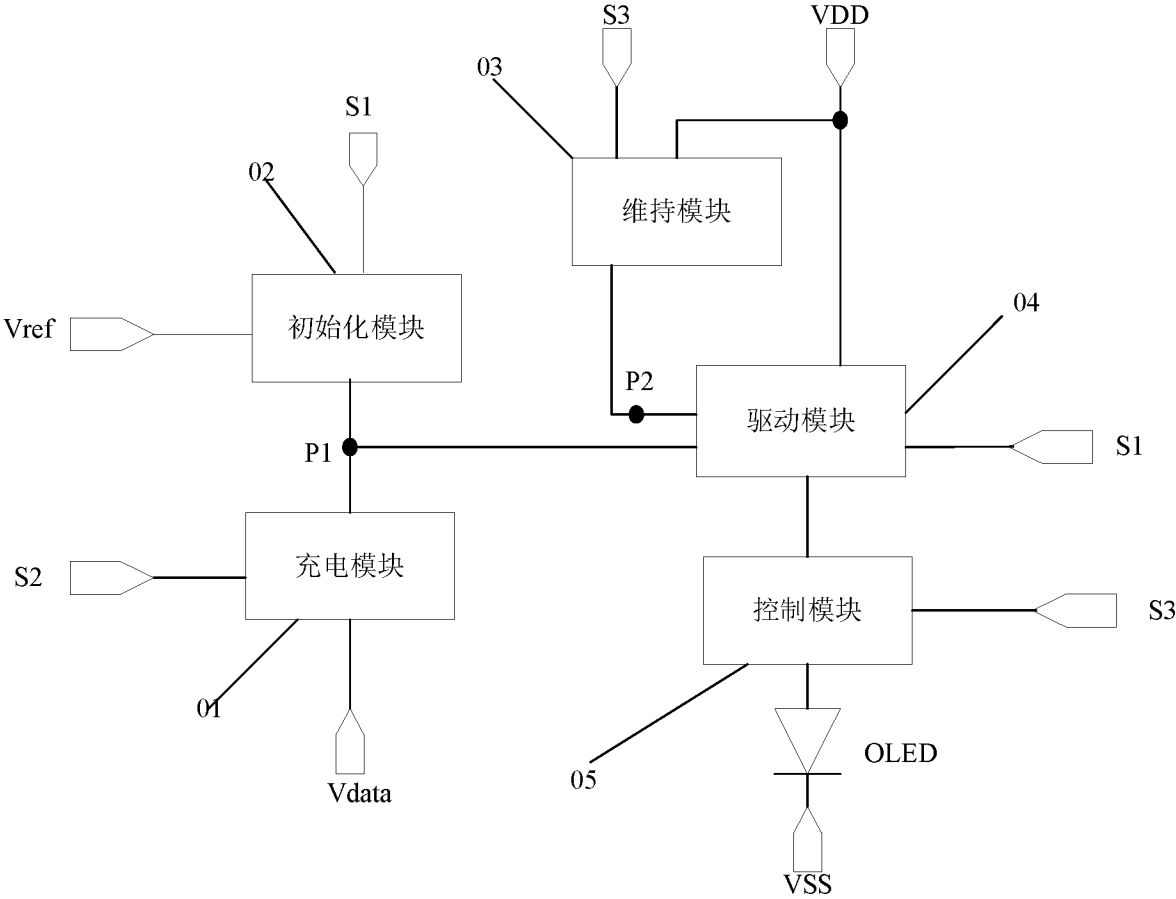


图 1

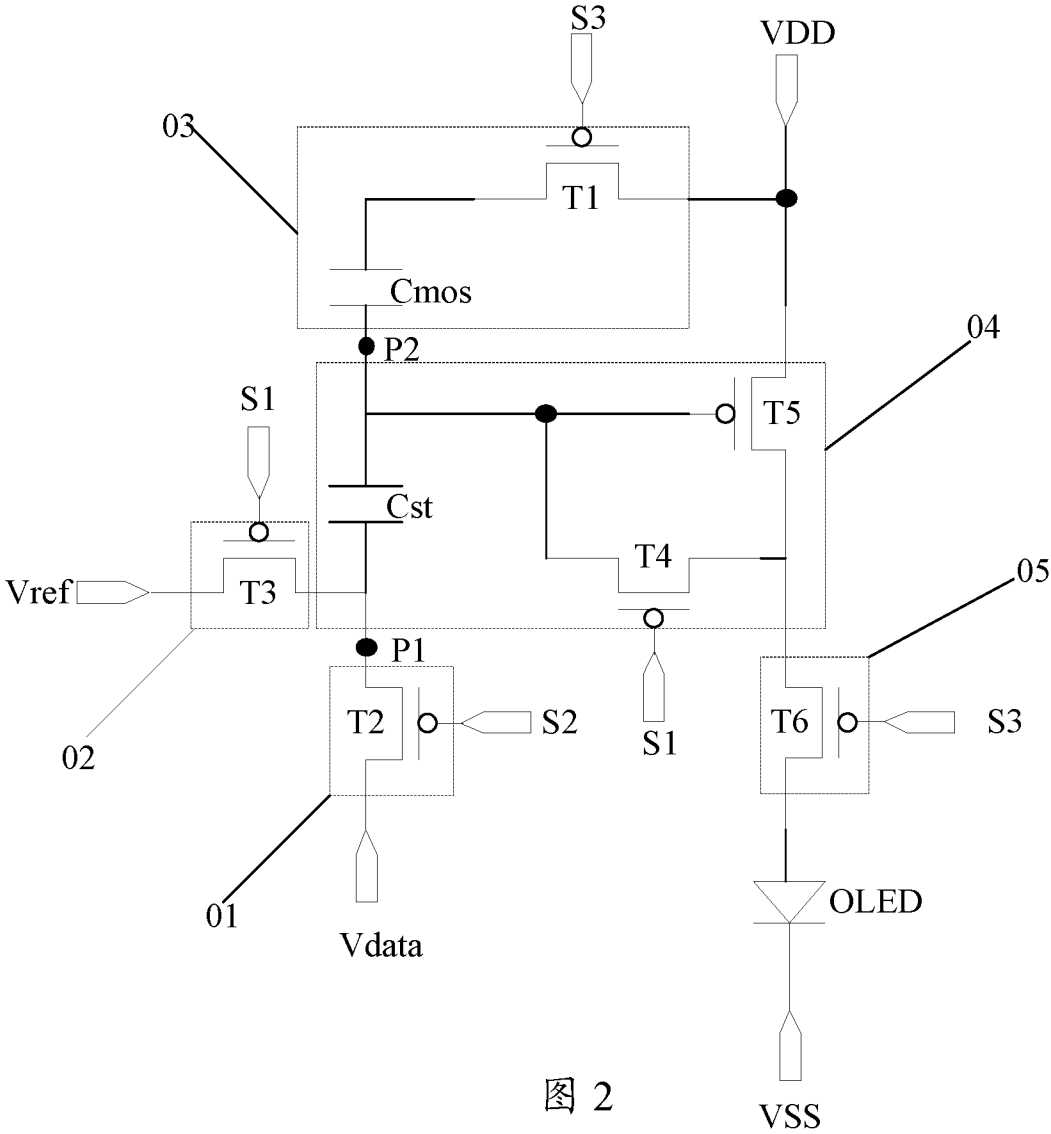


图 2

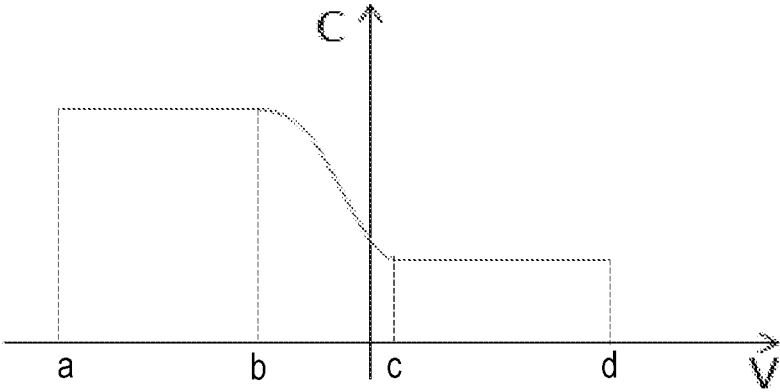


图 3

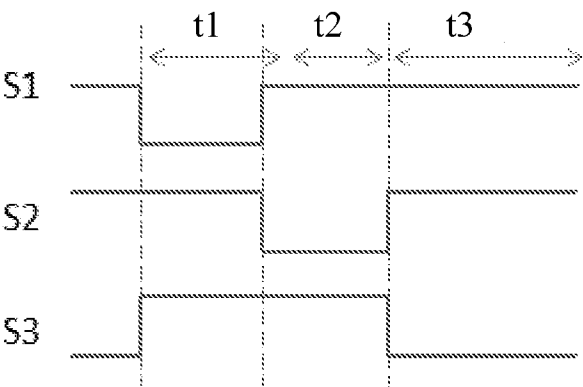


图 4

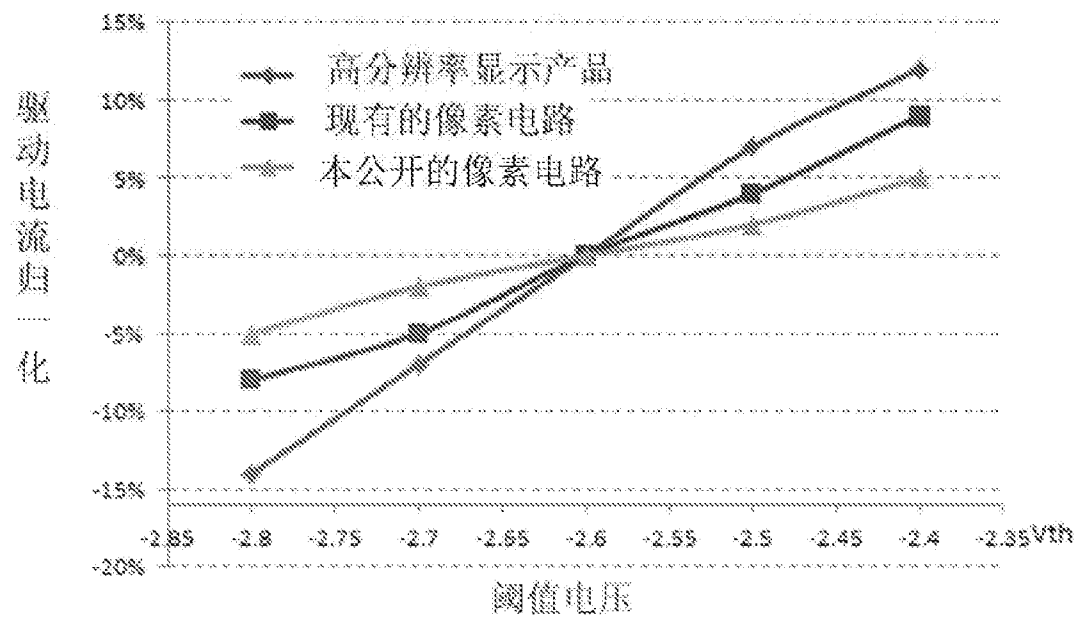


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/085059

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: WANG, Qiang; pixel circuit, control, write, pixel, circuit, initializat+, driv+, power, node, charge, luminescent, maintain+, potential

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 106023891 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 12 October 2016 (12.10.2016), description, paragraphs [0064]-[0095], and figures 1-3	1-14
Y	CN 105185304 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 23 December 2015 (23.12.2015), description, paragraphs [0039]-[0048], and figures 1-6	1, 10-11
Y	CN 105632403 A (BOE TECHNOLOGY GROUP CO., LTD.), 01 June 2016 (01.06.2016), description, paragraphs [0062]-[0063], and figures 1-2	1, 10-11
A	CN 104269133 A (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 07 January 2015 (07.01.2015), the whole document	1-14
A	US 2014146030 A1 (LEE, D.E. et al.), 29 May 2014 (29.05.2014), the whole document	1-14
A	US 2012139961 A1 (CHOI, S.M.), 07 June 2012 (07.06.2012), the whole document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 July 2017 (24.07.2017)	Date of mailing of the international search report 17 August 2017 (17.08.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YANG, Shixing Telephone No.: (86-10) 62413445

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/085059

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106023891 A	12 October 2016	None	
CN 105185304 A	23 December 2015	US 2017069264 A1	09 March 2017
CN 105632403 A	01 June 2016	None	
CN 104269133 A	07 January 2015	CN 104269133 B	06 July 2016
		US 2016260377 A1	08 September 2016
		WO 2016045256 A1	31 March 2016
US 2014146030 A1	29 May 2014	EP 2736038 A2	28 May 2014
		KR 20140067406 A	05 June 2014
		TW 201428717 A	16 July 2014
US 2012139961 A1	07 June 2012	KR 20120062252 A	14 June 2012
		US 9095030 B2	28 July 2015

国际检索报告

国际申请号

PCT/CN2017/085059

A. 主题的分类

G09G 3/3208(2016.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI, 王强, 像素电路, 初始化, 驱动, 电源, 节点, 控制, 充电, 写入, 发光, 维持, 电位, pixel, circuit, initializat+, driv+, power, node, charge, luminescent, maintain+, potential

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 106023891 A (京东方科技集团股份有限公司 等) 2016年 10月 12日 (2016 - 10 - 12) 说明书第[0064]-[0095]段, 附图1-3	1-14
Y	CN 105185304 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 说明书第[0039] - [0048]段, 附图1-6	1, 10-11
Y	CN 105632403 A (京东方科技集团股份有限公司) 2016年 6月 1日 (2016 - 06 - 01) 说明书第[0062]-[0063]段, 附图1-2	1, 10-11
A	CN 104269133 A (合肥鑫晟光电科技有限公司 等) 2015年 1月 7日 (2015 - 01 - 07) 全文	1-14
A	US 2014146030 A1 (LEE, DONG-EUP 等) 2014年 5月 29日 (2014 - 05 - 29) 全文	1-14
A	US 2012139961 A1 (CHOI, SANG-MOO) 2012年 6月 7日 (2012 - 06 - 07) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 7月 24日

国际检索报告邮寄日期

2017年 8月 17日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

杨世兴

传真号 (86-10)62019451

电话号码 (86-10)62413445

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/085059

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106023891	A	2016年 10月 12日	无			
CN	105185304	A	2015年 12月 23日	US	2017069264	A1	2017年 3月 9日
CN	105632403	A	2016年 6月 1日	无			
CN	104269133	A	2015年 1月 7日	CN	104269133	B	2016年 7月 6日
				US	2016260377	A1	2016年 9月 8日
				WO	2016045256	A1	2016年 3月 31日
US	2014146030	A1	2014年 5月 29日	EP	2736038	A2	2014年 5月 28日
				KR	20140067406	A	2014年 6月 5日
				TW	201428717	A	2014年 7月 16日
US	2012139961	A1	2012年 6月 7日	KR	20120062252	A	2012年 6月 14日
				US	9095030	B2	2015年 7月 28日

表 PCT/ISA/210 (同族专利附件) (2009年7月)