



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I835831 B

(45)公告日：中華民國 113 (2024) 年 03 月 21 日

(21)申請案號：108128033

(22)申請日：中華民國 108 (2019) 年 08 月 07 日

(51)Int. Cl. : H05K1/02 (2006.01)

H05K3/06 (2006.01)

(30)優先權：2018/08/10 日本

2018-151348

(71)申請人：日商日東電工股份有限公司 (日本) NITTO DENKO CORPORATION (JP)
日本(72)發明人：谷内卓也 TANIUCHI, TAKUYA (JP)；垣内良平 KAKIUCHI, RYOHEI (JP)；柴田
直樹 SHIBATA, NAOKI (JP)；大藪恭也 OYABU, YASUNARI (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 201637524A

JP S59-94894A

JP 2004-140587A

JP 2012-19027A

JP 2012-38914A

審查人員：林益平

申請專利範圍項數：12 項 圖式數：8 共 45 頁

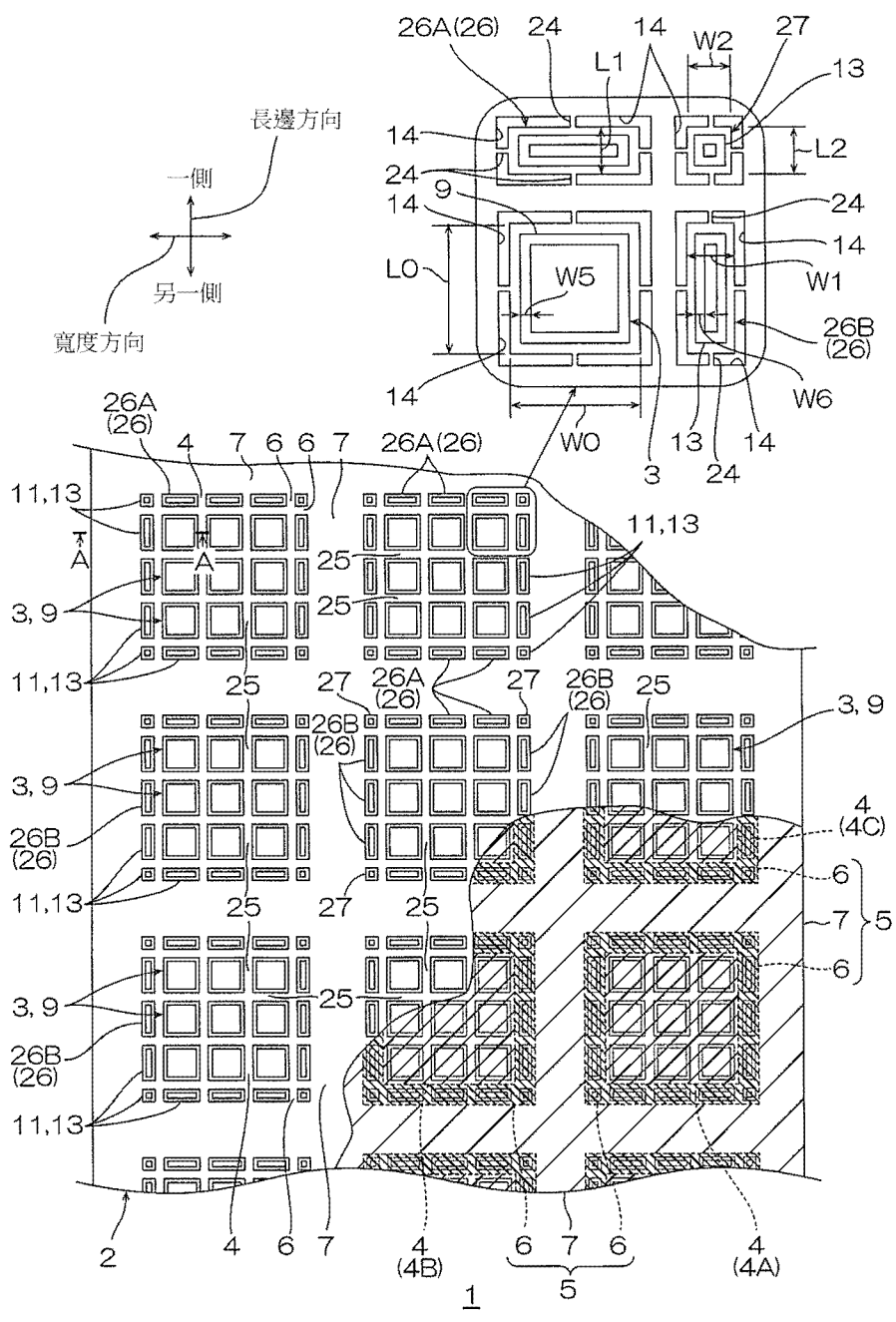
(54)名稱

配線電路基板集合體片材及其製造方法

(57)摘要

本發明之配線電路基板集合體片材係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍製品區域之邊緣區域，且邊緣區域具有鄰接於製品區域之第 1 區、及相對於第 1 區位於製品區域之相反側之第 2 區；且該配線電路基板集合體片材具備配置於第 1 區之至少一部分且小於配線電路基板之虛設配線電路基板。

指定代表圖：



【圖1】

- 符號簡單說明：
- 1 . . . 配線電路基板
集合體片材
 - 2 . . . 支持片材
 - 3 . . . 配線電路基板
 - 4 . . . 製品區域
 - 4A . . . 製品區域
 - 4B . . . 製品區域
 - 4C . . . 製品區域
 - 5 . . . 邊緣區域
 - 6 . . . 第 1 區
 - 7 . . . 第 2 區
 - 9 . . . 線
 - 11 . . . 虛設配線電路基板
 - 13 . . . 虛設配線
 - 14 . . . 開口部
 - 24 . . . 接頭
 - 25 . . . 間隙
 - 26 . . . 第 1 虛設配線電路基板
 - 26A . . . 第 1 虛設配線電路基板
 - 26B . . . 第 1 虛設配線電路基板
 - 27 . . . 第 2 虛設配線電路基板
 - L0 . . . 配線電路基板 3 之長邊方向長度
 - L1 . . . 第 1 虛設配線電路基板 26A 之長邊方向長度
 - L2 . . . 第 2 虛設配線電路基板 27 之長度
 - W0 . . . 配線電路基板 3 之寬度方向長度
 - W1 . . . 第 1 虛設配線電路基板 26B 之寬度方向長度

W2 . . . 第 2 虛設配
線電路基板 27 之寬度
W5 . . . 配線 9 之寬
度
W6 . . . 虛設配線
13 之寬度



I835831

【發明摘要】

【中文發明名稱】

配線電路基板集合體片材及其製造方法

【中文】

本發明之配線電路基板集合體片材係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍製品區域之邊緣區域，且邊緣區域具有鄰接於製品區域之第1區、及相對於第1區位於製品區域之相反側之第2區；且該配線電路基板集合體片材具備配置於第1區之至少一部分且小於配線電路基板之虛設配線電路基板。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

- | | |
|----|-------------|
| 1 | 配線電路基板集合體片材 |
| 2 | 支持片材 |
| 3 | 配線電路基板 |
| 4 | 製品區域 |
| 4A | 製品區域 |
| 4B | 製品區域 |
| 4C | 製品區域 |
| 5 | 邊緣區域 |
| 6 | 第1區 |
| 7 | 第2區 |

9	線
11	虛設配線電路基板
13	虛設配線
14	開口部
24	接頭
25	間隙
26	第1虛設配線電路基板
26A	第1虛設配線電路基板
26B	第1虛設配線電路基板
27	第2虛設配線電路基板
L0	配線電路基板3之長邊方向長度
L1	第1虛設配線電路基板26A之長邊方向長度
L2	第2虛設配線電路基板27之長度
W0	配線電路基板3之寬度方向長度
W1	第1虛設配線電路基板26B之寬度方向長度
W2	第2虛設配線電路基板27之寬度
W5	配線9之寬度
W6	虛設配線13之寬度

【發明說明書】

【中文發明名稱】

配線電路基板集合體片材及其製造方法

【技術領域】

【0001】 本發明係關於一種配線電路基板集合體片材及其製造方法。

【先前技術】

【0002】 先前，已知有一種印刷基板之製造方法，其係於銅箔之上表面形成抗蝕劑膜，其後實施蝕刻，藉此由銅箔形成複數個電路圖案。

【0003】 例如，提出有於形成包含隔開間隔之複數條線路之電路圖案之印刷基板之製造方法中，將抗蝕劑膜形成為於線路間隔較寬之部位具有虛設圖案之圖案(例如，參照下述專利文獻1)。

【0004】 於下述專利文獻1中，於蝕刻中，虛設圖案限制蝕刻液之流動，藉此，抑制線路間之側蝕之進行量，從而確保電路圖案中之所需之線路寬度。

[先前技術文獻]

[專利文獻]

【0005】 [專利文獻1]日本專利特開2000-200957號公報

【發明內容】

[發明所欲解決之問題]

【0006】 然而，於上述專利文獻1中，必須首先於複數條線路中特定上述線路間隔較寬之部位，然後針對每個該部位配置與虛設圖案對應之抗蝕劑膜，較為繁雜。

【0007】 進而，於上述專利文獻1所記載之方法中，存在如下缺陷：於供配置複數個電路圖案之區之內部(中央部)，在線路間隔較寬之部位兩側之電路圖案可確保所需之線路寬度，但關於配置於區之周端部(外端部)之電路圖案，由於未於區之外側配置抗蝕劑，故而蝕刻液之流動(速度)不會受到限制，其結果，上述電路圖案中之線路寬度變窄，而無法確保所需之線路寬度。

【0008】 本發明提供一種能以較高之可靠性簡便地製造配線電路基板之配線電路基板集合體片材之製造方法、及藉此而獲得之配線電路基板集合體片材。

[解決問題之技術手段]

【0009】 本發明(1)包含一種配線電路基板集合體片材，其係一種配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，且上述邊緣區域具有鄰接於上述製品區域之第1區、及相對於上述第1區位於上述製品區域之相反側之第2區；且該配線電路基板集合體片材具備虛設配線電路基板，該虛設配線電路基板配置於上述第1區之至少一部分，且小於上述配線電路基板。

【0010】 然而，於劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍製品區域之邊緣區域之配線電路集合體片材中，於其製造步驟中，藉由蝕刻而形成包含導體層之配線或包含金屬系層之支持基板。於此情形時，若將蝕刻阻劑配置於製品區域實施蝕刻，則一面蝕刻液與蝕刻阻劑接觸一面形成配線或支持基板等，並且上述蝕刻液到達至邊緣區域。

【0011】 然而，於邊緣區域未配置蝕刻阻劑。因此，於蝕刻液自製品區域到達至邊緣區域時，蝕刻液迅猛地下降，而於蝕刻液中產生紊流。其結果，製品區域中位於邊緣區域之內側之配線電路基板之配線或支持基板之精度降低。

【0012】 然而，於該配線電路基板集合體片材中，邊緣區域具有鄰接於製品區域之第1區、及相對於第1區位於製品區域之相反側之第2區，虛設配線電路基板配置於第1區之至少一部分，因此，即便於蝕刻液自製品區域到達至第2區時蝕刻液下降而產生紊流，雖虛設配線電路基板之精度會降低，但蝕刻液之紊流對配線電路基板之影響減少，故而配線電路基板之精度之降低得以抑制。因此，於該配線電路基板集合體片材中，配線電路基板之可靠性優異。

【0013】 本發明(2)包含(1)所記載之配線電路基板集合體片材，其中上述虛設配線電路基板配置於上述第1區整體。

【0014】 於該配線電路基板集合體片材中，即便於第2區整體產生蝕刻液之紊流，由於在第1區整體配置有虛設配線電路基板，故而可減少蝕刻液之紊流對製品區域整體之影響。

【0015】 本發明(3)包含(1)或(2)所記載之配線電路基板集合體片材，其中上述配線電路基板具備包含導體層之配線，上述虛設配線電路基板具備包含上述導體層之虛設配線。

【0016】 於配線電路基板具備包含導體層之配線且虛設配線電路基板具備包含導體層之虛設配線之情形時，於配線電路基板集合體片材之製造中，在與配線及虛設配線對應之導體層配置蝕刻阻劑。而且，即便於蝕刻液自第1區到達至第2區時蝕刻液下降而產生紊流，雖虛設配線之精度會

降低，但配線之精度之降低得以抑制。因此，於該配線電路基板集合體片材中，配線之可靠性優異。

【0017】 本發明(4)包含(3)所記載之配線電路基板集合體片材，其中上述配線電路基板集合體片材具有長條形狀，且具有包含於上述第2區並與長條方向正交之寬度方向兩端部，且具備配置於上述寬度方向兩端部且包含上述導體層之導體端部。

【0018】 若配線電路基板集合體片材具有長條形狀，則一面於長條方向搬送一面蝕刻並製造配線電路基板集合體片材。

【0019】 於蝕刻步驟中，蝕刻液自配線電路基板集合體片材之寬度方向兩端緣掉落，因此，於寬度方向兩端部產生蝕刻液之紊流。

【0020】 然而，於形成導體端部之情形時，由於設置包含於第2區之寬度方向兩端部及其後向寬度方向兩外側突出之蝕刻阻劑，故而於上述蝕刻中，即便產生紊流，製品區域亦不易受其影響。因此，可獲得可靠性優異之配線電路基板。

【0021】 本發明(5)包含(1)至(4)中任一項所記載之配線電路基板集合體片材，其中上述配線電路基板具備包含金屬系層之支持基板，上述虛設配線電路基板具備包含上述金屬系層之虛設支持基板。

【0022】 於配線電路基板具備包含金屬系層之支持基板且虛設配線電路基板具備包含金屬系層之支持基板之情形時，於配線電路基板集合體片材之製造中，在與支持基板及虛設支持基板對應之金屬系層配置蝕刻阻劑。而且，即便於蝕刻液自第1區到達至第2區時蝕刻液下降而產生紊流，雖虛設支持基板之精度會降低，但支持基板之精度之降低得以抑制。因此，於該配線電路基板集合體片材中，支持基板之可靠性優異。

【0023】 本發明(6)包含(5)所記載之配線電路基板集合體片材，其中上述配線電路集合體片材具有長條形狀，且具有包含於上述第2區且與長條方向正交之寬度方向兩端部，且具備配置於上述寬度方向兩端部且包含上述金屬系層之金屬系端部。

【0024】 若配線電路集合體片材具有長條形狀，則一面於長條方向搬送一面蝕刻並製造配線電路基板集合體片材。

【0025】 於蝕刻步驟中，蝕刻液自配線電路基板集合體片材之寬度方向兩端緣掉落，因此，於寬度方向兩端部產生蝕刻液之紊流。

【0026】 然而，於形成支持基板端部之情形時，由於設置包含於第2區之寬度方向兩端部及其後向寬度方向兩外側突出之蝕刻阻劑，故而於上述蝕刻中，即便產生紊流，製品區域亦不易受其影響。因此，可獲得可靠性優異之配線電路基板。

【0027】 本發明(7)包含一種配線電路基板集合體片材，其係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，且上述配線電路基板具備包含導體層之配線，上述配線電路集合體片材具有長條形狀，且具有包含於上述邊緣區域且與長條方向正交之寬度方向兩端部，且具備配置於上述寬度方向兩端部且包含上述導體層之導體端部。

【0028】 於蝕刻步驟中，蝕刻液自配線電路基板集合體片材之寬度方向兩端緣掉落，因此，於寬度方向兩端部產生蝕刻液之紊流。

【0029】 然而，於形成導體端部之情形時，由於設置包含於第2區之寬度方向兩端部及其後向寬度方向兩外側突出之蝕刻阻劑，故而於上述蝕刻中，即便產生紊流，製品區域亦不易受其影響。因此，可獲得可靠性

優異之配線電路基板。

【0030】 本發明(8)包含一種配線電路基板集合體片材，其係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，上述配線電路基板具備包含金屬系層之支持基板，上述配線電路集合體片材具有長條形狀，且具有包含於上述邊緣區域且與長條方向正交之寬度方向兩端部，且具備配置於上述寬度方向兩端部且包含上述金屬系層之金屬系端部。

【0031】 於蝕刻步驟中，蝕刻液自配線電路基板集合體片材之寬度方向兩端緣掉落，因此，於寬度方向兩端部產生蝕刻液之紊流。

【0032】 然而，於形成支持基板端部之情形時，由於設置包含於第2區之寬度方向兩端部及其後向寬度方向兩外側突出之蝕刻阻劑，故而於上述蝕刻中，即便產生紊流，製品區域亦不易受其影響。因此，可獲得可靠性優異之配線電路基板。

【0033】 本發明(9)包含一種配線電路基板集合體片材之製造方法，其係(3)所記載之配線電路集合體片材之製造方法，且具備：第1步驟，其係以與上述配線及上述虛設配線對應之方式將第1蝕刻阻劑配置於上述導體層；及第2步驟，其係對自上述第1蝕刻阻劑露出之上述導體層進行蝕刻而形成上述配線及上述虛設配線。

【0034】 若於第1步驟中以與配線及虛設配線對應之方式將第1蝕刻阻劑配置於導體層，則於第2步驟中，即便因第1區中之蝕刻液之紊流引起之虛設配線之側蝕而導致無法充分地確保虛設配線之寬度，製品區域亦不易受到紊流之影響，從而可充分地確保配線之寬度。

【0035】 本發明(10)包含(9)所記載之配線電路基板集合體片材之製造方法，其中上述導體層於第2步驟中沿著搬送方向被搬送，且具有包含於上述第2區且與上述搬送方向正交之寬度方向兩端部，於上述第1步驟中，以被覆上述導體層之上述寬度方向兩端部之厚度方向之一面且自上述導體層之上述寬度方向兩端部向上述寬度方向兩外側突出之方式形成上述第1蝕刻阻劑。

【0036】 藉由以被覆導體層之寬度方向兩端部之厚度方向之一面且自導體層之寬度方向兩端部向寬度方向兩外側突出之方式形成第1蝕刻阻劑，可使於蝕刻步驟中容易產生蝕刻液之混亂之部位遠離製品區域。藉此，可於製品區域減少蝕刻液之混亂之影響。

【0037】 本發明(11)包含一種配線電路基板集合體片材之製造方法，其係(5)所記載之配線電路集合體片材之製造方法，且具備：第3步驟，其係以與上述支持基板及上述虛設支持基板對應之方式將第2蝕刻阻劑配置於上述金屬系層；及第4步驟，其係對自上述第2蝕刻阻劑露出之上述金屬系層進行蝕刻而形成上述支持基板及上述虛設支持基板。

【0038】 若於第1步驟中以與支持基板及虛設支持基板對應之方式將第1蝕刻阻劑配置於金屬系層，則於第2步驟中，即便因第1區中之蝕刻液之紊流引起之虛設支持基板之側蝕而導致無法充分地確保虛設支持基板之寬度，製品區域亦不易受到紊流之影響，從而可充分地確保配線之寬度。

【0039】 本發明(12)包含(11)所記載之配線電路基板集合體片材之製造方法，其中上述金屬系層於第4步驟中沿著搬送方向被搬送，且具有包含於上述第2區且與上述搬送方向正交之寬度方向兩端部，於上述第3步

驟中，以被覆上述金屬系層之上述寬度方向兩端部之厚度方向之一面且自上述金屬系層之上述寬度方向兩端部向上述寬度方向兩外側突出之方式形成上述第2蝕刻阻劑。

【0040】藉由以被覆金屬系層之寬度方向兩端部之厚度方向之一面且自金屬系層之寬度方向兩端部向寬度方向兩外側突出之方式形成第1蝕刻阻劑，可使於蝕刻步驟中容易產生蝕刻液之混亂之部位遠離製品區域。藉此，可於製品區域減少蝕刻液之混亂之影響。

[發明之效果]

【0041】於本發明之配線電路基板集合體片材中，配線電路基板之可靠性優異。

【0042】本發明之配線電路基板集合體片材之製造方法可簡便地製造可靠性優異之配線電路基板。

【圖式簡單說明】

【0043】

圖1表示本發明之配線電路基板集合體片材之第1實施形態之俯視圖。

圖2A～圖2D係圖1所示之配線電路基板集合體片材之製造步驟圖，且係沿著圖1之A-A線之剖視圖，圖2A表示基材準備步驟，圖2B表示抗蝕劑配置步驟，圖2C表示蝕刻步驟，圖2D表示抗蝕劑去除步驟及覆蓋步驟。

圖3表示第1實施形態之變化例之俯視圖。

圖4表示第2實施形態之配線電路基板集合體片材之俯視圖。

圖5A～圖5C係圖4所示之配線電路基板集合體片材之製造步驟圖，

且係沿著圖4之A-A線之剖視圖，圖5A表示抗蝕劑配置步驟，圖5B表示蝕刻步驟，圖5C表示抗蝕劑去除步驟及覆蓋步驟。

圖6係第3實施形態之配線電路基板集合體片材之製造步驟圖(剖視圖)，圖6A表示基材準備步驟，圖6B表示第1抗蝕劑配置步驟，圖6C表示第1蝕刻步驟。

圖7係繼圖6C之後之第3實施形態之配線電路基板集合體片材之製造步驟圖(剖視圖)，圖7D表示第1抗蝕劑去除步驟，圖7E表示基底層形成步驟，圖7F表示覆蓋步驟。

圖8係繼圖7F之後之第3實施形態之配線電路基板集合體片材之製造步驟圖(剖視圖)，圖8G表示第2抗蝕劑配置步驟，圖8H表示第2蝕刻步驟，圖8I表示第2抗蝕劑去除步驟。

【實施方式】

【0044】 參照圖1～圖2D，對本發明之配線電路基板集合體片材之第1實施形態進行說明。

【0045】 再者，圖1中之右上方之封閉圖係配線電路基板及虛設配線電路基板之放大圖，又，於右下方施以影線之圖係根據影線之種類區分各區之圖。

【0046】 如圖1所示，該配線電路基板集合體片材1具有沿著長邊方向延伸之長條片狀。再者，配線電路基板集合體片材1於與長邊方向正交之寬度方向具有特定長度。如圖2D所示，配線電路基板集合體片材1具有於與長邊方向及寬度方向正交之厚度方向上隔開間隔而對向之一面及另一面。

【0047】 如圖1及圖2D所示，配線電路基板集合體片材1具備支持片

材2、及複數個配線電路基板3。

【0048】 支持片材2具有與配線電路基板集合體片材1相同之俯視形狀(外形形狀)。作為支持片材2之材料，例如可列舉聚醯亞胺等樹脂。支持片材2之厚度例如為1 μm 以上1 mm以下。

【0049】 配線電路基板3具有俯視大致矩形狀。配線電路基板3於支持片材2中排列配置有複數個。又，複數個配線電路基板3之各者相對於支持片材2可分離地被支持。具體而言，如圖1之右上方之放大圖所示般，於配線電路基板3之周圍形成有開口部14，又，配線電路基板3經由接頭24而連結於周圍之支持片材2。開口部14具有包圍配線電路基板3之俯視大致矩形框形狀，又，貫通支持片材2之厚度方向。

【0050】 再者，接頭24橫截開口部14，藉此，將支持片材2懸架於配線電路基板3。接頭24具有與支持片材2同樣之材料及厚度。再者，配線電路基板3中之層構成將於下文中敘述。該配線電路基板3與下述虛設配線電路基板11不同，係配線電路基板集合體片材1中之製品。

【0051】 於該配線電路基板集合體片材1中，劃分製品區域4及邊緣區域5。

【0052】 製品區域4係劃分為俯視大致矩形狀之區域，且於配線電路基板集合體片材1中，於長邊方向及寬度方向相互隔開充分之間隔(具體而言為供設置下述邊緣區域5之區域)而排列配置。

【0053】 於複數個製品區域4之各者中，複數個配線電路基板3相互隔開略微之間隙25而排列配置。具體而言，於製品區域4中，鄰接之配線電路基板3隔開微小之間隙25，但就提昇配線電路基板集合體片材1中之配線電路基板3之良率之觀點而言，該間隙25儘可能設定得較小(較窄)。

將鄰接之配線電路基板3隔開之間隙25之長度(寬度)相對於配線電路基板3之寬度之比例如為0.1以下，較佳為0.01以下，更佳為0.001以下，又，例如為0.0001以上。具體而言，將鄰接之配線電路基板3隔開之間隙25之長度(寬度)例如為100 μm 以下，較佳為50 μm 以下，更佳為10 μm 以下，又，例如為0.1 μm 以上。再者，於製品區域4中，任一間隙25均具有相同之寬度。亦即，配線電路基板3隔開寬度相等之間隙25而排列配置。

【0054】邊緣區域5包圍製品區域4。具體而言，邊緣區域5相對於1個製品區域4具有包圍其之大致矩形框形狀。詳細而言，邊緣區域5於配線電路基板集合體片材1中，於俯視下具有大致井欄形狀、及沿著支持片材2之寬度方向兩端緣部於長邊方向延伸之帶狀形狀。亦即，關於具有大致井欄形狀之邊緣區域5，對應於一製品區域4A之一邊緣區域5與對應於鄰接於一製品區域4A之另一製品區域4B之另一邊緣區域5連續。

【0055】邊緣區域5具有第1區6、及第2區7。

【0056】再者，於圖1之右下方，第1區6係以自左上方朝向右下方之斜線畫影線，第2區7係以自右上方朝向左下方之斜線畫影線。

【0057】第1區6鄰接於製品區域4。具體而言，第1區6配置於製品區域4之附近，即，接近製品區域4之周圍。第1區6劃分為包圍製品區域4之緊靠其外側附近之俯視大致矩形框形狀。亦即，第1區6之內部尺寸設定為與製品區域4之外部尺寸大致相同。

【0058】於該第1區6配置有下述虛設配線電路基板11。

【0059】第2區7相對於第1區6位於製品區域4之相反側。亦即，第2區7隔著第1區6遠隔於製品區域4之外側。換言之，第2區7包圍第1區6。

【0060】第2區7劃分為包圍第1區6之緊靠其外側附近之俯視大致矩

形框形狀。亦即，第2區7之內部尺寸設定為與第1區6之外部尺寸大致相同。

【0061】再者，位於鄰接配置之2個製品區域4A及4B間之第2區7為2個製品區域4A及4B所共有。

【0062】於該第2區7，未配置配線電路基板3及虛設配線電路基板11(下述)中之任一者，因此，第2區7被劃分為邊緣區域5中之空白區。

【0063】於配線電路基板集合體片材1中，朝向製品區域4之外側(與厚度方向正交之面方向外側)依序配置有第1區6及第2區7。

【0064】再者，邊緣區域5不包含製品區域4內之間隙25，亦即，與間隙25區分開。邊緣區域5之寬度足夠寬，具體而言，邊緣區域5之寬度相對於製品區域4之寬度之比(邊緣區域5之寬度/製品區域4之寬度)例如為10以上，較佳為100以上，更佳為1,000以上，又，例如為100,000以下。

【0065】再者，於寬度方向上鄰接之製品區域4A及4B間之邊緣區域5之寬度係寬度方向長度。又，於長邊方向上鄰接之製品區域4A及4C間之邊緣區域5之寬度係長邊方向長度。進而，位於寬度方向最外側之邊緣區域5之寬度係邊緣區域5之寬度方向端緣與位於寬度方向最外側之製品區域4A(或4C)之間之寬度方向長度。再者，上述邊緣區域5之寬度方向長度、長邊方向長度等可總稱為邊緣區域5之短邊方向長度。

【0066】具體而言，邊緣區域5之短邊方向長度例如為5 mm以上，較佳為10 mm以上，更佳為20 mm以上，又，例如為50 mm以下。

【0067】其次，依序對配線電路基板3之層構成、以及虛設配線電路基板11之配置及層構成進行詳細說明。

【0068】如圖2D所示，配線電路基板3具備：基底層8；配線9，其

配置於基底層8之厚度方向之一面；及覆蓋層10(假想線)，其係以被覆配線9之方式配置於基底層8之厚度方向之一面。

【0069】 基底層8具有與配線電路基板3相同之俯視形狀。基底層8藉由開口部14(參照圖1)而與周圍之支持片材2分隔。基底層8之材料及厚度與支持片材2之材料及厚度相同。

【0070】 配線9於俯視下具有包含於基底層8內之圖案。配線9之圖案形狀並無特別限定，根據用途及目的適當設定。配線9例如包含信號線(差動配線等)、功率線(電源配線等)、地線(接地線等)、天線(收發線等)等。再者，配線9亦可進而具有例如於俯視下與上述各配線之功能對應之輔助部(端子等)(未圖示)。

【0071】 配線9包含下述導體層15(參照圖2A～圖2B)。

【0072】 作為配線9之材料，例如可列舉金屬系材料(具體而言為金屬材料)等導體。作為金屬系材料，可列舉週期表中被分類為第1族～第16族之金屬元素、或包含2種以上該等金屬元素之合金等。再者，作為金屬系材料，亦可為過渡金屬、典型金屬中之任一種。更具體而言，作為金屬系材料，例如可列舉鈣等第2族金屬元素、鈦、鋯等第4族金屬元素、釩等第5族金屬元素、鉻、鉬、鎢等第6族金屬元素、錳等第7族金屬元素、鐵等第8族金屬元素、鈷等第9族金屬元素、鎳、鉑等第10族金屬元素、銅、銀、金等第11族金屬元素、鋅等第12族金屬元素、鋁、鎳等第13族金屬元素、銻、錫等第14族金屬元素。其等可單獨使用或併用。

【0073】 配線9之厚度相對於基底層8之厚度之比例如為0.5以上，較佳為1.0以上，更佳為1.5以上，又，例如為3.0以下。具體而言，配線9之厚度例如為1 μm 以上1000 μm 以下。配線9之寬度例如為10 μm 以上

1000 μm 以下。

【0074】 覆蓋層10被覆自配線9露出之基底層8之一面、及配線9之側面及厚度方向之一面。覆蓋層10之材料與基底層8之材料相同。

【0075】 覆蓋層10之厚度相對於基底層8之厚度之比例如為0.2以上，較佳為0.3以上，更佳為0.5以上，又，例如為2.0以下。具體而言，覆蓋層10之厚度例如為25 μm 以上1000 μm 以下。虛設配線電路基板11配置於第1區6。具體而言，虛設配線電路基板11配置於第1區6內整體。具體而言，虛設配線電路基板11於第1區6中沿著形成第1區6之框以1行相互隔開間隔而配置有複數個。

【0076】 具體而言，虛設配線電路基板11具有：第1虛設配線電路基板26，其配置於製品區域4之長邊方向兩側及寬度方向兩側；及第2虛設配線電路基板27，其配置於製品區域4之斜外側。

【0077】 配置於製品區域4之長邊方向兩側之各者之第1虛設配線電路基板26A係於寬度方向上隔開間隔以1行配置。第1虛設配線電路基板26A之寬度方向之間距與配線電路基板3之寬度方向之間距相同。具體而言，第1虛設配線電路基板26A之寬度方向上之長度及間隔之各者與配線電路基板3之寬度方向上之長度及間隔之各者相同。

【0078】 另一方面，第1虛設配線電路基板26A之長邊方向長度L1與配線電路基板3之長邊方向長度L0例如滿足下式(5)，較佳為滿足下式(6)，更佳為滿足下式(7)，又，滿足下式(8)。

$$L1 < L0 \text{ (5)}$$

$$L1 < 0.5 \times L0 \text{ (6)}$$

$$L1 < 0.25 \times L0 \text{ (7)}$$

$$0.001 \times L0 < L1 \quad (8)$$

【0079】 配置於製品區域4之寬度方向兩側之各者之第1虛設配線電路基板26B係於長邊方向上隔開間隔以1行配置。第1虛設配線電路基板26B之長邊方向之間距與配線電路基板3之長邊方向之間距相同。具體而言，第1虛設配線電路基板26B之長邊方向上之長度及間隔之各者與配線電路基板3之長邊方向上之長度及間隔之各者相同。

【0080】 另一方面，第1虛設配線電路基板26B之寬度方向長度W1與配線電路基板3之寬度方向長度W0例如滿足下式(9)，較佳為滿足下式(10)，更佳為滿足下式(11)，又，滿足下式(12)。

$$W1 < W0 \quad (9)$$

$$W1 < 0.5 \times W0 \quad (10)$$

$$W1 < 0.25 \times W0 \quad (11)$$

$$0.001 \times W0 < W1 \quad (12)$$

【0081】 第2虛設配線電路基板27小於第1虛設配線電路基板26。具體而言，第2虛設配線電路基板27之長度L2及寬度W2之各者與配置於製品區域4之長邊方向兩側之第1虛設配線電路基板26A之長度L1、及配置於製品區域4之寬度方向兩側之第1虛設配線電路基板26B之寬度W1之各者相同。

【0082】 第2虛設配線電路基板27配置於形成第1區6之框之4個角部之各者。

【0083】 藉此，於將製品區域4及第1區6結合後之區域，隔著等間隔(微小之間隙25)排列配置有配線電路基板3、第1虛設配線電路基板26及第2虛設配線電路基板27。

【0084】 虛設配線電路基板11小於配線電路基板3。具體而言，虛設配線電路基板11於俯視下小於配線電路基板3，詳細而言，虛設配線電路基板11之平面面積S1與配線電路基板3之平面面積S0滿足下式(13)，較佳為滿足下式(14)，更佳為滿足下式(15)，進而較佳為滿足下式(16)。

$$S1 < S0 \text{ (13)}$$

$$S1 < 0.8 \times S0 \text{ (14)}$$

$$S1 < 0.5 \times S0 \text{ (15)}$$

$$S1 < 0.3 \times S0 \text{ (16)}$$

【0085】 再者，於虛設配線電路基板11之平面面積互不相同之情形時，具體而言，於虛設配線電路基板11具有第1虛設配線電路基板26、及具有較第1虛設配線電路基板26之平面面積小之平面面積的第2虛設配線電路基板27之情形時，上述虛設配線電路基板11之上述平面面積S1係指第1虛設配線電路基板26之平面面積。

【0086】 虛設配線電路基板11雖具有與配線電路基板3相同之層構成，但與配線電路基板3不同，不作為製品自配線電路基板集合體片材1回收(採取)，而成為一直支持於支持片材2之狀態。亦即，虛設配線電路基板11並非製品。

【0087】 如圖2D所示，具體而言，虛設配線電路基板11具備虛設基底層12、及配置於虛設基底層12之厚度方向之一面之虛設配線13。虛設基底層12及虛設配線13具有與配線電路基板3之基底層8及配線9相同之層構成及厚度。

【0088】 再者，虛設基底層12由開口部14(參照圖1)分隔。虛設配線13包含導體層15(參照圖2A～圖2B)。

【0089】 又，虛設配線13之寬度容許較配線9之寬度窄。具體而言，虛設配線13之寬度W6與配線9之寬度W5滿足下式(17)，進而滿足下式(18)。

$$W6 < W5 \quad (17)$$

$$0.01 \times W5 < W6 < 0.5 \times W5 \quad (18)$$

【0090】 其次，對該配線電路基板集合體片材1之製造方法進行說明。

【0091】 如圖2A～圖2D所示，配線電路基板集合體片材1之製造方法具備基材準備步驟、作為第1步驟之一例之抗蝕劑配置步驟、作為第2步驟之一例之蝕刻步驟、抗蝕劑去除步驟、及覆蓋步驟。

【0092】 配線電路基板集合體片材1之製造方法係依序實施上述各步驟。

【0093】 又，配線電路基板集合體片材1之製造方法例如係依照卷對卷法實施。卷對卷法係於未圖示之製造各層之裝置中使用配置於配線電路基板集合體片材1之長條方向(圖2A～圖2D中之紙面深度方向)兩外側之捲出輥及捲取輥(均未圖示)，於各步驟中，將自捲出輥捲出之各構件朝向捲取輥捲出。

【0094】 如圖2A所示，於基材準備步驟中，準備二層基材16，該二層基材16具備支持片材2及配置於支持片材2之厚度方向之一面之導體層15。二層基材16較佳為僅具備支持片材2、及導體層15。

【0095】 支持片材2於基材準備步驟中尚未形成上述開口部14(參照圖1之右上圖)，因此，作為於長邊方向連續且不具有開口部14之長條片材準備。

【0096】 導體層15配置於支持片材2之厚度方向之一面之整個面。導體層15於基材準備步驟中尚未形成與上述配線9及虛設配線13對應之圖案，而作為於長邊方向連續之長條導體片材準備。導體層15之材料及厚度與上述配線9之材料及厚度相同。

【0097】 於準備二層基材16時，例如，於導體層15之厚度方向另一面塗佈樹脂，其後，進行乾燥而形成支持片材2。或者，亦可直接準備預先具備支持片材2及導體層15之二層基材16。

【0098】 如圖2B所示，於抗蝕劑配置步驟中，將第1蝕刻阻劑17以與配線9及虛設配線13(參照圖2C)對應之方式配置於導體層15之厚度方向之一面。

【0099】 於將第1蝕刻阻劑17配置於導體層15時，雖未圖示，但例如首先將片狀之乾膜抗蝕劑配置於導體層15之厚度方向之一面之整個面。其次，自乾膜抗蝕劑藉由光微影法(進行曝光及顯影)以具有與配線9及虛設配線13對應之形狀之方式形成第1蝕刻阻劑17。

【0100】 具體而言，第1蝕刻阻劑17具備與配線9對應之抗蝕劑製品部18、及與虛設配線13對應之抗蝕劑虛設部19。再者，抗蝕劑製品部18及抗蝕劑虛設部19均於俯視下具有與接下來要形成之配線9相同寬度。

【0101】 藉此，製作朝向厚度方向之一側依序具備支持片材2、導體層15、及第1蝕刻阻劑17之抗蝕劑積層體20。

【0102】 如圖2C所示，於蝕刻步驟中，對自第1蝕刻阻劑17露出之導體層15進行蝕刻而形成配線9及虛設配線13。

【0103】 具體而言，於蝕刻步驟中，使用具有噴出口(噴嘴、簇射頭等)之蝕刻裝置(未圖示)。噴出口(未圖示)配置於抗蝕劑積層體20之厚度方

向之一側，又，於抗蝕劑積層體20之寬度方向上並列配置，具體而言，以至少與抗蝕劑製品部18對向之方式設置。

【0104】 於蝕刻步驟中，如圖2B之粗線箭頭所示，蝕刻液一面自噴出口與抗蝕劑製品部18及其後露出之導體層15接觸，一面到達至配置於其外側之抗蝕劑虛設部19，繼而，下降至與第2區7對應之導體層15。

【0105】 蝕刻液自抗蝕劑製品部18朝向抗蝕劑虛設部19擴展，繼而於自抗蝕劑虛設部19下降至與第2區7對應之導體層15之前之蝕刻液、亦即抗蝕劑虛設部19周圍之蝕刻中產生紊流。

【0106】 因此，由於蝕刻液高速地與自抗蝕劑虛設部19露出之導體層15接觸，故而該導體層15之蝕刻速度亦變快。如此一來，如圖2C所示，形成被過蝕刻之虛設配線13。例如，虛設配線13之寬度較抗蝕劑虛設部19之寬度窄。

【0107】 另一方面，抗蝕劑製品部18較上述下降之部位隔著抗蝕劑虛設部19配置於更靠內側，因此，上述紊流之影響較少(不易受到影響)，因此，紊流引起之蝕刻液之高速化得以抑制。因此，亦抑制蝕刻速度變快，故上述過蝕刻得以抑制。其結果，配線9之寬度成為與抗蝕劑製品部18之寬度相同。亦即，配線9之圖案化精度較高。

【0108】 其後，於抗蝕劑去除步驟中，例如藉由剝離等將第1蝕刻阻劑17去除。

【0109】 其後，如圖2D之假想線所示，於覆蓋步驟中，將覆蓋層10以被覆配線9之厚度方向之一面及側面之方式配置於支持片材2之厚度方向之一側。

【0110】 其後，對支持片材2進行外形加工而形成開口部14。同

時，形成接頭24(參照圖1)。

【0111】 藉此，製造配線電路基板集合體片材1。

【0112】 其後，將配線電路基板3自支持片材2分離，而自配線電路基板集合體片材1回收(採取)。另一方面，虛設配線電路基板11仍支持於支持片材2不變，其後，與支持片材2一同被廢棄。

【0113】 而且，於該配線電路基板集合體片材1之製造方法中，於蝕刻步驟中，即便於蝕刻液自製品區域4到達至第2區7時蝕刻液下降而產生紊流，雖配置於第1區6之虛設配線電路基板11之精度會降低，但蝕刻液之紊流對配線電路基板3之影響減少，因此，配置於製品區域4之配線電路基板3之精度降低得以抑制。因此，於該配線電路基板集合體片材1中，配線電路基板3之可靠性優異。

【0114】 又，即便於第2區7整體產生蝕刻液之紊流，由於在第1區6整體配置有虛設配線電路基板11，故而可減少蝕刻液之紊流對製品區域4整體之影響。

【0115】 進而，配線電路基板3具備包含導體層15之配線9，虛設配線電路基板11具備包含導體層15之虛設配線13。因此，於配線電路基板集合體片材1之製造中，於與配線9及虛設配線13對應之導體層15配置第1蝕刻阻劑17。而且，即便於蝕刻液自第1區6到達至第2區7時蝕刻液下降而產生紊流，雖虛設配線13之精度會降低，但配線9之精度降低得以抑制。因此，於該配線電路基板集合體片材1中，配線9之可靠性優異。

【0116】 變化例

其次，對第1實施形態之變化例進行說明。於以下各變化例中，對於與上述第1實施形態同樣之構件及步驟，標註相同之參照符號，並省略其

詳細之說明。又，可將第1實施形態及各變化例適當組合。進而，各變化例除特別記載以外，可發揮與第1實施形態同樣之作用效果。

【0117】 於第1實施形態中，如圖1所示，虛設配線電路基板11係配置於第1區6之整體，但虛設配線電路基板11亦可配置於第1區6之一部分。

【0118】 具體而言，可列舉虛設配線電路基板11具有第1虛設配線電路基板26而不具有第2虛設配線電路基板27之第1態樣、及虛設配線電路基板11具有第2虛設配線電路基板27而不具有第1虛設配線電路基板26之第2態樣等。

【0119】 又，亦可如圖3所示般，於配置於在長邊方向上鄰接(接近)之製品區域4之間的第1區6未配置虛設配線電路基板11，另一方面，於除其以外之第1區6配置有虛設配線電路基板11。

【0120】 於該變化例中，在各第1區6中，虛設配線電路基板11沿著俯視大致コ字(U字)形狀之線配置。

【0121】 第2實施形態

於以下之第2實施形態中，對於與上述第1實施形態同樣之構件及步驟，標註相同之參照符號，並省略其詳細之說明。又，可將第1實施形態及第2實施形態適當組合。進而，第2實施形態除特別記載以外，可發揮與第1實施形態同樣之作用效果。

【0122】 參照圖4～圖5C對第2實施形態進行說明。再者，於圖4中，關於導體端部28(下述)，為了明確地示出其配置及形狀，而以影線表示。又，關於抗蝕劑端部21(下述)，雖配線電路基板集合體片材1不具備，但由於會在其製造中途使用，故而以假想線表示。

【0123】 於第1實施形態中，如圖1所示，將第2區7全部劃分為空白區，但亦可如圖4及圖5C所示般，導體端部28以包含於第2區7之一部分之方式被配置於配線電路基板集合體片材1。

【0124】 於第2實施形態中，配線電路基板集合體片材1具備與配線9及虛設配線13獨立之導體端部28。

【0125】 導體端部28配置於支持片材2之寬度方向兩端部。2個導體端部28之各者具有於長邊方向延伸之大致帶形狀。再者，導體端部28局部包含於第2區7，另一方面，不包含於第1區6。

【0126】 導體端部28之寬度方向外端緣於俯視下與支持片材2之寬度方向外端緣一致。另一方面，導體端部28之寬度方向內端緣於俯視下與第2區7和第1區6之交界一致，具體而言，與外側之虛設配線13隔開略微之間隔配置。

【0127】 於製造該配線電路基板集合體片材1時，如圖5A所示，於抗蝕劑配置步驟中，將具備抗蝕劑端部21之第1蝕刻阻劑17配置於二層基材16。具體而言，第1蝕刻阻劑17具備抗蝕劑製品部18及抗蝕劑虛設部19，進而，具備抗蝕劑端部21。抗蝕劑端部21一體地具備抗蝕劑基端部22及抗蝕劑突出部23。

【0128】 抗蝕劑基端部22與導體端部28對應地配置，具體而言，以與導體端部28相同之圖案配置於二層基材16之厚度方向之一面及另一面。

【0129】 抗蝕劑突出部23係自抗蝕劑基端部22之寬度方向外端面之各者向寬度方向兩外側之各者突出之活動端部。又，抗蝕劑突出部23具有自二層基材16之寬度方向外端面之各者向寬度方向兩外側之各者延伸之大

致葉片形狀。又，抗蝕劑突出部23如圖4之假想線所示般，具有與抗蝕劑基端部22平行地於長邊方向延伸之俯視大致帶形狀。

【0130】 抗蝕劑突出部23之寬度(突出長度)W7、及抗蝕劑基端部22之寬度(寬度方向長度)W8係以抗蝕劑端部21成為供自抗蝕劑突出部23之前端(寬度方向外端緣)掉落之前之蝕刻液充分滯留(下述)之部位(區)之方式設定。

【0131】 於蝕刻步驟中，如粗線箭頭所示，自噴出口噴出至抗蝕劑製品部18及抗蝕劑虛設部19之蝕刻液於抗蝕劑基端部22緩慢地流動(或滯留)之後，自抗蝕劑突出部23之前端緣掉落至厚度方向另一側。

【0132】 如圖5B所示，於蝕刻步驟中，由被覆於抗蝕劑基端部22之導體層15形成導體端部28。

【0133】 如圖5C所示，於抗蝕劑去除步驟中，將第1蝕刻阻劑17去除。

【0134】 藉此，製造具備導體端部28之配線電路基板集合體片材1。

【0135】 而且，該配線電路集合體片材1具有長條形狀，一面沿長條方向搬送抗蝕劑積層體20，一面製造配線電路基板集合體片材1。

【0136】 然而，如圖2B之假想線箭頭所示，蝕刻液自抗蝕劑積層體20之寬度方向兩端緣掉落，因此，於寬度方向兩端部掉落之前之蝕刻液中產生紊流。

【0137】 然而，於該第2實施形態中，如圖5A所示，由於形成導體端部28，故而設置包含於第2區7之寬度方向兩端部及其後向寬度方向兩外側突出之抗蝕劑突出部23，因此，於上述蝕刻中，即便產生紊流，製品

區域4亦不易受其影響。因此，可獲得可靠性優異之配線電路基板3。亦即，與抗蝕劑製品部18對應之配線9之尺寸精度優異。

【0138】 又，可如圖5A所示般，藉由抗蝕劑突出部23而使於蝕刻步驟中容易產生蝕刻液之混亂之部位遠離抗蝕劑製品部18。藉此，可於抗蝕劑製品部18減少蝕刻液之混亂之影響。

【0139】 又，抗蝕劑基端部22支持抗蝕劑突出部23。抗蝕劑基端部22由於配置於二層基材16之厚度方向兩側，故而更牢固地支持抗蝕劑突出部23。

【0140】 變化例

其次，對第2實施形態之變化例進行說明。於以下之變化例中，對於與上述第2實施形態同樣之構件及步驟，標註相同之參照符號，並省略其詳細之說明。又，可將第2實施形態及變化例適當組合。進而，變化例除特別記載以外，可發揮與第2實施形態同樣之作用效果。

【0141】 於第2實施形態中，於抗蝕劑配置步驟中，抗蝕劑端部21具有抗蝕劑基端部22及抗蝕劑突出部23，但例如雖未圖示，但亦可不具有抗蝕劑突出部23，而具有抗蝕劑基端部22。即便為該變化例，所製造之配線電路基板集合體片材1亦具備導體端部28。

【0142】 於第2實施形態中，配線電路基板集合體片材1具備虛設配線電路基板11及導體端部28，但例如雖未圖示，但亦可不具備虛設配線電路基板11而具備導體端部28。

【0143】 若配線電路基板集合體片材1具備導體端部28，則於蝕刻步驟中，可於抗蝕劑端部21充分地使蝕刻液滯留，從而可抑制製品區域4中之蝕刻液之混亂。

【0144】 第3實施形態

其次，參照圖6A～圖8I，對第3實施形態進行說明。

【0145】 於以下之第3實施形態中，對於與上述第1～第2實施形態同樣之構件及步驟，標註相同之參照符號，並省略其詳細之說明。又，可將第1實施形態～第3實施形態適當組合。進而，第3實施形態除特別記載以外，可發揮與第1～第2實施形態同樣之作用效果。

【0146】 如圖2D所示，於第1實施形態中，虛設配線電路基板11具備配線9，但於第3實施形態中，如圖8I所示，虛設配線電路基板11進而具備虛設支持基板32。

【0147】 於第3實施形態中，例如，於配線電路基板集合體片材1之製造方法中，如圖6B～圖6C所示，形成虛設配線13，其後，如圖8G～圖8H所示，形成虛設支持基板32。

【0148】 具體而言，於第3實施形態中，配線電路基板集合體片材1之製造方法具備2個抗蝕劑配置步驟、2個蝕刻步驟、及2個抗蝕劑去除步驟。

【0149】 詳細而言，配線電路基板集合體片材1之製造方法具備基材準備步驟、作為第1步驟之一例之第1抗蝕劑配置步驟、作為第2步驟之一例之第1蝕刻步驟、第1抗蝕劑去除步驟、基底層形成步驟、覆蓋步驟、作為第3步驟之一例之第2抗蝕劑配置步驟、作為第4步驟之一例之第2蝕刻步驟、及第2抗蝕劑去除步驟。

【0150】 於基材準備步驟中，例如，如圖6A所示，首先，準備具備金屬系層30、樹脂層33、及導體層15之三層基材34。

【0151】 金屬系層30係形成三層基材34之厚度方向另一面之片材。

作為金屬系層30之材料，可列舉作為金屬系層30之材料所例示之金屬系材料。

【0152】 樹脂層33配置於金屬系層30之厚度方向之一面。作為樹脂層33之材料，可列舉於第1實施形態之支持片材2中所例示之樹脂。

【0153】 導體層15配置於樹脂層33之厚度方向之一面，形成三層基材34之厚度方向之一面。

【0154】 如圖6B所示，於第1抗蝕劑配置步驟中，將具備抗蝕劑端部21之第1蝕刻阻劑17配置於三層基材34之厚度方向之一面及另一面。

【0155】 如圖6C所示，第1蝕刻步驟係對自抗蝕劑製品部18、抗蝕劑虛設部19及抗蝕劑端部21露出之導體層15進行蝕刻而形成配線9、虛設配線13及導體端部28。

【0156】 如圖7D所示，於第1抗蝕劑去除步驟中，將第1蝕刻阻劑17去除。

【0157】 如圖7E所示，將樹脂層33圖案化而形成基底層8、虛設基底層12及基底端部37。基底端部37具有與導體端部28對應之圖案。

【0158】 如圖7F所示，於覆蓋步驟中，配置覆蓋層10。

【0159】 如圖8G所示，於第2抗蝕劑配置步驟中，將第2蝕刻阻劑29配置於金屬系層30。第2蝕刻阻劑29具備與支持基板31對應之第2抗蝕劑製品部38、與虛設支持基板32對應之第2抗蝕劑虛設部39、及抗蝕劑端部21。

【0160】 第2抗蝕劑製品部38配置於金屬系層30之厚度方向另一面，於俯視下具有與支持基板31(參照圖8H)相同之圖案。

【0161】 第2抗蝕劑虛設部39配置於金屬系層30之厚度方向另一

面、及虛設基底層12之厚度方向之一面，且於俯視下具有與虛設支持基板32(參照圖8H)相同之圖案。

【0162】 抗蝕劑端部21一體地具有抗蝕劑基端部22及抗蝕劑突出部23。

【0163】 如圖8H所示，於第2蝕刻步驟中，對自第2蝕刻阻劑29(基底層8及覆蓋層10)露出之金屬系層30進行蝕刻而形成支持基板31、虛設支持基板32及支持基板端部36。支持基板端部36於俯視下具有與導體端部28同樣之形狀。

【0164】 如圖8I所示，於第2抗蝕劑去除步驟中，將第2蝕刻阻劑29去除。

【0165】 藉此，獲得具備配線電路基板3、虛設配線電路基板11、導體端部28及支持基板端部36之配線電路基板集合體片材1。

【0166】 於第3實施形態之配線電路基板集合體片材1之製造中，將與支持基板31及虛設支持基板32對應之第2蝕刻阻劑29配置於金屬系層30。而且，雖於蝕刻液自第1區6到達至第2區7時蝕刻液下降而產生紊流，虛設支持基板32之精度降低，但蝕刻液之紊流對配線電路基板3之影響減少，因此，支持基板31之精度降低得以抑制。因此，於該配線電路基板集合體片材1中，支持基板31之可靠性優異。

【0167】 又，關於該配線電路基板集合體片材1，配線電路基板集合體片材1具有長條形狀，一面於長條方向搬送設置有第2蝕刻阻劑29之金屬系層30，一面蝕刻並製造配線電路基板集合體片材1。

【0168】 於第2蝕刻步驟中，蝕刻液自配線電路基板集合體片材1之寬度方向兩端緣掉落，因此，於寬度方向兩端部產生蝕刻液之紊流。

【0169】 然而，由於要形成支持基板端部36，故而設置包含於第2區7之寬度方向兩端部及其後向寬度方向兩外側突出之抗蝕劑突出部23，因此，於上述蝕刻中，即便產生紊流，製品區域4亦不易受影響。因此，可獲得可靠性優異之配線電路基板3。亦即，與抗蝕劑製品部18對應之支持基板31之尺寸精度優異。

【0170】 又，可如圖8G所示般，藉由抗蝕劑突出部23而使於第2蝕刻步驟中容易產生蝕刻液之混亂之部位遠離抗蝕劑製品部18。

【0171】 藉此，可於抗蝕劑製品部18減少蝕刻液之混亂之影響。

【0172】 又，抗蝕劑基端部22支持抗蝕劑突出部23。抗蝕劑基端部22由於配置於二層基材16之厚度方向兩側，故而更牢固地支持抗蝕劑突出部23。

【0173】 變化例

其次，對第3實施形態之變化例進行說明。於以下之各變化例中，對於與上述第3實施形態同樣之構件及步驟，標註相同之參照符號，並省略其詳細之說明。又，可將第1～第3實施形態及各變化例適當組合。進而，各變化例除特別記載以外，可發揮與第3實施形態同樣之作用效果。

【0174】 於第3實施形態中，形成有虛設支持基板32及虛設配線13。又，於第1實施形態中形成有虛設配線13。

【0175】 於該變化例中，雖未圖示，但亦可不形成虛設配線13而形成虛設支持基板32。

【0176】 再者，上述發明係作為本發明之例示之實施形態而提供，但其僅為例示，不可限定性地進行解釋。該技術領域之業者可知之本發明之變化例包含於下述申請專利範圍中。

[產業上之可利用性]

【0177】 配線電路基板集合體片材用於各種用途。

【符號說明】

【0178】

- 1 配線電路基板集合體片材
- 2 支持片材
- 3 配線電路基板
- 4 製品區域
- 4A 製品區域
- 4B 製品區域
- 4C 製品區域
- 5 邊緣區域
- 6 第1區
- 7 第2區
- 8 基底層
- 9 配線
- 10 覆蓋層
- 11 虛設配線電路基板
- 12 虛設基底層
- 13 虛設配線
- 14 開口部
- 15 導體層
- 16 二層基材

17	第1蝕刻阻劑
18	抗蝕劑製品部
19	抗蝕劑虛設部
20	抗蝕劑積層體
21	抗蝕劑端部
22	抗蝕劑基端部
23	抗蝕劑突出部
24	接頭
25	間隙
26	第1虛設配線電路基板
26A	第1虛設配線電路基板
26B	第1虛設配線電路基板
27	第2虛設配線電路基板
28	導體端部
29	第2蝕刻阻劑
30	金屬系層
31	支持基板
32	虛設支持基板
33	樹脂層
34	三層基材
36	支持基板端部
37	基底端部
38	第2抗蝕劑製品部

39	第2抗蝕劑虛設部
L0	配線電路基板3之長邊方向長度
L1	第1虛設配線電路基板26A之長邊方向長度
L2	第2虛設配線電路基板27之長度
W0	配線電路基板3之寬度方向長度
W1	第1虛設配線電路基板26B之寬度方向長度
W2	第2虛設配線電路基板27之寬度
W5	配線9之寬度
W6	虛設配線13之寬度
W7	抗蝕劑突出部23之寬度
W8	抗蝕劑基端部22之寬度

【發明申請專利範圍】

【第1項】

一種配線電路基板集合體片材，其特徵在於：其係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，且上述邊緣區域具有鄰接於上述製品區域之第1區、及相對於上述第1區位於上述製品區域之相反側之第2區；且

該配線電路基板集合體片材具備虛設配線電路基板，該虛設配線電路基板配置於上述第1區之至少一部分，且小於上述配線電路基板。

【第2項】

如請求項1之配線電路基板集合體片材，其中

上述虛設配線電路基板配置於上述第1區整體。

【第3項】

如請求項1之配線電路基板集合體片材，其中上述配線電路基板具備包含導體層之配線，

上述虛設配線電路基板具備包含上述導體層之虛設配線。

【第4項】

如請求項3之配線電路基板集合體片材，其中上述配線電路集合體片材具有長條形狀，且具有包含於上述第2區且與長條方向正交之寬度方向兩端部，且

具備配置於上述寬度方向兩端部且包含上述導體層之導體端部。

【第5項】

如請求項1之配線電路基板集合體片材，其中上述配線電路基板具備

包含金屬系層之支持基板，

上述虛設配線電路基板具備包含上述金屬系層之虛設支持基板。

【第6項】

如請求項5之配線電路基板集合體片材，其中上述配線電路集合體片材具有長條形狀，且具有包含於上述第2區且與長條方向正交之寬度方向兩端部，且

具備配置於上述寬度方向兩端部且包含上述金屬系層之金屬系端部。

【第7項】

一種配線電路基板集合體片材，其特徵在於：其係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，

上述配線電路基板具備包含導體層之配線，

上述配線電路集合體片材具有長條形狀，且具有包含於上述邊緣區域且與長條方向正交之寬度方向兩端部，且

具備配置於上述寬度方向兩端部且包含上述導體層之導體端部。

【第8項】

一種配線電路基板集合體片材，其特徵在於：其係配線電路集合體片材，該配線電路集合體片材劃分有供排列配置成為製品之複數個配線電路基板之製品區域、及包圍上述製品區域之邊緣區域，

上述配線電路基板具備包含金屬系層之支持基板，

上述配線電路集合體片材具有長條形狀，且具有包含於上述邊緣區域且與長條方向正交之寬度方向兩端部，且

具備配置於上述寬度方向兩端部且包含上述金屬系層之金屬系端部。

【第9項】

一種配線電路基板集合體片材之製造方法，其特徵在於：其係如請求項3之配線電路基板集合體片材之製造方法，且具備：

第1步驟，其係將第1蝕刻阻劑以與上述配線及上述虛設配線對應之方式配置於上述導體層；及

第2步驟，其係對自上述第1蝕刻阻劑露出之上述導體層進行蝕刻，而形成上述配線及上述虛設配線。

【第10項】

如請求項9之配線電路基板集合體片材之製造方法，其中上述導體層於第2步驟中沿著搬送方向被搬送，且具有包含於上述第2區且與上述搬送方向正交之寬度方向兩端部，

於上述第1步驟中，以被覆上述導體層之上述寬度方向兩端部之厚度方向之一面且自上述導體層之上述寬度方向兩端部向上述寬度方向兩外側突出之方式形成上述第1蝕刻阻劑。

【第11項】

一種配線電路基板集合體片材之製造方法，其特徵在於：其係如請求項5之配線電路基板集合體片材之製造方法，且具備：

第3步驟，其係將第2蝕刻阻劑以與上述支持基板及上述虛設支持基板對應之方式配置於上述金屬系層；及

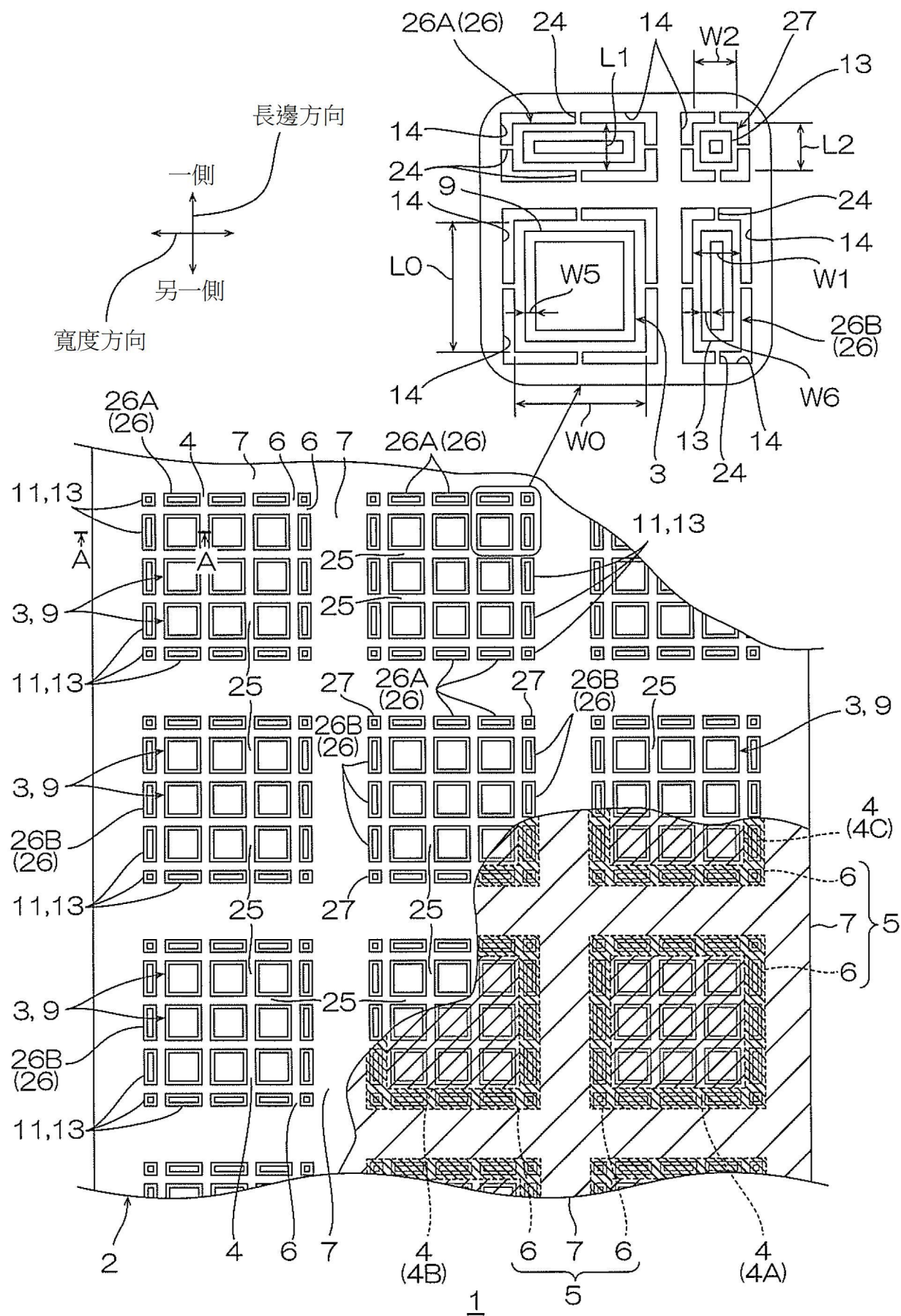
第4步驟，其係對自上述第2蝕刻阻劑露出之上述金屬系層進行蝕刻，而形成上述支持基板及上述虛設支持基板。

【第12項】

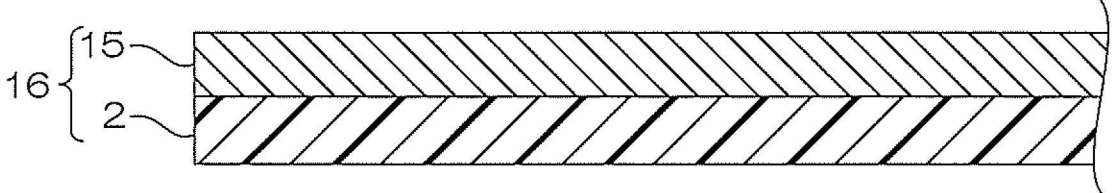
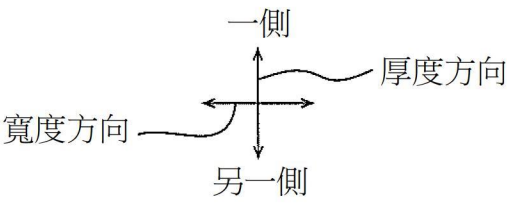
如請求項11之配線電路基板集合體片材之製造方法，其中上述金屬系層於第4步驟中沿著搬送方向被搬送，且具有包含於上述第2區且與上述搬送方向正交之寬度方向兩端部，

於上述第3步驟中，以被覆上述金屬系層之上述寬度方向兩端部之厚度方向之一面且自上述金屬系層之上述寬度方向兩端部向上述寬度方向兩外側突出之方式形成上述第2蝕刻阻劑。

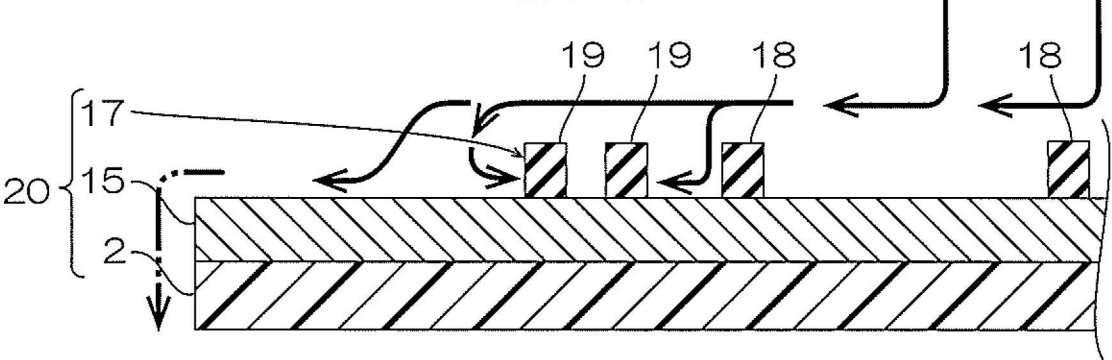
【發明圖式】



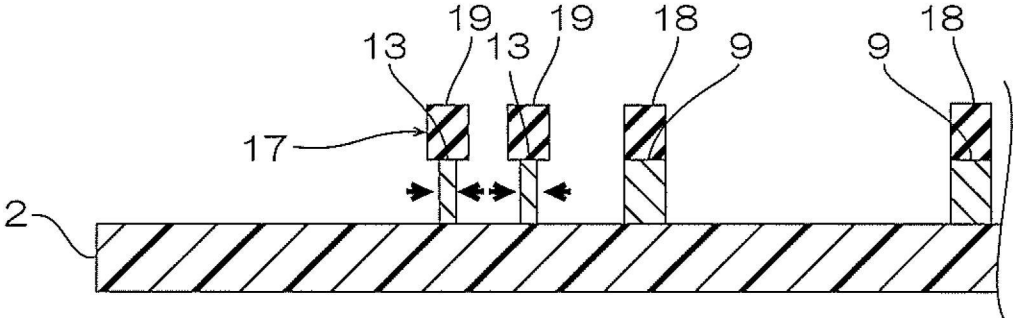
【圖1】



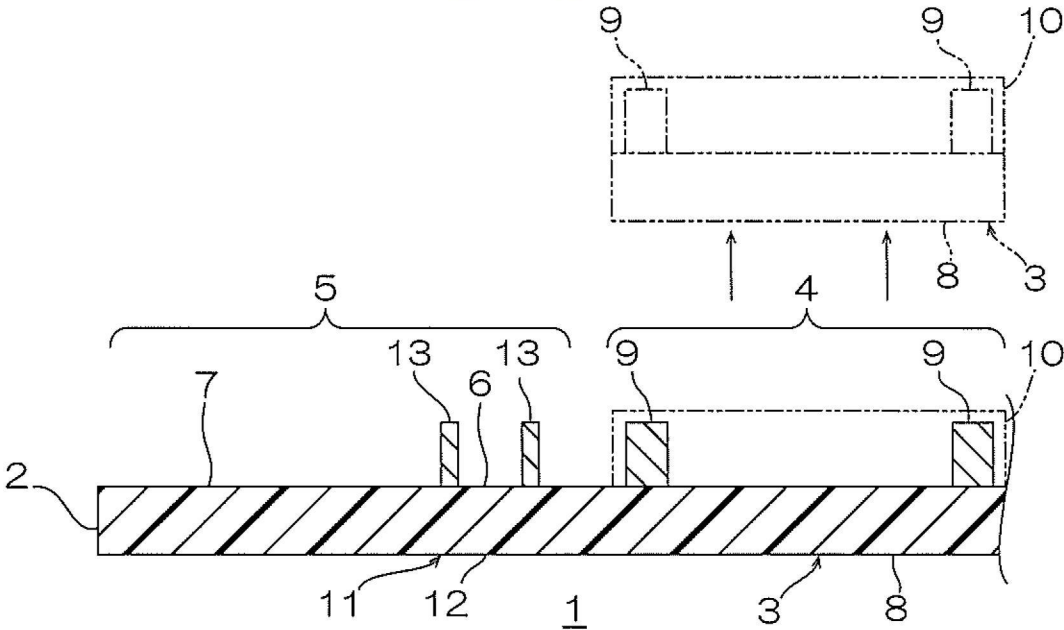
【圖2A】



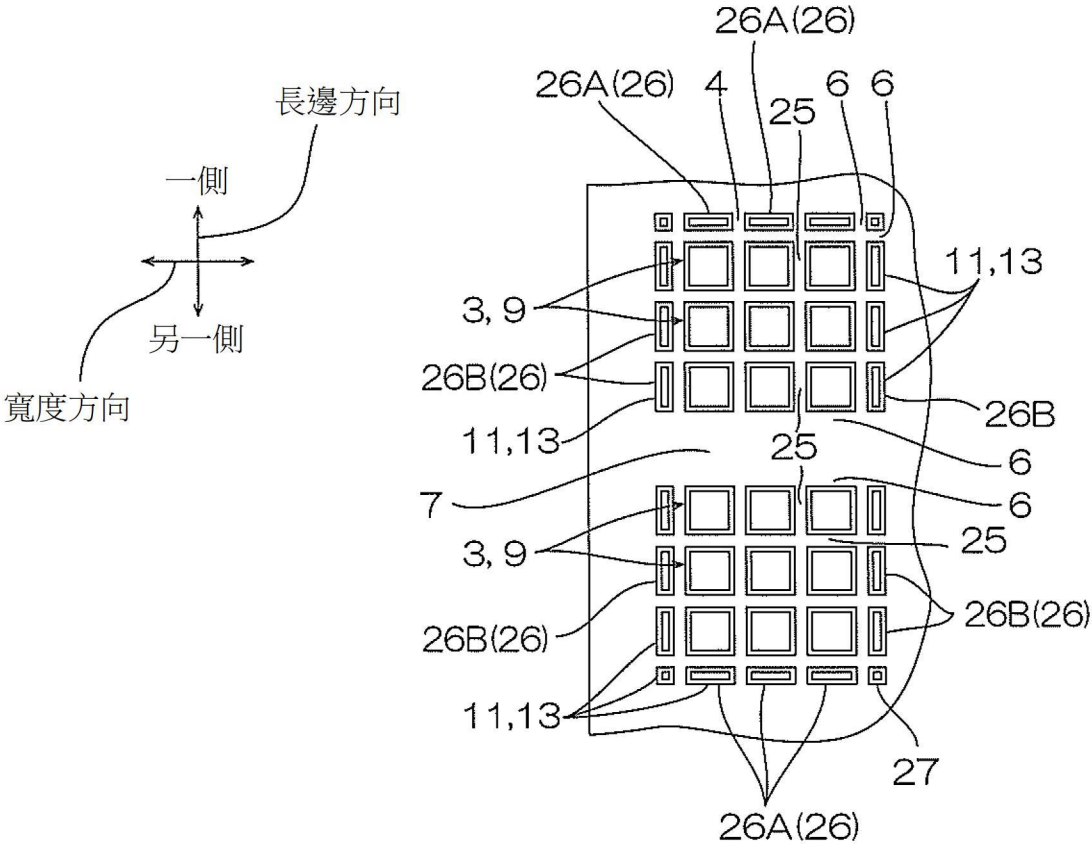
【圖2B】



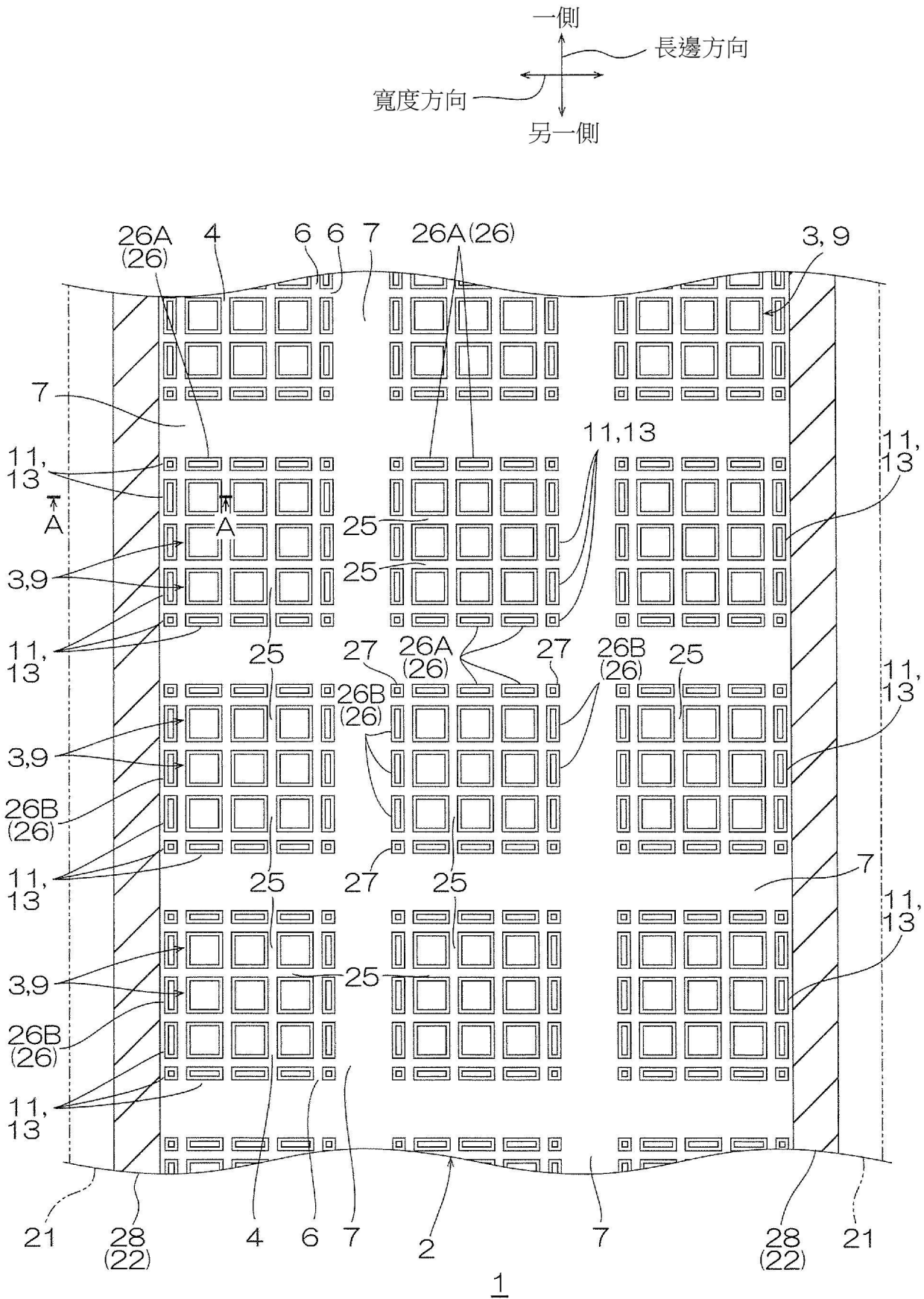
【圖2C】



【圖2D】



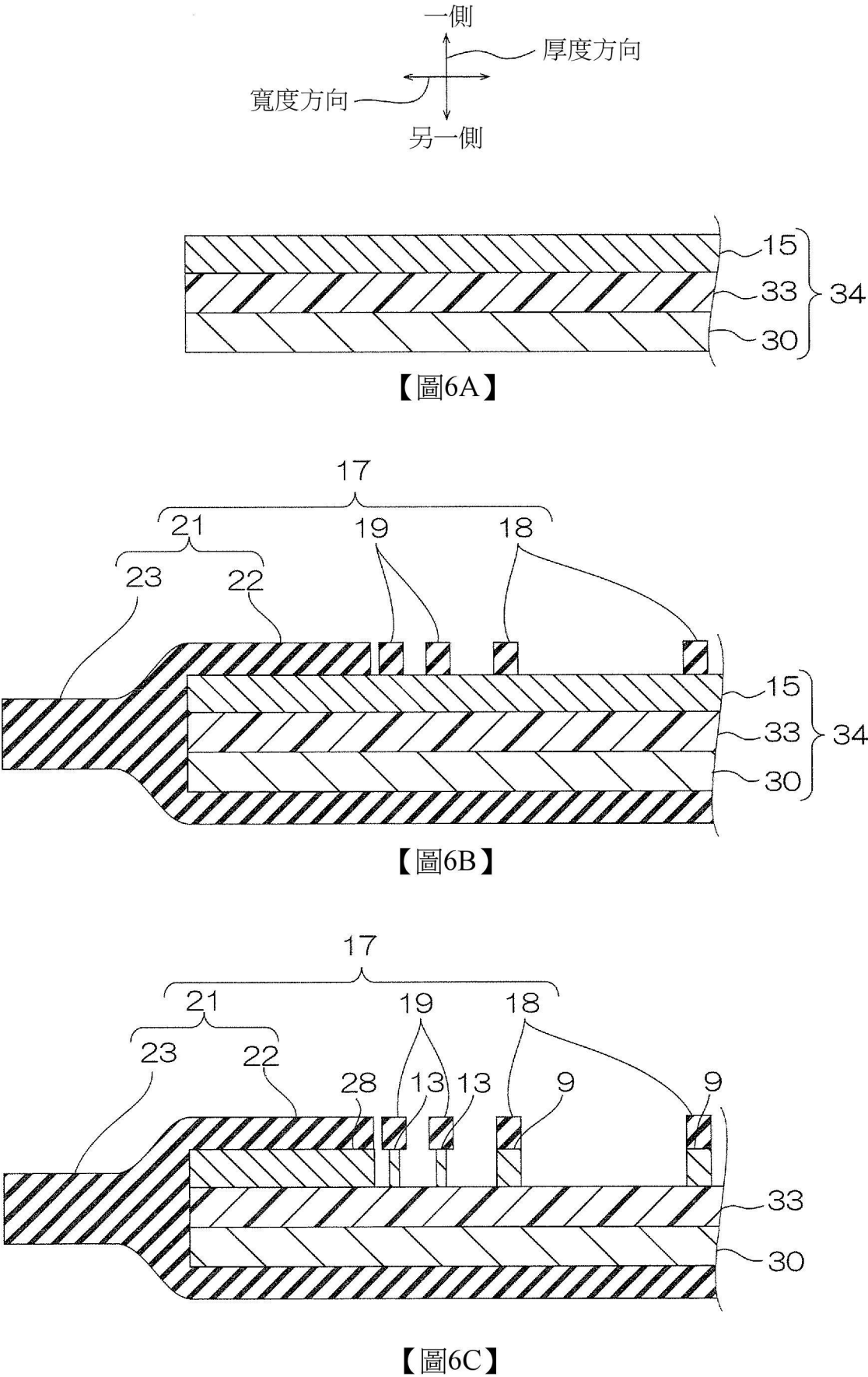
【圖3】



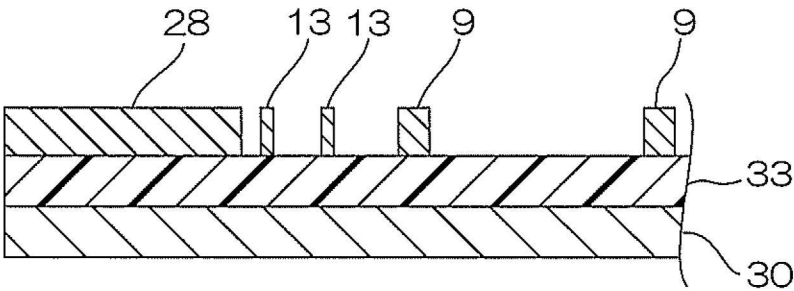
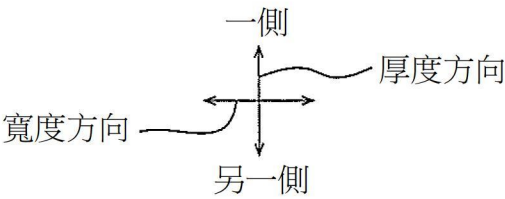
【圖4】



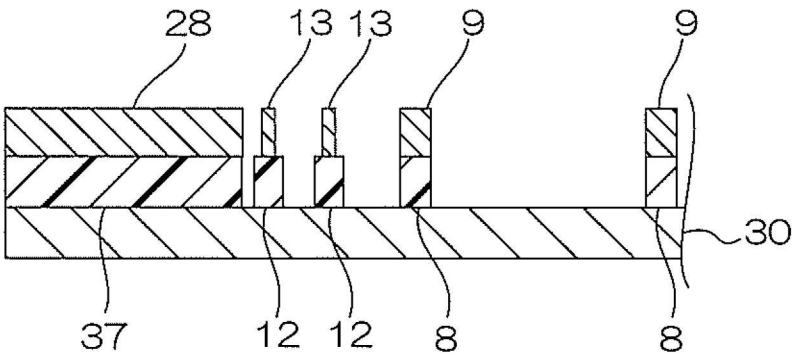
【圖6】



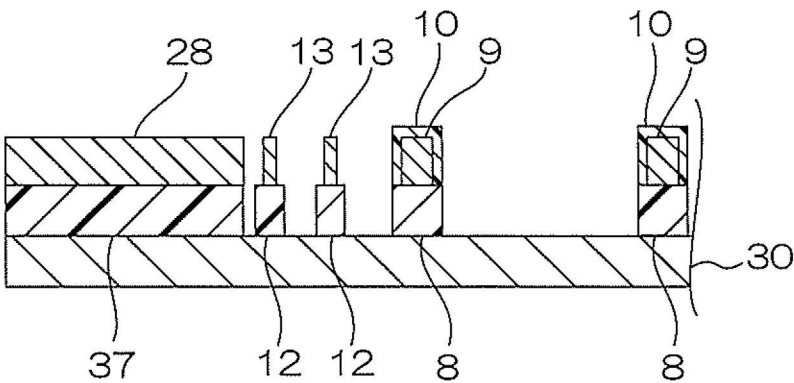
【圖7】



【圖7D】

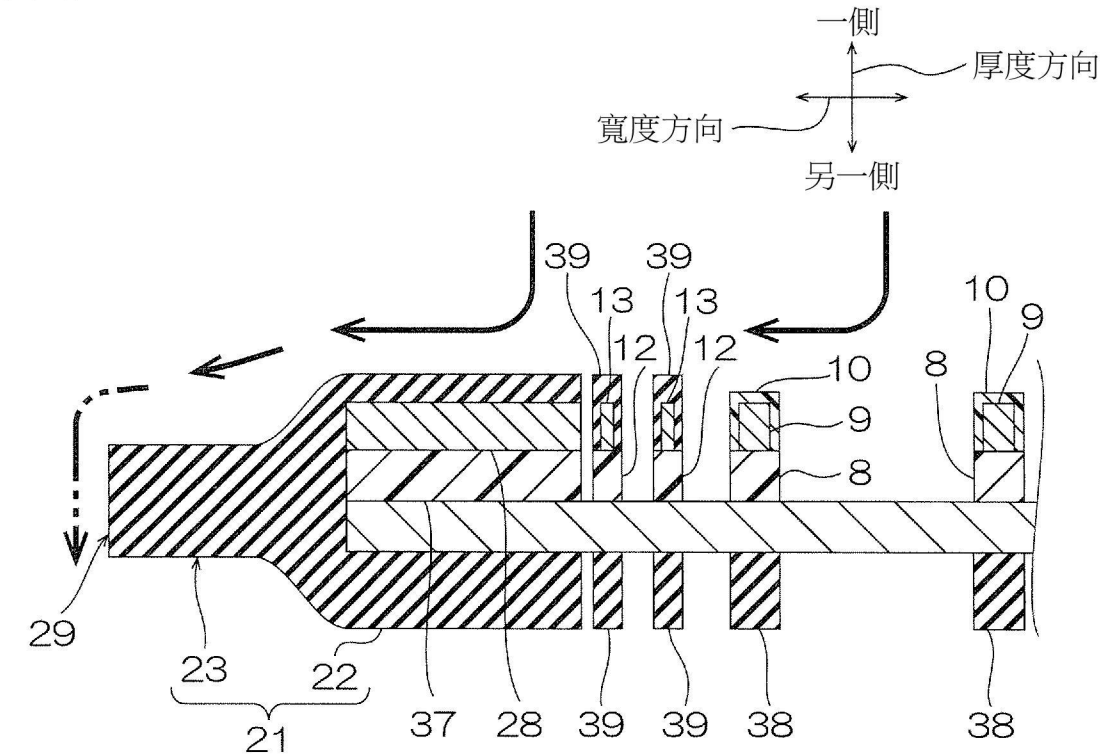


【圖7E】

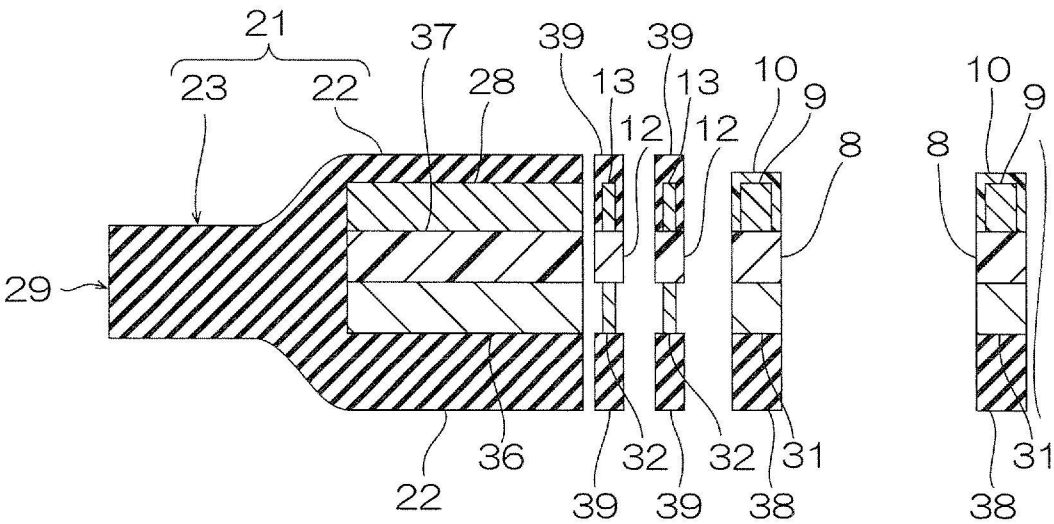


【圖7F】

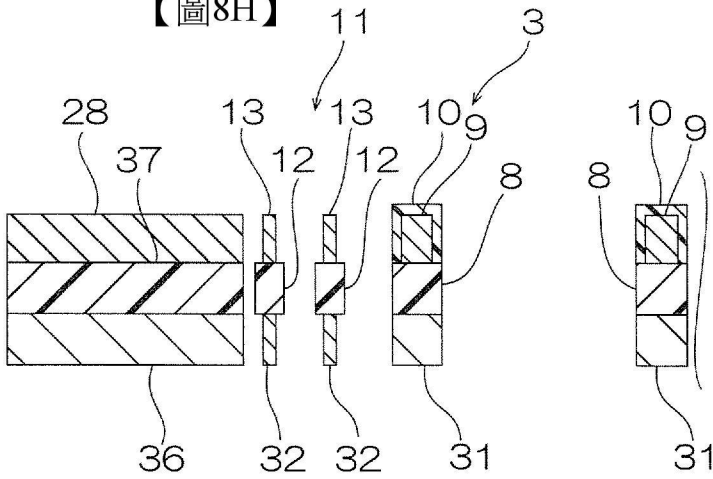
【圖8】



【圖8G】



【圖8H】



【圖8I】