

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5739118号
(P5739118)

(45) 発行日 平成27年6月24日(2015. 6. 24)

(24) 登録日 平成27年5月1日(2015. 5. 1)

(51) Int.Cl.

F I

H O 1 L 33/32 (2010.01)

H O 1 L 33/00 1 8 6

請求項の数 10 (全 10 頁)

(21) 出願番号 特願2010-160366 (P2010-160366)
 (22) 出願日 平成22年7月15日(2010. 7. 15)
 (65) 公開番号 特開2011-29640 (P2011-29640A)
 (43) 公開日 平成23年2月10日(2011. 2. 10)
 審査請求日 平成25年6月12日(2013. 6. 12)
 (31) 優先権主張番号 10-2009-0067782
 (32) 優先日 平成21年7月24日(2009. 7. 24)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 510039426
 エルジー イノテック カンパニー リミ
 テッド
 大韓民国, 1 0 0 - 7 1 4, ソウル, チュ
 ンーク, ハンガンーデロ, 4 1 6, ソウル
 スクエア
 (74) 代理人 100146318
 弁理士 岩瀬 吉和
 (74) 代理人 100114188
 弁理士 小野 誠
 (74) 代理人 100119253
 弁理士 金山 賢教
 (74) 代理人 100124855
 弁理士 坪倉 道明

最終頁に続く

(54) 【発明の名称】 発光素子パッケージ及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板に形成された溝；

前記溝内の基板表面の一部に形成された第 1 反射層；

前記第 1 反射層上に形成されたバッファ層；

前記バッファ層に直接成長された発光構造物；

前記発光構造物が成長される前記溝内の基板表面の一部を除いた前記基板の表面に形成される絶縁層；

前記絶縁層上に形成される電極；及び

前記電極と前記発光構造物を連結するワイヤボンディングを含む発光素子パッケージ。 10

【請求項 2】

前記バッファ層はシリコンカーバイド層を含む請求項 1 に記載の発光素子パッケージ

。

【請求項 3】

前記溝内に充填材を含む請求項 1 又は 2 に記載の発光素子パッケージ。

【請求項 4】

前記溝内に蛍光物質をさらに含む請求項 3 に記載の発光素子パッケージ。

【請求項 5】

前記電極は反射層を含む請求項 1 ないし 4 のいずれか一項に記載の発光素子パッケージ

。

【請求項 6】

基板に溝を形成する段階；
前記溝内の基板表面の一部を除いた前記基板の表面に絶縁層を形成する段階；
前記形成された絶縁層をマスクにして、前記溝内に存在する前記基板表面の一部の真上に第 1 反射層を直接成長する段階；
前記第 1 反射層上にバッファ層を形成する段階；
前記バッファ層上に発光構造物を形成する段階；
前記絶縁層上に電極を形成する段階；及び
前記電極と前記発光構造物の間のワイヤボンディングする段階を含む、
発光素子パッケージの製造方法。

10

【請求項 7】

前記バッファ層はシリコンカーバイド層を含む請求項 6 に記載の発光素子パッケージの製造方法。

【請求項 8】

前記溝内に充填材を形成する段階を含む請求項 6 ないし 7 のいずれか一項に記載の発光素子パッケージの製造方法。

【請求項 9】

前記溝内に蛍光物質をさらに形成する段階を含む請求項 8 に記載の発光素子パッケージの製造方法。

【請求項 10】

前記電極は反射層を含む請求項 6 ないし 9 のいずれか一項に記載の発光素子パッケージの製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

実施例は発光素子パッケージ及びその製造方法に関する。

【背景技術】

【0002】

発光素子 (Light Emitting Device: LED) は、電気エネルギーが光エネルギーに変換される特性の p-n 接合ダイオードを周期律表上で III 族と V 族の元素が化合して生成されることができる。LED は化合物半導体の構成比を調節することによって多様な色相の具現が可能である。

30

【0003】

発光素子は順方向電圧の印加時、n 層の電子と p 層の正孔 (hole) が結合して、伝導帯 (Conduction band) と価電子帯 (Valance band) のエネルギー差に該当するだけのエネルギーを発散するが、このエネルギーは主に熱や光の形態で放出され、光の形態で発散されると LED になるのである。

【0004】

例えば、窒化物半導体は高い熱的安全性と幅広いバンドギャップエネルギーにより、光素子及び高出力電子素子の開発分野で大きい関心を受けている。特に、窒化物半導体を用いた青色 (Blue) 発光素子、緑色 (Green) 発光素子、紫外線 (UV) 発光素子などは常用化されて広く用いられている。

40

【0005】

一方、従来技術による発光素子パッケージは発光素子を基板上に製作し、切断 (sawing) 工程であるダイ分離 (die separation) を通じて発光素子チップを分離した後、発光素子チップをパッケージ本体 (package body) にダイボンディング (die bonding) とワイヤボンディング (wire bonding)、モールディング (molding) を進行した後、テストを進行する。

【0006】

しかし、従来技術によると、発光素子チップの製造工程とパッケージング工程が別に進

50

行されることによって、複雑な工程及び数個の基板などが必要となる問題がある。

【発明の概要】

【発明が解決しようとする課題】

【0007】

実施例は基板状態で発光素子のエピ層 (LED Epi Growth) を形成して、チップ工程 (Chip process)、パッケージ (Package) を進行することができる発光素子パッケージ及びその製造方法を提供する。

【課題を解決するための手段】

【0008】

実施例による発光素子パッケージは、溝が形成された基板；前記基板の溝の第1領域に直接成長した発光構造物；前記基板上の電極；前記電極と前記発光構造物を連結するワイヤボンディング；及び前記溝を埋める充填材；を含むことができる。

【0009】

また、実施例による発光素子パッケージの製造方法は、基板に溝を形成する段階；前記溝の第1領域上に発光構造物を形成する段階；前記基板上に電極を形成する段階；前記電極と前記発光構造物の間のワイヤボンディングする段階；充填材で前記溝を埋める段階；を含むことができる。

【発明の効果】

【0010】

実施例による発光素子パッケージ及びその製造方法によると、基板状態で発光素子のエピ層成長 (LED Epi Growth) をして、チップ工程 (Chip process)、パッケージ (Package) を進行することによって、垂直型チップ工程 (Fabrication process) のような別途のチップ (Chip) 工程が必要ではない長所を有する。

【0011】

また、従来技術の発光素子チップ (LED Chip) とパッケージ本体のダイ接着時に Ag 系列またはエポキシ系列を用いて付着した製品に比べて、実施例は同種の化合物半導体を用いた方式であるため、熱伝導度及び電気伝導度が優れる。

【0012】

また、実施例は垂直型チップ (Vertical Chip) のような同一の電流注入方式を適用することができるため、電流拡散 (電流スプレディング) の効果があり、パッケージ効率が優れる。

【図面の簡単な説明】

【0013】

【図1】実施例による発光素子パッケージの断面図である。

【図2】実施例による発光素子パッケージの製造方法の工程断面図である。

【図3】実施例による発光素子パッケージの製造方法の工程断面図である。

【図4】実施例による発光素子パッケージの製造方法の工程断面図である。

【図5】実施例による発光素子パッケージの製造方法の工程断面図である。

【図6】実施例による発光素子パッケージの製造方法の工程断面図である。

【図7】実施例による発光素子パッケージの製造方法の工程断面図である。

【図8】実施例による発光素子パッケージの製造方法の工程断面図である。

【図9】実施例による発光素子パッケージの製造方法の工程断面図である。

【発明を実施するための形態】

【0014】

実施例による実施例の説明において、各々の層 (膜)、領域、パッドなどの構造物が各々の層 (膜)、領域、パッドなどのパネル、部材の「上 (on)」に、または「下 (under)」に形成されることで記載する場合において、「上 (on)」と「下 (under)」は「直接 (directly)」または「他の構成要素を介して (indirectly)」形成されることを全て含む。また、各構成要素の上または下に対する基準は図

10

20

30

40

50

面を基準にして説明する。

【0015】

図面での各層の厚さや大きさは説明の便宜及び明確性のために誇張されたり、省略されたり、概略的に図示された。また、各構成要素の大きさを実際の大きさを全面的に反映するものではない。

(実施例)

図1は実施例による発光素子パッケージの断面図であり、図2から図9は実施例による発光素子パッケージの製造方法の工程断面図である。

実施例による発光素子パッケージ及びその製造方法によると、基板状態で発光素子のエピ層成長 (LED Epi Growth)、チップ工程 (Chip process)、パッケージ (Package) を進行することによって、垂直型チップ工程 (Fab processing) のような別途のチップ (Chip) 工程が必要ではない長所を有する。

【0016】

また、既存の発光素子チップ (LED Chip) とパッケージ本体のダイ接着時に Ag 系列またはエポキシ系列を用いて付着した製品に比べて、実施例は同種の化合物半導体を用いた方式であるため、熱伝導度及び電気伝導度が優れる。

【0017】

また、実施例は垂直型チップ (Vertical Chip) のような同一の電流注入方式を適用することができるため、電流拡散効果とパッケージ効率が優れる。

【0018】

以下、図2から図9を参照して実施例による発光素子パッケージの製造方法を説明する。

【0019】

まず、図2のように基板110に溝Cを形成する。例えば、基板110上に第1パターン310を形成し、これをマスクにして基板110をエッチングすることによって溝Cを形成することができる。例えば、前記基板110がシリコン基板の場合には、その結晶方向により所定の角度を有して溝が形成されることができるが、これに限定されるものではない。前記第1パターン310は基板110上の外に、基板の下側にも形成されることができる。

【0020】

前記基板110は伝導性基板、結晶方向がある基板などであることができる。例えば、前記基板110はシリコン基板、GaN基板、GaO基板、SiC基板、ZnO基板、GaAs基板などであることができるが、これに限定されるものではない。このようなエッチング工程によって第1チップ領域100と第2チップ領域200が形成されることができる。以下では第1チップ領域100を主として説明するが、チップ工程及びパッケージング工程が完成される時まで第1チップ領域100と第2チップ領域200の基板110からの分離工程 (Sawing) が進行せず、パッケージング工程が終了した後に分離工程が進行する。

【0021】

次に、図3は第1チップ領域100に対する拡大図である。一方、上述のように、図3は、第1チップ領域100の基板110からの分離工程が進行したことを意味するものではなく、図3は単に第1チップ領域100のみを概念化して図示したものである。

【0022】

勿論、貫通ホール (未図示) 形成工程が進行されて、このような貫通ホールを基準にして断面図を図示する場合、図3のような形状になることもできる。この際、貫通ホールは基板110の結晶方向によって湿式エッチングが進行される場合、図3のように一部が傾いた状態で形成されることができ、これに限定されるものではなく、貫通ホールは垂直で直線の形態であることもできる。

【0023】

次に、図4のように前記溝の第1領域Aを除いて前記基板110の表面に絶縁層120を形成する。例えば、前記絶縁層120は、前記第1領域A上に第2パターン(未図示)を形成し、熱酸化などによってSiO₂膜で形成されることができ、これに限定されるものではない。

【0024】

前記絶縁層120は基板110に溝が形成される領域などの求める部分に発光素子チップ(LED chip)を成長させるマスクの役割をする。

次に、図5のように前記第2パターンをとり除いて、前記溝の第1領域上にバッファ層130を形成することができる。

【0025】

前記バッファ層130は、この後形成される発光構造物140と基板110の間の結晶格子が相異なることによって発生する可能性がある結晶格子の欠陥を防止するために、結晶格子が一致するようにシリコンカーバイド(SiC)などで形成することができるが、これに限定されるものではない。例えば、バッファ層130は窒化アルミニウム(AlN)、窒化アルミニウムガリウム(AlGa_N)で形成されることができ。

【0026】

例えば、前記バッファ層130は高温でRF-CVDのような装置を用いて形成することができるが、これに限定されるものではない。前記絶縁層120上にフォトレジスト(photoresist; 未図示)を塗布した後、バッファ層130が形成される第1領域の部分をマスキング及び溶媒でとり除いた後、第1領域にバッファ層130を成長させることができる。

【0027】

一方、基板110としてSiC基板を用いる場合、発光構造物140と基板110の間の結晶格子が一致することができるため、バッファ層130を形成しなくて発光構造物140を生成することもできる。

【0028】

実施例は前記バッファ層130を形成する前に、第1反射層(reflector metal)(未図示)を形成することができる。例えば、実施例はTi、Paなどで第1反射層を形成することができ、このような材質で形成された第1反射層はこの後進行されるバッファ層130工程での酸化などが進行しない。

【0029】

次に、図6のように前記第1領域の前記基板110または前記バッファ層130上に発光構造物140を形成する。実施例によると、前記発光構造物140を形成するために別途のパターンが必要ではない。これは、発光構造物140のエピ層が前記絶縁層120上では成長されないからである。

【0030】

既存の発光素子チップ(LED chip)とパッケージ本体のダイ接着時にAg系列またはエポキシ系列を用いて付着した製品に比べて、実施例は同種の化合物半導体を用いた方式であるため、熱伝導度及び電気伝導度が優れる。

【0031】

また、ダイ接着剤の耐熱性による変色または変形による信頼性の問題も解決することができる。

【0032】

図7は発光構造物140の拡大図である。

【0033】

実施例での発光構造物はGa_N、GaAs、GaAsP、GaPなどの物質で形成されることができる。例えば、緑色～青色LEDはGa_NまたはInGa_Nを、黄色～赤色LEDはInGaAsIPまたはAlGaAsを用いることができ、物質の造成の変更によって多様な色相(Full Color)の具現も可能である。

【0034】

10

20

30

40

50

前記発光構造物 140 は第 2 導電型半導体層 142、活性層 144、第 1 導電型半導体層 146 を含むことができ、その形成される順序が図 7 の積層順序に限定されるものではない。

【0035】

前記第 2 導電型半導体層 142 は、チャンバーにトリメチルガリウムガス (TMGa)、アンモニアガス (NG₃)、窒素ガス (N₂)、及びマグネシウム (Mg) のような p 型不純物を含むピセチルシクロペンタジエニルマグネシウム (EtCp₂Mg){Mg(C₂H₅C₅H₄)₂} が注入されて p 型 GaN 層が形成されることができ、これに限定されるものではない。

【0036】

前記活性層 144 は、第 1 導電型半導体層 146 を通じて注入される電子と第 2 導電型半導体層 142 を通じて注入される正孔が再結合し、活性層 (発光層) 物質の固有のエネルギーバンドによって決まるエネルギーを有する光を放出する層である。

【0037】

前記活性層 144 は、エネルギーバンドが互いに異なる窒化物半導体の薄膜層を交代に一回あるいは数回積層してなる量子井戸構造を有することができる。例えば、前記活性層 144 は、トリメチルガリウムガス (TMGa)、アンモニアガス (NG₃)、窒素ガス (N₂)、及びトリメチルインジウムガス (TMIn) が注入されて InGaIn/GaN 構造を有するダイ量子井戸構造が形成されることができ、これに限定されるものではない。

【0038】

前記第 1 導電型半導体層 146 は化学蒸着方法 (CVD) あるいは分子線エピタキシー (MBE) あるいはスパッタリングあるいは水酸化物気相エピタキシー (HVPE) などの方法を用いて N 型 GaN 層を形成することができる。また、前記第 1 導電型半導体層 146 は、チャンバーにトリメチルガリウムガス (TMGa)、アンモニアガス (NG₃)、窒素ガス (N₂)、及びシリコン (Si) のような n 型不純物を含むシランガス (SiH₄) が注入されて形成されることができ。

【0039】

次に、図 8 のように前記基板 110 上に電極 150 を形成する。例えば、前記絶縁層 120 の一部領域に電極 150 を形成することができる。これによって、前記電極 150 と前記基板 110 の間には絶縁層 120 が介されることによって、電氣的に分離されることができる。

【0040】

実施例で前記発光構造物 140 の下部の場合、電気伝導度を有するバッファ層または基板が n または p 型電極で形成されているため、発光素子の上部に下部と異なる極性を有する p または n 型電極を形成することができる。

【0041】

前記電極 150 は反射性能が優れた物質で形成することによって、反射層の機能も兼備することができる。一方、電極 150 が形成されない溝の側面に第 2 反射層 (未図示) を形成することもできる。

【0042】

この後、前記電極 150 と前記発光構造物 140 の間のワイヤボンディング 160 が進行されることができる。

【0043】

次に、図 9 のように充填材 170 で前記溝を埋めるモールディング段階を進行して、パッケージング工程が終了されることができる。例えば、エポキシ樹脂、シリコン樹脂などで溝を埋めることができるが、これに限定されるものではない。

【0044】

また、実施例は白色 (white) の具現のために、蛍光体 (未図示) を含んでモールディングが進行されることができる。例えば、青色 LED に黄色蛍光体 (YAG、TAG

10

20

30

40

50

などの蛍光体を使用)を加えたり、UV LEDに赤/緑/青の三色蛍光体を用いることができる。

【0045】

次に、発光素子が形成された発光素子パッケージを基板から各チップの領域ごとに切断(sawing)した後、測定及びテストを通じて製品化されることができる。

【0046】

実施例による発光素子パッケージ及びその製造方法によると、基板状態で発光素子のエピ層成長(LED Epi Growth)、チップ工程(Chip process)、パッケージ(Package)を進行することによって、垂直型チップ工程(Fab processing)のような別途のチップ(Chip)工程が必要ではない長所を有する。

10

【0047】

また、既存の発光素子チップ(LED Chip)とパッケージ本体のダイ接着時にAg系列またはエポキシ系列を用いて付着した製品に比べて、実施例は同種の化合物半導体を用いた方式であるため、熱伝導度及び電気伝導度が優れる。

【0048】

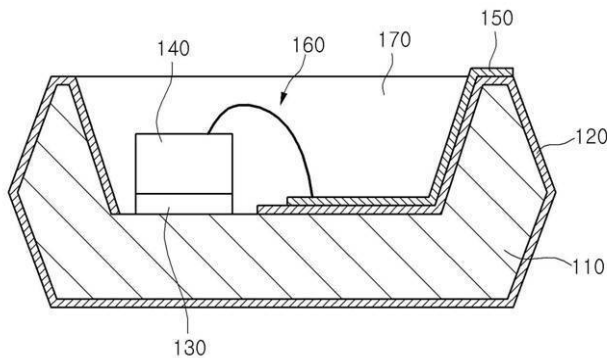
また、実施例は垂直型チップ(Vertical Chip)のような同一の電流注入方式を適用することができるため、電流拡散の効果が有り、パッケージ効率が優れる。

【0049】

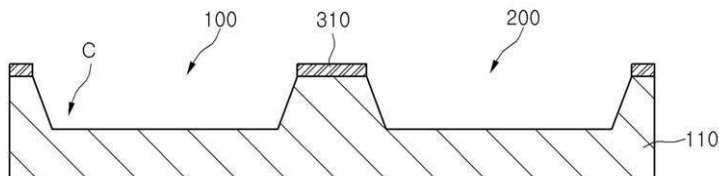
以上で実施例を中心に説明したが、これはただ例示にすぎず、本発明を限定するものではなく、本発明が属する分野の通常の知識を有する者であれば本発明の本質的な特性を外れない範囲内で以上で例示されていない様々な変形と応用が可能であることが分かるであろう。例えば、実施例に具体的に示された各構成要素は変形して実施することができるものである。そして、このような変形と応用に係る差異点は添付された請求範囲にて規定する本発明の範囲に含まれるものであると解釈されるべきであろう。

20

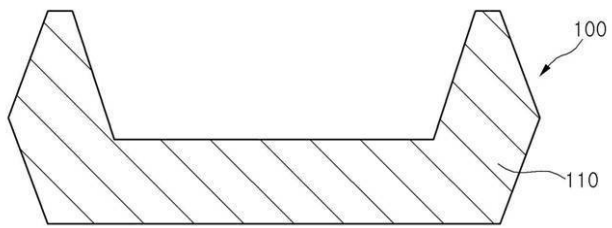
【図1】



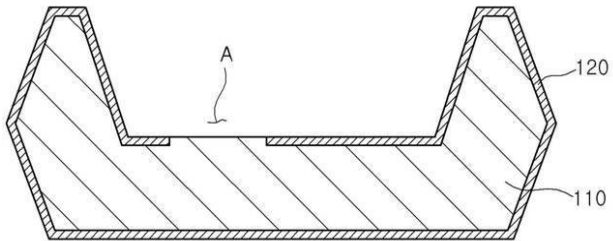
【図2】



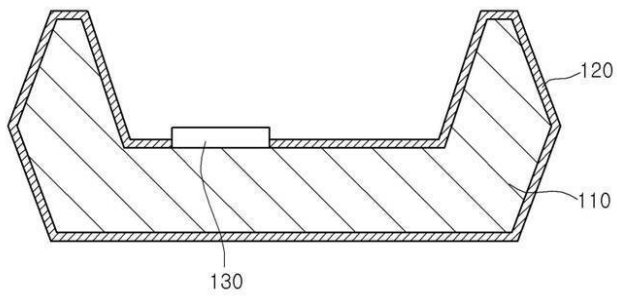
【図 3】



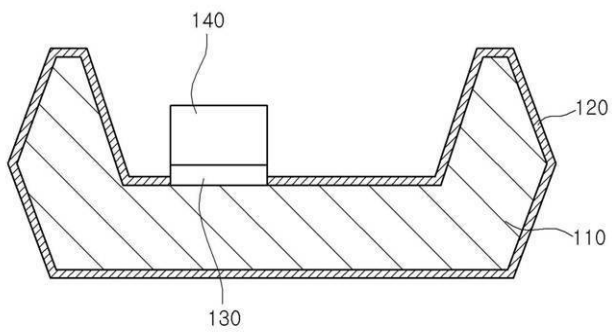
【図 4】



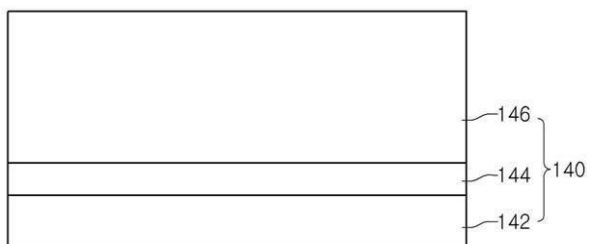
【図 5】



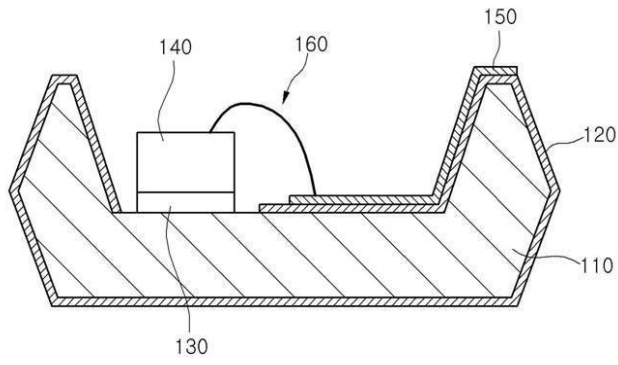
【図 6】



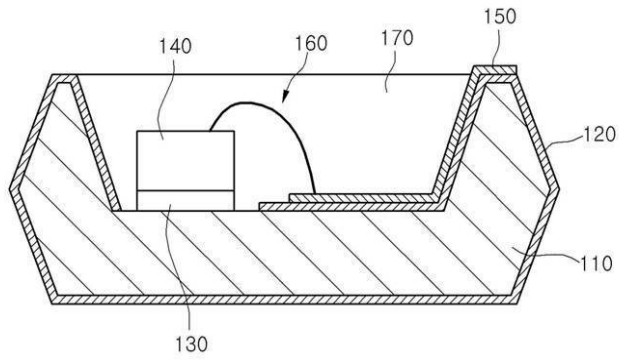
【図 7】



【図 8】



【図 9】



フロントページの続き

(74)代理人 100129713

弁理士 重森 一輝

(74)代理人 100143823

弁理士 市川 英彦

(74)代理人 230105223

弁護士 城山 康文

(72)発明者 オ,ナムソック

大韓民国 ソウル特別市中区南大門路5ガ541番地 ソウルスクエア20階 エルジー イノテック株式会社内

審査官 佐藤 俊彦

(56)参考文献 特開2004-356213(JP,A)

特開平09-083015(JP,A)

特開平03-173182(JP,A)

特開昭48-077780(JP,A)

特開2008-034530(JP,A)

特開2006-237141(JP,A)

特開2008-042211(JP,A)

特開2009-164272(JP,A)

特開2003-347585(JP,A)

特開平10-173236(JP,A)

特開平07-106702(JP,A)

特開2008-258561(JP,A)

特開2004-048076(JP,A)

特開平09-249499(JP,A)

特開2005-277380(JP,A)

特開2008-153421(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64