(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 10 月 6 日(06.10.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/157928 A1

(51) 国際特許分類:
H03H 7/075 (2006.01) *H01F 27/00* (2006.01)
H01F 17/00 (2006.01) *H01G 4/40* (2006.01)

(21) 国際出願番号: PCT/JP2016/050496

(22) 国際出願日: 2016 年 1 月 8 日(08.01.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2015-066094 2015 年 3 月 27 日(27.03.2015) JP

(71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 田中　陽(TANAKA Akira); 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 特許業務法人プロフィック特許事務所 (PROFIC PC); 〒5410054 大阪府大阪市中央区南本町４丁目２番２１号　イヨビルディング Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

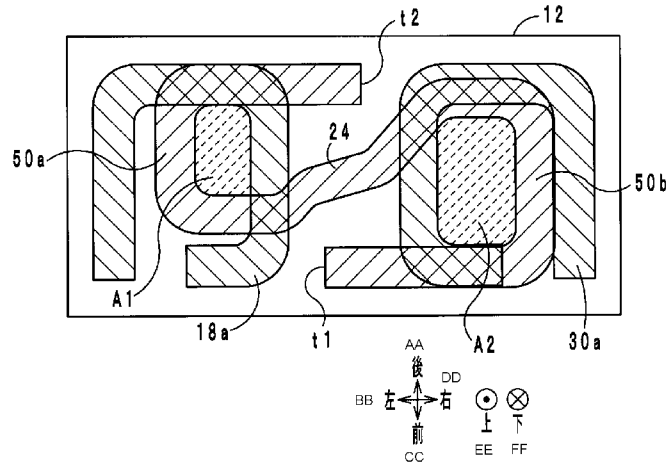
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: ELECTRONIC COMPONENT

(54) 発明の名称 : 電子部品

図3



AA Rear
BB Left
CC Front
DD Right
EE Top
FF Bottom

(57) **Abstract**: The present invention minimizes the incidence of deviation in the characteristic impedance between two LE parallel resonators. An electronic component pertaining to the present invention is characterized in that: a second inductor includes a second inductor conductor, which has a first connection part that is electrically connected to a second capacitor conductor and a second connection part that is electrically connected to a second ground conductor; the area of a first region surrounded by a first inductor conductor and the second inductor conductor is smaller than the area of a second region surrounded by a third inductor conductor layer and the second inductor conductor; and a second region-forming part that surrounds the second region in the second inductor conductor, and a first region-forming part that surrounds the first region of the second inductor, are electrically connected in series in the stated order along a path extending from the first connection part to the second connection part.

(57) 要約:　２つのＬＣ並列共振器の特性インピーダンスにずれが発生することを抑制することである。　本発明に係る電子部品は、第２のインダクタは、第２のコンデンサ導体に電気的に接続される第１の接続部及び第２のグランド導体に電気的に接続される第２の接続部を有する第２のインダクタ導体を含んでおり、積層方向から平面視したときに、第１のインダクタ導体と第２のインダクタ導体とにより囲まれている第１の領域の面積は、第３のインダクタ導体層と第２のインダクタ導体とにより囲まれている第２の領域の面積よりも小さく、第２のインダクタ導体において第２の領域を囲んでいる第２の領域形成部及び第２のインダクタ導体において第１の領域を囲んでいる第１の領域形成部は、第１の接続部から第２の接続部へと向かう経路においてこの順に電気的に直列に接続されていること、を特徴とする。

WO 2016/157928 A1

明　細　書

発明の名称 ： 電子部品

技術分野

[0001] 本発明は、電子部品に関し、より特定的には、第１のＬＣ並列共振器ないし第３のＬＣ並列共振器を備えた電子部品に関する。

背景技術

[0002] 従来の電子部品に関する発明としては、例えば、特許文献１に記載の積層帯域通過フィルタが知られている。該積層帯域通過フィルタは、第１のＬＣ並列共振器ないし第３のＬＣ並列共振器を備えている。第１のＬＣ並列共振器は、左側が開口した角張ったＵ字型の第１のインダクタ電極を備えている。第２のＬＣ並列共振器は、右側が開口した角張ったＵ字型の第２のインダクタ電極を備えている。第１のインダクタ電極と第２のインダクタ電極とは、線対称な関係にある。

[0003] 第３のＬＣ並列共振器は、第３のインダクタ電極を備えている。第３のインダクタ電極は、第１のインダクタ電極及び第２のインダクタ電極よりも下側に設けられており、上側から平面視したときに、第１のインダクタ電極及び第２のインダクタ電極に重なっている。第１のインダクタ電極と第３のインダクタ電極とに囲まれた第１の領域の面積と第２のインダクタ電極と第３のインダクタ電極とに囲まれた第２の領域の面積とは等しい。以上のような第１のＬＣ並列共振器ないし第３のＬＣ並列共振器は、バンドパスフィルタを構成している。

[0004] ところで、特許文献１に記載の積層帯域通過フィルタでは、第１のＬＣ並列共振器側の入出力端子から見た特性インピーダンスと、第３のＬＣ並列共振器側の入出力端子から見た特性インピーダンスとがずれる。より詳細には、第１のインダクタ電極と第３のインダクタ電極とに囲まれた第１の領域の面積と第２のインダクタ電極と第３のインダクタ電極とに囲まれた第２の領域の面積とは等しい。これは、第１のインダクタ電極と第３のインダクタ電

極との磁気結合の強さと、第２のインダクタ電極と第３のインダクタ電極との磁気結合の強さとを近づけるためである。

[0005] ただし、第３のインダクタ電極の一端がグランド電極に電気的に接続される。第１の領域を囲む部分は、第３のインダクタ電極の一端の近傍に位置している。そのため、第３のインダクタ電極における第１の領域を囲む部分では、誘導性の結合が強くなる。一方、第３のインダクタ電極の他端がコンデンサ電極に電気的に接続される。第２の領域を囲む部分は、第３のインダクタ電極の他端の近傍に位置している。そのため、第３のインダクタ電極における第２の領域を囲む部分では、容量性の結合が強くなる。その結果、第１のインダクタ電極と第３のインダクタ電極との磁気結合は、第２のインダクタ電極と第３のインダクタ電極との磁気結合よりも強くなってしまう。その結果、特許文献１に記載の積層帯域通過フィルタでは、第１のＬＣ並列共振器側の入出力端子から見た特性インピーダンスと、第３のＬＣ並列共振器側の入出力端子から見た入力インピーダンスとがずれる。

先行技術文献

特許文献

[0006] 特許文献1：国際公開第２００９／０４１２９４号

発明の概要

発明が解決しようとする課題

[0007] そこで、本発明の目的は、それぞれの入出力端子から測定した入力インピーダンスにずれが発生することを抑制できる電子部品を提供することである。

課題を解決するための手段

[0008] 本発明の一形態に係る電子部品は、複数の絶縁体層が積層方向に積層されて構成されている積層体と、第１のＬＣ並列共振器、第２のＬＣ並列共振器及び第３のＬＣ並列共振器と、を備えており、前記第１のＬＣ並列共振器は、第１のインダクタと第１のコンデンサを含んでおり、前記第３のＬＣ並列

共振器は、第３のインダクタと第３のコンデンサを含んでおり、前記第２のＬＣ並列共振器は、互いに並列に接続される第２のインダクタ及び第２のコンデンサを含んでおり、前記第１のインダクタ及び第３のインダクタはそれぞれ、前記積層方向から平面視したときに、周回する第１のインダクタ導体及び第３のインダクタ導体を含んでおり、前記第２のコンデンサは、互いに対向する第２のコンデンサ導体と第２のグランド導体とを含んでおり、前記第２のインダクタは、前記第２のコンデンサ導体に電気的に接続される第１の接続部及び前記第２のグランド導体に電気的に接続される第２の接続部を有する第２のインダクタ導体を含んでおり、前記積層方向から平面視したときに、前記第１のインダクタ導体と前記第２のインダクタ導体とにより囲まれている第１の領域の面積は、前記第３のインダクタ導体と該第２のインダクタ導体とにより囲まれている第２の領域の面積よりも小さく、前記第２のインダクタ導体において前記第２の領域を囲んでいる第２の領域形成部及び該第２のインダクタ導体において前記第１の領域を囲んでいる第１の領域形成部は、前記第１の接続部から前記第２の接続部へと向かう経路においてこの順に電気的に直列に接続されていること、を特徴とする。

発明の効果

[0009] 本発明によれば、各々の入出力端子から測定した入力インピーダンスのずれが発生することを抑制できる。

図面の簡単な説明

[0010] [図1]一実施形態に係る電子部品１０の等価回路図である。

[図2]電子部品１０の分解斜視図である。

[図3]電子部品１０を上側から透視した図である。

[図4]比較例に係る電子部品１１０を上側から透視した図である。

[図5A]第１のモデルの通過特性｜Ｓ２１｜及び反射特性｜Ｓ１１｜を示したグラフである。

[図5B]第１のモデルのスミスチャートである。

[図5C]第２のモデルの通過特性｜Ｓ２１｜及び反射特性｜Ｓ１１｜を示した

グラフである。

[図5D]第２のモデルのスミスチャートである。

[図6]変形例に係る電子部品１０ａの分解斜視図である。

[図7]電子部品１０ａを上側から透視した図である。

発明を実施するための形態

[0011] 以下に、本発明の実施形態に係る電子部品について図面を参照しながら説明する。

[0012] （電子部品の構成）

まず、一実施形態に係る電子部品１０の回路構成について図面を参照しながら説明する。図１は、一実施形態に係る電子部品１０の等価回路図である。

[0013] 電子部品１０は、バンドパスフィルタであり、図１に示すように、ＬＣ並列共振器ＬＣ１～ＬＣ３、コンデンサＣ４～Ｃ６及び外部電極１４ａ～１４ｃを備えている。

[0014] 外部電極１４ａ，１４ｂは、高周波信号の入出力端子である。外部電極１４ｃは、接地電位に接続されるグランド端子である。

[0015] コンデンサＣ４，Ｃ５は、外部電極１４ａと外部電極１４ｂとの間において、この順に直列に接続されている。また、コンデンサＣ６は、コンデンサＣ４，Ｃ５に対して並列に接続されている。

[0016] ＬＣ並列共振器ＬＣ１（第１のＬＣ並列共振器の一例）は、互いに並列に接続されているインダクタＬ１（第１のインダクタの一例）及びコンデンサＣ１（第１のコンデンサの一例）を含んでいる。ＬＣ並列共振器ＬＣ１の一端は、外部電極１４ａとコンデンサＣ４との間の部分に接続されている。ＬＣ並列共振器ＬＣ１の他端は、外部電極１４ｃに接続されている。

[0017] ＬＣ並列共振器ＬＣ２（第２のＬＣ並列共振器の一例）は、互いに並列に接続されているインダクタＬ２（第２のインダクタの一例）及びコンデンサＣ２（第２のコンデンサの一例）を含んでいる。ＬＣ並列共振器ＬＣ２の一端は、コンデンサＣ４とコンデンサＣ５との間の部分に接続されている。Ｌ

Ｃ並列共振器ＬＣ２の他端は、外部電極１４ｃに接続されている。

[0018] ＬＣ並列共振器ＬＣ３（第３のＬＣ並列共振器の一例）は、互いに並列に接続されているインダクタＬ３（第３のインダクタの一例）及びコンデンサＣ３（第３のコンデンサの一例）を含んでいる。ＬＣ並列共振器ＬＣ３の一端は、コンデンサＣ５と外部電極１４ｂとの間の部分に接続されている。ＬＣ並列共振器ＬＣ３の他端は、外部電極１４ｃに接続されている。

[0019] また、インダクタＬ１とインダクタＬ２とは磁気結合している。インダクタＬ２とインダクタＬ３とは磁気結合している。

[0020] 以上のように構成された電子部品１０は、バンドパスフィルタとして機能する。より詳細には、ＬＣ並列共振器ＬＣ１～ＬＣ３のインピーダンスは、これらの共振周波数において最大となる。そのため、ＬＣ並列共振器ＬＣ１～ＬＣ３は、これらの共振周波数付近の周波数を有する高周波信号を通過させない。すなわち、ＬＣ並列共振器ＬＣ１～ＬＣ３の共振周波数付近の周波数を有する高周波信号は、外部電極１４ａ，１４ｂから外部電極１４ｃへと流れずに、外部電極１４ａと外部電極１４ｂとの間を流れる。一方、ＬＣ並列共振器ＬＣ１～ＬＣ３の共振周波数付近の周波数外の周波数では、ＬＣ並列共振器ＬＣ１～ＬＣ３のインピーダンスは比較的に低い。そのため、ＬＣ並列共振器ＬＣ１～ＬＣ３の共振周波数付近の周波数外の周波数は、ＬＣ並列共振器ＬＣ１～ＬＣ３を通過して、外部電極１４ｃを介してグランドへと流れる。以上のように、電子部品１０では、ＬＣ並列共振器ＬＣ１～ＬＣ３の共振周波数付近の周波数の高周波信号のみを通過させるバンドパスフィルタとして機能する。

[0021]（電子部品の具体的構成）

次に、電子部品１０の具体的な構成について図面を参照しながら説明する。図２は、電子部品１０の分解斜視図である。図３は、電子部品１０を上側から透視した図である。図３では、インダクタ導体層１８ａ，２４，３０ａのみを示した。電子部品１０において、積層体１２の積層方向を上下方向と定義する。積層方向の一方側が下側であり、積層方向の他方側が上側である

。また、電子部品１０を上側から平面視したときに、電子部品１０の上面の長辺が延在する方向を左右方向と定義し、電子部品１０の上面の短辺が延在する方向を前後方向と定義する。

[0022] 電子部品１０は、図２及び図３に示すように、積層体１２、外部電極１４ａ～１４ｃ、インダクタ導体層１８ａ，１８ｂ，２４，３０ａ，３０ｂ、コンデンサ導体層２０，２６，３２，３４、グランド導体層２２及びビアホール導体ｖ１～ｖ９を備えている。

[0023] 積層体１２は、図２に示すように、直方体状をなしており、絶縁体層１６ａ～１６ｈ（複数の絶縁体層の一例）が上側から下側へとこの順に積層されることにより構成されている。積層体１２の下面は、実装面である。実装面は、電子部品１０の回路基板への実装時に回路基板に対向する面である。

[0024] 絶縁体層１６ａ～１６ｈは、上側から平面視したときに、左右方向に延在する長辺を有する長方形状をなしており、例えば、セラミック等により作製されている。以下では、絶縁体層１６ａ～１６ｈの上面を表面と呼び、絶縁体層１６ａ～１６ｈの下面を裏面と呼ぶ。

[0025] 外部電極１４ａ，１４ｃ，１４ｂは、積層体１２の下面において左側から右側へとこの順に並ぶように設けられており、積層体１２の前面、後面、右面及び左面には設けられていない。外部電極１４ａ～１４ｃは、長方形状をなしている。外部電極１４ａ～１４ｃは、例えば、銀又は銅からなる下地電極上にＮｉめっき及びＳｎめっき、又は、Ｎｉめっき及びＡｕめっきが施されることにより作製されている。

[0026] インダクタ導体層１８ａ，１８ｂ（複数の第１のインダクタ導体の一例）はそれぞれ、絶縁体層１６ｃ，１６ｄの表面の左半分の領域に設けられており、上側から平面視したときに、時計回り方向に周回する線状の導体層である。以下では、インダクタ導体層１８ａ，１８ｂの時計回り方向の上流側の端部を上流端（第３の接続部の一例）と呼び、インダクタ導体層１８ａ，１８ｂの時計回り方向の下流側の端部を下流端（第４の接続部の一例）と呼ぶ。

[0027] ビアホール導体ｖ２（第１のビアホール導体の一例）は、絶縁体層１６ｃを上下方向に貫通しており、インダクタ導体層１８ａの下流端とインダクタ導体層１８ｂの上流端とを接続している。これにより、インダクタ導体層１８ａ，１８ｂ及びビアホール導体ｖ２は、インダクタＬ１に含まれている。インダクタＬ１は、上側から平面視したときに、時計回り方向に周回しながら上側から下側へと進行する螺旋状をなしている。

[0028] コンデンサ導体層２０（第１のコンデンサ導体の一例）は、絶縁体層１６ｆの表面の左半分の領域に設けられており、長方形状をなす導体層である。グランド導体層２２（第１のグランド導体、第２のグランド導体及び第３のグランド導体の一例）は、絶縁体層１６ｇの表面に設けられており、十字型をなす導体層である。グランド導体層２２は、本体部２２ａ及び枝部２２ｂ，２２ｃを含んでいる。本体部２２ａは、絶縁体層１６ｇの表面の中央に設けられており、長方形状をなしている。枝部２２ｂ，２２ｃはそれぞれ、本体部２２ａから左右方向に突出している。また、コンデンサ導体層２０と枝部２２ｂとは、絶縁体層１６ｆを介して互いに対向している。これにより、コンデンサ導体層２０及びグランド導体層２２は、コンデンサＣ１に含まれている。

[0029] ビアホール導体ｖ１は、絶縁体層１６ｃ～１６ｈを上下方向に貫通しており、インダクタ導体層１８ａの上流端とコンデンサ導体層２０と外部電極１４ａとを接続している。これにより、インダクタ導体層１８ａの上流端は、コンデンサ導体層２０に電気的に接続されている。また、ビアホール導体ｖ３は、絶縁体層１６ｄ～１６ｆを上下方向に貫通しており、インダクタ導体層１８ｂの下流端とグランド導体層２２とを接続している。これにより、インダクタ導体層１８ｂの下流端は、ビアホール導体ｖ２，ｖ３及びインダクタ導体層１８ｂを介してコンデンサ導体層２０に電気的に接続されている。また、ビアホール導体ｖ４は、絶縁体層１６ｇ，１６ｈを上下方向に貫通しており、グランド導体層２２と外部電極１４ｃとを接続している。これにより、インダクタＬ１とコンデンサＣ１とが並列に接続されてＬＣ並列共振器

ＬＣ１を構成している。更に、ＬＣ並列共振器ＬＣ１の一端が外部電極１４ａに接続され、ＬＣ並列共振器ＬＣ１の他端が外部電極１４ｃに接続されている。

[0030] インダクタ導体層３０ａ，３０ｂ（複数の第３のインダクタ導体の一例）、コンデンサ導体層３２（第３のコンデンサ導体）及びビアホール導体ｖ７～ｖ９は、インダクタ導体層１８ａ，１８ｂ、コンデンサ導体層２０及びビアホール導体ｖ１～ｖ３と、上側から平面視したときに、積層体１２の中央（対角線の交点）を前後方向に延在する直線に関して線対称な関係にある。したがって、インダクタ導体層３０ａ，３０ｂは、上側から平面視したときに、反時計回り方向に周回している。よって、上流端から下流端へと向かうときにインダクタ導体層１８ａ，１８ｂが周回する方向（第１の方向の一例）と、上流端から下流端へと向かうときにインダクタ導体層３０ａ，３０ｂが周回する方向（第３の方向の一例）とは、逆である。以下では、インダクタ導体層３０ａ，３０ｂの反時計回り方向の上流側の端部を上流端（第５の接続部の一例）と呼び、インダクタ導体層３０ａ，３０ｂの反時計回り方向の下流側の端部を下流端（第６の接続部の一例）と呼ぶ。なお、インダクタ導体層３０ａ，３０ｂ、コンデンサ導体層３２及びビアホール導体ｖ７～ｖ９の構成についてはこれ以上の説明を省略する。

[0031] インダクタ導体層３０ａ，３０ｂ（第３のインダクタ導体の一例）及びビアホール導体ｖ８（第３のビアホール導体の一例）は、インダクタＬ３に含まれている。コンデンサ導体層３２及びグランド導体層２２は、コンデンサＣ３に含まれている。

[0032] インダクタ導体層２４（第２のインダクタ導体の一例）は、絶縁体層１６ｂの表面に設けられており、上側から見たときに、Ｓ字状をなす線状の導体層である。インダクタ導体層２４は、インダクタＬ２に含まれている。よって、インダクタ導体層２４は、インダクタ導体層１８ａ，１８ｂ，３０ａ，３０ｂよりも上側に設けられている。インダクタ導体層２４は、左部２４ａ及び右部２４ｂを含んでいる。左部２４ａと右部２４ｂとの境界は、絶縁体

層１６ｂの中央である。

[0033] 左部２４ａは、上側から平面視したときに、絶縁体層１６ｂの中央に位置する一端（以下では、上流端と称す）から絶縁体層１６ｂの後ろ側の長辺の中央近傍に位置する他端（以下では、下流端と称す）まで時計回り方向に周回している。また、左部２４ａの一部は、上側から平面視したときに、インダクタ導体層１８ａの一部と絶縁体層１６ｂを介して対向し、コンデンサ導体層２０，２６，３４の一部とも対向している。これにより、左部２４ａの一部、インダクタ導体層１８ａの一部及びコンデンサ導体層２０，２６，３４の一部は、コンデンサＣ４に含まれている。

[0034] 右部２４ｂは、上側から平面視したときに、絶縁体層１６ｂの前側の長辺の中央近傍に位置する一端（以下では、上流端と称す）から絶縁体層１６ｂの中央に位置する他端（以下では、下流端と称す）まで反時計回り方向に周回している。左部２４ａの上流端と右部２４ｂの下流端とは接続されている。以下では、右部２４ｂの上流端を上流端ｔ１（第１の接続部の一例）と呼び、左部２４ａの下流端を下流端ｔ２（第２の接続部の一例）と呼ぶ。また、右部２４ｂの一部は、上側から平面視したときに、インダクタ導体層３０ａの一部と絶縁体層１６ｂを介して対向し、コンデンサ導体層２６，３２，３４の一部とも対向している。これにより、右部２４ｂの一部、インダクタ導体層３０ａの一部及びコンデンサ導体層２６，３２，３４の一部は、コンデンサＣ５に含まれている。

[0035] また、図２及び図３に示すように、左部２４ａと右部２４ｂとは、上側から平面視したときに、絶縁体層１６ｂの中央に関して点対称な関係にはなっていない。より詳細には、左部２４ａの内径は、右部２４ｂの内径よりも小さい。したがって、上側から平面視したときに、インダクタ導体層１８ａとインダクタ導体層２４の左部２４ａとにより囲まれている領域Ａ１の面積（第１の領域の一例）は、インダクタ導体層３０ａとインダクタ導体層２４の右部２４ｂとにより囲まれている領域Ａ２（第２の領域の一例）の面積よりも小さい。領域Ａ１は、上下方向においてインダクタ導体層２４の最も近く

に位置する（すなわち、インダクタ導体層１８ａ，１８ｂの内の最も上側に位置する）インダクタ導体層１８ａにより囲まれている。領域Ａ２は、上下方向においてインダクタ導体層２４の最も近くに位置する（すなわち、インダクタ導体層３０ａ，３０ｂの内の最も上側に位置する）インダクタ導体層３０ａにより囲まれている。

[0036] 以下では、左部２４ａにおいて、領域Ａ１を囲んでいる部分を領域形成部５０ａ（第１の領域形成部の一例）と呼び、右部２４ｂにおいて、領域Ａ２を囲んでいる部分を領域形成部５０ｂ（第２の領域形成部の一例）と呼ぶ。領域形成部５０ａは、領域Ａ１に接している部分であり、領域形成部５０ｂは、領域Ａ２に接している部分である。領域形成部５０ｂ及び領域形成部５０ａは、上流端ｔ１から下流端ｔ２へと向かう経路においてこの順に電気的に直列に接続されている。

[0037] また、上流端から下流端へと向かうときにインダクタ導体層１８ａが周回する方向（第１の方向の一例）は、上流端ｔ１から下流端ｔ２へと向かうときに領域形成部５０ａが周回する方向（第２の方向の一例）と同じであり、時計回り方向である。これにより、インダクタ導体層１８ａに流れる電流の方向と領域形成部５０ａに流れる電流の方向とが一致する。

[0038] 更に、上流端から下流端へと向かうときにインダクタ導体層３０ａが周回する方向（第３の方向の一例）は、上流端ｔ１から下流端ｔ２へと向かうときに領域形成部５０ｂが周回する方向（第４の方向の一例）と同じであり、反時計回り方向である。これにより、インダクタ導体層３０ａに流れる電流の方向と領域形成部５０ｂに流れる電流の方向とが一致する。また、インダクタ導体層１８ａ及び領域形成部５０ａに流れる電流の方向とインダクタ導体層３０ａ及び領域形成部５０ｂに流れる電流の方向とが逆になる。

[0039] コンデンサ導体層２６（第２のコンデンサ導体の一例）は、絶縁体層１６ｆの表面の中央に設けられている長方形状の導体層である。コンデンサ導体層２６とグランド導体層２２の本体部２２ａとは、絶縁体層１６ｆを介して対向している。これにより、コンデンサ導体層２６及びグランド導体層２２

は、コンデンサＣ２に含まれている。

[0040] ビアホール導体ｖ５は、絶縁体層１６ｂ～１６ｅを上下方向に貫通しており、インダクタ導体層２４の上流端ｔ１とコンデンサ導体層２６とを接続している。すなわち、インダクタ導体層２４の上流端ｔ１は、コンデンサ導体層２６と電気的に接続されている。ビアホール導体ｖ６は、絶縁体層１６ｂ～１６ｆを上下方向に貫通しており、インダクタ導体層２４の下流端ｔ２とグランド導体層２２とを接続している。すなわち、インダクタ導体層２４の下流端ｔ２は、グランド導体層２２と電気的に接続されている。これにより、インダクタＬ２とコンデンサＣ２とが並列に接続されてＬＣ並列共振器ＬＣ２を構成している。更に、ビアホール導体ｖ４がグランド導体層２２と外部電極１４ｃとを接続しているので、ＬＣ並列共振器ＬＣ２の他端が外部電極１４ｃに電気的に接続されている。

[0041] コンデンサ導体層３４は、絶縁体層１６ｅの表面に設けられており、左右方向に延在する帯状の導体層である。コンデンサ導体層３４は、絶縁体層１６ｅを介してコンデンサ導体層２０，３２と対向している。これにより、コンデンサ導体層２０とコンデンサ導体層３２との間には、コンデンサ導体層３４を介して容量が形成されている。したがって、コンデンサ導体層２０，３２，３４は、コンデンサＣ６に含まれている。

[0042] インダクタ導体層１８ａ，１８ｂ，２４，３０ａ，３０ｂ、コンデンサ導体層２０，２６，３２，３４、グランド導体層２２及びビアホール導体ｖ１～ｖ９は、例えば、銀や銅等の導電性材料により作製される。

[0043] （効果）

電子部品１０によれば、外部電極１４ａから測定した入力インピーダンスと外部電極１４ｂから測定した入力インピーダンスとにずれが発生することを抑制できる。より詳細には、インダクタ導体層２４は、コンデンサ導体層２６に電気的に接続される上流端ｔ１及びグランド導体層２２に電気的に接続される下流端ｔ２を有している。したがって、上流端ｔ１に接続するビアホール導体ｖ５に流れる電流の向きとビアホール導体ｖ９に流れる電流の向

きが異なることから、ビアホール導体ｖ５に発生する磁束とビアホール導体ｖ９に発生する磁束がお互いに打ち消す方向になり、上流端ｔ１の近傍の領域形成部５０ｂでは誘導性の結合よりも容量性の結合が強くなり、下流端ｔ２に接続するビアホール導体ｖ６に流れる電流の向きとビアホール導体ｖ３に流れる電流の向きが同じであることから、ビアホール導体ｖ６に発生する磁束とビアホール導体ｖ３に発生する磁束が同じ方向になることから、下流端ｔ２の近傍の領域形成部５０ａでは容量性の結合よりも誘導性の結合が強くなる。したがって、領域形成部５０ａとインダクタ導体層１８ａとが磁気結合しやすくなる。

[0044] そこで、電子部品１０では、上側から平面視したときに、インダクタ導体層１８ａとインダクタ導体層２４とにより囲まれている領域Ａ１の面積は、前記インダクタ導体層３０ａとインダクタ導体層２４とにより囲まれている領域Ａ２の面積よりも小さい。これにより、領域形成部５０ａとインダクタ導体層１８ａとが磁気結合することが抑制される。その結果、領域形成部５０ａとインダクタ導体層１８ａとの磁気結合の強さと領域形成部５０ｂとインダクタ導体層３０ａとの磁気結合の強さとが近づく。よって、外部電極１４ａから測定した入力インピーダンスと外部電極１４ｂから測定した入力インピーダンスとが近づくようになる。

[0045] 本願発明者は、電子部品１０が奏する効果をより明確にするために、以下に説明するコンピュータシミュレーションを行った。図４は、比較例に係る電子部品１１０を上側から透視した図である。電子部品１１０において電子部品１０に対応する構成の参照符号には、電子部品１０の各構成の参照符号に１００を足したものを用いた。

[0046] 具体的には、電子部品１０，１１０のそれぞれの構成を有する第１のモデル及び第２のモデルを作成した。電子部品１１０は、インダクタ導体層１２４の形状において電子部品１０と相違する。より詳細には、インダクタ導体層１２４は、点対称な構造を有している。そのため、インダクタ導体層１２４とインダクタ導体層１１８ａとにより囲まれた領域Ａ１１の面積とインダ

クタ導体層１２４とインダクタ導体層１３０ａにより囲まれた領域Ａ１２の面積とは等しい。

[0047] 本願発明者は、第１のモデル及び第２のモデルの通過特性｜Ｓ２１｜及び反射特性｜Ｓ１１｜をコンピュータに演算させると共に、外部電極１４ａ，１１４ａ側及び外部電極１４ｂ，１１４ｂ側から見た入力インピーダンスを演算させた。図５Ａは、第１のモデルの通過特性｜Ｓ２１｜及び反射特性｜Ｓ１１｜を示したグラフである。図５Ｂは、第１のモデルの入力インピーダンスをスミスチャートに表示したものである。図５Ｂのスミスチャートでは、高周波信号の周波数を０．５ＧＨｚから５．５ＧＨｚまで変化させた。図５Ｃは、第２のモデルの通過特性｜Ｓ２１｜及び反射特性｜Ｓ１１｜を示したグラフである。図５Ｄは、第２のモデルの入力インピーダンスをスミスチャートに表示したものである。図５Ｃのスミスチャートでは、高周波信号の周波数を０．５ＧＨｚから６．０ＧＨｚまで変化させた。図５Ａ及び図５Ｃにおいて、縦軸は通過特性及び反射特性を示し、横軸は周波数を示す。

[0048] 図５Ｄによれば、第２のモデルでは外部電極１１４ａ（図示せず）側のインピーダンスの変化と外部電極１１４ｂ（図示せず）側のインピーダンスの変化とが一致していないことが分かる。一方、図５Ｂによれば、第１のモデルでは外部電極１４ａ側のインピーダンスの変化と外部電極１４ｂ側のインピーダンスの変化とが一致していることが分かる。これにより、電子部品１０では、外部電極１４ａから測定した入力インピーダンスと外部電極１４ｂから測定した入力インピーダンスとが近づいていることが分かる。

[0049] 更に、図５Ａ及び図５Ｃによれば、通過帯域（２．２ＧＨｚ～３．０ＧＨｚ）において、電子部品１０の反射特性が電子部品１１０の反射特性よりも小さくなっていることが分かる。これにより、電子部品１０では、外部電極１４ａから測定した入力インピーダンスと外部電極１４ｂから測定した入力インピーダンスが近づき、インピーダンスの整合が取れた状態となることにより、通過帯域における高周波信号の反射が抑制されていることが分かる。

[0050] また、電子部品１０では、インダクタ導体層２４がインダクタ導体層１８

ａ，３０ａ以外の導体層と磁気結合することが抑制される。より詳細には、領域Ａ１は、上下方向においてインダクタ導体層２４の最も近くに位置するインダクタ導体層１８ａにより囲まれている。領域Ａ２は、上下方向においてインダクタ導体層２４の最も近くに位置するインダクタ導体層３０ａにより囲まれている。これにより、インダクタ導体層２４は、インダクタ導体層１８ａ，３０ａと磁気結合している。したがって、インダクタ導体層２４は、インダクタ導体層１８ａ，３０ａよりも下側の導体層と磁気結合しにくくなる。

[0051] （変形例）

以下に変形例に係る電子部品について図面を参照しながら説明する。図６は、変形例に係る電子部品１０ａの分解斜視図である。図７は、電子部品１０ａを上側から透視した図である。

[0052] 電子部品１０ａは、ＬＣ並列共振器ＬＣ３の方向及びインダクタ導体層２４’の形状の２点において電子部品１０と相違する。より詳細には、上側から平面視したときに、電子部品１０ａにおけるインダクタ導体層３０ａ，３０ｂ及びビアホール導体ｖ７～ｖ９は、電子部品１０におけるインダクタ導体層３０ａ，３０ｂ及びビアホール導体ｖ７～ｖ９を１８０°回転させることにより得られる。すなわち、電子部品１０ａでは、インダクタ導体層３０ａ，３０ｂ、コンデンサ導体層３２及びビアホール導体ｖ７～ｖ９は、インダクタ導体層１８ａ，１８ｂ、コンデンサ導体層２０及びビアホール導体ｖ１～ｖ３と、上側から平面視したときに、積層体１２の中央（対角線の交点）に関して点対称な関係にある。よって、上流端から下流端へと向かうときにインダクタ導体層１８ａ，１８ｂが周回する方向（第１の方向の一例）と、上流端から下流端へと向かうときにインダクタ導体層３０ａ，３０ｂが周回する方向（第３の方向の一例）とは、同じである。

[0053] また、インダクタ導体層２４’は、絶縁体層１６ｂの表面に設けられている線状の導体層であり、長方形の一部が切り欠かれた形状をなしている。インダクタ導体層２４’は、インダクタＬ２に含まれており、左部２４ａ’及び右

部２４ｂ’を含んでいる。

[0054] 左部２４ａ’は、上側から平面視したときに、絶縁体層１６ｂの前側の長辺の中央近傍に位置する一端（以下では、上流端と称す）から絶縁体層１６ｂの後ろ側の長辺の中央近傍に位置する他端（以下では、下流端と称す）まで時計回り方向に周回している。

[0055] 右部２４ｂ’は、上側から平面視したときに、絶縁体層１６ｂの中央に位置する一端（以下では、上流端と称す）から絶縁体層１６ｂの前側の長辺の中央近傍に位置する他端（以下では、下流端と称す）まで時計回り方向に周回している。左部２４ａ’の上流端と右部２４ｂ’の下流端とは接続されている。以下では、右部２４ｂ’の上流端を上流端ｔ１と呼び、左部２４ａ’の下流端を下流端ｔ２と呼ぶ。上流端ｔ１は、ビアホール導体ｖ５を介してコンデンサ導体層２６に接続されている。下流端ｔ２は、ビアホール導体ｖ６を介してグランド導体層２２に接続されている。

[0056] また、図６及び図７に示すように、左部２４ａ’と右部２４ｂ’とは、上側から平面視したときに、絶縁体層１６ｂの中央を前後方向に通過する直線に関して線対称な関係にはなっていない。より詳細には、左部２４ａ’の内径は、右部２４ｂ’の内径よりも小さい。これにより、上側から平面視したときに、インダクタ導体層１８ａとインダクタ導体層２４’の左部２４ａ’により囲まれている領域Ａ１の面積は、インダクタ導体層３０ａとインダクタ導体層２４’の右部２４ｂ’により囲まれている領域Ａ２の面積よりも小さい。

[0057] 以下では、左部２４ａ’において、領域Ａ１を囲んでいる部分を領域形成部５０ａ’と呼び、右部２４ｂ’において、領域Ａ２を囲んでいる部分を領域形成部５０ｂ’と呼ぶ。領域形成部５０ｂ’及び領域形成部５０ａ’は、上流端ｔ１から下流端ｔ２へと向かう経路においてこの順に電気的に直列に接続されている。

[0058] また、上流端から下流端へと向かうときにインダクタ導体層１８ａが周回する方向（第１の方向の一例）は、上流端ｔ１から下流端ｔ２へと向かうときに領域形成部５０ａ’が周回する方向（第２の方向の一例）と同じであり、

時計回り方向である。これにより、インダクタ導体層１８ａに流れる電流の方向と領域形成部５０ａ’に流れる電流の方向とが一致する。

[0059] 更に、上流端から下流端へと向かうときにインダクタ導体層３０ａが周回する方向（第３の方向の一例）は、上流端ｔ１から下流端ｔ２へと向かうときに領域形成部５０ｂ’が周回する方向（第４の方向の一例）と同じであり、時計回り方向である。これにより、インダクタ導体層３０ａに流れる電流の方向と領域形成部５０ｂ’に流れる電流の方向とが一致する。また、インダクタ導体層１８ａ及び領域形成部５０ａ’に流れる電流の方向とインダクタ導体層３０ａ及び領域形成部５０ｂ’に流れる電流の方向とが同じになる。

[0060] 以上のように構成された電子部品１０ａも、電子部品１０と同じ作用効果を奏することができる。

[0061] （その他の実施形態）

本発明に係る電子部品は、前記電子部品１０，１０ａに限らずその要旨の範囲内において変更可能である。

[0062] なお、電子部品１０，１０ａの構成を任意に組み合わせてもよい。

[0063] なお、インダクタＬ１は、１つのインダクタ導体層１８ａのみを含んでいてもよい。同様に、インダクタＬ２は、１つのインダクタ導体層３０ａのみを含んでいてもよい。

[0064] なお、電子部品１０，１０ａでは、３段のＬＣ並列共振器を備えているが、４段以上のＬＣ並列共振器を備えていてもよい。

[0065] なお、外部電極１４ａ～１４ｃは、積層体１２の下面のみではなく、積層体１２の前面、後面、左面、右面、上面及び下面に設けられていてもよい。具体的には、外部電極１４ａは、積層体１２の左面の前面を覆うと共に、前面、後面、上面及び下面の一部を覆っていてもよい。外部電極１４ｂは、積層体１２の右面の前面を覆うと共に、前面、後面、上面及び下面の一部を覆っていてもよい。この場合、ビアホール導体ｖ１，ｖ７が不要となり、インダクタ導体層１８ａ，３０ａの上流端を直接に外部電極１４ａ，１４ｂに接続することが可能となる。

[0066] なお、インダクタ導体層２４，２４’は、インダクタ導体層１８ｂ，３０ｂよりも下側に設けられていてもよい。この場合、インダクタ導体層２４，２４’は、インダクタ導体層１８ｂ，３０ｂと磁気結合する。

[0067] なお、ビアホール導体ｖ１，ｖ２，ｖ３，ｖ５，ｖ６，ｖ７，ｖ８は、インダクタ導体層１８ａ，１８ｂ，２４，３０ａ，３０ｂの端部に接続されていなくてもよい。

[0068] なお、インダクタＬ１，Ｌ３は、螺旋状以外の形状をなしていてもよい。

産業上の利用可能性

[0069] 以上のように、本発明は、電子部品に有用であり、特に、各々の入出力端子から測定した入力インピーダンスのずれが発生することを抑制できる点において優れている。

符号の説明

[0070] １０，１０ａ：電子部品

１２：積層体

１４ａ～１４ｃ：外部電極

１６ａ～１６ｈ：絶縁体層

１８ａ，１８ｂ，２４，２４’，３０ａ，３０ｂ：インダクタ導体層

２０，２６，３２，３４：コンデンサ導体層

２２：グランド導体層

５０ａ，５０ａ’，５０ｂ，５０ｂ’：領域形成部

Ａ１，Ａ２：領域

Ｃ１～Ｃ６：コンデンサ

Ｌ１～Ｌ３：インダクタ

ＬＣ１～ＬＣ３：ＬＣ並列共振器

ｔ１：上流端

ｔ２：下流端

ｖ１～ｖ９：ビアホール導体

請求の範囲

[請求項1] 複数の絶縁体層が積層方向に積層されて構成されている積層体と、

第１のＬＣ並列共振器、第２のＬＣ並列共振器及び第３のＬＣ並列共振器と、

を備えており、

前記第１のＬＣ並列共振器は、第１のインダクタと第１のコンデンサを含んでおり、

前記第３のＬＣ並列共振器は、第３のインダクタと第３のコンデンサを含んでおり、

前記第２のＬＣ並列共振器は、互いに並列に接続される第２のインダクタ及び第２のコンデンサを含んでおり、

前記第１のインダクタ及び第３のインダクタはそれぞれ、前記積層方向から平面視したときに、周回する第１のインダクタ導体及び第３のインダクタ導体を含んでおり、

前記第２のコンデンサは、互いに対向する第２のコンデンサ導体と第２のグランド導体とを含んでおり、

前記第２のインダクタは、前記第２のコンデンサ導体に電気的に接続される第１の接続部及び前記第２のグランド導体に電気的に接続される第２の接続部を有する第２のインダクタ導体を含んでおり、

前記積層方向から平面視したときに、前記第１のインダクタ導体と前記第２のインダクタ導体とにより囲まれている第１の領域の面積は、前記第３のインダクタ導体と該第２のインダクタ導体とにより囲まれている第２の領域の面積よりも小さく、

前記第２のインダクタ導体において前記第２の領域を囲んでいる第２の領域形成部及び該第２のインダクタ導体において前記第１の領域を囲んでいる第１の領域形成部は、前記第１の接続部から前記第２の接続部へと向かう経路においてこの順に電気的に直列に接続されていること、

を特徴とする電子部品。

[請求項2] 前記第１のインダクタは、複数の前記第１のインダクタ導体及び１以上の第１のビアホール導体を含んでおり、該複数の第１のインダクタ導体及び該１以上の第１のビアホール導体が接続されることにより、周回しながら前記積層方向に進行する螺旋状をなしており、

前記第３のインダクタは、複数の前記第３のインダクタ導体及び１以上の第３のビアホール導体を含んでおり、該複数の第３のインダクタ導体及び該１以上の第３のビアホール導体が接続されることにより、周回しながら前記積層方向に進行する螺旋状をなしており、

前記第１の領域は、前記積層方向において前記第２のインダクタ導体の最も近くに位置する前記第１のインダクタ導体により囲まれており、

前記第２の領域は、前記積層方向において前記第２のインダクタ導体の最も近くに位置する前記第３のインダクタ導体により囲まれていること、

を特徴とする請求項１に記載の電子部品。

[請求項3] 前記第１のコンデンサは、互いに対向する第１のコンデンサ導体と第１のグランド導体とを含んでおり、

前記第３のコンデンサは、互いに対向する第３のコンデンサ導体と第３のグランド導体とを含んでおり、

前記第１のインダクタ導体は、前記第１のコンデンサ導体に電気的に接続される第３の接続部及び前記第１のグランド導体に電気的に接続される第４の接続部を有しており、

前記第３のインダクタ導体は、前記第３のコンデンサ導体に電気的に接続される第５の接続部及び前記第３のグランド導体に電気的に接続される第６の接続部を有しており、

前記積層方向から平面視したときに、前記第３の接続部から前記第４の接続部へと向かうときに前記第１のインダクタ導体が周回する第

１の方向は、前記第１の接続部から前記第２の接続部へと向かうときに前記第１の領域形成部が周回する第２の方向と同じであり、

前記積層方向から平面視したときに、前記第５の接続部から前記第６の接続部へと向かうときに前記第３のインダクタ導体が周回する第３の方向は、前記第１の接続部から前記第２の接続部へと向かうときに前記第２の領域形成部が周回する第４の方向と同じであること、

を特徴とする請求項１又は請求項２のいずれかに記載の電子部品。

[請求項4] 前記第２のインダクタ導体は、前記積層方向から見たときに、Ｓ字形状をなしていること、

を特徴とする請求項３に記載の電子部品

[請求項5] 前記第１の方向と前記第３の方向とは逆であること、

を特徴とする請求項３又は請求項４のいずれかに記載の電子部品。

[請求項6] 前記積層方向から平面視したときに、前記第１のインダクタ導体と前記第３のインダクタ導体とは、線対称な関係にあること、

を特徴とする請求項５に記載の電子部品。

[請求項7] 前記第１の方向と前記第３の方向とは同じあること、

を特徴とする請求項３又は請求項４のいずれかに記載の電子部品。

[請求項8] 前記積層方向から平面視したときに、前記第１のインダクタ導体と前記第３のインダクタ導体とは、点対称な関係にあること、

を特徴とする請求項７に記載の電子部品。

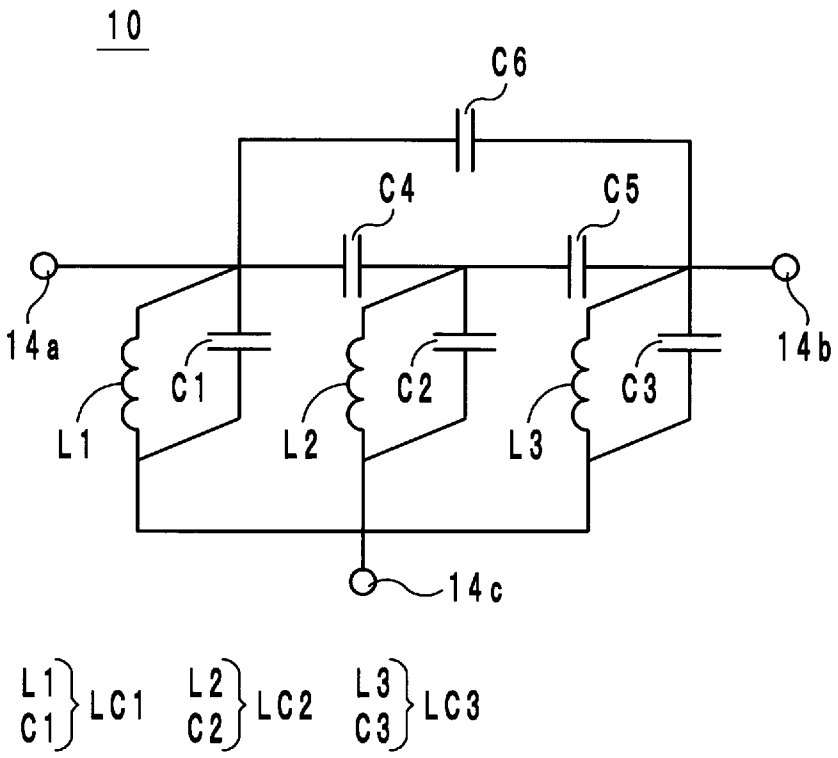
[請求項9] 前記積層体において前記積層方向の一方側に位置する面は、実装面であり、

前記第２のインダクタ導体は、前記第１のインダクタ導体及び前記第３のインダクタ導体よりも前記積層方向の他方側に設けられていること、

を特徴とする請求項１ないし請求項８のいずれかに記載の電子部品。

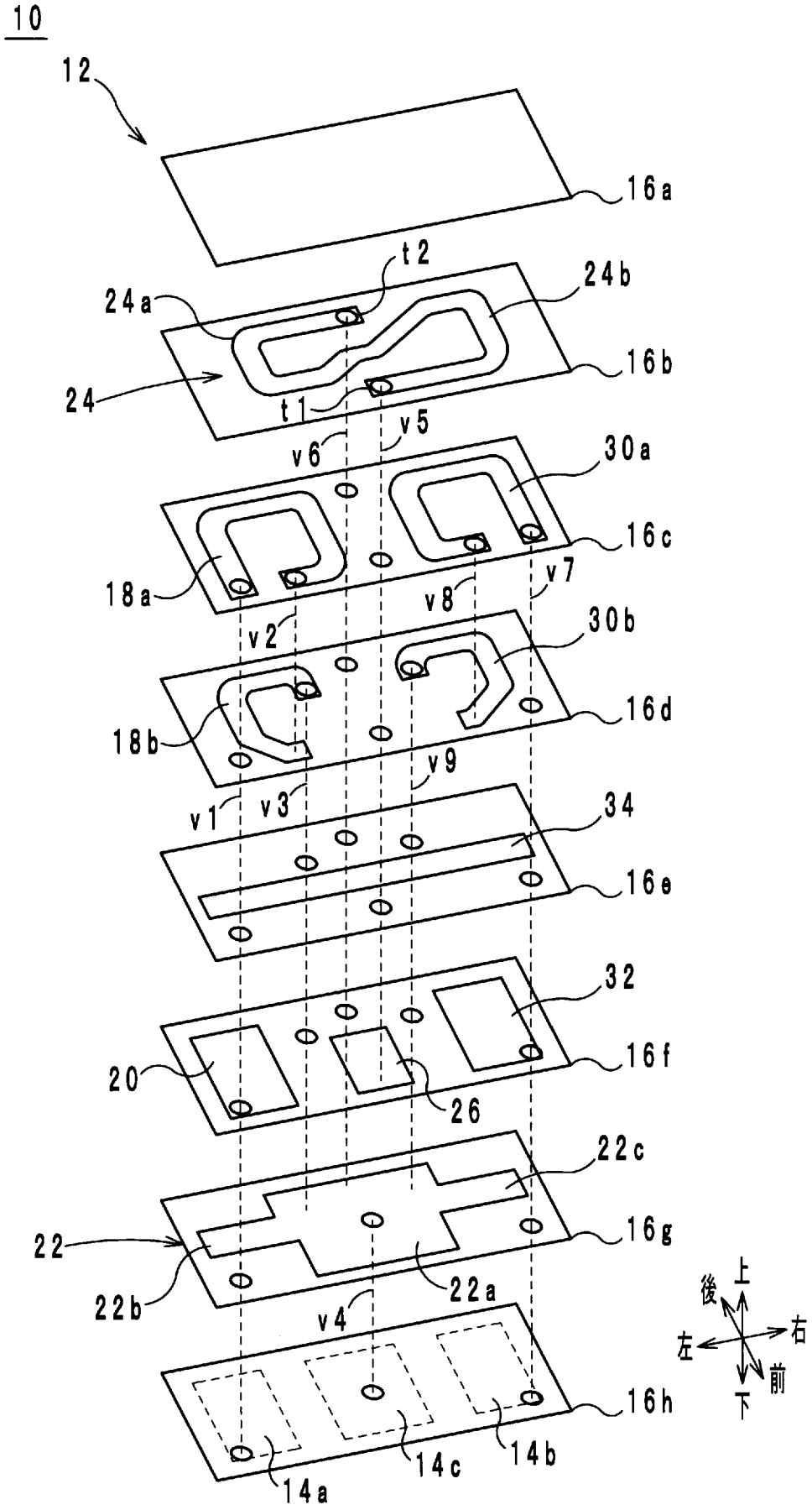
[図1]

図1


10
C6
C4
C5
14a
14b
C1
C2
C3
L1
L2
L3
14c
L1
C1
LC1
L2
C2
LC2
L3
C3
LC3

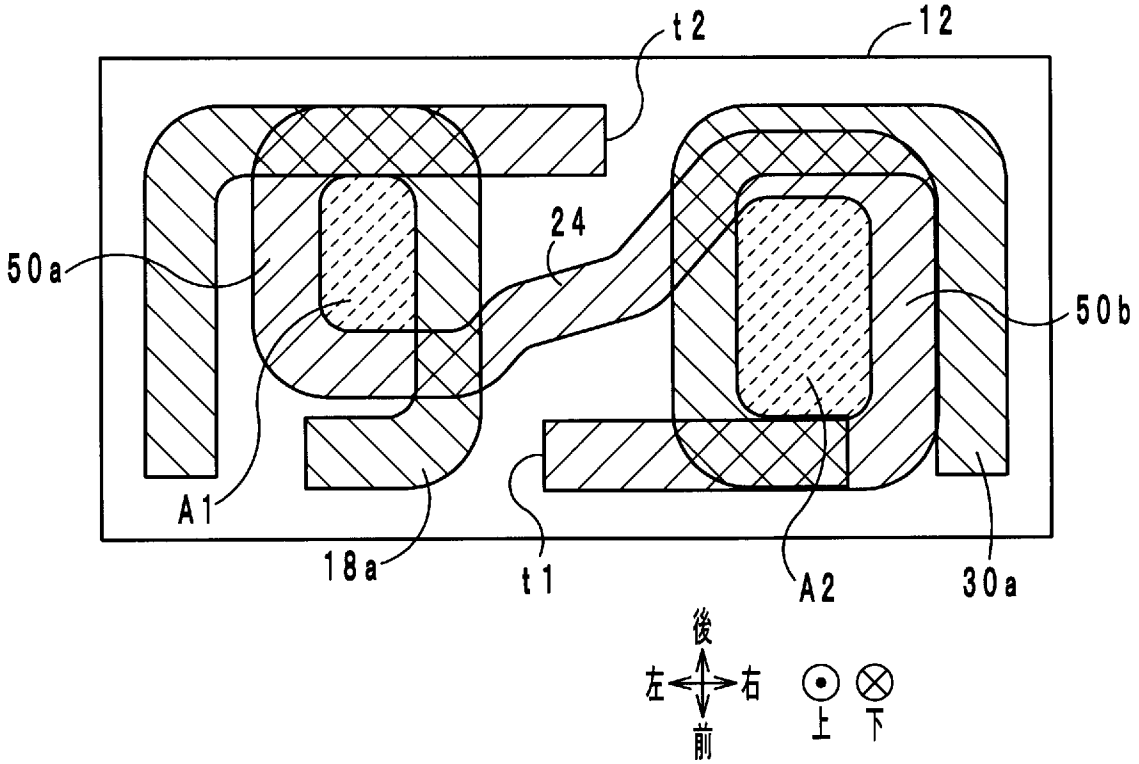
[図2]

図2


10
12
16a
t2
24a
24b
24
16b
t1
v5
v6
30a
16c
18a
v7
v8
v2
30b
18b
16d
v9
v1
v3
34
16e
32
20
16f
26
22c
22
16g
22b
22a
v4
16h
14c
14b
14a
後
上
右
左
前
下

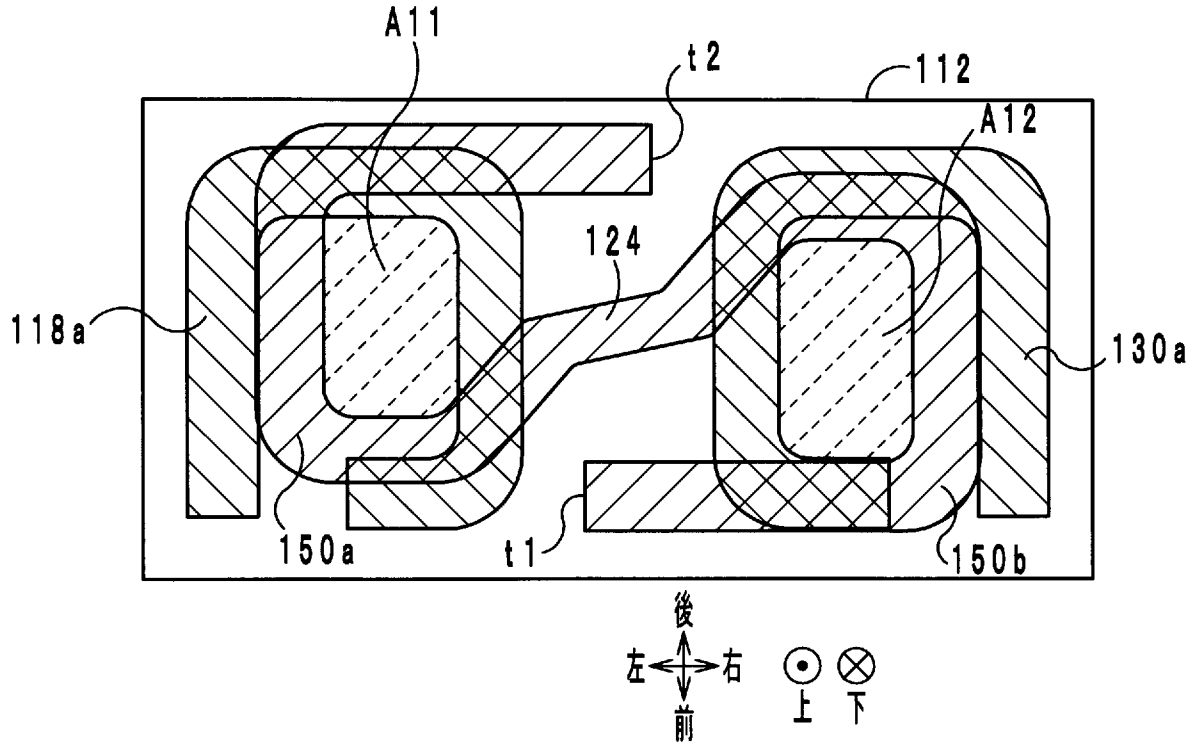
[図3]

図3


t2
12
24
50a
50b
A1
18a
t1
A2
30a
後
左
右
前
上
下

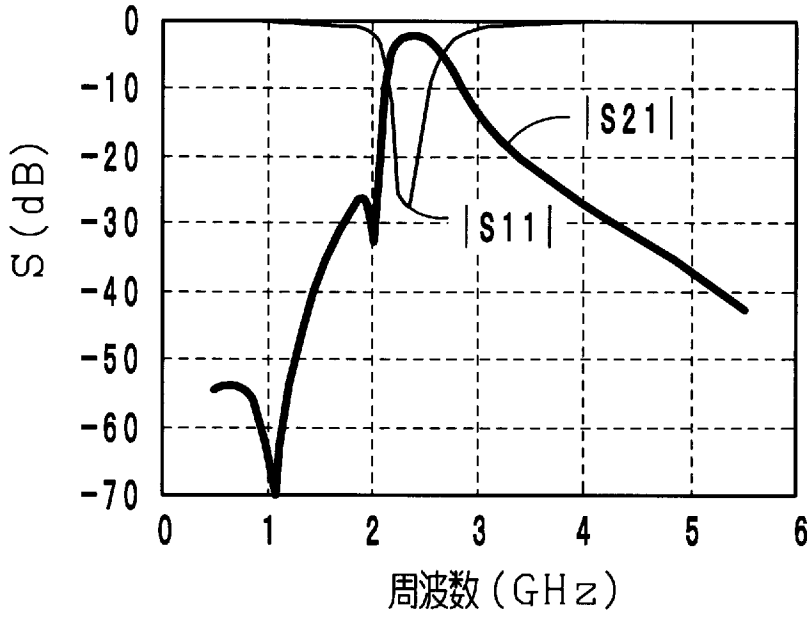
[図4]

図4


A11
t2
112
A12
124
118a
130a
150a
t1
150b
後
左
右
前
上
下

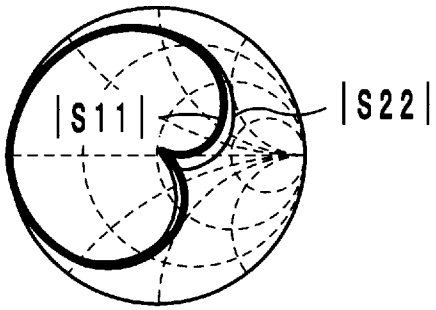
[図5A]

図5A



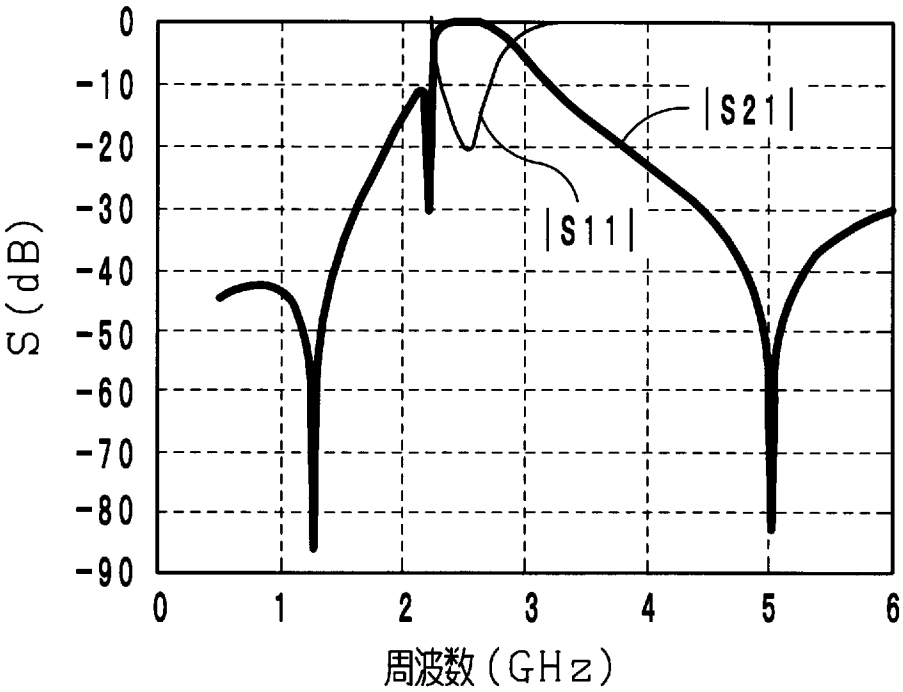
[図5B]

図5B



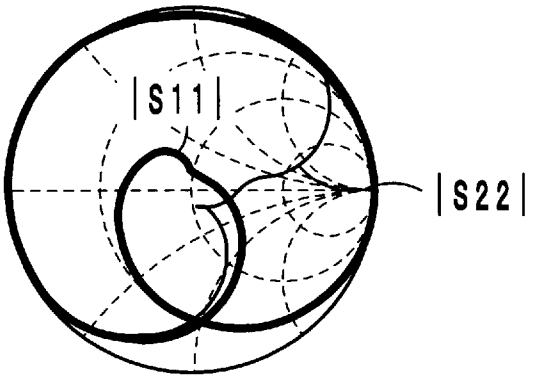
[図5C]

図5C



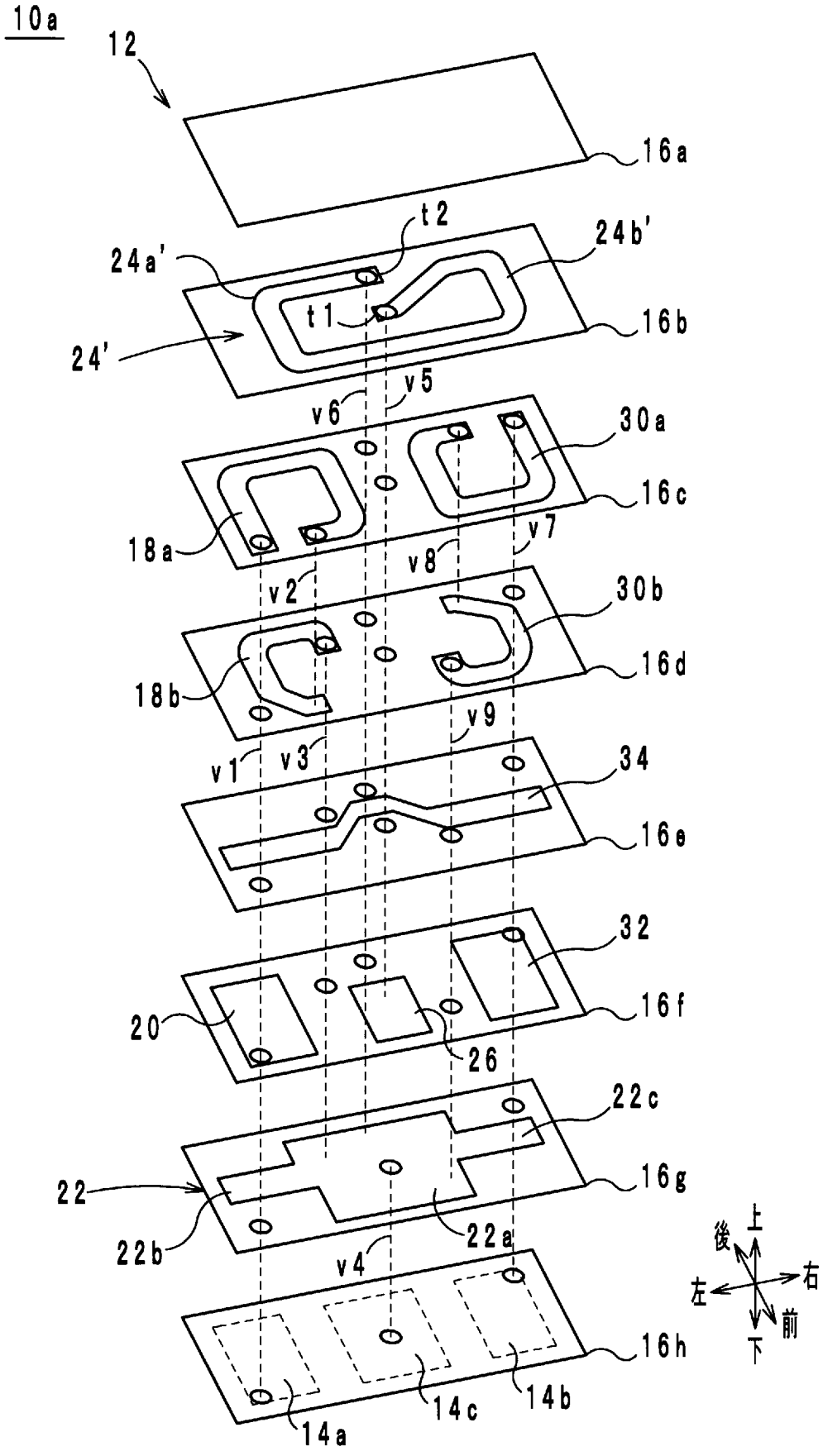
[図5D]

図5D



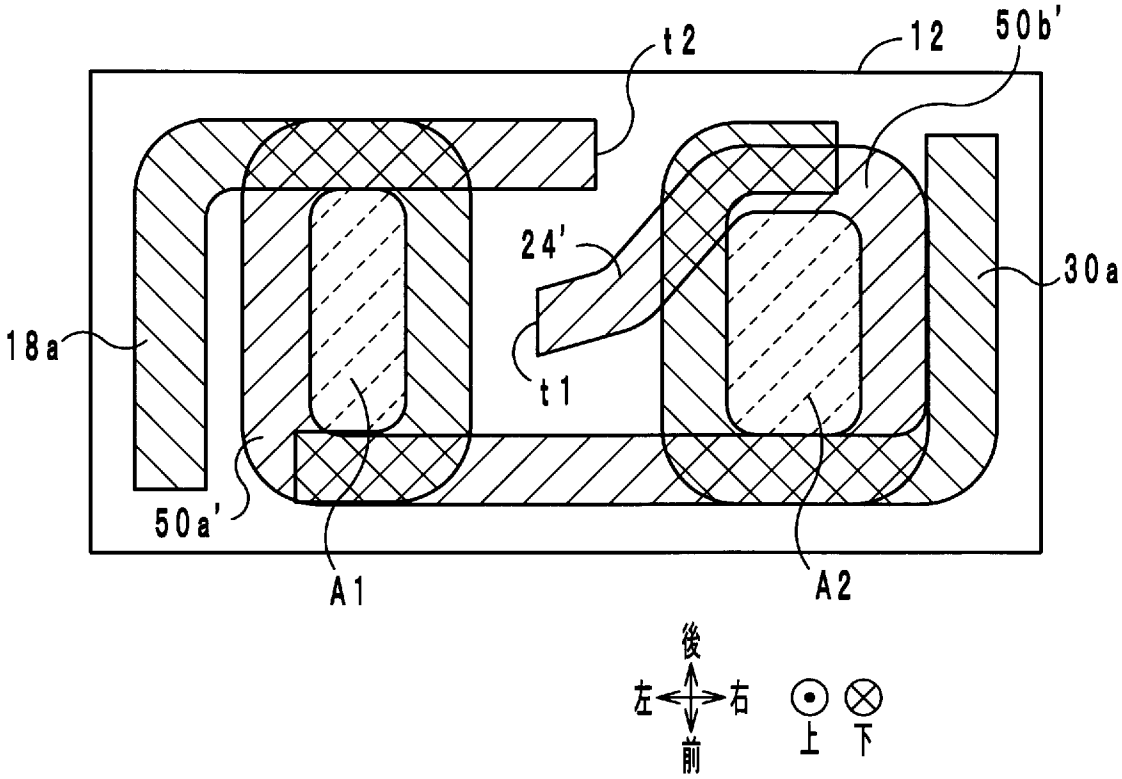
[図6]

図6


10a
12
16a
t2
24b'
24a'
t1
16b
24'
v5
v6
30a
16c
18a
v7
v8
v2
30b
16d
18b
v9
v1
v3
34
16e
32
16f
20
26
22c
16g
22
22b
22a
v4
16h
14c
14b
14a
後
上
右
左
前
下

[図7]

図7



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/050496

A. CLASSIFICATION OF SUBJECT MATTER
H03H7/075(2006.01)i, *H01F17/00*(2006.01)i, *H01F27/00*(2006.01)i, *H01G4/40*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03H7/075, H01F17/00, H01F27/00, H01G4/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2009/041294 A1 (Murata Mfg. Co., Ltd.), 02 April 2009 (02.04.2009), paragraphs [0035] to [0073]; fig. 4, 5 & US 2010/0171568 A1 paragraphs [0040] to [0089]; fig. 4, 5 & WO 2009/041294 A1 & EP 2173032 A1 & KR 10-2010-0046029 A & CN 101809865 A & TW 200917563 A	1-9
A	JP 2000-323902 A (Murata Mfg. Co., Ltd.), 24 November 2000 (24.11.2000), paragraphs [0012] to [0020]; fig. 1, 8 & US 6424235 B1 column 3, line 4 to column 4, line 16; fig. 1, 8 & EP 1050959 A2 & DE 60043473 D	1-9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 February 2016 (02.02.16)	16 February 2016 (16.02.16)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/050496

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-136644 A (TDK Corp.), 01 June 1993 (01.06.1993), paragraphs [0026] to [0037]; fig. 2, 3 (Family: none)	1-9
A	JP 2003-045723 A (Toko, Inc.), 14 February 2003 (14.02.2003), paragraph [0010]; fig. 5, 7 (Family: none)	1-9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０５０４９６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03H7/075(2006.01)i, H01F17/00(2006.01)i, H01F27/00(2006.01)i, H01G4/40(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03H7/075, H01F17/00, H01F27/00, H01G4/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2009/041294 A1 (株式会社村田製作所) 2009.04.02, 段落[0035]-[0073], 図4,5 & US 2010/0171568 A1, 段落[0040]-[0089], 図4,5 & WO 2009/041294 A1 & EP 2173032 A1 & KR 10-2010-0046029 A & CN 101809865 A & TW 200917563 A	1-9
A	JP 2000-323902 A (株式会社村田製作所) 2000.11.24, 段落[0012]-[0020], 図1,8 & US 6424235 B1, 第3欄第4行-第4欄第16行, 図1,8 & EP 1050959 A2 & DE 60043473 D	1-9

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０２．０２．２０１６	１６．０２．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｗ　３６５３
新井　寛
電話番号　０３－３５８１－１１０１　内線　３５７６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 5-136644 A（テイーデイーケイ株式会社）1993.06.01，段落[0026]-[0037]，図2,3（ファミリーなし）	1-9
A	JP 2003-045723 A（東光株式会社）2003.02.14，段落[0010]，図5,7（ファミリーなし）	1-9