



(12) 发明专利

(10) 授权公告号 CN 101803002 B

(45) 授权公告日 2013. 01. 09

(21) 申请号 200880106202. 7

(22) 申请日 2008. 09. 11

(30) 优先权数据

0757511 2007. 09. 12 FR

(85) PCT申请进入国家阶段日

2010. 03. 09

(86) PCT申请的申请数据

PCT/EP2008/062018 2008. 09. 11

(87) PCT申请的公布数据

W02009/034113 EN 2009. 03. 19

(73) 专利权人 S. O. I. TEC 绝缘体上硅技术公司

地址 法国贝尔尼

(72) 发明人 B · 苏利耶布歇 S · 凯尔迪勒

W · 施瓦岑巴赫

(74) 专利代理机构 北京戈程知识产权代理有限公司 11314

代理人 程伟 王锦阳

(51) Int. Cl.

H01L 21/762 (2006. 01)

(56) 对比文件

CN 1881644 A, 2006. 12. 20,

US 2007119812 A1, 2007. 05. 31,

审查员 杨万里

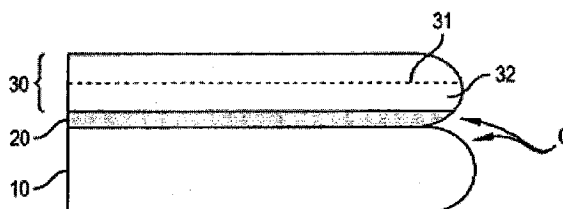
权利要求书 2 页 说明书 5 页 附图 4 页

(54) 发明名称

通过层转移制造结构的方法

(57) 摘要

本发明涉及一种通过将施主衬底 (30) 的层 (32) 转移到接受衬底 (10) 来制造半导体结构的方法, 所述方法包括如下步骤: (a) 在施主衬底 (30) 中生成脆化区 (31), 以便限定前述层 (32), (b) 处理施主衬底 (30) 和 / 或接受衬底 (10) 的表面, 以便增大两个衬底之间的键合强度, (c) 使施主衬底 (30) 直接晶片键合到接受衬底 (10), (d) 在脆化区 (31) 中分离施主衬底 (30), 以便形成所述半导体结构, 其中接受衬底的表面除周边的冠以外均被转移层 (32) 覆盖。所述方法的特征在于, 在步骤 (b) 中控制衬底表面的处理, 从而施主衬底与接受衬底之间的键合强度在这些衬底的周边区域中的增大低于键合强度在所述衬底的中心区域中的增大, 并且所述周边区域的宽度至少等于冠的宽度且低于 10mm。



1. 一种通过将施主衬底 (30) 的层 (32) 转移到接受衬底 (10) 来制造半导体结构的方法,所述方法包括如下步骤:

(a) 在施主衬底 (30) 中生成脆化区 (31),以便限定前述层 (32),

(b) 对施主衬底 (30) 和 / 或接受衬底 (10) 的表面进行等离子体处理,以便增大两个衬底之间的键合强度,

(c) 使施主衬底 (30) 直接晶片键合到接受衬底 (10),

(d) 在脆化区 (31) 中分离施主衬底 (30),以便形成所述半导体结构,其中接受衬底的表面除周边的冠以外均被转移层 (32) 覆盖,

所述方法的特征在于,在步骤 (b) 中控制衬底的等离子体处理以使衬底的周边区域不暴露给等离子体,从而施主衬底与接受衬底之间的键合强度在所述周边区域中不被增大,并且所述周边区域的宽度至少等于冠的宽度且低于 10mm。

2. 根据权利要求 1 所述的方法,其特征在于,所述周边区域的宽度在 0.2 至 10mm 之间。

3. 根据权利要求 1 所述的方法,其特征在于,所述周边区域的宽度在 0.5 至 2.5mm 之间。

4. 根据权利要求 1 所述的方法,其特征在于,所述方法包括,在步骤 b) 之前,试验确定冠的宽度。

5. 根据权利要求 4 所述的方法,其特征在于,试验确定冠的宽度涉及通过将施主衬底的层转移到接受衬底来制造半导体参考结构,包括如下步骤:

a) 在施主衬底中生成脆化区,以便限定所述层,

b) 对施主和 / 或接受衬底的表面进行等离子体处理,以便增大两个衬底之间的键合强度,

c) 使施主衬底直接晶片键合到接受衬底,

d) 在脆化区中分离施主衬底,以便测量所述参考结构上的接受衬底的冠的宽度。

6. 一种通过将施主衬底 (30) 的层 (32) 转移到接受衬底 (10) 来制造半导体结构的方法,所述方法包括如下步骤:

(a) 在施主衬底 (30) 中生成脆化区 (31),以便限定前述层 (32),

(b) 处理施主衬底 (30) 和 / 或接受衬底 (10) 的表面,以便增大两个衬底之间的键合强度,所述处理是对衬底的整个表面执行的以下处理:包括在低于 50°C 的温度执行 SC1 的湿洗或者等离子体激活,

(c) 使施主衬底 (30) 直接晶片键合到接受衬底 (10),

(d) 在脆化区 (31) 中分离施主衬底 (30),以便形成所述半导体结构,其中接受衬底的表面除周边的冠以外均被转移层 (32) 覆盖,所述方法的特征在于,在步骤 (b) 中,在处理衬底之后通过衬底的周边区域的化学蚀刻执行去激活,从而施主衬底与接受衬底之间的键合强度在所述周边区域中的增大低于键合强度在所述衬底的中心区域中的增大,并且所述周边区域的宽度至少等于冠的宽度且低于 10mm。

7. 根据权利要求 6 所述的方法,其特征在于,周边区域中的键合强度比衬底的中心区域中的键合强度至少低 15%。

8. 根据权利要求 6 所述的方法,其特征在于,所述周边区域的宽度在 0.2 至 10mm 之间。

9. 根据权利要求 6 所述的方法,其特征在于,所述周边区域的宽度在 0.5 至 2.5mm 之

间。

10. 根据权利要求 6 所述的方法,其特征在于,所述方法包括,在步骤 (b) 之前,试验确定冠的宽度。

11. 根据权利要求 10 所述的方法,其特征在于,试验确定冠的宽度涉及通过将施主衬底的层转移到接受衬底来制造半导体参考结构,包括如下步骤:

- a) 在施主衬底中生成脆化区,以便限定所述层,
- b) 处理施主和 / 或接受衬底的表面,以便增大两个衬底之间的键合强度,
- c) 使施主衬底直接晶片键合到接受衬底,
- d) 在脆化区中分离施主衬底,以便测量所述参考结构上的接受衬底的冠的宽度。

12. 根据权利要求 6 所述的方法,其特征在于,在旋转衬底时通过喷射将蚀刻溶液分散到衬底的周边区域上。

通过层转移制造结构的方法

技术领域

[0001] 本发明涉及一种通过层转移制造结构的方法。该方法特别用于利用 Smart Cut™ 技术进行的 SOI (绝缘体上硅) 的制造中。

背景技术

[0002] Smart Cut™ 可以将施主衬底的薄层转移到接受衬底, 并包括以下步骤:

[0003] a) 将原子种类注入施主衬底中, 以便在与待转移的薄层的厚度相等的深度处生成脆化区。

[0004] b) 与衬底接触并直接晶片键合。

[0005] 由于晶片表现出卷边 (ERO) 并因此在其周边附近不接触, 因此除周边以外, 衬底的整个表面都被键合, 如图 1 所示。

[0006] c) 在脆化区分离施主衬底, 并将薄层转移到接受衬底。

[0007] 衬底通常以圆形晶片的形式出现; 例如, 现在使用 300mm 的晶片。

[0008] 未发生薄层转移的周边区域被称为冠 (crown)。参考图 2, 其显示了 SOI 晶片的四个周边区域的俯视图, 冠 CP 位于接受衬底的圆周 100 (冠的外边缘) 与转移层的圆周 200 (内边缘) 之间。在图 2 的晶片上, 冠 CP 是均匀的, 即 SOI 圆周是均匀的。

[0009] 在直接晶片键合之前, 可以对衬底的至少其中之一的表面进行等离子体激活。该激活可以显著增强键合强度。

[0010] 还可以通过键合前的适当清洗来增强键合强度, 例如 O_3 /SC1/SC2 类型的序列, 其中在 50°C 以下的温度执行 SC1。

[0011] 但是已发现, 增强键合强度可以在最终产物 (即分离后获得的 SOI) 中产生不均匀的冠宽 (在本领域被称为“锯齿形边”)。所出现的现象是在分离之后冠包括已经被转移的小的独立区。

[0012] 因此, 在几百微米的长度上、朝接受衬底的周边出现转移区的随机的、局部的增大, 从而冠宽变得不均匀。在图 3 的照片中可见转移区的增大, 其中较浅的区域表示被转移的层, 较深的层是冠。

[0013] 文件 W02007/06145 公开了一种防止 SOI 中边缘空洞的形成的方法, 所述的边缘空洞是优选地位于 SOI 的周边处的未被转移的区域。

[0014] 因此本发明的一个目的是提供一种通过层转移制造结构的方法, 以便保证被转移的层的边缘是均匀的, 没有任何局部增大。

发明内容

[0015] 本发明的第一目的是一种通过将施主衬底的层转移到接受衬底上来制造半导体结构的方法, 所述方法包括以下步骤:

[0016] (a) 在施主衬底上生成脆化区, 以便限定前述层,

[0017] (b) 处理施主和 / 或接受衬底的表面, 以便增大两个衬底之间的键合强度,

- [0018] (c) 使施主衬底直接晶片键合到接受衬底，
- [0019] (d) 在脆化区中分离施主衬底，以便形成所述半导体结构，其中接受衬底的表面除周边的冠以外均被转移层 (32) 覆盖。
- [0020] 前述方法的特征在于，在步骤 (b) 中，控制衬底表面的处理，从而施主衬底与接受衬底之间的键合强度在这些衬底的周边区域中的增大低于键合强度在所述衬底的中心区域中的增大，并且所述周边区域的宽度至少等于冠的宽度且低于 10mm。
- [0021] 根据本发明的其他可能特征：
- [0022] - 衬底之间的键合强度在周边区域中不被增大；
- [0023] - 周边区域中的键合强度比衬底的中心区域中的键合强度至少低 15%；
- [0024] - 所述周边区域的宽度在 0.2 至 10mm 之间；
- [0025] - 所述方法包括，在步骤 (b) 之前，试验确定冠的宽度；
- [0026] - 试验确定冠的宽度涉及通过将施主衬底的层转移到接受衬底来制造半导体参考结构，包括如下步骤：
- [0027] a) 在施主衬底中生成脆化区，以便限定所述层，
- [0028] b) 处理施主和 / 或接受衬底的表面，以便增大两个衬底之间的键合强度，
- [0029] c) 使施主衬底直接晶片键合到接受衬底，
- [0030] d) 在脆化区中分离施主衬底，以便测量所述参考结构上的接受衬底的冠的宽度。
- [0031] - 根据本发明的第一实施例，步骤 (b) 中的处理涉及等离子体激活，其中周边区域不暴露给等离子体；
- [0032] - 根据本发明的变化例，步骤 (b) 包括整个衬底表面的等离子体激活或清洗（优选地，在低于 50℃ 的温度执行 SC1 清洗），然后去激活（deactivation）周边区域，通过周边区域的化学蚀刻执行所述去激活；为此，在旋转衬底时通过喷射将蚀刻溶液分散到衬底的周边区域上。

附图说明

- [0033] 参考附图通过以下详细描述可以理解本发明的其他特征和优点，其中：
- [0034] 图 1 是穿过两个晶片的剖面照片，其显示 SOI 冠的起始位置处的卷边；
- [0035] 图 2 是显示均匀冠的 SOI 晶片的边缘的俯视图；
- [0036] 图 3 是显示锯齿形边缘现象的晶片的冠的照片；
- [0037] 图 4 是在 SOI 的制造中、在施主衬底被键合到接受衬底上之后结构的剖面图；
- [0038] 图 5 是薄层分离和转移之后上述结构的剖面图；
- [0039] 图 6 显示本发明的第一实施例；
- [0040] 图 7 显示本发明的第二实施例；
- [0041] 图 8 显示本发明的第三实施方案；
- [0042] 图 9 显示本发明的第四实施例。

具体实施方式

- [0043] SOI 晶片注释：
- [0044] 图 4 显示了施主衬底 30 被键合到接受衬底 10 上之后获得的结构。

[0045] 当使用 Smart Cut™ 技术时,施主衬底 30 例如可以被氧化物的层 20 覆盖。通过本领域技术人员已知的方法,氧化物可以被沉积或者通过施主衬底的热氧化而形成。

[0046] 然后施主衬底 30 接受原子种类的注入,例如氢和 / 或氦,例如,调节注入的剂量和强度从而在与待转移的施主衬底层的厚度匹配的深度处获得注入峰值。被注入原子种类的区域 31 被称为脆化区。

[0047] 一旦施主衬底 30 的表面和 / 或接受衬底 10 已经经过等离子体激活,适当地,使衬底接触并直接晶片键合。

[0048] 等离子体激活的效果是增大两个衬底之间的键合强度。

[0049] 还可以通过在键合之前进行 O_3 /RCA 清洗来获得该键合强度的增大,其中在低于 50°C 的温度执行 SC1。该清洗对于本领域技术人员来说是公知的,因此在此不再详细描述。只简单地指出 RCA 涉及被称为 SC1 和 SC2 的浴序列。SC1 是 H_2O 、 H_2O_2 和 NH_4OH 的混合物。SC2 是 H_2O 、 H_2O_2 和 HCl 的混合物。 H_2O 中的冲洗步骤插入 SC1 和 SC2 浴之间。 O_3 清洗对应于其中溶解有臭氧气体的第一 H_2O 浴。

[0050] 如图 4 所示,两个衬底的晶片没有垂直于表面的边缘,相反,它们表现出箭头标记 C 所示的卷边。因此衬底 10 和 30 没有键合到边缘,而是键合到卷边。

[0051] 然后,沿着脆化区 31 分离施主衬底 30。为此,可以通过机械力或者提高温度来开始分离;该分离以分离波的形式传播到整个表面。所获得的 SOI 结构显示在图 5 中。由于在晶片边缘处存在卷边,因此从施主衬底 30 被转移的部分不延伸到接受衬底 10 的整个表面上,而是仅延伸到周边的冠 CP 的边缘。

[0052] 对于 300mm 的晶片,周边的冠 CP 相对于晶片的边缘通常是 1mm 宽。

[0053] 通过周边的冠 CP 中的转移区(换言之,氧化物 20 和薄层 32)的存在来解释背景技术部分中介绍的锯齿形边缘现象。

[0054] 在一般采用的等离子体激活过程中,等离子体激活衬底的整个有用表面(被称为“前面”)以及晶片边缘,但是不激活不暴露给等离子体的后面,因为其位于电极上。

[0055] 发明的具体描述

[0056] 由于晶片卷边处的过强键合,会出现锯齿形边缘现象。

[0057] 实际上,在键合前施主和 / 或接受衬底的等离子体激活或适当的清洗之后进行的键合作用中,两个晶片更强地彼此粘着,这减小了转移后的冠的宽度。

[0058] 这由以下事实解释:卷边不是凸出的角,而是晶片边缘的平缓曲线。

[0059] 如果键合的晶片边缘表现出局部不规则性,则等离子体激活后的转移在冠中再现这些导致锯齿形边缘的可能的不规则。

[0060] 如果没有激活,则键合不传播到这些不均匀的边缘(虽然不能排除在衬底内还存在表面不规则性的可能性,由于键合表面的局部平行结构,不能显现衬底内的表面不规则性),且转移生成更宽的且更均匀的冠,换言之,没有锯齿形边缘的冠。

[0061] 一般来说,本发明能够通过控制已被处理的衬底的表面的激活或清洗来避免锯齿形边缘现象,从而控制两个衬底之间的键合强度。实际上,可以设想如果可以在衬底的周边附近保持或获得弱键合强度,则可以限制冠中出现转移区的风险。

[0062] 为此,第一方案是通过在周边区域中不执行激活来保持周边区域中的低键合强度。

[0063] 可选地,通过在键合之前激活或清洗可以减小所获得的较高的键合强度。

[0064] 在两种情况中,控制键合前的激活或清洗,从而最终衬底之间键合强度的增大在周边区域中比在这些衬底的中心区域中要弱。典型的,周边区域中的键合强度将比衬底的中心区域中的键合强度至少低 15%。

[0065] 本发明的第一实施例包括以下步骤:等离子体激活除周边区域外一个衬底和 / 或另一个衬底的被键合在它(它们)之上的整个表面。

[0066] 本发明的可变例包括以下步骤:在键合待键合的一个衬底和 / 或另一个衬底的整个表面之前,执行等离子体激活或清洗,然后(在键合之前)仅在周边区域中执行局部去激活(键合之前)。

[0067] 发生去激活或未激活(non-activation)的周边区域的宽度通常在 0.2 至 10mm 之间,特别在 0.5 至 2.5mm 之间,优选为 2mm。

[0068] 该宽度通常对应于大于或等于冠宽度的宽度,在分离开始时,冠的宽度一般在 0.2 至 2mm 之间,特别在 0.8 至 1.2mm 之间。

[0069] 在实际应用中,在采用用于希望获得的结构相同步骤之前制造参考结构是有利的,换言之:

[0070] i) 在施主衬底中生成脆化区,以限定层,

[0071] ii) 处理施主和 / 或接受衬底的表面,以便增大两个衬底之间的键合强度,

[0072] iii) 在接受衬底上直接晶片键合施主衬底,

[0073] iv) 在脆化区中分离施主衬底。

[0074] 然后在参考结构上测量接受衬底上的冠的宽度,然后确定周边区域的宽度使其大于或等于在参考结构上测得的冠的宽度。

[0075] 还可以通过循环来执行,换言之,为周边区域设置任意宽度,例如 2mm,然后开始本发明中描述的步骤并测量所得的冠的宽度。对于随后的结构,调节周边区域的宽度使其大于或等于该冠的宽度。

[0076] 第一实施例:周边区域的未激活

[0077] 本发明的第一可能实施例涉及在键合前实施等离子体激活,控制该激活使得暴露到等离子体的一个或两个衬底的边缘不被等离子体激活。

[0078] 这样,边缘区域中衬底之间的键合强度的增大小于中心区域中键合强度的增大,如果键合强度确实增大的话。

[0079] 这类等离子体激活的启动取决于等离子体处理所使用的设备的类型。

[0080] 通过比待处理的衬底小的源生成等离子体,扫过整个表面通常使包括衬底的周边在内的整个衬底被均匀地处理。

[0081] 因此,本发明涉及修改扫过动作从而晶片边缘不被等离子体处理,例如用“点型”等离子体源扫过不包含距离边缘最近的几毫米(换言之,至少是将来的冠的宽度)的衬底表面。在此,点型源是指测定表面积为几平方毫米的源。图 6 显示了这种情况:虚线表示出点型等离子体源 P 的轨迹,该等离子体源 P 扫过衬底的除周边区域以外的整个表面。

[0082] 对于通过比最大衬底尺寸(即圆形晶片情况下的直径)长的线性源产生等离子体的情况,沿一个方向的移动通常可以通过一次或几次扫过均匀地处理衬底的整个表面。

[0083] 因此,本发明涉及将该线性源分裂成一连串小的点型源,并仅在小源不面对衬底

的周边时打开这些小源,从而扫过待处理的表面。

[0084] 参考图 7,线性等离子体源由一连串小的点型源 P 构成。线性源沿箭头方向移动。仅打开面对待激活区的源 P(其由浅色方形表示)。与边缘相对的源(由黑色方形表示)不产生等离子体,从而边缘不被处理。

[0085] 在最一般的情况下,通过尺寸与衬底相当的固定源产生等离子体,本发明涉及消除或限制等离子体,从而不激活晶片 4 的周边。

[0086] 为此,本发明构思,例如通过防止等离子体处理晶片的边缘来限制等离子体。

[0087] 参考图 8,例如可以通过连接到电极 3 上的环形隔板(annularscreen)2 获得上述限制,其中被处理的衬底 1 放在电极 3 上,且环形隔板 2 覆盖该衬底的边缘而不与其接触。隔板的内径等于被激活的表面的直径,且隔板被设计为与支撑衬底的电极具有相同的电势。晶片和悬于其上的隔板之间的空间的宽度等于周边区域的宽度,因此所述空间与等离子体 P 分离。

[0088] 隔板可以例如由与被处理的衬底相同的材料制成,这种结构能够限制被处理的衬底的污染。

[0089] 可以在等离子体处理前定位被分割为两个直径相对的移动部的隔板,并在等离子体处理后移走该隔板,从而利于接下来的在设备中对衬底的操作。

[0090] 隔板不必由实心材料制成;其也可以是最大网格尺寸小于 Debye 长度的格栅,从而对于等离子体来说其可以被看作实心材料,但是允许中性种类的循环(使用格栅能够在气流中获得较少的扰动)。可以用涂层覆盖制造格栅的框架的导电材料,以防止衬底的污染——例如用于 Si 衬底的 Si 或 SiC 膜。

[0091] 第二实施例:周边区域的去激活

[0092] 根据本发明的变化例,通过键合之前的待键合的一个衬底和/或另一个衬底的整个表面的等离子体激活或适当清洗,然后例如借助于化学清洗仅在边缘区域中执行局部去激活(键合之前),来获得键合强度的增大。

[0093] 实际上,可以通过化学蚀刻衬底边缘处的等离子体修改厚度的全部或部分来部分或完全破坏涉及几十埃的深度处的表面修改的等离子体激活,从而获得均匀的冠宽度。

[0094] 类似地,对于键合前的适当清洗,可以通过适当增大周边区域中的表面的微观粗糙度来获得去激活(在周边区域中,平均粗糙度通常被增大 0.3 埃的量级)。

[0095] 从实用的观点来看,参考图 9,在衬底 1 旋转时借助于利用喷射的湿洗,可以仅在衬底 1 的周边处准确地引导化学产物的喷射,从而周边区域被去激活。

[0096] 被分散的化学产物将蚀刻被等离子体或清洗激活的表面上存在的材料。例如,在存在 SiO₂ 的情况下,可以使用基于 NH₄OH、H₂O₂、H₂O 的混合物(例如在 20-80℃ 稀释的 SC1)或者甚至于很稀的基于 HF 酸的溶液(例如用 0.5% 的 HF 蚀刻 4nm,然后分散含臭氧的水,以便在键合之前恢复晶片边缘的亲水性)。

[0097] 由于衬底旋转产生的离心力,蚀刻溶液局部保持在周边区域中。

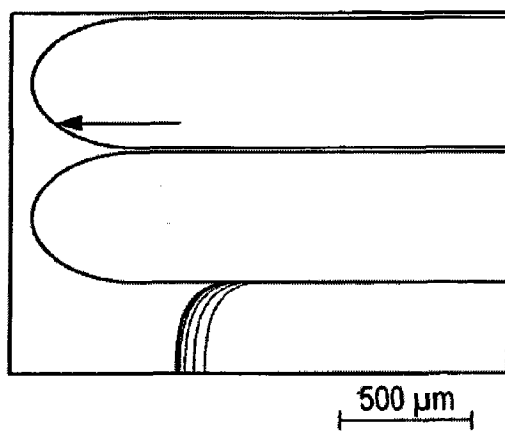


图 1

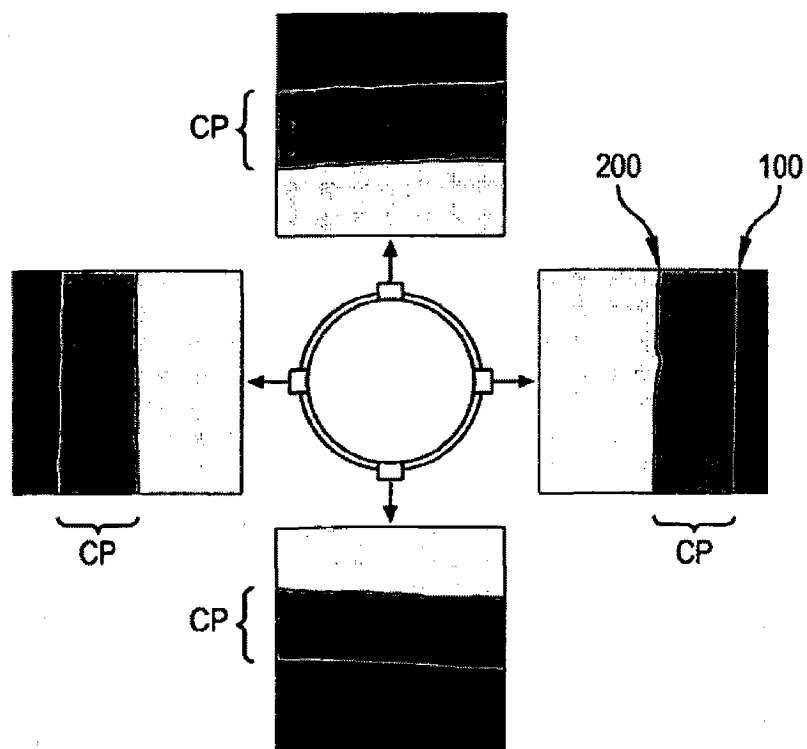


图 2

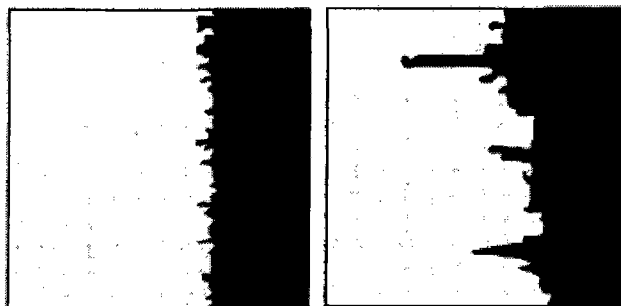


图 3

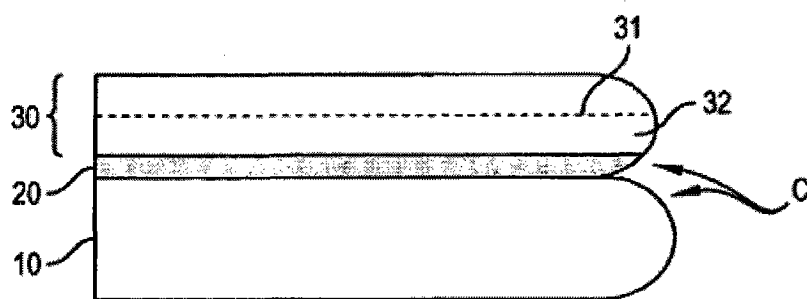


图 4

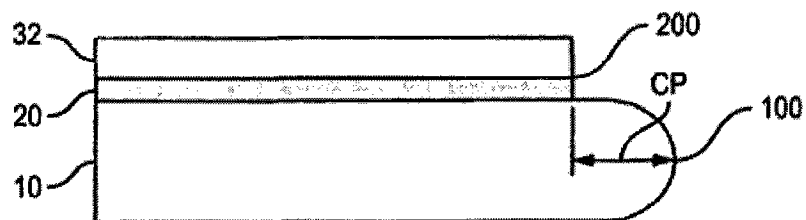


图 5

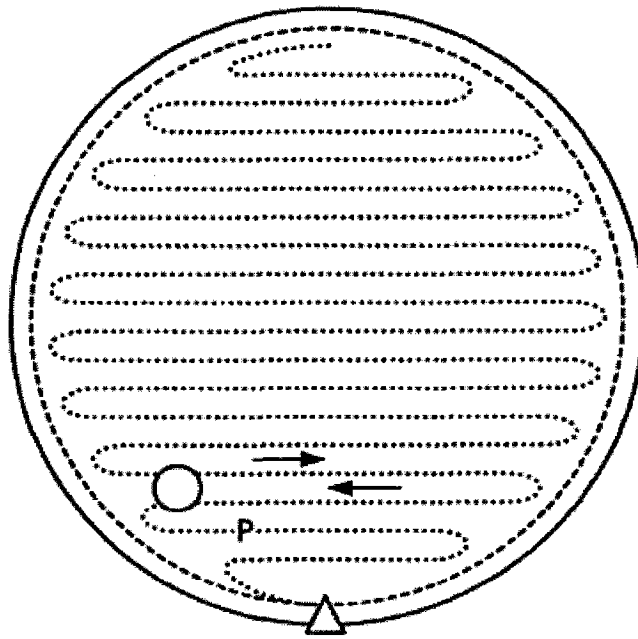


图 6

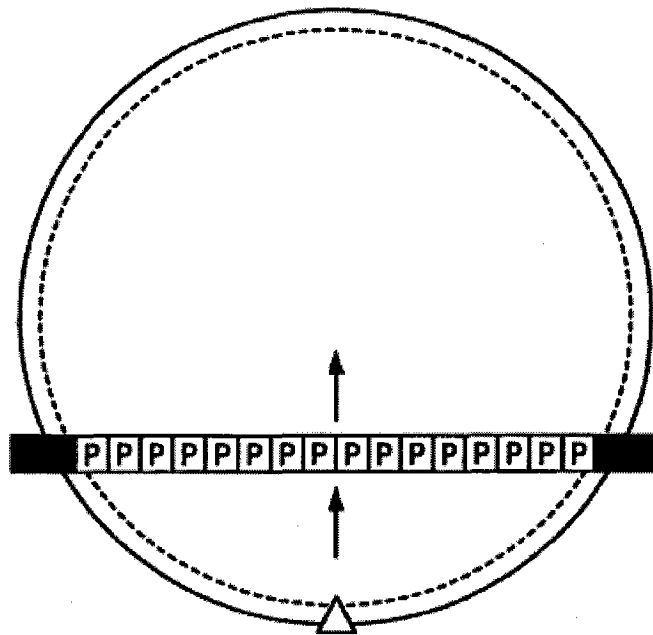


图 7

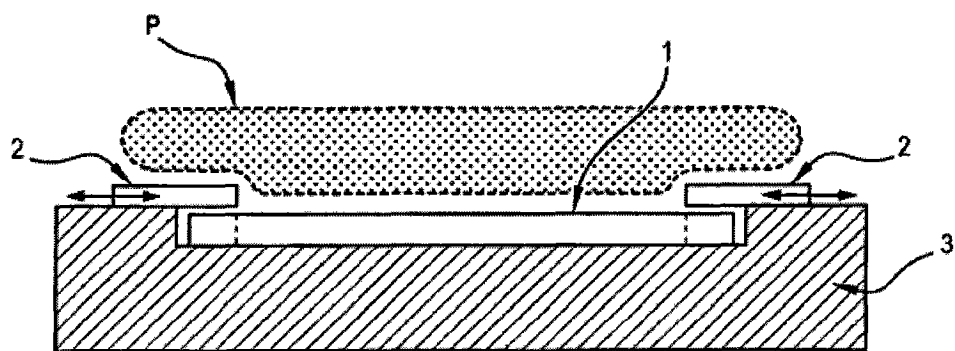


图 8

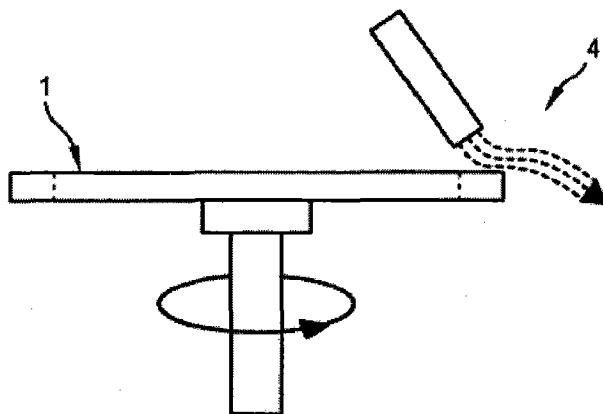


图 9