

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6077668号
(P6077668)

(45) 発行日 平成29年2月8日(2017.2.8)

(24) 登録日 平成29年1月20日(2017.1.20)

(51) Int.Cl. F I
H02P 6/08 (2016.01) H02P 6/08
H02P 25/16 (2006.01) H02P 25/16

請求項の数 60 (全 27 頁)

(21) 出願番号	特願2015-542795 (P2015-542795)	(73) 特許権者	513172928
(86) (22) 出願日	平成25年11月14日 (2013.11.14)		キューエム・パワー・インコーポレイテッド
(65) 公表番号	特表2015-535170 (P2015-535170A)		QM POWER, INC
(43) 公表日	平成27年12月7日 (2015.12.7)		アメリカ合衆国64081ミズーリ州リー
(86) 国際出願番号	PCT/US2013/070208		ズ・サミット、サウスイースト・ブロード
(87) 国際公開番号	W02014/078607		ウェイ・ドライブ1111番
(87) 国際公開日	平成26年5月22日 (2014.5.22)	(74) 代理人	100101454
審査請求日	平成28年6月1日 (2016.6.1)		弁理士 山田 卓二
(31) 優先権主張番号	61/726,550	(74) 代理人	100081422
(32) 優先日	平成24年11月14日 (2012.11.14)		弁理士 田中 光雄
(33) 優先権主張国	米国 (US)	(74) 代理人	100125874
早期審査対象出願			弁理士 川端 純市

最終頁に続く

(54) 【発明の名称】 分割相交流同期モータコントローラ

(57) 【特許請求の範囲】

【請求項1】

複数の分割モータ相巻線と、
 上記複数の分割モータ相巻線の間に接続された直流（DC）電源と、
 上記DC電源から絶縁されかつ上記複数の分割モータ相巻線の間に接続された少なくとも1つの電源スイッチを含む電源スイッチ回路と、
 交流（AC）サイクルの第1の部分において上記少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止するための第1の素子と、
 上記ACサイクルの第2の部分において上記少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止するための第2の素子とを備える回路。

10

【請求項2】

上記第1及び第2の素子のうちの上記少なくとも1つの素子は、
 上記DC電源に電氣的に接続された上記複数の分割モータ相巻線からのタップと、
 上記DC電源に接続されて上記DC電源に電源を供給する二次相コイル巻線と、
 上記複数の分割モータ相巻線と上記電源スイッチ回路との間に接続された1つ以上の抵抗と、
 上記複数の分割モータ相巻線と上記電源スイッチ回路との間に接続された1つ以上のツェナーダイオードとからなるグループのうちの少なくとも1つの部材を備える請求項1に記載その回路。

【請求項3】

20

上記第1及び第2の素子のうちの上記少なくとも1つの素子は、上記複数の分割モータ相巻線と上記電源スイッチ回路との間の電圧降下を生成するための電気素子を備え、上記電源スイッチ回路の少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止する請求項1に記載の回路。

【請求項4】

モータのための回路であって、

少なくとも概ね半分に分割された複数の分割モータ相巻線と、

上記複数の分割モータ相巻線の間に接続され、上記複数の分割モータ相巻線から転送された交流(AC)電力を受電し、AC電力を直流(DC)電源に変換するDC電源と、

上記複数の分割モータ相巻線と上記DC電源との間の電流経路の外側に設けられ、上記複数の分割モータ相巻線の間に接続された少なくとも1つの電源スイッチを備え、上記複数の分割モータ相巻線からのAC電力を受電する電源スイッチ回路と、

上記DC電源に接続された第1の素子であって、ACサイクルの第1の部分において上記少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止する第1の素子と、

上記DC電源に接続された第2の素子であって、上記ACサイクルの第2の部分において上記少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止する第2の素子とを備える回路。

【請求項5】

上記第1及び第2の素子のうちの各素子は、

上記複数の分割モータ相巻線と上記電源スイッチ回路との間の1つ以上の抵抗と、

上記複数の分割モータ相巻線と上記電源スイッチ回路との間の1つ以上のツェナーダイオードとからなるグループのうちの少なくとも1つの部材を備える請求項4に記載の回路。

【請求項6】

上記第1及び第2の素子のうちの各素子は、上記DC電源に電氣的に接続された上記複数の分割モータ相巻線からのタップであって、上記AC電源を上記DC電源に供給し、上記電源スイッチ回路をバイパスするタップを備える請求項4に記載の回路。

【請求項7】

上記第1及び第2の素子のうちの各素子は、上記複数の分割モータ相巻線に関連して巻回されかつ上記DC電源に電氣的に接続された二次相コイル巻線であって、上記AC電源を上記DC電源に供給し、上記電源スイッチ回路をバイパスする二次相コイル巻線を備える請求項4に記載の回路。

【請求項8】

上記複数の分割モータ相巻線は、第1の分割モータ相巻線と、第2の分割モータ相巻線とを備え、

上記第2の分割モータ相巻線は上記第1の分割モータ相巻線及び第2の分割モータ相巻線の間に均等に分配され、もしくは、上記第2の分割モータ相巻線は上記第1の分割モータ相巻線及び第2の分割モータ相巻線の間に不均等に分配される請求項7に記載の回路。

【請求項9】

上記複数の分割モータ相巻線は、第1の分割モータ相巻線及び第2の分割モータ相巻線を備え、

上記二次相コイル巻線はすべて上記モータの固定子の1つの極上に分配され、もしくは、上記モータの固定子の1つを超える極上に分配される請求項7に記載の回路。

【請求項10】

上記第1及び第2の素子のうちの各素子は、上記複数の分割モータ相巻線及び上記電源スイッチ回路との間の電圧降下を形成して、上記電源スイッチ回路の少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊されることを防止する電気素子を備える請求項4に記載の回路。

【請求項11】

上記電源スイッチ回路は、少なくとも1つの電源スイッチと並列に接続された少なくとも1つのツェナーダイオードを備え、

上記少なくとも1つの電源スイッチがオンオフしているときに電流が上記少なくとも1つのツェナーダイオードを流れる請求項4に記載の回路。

【請求項12】

上記電源スイッチ回路は、少なくとも1つの電源スイッチと並列に接続された電圧レギュレータを備え、

上記少なくとも1つの電源スイッチはオンオフしているときに電流が電圧レギュレータを流れる請求項4に記載の回路。

【請求項13】

上記電源スイッチ回路は、上記少なくとも1つの電源スイッチに動作可能に接続され、負電圧が上記少なくとも1つの電源スイッチのドレインに供給されることを停止し、かつ正電圧が上記少なくとも1つの電源スイッチのソースに供給されることを停止する全波ブリッジ整流器を備え、

これにより、上記少なくとも1つの電源スイッチが上記少なくとも1つの電源スイッチのゲートの正電圧によってバイアスされるときに、電流が上記少なくとも1つの電源スイッチのドレインからソースに流れる請求項4に記載の回路。

【請求項14】

上記複数の分割モータ相巻線は半分に分割され、

上記電源スイッチ回路及び上記第1及び第2の素子のうちの各素子は上記複数の分割モータ相巻線の間に位置する請求項4に記載の回路。

【請求項15】

上記DC電源は、上記複数の分割モータ相巻線の間に位置する請求項14に記載の回路。

【請求項16】

上記DC電源は、上記複数の分割モータ相巻線のうちの一つの分割モータ相巻線の開始側と、上記複数のモータ相巻線のうちのもう1つのモータ相巻線の終了側とに接続される請求項4に記載の回路。

【請求項17】

上記電源スイッチ回路を制御する制御回路をさらに備える請求項4に記載の回路。

【請求項18】

上記制御回路は、上記モータが同期速度であるときに上記制御回路を遮断する論理制御遮断回路を備える請求項17に記載の回路。

【請求項19】

上記DC電源は上記複数の分割モータ相巻線に動作可能に接続され、

上記制御回路は上記DC電源に動作可能に接続され、

上記電源スイッチ回路はモータコントローラに動作可能に接続される請求項17に記載の回路。

【請求項20】

上記モータは回転子と固定子とを備え、

上記複数の分割モータ相巻線はACライン電圧を受電し、

上記回路は、上記回転子が所定の識別された回転子位置、回転子の磁石の極性、又はACライン電圧に対する速度であるときに上記電源スイッチ回路をオフにする制御回路を備える請求項4に記載の回路。

【請求項21】

ACライン電圧の周波数を検出するACバッファと、

上記回転子の回転子位置を検出する検出デバイスと、

上記ACバッファの出力を上記検出デバイスの出力と比較して、比較出力に基づいて上記電源スイッチ回路を制御する論理回路とをさらに備える請求項20の回路。

【請求項22】

上記比較出力が同一の論理レベルにあるとき、上記論理回路は上記少なくとも1つの電源スイッチをバイアスする請求項21に記載の回路。

【請求項23】

上記少なくとも1つの電源スイッチは第1の電源スイッチ及び第2の電源スイッチを備え、

ACサイクルの1つの半分のときに、上記第1の電源スイッチはオンされる一方、上記第2の電源スイッチはオフされ、

上記ACサイクルのもう1つの半分のときに、上記第2の電源スイッチはオンされる一方、上記第1の電源スイッチはオフされる請求項4に記載の回路。

【請求項24】

上記少なくとも1つの電源スイッチは、1つの電源スイッチと、直列に接続された2つの電源スイッチと、並列に接続された2つの電源スイッチとのうちの少なくとも1つを備える請求項4に記載の回路。

【請求項25】

上記少なくとも1つの電源スイッチは、1つ以上の金属酸化物半導体電界効果トランジスタ(MOSFET)と、1つ以上のシリコン制御整流器(SCR)と、1つ以上のトランジスタとのうちの少なくとも1つを備える請求項4に記載の回路。

【請求項26】

上記モータをさらに備え、

上記モータは、DCブラシレスモータと、電子整流モータ、くま取り極モータと、永久スプリットキャパシタモータとのうちの少なくとも1つから選択される請求項4に記載の回路。

【請求項27】

上記モータをさらに備え、

上記モータは、同期速度で、同期測度未満で、及び同期測度を超過して動作可能である請求項4に記載の回路。

【請求項28】

上記複数の分割モータ相巻線はACライン電圧に接続される請求項4に記載の回路。

【請求項29】

上記第1の素子は前記DC電源に直接に又は間接的に接続され、

上記第2の素子は前記DC電源に直接に又は間接的に接続される請求項4に記載の回路。

【請求項30】

モータのためのシステムであって、

少なくとも概ね半分に分割され、交流(AC)電力を受電する複数の分割モータ相巻線と、

上記複数の分割モータ相巻線の間に接続され、上記複数の分割モータ相巻線から転送された交流(AC)電力を受電し、AC電力を直流(DC)電源に変換するDC電源と、

上記複数の分割モータ相巻線と上記DC電源との間の電流経路の外側に設けられ、上記複数の分割モータ相巻線の間に接続された少なくとも1つの電源スイッチを備え、上記複数の分割モータ相巻線からのAC電力を受電する電源スイッチ回路と、

上記複数の分割モータ相巻線と上記DC電源との間の電流経路の外側に設けられ、上記複数の分割モータ相巻線の間に接続された少なくとも1つの電源スイッチを備える電源スイッチ回路と、

上記複数の分割モータ相巻線の間に接続され、上記DC電源からDC電力を受電して上記電源スイッチを制御するモータコントローラと、

上記DC電源に接続された複数の素子であって、ACサイクルの第1の部分及び上記ACサイクルの第2の部分において上記少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止する複数の素子とを備えるシステム。

10

20

30

40

50

【請求項 3 1】

上記 D C 電源は上記複数の分割モータ相巻線に動作可能に接続され、

上記モータコントローラは上記 D C 電源に動作可能に接続され、かつ

上記電源スイッチ回路は上記モータコントローラに動作可能に接続される請求項 3 0 に記載のシステム。

【請求項 3 2】

上記複数の素子のうちの各素子は前記 D C 電源に直接に又は間接的に接続される請求項 3 0 に記載のシステム。

【請求項 3 3】

モータの回路のための方法であって、

少なくとも概ね半分に分割された複数の分割モータ相巻線を提供することと、

上記複数の分割モータ相巻線の間に接続され、上記複数の分割モータ相巻線から転送された交流 (A C) 電力を受電し、A C 電力を直流 (D C) 電源に変換する D C 電源を提供することと、

上記複数の分割モータ相巻線と上記 D C 電源との間の電流経路の外側に設けられ、上記複数の分割モータ相巻線の間に接続された少なくとも 1 つの電源スイッチを備え、上記複数の分割モータ相巻線からの A C 電力を受電する電源スイッチ回路を提供することと、

上記 D C 電源に接続された第 1 の素子であって、A C サイクルの第 1 の部分において上記少なくとも 1 つの電源スイッチがオンしたときに上記 D C 電源が崩壊することを防止する第 1 の素子と、上記 D C 電源に接続された第 2 の素子であって、上記 A C サイクルの第 2 の部分において上記少なくとも 1 つの電源スイッチがオンしたときに上記 D C 電源が崩壊することを防止する第 2 の素子とを提供することとを備える方法。

【請求項 3 4】

上記第 1 及び第 2 の素子のうちの各素子のために、

上記複数の分割モータ相巻線と上記電源スイッチ回路との間の 1 つ以上の抵抗と、

上記複数の分割モータ相巻線と上記電源スイッチ回路との間の 1 つ以上のツェナーダイオードとからなるグループのうちの少なくとも 1 つの部材を提供することをさらに備える請求項 3 3 に記載の方法。

【請求項 3 5】

上記第 1 及び第 2 の素子のうちの各素子のために、上記 D C 電源に電氣的に接続された上記複数の分割モータ相巻線からのタップであって、上記 A C 電源を上記 D C 電源に供給し、上記電源スイッチ回路をバイパスするタップを提供することをさらに備える請求項 3 3 に記載の方法。

【請求項 3 6】

上記第 1 及び第 2 の素子のうちの各素子のために、上記複数の分割モータ相巻線に関して巻回されかつ上記 D C 電源に電氣的に接続された二次相コイル巻線であって、上記 A C 電源を上記 D C 電源に供給し、上記電源スイッチ回路をバイパスする二次相コイル巻線をさらに備える請求項 3 3 に記載の方法。

【請求項 3 7】

上記複数の分割モータ相巻線のために、第 1 の分割モータ相巻線と、第 2 の分割モータ相巻線とを提供することをさらに備え、

上記第 2 の分割モータ相巻線は上記第 1 の分割モータ相巻線及び第 2 の分割モータ相巻線の間に均等に分配され、もしくは、上記第 2 の分割モータ相巻線は上記第 1 の分割モータ相巻線及び第 2 の分割モータ相巻線の間に不均等に分配される請求項 3 6 に記載の方法。

【請求項 3 8】

上記複数の分割モータ相巻線のために、第 1 の分割モータ相巻線及び第 2 の分割モータ相巻線を提供することをさらに備え、

上記二次相コイル巻線はすべて上記モータの固定子の 1 つの極上に分配され、もしくは、上記モータの固定子の 1 つを超える極上に分配される請求項 3 6 に記載の方法。

【請求項 39】

上記第1及び第2の素子のうちの各素子のために、上記複数の分割モータ相巻線及び上記電源スイッチ回路との間の電圧降下を形成して、上記電源スイッチ回路の少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊されることを防止する電気素子を提供することをさらに備える請求項33に記載の方法。

【請求項 40】

上記電源スイッチ回路のために、少なくとも1つの電源スイッチと並列に接続された少なくとも1つのツェナーダイオードを提供することをさらに備え、

上記少なくとも1つの電源スイッチがオンオフしているときに電流が上記少なくとも1つのツェナーダイオードを流れる請求項33に記載の方法。

10

【請求項 41】

上記電源スイッチ回路のために、少なくとも1つの電源スイッチと並列に接続された電圧レギュレータを提供することをさらに備え、

上記少なくとも1つの電源スイッチはオンオフしているときに電流が電圧レギュレータを流れる請求項33に記載の方法。

【請求項 42】

上記電源スイッチ回路のために、上記少なくとも1つの電源スイッチに動作可能に接続され、負電圧が上記少なくとも1つの電源スイッチのドレインに供給されることを停止し、かつ正電圧が上記少なくとも1つの電源スイッチのソースに供給されることを停止する全波ブリッジ整流器を提供することをさらに備え、

20

これにより、上記少なくとも1つの電源スイッチが上記少なくとも1つの電源スイッチのゲートの正電圧によってバイアスされるときに、電流が上記少なくとも1つの電源スイッチのドレインからソースに流れる請求項33に記載の方法。

【請求項 43】

半分に分割された分割モータ相巻線を提供することをさらに備え、

上記電源スイッチ回路及び上記第1及び第2の素子のうちの各素子は上記複数の分割モータ相巻線の間に位置する請求項33に記載の方法。

【請求項 44】

上記DC電源を、上記複数の分割モータ相巻線の間に位置させることをさらに備える請求項43に記載の方法。

30

【請求項 45】

上記複数の分割モータ相巻線のうちの一つの分割モータ相巻線の開始側と、上記複数の分割モータ相巻線のうちのもう1つのモータ相巻線の終了側とに接続されるDC電源を提供することをさらに備える請求項33に記載の方法。

【請求項 46】

上記電源スイッチ回路を制御する制御回路を提供することをさらに備える請求項33に記載の方法。

【請求項 47】

上記制御回路のために、上記モータが同期速度であるときに上記制御回路を遮断する論理制御遮断回路を提供することをさらに備える請求項46に記載の方法。

40

【請求項 48】

上記DC電源は上記複数の分割モータ相巻線に動作可能に接続され、

上記制御回路は上記DC電源に動作可能に接続され、

上記電源スイッチ回路はモータコントローラに動作可能に接続される請求項46に記載の方法。

【請求項 49】

上記モータは回転子と固定子とを備え、

上記複数の分割モータ相巻線はACライン電圧を受電し、

上記回路のために、上記回転子が所定の識別された回転子位置、回転子の磁石の極性、又はACライン電圧に対する速度であるときに上記電源スイッチ回路をオフにする制御回

50

路を提供することをさらに備える請求項 33 に記載の方法。

【請求項 50】

AC ライン電圧の周波数を検出する AC バッファと、
上記回転子の回転子位置を検出する検出デバイスと、
上記 AC バッファの出力を上記検出デバイスの出力と比較して、比較出力に基づいて上記電源スイッチ回路を制御する論理回路とを提供することをさらに備える請求項 49 の方法。

【請求項 51】

上記比較出力が同一の論理レベルにあるとき、上記論理回路は上記少なくとも 1 つの電源スイッチをバイアスする請求項 50 に記載の方法。

10

【請求項 52】

上記少なくとも 1 つの電源スイッチのために、第 1 の電源スイッチ及び第 2 の電源スイッチを提供することをさらに備え、
AC サイクルの 1 つの半分のときに、上記第 1 の電源スイッチはオンされる一方、上記第 2 の電源スイッチはオフされ、
上記 AC サイクルのもう 1 つの半分のときに、上記第 2 の電源スイッチはオンされる一方、上記第 1 の電源スイッチはオフされる請求項 33 に記載の方法。

【請求項 53】

上記少なくとも 1 つの電源スイッチのために、1 つの電源スイッチと、直列に接続された 2 つの電源スイッチと、並列に接続された 2 つの電源スイッチとのうちの少なくとも 1 つを提供することをさらに備える請求項 33 に記載の方法。

20

【請求項 54】

上記少なくとも 1 つの電源スイッチのために、1 つ以上の金属酸化物半導体電界効果トランジスタ (MOSFET) と、1 つ以上のシリコン制御整流器 (SCR) と、1 つ以上のトランジスタとのうちの少なくとも 1 つを提供することをさらに備える請求項 33 に記載の方法。

【請求項 55】

上記モータを提供することをさらに備え、
上記モータは、DC ブラシレスモータと、電子整流モータ、くま取り極モータと、永久スプリットキャパシタモータとのうちの少なくとも 1 つから選択される請求項 33 に記載の方法。

30

【請求項 56】

上記モータを提供することをさらに備え、
上記モータは、同期速度で、同期測度未満で、及び同期測度を超過して動作可能である請求項 33 に記載の方法。

【請求項 57】

上記複数の分割モータ相巻線は AC ライン電圧に接続される請求項 33 に記載の方法。

【請求項 58】

上記第 1 の素子は前記 DC 電源に直接に又は間接的に接続され、
上記第 2 の素子は前記 DC 電源に直接に又は間接的に接続される請求項 33 に記載の方法。

40

【請求項 59】

モータの回路のための方法であって、
少なくとも概ね半分に分割され、交流 (AC) 電力を受電する複数の分割モータ相巻線を提供することと、
上記複数の分割モータ相巻線の間に接続され、上記複数の分割モータ相巻線から転送された交流 (AC) 電力を受電し、AC 電力を直流 (DC) 電源に変換する DC 電源を提供することと、

上記複数の分割モータ相巻線と上記 DC 電源との間の電流経路の外側に設けられ、上記複数の分割モータ相巻線の間に接続された少なくとも 1 つの電源スイッチを備え、上記複

50

数の分割モータ相巻線からのAC電力を受電する電源スイッチ回路を提供することと、

上記複数の分割モータ相巻線の間に接続され、上記DC電源からDC電力を受電して上記電源スイッチを制御するモータコントローラを提供することと、

上記DC電源に並列に接続され、少なくとも1つの電源スイッチがオンしたときに上記DC電源が崩壊することを防止する複数の素子を提供することとを備える方法。

【請求項60】

上記複数の素子のうちの各素子は前記DC電源に直接に又は間接的に接続される請求項59に記載の方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本開示は、分割相交流同期モータコントローラに関する。

【0002】

関連出願：本出願は、シリアル番号第61/726,550であって、発明の名称「分割相交流同期モータコントローラ」で2012年11月14日に出願された米国特許出願の優先権を主張し、その全内容は参照により本明細書に組み込まれる。

【0003】

連邦支援の研究又は開発：適用されない。

コンパクトディスクの付録：適用されない。

【背景技術】

20

【0004】

環境に配慮した法律の成長急増の観点から、モータの様々なクラスへの拡張が必要とされる。例えば商業及び住宅用の両方の冷凍市場で使用される4〜16ワットの低ワットの範囲の冷凍ファンモーターは従来、例えば約12〜26%などのように低効率だった。

【発明の概要】

【発明が解決しようとする課題】

【0005】

モータの異なるクラスに必要な機能強化に対応するための技術を提供することが望ましい。

【課題を解決するための手段】

30

【0006】

分割された相巻線回路は、複数の分割モータ相巻線と、少なくとも1つ電源スイッチ及びすべてが分割モータ相巻線の間接点で接続された直流(DC)電源回路を備える電源スイッチ回路と、少なくとも1つの電源スイッチがオンして導通状態であるときにDC電源が破壊することを防止する非破壊DC電源素子とを含む。非破壊DC電源素子は、DC電源に電氣的に接続された分割モータ相巻線からの1つ以上のタップ、DC電源に接続され電源装置に電力を供給する二次相コイル巻線、分割相巻線及び電源スイッチ回路の間の1つ以上の抵抗、分割相巻線及び電源スイッチ回路の間の1つ以上のツェナーダイオード、及び／又は、分割相巻線と電源スイッチ回路との間の電圧降下を生成して電源スイッチ回路の少なくとも1つの電源スイッチがオンして導通状態であるときに電源が破壊することを防止する電気素子を含んでもよい。

40

【図面の簡単な説明】

【0007】

【図1】モータ相巻線の間接点に位置する制御回路を有する分割されたモータ相巻線を示す。

【図2】単相電子整流モータ(ECM)を示す。

【図3】分割相巻線回路を示す。

【図4】分割相巻線コイルから直流(DC)電源へのタップを有する分割相巻線回路を示す。

【図5】分割相巻線及び1つ又は複数の電源スイッチの間の複数の抵抗を有する分割相巻

50

線回路を示す。

【図 6】二次コイルを有する分割相巻線回路を示す。

【図 7】分割相巻線回路において起動及び同期速度未満で連続運転中における相電流方向の制御を示す。

【図 8】4 極分割相巻線回路において 1 8 0 0 回転／分（R P M）の同期速度での相電流方向の制御を示す。

【図 9】2 極分割相巻線回路において 3 6 0 0 回転／分（R P M）の同期速度での相電流方向の制御を示す。

【図 1 0】D C 電源蓄積容量の充電期間を示す。

【図 1 1】二次コイルと 1 つの電源スイッチを有する分割相巻線回路を示す。

10

【図 1 2】二次コイルと 1 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 3】二次コイルと 1 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 3 A】二次コイルと 1 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 4】2 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 5】1 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 6】直列の 2 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 7】分割相巻線コイルから直流（D C）電源へのタップと、直列の 2 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 8】並列の 2 つの電源スイッチを有する分割相巻線回路を示す。

【図 1 9】分割相巻線コイルから直流（D C）電源へのタップと、並列の 2 つの電源スイッチを有する分割相巻線回路を示す。

20

【図 2 0】一次 A C 相巻線と二次巻線を有して非破壊 D C 電源を形成する分割相巻線を有するモータを示す。

【図 2 1】一次 A C 相巻線と二次巻線を有して非破壊 D C 電源を形成する分割相巻線を有するモータを示す。

【図 2 2】タップ付きの一次 A C 相巻線を有して非破壊 D C 電源を形成する分割相巻線を有するモータを示す。

【図 2 3】複数の抵抗を有して非破壊 D C 電源を形成する分割相巻線を有するモータを示す。

【図 2 4】ツェナーダイオードを有して非破壊 D C 電源を形成する分割相巻線を有するモータを示す。

30

【発明を実施するための形態】

【0 0 0 8】

同期ブラシレス永久磁石モータを制御するための従来技術に勝る利点を提供する新規で有用な回路が開示される。本開示の一実施形態は、電子整流モータ（E C M）のための 1 つ又は複数の回路を含む。本開示の別の実施形態は、くま取り極モータのための 1 つ又は複数の回路を含む。一態様では、モータは、複数のモータ相（すなわちモータの相巻線）及び複数の相を介しての電源ライン電圧を有する。当該モータ相は半分に分割され、モータのためのモータコントローラ及びモータのためのパワー（電力）電子回路の両方は、分割された相（分割相）の間の電源ライン電圧の「中間点」又は「中心点」に配置される。

40

（例えばモータコントローラに使用される電子回路又は電子機器用などの）直流（D C）電源はまた分割相の間に位置する。複数のモータ相は D C 電源に対して電流制限を提供するとともに、複数のライン電圧電源ラインから低い電圧 D C への電圧低下を提供する。これにより、D C 電源部品点数を削減し、D C 電源及びモータコントローラのための低電圧部品の使用を可能にする。

【0 0 0 9】

従来のシステムでは、電源スイッチと直列に位置するツェナーダイオード又は他の電圧レギュレータ及び複数のモータ相を使用しており、これらはモータの最大電力を、ツェナーダイオードの最大ワット値に制限していた。本開示の複数の回路は、複数のモータ相の一次電流経路からツェナーダイオード電圧レギュレータを排除し、これにより、ツェナー

50

ダイオードの電圧レギュレータは、電源スイッチとモータ相と直列に配置されていないようになり、このことは、そうでなければツェナーダイオードのために必要なワット数の仕様を低下させる必要がなくなる。その代わりに、ツェナーダイオード又は他の電圧レギュレータは、本開示のいくつかの実施形態では、1つ又は複数の電源スイッチと平行に配置される。

【0010】

本開示の複数の回路は、モータコントローラの検出／制御電子回路と、モータコントローラの電源スイッチとの間で切り替え可能とする光アイソレータの必要性を排除する。従来のシステムは2つの中性基準値を有し、1つは検出／制御電子回路のためであり、もう1つは電源スイッチのためである。

10

【0011】

本開示の複数の回路はライン位相角検出を改善して、光アイソレータの入力に結合された高精度の抵抗ブリッジの必要性を排除する。従って、この態様の回路は、より正確なライン位相角検出する。

【0012】

本開示の複数の回路は、電源スイッチとモータコントローラに対する異なる電気的中性値を1つの値に低下させる。このことは、この態様を有する複数の回路のうちの1つ又は複数の電源スイッチが完全な「オフ」から確実に遷移して完全に飽和することを保証する。

【0013】

2つのスイッチを含む従来のシステムでは、ACサイクルの半分のときに完全に1つのスイッチをオフにする困難な時間を有する。本開示の複数の回路は、DC電源及びモータコントローラ回路の外側に1つ又は複数のスイッチを設けることで適切なスイッチングをもたらす。

20

【0014】

これらの改良のそれぞれは、モータコントローラの動作の信頼性を高めるだけでなく、組み合わせられたモータ／モータコントローラの効率を改善するのに役立つ。

【0015】

本開示における複数の分割相巻線回路は、例えばDCブラシレスモータ／電子整流モータ（ECM）、くま取り極モータ、他の同期モータ、永久分割キャパシタ（PSC）モータ等の種々のモータを使用することができる。

30

【0016】

例えば、図1は、複数の分割モータ相巻線104、106を有するモータ102と、複数の分割モータ相巻線における中間点110に位置するモータ制御回路108とを示す。モータ102は、固定子112と、軸116に取り付けられた回転子114を含む。回転子114は、例えば積層コア構造又は他のコア構造などのコア構造において回転可能に装着される。回転子114は、形状が円筒形として示されている本体部を有する。本体の周囲に弓形（アーチ形状）の永久磁石部が位置する。磁石部は、回転子の外面に隣接するノース磁極と、磁石部は、回転子の外周に隣接して位置するそのサウス磁極を有する。1つの巻線又は1対の巻線はコア構造の連結部に装着される。モータ102はまたホール効果スイッチングデバイスを含み、その一部分は、各回転子の磁石部の磁極に対して応答するために回転子114の周囲に隣接して延在する。図示された構成では、ホール効果スイッチは、回転子114の各回転の半分の期間において磁石部の外周に隣接して位置し、回転子の各回転の残り半分の期間において磁石部の外周に隣接して位置する。

40

【0017】

モータ102は同期速度未満で、同期速度で、又は同期速度を超えた速度で可能である。このことは、半分のサイクルの複数の一部分がそれぞれ複数の相巻線を流れることができるという事実によるものである。

【0018】

図1の分割相巻線回路は、例えばACライン電圧などの、動作時に交流（AC）エネル

50

ギーの電源に接続されたリード線 L 1 と L 2 上の複数の入力接続を含む。リード線 L 1 と L 2 は、制御回路 108 の両端に直列に接続された複数の分割相巻線 104、106 を含む直列回路の両端に接続される。例えば、制御回路 108 は、分割相巻線 104、106 に直列に接続された全波ダイオード整流ブリッジ回路と、全波ダイオード整流ブリッジ回路の出力に接続された 1 つ又は複数のスイッチ又は他の電力制御可能なスイッチングデバイスを含む電源スイッチ回路（1 つ又は複数の電源スイッチの回路）とを備えてもよい。

【0019】

複数の分割相巻線 104、106 は、バイファイラ又はラップで巻回可能である。交流電源は、第 1 の巻線 104 の開始側 S 1 に接続されたそのリード線 L 1 を有する。F 1 とラベル付けされた巻線 104 の他端は制御回路 108 の複数の入力のうちの 1 つに接続される。制御回路 108 の他方の入力側は第 2 の分割相巻線 106 の開始側 S 2 に取り付けられ、F 2 とラベル付けされた同じ分割相巻線の終了側は A C 電源の入力リード線 L 2 に取り付けられる。

【0020】

別の例として、図 2 は単相 E C M 202 を示し、ここで、複数のモータ相巻線は分割され、モータコントローラ（モータ制御回路）は分割モータ相巻線の間接点に位置する。

【0021】

図 3 は、モータの分割モータ相巻線 304、306（ここで、モータ相又は相コイルとして参照される。）を半分に分割し、当該モータのためのモータコントローラ 308 と、モータのための電力電子回路の両方を設けるための分割相巻線回路 302 を示し、当該分割相巻線回路は、複数の分割相 304、306 間の電源ライン電圧における「中間点」又は「中央点」314 において、D C 電源 310 と、電源スイッチ回路 312 とを含む。図 3 の例では、モータ相巻線は半分に分割される。半分のバージョンからのいくつかのバリエーションは、例えばゼロと中間点の ± 20 % との間のように、許容される。

【0022】

図 3 の分割相巻線回路 302 は 2 つの分割された分割相巻線 304、306 を含み、各相巻線はそれぞれ A C ライン電圧 L 1 と L 2 に接続される。D C 電源 310 は、例えば第 1 の相巻線 304 の終了側と、第 2 の相巻線 306 の開始側のように、複数の分割相巻線 304、306 に電気的に接続される。分割相巻線 304、306 は、A C ライン電圧を D C 電源 310 と互換性のある電圧に下げるように動作する。従って、複数の分割相巻線 304、306 における巻線の数、リード線 L 1、L 2 で受電された A C ライン電圧を、D C 電源 310 により受電される選択されたより低い電圧に低減するように選択することができる。分割相巻線 304、306 はまたリード線 L 1 と L 2 で受電した A C ライン電圧からのノイズをフィルタリングするように動作する。

【0023】

D C 電源 310 は、複数の分割相巻線 304、306 から受電した低電圧 A C 電力を、モータコントローラ 308 を含み分割相巻線回路の複数の D C 電力供給素子に対して電力を供給するように構成された D C 電圧に変換する。D C 電源 310 はモータコントローラ 308 に電力を供給する。

【0024】

モータコントローラ 308 は分割相巻線回路 302 の起動及び動作を制御する。例えば、モータコントローラ 308 は起動を制御し、ここで、モータは同期モータであることを含む。モータコントローラ 308 は固定子に対する回転子の位置を決定する。モータコントローラ 308 はまた、例えば毎分回転数（R P M）のような回転子の速度を決定してモニタし、例えばいつモータが同期速度に到達したかなどのようにモータの動作パラメータを決定し、回転子の位置及び／又は回転子の速度に基づいてモータを制御する。一例では、モータコントローラ 308 は、回転子の位置を決定するためにホール効果スイッチ及び／又は他の回転決定デバイス、及び／又は、回転子の速度を決定するために回転又は速度決定デバイスを有する。

10

20

30

40

50

【0025】

1つ又は複数の電源スイッチを含む電源スイッチ回路312は、1つ又は複数の金属酸化膜半導体電界効果トランジスタ（MOSFET）、シリコン制御整流器（SCR）、トランジスタ、もしくは、他のスイッチ又はスイッチングデバイスなどの、1つ又は複数の電源スイッチを含む。1つ以上のスイッチがオン又はオフであって、もしくは1つのスイッチがオンしている一方、他のスイッチはオフされる。例えば、ACサイクルの半サイクルでは、第1の電源スイッチがオンして導通状態である一方、第2の電源スイッチはオフして非導通状態である。ACサイクルの別の半サイクルでは、第2の電源スイッチがオンして導通状態である一方、第1の電源スイッチはオフして非導通状態である。1つのスイッチを有する回路において、ACサイクルの1つ又はそれ以上の部分で、スイッチはオンして導通状態であるか、もしくはオフして非導通状態である。

10

【0026】

1つ又は複数の電源スイッチを含む電源スイッチ回路312は、DC電源内（及びDC電源から分離されていない）の1つ又はそれ以上の電源スイッチ回路を有する複数の回路よりも安定な分割相巻線回路302を形成するDC電源310（の外側）から分離される。

【0027】

通常、回路の1つ又はそれ以上の電源スイッチをオンにすると、1つ又はそれ以上の電源スイッチの小さな抵抗値のために、1つ又はそれ以上のスイッチを介して若干の電圧降下のみが存在する。従って、もしDC電源のための入力電圧が、DC電源のリード線を1つの電源スイッチ（又は複数の電源スイッチ）の両端に接続することにより高くなるならば、このことは結果として、電源スイッチが「オン」状態にあるか、もしくは、電力を受電できず回路のDC素子に電力供給できないときに、DC電源の破壊に至る。分割相巻線回路302は、1つ又は複数の非破壊DC電源素子316、318を含み、当該非破壊DC電源素子は非破壊DC電源を形成するために電圧降下素子、又は直接DC電源供給素子を含む。非破壊DC電源素子316、318の例は、DC電源310に電氣的に接続された一次相巻線304、306からのタップと、電源装置に電力を供給するためにDC電源に接続された二次相コイル巻線と、分割相巻線と電源スイッチ回路312との間の複数の抵抗と、分割相巻線と電源スイッチ回路との間の1つ又はそれ以上のツェナーダイオードと、電源スイッチ回路における1つ又はそれ以上の電源スイッチがオンして導通状態であるときに電源が破壊することを防止するために一次分割相巻線と電源スイッチ回路との間の電圧降下を生成するための他の複数の素子とを含む。従って、分割相巻線回路302は、電源スイッチ回路がオンして導通状態であるか、もしくはオフして非導通状態であるかにかかわらず、電力の一定のフローを提供する。

20

30

【0028】

多くの電子制御式同期モータは、複数の相巻線に印加される交流電圧のゼロクロスを検出する複数の回路を有する。このゼロクロス検出回路は、モータが同期速度にあるときを決定するためのモータコントローラ308に信号を送る。もしAC電源電圧が同一の回路上で動作する他の機器のために通常、電氣的なノイズが重畳しているならば、この電氣的ノイズは、ゼロ交差検出器に対して、通常、モータにおける音響ノイズとして現れるモータの制御に影響を与えて誤って動作させる場合がある。

40

【0029】

一例では、分割相巻線回路302は同期モータの一部である。同期モータはリード線L1、L2でライン電力（すなわち、AC電力）を受電する。本開示の関連する回路を使用する巻線分割相を用いた同期モータは、モータを制御するために印加されるAC電圧のゼロクロスを検出することに依存するのではなく、むしろ電圧の極性を検出しており、すなわち、極性L2がL1よりも大きいのか又は小さいかを検出することで、AC電源において電氣的ノイズが存在するときにでさえ静かな動作を可能するものである。

【0030】

図3のDC電源310は複数の分割相巻線304、306に対して直接にかつ電氣的に

50

接続される。従って、DC電源310は、電源スイッチ回路312の状態にかかわらず、複数の分割相巻線304、306によって電力供給される。

【0031】

図4は、モータの複数の分割モータ相巻線404、406を半分に分割し、モータのためのモータコントローラ408とモータのためのパワー電子回路の両方を設けたもう1つの分割相巻線回路402を示し、当該分割相巻線回路402は、DC電源410と、複数の分割相間の電源供給ライン電圧において「中間点」又は「中央点」414に設けられた、1つ又はそれ以上の電源スイッチを有する電源スイッチ回路412を含む。図4の分割相巻線回路402は、非破壊DC電源を生成するために、直流電源410に電氣的に接続された一次分割相巻線404、406からのタップ416、418を含む。

10

【0032】

いくつかの回路において、モータが同期速度に達すると、1つ又はそれ以上の電源スイッチはオフになることにより、低電圧電力がモータコントローラに流れることを停止させる。一例では、例えば同期速度の場合のように、1つの分割相巻線から1つ又はそれ以上の電源スイッチを介してもう1つの分割相巻線へのパスが短絡されると、その結果、例えば、短絡中の電荷を保持するためのキャパシタが存在しないか、もしくは、短絡中の十分な電荷を保持するために十分に大きくはない容量のキャパシタが存在する場合などにおいて、DC電源及びモータコントローラは、相巻線からの低電圧電圧をもはや受信しなくなる。図4の回路402は、直流電源410への相巻線404、406のコイルのタップ416、418を含む。その結果、低電圧電源は複数の相巻線からDC電源に直接に流れて1つ又はそれ以上の電源スイッチをバイパスする（「分割モータ相コントローラ」）。図4の回路402により、低電圧電源は、同期速度で、例えば、DC電源410に供給されることを保証する。

20

【0033】

一例では、分割モータ相コントローラのためのDC電源410は、ツェナーダイオードと、1つ又はそれ以上の電源スイッチがオフであるときに交流電流（AC）のサイクルの一部の間電力を受電する蓄積キャパシタによって形成される。モータが同期速度で動作しているときには、1つ又はそれ以上の電源スイッチは連続的に導通状態になる。このため、DC電源に供給される電圧の量は、1つ又はそれ以上のスイッチの両端の電圧降下）に等しく、このことは、複数のパワーMOSFETのオン抵抗値（ $R_{DS(on)}$ ）を用いるときは、低電圧をもたらすことができる。

30

【0034】

図5は、モータのモータ相巻線504、506を半分に分割し、モータのためのモータコントローラ508とモータのためのパワー電子回路の両方を設けるためのもう1つの分割相巻線回路502を示し、当該分割相巻線回路は、DC電源510と、複数の分割相間の電源ライン電圧における「中間点」又は「中央点」514において設けられた1つ又はそれ以上の電源スイッチを有する電源スイッチ回路512を含む。図5の回路502は、複数のモータ相巻線504、506間の抵抗 R_1 、 R_2 と、1つ又はそれ以上の電源スイッチ512を含む、複数の相巻線からDC電源510に供給される低電圧電源を保持してそれ故、維持して非破壊DC電源510を生成する。これにより、図5の回路は、例えば同期速度でDC電源への低電圧電源を維持する。

40

【0035】

図6は、モータのモータ相巻線604、606を半分に分割し、モータのためのモータコントローラ608とモータのためのパワー電子回路の両方を設けるためのもう1つの分割相巻線回路602を示し、当該分割相巻線回路602は、DC電源610と、複数の分割相間の電源ライン電圧における「中間点」又は「中央点」614において設けられた1つ又はそれ以上の電源スイッチを有する電源スイッチ回路612を含む。一次分割相巻線604、606は、DC電源610に流れることができる電流を制限して、電力を浪費する複数の電流制限素子の必要性を除去する。図6の分割相巻線回路602は、DC電源610に電氣的に接続され、非破壊DC電源を形成するための二次相巻線616、618

50

を含む。

【0036】

一例では、電源スイッチ回路612は、並列に接続された、ツェナーダイオード又は他の電圧レギュレータ及び電源スイッチを含む。一方、従来のシステムは、他の構成要素と直列の電源回路を含んでいた。電源スイッチが直列にツェナーダイオードと並列であって直列ではないために、電源スイッチは常時オンであることができる。しかしながら、もし電源スイッチがオフならば、電流はいまだツェナーダイオードを介して流れる。

【0037】

図6の回路は、例えばモータの起動時において、低電圧電源をDC電源610に供給する1つ又はそれ以上の二次コイル（また、2次巻線という）616、618を示す。1つ以上の二次コイル616、618はまた、低電源電圧からDC電源610に供給される高周波ノイズをフィルタにより除去するための高周波ノイズフィルタとして動作する。

10

【0038】

二次巻線616、618は、例えば、1つの極ですべてについて第1及び第2の分割相巻線間604、606で均等に、もしくは、例えば、もう1つの二次巻線よりも1つの二次巻線上でより多数のターン又はコイルなどのように第1及び第2の分割相巻線間で不均等に、任意の場所において分配してもよい。

【0039】

図6の例では、分割相巻線回路602は、モータがオンして同期速度であるときにモータコントローラ608を含むDC電子回路をオフすることができる。このように、分割相巻線回路602のモータコントローラ608はモータの速度を決定し、また、モータが同期速度にあるか否かについて決定する。例えば、1800RPMは、4つの固定子極（2つのノース固定子極と2つのサウス固定子極）に対するモータの同期速度であってもよい。ACサイクルの全ての半分期間において、電力が複数の磁極の1つに供給される。従って、4つの磁気極に電力を供給するために2サイクルを要する。従って、もしモータがラインACに同期しているならば、同期速度は1800RPMである。同様に、8極の固定子のための同期速度は900RPMである。

20

【0040】

図7は、分割相巻線回路702において、起動又は同期速度未満で連続運転するとき相電流方法の制御を示す。

30

【0041】

図7に示すように、電流は、同一の方向で、分割相巻線704、706及び制御回路の両方の両端を常時流れるであろう。上記制御回路と直列に接続される分割相巻線704、706は、複数の分割相巻線間の中間点又は中央点に設けられた制御回路を有する1つの巻線を表す。複数の分割相巻線に印加される電流及び電圧は両方のコイルを介して同一の方向で常にあり、複数の分割相巻線の磁極は同様に同一である。

【0042】

以下に説明するように、制御回路は、その出力が1つ以上の電源スイッチに接続されたダイオード整流ブリッジ回路を含んでもよい。図7に示すように、もし制御回路のダイオードブリッジ整流器の複数の出力端子は、リード線L1の電圧が正のとき短絡されるならば、電流はただ、巻線704、706を通して一方向であるが半サイクルの増分で流れるであろう。もしリード線L1、L2の両端の電圧が60サイクルであるとき、制御回路内のダイオードブリッジ整流器回路の出力はリード線L1が正のときにのみ短絡され、そして、電流の流れは一方向で8ミリ秒の間だけ流れる。電流は交互の半サイクルの8ミリ秒の間流れない。このとき電流は別の8ミリ秒等の間流れるであろう。もしリード線L2が正の場合に制御回路のダイオードブリッジ回路の出力が短絡した場合、電力がまったく同様に流れる。もしブリッジの出力の短絡が選択的に実行され、そのことは磁気回転子の角度位置に基づいて実行されるとき、連続的なモータ動作が生成される。制御回路内のダイオードブリッジ整流回路の出力が、上述のように、磁気回転子の角度位置に基づいて選択的に半サイクルの一部に対して短絡されている場合は、リードL1が正のときにのみ、任

40

50

意の所望の速度は同期速度より高い速度を含むように実行することができる。このようなモータの特性は複数の入力に印加されるパルス電流を有するDCモータと同様である。しかし、複数の電源スイッチング構成要素というよりは、分割相巻線の切り替えを実現し、分割相巻線回路は、1つの電源スイッチング素子と関連する交流電流がスイッチングを実行できるという事実を利用する。

【0043】

図8は、4極の分割相巻線回路において、毎分1800回転(RPM)の同期速度で相電流方向の制御の例を示す。同期速度で、制御された位相は、ACライン入力と同期される。

【0044】

図9は、2極分割相巻線回路において毎分3600回転(RPM)の同期速度で相電流方向の制御を示す。同期速度において、制御された位相はACライン入力と同期される。

【0045】

図10は、分割相巻線回路においてDC電源ストレージキャパシタの充電期間の一例を示す図である。図7の波形との相関に留意する必要がある。

【0046】

図11は、二次コイル1104、1106と1つの電源スイッチ1108を備えた分割相巻線回路1102を示す。一次分割相巻線1110、1112は、直流電源に流れることができる電流を制限する。

【0047】

モータコントローラ1114は、入力周波数及び回転子の位置のタイミングに基づいて、1つ又はそれ以上の電源スイッチに対してスイッチングを制御する。モータコントローラ1114は、分割相巻線回路の起動及び動作を制御する。例えば、モータコントローラ1114は起動を制御し、ここで、モータは同期モータである。モータコントローラ1114は、固定子に対する回転子の位置を決定する。モータコントローラ1114はまた、例えば毎分回転数(RPM)をなどの回転子の速度を決定してモニタ、モータが同期速度に達したときのようなモータの動作パラメータを決定し、モータの回転子との位置又は速度に基づいてモータを制御する。一例は、モータコントローラ1114は、回転子の位置を決定するためにホール効果スイッチ、及び／又は、他の回転決定デバイスと、回転子の速度を決定するために回転計数又は速度決定デバイスを有する。

【0048】

一例では、1つ又はそれ以上の電源スイッチ回路は、ツェナーダイオード1116又は他の電圧レギュレータと電源スイッチ1108とを並列で含む。一方、従来のシステムは、他の構成要素と直列の電源回路を含んでいた。電源スイッチ1108はツェナーダイオード1116と並列であって直列ではないので、当該電源スイッチは常時オンである。しかし、電源スイッチがオフである場合には、電流は依然としてツェナーダイオードを介して流れることができる。

【0049】

図11の回路は、例えばモータの起動時である場合のように、DC電源に低電圧電源を提供する1つ又は複数の二次コイル(また、二次巻線という。) 1104、1106を含む。1つ以上の二次コイル1104、1106はまた、DC電源に供給される低電圧電源からの高周波ノイズを除去するための高周波ノイズフィルタとして機能する。

【0050】

二次巻線1104、1106は、例えば、一つの極においてすべてについて第1及び第2の分割相巻線1110、1112の間に均等に分解され、もしくは、例えばもう1つの2次巻線よりも1つの2次巻線上がより多数のターン又はコイルであるように、第1及び第2の分割相巻線の間で不均等に、任意の場所において分配してもよい。

【0051】

複数のコイルがダイオードブリッジ整流器1118を介して回路に接続される方法は、任意の所与の時間において一方向のみに複数のコイルに電流が流れることを可能にする。

10

20

30

40

50

このモータ及びコントローラに加えられた改良はより信頼性の高い論理制御回路を可能にするDC論理電源を大きく改善する。複数の二次コイル1104、1106は、一次巻線1110、1112としてモータコイルを使用する変圧器を作成する方法で複数のモータコイルに巻回される。

【0052】

このモータ及びコントローラに加えられた改良は、より信頼性の高い論理制御回路を可能にするDC論理電源を大きく改善する。複数の二次コイルは、一次巻線としてモータコイルを使用する変圧器を作成する方法でモータコイルに巻回される。図11の例では、20:1の比率を使用する。図11の例は、同じ固定子極に巻回されている、モータの一次コイル当たりの1000ターンと、二次コイル当たりの50ターンを含む。しかし、より大きい又はより小さい他のターン比を使用することができる。複数の一次モータコイル1110、1112と、複数の二次コイル1104、1106との間の比は、AC入力電力及び／又はDC電源の必要条件とともに変更してもよい。この回路は、ラインからの高電圧からすべてのDC回路を分離するだけでなく、電源が入力L1とL2に印加されたときにも、制御回路に対して非崩壊のDC電源を生成する。

【0053】

電源スイッチ回路は、2つの主要素子と、全波ブリッジ整流器1118と、MOSFET電源スイッチ1108とから構成される。全波ブリッジ整流器1118は、負電圧が電源スイッチ1108のドレイン（上部）に供給されないことを保証する。全波ブリッジ整流器1118はまた、正の電圧が電源スイッチ1108のソース（下部）に供給されないことを保証し、これによって、電流は、抵抗R1を介して電源スイッチ1108のゲートに正の電圧によってバイアスされるときに、電源スイッチ1108のドレインからソースに流れることができる。同時に、正の整流されたAC電源が電源スイッチ1108のドレインに存在するので、電源スイッチ1108は、抵抗R1を介して同じ電圧信号によってバイアスされる。ダイオード1116は、電源スイッチ1108のゲート上の電圧が、電源スイッチ1108を損傷又は破壊することがないように、 -0.7VDC より大きくなることを保証することによって、電源スイッチ1108のゲートを保護する。抵抗R11とキャパシタC5は、過渡又は高周波ノイズをフィルタするための「スナバ」として使用される。R11とC5は、特にノイズの多い環境で、MOSFET電源スイッチ1108のための追加の保護を提供する。

【0054】

図12は、二次コイル1104、1106と1つの電源スイッチ1108を有する分割相巻線回路1202を示す。図12の回路は、図11の同一の電源スイッチ回路と、同一の複数の二次コイル1104、1106とを含む。また、図12のモータ制御回路1114Aは、同期速度を介しての制御などのモータの動作を制御するための論理制御回路1204と、電源スイッチ回路がオフされたときに制御するための論理制御遮断回路と、DC電源を論理制御回路及び論理制御遮断回路1206に供給するための非破壊DC電源1208とを含む。論理制御回路1204及び論理制御遮断回路1206は、1つの論理制御回路で構成してもよい。

【0055】

一実施形態では、この分割相巻線回路1202の1つの目的は、モータがAC電源ライン周波数（例えば、4極モータに対して、 $60\text{Hz} = 1800\text{rpm}$ 、及び $50\text{Hz} = 1500\text{rpm}$ ）で同期運転できるようにすることである。任意の制御回路がなければ、電源スイッチ回路は、あたかもコイルペアL1、L2が電源スイッチ回路を介してともに互いに短絡されているかのように電流が流れることを可能にする。制御回路は、回転子が線間電圧に比べて適切な位置になるまで、単純に電源スイッチ回路をオフにする。このため、一態様では、電源スイッチ回路は、AC電源ライン電圧のためにレート設定される。制御回路の構成要素はすべて論理レベル電圧（VCC）であることができる。論理電源は、複数の一次モータコイル1110、1112と同じ複数の極に巻回されている二次コイル1104、1106によって電源供給される。複数の二次コイル1104、1106は、

10

20

30

40

50

二次電源が論理電源条件を満たすように任意の磁極数上に巻回することができる。制御回路は、モータを起動させる必要があり同期速度に設定する必要があるため、論理制御遮断回路は主制御回路を遮断するために含まれる。論理制御遮断回路はオプションである。制御回路を遮断することで、電源スイッチ回路は、モータへの全ライン電力から、電源スイッチ回路における損失を減算することを可能にする。このことは、特にモータが長期間において運転するときに全体の効率と部品の寿命を増加させる。

【0056】

図13及び13Aは、二次コイルと1つの電源スイッチを有する分割相巻線回路を示す。当該回路は、2つのAC電源線は、モータの動作中にAC電源に接続された2つの入力L1及びL2を有する。

【0057】

電源スイッチ.

【0058】

電源スイッチブロックは、2つの主要素子と、全波ブリッジ整流器BR1と、MOSFET電源スイッチQ1とを備えて構成される。全波ブリッジ整流器BR1は、負電圧が電源スイッチQ1のドレイン（上部）に供給されないことを保証する。全波ブリッジ整流器BR1はまた、正電圧が電源スイッチQ1のソース（下部）に供給されないことを保証し、これによって、電流は、抵抗R1を介して電源スイッチQ1のゲートに正の電圧によってバイアスされるときに、電源スイッチQ1のドレインからソースに流れることができる。同時に、正の整流された交流電源は電源スイッチQ1のドレインに存在するので、電源スイッチQ1は抵抗R1を介して同じ電圧信号によってバイアスされる。ダイオードD5は、電源スイッチQ1を損傷又は破壊しないように、電源スイッチQ1のゲート上の電圧が -0.7 VDC より大きくなることを保証することによって、電源スイッチQ1のゲートを保護する。抵抗R11とキャパシタC5は、過渡又は高周波ノイズをフィルタするための「スナバ」として使用される。R11とC5は、特にノイズの多い環境で、MOSFET電源スイッチQ1のための追加の保護を提供する。

【0059】

DC電源.

【0060】

電力がモータに印加され電流が複数のモータ相巻線（複数のモータ一次コイル）を流れるとすぐに、変圧器の動作と同様の方法で複数の2次巻線（複数の二次コイル）において電力が存在する。複数の二次コイル上の電圧値は、入力電圧及び一次と二次のターン数に正比例する。図11の例を用いると、もし一次コイルへの入力電圧が 120 VAC であり、一次から二次のターン数比が $20:1$ である場合、二次コイルの電圧は約 6 VAC マイナス任意の損失を計算することができる。二次コイルからの電力は、二次巻線からDC電源に直接に供給される。全波ブリッジ整流器BR2は二次コイルからの低電圧AC電源を整流する。全波ブリッジ整流器BR2は、DC電源の必要条件に基づいて、低電力の構成要素（部品）とすることができる。

【0061】

ツェナーダイオードZ1及びZ2は他のアノードからアノードに直列に接続され、各カソードは、全波ブリッジ整流器BR2のAC電源入力に接続される。この方法は、部品の最大定格を超えるAC電源入力から、全波ブリッジ整流器BR2を保護するために使用される。全波ブリッジ整流器BR2からの負出力は回路のグラウンドに接続され、これはまた、電源スイッチブロックと同じグラウンドに接続される。全波ブリッジ整流器BR2からの正出力は、低ドロップアウトのレギュレータLDO1とキャパシタC1に接続される。キャパシタC1は、低ドロップアウトのレギュレータLDO1の入力に入力される整流されたAC電源信号を平滑化するために設けられる。バイパスキャパシタC7は、正のDCレール（VCC）のノイズを減らすために、低ドロップアウトのレギュレータLDO1の出力に使用することができる。また、より大きなキャパシタC10は、正のDCレールを平滑し、いくつかの低電圧の状況において電力供給を確保するために、低ドロップアウトの

10

20

30

40

50

レギュレータ L D O 1 の出力に使用することができる。C 7 と C 1 0 は必須ではないが、特にノイズの多い環境では、低電圧直流成分のための信頼性と保護を追加するために設けられる。

【0062】

論理制御.

【0063】

制御回路は、A C 電源ライン入力周波数と回転子位置のタイミングに基づいて、電源スイッチ回路のためのスイッチングを制御する。A C 電源ライン入力周波数のタイミングは、バイポーラ接合トランジスタ (B J T) Q 2, Q 3 と、ダイオード D 6 と D 7 から構成される A C バッファを用いて検出される。A C バッファの入力への電流は高い値の抵抗 R 3 によって制限される。ダイオード D 6 は、A C バッファの入力が正の直流電源電圧よりも大きくないことを保証する。ダイオード D 7 は、A C バッファの入力が D C 電源グラウンドを基準にして - 0. 7 ボルトよりも大きいことを保証する。

10

【0064】

A C バッファへの入力が論理ハイレベルである場合には、B J T Q 2 がバイアスされ、A C バッファの出力は論理ハイレベルである。A C バッファへの入力が論理ローレベルである場合には、B J T Q 3 はバイアスされ、A C バッファの出力は論理ローレベルである。A C バッファの出力は、キャパシタ C 6 と抵抗 R 1 3 からなるフィルタに接続される。フィルタは必要ないが、ノイズの多い環境での保護と信頼性を提供する。

20

【0065】

回転子磁石の極性は、ホール効果スイッチ I C 1 を用いて検出される。しかし、他のスイッチ又は検出装置は、回転子磁石の極性、及び／又は、回転子位置、及び／又は、速度決定、及び／又は、回転子回転数を決定することができる。ホール効果スイッチ I C 1 はオープンコレクタ出力であるため、正の D C レール (V C C) へのプルアップが必要である。抵抗 R 2 は、オープンコレクタ出力のために必要なプルアップを提供する。

30

【0066】

ホール効果スイッチ I C 1 の出力と A C バッファの出力は、単一回路論理 X O R I C 2 を用いて比較される。X O R I C 2 の出力は、ホール効果スイッチ I C 1 と A C バッファとの間の差であり、電源スイッチ回路のバイアス M O S F E T 電源スイッチ Q 1 をバイアスする。ホール効果スイッチ I C 1 の出力が論理ローレベルである場合には、モータへの A C 電源入力 L 1 が負であるとき、電源スイッチ Q 1 はバイアスされる。ホール効果スイッチ I C 1 の出力が論理ハイレベルのとき、モータへの A C 電源入力 L 1 が正の場合、電源スイッチ Q 1 はバイアスされる。モータの起動時において、A C 電源入力 L 1 からの正の入力のみ、もしくは、負の入力のみ、のいずれかが電源スイッチ Q 1 をパスする、複数の入力 A C サイクルが存在することができる。

40

【0067】

電源スイッチ Q 1 を使用して、電源スイッチ Q 1 のドレインとゲート電圧が上記バイアス電圧であるときの任意時点において、波形は「チョッピング」され又は遮断することができる。例えば、図 7 を参照してください。X O R I C 2 の出力が B J T の Q 4 にバイアスをかけることにより論理ハイレベルのときは、電源スイッチ Q 1 のゲートは論理ローレベルに保持される。B J T Q 4 がバイアスされている場合には、抵抗 R 1 から流れる任意の電流が電源スイッチ Q 1 のゲートを迂回し、そのソースに電源スイッチ Q 1 のゲートを接続する電氣的にコレクタからエミッタへの B J T Q 4 を通って流れ、すぐに電源スイッチ Q 1 を遮断する。

【0068】

ホール効果スイッチ I C 1 の周波数は、入力 A C 電源の周波数と一致すると、モータが同期運転される。モータが同期運転している場合のいずれかのモータが同期から外れ、モータを停止して再起動するまで、制御回路は必要ありません。電圧レギュレータ I C 3 の周波数は、ホール効果スイッチ I C 1 から同期速度を超えていることを検出すると、X O R I C 2 の出力は、電圧レギュレータ I C 3 のオープンコレクタ出力を介して論理ロー

50

レベルに保持される。センサ速度が入力 A C 電源よりも小さい場合、電圧レギュレータ I C 3 のオープンコレクタ出力はオフになり、このとき、X O R I C 2 の出力は影響を受けない。

【0069】

この方法は、モータが同期速度で動作しているとき、電源スイッチ Q 1 は論理制御により遮断されない。しかし、モータが同期速度未満に減速する場合には、起動の場合と同様に、論理コントローラはモータのタイミングを制御する。この方法を使用すると、全体的なモータ効率及び回路内の素子の予想寿命を向上させる。

【0070】

複数の外部素子は、電圧レギュレータ I C 3 のタイミングを設定するために必要とされる。電圧レギュレータ I C 3 は、正確なパラメータ内で動作するように、抵抗 R 4、R 5、R 6 及び R 7 は 1 % の許容誤差であってもよい。キャパシタ C 1 は、抵抗 R 6 及び R 7 と連携して、電圧レギュレータ I C 3 のオープンコレクタ出力がオンになるような周波数を設定するように動作する。キャパシタ C 3 は、電圧レギュレータ I C 3 の内部チャージポンプのために使用される。キャパシタ C 4 は、電圧レギュレータ I C 3 に A C 結合する入力を使用される。電圧レギュレータ I C 3 だけなので、ゼロ電圧交差を持っている周波数を検出する。抵抗 R 8 は、電圧レギュレータ I C 3 の入力に C 結合する C 4 に電流を制限する。

【0071】

図 1 4 は、2 つの電源スイッチを有する分割相巻線回路を示す。

【0072】

図 1 5 は、1 つの電源スイッチを有する分割相巻線回路を示す。

【0073】

図 1 6 は、直列の 2 つの電源スイッチを有する分割相巻線回路を示す。ダイオード D 1 及び D 2 は 1 N 4 0 0 3 であり、ダイオード D 3 及び D 4 は 1 N 9 1 4 である。トランジスタ Q 3、Q 4 は 2 N 3 9 0 4 である。I C 1 は、ホール効果スイッチ／センサである。ダイオード D 5 及び D 6 は、もし相電流が内部ダイオードの電流定格を超えたときに、スイッチ Q 1 及び Q 2 の内部ダイオード (d 1 及び d 2) に対して電流容量を増大させるために使用される。キャパシタ C 2、C 3 は一実施形態ではオプションである。キャパシタ C 2、C 3 は、キャパシタ C 1 のための追加の充電時間を追加するために、スイッチ Q 1、Q 2 に対して遅延「ターンオン」を生成するために使用されて、もし必要があれば、キャパシタ C 1 に対して付加的な充電時間を追加し、ホールスイッチ／センサ I C 1 のデバイス選択に応じて、ホールスイッチ／センサ I C 1 に対して確かな 3.3 V D C 又は 5 V D C 供給を保証する。従来のシステムでは、5 V D C は、論理レベルのパワー M O S F E T スwitchをオンにする必要があった。

【0074】

ダイオード D 1、D 2、d 1 及び d 2 はホールスイッチ／センサ I C 1 のための D C 電源に対して交流電源の整流を行う。

【0075】

ツェナーダイオード Z D 1 は、ホールスイッチ／センサ I C 1 の直流電源の電圧レギュレータを提供する。

【0076】

R L は D C 電源に対して制限電流を提供する。これは、約 10 m A の電流を制限するために設定されるべきである。ホールスイッチ／センサ I C 1 は、内部のオープンコレクタ出力トランジスタのベース駆動電流を含め、6 ミリアンペアを使用する。追加の D C 電流は、Q 3 を切り替えるために使用され、「プルアップ」抵抗 R 3 を介して供給される。スイッチ Q 3 のためのコレクタからエミッタへの電流、並びに、スイッチ Q 3 のためのベース及びコレクタからエミッタへの電流は D C 電源により供給されないが、モータ相巻線を通る電流によって供給される。トランジスタ Q 3 と Q 4 が適正時間で完全に「オフ」を有効にすることを保証することが好ましい。複数のスイッチが最大の運用効率のために、

10

20

30

40

50

適切な時期に、完全に「オン」され又は飽和状態にあることは一実施形態では好ましいが、要求条件ではない。

【0077】

図17は、分割相巻線コイルから直流(DC)電源及び直列の2つの電源スイッチへのタップを有する分割相巻線回路を示す。

【0078】

図18は、並列の2つの電源スイッチを有する分割相巻線回路を示す。

【0079】

図19は、分割相巻線コイルから直流(DC)電源及び並列の2つの電源スイッチへのタップを有する分割相巻線回路を示す。

10

【0080】

図20は、非破壊DC電源を生成するために、一次AC相巻線及び二次巻線を有する分割相巻線回路を有するモータを示す。図20のモータでは、二次巻線は全ての極に巻回される。しかし、二次巻線は、丁度1極、2極、3極、又は別の極数の極で巻回されてもよい。二次巻線は、図20のモータ巻線の一次相巻線と直列に接続される。しかしながら、二次巻線はまた、並列に、もしくは、直列と並列の両方の組み合わせで接続することができる。図20のモータは、4極の永久磁石同期モータである。60HzのACで動作するモータの同期速度は1800RPMである。

【0081】

図21は、ただ1極で巻回された非破壊DC電源を形成するために、一次AC相巻線及び二次巻線を有する分割相巻線回路を有するモータを示す。図21のモータは、4極の永久磁石同期モータである。60HzのACで動作するモータの同期速度は1800RPMである。

20

【0082】

図22は、非破壊DC電源を形成するためにタップ付きの一次相巻線を有する分割相巻線回路2202を有するモータを示す。図22のモータは、4極の永久磁石同期モータである。60HzのACで動作するモータの同期速度は1800RPMである。

【0083】

モータは、4極2206~2212の固定子2204と、固定子に対応する4つの磁石N、S、N、S2216~2222を有する回転子2214とを有する。モータ2202は、軸(中央円)2224と回転子バックアイアン(軸と複数の磁石との間の領域)2226を有する。複数の一次分割相巻線2228、2230はそれぞれL1及びL2でAC電源に接続される。二次巻線2232、2234は、直流電源2236に接続される。

30

【0084】

図23は、非破壊DC電源を形成するために、複数の分割相巻線2308、2310と電源スイッチ回路2312との間の複数の抵抗2304、2306を有する分割相巻線回路2302を備えるモータを示す。図23のモータは、4極の永久磁石同期モータである。60HzのACで動作するモータの同期速度は1800RPMである。

【0085】

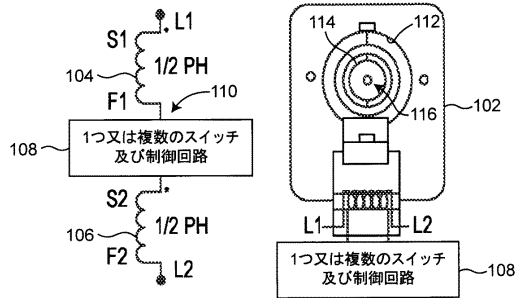
図24は、非破壊DC電源を形成するために、複数の分割相巻線2408、2410と電源スイッチ回路2412との間の複数のツェナーダイオード2404、2406を有する分割相巻線回路2402を備えるモータを示す。図24のモータは、4極の永久磁石同期モータである。60HzのACで動作するモータの同期速度は1800RPMである。

40

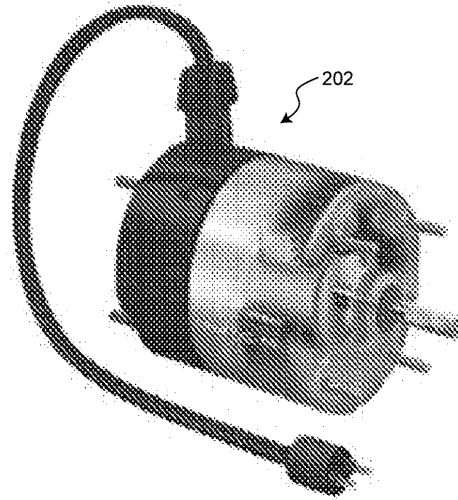
【0086】

当業者は、上記開示された特定の実施形態からの変形は、本開示によって意図されることを理解するであろう。本開示は上記実施形態に限定されるものではないが、以下の特許請求の範囲によって規定されるべきである。

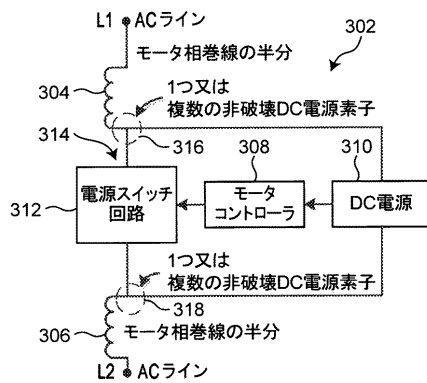
【図 1】



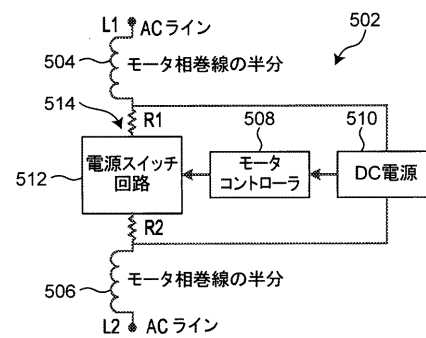
【図 2】



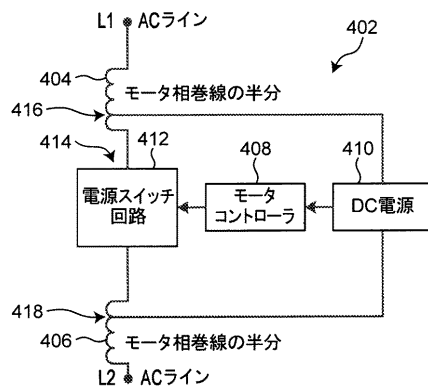
【図 3】



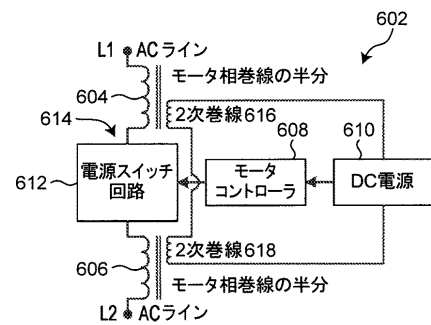
【図 5】



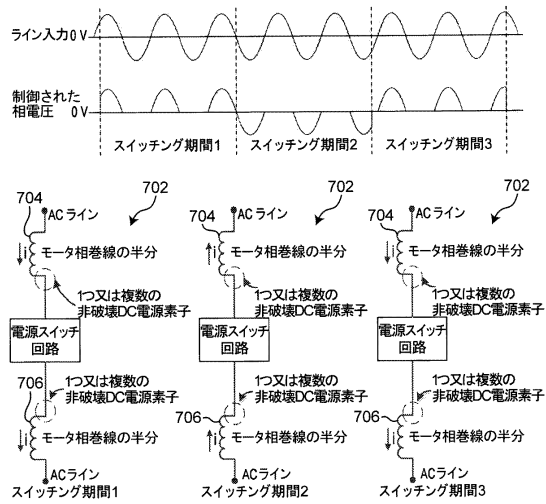
【図 4】



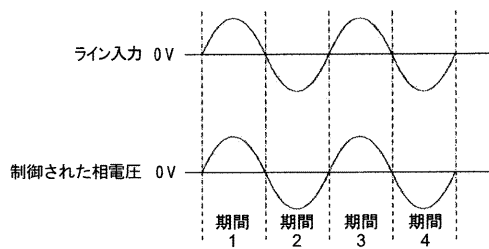
【図 6】



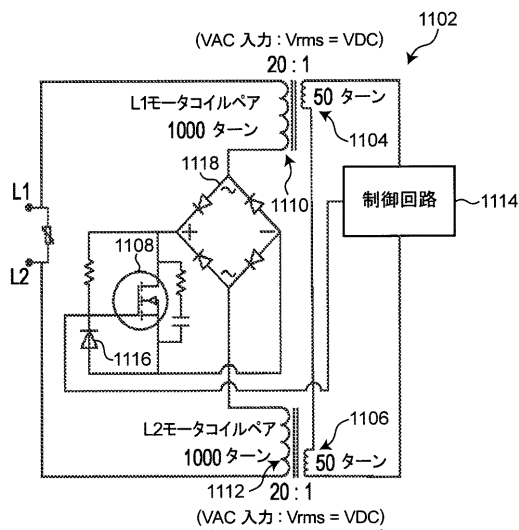
【図 7】



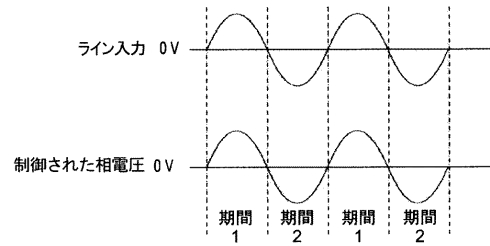
【図 8】



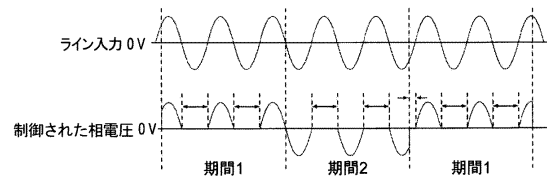
【図 11】



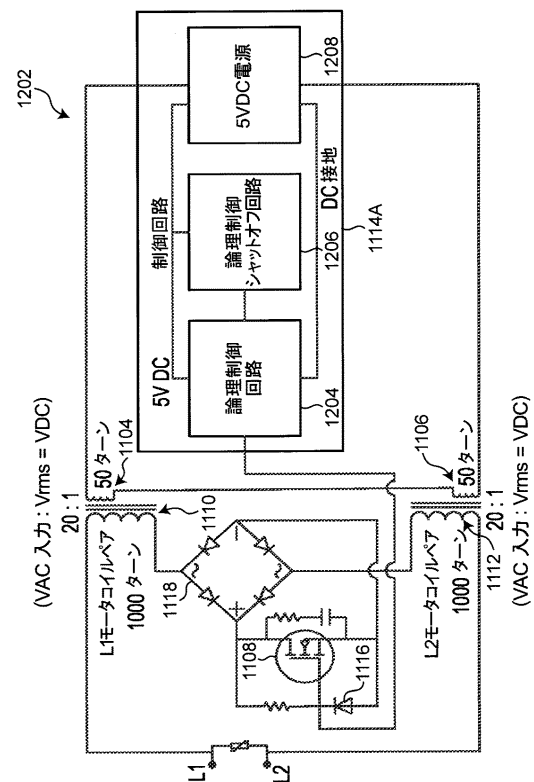
【図 9】



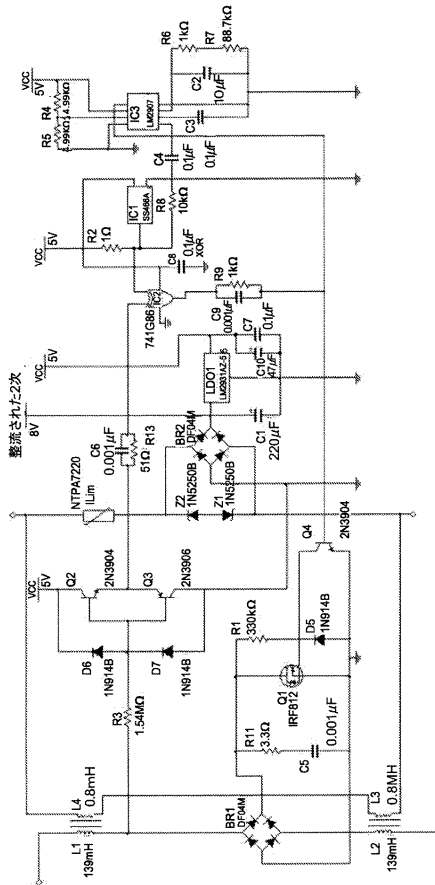
【図 10】



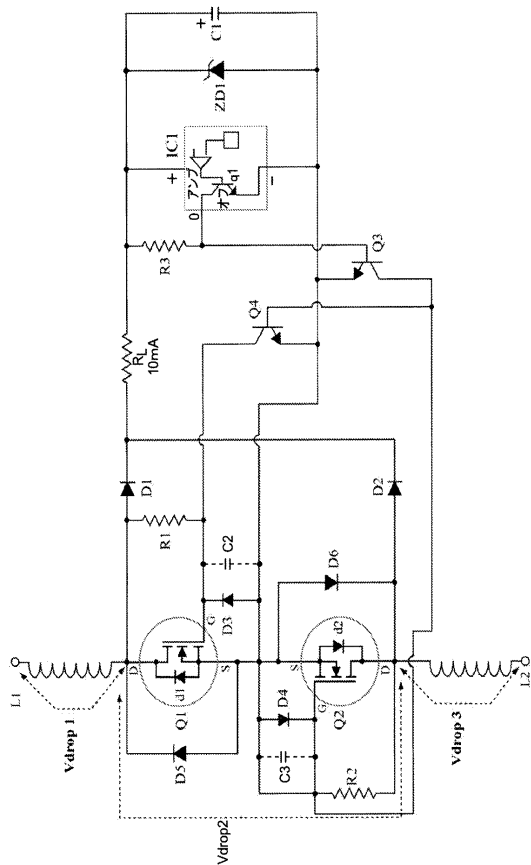
【図 12】



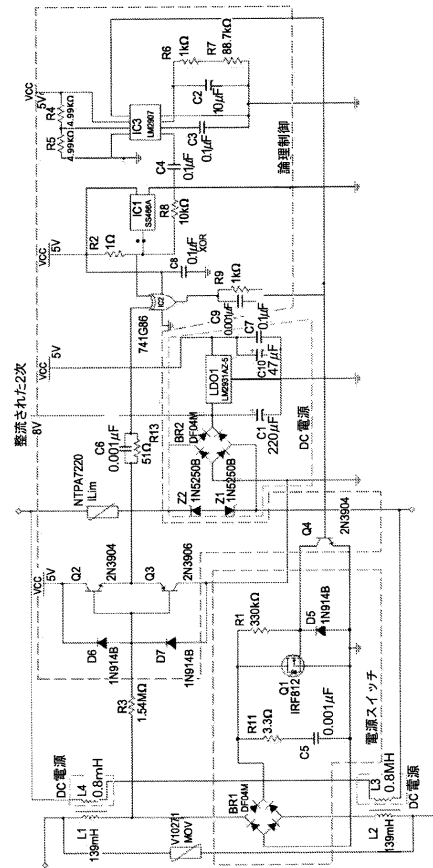
【図 13】



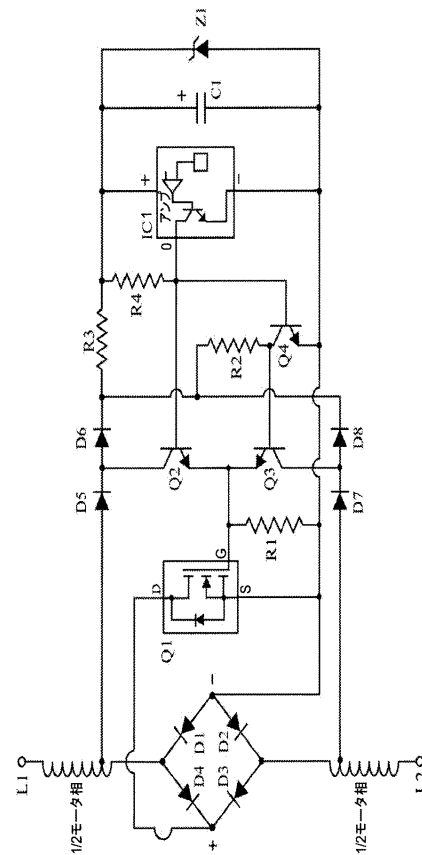
【図 14】



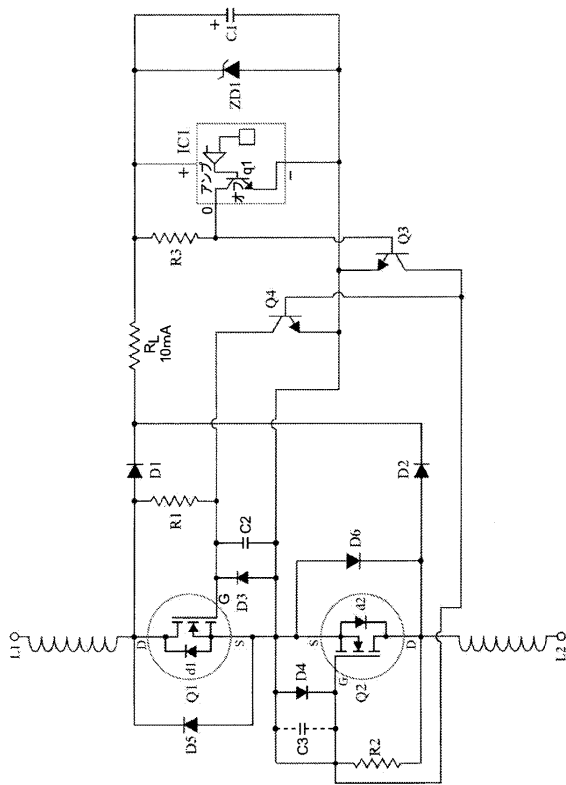
【図 13 A】



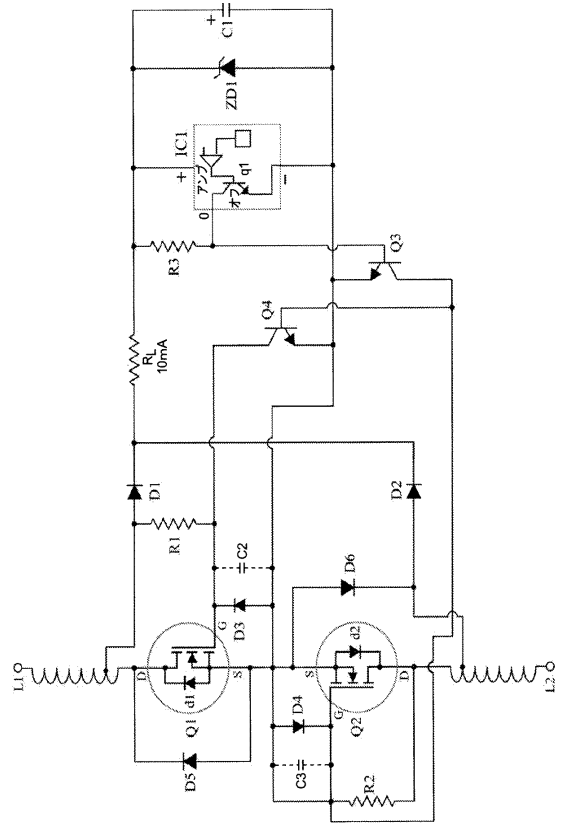
【図 15】



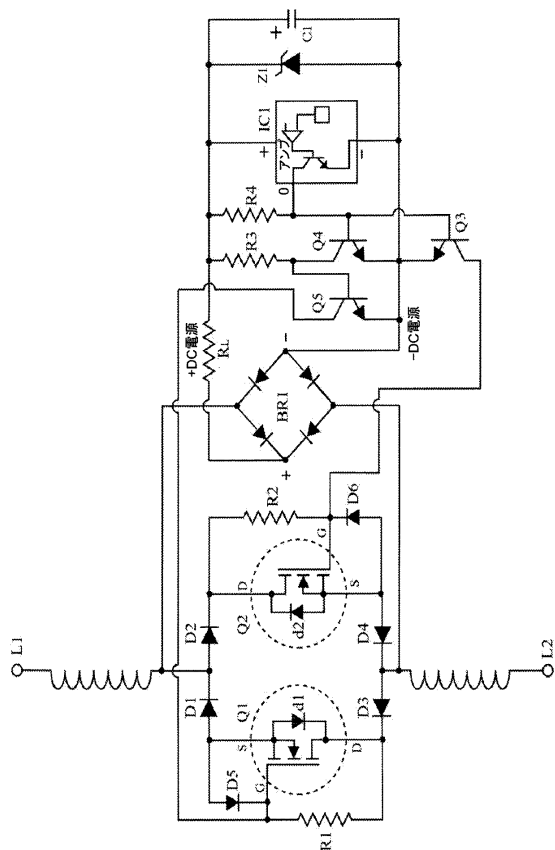
【図 16】



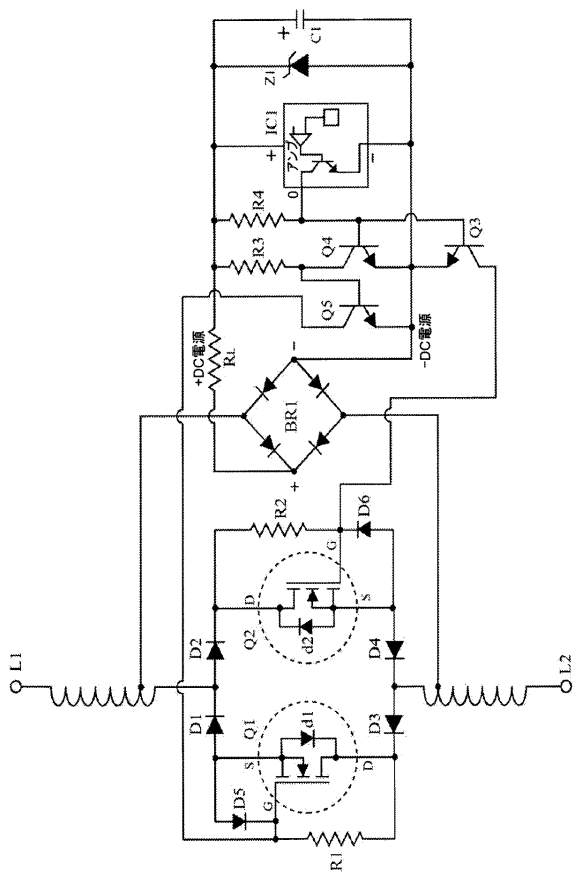
【図 17】



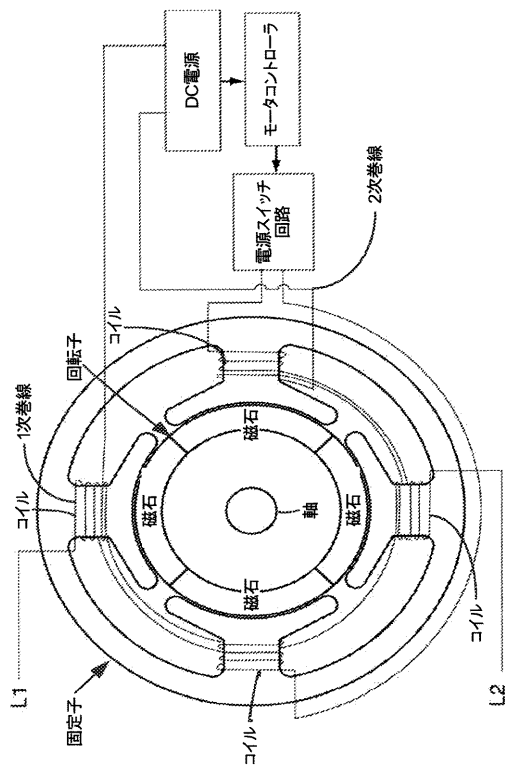
【図 18】



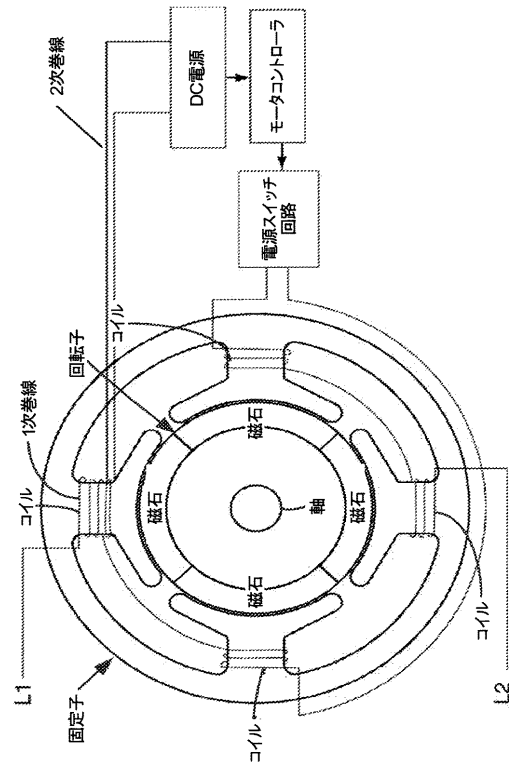
【図 19】



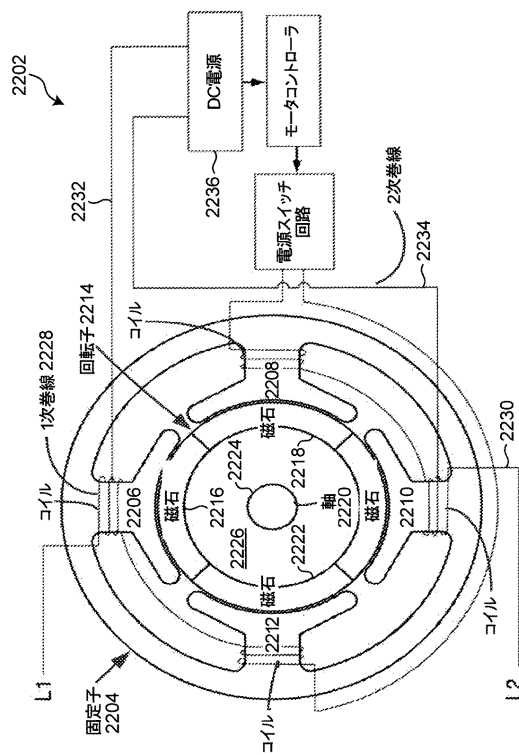
【図 20】



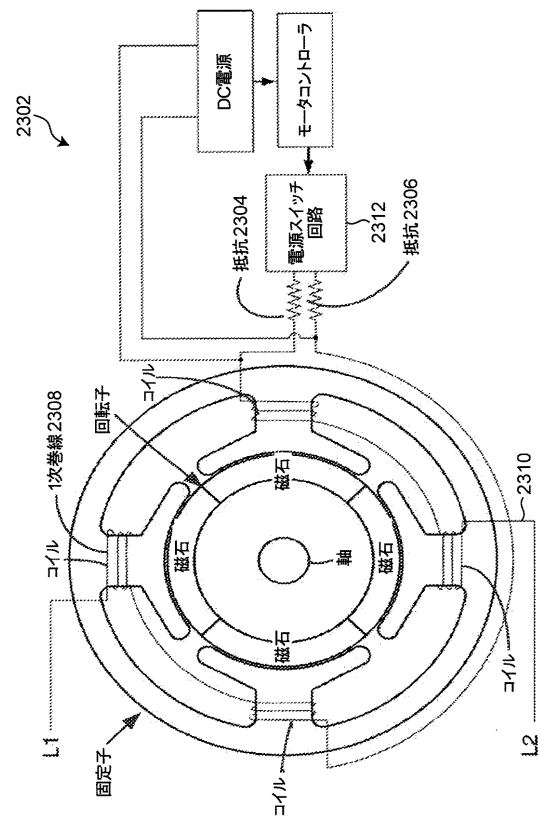
【図 21】



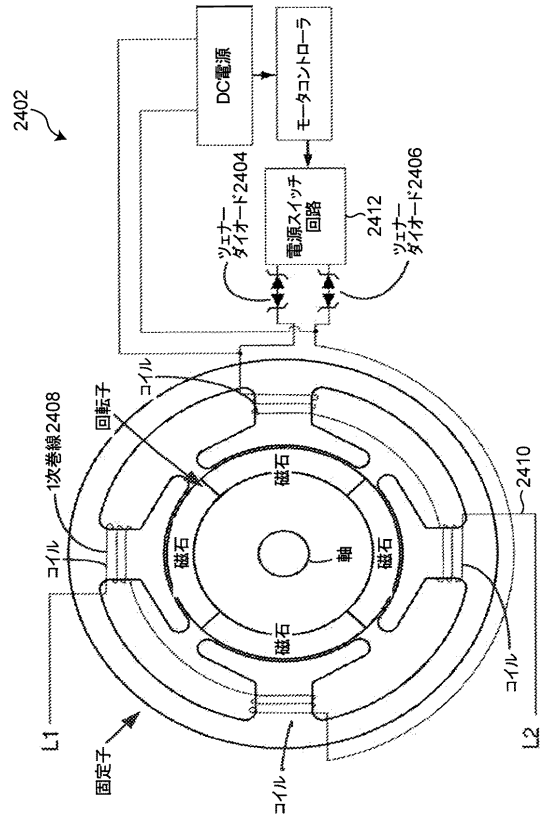
【図 22】



【図 23】



【図 24】



フロントページの続き

- (72)発明者 チャールズ・ジェイ・フリン
アメリカ合衆国64034ミズーリ州グリーンウッド、ティンバーレイク・トレイル25409番
- (72)発明者 クーパー・エヌ・トレイシー
アメリカ合衆国64012ミズーリ州ベルトン、サウス・ピッカリング20003番

審査官 尾家 英樹

- (56)参考文献 特開2003-111492 (JP, A)
特開2008-182783 (JP, A)
特開2011-244576 (JP, A)
特開2000-083390 (JP, A)
特公昭50-018931 (JP, B1)

- (58)調査した分野(Int.Cl., DB名)
H02P 21/00- 31/00