

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 28 年 9 月 8 日 (2016.9.8)

【公開番号】特開 2016-127223 (P2016-127223A)

【公開日】平成 28 年 7 月 11 日 (2016.7.11)

【年通号数】公開・登録公報 2016-041

【出願番号】特願 2015-2047 (P2015-2047)

【国際特許分類】

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/20 (2006.01)

【F I】

H 0 1 L 29/80 H

H 0 1 L 29/78 3 0 1 B

H 0 1 L 29/78 3 0 1 F

H 0 1 L 21/20

【手続補正書】

【提出日】平成 28 年 7 月 22 日 (2016.7.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

S i 系基板と、該 S i 系基板上に設けられた A l N 初期層と、該 A l N 初期層上に設けられたバッファ層とを有する電子デバイス用エピタキシャル基板であって、

前記 A l N 初期層の前記バッファ層側の表面の粗さ S a が 4 n m 以上 8 n m 以下であることを特徴とする電子デバイス用エピタキシャル基板。

【請求項 2】

前記バッファ層は、前記 A l N 初期層に接している $A l_z G a_{1-z} N$ ($0 < z < 1$) 層を含み、

前記 $A l_z G a_{1-z} N$ ($0 < z < 1$) 層の前記 A l N 初期層と反対側の表面の粗さ S a が 0 . 6 n m 以下であることを特徴とする請求項 1 に記載の電子デバイス用エピタキシャル基板。

【請求項 3】

前記バッファ層は、前記 $A l_z G a_{1-z} N$ ($0 < z < 1$) 層に接し、かつ、 $A l_x G a_{1-x} N$ ($0 < x < 1$) 層と $A l_y G a_{1-y} N$ ($0 < y < 1$) 層とが交互に積層された多層膜を含み、

前記多層膜の前記 $A l_z G a_{1-z} N$ ($0 < z < 1$) 層と反対側の表面の粗さ S a が 0 . 3 n m 以下であることを特徴とする請求項 2 に記載の電子デバイス用エピタキシャル基板。

【請求項 4】

前記バッファ層上に設けられたチャネル層と、
該チャネル層上に設けられたバリア層と、

該バリア層上に設けられたキャップ層と
をさらに有することを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の電子デバイス用エピタキシャル基板。

【請求項 5】

請求項 1 から請求項 4 のいずれか一項に記載の電子デバイス用エピタキシャル基板を用いて作製された電子デバイスであって、前記電子デバイス用エピタキシャル基板上に電極が設けられているものであることを特徴とする電子デバイス。

【請求項 6】

Si 系基板の上に AlN 初期層を形成する工程と、
前記 AlN 初期層上にバッファ層を形成する工程と、
前記バッファ層上にチャンネル層を形成する工程と、
前記チャンネル層上にバリア層を形成する工程と、
前記バリア層上にキャップ層を形成する工程と
を有し、
前記 AlN 初期層の前記バッファ層側の表面の粗さ S_a を 4 nm 以上 8 nm 以下 とすることを特徴とする電子デバイス用エピタキシャル基板の製造方法。

【請求項 7】

Si 系基板の上に AlN 初期層を形成する工程と、
前記 AlN 初期層上にバッファ層を形成する工程と、
前記バッファ層上にチャンネル層を形成する工程と、
前記チャンネル層上にバリア層を形成する工程と、
前記バリア層上にキャップ層を形成する工程と、
前記キャップ層上に電極を形成する工程と
を有し、
前記 AlN 初期層の前記バッファ層側の表面の粗さ S_a を 4 nm 以上 8 nm 以下 とすることを特徴とする電子デバイスの製造方法。