



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0068850
(43) 공개일자 2021년06월10일

(51) 국제특허분류(Int. Cl.)
G01R 31/40 (2014.01) G01R 31/28 (2006.01)
(52) CPC특허분류
G01R 31/40 (2013.01)
G01R 31/2839 (2013.01)
(21) 출원번호 10-2019-0158393
(22) 출원일자 2019년12월02일
심사청구일자 2019년12월02일

(71) 출원인
부경대학교 산학협력단
부산광역시 남구 용소로 45, 부경대학교내 (대연동)
한국전기연구원
경상남도 창원시 성산구 전기의길 12(성주동)
(72) 발명자
노의철
부산광역시 남구 분포로 111 125동 2003호
서병준
부산광역시 남구 수영로 345 대연 힐 스테이트푸르지오 108동 2405호
(뒷면에 계속)
(74) 대리인
이철희

전체 청구항 수 : 총 11 항

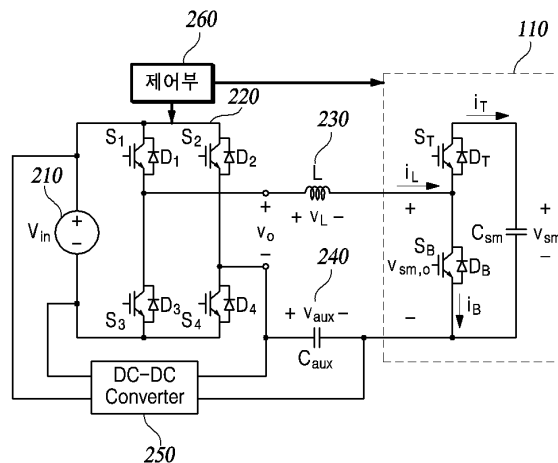
(54) 발명의 명칭 MMC-HVDC 시스템의 서브모듈 시험 방법 및 장치

(57) 요약

본 실시예는, 상호 병렬연결된 제1 회로 및 제2 회로를 포함하되, 상기 제1 회로는 직렬연결된 제1 스위치 및 서브모듈 캐패시터를 포함하고, 상기 제2 회로는 제2 스위치를 포함하는 모듈러 멀티레벨 컨버터 서브모듈을 시험하는 장치에 있어서, 직류전원의 전류를 입력받아 교류전류를 생성하는 인버터; 상기 인버터의 출력 및 상기 서브모듈과 직렬로 연결되어 인덕터 전류가 흐르는 인덕터; 상기 인버터의 출력, 상기 서브모듈 및 상기 인덕터에 직렬 연결된 보조 캐패시터; 상기 보조 캐패시터의 전압이 일정하게 유지되도록 상기 보조 캐패시터의 양단에 보조 전원출력을 제공하는 보조 전원공급부; 및 상기 인버터를 제어하여 상기 직류전원의 회로적 연결을 제어하고, 상기 제1 스위치 및 상기 제2 스위치를 제어하여 상기 서브모듈 캐패시터의 회로적 연결을 제어하는 제어부를 포함하는 서브모듈 시험장치를 제공한다.

대표도 - 도2

200



(52) CPC특허분류

G01R 31/2848 (2013.01)

(72) 발명자

조광래

경상남도 거제시 상동1길 15-9 덕산 3차 베스트타운 302동 402호

김태진

경상남도 창원시 성산구 불모산로10번길 12

이종필

경상남도 창원시 성산구 불모산로10번길 12

이 발명을 지원한 국가연구개발사업

과제고유번호

1415156692

부처명

산업통상자원부

과제관리(전문)기관명

한국에너지기술평가원

연구사업명

스마트그리드핵심기술개발사업

연구과제명

전압형 HVDC MMC용 서브모듈 시험장치 및 고압절연 전원장치 개발

기 여 율

1/1

과제수행기관명

한국전기연구원

연구기간

2017.05.01 ~ 2020.04.30

명세서

청구범위

청구항 1

상호 병렬연결된 제1 회로 및 제2 회로를 포함하되, 상기 제1 회로는 직렬연결된 제1 스위치 및 서브모듈 캐패시터를 포함하고, 상기 제2 회로는 제2 스위치를 포함하는 모듈러 멀티레벨 컨버터 서브모듈을 시험하는 장치에 있어서,

직류전원의 전류를 입력받아 교류전류를 생성하는 인버터;

상기 인버터의 출력 및 상기 서브모듈과 직렬로 연결되어 인덕터 전류가 흐르는 인덕터;

상기 인버터의 출력, 상기 서브모듈 및 상기 인덕터에 직렬 연결된 보조 캐패시터;

상기 보조 캐패시터의 전압이 일정하게 유지되도록 상기 보조 캐패시터의 양단에 보조 전원출력을 제공하는 보조 전원공급부; 및

상기 인버터를 제어하여 상기 직류전원의 회로적 연결을 제어하고, 상기 제1 스위치 및 상기 제2 스위치를 제어하여 상기 서브모듈 캐패시터의 회로적 연결을 제어하는 제어부

를 포함하는 서브모듈 시험장치.

청구항 2

제1항에 있어서,

상기 보조 전원공급부는,

상기 직류전원을 DC-DC 변환하여 상기 보조 전원출력을 생성하여 상기 보조 전원출력의 양단을 상기 보조 캐패시터의 양단에 병렬로 연결하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 3

제1항에 있어서,

상기 보조 전원출력의 전압은,

상기 직류전원의 전압 크기보다 작도록 설정하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 4

제1항에 있어서,

상기 제어부는,

상기 인덕터 전류가 하단 피크점에 도달한 경우, 상기 직류전원이 상기 서브모듈 캐패시터 및 상기 보조 캐패시터에 직렬로 연결되도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 5

제1항에 있어서,

상기 제어부는,

상기 인덕터 전류의 값이 (-)인 상태로부터 0에 도달하는 경우, 상기 직류전원 및 상기 서브모듈 캐패시터가 상기 보조 캐패시터와의 연결이 차단되도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 6

제1항에 있어서,

상기 제어부는,

상기 인덕터에 흐르는 인덕터 전류가 상단 피크점에 도달한 후, 기설정 시간동안 상기 서브모듈 캐패시터는 상기 보조 캐패시터와 연결되고 상기 직류전원은 상기 보조 캐패시터로부터 차단되도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 7

제6항에 있어서,

상기 제어부는,

상기 서브모듈 캐패시터의 평균 전압 값과 레퍼런스 전압값의 차이에 따라 상기 기설정 시간을 결정하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 8

제1항에 있어서,

상기 제어부는,

상기 인덕터 전류의 값이 (+)인 상태에서부터 0에 도달하는 경우, 상기 직류전원의 연결방향이 반대방향으로 전환되어 상기 보조 캐패시터와 연결되도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 9

제1항에 있어서,

상기 제어부는,

상기 인덕터 전류가 증가하는 구간에서는 상기 직류전원 및 상기 서브모듈 캐패시터가 상기 인덕터에 함께 연결되거나 상기 직류전원 및 상기 서브모듈 캐패시터 모두 상기 인덕터에 연결되지 않도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 10

제9항에 있어서,

상기 제어부는,

상기 인덕터 전류가 감소하는 구간에서는 상기 직류전원 및 상기 서브모듈 캐패시터 중 하나는 상기 인덕터에 연결되고 다른 하나는 상기 인덕터로부터 차단되도록 제어하는 것을 특징으로 하는 서브모듈 시험장치.

청구항 11

상호 병렬연결된 제1 회로 및 제2 회로를 포함하되, 상기 제1 회로는 직렬연결된 제1 스위치 및 서브모듈 캐패시터를 포함하고, 상기 제2 회로는 제2 스위치를 포함하는 모듈러 멀티레벨 컨버터 서브모듈을 시험하는 장치에서 서브모듈을 시험하는 방법에 있어서,

인버터에서 직류전원의 전류를 입력받아 교류전류를 생성하는 과정;

상기 인버터의 출력 및 상기 서브모듈과 직렬로 연결되는 인덕터에 인덕터 전류가 흐르는 과정;

상기 인버터의 출력, 상기 서브모듈 및 상기 인덕터에 직렬 연결된 보조 캐패시터의 전압이 일정하게 유지되도록 상기 보조 캐패시터의 양단에 보조 전원출력을 제공하는 과정; 및

상기 인버터를 제어하여 상기 직류전원의 회로적 연결을 제어하고, 상기 제1 스위치 및 상기 제2 스위치를 제어하여 상기 서브모듈 캐패시터의 회로적 연결을 제어하는 과정

을 포함하는 서브모듈 시험방법.

발명의 설명

기술 분야

[0001] 본 실시예는 MMC(Modular Multi-level Converter)-HVDC(High Voltage Direct Current) 시스템의 서브모듈(Submodule)을 시험하기 위한 방법 및 장치에 관한 것이다.

배경 기술

[0002] 이하에 기술되는 내용은 단순히 본 실시예와 관련되는 배경 정보만을 제공할 뿐 종래기술을 구성하는 것이 아니다.

[0003] 도 1은 한 암(arm)에 n 개의 서브모듈을 가지는 MMC-HVDC 시스템(100) 및 하프-브리지 구조의 단일 서브모듈(110)을 도시한 도면이다.

[0004] MMC-HVDC 시스템(100)의 신뢰성을 확인하기 위해 MMC-HVDC 시스템(100)의 암에 사용되는 서브모듈(110)의 성능 시험이 필수적이다. MMC-HVDC 시스템(100)의 한 암은 일반적으로 100 개 이상의 서브모듈(110)로 구성되기 때문에 MMC-HVDC 시스템(100)을 시험하기 위한 시험회로 구성의 시간과 비용적인 측면을 고려해서 단일 서브모듈(110)만 시험하거나 복수의 서브모듈(110)을 묶은 단위인 밸브(valve) 단위로 시험을 진행하는 것이 일반적이다.

[0005] MMC-HVDC 시스템의 각 암에 흐르는 전류인 암 전류를 모사(simulate)하기 위하여 시험회로에는 제2 고조파와 DC 오프셋 성분을 포함하는 전류를 생성하여 실제 MMC-HVDC시스템의 운전상태와 유사한 상황을 제공할 필요가 있다.

[0006] 이와 같이 제2 고조파와 DC 오프셋 성분을 포함하는 암 전류가 모사되어 생성됨에 있어서, 가능하면 스위칭 손실 및 암 전류의 왜곡이 최소화되는 것이 바람직하다.

발명의 내용

해결하려는 과제

[0007] 본 실시예는 MMC-HVDC 시스템의 서브모듈을 시험하는 데에 필요한 DC 오프셋 성분 및 제2 고조파 성분을 포함하는 암 전류를 선형적으로 모사한 시험전류를 생성하는 시험 회로를 제공하는 데에 주된 목적이 있다.

과제의 해결 수단

[0008] 본 실시예에 따르면, 상호 병렬연결된 제1 회로 및 제2 회로를 포함하되, 상기 제1 회로는 직렬연결된 제1 스위치 및 서브모듈 캐패시터를 포함하고, 상기 제2 회로는 제2 스위치를 포함하는 모듈러 멀티레벨 컨버터 서브모듈을 시험하는 장치에 있어서, 직류전원의 전류를 입력받아 교류전류를 생성하는 인버터; 상기 인버터의 출력 및 상기 서브모듈과 직렬로 연결되어 인덕터 전류가 흐르는 인덕터; 상기 인버터의 출력, 상기 서브모듈 및 상기 인덕터에 직렬 연결된 보조 캐패시터; 상기 보조 캐패시터의 전압이 일정하게 유지되도록 상기 보조 캐패시터의 양단에 보조 전원출력을 제공하는 보조 전원공급부; 및 상기 인버터를 제어하여 상기 직류전원의 회로적 연결을 제어하고, 상기 제1 스위치 및 상기 제2 스위치를 제어하여 상기 서브모듈 캐패시터의 회로적 연결을 제어하는 제어부를 포함하는 서브모듈 시험장치를 제공한다.

[0009] 본 실시예에 따르면, 상호 병렬연결된 제1 회로 및 제2 회로를 포함하되, 상기 제1 회로는 직렬연결된 제1 스위치 및 서브모듈 캐패시터를 포함하고 상기 제2 회로는 제2 스위치를 포함하는 모듈러 멀티레벨 컨버터 서브모듈을 시험하는 장치에서 서브모듈을 시험하는 방법에 있어서, 인버터에서 직류전원의 전류를 입력받아 교류전류를 생성하는 과정; 상기 인버터의 출력에 연결되는 인덕터에 인덕터 전류가 흐르는 과정; 상기 인버터의 출력 및 상기 인덕터에 직렬 연결된 보조 캐패시터의 전압이 일정하게 유지되도록 상기 보조 캐패시터의 양단에 보조 전원출력을 제공하는 과정; 및 상기 인버터를 제어하여 상기 직류전원의 회로적 연결을 제어하고, 상기 제1 스위치 및 상기 제2 스위치를 제어하여 상기 서브모듈 캐패시터의 회로적 연결을 제어하는 과정을 포함하되, 상기 서브모듈은 상기 인버터의 출력 및 상기 인덕터에 직렬로 연결되는 서브모듈 시험방법을 제공한다.

발명의 효과

[0010] 본 실시예에 의하면, MMC-HVDC 시스템의 서브모듈을 시험하기 위한 DC 오프셋 성분과 제2 고조파 성분을 포함하는 암 전류를 선형적으로 모사한 시험전류를 생성하는 효과가 있다.

[0011] 또한, 암 전류를 모사되어 생성됨에 있어서 상대적으로 낮은 스위칭 주파수를 이용함으로써 스위칭 손실이 최소화된 시험회로를 제공하는 효과가 있다.

도면의 간단한 설명

[0012] 도 1은 한 암(arm)에 n 개의 서브모듈을 가지는 MMC-HVDC 시스템 및 하프-브리지 구조의 단일 서브모듈을 도시한 도면이다.

도 2는 본 실시예에 따른 서브모듈 시험장치의 구조를 도시한 도면이다.

도 3은 본 실시예에 따른 서브모듈 시험장치에서 발생하는 전류 및 전압의 파형을 도시한 도면이다.

도 4는 서브모듈 시험장치의 동작 모드에 따른 v_o , v_{sm} , v_L 의 값 및 i_L 의 기울기를 도시한 도면이다.

도 5는 서브모듈 시험장치에 부가적으로 구현될 수 있는 구성요소를 제어부와 함께 도시한 도면이다.

도 6은 모드 1인 경우 서브모듈 시험장치의 전류의 흐름을 도시한 도면이다.

도 7은 모드 2인 경우 서브모듈 시험장치의 전류의 흐름을 도시한 도면이다.

도 8은 모드 3 및 모드 5인 경우 서브모듈 시험장치의 전류 흐름을 도시한 도면이다.

도 9는 모드 4 및 모드 6인 경우 서브모듈 시험장치의 전류 흐름을 도시한 도면이다.

도 10은 모드 7인 경우 서브모듈 시험장치의 전류 흐름을 도시한 도면이다.

도 11은 모드 8인 경우 서브모듈 시험장치의 전류 흐름을 도시한 도면이다.

도 12는 본 실시예에 따른 서브모듈 시험장치의 성능을 검증하기 위한 파라미터를 도시한 도면이다.

도 13은 양의 DC 오프셋을 가지는 암 전류를 모사한 경우의 정상상태 시뮬레이션 파형을 도시한 도면이다.

도 14는 음의 DC 오프셋을 가지는 암 전류를 모사한 경우의 정상상태 시뮬레이션 파형을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 통해 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[0014] 도 2는 본 실시예에 따른 서브모듈 시험장치의 구조를 도시한 도면이다.

[0015] 도 2에 도시한 바와 같이, 본 실시예에 따른 서브모듈 시험장치(200)는 직류전원(210), 인버터(220), 인덕터(230), 보조 캐패시터(240), 보조 전원공급부(250) 및 제어부(260)를 전부 또는 일부 포함한다.

[0016] 서브모듈(110)은 양단에 상호 병렬로 연결된 제1 회로 및 제2 회로를 포함한다. 여기서 제1 회로는 직렬연결된 제1 스위치(S_T) 및 서브모듈 캐패시터(C_{sm})를 포함하고, 제2 회로는 제2 스위치(S_B)를 포함한다. 또한, 서브모듈(110)의 각 스위치(S_T , S_B)에는 역병렬 다이오드(D_T , D_B)가 각각 병렬로 연결된다.

[0017] 인버터(220)는 풀브리지 형태로 구현되며 직류전원(210)의 출력전류를 입력받아 교류로 변환하여 교류전류 출력을 생성한다.

[0018] 인버터(220)는 병렬로 연결된 제1 레그(leg) 및 제2 레그를 포함한다. 제1 레그는 동일한 방향으로 직렬 연결된 제1 스위치(S_1) 및 제3 스위치(S_3)를 포함하고, 제2 레그는 동일한 방향으로 직렬 연결된 제2 스위치(S_2) 및 제4 스위치(S_4)를 포함한다.

[0019] 제1 스위치(S_1) 및 제3 스위치(S_3) 사이의 접점과 제2 스위치(S_2) 및 제4 스위치(S_4) 사이의 접점으로부터 인버터(220)의 교류전류 출력이 생성된다.

[0020] 또한, 각 스위치(S_1 , S_2 , S_3 , S_4)에는 역병렬 다이오드(D_1 , D_2 , D_3 , D_4)가 각각 병렬로 연결된다.

- [0021] 인버터(220)는 후술하는 제어부(260)의 제어에 의하여 각 스위치(S_1, S_2, S_3, S_4)의 스위칭이 제어되어 교류전류 출력을 생성한다.
- [0022] 인버터(220)의 출력에는 인덕터(230), 보조 캐패시터(240) 및 서브모듈(110)이 직렬로 연결된다.
- [0023] 인덕터(230)의 양단에 인가되는 전압에 따라 인덕터 전류 i_L 이 흐른다.
- [0024] 보조 전원공급부(250)는 보조 캐패시터(240)의 전압이 일정하게 유지되도록 보조 캐패시터(240)에 보조 전원출력을 제공한다.
- [0025] 보조 전원공급부(250)는 직류전원(210)을 DC-DC 변환하여 보조 전원출력을 생성하고 생성된 보조 전원출력의 양 단자가 보조 캐패시터(240)의 양 단자에 병렬로 연결된다.
- [0026] 제어부(260)는 제1 스위치(S_1) 및 제2 스위치(S_2)를 스위칭하여 서브모듈 캐패시터(C_{sm})의 회로적 연결을 제어하고, 인버터(220)의 스위치(S_1, S_2, S_3, S_4)를 스위칭하여 직류전원(210)의 회로적 연결을 제어한다.
- [0027] 이하, 본 실시예에 대한 설명에서 회로에 연결된다는 표현의 의미는 인덕터(230)의 인덕터 전류가 흐르도록 연결됨을 의미한다. 또한, 회로적 연결을 제어한다는 표현의 의미는 인덕터 전류가 흐르는 방향을 제어하거나 인덕터 전류가 흐르지 않도록 차단함을 의미한다.
- [0028] 도 2의 회로에서 인덕터(230)에 흐르는 인덕터 전류 i_L 은 인덕터(230)의 양단 전압 v_L 에 의해 결정된다. v_L 의 크기는 인버터(220)의 출력 전압 v_o 와 서브모듈(110)의 출력 전압 $v_{sm,o}$ 및 서브모듈 캐패시터(C_{sm})의 전압 v_{aux} 에 의해 결정되므로 $v_L, v_o, v_{sm,o}$ 및 v_{aux} 사이의 관계는 수학적 식 1과 같이 나타낼 수 있다.

수학적 식 1

- [0029]
$$v_L = v_{aux} + v_o - v_{sm,o}$$
- [0030] 보조 전원공급부(250)는 i_L 의 흐름으로 인하여 보조 캐패시터(240) C_{aux} 가 충·방전되는 경우 v_{aux} 를 일정하게 유지시키기 위한 출력을 발생한다.
- [0031] 여기서, 보조 전원공급부(250)의 출력 v_{aux} 의 크기에 따라 인덕터 전류 i_L 의 모양이 달라질 수 있으며, 이에 대한 상세한 사항은 후술한다.
- [0032] 도 3은 본 실시예에 따른 서브모듈 시험장치(200)에서 발생하는 전류 및 전압의 파형을 도시한 도면이다.
- [0033] 도 3에서 i_L 은 실제 MMC-HVDC 시스템에 흐르는 암 전류를 선형화한 것으로서 v_{sm} 의 평균값 $\langle v_{sm} \rangle$ 및 v_{aux} 의 평균값 $\langle v_{aux} \rangle$ 과 V_{in} 의 관계를 수학적 식 2와 같이 설정하였을 때 얻을 수 있다.

수학적 식 2

- [0034]
$$V_{in} = \langle v_{sm} \rangle = (4/3) * \langle v_{aux} \rangle$$
- [0035] 다시 말해서, 제어부(260)는 $v_{sm,o}$ 의 v_L 에 대한 영향을 상쇄시키기 위해 $v_{sm,o}$ 의 평균 전압 $\langle v_{sm} \rangle$ 이 직류전원(210)의 입력전압 V_{in} 의 크기와 같도록 제어한다.
- [0036] 또한, 보조 전원공급부(250)의 보조 전원출력 전압은 직류전원(210)의 전압 크기보다 작도록 설정된다. 예컨대, 수학적 식 2에서 알 수 있듯이 보조 전원공급부(250)의 보조 전원출력 전압의 크기가 직류전원(210)의 전압 크기의 3/4이 되도록 설정된다.
- [0037] 보조 전원공급부(250)의 보조 전원출력 전압이 직류전원(210)의 전압 크기보다 작도록 설정되는 경우, 직류전원(210) 및 보조 캐패시터(240)가 인버터(220)에 미치는 전류의 증감 방향은 직류전원(210)에 의하여 결정된다.

이에 대해서는 후술하는 8개의 동작 모드에 대한 설명에서 상술한다.

- [0038] 도 2의 회로의 동작은 서브모듈(110)의 각 스위치(S_T , S_B)의 동작과 인버터 전류 i_L 의 값에 따라 도 4와 같이 8개의 동작 모드로 나눌 수 있다.
- [0039] 도 4는 서브모듈 시험장치(200)의 동작 모드에 따른 v_o , v_{sm} , v_L 의 값 및 i_L 의 기울기의 방향을 도시한 도면이다.
- [0040] 도 4에 나타난 동작모드에 따른 회로상의 전류의 흐름에 대해서는 이하의 설명에서 상술한다.
- [0041] 도 5는 서브모듈 시험장치(200)에 부가적으로 구현될 수 있는 구성요소를 제어부(260)와 함께 도시한 도면이다.
- [0042] 도 5에 도시한 바와 같이, 서브모듈 시험장치(200)는 평균전압 산출부(510)를 더 포함할 수 있다.
- [0043] 평균전압 산출부(510)는 서브모듈(110)의 양단 전압 값 v_{sm} 을 수신하여 평균값 $\langle v_{sm} \rangle$ 을 산출한다.
- [0044] 제어부(260)는 레퍼런스 전압 $v_{sm,ref}$ 와 $\langle v_{sm} \rangle$ 를 수신하고 $v_{sm,ref}$ 와 $\langle v_{sm} \rangle$ 의 차이에 따라 서브모듈(110)의 각 스위치(S_T , S_B) 및 인버터(220)의 각 스위치($S_1 \sim S_4$)의 스위칭을 제어한다.
- [0045] 제어부(260)는 인덕터 전류 i_L 의 크기에 따라 서브모듈(110)의 각 스위치(S_T , S_B) 및 인버터(220)의 각 스위치($S_1 \sim S_4$)의 스위칭을 제어한다.
- [0046] 제어부(260)는 인덕터 전류 i_L 에 대한 히스테리시스 제어를 수행한다. 여기서 히스테리시스 제어란, 미리 설정된 인덕터 전류 i_L 의 하단 피크점 $i_{peak(-)}$ 및 상단 피크점 $i_{peak(+)}$ 사이에서 인덕터 전류 i_L 이 움직이도록 제어하는 것을 의미한다.
- [0047] 제어부(260)가 i_L 의 크기 및 $\langle v_{sm} \rangle$ 의 값에 따라 서브모듈(110)의 각 스위치(S_T , S_B) 및 인버터(220)의 각 스위치($S_1 \sim S_4$)의 스위칭을 제어하는 동작에 대한 상세한 사항은 후술한다.
- [0048] 도 6 내지 도 11은 서브모듈 시험장치(200)의 동작모드(모드 1 ~ 모드 8)에서 서브모듈 시험장치(200)의 전류의 흐름을 나타낸 도면이다.
- [0049] 서브모듈 시험장치(200)는 동작모드(모드 1 ~ 모드 8)를 주기적으로 반복하면서 동작한다.
- [0050] 이하, 도 3 내지 도 11을 함께 참조하면서 서브모듈 시험장치(200)의 동작모드(모드 1 ~ 모드 8)에 대하여 설명한다.
- [0051] 도 6 내지 도 11에서, 인덕터 전류는 회로 상의 진하게 그려진 부분의 경로를 통하여 흐르며, 인덕터 전류가 흐르는 방향은 회로 상에 진하게 그려진 경로 상에 표시된 진한 화살표 방향으로 전류가 흐른다.
- [0052] 참고로, 도 3에서 S_T 및 S_B 가 온이 되는 것으로 도시된 경우는 제어부(260)의 제어에 의해 스위치 S_T 및 S_B 가 온으로 스위칭되는 경우만 의미하는 것이 아니라 스위치 S_T 및 S_B 에 각각 병렬로 연결된 역병렬 다이오드 D_T 및 D_B 를 경유하여 전류가 흐르는 경우를 도시한 경우도 포함된다.
- [0053] 또한, 실질적으로 서브모듈(110)의 양단 전압 v_{sm} 의 값은 그 크기의 변화폭이 평균값인 $\langle v_{sm} \rangle$ 의 값에 비해 크지 않고, 또한 서브모듈 캐패시터(C_{sm})의 전압 v_{aux} 은 그 평균값 $\langle v_{aux} \rangle$ 의 크기에 비해 변화폭이 작으므로, 도 6 내지 도 11에 대한 설명에서는 수학적 3과 같이 가정하여 설명한다.

수학적 3

[0054]
$$V_{in} = v_{sm} = (4/3) \cdot v_{aux}$$

- [0056] (1) 모드 1: $[t_1 \sim t_2]$ 구간, S_T 온, $S_B/S_1 \sim S_4$ 오프, i_L 상승.

- [0057] 도 6은 모드 1인 경우 서브모듈 시험장치(200)의 전류의 흐름을 도시한 도면이다.
- [0058] 도 3에 도시한 바와 같이, 인덕터 전류 i_L 이 계속 감소하다가 하단 피크점에 도달하는 t_1 시점에 서브모듈 시험장치(200)는 모드 1에 진입한다.
- [0059] 이때, 제어부(260)는 직류전원(210)이 서브모듈 캐패시터 C_{sm} 및 보조 캐패시터(240) C_{aux} 에 회로적으로 연결되도록 제어한다. 여기서, 연결된 회로 상에서 직류전원(210)의 극성이 보조 캐패시터(240)의 극성과 동일한 방향이 된다.
- [0060] 모드 1에 진입하기 위해, 제어부(260)는 인버터 스위치 $S_1 \sim S_4$ 는 오프, 서브모듈 스위치 S_T 는 ON, 서브모듈 스위치 S_B 는 OFF가 되도록 스위칭하여 인덕터 전류 i_L 이 역병렬 다이오드 D_1 , 직류전원(210), 역병렬 다이오드 D_4 , 보조 캐패시터(240) C_{aux} , 서브모듈 캐패시터 C_{sm} 및 서브모듈 스위치 S_T 를 경유하여 역방향으로 흐르도록 제어한다.
- [0061] 제어부(260)의 스위칭에 의하여 서브모듈 스위치 S_T 가 온이 되고 서브모듈 스위치 S_B 가 오프가 되면 $v_{sm,o} = v_{sm}$ 이 된다.
- [0062] 제어부(260)의 스위칭에 의하여 인버터 스위치 $S_1 \sim S_4$ 가 모두 오프됨으로써 역병렬 다이오드 D_1 및 D_4 를 경유하여 직류전원(210)이 회로에 연결되므로 $v_o = V_{in}$ 이 된다. 또한, $V_{in} = v_{sm} = v_{sm,o}$ 이므로 서로 반대 방향의 극성을 갖는 v_o 와 $v_{sm,o}$ 는 서로 상쇄되어 인덕터 전압 $v_L = v_{aux}$ 가 된다. 따라서, 인덕터 전류 i_L 은 $[t_1 \sim t_2]$ 구간에서 수학식 4와 같이 상승한다.

수학식 4

$$i_L(t) = i_L(t_1) + (v_{aux}/L) * (t - t_1)$$

[0064] 여기서, L은 인덕터(230)의 인덕턴스를 나타낸다.

[0066] (2) 모드 2: $[t_2 \sim t_3]$ 구간, $S_T/S_2 \sim S_4$ 오프, S_B/S_1 온, i_L 상승.

- [0067] 도 7은 모드 2인 경우 전류의 흐름을 도시한 도면이다.
- [0068] 도 3에 도시한 바와 같이, 인덕터 전류 i_L 이 (-)인 상태에서부터 0에 도달하는 t_2 시점에 서브모듈 시험장치(200)는 모드 2에 진입한다.
- [0069] 이때, 제어부(260)는 직류전원(210) 및 서브모듈 캐패시터 C_{sm} 가 보조 캐패시터(240) C_{aux} 로부터 회로적으로 차단되도록 제어한다.
- [0070] 모드 2에 진입하기 위해, 제어부(260)는 인버터 스위치 S_1 를 온으로 전환시키고 서브모듈 스위치 S_T 는 오프, 서브모듈 스위치 S_B 는 온이 되도록 스위칭하여, 인덕터 전류 i_L 이 서브모듈 스위치 S_B , 보조 캐패시터(240) C_{aux} , 역병렬 다이오드 D_2 및 인버터 스위치 S_1 를 경유하여 순방향으로 흐르도록 제어한다.
- [0071] 이때, $v_{sm,o}$ 는 0 [V]가 되고 v_o 는 0 [V]가 되므로, $v_L = v_{aux}$ 가 되어 인덕터 전류 i_L 은 $[t_2 \sim t_3]$ 구간에서 수학식 5와 같이 상승한다.

수학식 5

$$i_L(t) = i_L(t_2) + (v_{aux}/L) * (t - t_2)$$

[0074] (3) 모드 3: $[t_3 \sim t_4]$ 구간, $S_T/S_B/S_1 \sim S_3$ 오프, S_4 온, i_L 하강.

[0075] 도 8은 모드 3인 경우 전류의 흐름을 도시한 도면이다.

[0076] 도 3에 도시한 바와 같이, 인덕터 전류 i_L 이 증가하다가 상단 피크점에 도달하는 t_3 시점에 서브모듈 시험장치 (200)는 모드 3에 진입한다.

[0077] 이때, 제어부(260)는 서브모듈 캐패시터 C_{sm} 는 보조 캐패시터(240) C_{aux} 와 회로적으로 연결되고 직류전원(210)은 보조 캐패시터(240) C_{aux} 로부터 회로적으로 차단되도록 제어한다.

[0078] 모드 3에 진입하기 위해, 제어부(260)는 인버터 스위치 $S_1 \sim S_3$ 은 오프, 인버터 스위치 S_4 는 온, 서브모듈 스위치 S_T 및 S_B 는 오프가 되도록 스위칭하여, 인덕터 전류 i_L 이 역병렬 다이오드 D_T , 서브모듈 캐패시터 C_{sm} , 보조 캐패시터(240) C_{aux} , 인버터 스위치 S_4 , 직류전원(210) 및 역병렬 다이오드 D_3 을 경유하여 순방향으로 흐르도록 제어한다.

[0079] 이때, $v_{sm,o}$ 는 v_{sm} 과 같고 v_o 는 0 [V]가 되므로, $v_L = v_{aux} - v_{sm}$ 이 되어 인덕터 전류 i_L 은 $[t_3 \sim t_4]$ 구간에서 수학식 6과 같이 하강한다.

수학식 6

$$i_L(t) = i_L(t_3) + [(v_{aux} - v_{sm})/L] \cdot (t - t_3)$$

[0082] (4) 모드 4: $[t_4 \sim t_5]$ 구간, $S_T/S_1 \sim S_4$ 오프, S_B 온, i_L 하강.

[0083] 도 9는 모드 4인 경우 전류의 흐름을 도시한 도면이다.

[0084] 도 3에 도시한 바와 같이, 모드 3에 진입한 후 제1 기설정 시간이 경과하는 t_4 시점에 서브모듈 시험장치(200)는 모드 4에 진입한다.

[0085] 이때, 제어부(260)는 직류전원(210)이 보조 캐패시터(240) C_{aux} 와 회로적으로 연결되고 서브모듈 캐패시터 C_{sm} 는 보조 캐패시터(240) C_{aux} 로부터 회로적으로 차단되도록 제어한다.

[0086] 모드 4에 진입하기 위해, 제어부(260)는 인버터 스위치 $S_1 \sim S_4$ 를 오프, 서브모듈 스위치 S_T 를 오프 및 서브모듈 스위치 S_B 를 온이 되도록 스위칭하여, 인덕터 전류 i_L 이 서브모듈 스위치 S_B , 보조 캐패시터(240) C_{aux} , 역병렬 다이오드 D_2 , 직류전원(210) 및 역병렬 다이오드 D_3 을 경유하여 순방향으로 흐르도록 제어한다.

[0087] 이때, $v_{sm,o}$ 는 0 [V]가 되고 v_o 는 $-V_{in}$ 이 되므로, $v_L = v_{aux} - V_{in}$ 이 되어 인덕터 전류 i_L 은 $[t_4 \sim t_5]$ 구간에서 수학식 7과 같이 하강한다.

수학식 7

$$i_L(t) = i_L(t_4) + [(v_{aux} - V_{in})/L] \cdot (t - t_4)$$

[0090] (5) 모드 5: $[t_5 \sim t_6]$ 구간, $S_r/S_b/S_1 \sim S_3$ 오프, S_4 온, i_L 하강.

[0091] 모드 4로 진입한 후 제2 기설정 시간이 경과하면 모드 5로 진입한다. 여기서 제2 기설정 시간은 i_L 의 한 주기의 1/4의 값을 가질 수도 있고, 실시예에 따라서는 인덕터 전류 i_L 이 하단 피크값으로부터 상단 피크값에 도달하는 시간 동일 수도 있다.

[0092] 제어부(260)는 모드 5에서와 동일한 상태로 인버터 스위치($S_1 \sim S_4$) 및 서브모듈 스위치(S_r, S_b)를 스위칭한다.

[0093] 따라서, 전류 i_L 은 $[t_5 \sim t_6]$ 구간에서 수학적 식 8과 같이 하강한다.

수학적 식 8

$$i_L(t) = i_L(t_5) + [(v_{aux} - v_{sm})/L] * (t - t_5)$$

[0094]

[0096] (6) 모드 6: $[t_6 \sim t_7]$ 구간, $S_r/S_1 \sim S_4$ 오프, S_b 온, i_L 하강.

[0097] 모드 5로 진입한 후 제1 지속기간이 경과하면 모드 6으로 진입한다.

[0098] 제1 지속기간은 제어부(260)에 의해 설정되는 값이다. 제1 지속기간이 기설정 초기값으로 설정된 후, 제어부(260)는 레퍼런스 전압 $v_{sm,ref}$ 와 서브모듈(110)의 평균전압 $\langle v_{sm} \rangle$ 사이의 차이에 따라 제1 지속기간을 업데이트 한다.

[0099] 예를 들어, 제1 지속기간이 초기값으로서 제2 기설정 시간과 같은 값을 갖도록 설정된 후, 제어부(260)는 레퍼런스 전압 $v_{sm,ref}$ 가 서브모듈(110)의 평균전압 $\langle v_{sm} \rangle$ 보다 큰 경우에는 제1 지속기간을 증가시킨다. 만일, 레퍼런스 전압 $v_{sm,ref}$ 가 서브모듈(110)의 평균전압 $\langle v_{sm} \rangle$ 보다 작은 경우에는 제1 지속기간을 감소시킨다.

[0100] 따라서, 인덕터(230)에 흐르는 인덕터 전류 i_L 이 상단 피크점에 도달한 후에 모드 3 및 모드 5로 스위칭이 되는 시간은, 제어부(260)에 의해 서브모듈 캐패시터 C_{sm} 의 평균 전압 값 $\langle v_{sm} \rangle$ 과 레퍼런스 전압값 $v_{sm,ref}$ 의 차이에 따라 결정되는 것이다.

[0101] 모드 6에 진입하기 위해, 제어부(260)는 모드 4에서와 동일한 상태로 인버터 스위치($S_1 \sim S_4$) 및 서브모듈 스위치(S_r, S_b)를 스위칭한다.

[0102] 따라서, 전류 i_L 은 $[t_6 \sim t_7]$ 구간에서 수학적 식 9와 같이 하강한다.

수학적 식 9

$$i_L(t) = i_L(t_6) + [(v_{aux} - V_{in})/L] * (t - t_6)$$

[0103]

[0105] (7) 모드 7: $[t_7 \sim t_8]$ 구간, $S_r/S_b/S_1/S_4$ 오프, S_2/S_3 온, i_L 하강.

[0106] 도 10은 모드 7인 경우의 전류의 흐름을 도시한 도면이다.

[0107] 도 3에 도시한 바와 같이, 인덕터 전류 i_L 이 (+)인 상태에서부터 0에 도달하는 t_7 시점에 서브모듈 시험장치(200)는 모드 7에 진입한다.

[0108] 이때, 제어부(260)는 직류전원(210)이 보조 캐패시터(240) C_{aux} 와 회로적으로 연결되고 서브모듈 캐패시터 C_{sm} 는

보조 캐패시터(240) C_{aux} 로부터 회로적으로 차단되도록 제어한다.

[0109] 모드 7에 진입하기 위해, 제어부(260)는 인버터 스위치 S_1 및 S_4 를 오프, 인버터 스위치 S_2 및 S_3 을 온, 서브모듈 스위치 S_T 및 S_B 를 오프가 되도록 스위칭하여, 인덕터 전류 i_L 이 인버터 스위치 S_3 , 직류전원(210), 인버터 스위치 S_2 , 보조 캐패시터(240) C_{aux} 및 역병렬 다이오드 D_B 를 경유하여 역방향으로 흐르도록 제어한다.

[0110] 이때, $v_{sm,o}$ 는 0 [V]가 되고 v_o 는 $-V_{in}$ 이 되므로, $v_L = v_{aux} - V_{in}$ 이 되어 인덕터 전류 i_L 은 $[t_7 \sim t_8]$ 구간에서 수학식 10과 같이 하강한다.

수학식 10

$$i_L(t) = i_L(t_7) + [(v_{aux} - V_{in})/L] \cdot (t - t_7)$$

[0111]

[0113] (8) 모드 8: $[t_8 \sim t_9]$ 구간, S_T/S_3 온, $S_B/S_1/S_2/S_4$ 오프, i_L 하강.

[0114] 도 11은 모드 8인 경우의 전류의 흐름을 도시한 도면이다.

[0115] 도 3에 도시한 바와 같이, 모드 6에 진입한 후 제3 기설정 시간이 경과하는 t_8 시점에 서브모듈 시험장치(200)는 모드 8에 진입한다.

[0116] 여기서 제3 기설정 시간은 i_L 의 한 주기의 1/4의 값을 가질 수도 있고, 실시예에 따라서는 인덕터 전류 i_L 이 하단 피크값으로부터 상단 피크값에 도달하는 시간 등 실시예에 따라 다양한 값을 가질 수 있다.

[0117] 이때, 제어부(260)는 서브모듈 캐패시터 C_{sm} 가 보조 캐패시터(240) C_{aux} 와 회로적으로 연결되고 직류전원(210)은 보조 캐패시터(240) C_{aux} 로부터 회로적으로 차단되도록 제어한다.

[0118] 모드 8에 진입하기 위해, 제어부(260)는 인버터 스위치 S_1 , S_2 및 S_4 를 오프, 인버터 스위치 S_3 을 온, 서브모듈 스위치 S_T 를 온, 서브모듈 스위치 S_B 를 오프가 되도록 스위칭하여, 인덕터 전류 i_L 이 인버터 스위치 S_3 , 역병렬 다이오드 D_4 , 보조 캐패시터(240) C_{aux} , 서브모듈 캐패시터 C_{sm} 및 서브모듈 스위치 S_T 를 경유하여 역방향으로 흐르도록 제어한다.

[0119] 이때, $v_{sm,o}$ 는 v_{sm} 이 되고 v_o 는 0 [V]가 되므로, $v_L = v_{aux} - v_{sm}$ 이 되어 인덕터 전류 i_L 은 $[t_8 \sim t_9]$ 구간에서 수학식 11과 같이 하강한다.

수학식 11

$$i_L(t) = i_L(t_8) + [(v_{aux} - v_{sm})/L] \cdot (t - t_8)$$

[0120]

[0122] 이상에서 서브모듈 시험장치(200)의 동작모드를 살펴본 바와 같이, 제어부(260)는 인덕터 전류 i_L 이 하단 피크점으로부터 상단 피크점까지 증가하는 모드 1 및 모드 2의 구간에서는 직류전원(210) 및 서브모듈 캐패시터(C_{sm})가 인덕터(230)에 함께 회로적으로 연결되거나 직류전원(210) 및 서브모듈 캐패시터(C_{sm}) 모두 인덕터(230)에 회로적으로 연결되지 않도록 제어한다.

[0123] 또한, 제어부(260)는 인덕터 전류 i_L 이 감소하는 모드 3 내지 모드 8의 구간에서는 직류전원(210) 및 서브모듈 캐패시터(C_{sm}) 중 하나는 인덕터(230)에 연결되고 직류전원(210) 및 서브모듈 캐패시터(C_{sm}) 중 다른 하나는

인덕터(230)로부터 차단되도록 제어한다.

- [0124] 또한, 제어부(260)는 인덕터 전류 i_L 이 증가하는 구간에서 직류전원(210)이 회로적으로 연결되도록 제어하는 경우(즉, 모드 1)에서는 보조 캐패시터(240) C_{aux} 의 극성과 동일한 방향으로 연결되도록 제어하나, 인덕터 전류 i_L 이 감소하는 구간에서 직류전원(210)이 회로적으로 연결되도록 제어하는 경우(즉, 모드 4, 6, 7)에서는 보조 캐패시터(240) C_{aux} 의 극성과 반대 방향으로 연결되도록 제어한다.
- [0125] 도 12는 본 실시예에 따른 서브모듈 시험장치(200)의 성능을 검증하기 위한 파라미터를 도시한 도면이다.
- [0126] 본 실시예에 따른 서브모듈 시험장치(200)의 성능을 검증하기 위해 도 12에 도시된 파라미터를 적용하여 시뮬레이션을 수행하였다.
- [0127] 도 13은 양의 DC 오프셋을 가지는 암 전류를 모사한 경우의 정상상태 시뮬레이션 파형을 도시한 도면이고, 도 14는 음의 DC 오프셋을 가지는 암 전류를 모사한 경우의 정상상태 시뮬레이션 파형을 도시한 도면이다.
- [0128] 도 13 및 도 14에 도시한 바와 같이, 시뮬레이션 파형을 보면 서브모듈 캐패시터의 평균 전압 v_{sm} 이 일정하게 제어되면서 DC 오프셋과 제2 고조파 성분을 포함하는 MMC-HVDC 시스템의 암 전류를 선형적으로 근사화한 i_L 이 왜곡 없이 출력되는 것을 확인할 수 있다.
- [0129] 또한, 종래에는 60 Hz의 암 전류를 모사함에 있어서 수십 kHz 단위의 스위칭이 필요했던 데 반해, 본 실시예에서는 180 ~ 200 Hz 정도의 스위칭만으로 암 전류가 모사 가능하므로 스위칭에 따른 손실을 종래에 비해 크게 줄일 수 있는 효과가 있다.
- [0130] 이상의 설명은 본 실시예의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 실시예가 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 실시예들은 본 실시예의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 실시예의 기술 사상의 범위가 한정되는 것은 아니다. 본 실시예의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 실시예의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

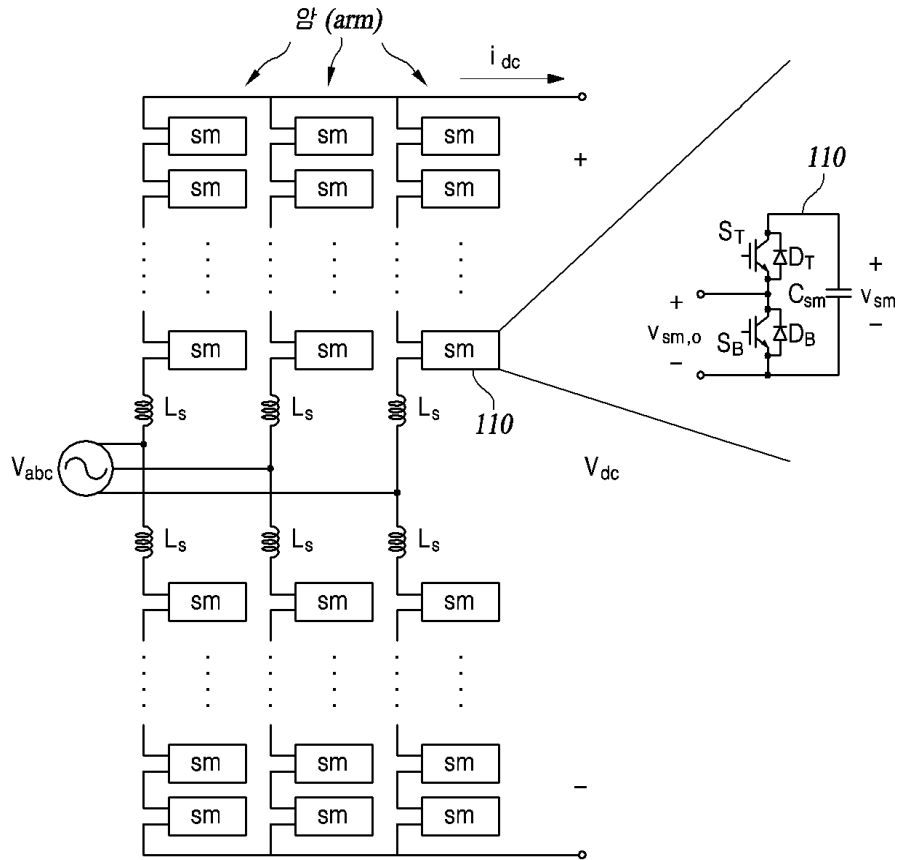
부호의 설명

- [0131] 100: MMC-HVDC 시스템 110: 서브모듈
200: 서브모듈 시험장치 210: 직류전원
220: 인버터 230: 인덕터
240: 보조 캐패시터 250: 보조 전원공급부
260: 제어부 510: 평균전압 산출부

도면

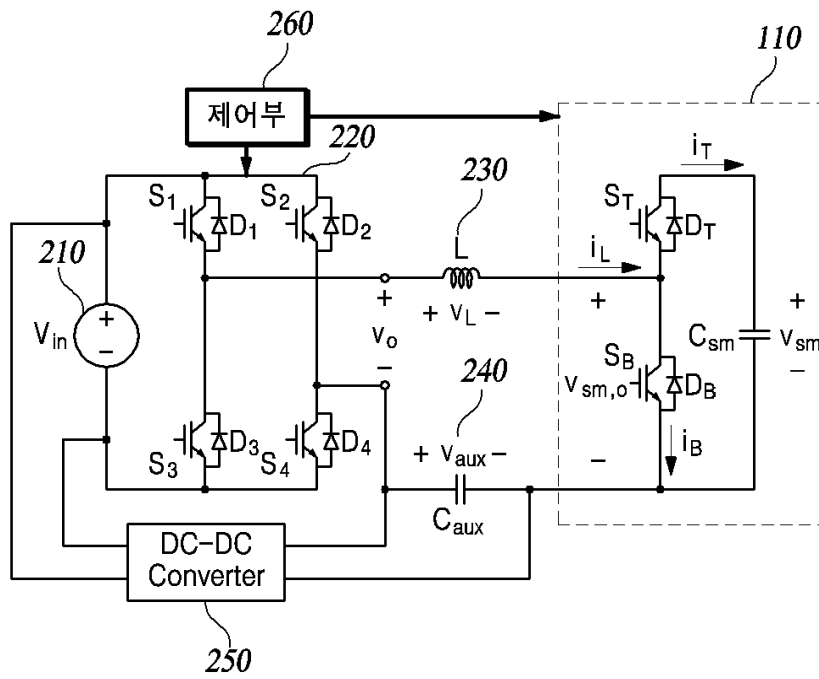
도면1

100

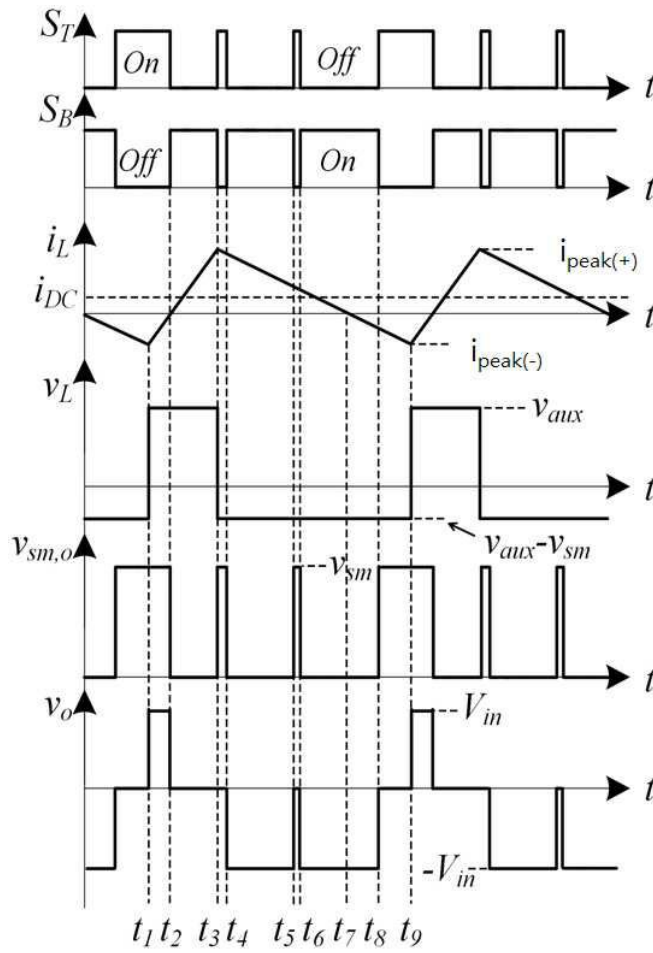


도면2

200



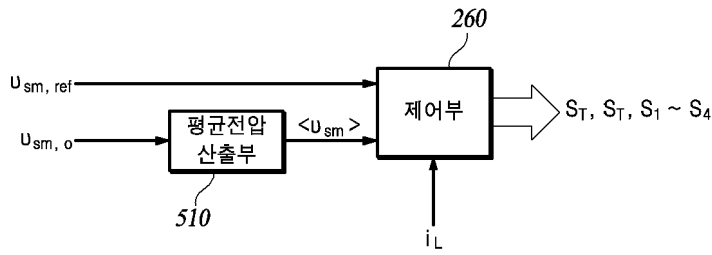
도면3



도면4

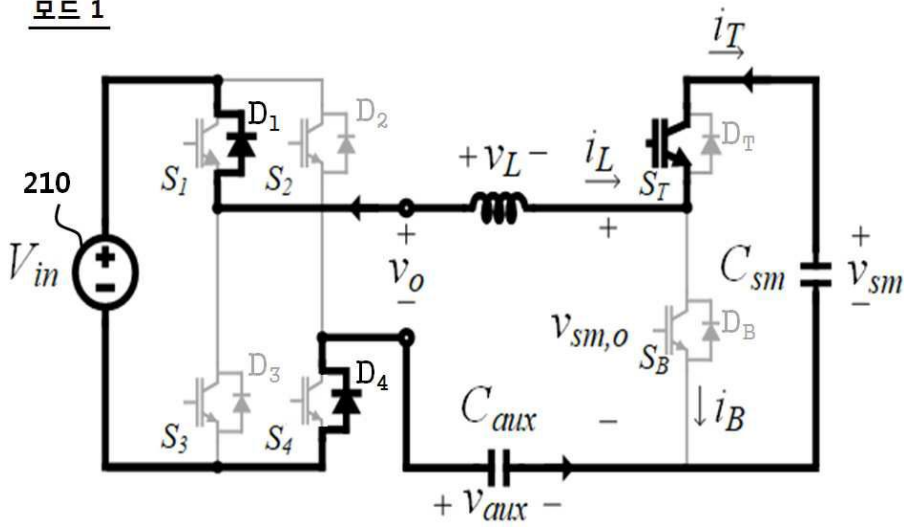
Mode	v_o	$v_{sm,o}$	v_L	i_L 기울기
Mode 1	V_{in}	v_{sm}	v_{aux}	+
Mode 2	0 [V]	0 [V]	v_{aux}	+
Mode 3	0 [V]	v_{sm}	$v_{aux} - v_{sm}$	-
Mode 4	$-V_{in}$	0 [V]	$v_{aux} - V_{in}$	-
Mode 5	0 [V]	v_{sm}	$v_{aux} - v_{sm}$	-
Mode 6	$-V_{in}$	0 [V]	$v_{aux} - V_{in}$	-
Mode 7	$-V_{in}$	0 [V]	$v_{aux} - V_{in}$	-
Mode 8	0 [V]	v_{sm}	$v_{aux} - v_{sm}$	-

도면5



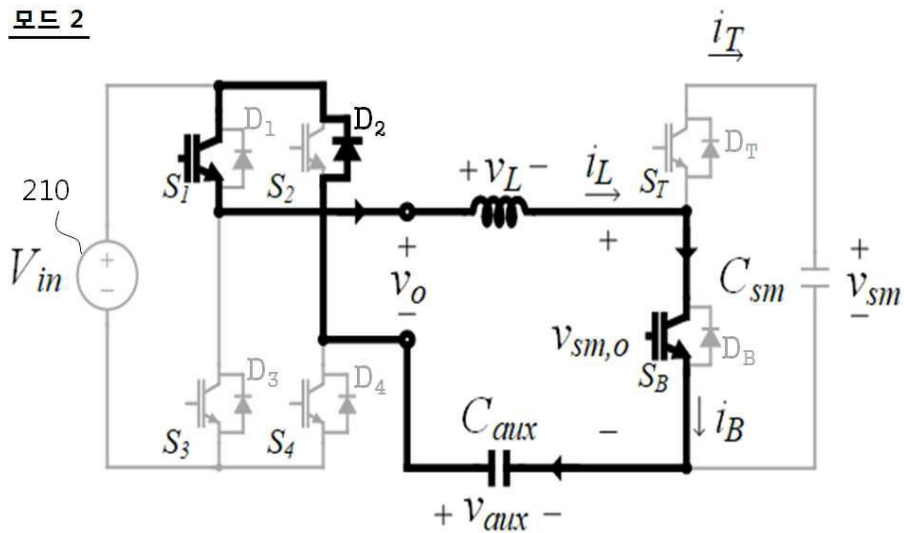
도면6

모드 1



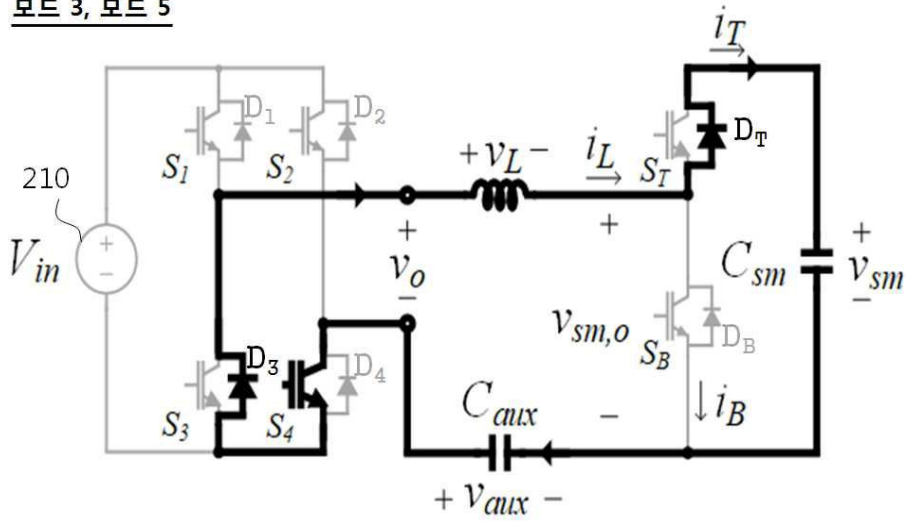
도면7

모드 2



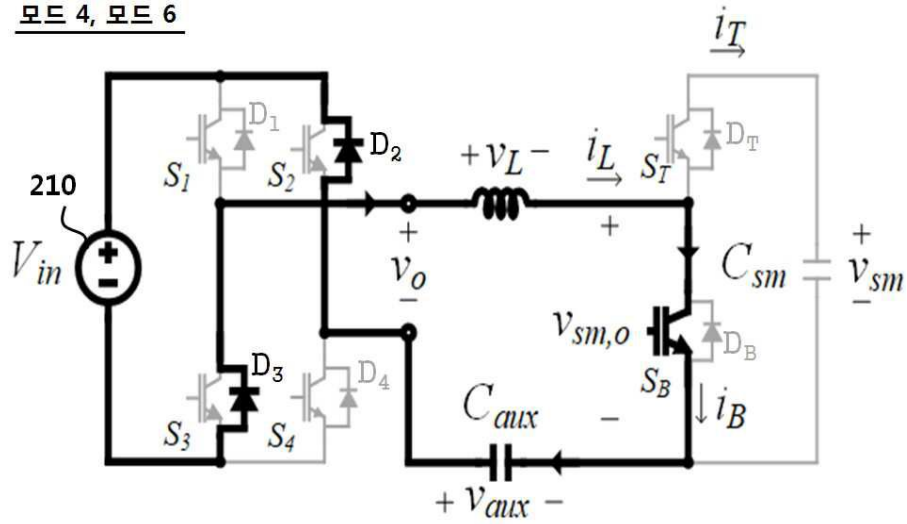
도면8

모드 3, 모드 5



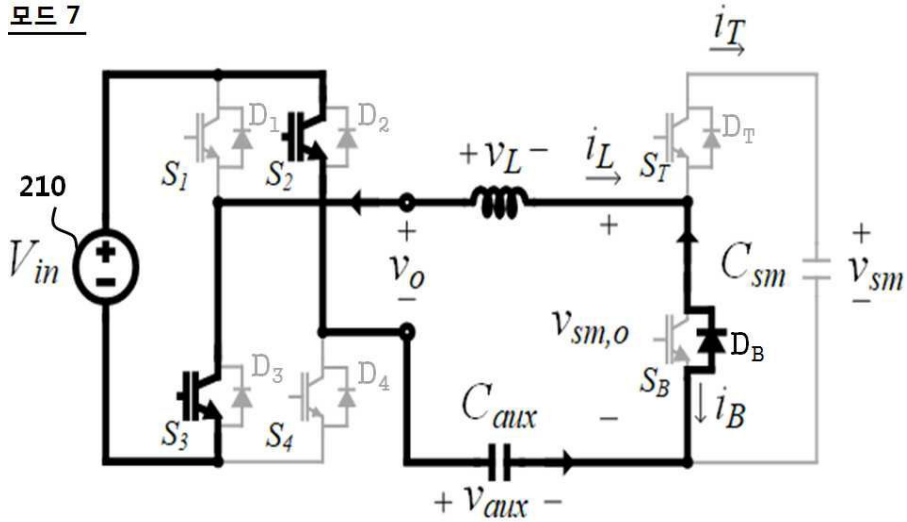
도면9

모드 4, 모드 6



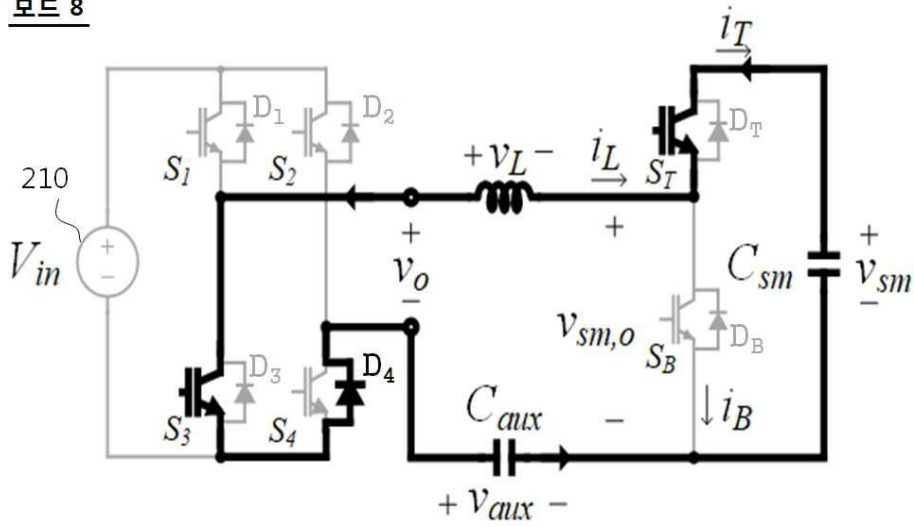
도면10

모드 7



도면11

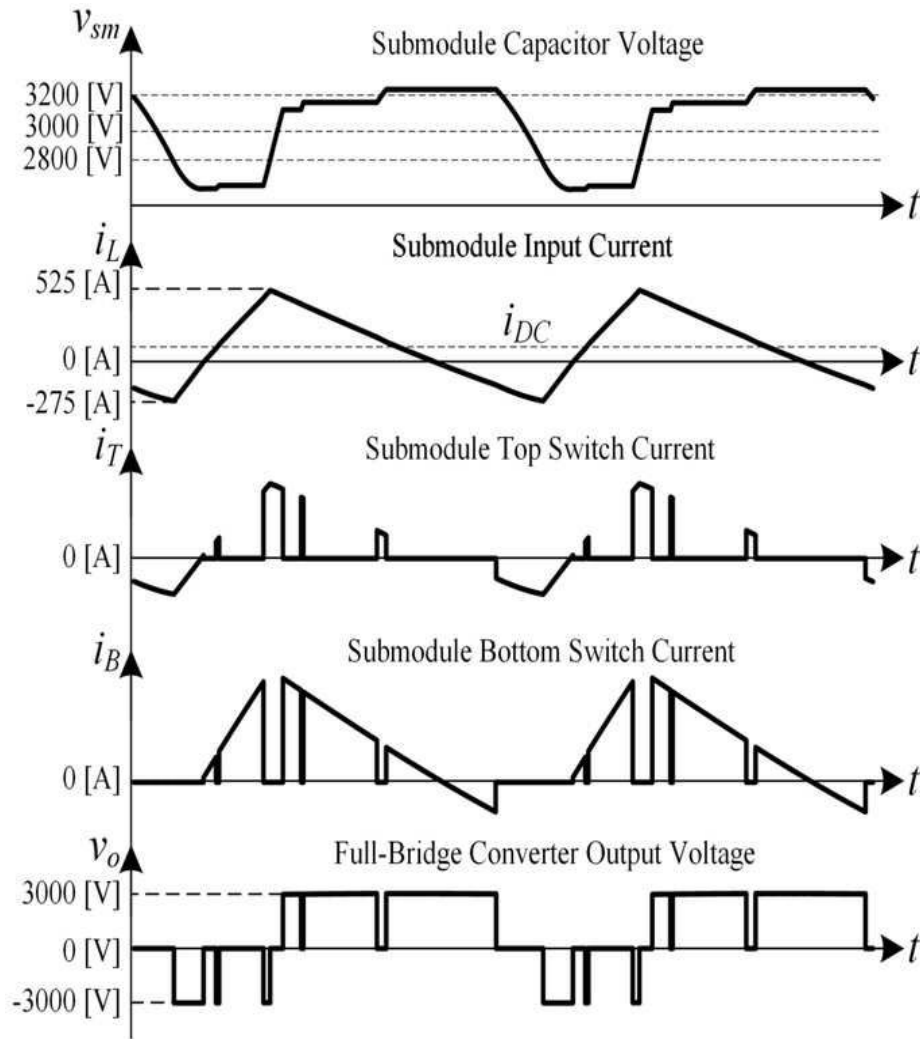
모드 8



도면12

Parameter	Value
$V_{in}, \langle V_{sm} \rangle$	3000 [V]
$\langle V_{aux} \rangle$	2250 [V]
$i_{peak-to-peak}$	800 [A]
i_{DC}	+ 125 [A], -125 [A]
L	11.2 [mH]
C_{sm}	1 [mF]

도면13



도면14

