

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号  
特開2004-14823  
(P2004-14823A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
H O 1 L 23/50	H O 1 L 23/50 R	5 F O 6 1
H O 1 L 21/56	H O 1 L 23/50 U	5 F O 6 7
	H O 1 L 23/50 Y	
	H O 1 L 21/56 H	
	H O 1 L 21/56 T	
審査請求 未請求 請求項の数 32 O L (全 30 頁)		

(21) 出願番号	特願2002-166549 (P2002-166549)	(71) 出願人	503121103 株式会社ルネサステクノロジ 東京都千代田区丸の内二丁目4番1号
(22) 出願日	平成14年6月7日(2002.6.7)	(71) 出願人	000233169 株式会社日立超エル・エス・アイ・システムズ 東京都小平市上水本町5丁目22番1号
		(74) 代理人	100083552 弁理士 秋田 収喜
		(72) 発明者	伊藤 富士夫 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
		最終頁に続く	

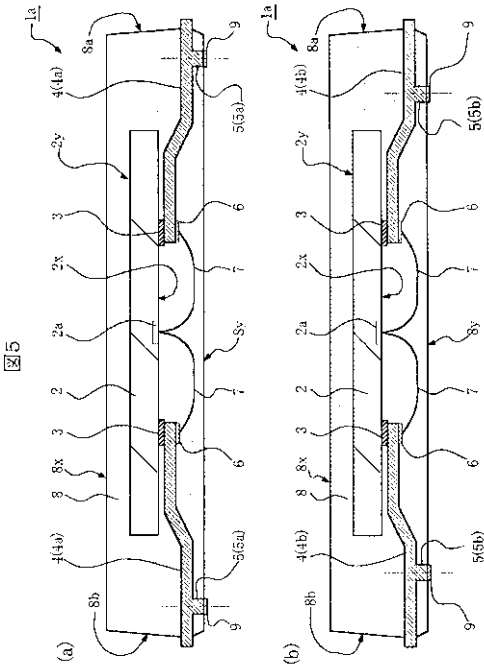
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】多ピン化に適した半導体装置の製造歩留まりの向上を図る。

【解決手段】本発明の半導体装置は、主面に複数の電極が配置された半導体チップと、前記半導体チップの複数の電極に夫々電氣的に接続された複数のリードと、前記半導体チップ及び前記複数のリードを封止する樹脂封止体とを有し、前記複数のリードは、前記樹脂封止体の実装面から露出し、かつ前記樹脂封止体の側面側に位置する第1の外部接続部を有する第1のリードと、前記第1のリードと隣り合う第2のリードとあって、前記樹脂封止体の実装面から露出し、かつ前記第1の外部接続部よりも前記半導体チップ側に位置する第2の外部接続部を有する第2のリードとを含み、前記第1及び第2のリードは、前記半導体チップに接着固定されている。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

主面に複数の電極が配置された半導体チップと、  
前記半導体チップの複数の電極に夫々電氣的に接続された複数のリードと、  
前記半導体チップ及び前記複数のリードを封止する樹脂封止体とを有し、  
前記複数のリードは、前記樹脂封止体の実装面から露出し、かつ前記樹脂封止体の側面側に位置する第 1 の外部接続部を有する第 1 のリードと、前記第 1 のリードと隣り合う第 2 のリードであって、前記樹脂封止体の実装面から露出し、かつ前記第 1 の外部接続部よりも前記半導体チップ側に位置する第 2 の外部接続部を有する第 2 のリードとを含み、  
前記第 1 及び第 2 のリードは、前記半導体チップに接着固定されていることを特徴とする半導体装置。 10

## 【請求項 2】

請求項 1 に記載の半導体装置において、  
前記第 1 及び第 2 のリードは、一端側が前記半導体チップの主面に接着固定され、前記一端側とは反対側の他端側が前記樹脂封止体の側面側に配置されていることを特徴とする半導体装置。

## 【請求項 3】

請求項 1 に記載の半導体装置において、  
前記第 1 及び第 2 のリードは、半導体チップの外周の辺を横切って延在し、  
前記第 1 及び第 2 の外部接続部は、前記半導体チップの周囲における前記第 1 及び第 2 のリードの部分に設けられていることを特徴とする半導体装置。 20

## 【請求項 4】

請求項 1 に記載の半導体装置において、  
前記第 1 及び第 2 のリードは、前記半導体チップの主面上を延在する第 1 の部分と、前記第 1 の部分から前記樹脂封止体の実装面側に折れ曲がる第 2 の部分と、前記第 2 の部分から前記樹脂封止体の側面に向かって延びる第 3 の部分とを有し、  
前記第 1 及び第 2 の外部接続部は、前記第 1 及び第 2 のリードの夫々の第 3 の部分に設けられていることを特徴とする半導体装置。

## 【請求項 5】

請求項 4 に記載の半導体装置において、  
前記第 1 及び第 2 のリードの夫々の第 1 の部分は、半導体チップの主面に接着固定されていることを特徴とする半導体装置。 30

## 【請求項 6】

請求項 1 に記載の半導体装置において、  
前記半導体チップの主面は、前記樹脂封止体の実装面側に位置していることを特徴とする半導体装置。

## 【請求項 7】

請求項 1 に記載の半導体装置において、  
前記半導体チップの主面と反対側の裏面は、前記樹脂封止体から露出していることを特徴とする半導体装置。 40

## 【請求項 8】

請求項 1 に記載の半導体装置において、  
前記半導体チップの主面と反対側に裏面は、樹脂封止体の実装面側に位置していることを特徴とする半導体装置。

## 【請求項 9】

請求項 4 に記載の半導体装置において、  
前記第 1 及び第 2 の外部接続部の幅は、前記第 1 及び第 2 のリードの第 3 の分部の幅よりも広がっていることを特徴とする半導体装置。

## 【請求項 10】

請求項 4 に記載の半導体装置において、

前記第 1 及び第 2 の外部接続部の間隔は、前記第 1 及び第 2 のリードの第 3 の部分の間隔よりも狭くなっていることを特徴とする半導体装置。

【請求項 1 1】

請求項 1 に記載の半導体装置において、

前記第 1 及び第 2 の外部接続部の厚さは、前記第 1 及び第 2 のリードの厚さよりも厚くなっていることを特徴とする半導体装置。

【請求項 1 2】

請求項 1 に記載の半導体装置において、

前記第 1 及び第 2 の外部接続部は、前記樹脂封止体の実装面から突出していることを特徴とする半導体装置。

10

【請求項 1 3】

請求項 1 に記載の半導体装置において、

前記複数のリードは、ボンディングワイヤを介して前記半導体チップの複数の電極と夫々電氣的に接続されていることを特徴とする半導体装置。

【請求項 1 4】

請求項 1 に記載の半導体装置において、

前記半導体チップは、その厚さ方向と交差する平面形状が方形状で形成され、  
前記複数の電極は、前記半導体チップの主面の 2 つの中心線のうちの一方の中心線に沿う中央配列になっていることを特徴とする半導体装置。

【請求項 1 5】

20

請求項 1 に記載の半導体装置において、

前記半導体チップは、その厚さ方向と交差する平面形状が長方形で形成され、  
前記複数の電極は、前記半導体チップの主面の長辺方向と同一方向の中心線に沿う中央配列になっていることを特徴とする半導体装置。

【請求項 1 6】

請求項 1 に記載の半導体装置において、

前記第 1 及び第 2 のリードは、絶縁性テープを介在して前記半導体チップに接着固定されていることを特徴とする半導体装置。

【請求項 1 7】

主面に複数の電極が配置された半導体チップと、

30

前記半導体チップの第 1 の辺に沿って配置され、かつ前記半導体チップの複数の電極に夫々電氣的に接続された複数のリードからなる第 1 のリード群と、

前記半導体チップの第 1 の辺と反対側の第 2 の辺に沿って配置され、かつ前記半導体チップの複数の電極に夫々電氣的に接続された複数のリードからなる第 2 のリード群と、

前記半導体チップ、前記第 1 及び第 2 のリード群を封止する樹脂封止体とを有し、

前記第 1 及び第 2 のリード群は、前記樹脂封止体の実装面から露出し、かつ前記樹脂封止体の側面側に位置する第 1 の外部接続部を有する第 1 のリードと、前記第 1 のリードと隣り合う第 2 のリードであって、前記樹脂封止体の実装面から露出し、かつ前記第 1 の外部接続部よりも前記半導体チップ側に位置する第 2 の外部接続部を有する第 2 のリードとを含み、

40

前記第 1 及び第 2 のリードは、前記半導体チップに接着固定されていることを特徴とする半導体装置。

【請求項 1 8】

請求項 1 7 に記載の半導体装置において、

前記第 1 のリード群の第 1 及び第 2 のリードは、一端側が前記半導体チップの主面に接着固定され、前記一端側とは反対側の他端側が前記樹脂封止体の第 1 の側面側に配置され、  
前記第 2 のリード群の第 1 及び第 2 のリードは、一端側が前記半導体チップの主面に接着固定され、前記一端側とは反対側の他端側が前記樹脂封止体の第 1 の側面とは反対側の第 2 の側面側に配置されていることを特徴とする半導体装置。

【請求項 1 9】

50

請求項 17 に記載の半導体装置において、

前記第 1 及び第 2 のリードは、前記半導体チップの主面上を延在する第 1 の部分と、前記第 1 の部分から前記樹脂封止体の実装面側に折れ曲がる第 2 の部分と、前記第 2 の部分から前記樹脂封止体の側面に向かって延びる第 3 の部分とを有し、  
前記第 1 及び第 2 の外部接続部は、前記第 1 及び第 2 のリードの夫々の第 3 の部分に設けられていることを特徴とする半導体装置。

【請求項 20】

互いに隣り合う第 1 及び第 2 のリードと、前記第 1 のリードに設けられた第 1 の外部接続部と、前記第 2 のリードに設けられ、かつ前記第 1 の外部接続部よりも前記リードの一端側に位置する第 2 の外部接続部とを有するリードフレームを準備すると共に、第 1 の合わせ面に第 1 のクランプ部及びこの第 1 のクランプ部に連なるキャビティを有する第 1 の型と、前記第 1 の合わせ面と向かい合う第 2 の合わせ面に前記第 1 のクランプ部と向かい合う第 2 のクランプ部を有する第 2 の型とを有する成形型を準備する工程と、  
半導体チップに前記第 1 及び第 2 のリードの一端側を接着固定する工程と、  
前記半導体チップの主面に配置された複数の電極と前記第 1 及び第 2 のリードとを夫々電気的に接続する工程と、  
前記第 1 及び第 2 のリードの一端側とは反対側の他端側を前記第 1 及び第 2 のクランプ部で上下方向から挟み込み、前記第 1 及び第 2 のリードと前記第 2 の合わせ面との間に配置された樹脂シートに前記第 1 及び第 2 の外部接続部を接触させた状態で前記キャビティの内部に樹脂を注入して、前記半導体チップ、前記第 1 及び第 2 のリードを樹脂封止する工程とを含むことを特徴とする半導体装置の製造方法。

10

20

【請求項 21】

請求項 20 に記載の半導体装置の製造方法において、

前記第 1 及び第 2 のリードは、一端側が前記半導体チップの主面に接着固定されていることを特徴とする半導体装置の製造方法。

【請求項 22】

請求項 20 に記載の半導体装置の製造方法において、

前記第 1 及び第 2 のリードは、半導体チップの外周の辺を横切って延在し、

前記第 1 及び第 2 の外部接続部は、前記半導体チップの周囲における前記第 1 及び第 2 のリードの部分に設けられていることを特徴とする半導体装置の製造方法。

30

【請求項 23】

請求項 20 に記載の半導体装置の製造方法において、

前記第 1 及び第 2 のリードは、前記半導体チップの主面上を延在する第 1 の部分と、前記第 1 の部分から前記第 2 の合わせ面側に折れ曲がる第 2 の部分と、前記第 2 の部分から前記第 1 及び第 2 のクランプ部に向かって延びる第 3 の部分とを有し、

前記第 1 及び第 2 の外部接続部は、前記第 1 及び第 2 のリードの夫々の第 3 の部分に設けられていることを特徴とする半導体装置の製造方法。

【請求項 24】

請求項 23 に記載の半導体装置の製造方法において、

前記第 1 及び第 2 のリードの夫々の第 1 の部分は、半導体チップの主面に接着固定されていることを特徴とする半導体装置。

40

【請求項 25】

請求項 20 に記載の半導体装置において、

前記半導体チップの主面は、前記樹脂シートと向かい合っていることを特徴とする半導体装置の製造方法。

【請求項 26】

請求項 20 に記載の半導体装置の製造方法において、

前記半導体チップの主面と反対側の裏面は、前記前記キャビティの内壁面に接触していることを特徴とする半導体装置の製造方法。

【請求項 27】

50

請求項 20 に記載の半導体装置の製造方法において、  
前記半導体チップの主面と反対側の裏面は、前記樹脂シートと向かい合っていることを特徴とする半導体装置の製造方法。

【請求項 28】

請求項 23 に記載の半導体装置の製造方法において、  
前記第 1 及び第 2 の外部接続部の幅は、前記第 1 及び第 2 のリードの第 3 の分部の幅よりも広くなっていることを特徴とする半導体装置の製造方法。

【請求項 29】

請求項 20 に記載の半導体装置の製造方法において、  
前記第 1 及び第 2 の外部接続部の厚さは、前記第 1 及び第 2 のリードの厚さよりも厚くなっていることを特徴とする半導体装置の製造方法。 10

【請求項 30】

請求項 20 に記載の半導体装置の製造方法において、  
前記半導体チップの電極と前記第 1 及び第 2 のリードとの電気的な接続は、ボンディングワイヤで行うことを特徴とする半導体装置の製造方法。

【請求項 31】

請求項 20 に記載の半導体装置の製造方法において、  
前記半導体チップは、その厚さ方向と交差する平面形状が方形で形成され、  
前記複数の電極は、前記半導体チップの主面の 2 つの中心線のうちの一方の中心線に沿う中央配列になっていることを特徴とする半導体装置の製造方法。 20

【請求項 32】

請求項 20 に記載の半導体装置の製造方法において、  
前記第 1 及び第 2 のリードは、絶縁性テープを介在して前記半導体チップに接着固定されていることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及びその製造技術に関し、特に、樹脂封止体の裏面（実装面）に外部接続用端子を有する半導体装置に適用して有効な技術に関するものである。

【0002】

【従来の技術】

半導体チップを樹脂封止体で封止する半導体装置においては、種々なパッケージ構造のものが提案され、実用化されている。例えば、特開平 11 - 330343 号公報には、QFN (Quad Flat Pack Non-Leaded Package) 型と呼ばれる半導体装置が開示されている。この QFN 型半導体装置は、半導体チップの電極と電気的に接続されるリードに構成された外部接続部（外部端子部）が樹脂封止体の裏面（実装面）から露出するパッケージ構造になっているため、半導体チップの電極と電気的に接続されたリードが樹脂封止体の側面から突出して所定の形状に折り曲げ成形されたパッケージ構造、例えば QFP (Quad Flat Pack Package) 型と呼ばれる半導体装置と比較して平面サイズの小型化を図ることができる。 40

【0003】

QFN 型半導体装置は、リードフレームを用いた組立プロセスによって製造される。例えば、ダイパッドに半導体チップを搭載するパッケージ構造の場合、主に、リードフレームのフレーム本体に吊りリードを介して支持されたダイパッド（タブとも言う）に半導体チップを搭載し、その後、半導体チップの電極と、リードフレームのフレーム本体にタイバー（ダムバーとも言う）を介して支持されたリードとをボンディングワイヤで電気的に接続し、その後、半導体チップ、リード、ダイパッド、吊りリード及びボンディングワイヤ等を樹脂封止体で封止し、その後、リードフレームのフレーム本体からリード、タイバー及び吊りリード等を切断分離することによって製造される。ボンディングワイヤの一端側は半導体チップの電極に接続され、その他端側はリードの互いに反対側の主面及び裏面の 50

うちの主面に接続される。リードの主面は樹脂封止体で覆われ、その裏面は樹脂封止体の互いに反対側の主面及び裏面（実装面）のうちの裏面から露出される。

【0004】

QFN型半導体装置の樹脂封止体は、大量生産に好適なトランスファ・モールドイング法（移送成形法）によって形成される。トランスファ・モールドイング法による樹脂封止体の形成は、成形金型のキャビティ（樹脂封止体形成部）の内部に、半導体チップ、リード、ダイパッド、吊りリード及びボンディングワイヤ等が位置するように、成形金型の上型と下型との間にリードフレームを位置決めし、その後、成形金型のキャビティの内部に樹脂を加圧注入することによって行われる。

【0005】

ところで、リードに構成された外部接続部が樹脂封止体の裏面から露出するパッケージ構造は、成形金型の下型にリードの外部接続部が接するようにリードフレームを成形金型に位置決めし、その後、成形金型のキャビティの内部に樹脂を加圧注入することによって得られるが、この場合、キャビティの内部において、下型とリードの外部接続部との密着性が低いため、下型と外部接続部との間に樹脂が入り込み易く、外部接続部が薄膜状の不要樹脂体（レジンバリ）によって覆われてしまうといった不具合が発生し易い。

【0006】

そこで、QFN型半導体装置の製造においては、一般的に、成形金型の下型とリードフレームとの間に樹脂シート（樹脂フィルム）を介在し、この樹脂シートにリードの外部接続部が接するようにリードフレームを成形金型に位置決めし、その後、成形金型のキャビティの内部に樹脂を加圧注入する技術（以下、シートモールド技術と呼ぶ）が採用されている。このシートモールド技術の場合、キャビティの内部において樹脂シートとリードの外部接続部との密着性が高いため、外部接続部がレジンバリによって覆われてしまうといった不具合を抑制することができる。シートモールド技術については、例えば、特開平11-274195号公報に開示されている。

【0007】

【発明が解決しようとする課題】

しかしながら、QFN型半導体装置においては、半導体チップに形成されるLSIの高機能化、高性能化に伴って端子数を増加（多ピン化）しようとする、次のような問題が生じる。

【0008】

端子数を増加するためにはリードを微細化する必要があるが、リードの微細化に伴って外部接続部も微細化されてしまう。外部接続部の面積は、実装時の信頼性を確保するための所定の面積が必要であることから、あまり小さくすることができない。従って、パッケージサイズを変えずに多ピン化を図ろうとした場合、端子数をそれほど増やすことができないので、大幅な多ピン化ができない。

【0009】

そこで、外部接続部の面積を確保し、パッケージサイズを変えずに多ピン化を図るためには、リードの外部接続部の幅を選択的に広くし外部接続部の配列を千鳥配列にすることが有効である。しかしながら、このような場合、モールド工程において、半導体チップ側に位置する外部接続部は、リードの他端側を上下方向からクランプする成形金型のクランプ部から遠くなるため、樹脂シートとリードの外部接続部との密着性が低下し、外部接続部がレジンバリによって覆われてしまうといった不具合が発生し易くなる。このような不具合は、半導体装置の製造歩留まりを低下させる要因となる。

【0010】

本発明の目的は、多ピン化に適した半導体装置の製造歩留まりの向上を図ることが可能な技術を提供することにある。

【0011】

本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかになるであろう。

10

20

30

40

50

## 【 0 0 1 2 】

## 【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

## 【 0 0 1 3 】

手段（１）：本発明の半導体装置は、主面に複数の電極が配置された半導体チップと、前記半導体チップの複数の電極に夫々電氣的に接続された複数のリードと、前記半導体チップ及び前記複数のリードを封止する樹脂封止体とを有し、前記複数のリードは、前記樹脂封止体の実装面から露出し、かつ前記樹脂封止体の側面側に位置する第１の外部接続部を有する第１のリードと、前記第１のリードと隣り合う第２のリードであって、前記樹脂封止体の実装面から露出し、かつ前記第１の外部接続部よりも前記半導体チップ側に位置する第２の外部接続部を有する第２のリードとを含み、前記第１及び第２のリードは、前記半導体チップに接着固定されている。 10

## 【 0 0 1 4 】

手段（２）：本発明の半導体装置の製造は、以下工程を含んでいる。  
互いに隣り合う第１及び第２のリードと、前記第１のリードに設けられた第１の外部接続部と、前記第２のリードに設けられ、かつ前記第１の外部接続部よりも前記リードの一端側に位置する第２の外部接続部とを有するリードフレームを準備すると共に、第１の合わせ面に第１のクランプ部及びこの第１のクランプ部に連なるキャビティを有する第１の型と、 20  
前記第１の合わせ面と向かい合う第２の合わせ面に前記第１のクランプ部と向かい合う第２のクランプ部を有する第２の型とを有する成型型を準備する工程と、  
半導体チップに前記第１及び第２のリードの一端側を接着固定する工程と、  
前記半導体チップの主面に配置された複数の電極と前記第１及び第２のリードとを夫々電氣的に接続する工程と、  
前記第１及び第２のリードの一端側とは反対側の他端側を前記第１及び第２のクランプ部で上下方向から挟み込み、前記第１及び第２のリードと前記第２の合わせ面との間に配置された樹脂シートに前記第１及び第２の外部接続部を接触させた状態で前記キャビティの内部に樹脂を注入して、前記半導体チップ、前記第１及び第２のリードを樹脂封止する工程。 30

## 【 0 0 1 5 】

## 【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

## 【 0 0 1 6 】

## （実施形態１）

本実施形態１では、SON (Small Outline Non-Leaded Package) 型の半導体装置に本発明を適用した例について説明する。

## 【 0 0 1 7 】

図１は、本実施形態１の半導体装置の外観（主面側）を示す平面図、  
図２は、本実施形態１の半導体装置の外観（裏面側）を示す平面図（底面図）、  
図３は、本実施形態１の半導体装置の内部構造（裏面側）を示す平面図、  
図４は、図３の一部を拡大した断面図、  
図５は、本実施形態１の半導体装置の内部構造を示す断面図（（a）は図３のA-A線に沿う断面図、（b）は図３のB-B線に沿う断面図）、  
図６は、図５（a）の一部を拡大した断面図である。

## 【 0 0 1 8 】

図１乃至図５に示すように、本実施形態の半導体装置１aは、１つの半導体チップ２と、複数のリード４からなる第１及び第２のリード群と、複数のボンディングワイヤ７と、樹脂 50

脂封止体 8 とを有するパッケージ構造になっている。半導体チップ 2、第 1 及び第 2 のリード群の各リード 4、並びに複数のボンディングワイヤ 7 等は樹脂封止体 8 で封止されている。

【0019】

半導体チップ 2 は、図 3 及び図 5 に示すように、厚さ方向と交差する平面形状が方形状になっており、本実施形態では例えば長方形になっている。半導体チップ 2 は、これに限定されないが、主に、半導体基板と、この半導体基板の主面に形成された複数のトランジスタ素子と、前記半導体基板の主面上において絶縁層、配線層の夫々を複数段積み重ねた多層配線層と、この多層配線層を覆うようにして形成された表面保護膜（最終保護膜）とを有する構成になっている。絶縁層は、例えば酸化シリコン膜で形成されている。配線層は、例えばアルミニウム（Al）、又はアルミニウム合金、又は銅（Cu）、又は銅合金等の金属膜で形成されている。表面保護膜は、例えば、酸化シリコン膜又は窒化シリコン膜等の無機絶縁膜及び有機絶縁膜を積み重ねた多層膜で形成されている。

10

【0020】

半導体チップ 2 は、互いに反対側に位置する主面（回路形成面）2x 及び裏面 2y を有し、半導体チップ 2 の主面 2x 側には集積回路として例えば DRAM（Dynamic Random Access Memory）からなる記憶回路が形成されている。この記憶回路は、主に、半導体基板の主面に形成されたトランジスタ素子及び多層配線層に形成された配線によって構成されている。

【0021】

半導体チップ 2 の主面 2x には複数の電極 2a が配置されている。複数の電極 2a は、半導体チップ 2 の主面 2x の 2 つの中心線のうちの一方の中心線（本実施形態では半導体チップ 2 の長辺方向と同一方向の中心線）に沿って配列された中央配列になっている。複数の電極パッド 2a は、半導体チップ 2 の多層配線層のうちの最上層の配線層に形成され、半導体チップ 2 の表面保護膜に夫々の電極 2a に対応して形成されたボンディング開口によって露出されている。

20

【0022】

樹脂封止体 8 は、図 1、図 2 及び図 5 に示すように、厚さ方向と交差する平面形状が方形状になっており、本実施形態では例えば長方形になっている。樹脂封止体 8 は互いに反対側に位置する主面 8x 及び裏面（実装面）8y を有し、樹脂封止体 8 の平面サイズは半導体チップ 2 の平面サイズよりも大きくなっている。

30

【0023】

樹脂封止体 8 は、低応力化を図る目的として、例えば、フェノール系硬化剤、シリコーンゴム及びフィラー等が添加されたビフェニール系の樹脂で形成されている。この樹脂封止体 8 は、大量生産に好適なトランスファモールディング法で形成されている。トランスファモールディング法は、ポット、ランナー、流入ゲート及びキャビティ等を備えたモールド金型を使用し、ポットからランナー及び流入ゲートを通してキャビティ内に樹脂を加圧注入して樹脂封止体を形成する方法である。本実施形態では、樹脂シートを用いて樹脂封止体 8 を形成するシートモールド技術を採用している。

【0024】

第 1 のリード群の各リード 4 は、図 3 乃至図 5 に示すように、半導体チップ 2 の互いに反対側に位置する 2 つの長辺のうちの一方の長辺に沿って配置され、第 2 のリード群の各リード 4 は、半導体チップ 2 の他方の長辺に沿って配置されている。半導体チップ 2 の一方の長辺は樹脂封止体 8 の互いに反対側に位置する 2 つの側面（8a, 8b）のうちの一方の側面 8b と同一側に位置し、半導体チップ 2 の他方の長辺は樹脂封止体 8 の他方の側面 8a と同一側に位置している。

40

【0025】

第 1 のリード群の各リード 4 は、半導体チップ 2 の主面 2x の外周辺を横切るようにして延在し、一端側が半導体チップ 2 に接着固定され、他端側が樹脂封止体 8 の一方の側面 8a 側に配置されている。第 2 のリード群の各リード 4 は、半導体チップ 2 の主面 2x の外

50



周辺を横切るようにして延在し、一端側が半導体チップ 2 に接着固定され、他端側が樹脂封止体 8 の他方の側面 8 b 側に配置されている。本実施形態において、第 1 及び第 2 のリード群の各リード 4 の一端側は、複数の電極 2 a の配列方向に沿って配列され、樹脂からなる絶縁性テープ 3 を介在して半導体チップ 2 の主面 2 x に接着固定されている。また、第 1 及び第 2 のリード群の各リード 4 の他端側は、樹脂封止体 8 の側面 ( 8 a , 8 b ) の長手方向 ( 半導体チップの長辺と同一方向 ) に沿って配列されている。

【 0 0 2 6 】

半導体チップ 2 の複数の電極 2 a は、第 1 及び第 2 のリード群の各リード 4 に夫々電氣的に接続されている。本実施形態において、半導体チップ 2 の電極 2 a とリード 4 との電氣的な接続はボンディングワイヤ 7 で行われ、ボンディングワイヤ 7 の一端側は半導体チップ 2 の電極 2 a に接続され、ボンディングワイヤ 7 の他端側はリード 4 の一端側に接続されている。ボンディングワイヤ 7 としては、例えば金 ( A u ) ワイヤを用いている。また、ワイヤ 7 の接続方法としては、例えば熱圧着に超音波振動を併用したネイルヘッドボンディング ( ボールボンディング ) 法を用いている。

10

【 0 0 2 7 】

第 1 及び第 2 のリード群において、複数のリード 4 は、互いに隣り合う第 1 のリード 4 a 及び第 2 のリード 4 b を含んでいる。第 1 のリード 4 a は、樹脂封止体 8 の裏面から露出し、かつ樹脂封止体 8 の側面側に位置する第 1 の外部接続部 5 a を有する構成になっている。第 2 のリード 4 b は、樹脂封止体 8 の裏面 8 y から露出し、かつ第 1 の外部接続部 5 a よりも半導体チップ 2 側、換言すれば、第 1 の外部接続部 5 a よりもリード 4 の一端側に位置する第 2 の外部接続部 5 b を有する構成となっている。第 1 のリード 4 a 及び第 2 のリード 4 b は、樹脂封止体 8 の長手方向 ( 半導体チップの長辺方向 ) に沿って交互に繰り返し配置されている。即ち、第 1 及び第 2 のリード群は、第 1 の外部接続部 5 a を有する第 1 のリード 4 a 及び第 2 の外部接続部 5 b を有する第 2 のリード 4 b を一方向に交互に繰り返し配置した構成となっている。

20

【 0 0 2 8 】

樹脂封止体 8 の裏面 8 y には、図 2 に示すように、複数の外部接続部 5 からなる第 1 及び第 2 の端子群が配置されている。第 1 の端子群の各外部接続部 5 は、樹脂封止体 8 の第 1 の側面 8 a 側に樹脂封止体 8 の長手方向に沿って配置され、第 2 の端子群の各外部接続部 5 は、樹脂封止体 8 の第 2 の側面 8 b 側に樹脂封止体 8 の長手方向に沿って配置されている。第 1 及び第 2 の端子群において、複数の外部接続部 5 は、樹脂封止体 8 の側面 ( 8 a , 8 b ) 側に位置する第 1 の外部接続部 5 a と、この第 1 の外部接続部 5 a よりも樹脂封止体 8 の側面から離れて位置する第 2 の外部接続部 5 b とを含み、第 1 及び第 2 の外部接続部 ( 5 a , 5 b ) は樹脂封止体 8 の長手方 ( 半導体チップの長辺方向 ) に沿って交互に繰り返し配置されている。即ち、第 1 及び第 2 の端子群は、第 1 の外部接続部 5 a 及び第 2 の外部接続部 5 b を一方向に沿って繰り返し配置した千鳥配列になっている。

30

【 0 0 2 9 】

複数のリード 4 ( 4 a , 4 b ) は、図 6 に示すように、半導体チップ 2 の主面 2 x 上を延在する第 1 の部分 4 m 1 と、この第 1 の部分 4 m 1 から樹脂封止体 8 の裏面 8 y 側に折れ曲がる第 2 の部分 4 m 2 と、この第 2 の部分 4 m 2 から樹脂封止体 8 の側面に向かって延びる第 3 の部分 4 m 3 とを有する構成になっている。

40

【 0 0 3 0 】

第 1 及び第 2 の外部接続部 ( 5 a , 5 b ) は、図 3 乃至図 5 に示すように、半導体チップ 2 の周囲において、第 1 及び第 2 のリード ( 4 a , 4 b ) の夫々の第 3 の部分 4 m 3 に設けられている。

【 0 0 3 1 】

図 5 及び図 6 に示すように、外部接続部 ( 5 a , 5 b ) 5 は、リード ( 4 a , 4 b ) と一体に形成されており、外部接続部 5 の厚さはリード 4 の第 3 の部分 4 m 3 の厚さよりも厚くなっている。本実施形態において、外部接続部 5 の厚さは例えば 1 2 5  $\mu$  m ~ 1 5 0  $\mu$  m 程度であり、外部接続部 5 以外のリード 4 の厚さ、即ち他の部分での厚さは例えば 6 5

50

$\mu\text{m} \sim 75 \mu\text{m}$  程度である。

【0032】

外部接続部 5 は、詳細に図示していないが、樹脂封止体 8 の裏面 8 y から外側に突出し、その先端部分は例えばメッキ法若しくは印刷法によって形成された半田層（メッキ層）9 で覆われている。本実施形態の半導体装置 1 a は、これらの外部接続部 5 を配線基板の電極（フットプリント、ランド、パッド）に半田付けすることによって実装される。

【0033】

図 4 に示すように、外部接続部（5 a , 5 b）5 の幅 5 W は、リード（4 a , 4 b）4 の第 3 の部分 4 m 3 の幅 4 W よりも広がっている。また、第 1 の外部接続部 5 a と第 2 の外部接続部 5 b との間隔 5 S は、第 1 のリード 4 a の第 3 の部分 4 m 3 と第 2 のリード 4 b の第 3 の部分 4 m 3 との間隔 4 S よりも狭くなっている。また、樹脂封止体 8 の側面（8 a , 8 b）から第 2 の外部接続部 5 b までの距離 L 2 は、樹脂封止体 8 の側面（8 a , 8 b）から第 1 の外部接続部 5 a までの距離 L 1 よりも長くなっている。本実施形態において、幅 5 W は例えば 300  $\mu\text{m}$  程度であり、幅 4 W は例えば 200  $\mu\text{m}$  程度である。また、間隔 5 S は例えば 100  $\mu\text{m}$  程度であり、間隔 4 S は例えば 300  $\mu\text{m}$  程度である。また、距離 L 2 は例えば 0.8 mm 程度であり、距離 L 1 は例えば 0.1 mm 程度である。

【0034】

本実施形態の半導体装置 1 a は、樹脂封止体 8 の裏面 8 y から露出する複数の外部接続部 5 を樹脂封止体 8 の長手方向に沿って千鳥配列で配置したパッケージ構造になっている。このようなパッケージ構造にすることにより、実装時の信頼性を確保するために必要な外部接続部 5 の面積を確保してリード 4 の微細化を図ることができるため、パッケージサイズを変えずに多ピン化を図ることができる。

【0035】

次に、半導体装置 1 a の製造に使用されるリードフレームについて、図 7 乃至図 9 を用いて説明する。

【0036】

図 7 は、リードフレームの一部を示す平面図、

図 8 は、図 7 の一部を拡大した平面図、

図 9 は、リードフレームの一部を示す断面図（（a）は第 1 のリードに沿う断面図、（b）は第 2 のリードに沿う断面図）である。

【0037】

図 7 に示すように、リードフレーム L F 1 は、フレーム本体 10 で区画された複数の製品形成領域 11 をリードフレーム L F 1 の長手方向に配置した多連構造になっている。各製品形成領域 11 には、図 8 及び図 9 に示すように、第 1 及び第 2 のリード（4 a , 4 b）を含む複数のリード 4 からなる第 1 及び第 2 のリード群が配置されている。本実施形態において、製品形成領域 11 は長方形の平面形状になっている。第 1 及び第 2 のリード群は、製品形成領域 11 の短辺方向において、互いに向かい合い、かつ離間して配置されている。第 1 及び第 2 のリード群の各リード 4 は、製品形成領域 11 の長辺方向に沿って配置されている。第 1 及び第 2 のリード群において、互いに隣り合うリード 4 はタイバー 12 を介して連結されている。また、複数のリード 4 の夫々の一端側のボンディング面にはメッキ層 6 が設けられており、ボンディング面と反対側の面には製品形成領域 11 の長辺方向に沿って延在する絶縁性テープ 3 が貼り付けられている。また、複数のリード 4 の夫々の他端側はフレーム本体 10 に連結されている。

【0038】

リードフレーム L F 1 を製造するには、まず、板厚が 125  $\mu\text{m} \sim 150 \mu\text{m}$  程度の Cu、Cu 合金、又は Fe - Ni 合金等からなる金属板を準備し、リード 4 を形成する箇所の片面をフォトリソ膜で被覆する。また、外部接続部 5 を形成する箇所は、両面をフォトリソ膜で被覆する。そして、この状態で金属板を薬液によってエッチングし、片面がフォトリソ膜で被覆された領域の金属板の板厚を例えば半分程度（65  $\mu\text{m} \sim 75$

$\mu\text{m}$ )まで薄くする(ハーフエッチング)。このような方法でエッチングを行うことにより、両面共にフォトリジスト膜で被覆されていない領域の金属板は完全に消失し、片面がフォトリジスト膜で被覆された領域に厚さ $65\mu\text{m} \sim 75\mu\text{m}$ 程度のリード4が形成される。また、両面がフォトリジスト膜で被覆された領域の金属板は薬液によってエッチングされないので、エッチング前と同じ厚さ( $125\mu\text{m} \sim 150\mu\text{m}$ )を有する突起状の外部接続部5が形成される。次に、フォトリジスト膜を除去し、その後、リード4の一端側のボンディング面にメッキ層6を形成し、その後、リード4に折り曲げ加工を施すことによって、図7乃至図9に示すリードフレームLF1が完成する。

【0039】

次に、半導体装置1aの製造に用いられる成形金型について、図11乃至図14を用いて説明する。 10

【0040】

図11は、半導体装置1aの製造工程中のモールド工程において、第1のリードに沿う断面図、

図12は、図11の一部を拡大した断面図、

図13は、半導体装置1aの製造工程中のモールド工程において、第2のリードに沿う断面図、

図14は、図13の一部を拡大した断面図である。

【0041】

図11乃至図14に示すように、成形金型20は、これに限定されないが、上下に分割された上型21及び下型22を有し、更に、ポット、カル部、ランナー、樹脂注入ゲート、キャビティ23、エアーベント等を有する構成となっている。上型21は、第1の合わせ面に、第1のクランプ部21aと、この第1のクランプ部21aに連なるキャビティ23と、このキャビティ23に樹脂注入ゲートを介して一端側が連なるランナーと、このランナーの他端側に連なるカル部と、このカル部に連なるポット部と、キャビティ23に連なるエアーベントとを有し、下型22は、第1の合わせ面と向かい合う第2の合わせ面に、第1のクランプ部と向かい合う第2のクランプ部22aを有する構成になっている。キャビティ23は、上型21の第1のクランプ部21aから上型21の深さ方向に窪んだ構成になっている。キャビティ23の平面形状は方形状になっており、本実施形態では長方形になっている。 20 30

【0042】

シートモールド技術による樹脂封止体の形成では、成形金型20の下型22とリードフレームLF1との間に樹脂シート(樹脂フィルム)24が位置するように、成形金型20の上型21と下型22との間にリードフレームLF1を位置決めし、その後、ポットからカル部、ランナー及び樹脂注入ゲートを通してキャビティ23の内部に樹脂を加圧注入することによって行われる。シートモールド技術では、一般的に熱硬化性の樹脂が用いられるため、樹脂シート24としては樹脂封止体形成時の温度に耐える耐熱性の樹脂シートを用いる。また、スタンドオフ・パッケージ構造にするには、成形金型20のクランプ力(締め付け力)によってリード4の外部接続部5を樹脂シート24に食い込ませる必要があるため、成形金型20のクランプ力で容易に潰すことが可能な柔軟性のある樹脂シート(可撓性樹脂シート)24を用いる。 40

【0043】

次に、半導体装置1aの製造について、図10乃至図14を用いて説明する。

【0044】

図10は、半導体装置1aの製造工程における断面図((a)はダイボンディング工程での断面図、(b)はワイヤボンディング工程での断面図)である。

【0045】

まず、図7乃至図9に示すリードフレームLF1を準備し、その後、図10(a)に示すように、リードフレームLF1に半導体チップ2を接着固定する。リードフレームLF1と半導体チップ2との接着固定は、絶縁性テープ3を介在して、半導体チップ2の主面2 50

x にリード 4 の一端側（第 1 の部分 4 m 1）を接着固定することによって行われる。

【0046】

次に、図 10（b）に示すように、半導体チップ 2 の主面 2 x に配置された複数の電極 2 a と複数のリード 4 とを複数のボンディングワイヤ 7 で夫々電氣的に接続する。ボンディングワイヤ 7 の一端側は、半導体チップ 2 の電極 2 a に接続され、他端側はリード 4 の一端側のボンディング面に設けられたメッキ層 6 に接続される。

【0047】

次に、図 11 乃至図 14 に示す成形金型 20 を準備し、その後、同図に示すように、成形金型 20 の上型 21 と下型 22 との間にリードフレーム LF 1 を位置決めする。

【0048】

リードフレーム LF 1 の位置決めは、リードフレーム LF 1 と下型 22 の合わせ面との間に樹脂シート 24 が介在する状態で行われる。

また、リードフレーム LF 1 の位置決めは、キャビティ 23 の内部に、半導体チップ 2、ボンディングワイヤ 7 等が位置する状態で行われる。

【0049】

また、リードフレーム LF 1 の位置決めは、リード（4 a, 4 b）4 の他端側を上型 21 の第 1 のクランプ部 21 a 及び下型 22 の第 2 のクランプ部 22 a で上下方向から挟み込み、リード（4 a, 4 b）4 と下型 22 の第 2 の合わせ面との間に配置された樹脂シート 24 に外部接続部（5 a, 5 b）5 を接触させた状態で行われる。

【0050】

次に、前述のようにリードフレーム LF 1 を位置決めした状態で、成形金型 20 のポットからカル部、ランナー及び樹脂注入ゲートを通してキャビティ 23 の内部に例えば熱硬化性の樹脂を加圧注入して樹脂封止体 8 を形成する。半導体チップ 2、複数のリード 4、複数のボンディングワイヤ 7 等は、樹脂封止体 8 によって封止される。

【0051】

この工程において、樹脂封止体 8 の裏面 8 y から外部接続部 5 が露出し、かつ樹脂封止体 8 の裏面 8 y から外側に外部接続部 5 が突出するスタンドオフ・パッケージがほぼ完成する。

【0052】

次に、リードフレーム LF 1 に貼り付いた樹脂シート 24 を剥がして成形金型 20 からリードフレーム LF 1 を取り出し、その後、樹脂封止体 8 の硬化を促進するキュア工程を施した後、タイバー 12 を分離する切断工程、フレーム本体 10 からリード 4 を分離する切断工程等をほどこすことにより、本実施形態の半導体装置 1 a がほぼ完成する。

【0053】

本実施形態の半導体装置の製造工程中におけるモールド工程では、リードフレーム LF 1 と成形金型 20 の下型 22 との間に樹脂シート 24 を配置したシートモールド技術を採用し、樹脂シート 24 にリード 4 の外部接続部 5 を接触させた状態でリード 4 の他端側を上型 21 のクランプ部 21 a と下型 22 のクランプ部 22 a とで上下方向から挟み込んでいる。このようにすると、リード 4 の外部接続部 5 が成型金型 20（上型 21 及び下型 22）の押圧力によって樹脂シート 24 を押さえ付けるため、外部接続部 5 の先端部が樹脂シート 24 に食い込む。この結果、キャビティ 23 の内部に樹脂を注入して樹脂封止体 8 を形成した後、成型金型 20 からリードフレーム LF 1 を取り出すと、樹脂シート 24 に食い込んでいた外部接続部 5 の先端部が樹脂封止体 8 の裏面 8 y から外部に突出する。

【0054】

また、成型金型 20 のクランプ力によってリードフレーム LF 1 を押さえ付けると、リードフレーム LF 1 を構成する金属板のパネ力によって、リード 4 の先端側である一端側に上向きの力が作用する。そのため、本実施形態のように、複数の外部接続部 5 を千鳥配列にした場合は、リード 4 の他端側に近い位置に外部接続部 5（5 a）が形成されたリード 4（4 a）と、外部接続部 5 a よりもリード 4 の他端側から遠い位置に外部接続部 5（5 b）が形成されたリード 4（4 b）とでは、外部接続部 5 が樹脂シート 24 を押さえ付け

10

20

30

40

50

る力に差が生じる。即ち、リード４ｂに形成された外部接続部５ｂは、リード４ａに形成された外部接続部５ａに比べて樹脂シート２４を押さえる力が弱くなる。この結果、成型金型２０のクランプ部から外部接続部５ａよりも遠い外部接続部５ｂは、樹脂シート２４との密着性が低下し、外部接続部５ｂがレジンバリによって覆われてしまうといった不具合が発生し易くなる。

【００５５】

これに対し、本実施形態では、リード４の一端側を半導体チップ２の主面２ｘに接着固定した状態で樹脂封止している。このような状態で樹脂封止することにより、成型金型２０のクランプ力によってリードフレームＬＦ１を押さえ付けることによって生じるリード４の反りを抑制できるため、樹脂シート２４を押さえる外部接続部５ｂの押さえ力の低下を抑制できる。従って、成型金型２０のクランプ部から遠い外部接続部５ｂと樹脂シート２４との密着性を確保できるため、外部接続部５ｂがレジンバリによって覆われてしまうといった不具合の発生を抑制できる。この結果、半導体装置１ａの製造歩留まりの向上を図ることができる。

10

【００５６】

（実施形態２）

図１５は、本実施形態２の半導体装置の断面図（（ａ）は第１のリードに沿う断面図、（ｂ）は第２のリードに沿う断面図）、

図１６は、本実施形態２の半導体装置の製造工程中のモールド工程において、第１のリードに沿う断面図、

20

図１７は、本実施形態２の半導体装置の製造工程中のモールド工程において、第２のリードに沿う断面図である。

【００５７】

図１５に示すように、本実施形態２の半導体装置１ｂは、基本的に前述の実施形態１と同様の構成になっており、以下の構成が異なっている。

【００５８】

即ち、前述の実施形態１の半導体装置１ａでは、半導体チップ２の裏面２ｙが樹脂封止体８の樹脂で覆われたパッケージ構造になっているが、本実施形態２の半導体装置１ｂでは、半導体チップ２の裏面２ｙが樹脂封止体８の主面８ｘから露出するパッケージ構造、換言すれば、半導体チップ２の裏面２ｙが樹脂封止体８の樹脂で覆われないパッケージ構造

30

【００５９】

このようなパッケージ構造は、モールド工程において、図１６及び図１７に示すように、半導体チップ２の裏面２ｙをこの裏面２ｙと向かい合うキャビティ２３の内壁面に接触させた状態で樹脂封止することで得られる。

【００６０】

このようなパッケージ構造においても、前述の実施形態と同様の効果が得られる。

【００６１】

また、本実施形態では、リード４の一端側を半導体チップ２の主面２ｘに接着固定させ、半導体チップ２の裏面２ｙをキャビティ２３の内壁面に接触させた状態で樹脂封止している。このような状態で樹脂封止することにより、成型金型２０のクランプ力でリードフレームＬＦ１を押さえ付けることによって生じるリード４の反りを更に抑制できるため、外部接続部５ｂがレジンバリによって覆われてしまうといった不具合の発生を更に抑制できる。

40

【００６２】

（実施形態３）

図１８は、本実施形態３の半導体装置の断面図（（ａ）は第１のリードに沿う断面図、（ｂ）は第２のリードに沿う断面図）である。

【００６３】

図１８に示すように、本実施形態３の半導体装置１ｃは、基本的に前述の実施形態１と同

50

様の構成になっており、以下の構成が異なっている。

【0064】

即ち、前述の実施形態1の半導体装置1aでは、半導体チップ2の主面2xが樹脂封止体8の裏面8y側に位置するパッケージ構造、換言すれば半導体チップ2の裏面2yと樹脂封止体8の裏面8yとが同一側に位置するパッケージ構造になっているが、本実施形態3の半導体装置1bでは、半導体チップ2の裏面2yが樹脂封止体8の裏面8y側に位置するパッケージ構造、換言すれば半導体チップ2の裏面2yと樹脂封止体8の裏面8yとが同一側に位置するパッケージ構造になっている。このような半導体装置1cにおいても、前述の実施形態1と同様の効果が得られる。

【0065】

10

(実施形態4)

本実施形態4は、2つの半導体チップを1つの樹脂封止体で封止した半導体装置に本発明を適用した例である。

【0066】

図19及び図20は、本実施形態の半導体装置の製造工程を示す断面図((a),(b),(c))である。

【0067】

本実施形態の半導体装置1dは、図20(d)に示すように、同一構造の2つの半導体チップ2をその裏面同士が向かい合う状態で積層し、この2つの半導体チップ2を1つの樹脂封止体8で封止したパッケージ構造になっている。本実施形態の半導体装置1dは、同一のリードパターンを有する2枚のリードフレームを重ね合わせて製造されるため、2つの半導体チップ2の合わせ面を境にして上側の構造及び下側の構造がほぼ対称になっている。

20

【0068】

一方の半導体チップ2(図中、上側)の互いに反対側に位置する2つの長辺のうちの一方の長辺側には、その一方の長辺に沿って複数のリード4が配置され、他方の長辺側においてもその他方の長辺に沿って複数のリード4が配置されている。一方の長辺側の複数のリード4は、一端側が絶縁性テープ3を介在して一方の半導体チップ2の主面に接着固定され、他端側が樹脂封止体8の側面8a側に配置されている。他方の長辺側の複数のリード4は、一端側が絶縁性テープ3を介在して一方の半導体チップ2の主面に接着固定され、他端側が樹脂封止体8の側面8b側に配置されている。

30

【0069】

他方の半導体チップ2(図中、下側)の互いに反対側に位置する2つの長辺のうちの一方の長辺側には、その一方の長辺に沿って複数のリード4が配置され、他方の長辺側においてもその他方の長辺に沿って複数のリード4が配置されている。一方の長辺側の複数のリード4は、一端側が絶縁性テープ3を介在して一方の半導体チップ2の主面に接着固定され、他端側が樹脂封止体8の側面8a側に配置されている。他方の長辺側の複数のリード4は、一端側が絶縁性テープ3を介在して他方の半導体チップ2の主面に接着固定され、他端側が樹脂封止体8の側面8b側に配置されている。

【0070】

40

樹脂封止体8の主面には複数の外部接続部5が配置されている。また、樹脂封止体8の裏面においても複数の外部接続部5が配置されている。これらの外部接続部5は、前述の実施形態1と同様の千鳥配列になっている。従って、本実施形態の半導体装置1dは、樹脂封止体8の主面又は裏面を実装面として配線基板に実装することができる。また、同一の2つの半導体装置1dを上下方向に積み重ねて実装することもできる。

【0071】

本実施形態のリード4は、前述の実施形態1のリード4と比較して形状が異なっている。実施形態1のリード4は2つの折り曲げ箇所を有する形状になっているが、本実施形態のリード4は4つの折り曲げ箇所を有する形状になっている。従って、本実施形態のリード4は、半導体チップ2の主面上を延在する第1の部分と、この第1の部分から樹脂封止体

50

8の実装面（主面又は裏面）側に折れ曲がる第2の部分と、この第2の部分から樹脂封止体8の側面に向かって延びる第3の部分と、この第3の部分から半導体チップ2側に折れ曲がる第4の部分と、この第4の部分から樹脂封止体8の側面に向かって延びる第5の部分とを有する構成になっている。外部接続部5は、実施形態1と同様に、第3の部分に設けられている。

【0072】

上側のリード4の第5の部分は、対応する下側のリード4の第5の部分に電気的にかつ機械的に接続されている。

【0073】

次に、半導体装置1dの製造について、図19及び図20を用いて説明する。

10

【0074】

まず、同一のリードパターンを有する2枚のリードフレームを準備し、一方及び他方のリードフレームに半導体チップ2を接着固定する。リードフレームと半導体チップ2との接着固定は、図19(a)に示すように、絶縁性テープ3を介在して半導体チップ2の主面にリード4の一端側を接着固定することによって行われる。

【0075】

次に、一方及び他方のリードフレームにおいて、図19(b)に示すように、半導体チップ2の電極とリード4とをボンディングワイヤ7で電気的に接続する。一方のリードフレームのリード4と半導体チップ2の電極との接続は、他方のリードフレームのリード4と半導体チップ2の電極との接続に対してワイヤ7の引き回しが左右逆になるように逆ボン

20

ディングで行う。

【0076】

次に、図19(c)及び図20(a)に示すように、一方のリードフレームの半導体チップ2と他方のリードフレームの半導体チップ2の裏面同士を向かい合わせた状態で、一方及び他方のリードフレームを重ね合わせ、その後、一方のリードフレームのリード4の第5の部分と他方のリードフレームのリード4の第5の部分とを電気的にかつ機械的に接続する。このリード4の接続は、例えばレーザ溶接にて行う。

【0077】

次に、図20(b)に示すように、2つの半導体チップ2、一方及び他方のリードフレームのリード4、並びにボンディングワイヤ7等を樹脂で封止して樹脂封止体8を形成する。この樹脂封止体8の形成は、実施形態1と同様のシートモールド技術を用いて行う。但し、本実施形態の場合は、成形金型の下型とリードフレームとの間、及び成形金型の上型とリードフレームとの間に樹脂シートを介在して行う。これにより、樹脂封止体8の主面及びその裏面に千鳥状に複数の外部接続部5が配置されたパッケージが形成される。

30

【0078】

次に、リードフレームに貼り付いた樹脂シートを剥がして成形金型からリードフレームを取り出し、その後、図20(c)に示すように、樹脂封止体8から露出する外部接続部5の先端部に半田層9を形成し、その後、樹脂封止体8の硬化を促進するキュア工程を施した後、2枚のリードフレームのタイバーを分離する切断工程、フレーム本体からリード4を分離する切断工程等をほどこすことにより、本実施形態の半導体装置1dがほぼ完成する。

40

【0079】

このように、本実施形態の半導体装置1dは、1つの樹脂封止体8で2つの半導体チップ2を封止したパッケージ構造になっているので、高密度実装が可能となる。

【0080】

また、本実施形態の半導体装置1dは、樹脂封止体8の主面及びその裏面に千鳥状に複数の外部接続部5が配置されたパッケージ構造になっているので、樹脂封止体8の主面又は裏面を実装面として配線基板に実装することができる。また、同一の2つの半導体装置1dを上下方向に積み重ねて実装することもできるので、更に高密度実装が可能となる。

【0081】

50

(実施形態5)

本実施形態5は、2つの半導体チップを積層した半導体装置をスルーモールド方式で製造する例である。

【0082】

図21乃至図23は、本実施形態5の半導体装置の製造工程を示す断面図((a),(b))である。

【0083】

まず、同一のリードパターンを有する多連構造の2枚のリードフレームを準備し、その後、実施形態4と同様のダイボンディング工程、ワイヤボンディング工程を施し、その後、図21(a)に示すように、一方のリードフレームの半導体チップ2と他方のリードフレームの半導体チップ2の裏面同士を向かい合わせた状態で、一方及び他方のリードフレームを重ね合わせる。

【0084】

次に、図21(b)に示すように、重ね合わせた2枚のリードフレームと成形金型30の上型31との間、重ね合わせた2枚のリードフレームと成形金型30の下型32との間に夫々樹脂シート24を介在して、重ね合わせた2枚のリードフレームを成形金型30の上型31と下型32との間に位置決めする。本実施形態の2枚のリードフレームは、複数の製品形成領域を行列状に配置している。従って、成形金型30においても、リードフレームの製品形成領域に対応して複数のキャビティ33を行列状に配置している。成形金型30においては、複数のキャビティからなる列毎に樹脂注入ゲート34が設けられ、樹脂注入ゲート34は、各列の初段のキャビティ33に連結されている。各列の隣り合うキャビティ33は、スルーゲート35(図22(a)参照)で連結されている。

【0085】

次に、成形金型30のポットからランナー、樹脂注入ゲート34等を通してキャビティ33の内部に樹脂を加圧注入して、図22(a)に示すように、2つの半導体チップ2、一方及び他方のリードフレームのリード4、並びにボンディングワイヤ7等を樹脂で封止して樹脂封止体8を形成する。

【0086】

次に、図22(b)に示すように、成形金型30から2枚のリードフレームを取り出し、その後、一方のリードフレームのリード4の第5の部分と他方のリードフレームのリード4の第5の部分とを電気的にかつ機械的に接続する。このリード4の接続は、例えばレーザ溶接にて行う。

【0087】

次に、図23(a)に示すように、樹脂封止体8から露出する外部接続部5の先端部に半田層9を形成し、その後、樹脂封止体8の硬化を促進するキュア工程を施した後、2枚のリードフレームのタイバーを分離する切断工程、フレーム本体からリード4を分離する切断工程等をほどこすことにより、図23(b)に示す本実施形態の半導体装置1eがほぼ完成する。

【0088】

このように、本実施形態においても、前述の実施形態4と同様の効果が得られる。

【0089】

(実施形態6)

本実施形態6は、2つの半導体チップを積層した半導体装置を一括モールド方式で製造する例である。

【0090】

図24乃至図25は、本実施形態の半導体装置の製造工程を示す断面図((a),(b),(c))、

図26は、本実施形態の半導体装置の内部構造を示す断面図である。

【0091】

本実施形態6の半導体装置1gは、樹脂封止体8の主面と裏面の平面サイズがほぼ同一と

10

20

30

40

50



なっており、樹脂封止体 8 の側面はその主面及び裏面に対してほぼ垂直になっている。本実施形態の半導体装置 1 g の製造においては、一括モールド方式が採用されている。従って、半導体装置 1 g は、後で詳細に説明するが、リードフレームの複数の製品形成領域に夫々搭載された半導体チップを一括して 1 つの樹脂封止体で封止した後、リードフレーム及び樹脂封止体を製品形成領域毎に分割することによって製造される。

#### 【0092】

本実施形態の半導体装置 1 g の製造について、図 24 及び図 25 を用いて説明する。

#### 【0093】

まず、同一のリードパターンを有する多連構造の 2 枚のリードフレームを準備し、その後、実施形態 4 と同様のダイボンディング工程、ワイヤボンディング工程を施し、その後、図 24 (a) に示すように、一方のリードフレームの半導体チップ 2 と他方のリードフレームの半導体チップ 2 の裏面同士を向かい合わせた状態で、一方及び他方のリードフレームを重ね合わせる。この時、半田材又は導電性の接着材を用いて、一方のリードフレームのリード 4 の第 5 の部分と他方のリードフレームのリード 4 の第 5 の部分とを電気的にかつ機械的に接続する。

10

#### 【0094】

次に、図 24 (b) に示すように、重ね合わせた 2 枚のリードフレームと成形金型 40 の上型 41 との間、重ね合わせた 2 枚のリードフレームと成形金型 40 の下型 42 との間に夫々樹脂シート 24 を介在して、重ね合わせた 2 枚のリードフレームを成形金型 30 の上型 31 と下型 32 との間に位置決めする。本実施形態の 2 枚のリードフレームは、複数の製品形成領域を行列状に配置している。本実施形態の成形金型 40 は、リードフレームの複数の製品形成領域を一括して配置できるキャビティ 43 を備えている。

20

#### 【0095】

次に、成形金型 40 のポットからランナー、樹脂注入ゲート 44 等を通してキャビティ 43 の内部に樹脂を加圧注入して、図 25 (a) に示すように、2 つの半導体チップ 2、一方及び他方のリードフレームのリード 4、並びにボンディングワイヤ 7 等を樹脂で封止して樹脂封止体 8 を形成する。

#### 【0096】

次に、成形金型 40 から 2 枚のリードフレームを取り出し、その後、図 25 (b) に示すように、樹脂封止体 8 から露出する外部接続部 5 の先端部に半田層 9 を形成し、その後、図 25 (c) に示すように、2 枚のリードフレーム及び樹脂封止体 8 を製品形成領域毎に分割することにより、本実施形態の半導体装置 1 g がほぼ完成する。

30

#### 【0097】

このように、本実施形態においても、前述の実施形態 4 と同様の効果が得られる。

#### 【0098】

#### (実施形態 7)

図 27 は、本実施形態の半導体装置の内部構造を示す断面図である。

#### 【0099】

図 27 に示すように、本実施形態の半導体装置 1 h は、基本的に前述の実施形態 6 と同様の構成になっており、以下の構成がことになっている。

40

#### 【0100】

即ち、実施形態 6 の半導体装置 1 h は、樹脂封止体 8 の主面及びその裏面に千鳥状に複数の外部接続部 5 が配置されたパッケージ構造になっているが、本実施形態の半導体装置 1 h は、樹脂封止体 8 の裏面側のみ、複数の外部接続部 5 が千鳥状に配置されたパッケージ構造になっている。このようなパッケージ構造の半導体装置 1 h は、2 枚のリードフレームのうち一方のリードフレームとして、リード 4 に外部接続部 5 を持たないリードフレームを用い、一括モールド方式によって製造する。本実施形態の半導体装置 1 h においても、実施形態 1 と同様の効果が得られる。

#### 【0101】

#### (実施形態 8)

50

図 28 は、本実施形態の半導体装置の内部構造を示す断面図である。

【0102】

本実施形態の半導体装置 1 j は、1つの半導体チップ 2 を 1つの樹脂封止体 8 で封止したパッケージ構造になっている。本実施形態の半導体装置 1 j は、1枚のリードフレームを用い、一括モールド方式によって製造する。本実施形態の半導体装置 1 j においても、実施形態 1 と同様の効果が得られる。

【0103】

(実施形態 9)

図 29 は、本実施形態の半導体装置の内部構造を示す断面図である。

【0104】

本実施形態の半導体装置 1 k は、異なる構造の 2つの半導体チップ (2, 50) をその裏面同士が向かい合う状態で積層し、この 2つの半導体チップを 1つの樹脂封止体 8 で封止したパッケージ構造になっており、さらに、樹脂封止体 8 の裏面側のみ、複数の外部接続部 5 が千鳥状に配置されたパッケージ構造になっている。半導体チップ 50 の電極は、リード 4 と形状が異なるリード 51 にボンディングワイヤを介して電氣的に接続され、リード 51 は、リード 4 の第 5 の部分に電氣的にかつ機械的に接続されている。本実施形態においても、高密度実装が可能となる。

【0105】

(実施形態 10)

図 30 は、本実施形態の半導体装置の内部構造を示す断面図である。

【0106】

図 30 に示すように、本実施形態の半導体装置 1 m は、基本的に実施形態 9 と同様の構成になっており、以下の構成が異なっている。

【0107】

即ち、半導体チップ 50 は、半導体チップ 50 と半導体チップ 2 との間に引き伸ばされたリード 51 に絶縁性接着材を介在して接着固定されている。本実施形態においても、高密度実装が可能となる。

【0108】

(実施形態 11)

図 31 は、本実施形態の半導体装置の内部構造を示す断面図である。

【0109】

図 31 に示すように、本実施形態の半導体装置 1 n は、基本的に実施形態 9 と同様の構成になっており、以下の構成が異なっている。

【0110】

即ち、半導体チップ 50 の主面に配置された電極とリード 51 とは、これらの間に介在された導電性のバンプ 52 によって電氣的にかつ機械的に接続されている。本実施形態においても、高密度実装が可能となる。

【0111】

(実施形態 12)

図 32 は、本実施形態のモジュールの概略構成を示す断面図、

図 33 は、本実施形態のモジュールの製造において、半導体装置を実装する第 1 の実装方法を示す断面図、

図 34 及び図 35 は、本実施形態のモジュールの製造において、半導体装置を実装する第 2 の実装方法を示す断面図である。

【0112】

本実施形態のモジュール (電子装置) は、2つの半導体装置 1 g を上下に積み重ねた状態で配線基板 53 に実装している。下段の半導体装置 1 g は、樹脂封止体 8 の裏面の外部接続部 5 が配線基板 53 の電極 54 に半田層 9 を介在して電氣的にかつ機械的に接続され、樹脂封止体 8 の主面の外部接続部 5 が上段の半導体装置 1 g の樹脂封止体 8 の裏面に配置された外部接続部 5 に半田層 9 を介在して電氣的にかつ機械的に接続されている。

10

20

30

40

50

## 【0113】

2つの半導体装置1gは、モジュールの製造において実装される。2つの半導体装置1gの実装方法としては、以下に示す2つの方法がある。

## 【0114】

第1の実装方法：

図33に示すように、2つの半導体装置1gを上下に積み重ねて配線基板53上に配置し、その後、半田層9を溶融して実装する。この場合、下側の半導体装置1gの裏面側及び主面側の半田層9、及び上側の半導体装置1gの裏面側の半田層9としては、融点が高い材料のものをを用いる。

## 【0115】

第2の実装方法：

図34に示すように、下側の半導体装置1gを先に実装し、その後、図35に示すように、下側半導体装置1g上に上側の半導体装置1gを実装する。この場合、下側の半導体装置1gの主面側の半田層9、及び上側の半導体装置1gの裏面側の半田層9としては、下側の半導体装置1gの裏面側の半田層9よりも融点が高い材料のものをを用いる。

## 【0116】

このように、半導体装置1gは、樹脂封止体8の主面及びその裏面に千鳥状に複数の外部接続部5が配置されたパッケージ構造になっているため、同一の2つの半導体装置1gを上下方向に積み重ねて実装することができ、モジュールの高密度実装化を図ることができる。

## 【0117】

なお、本実施形態では同一の2つの半導体装置1gを積み重ねた例について説明したが、2つの半導体装置を積層する場合は、上側の半導体装置として、図27に示す半導体装置1h又は図28に示す半導体装置1jを用いてもよい。

## 【0118】

以上、本発明者によってなされた発明を、前記実施の形態に基づき具体的に説明したが、本発明は、前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

## 【0119】

## 【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

## 【0120】

本発明によれば、多ピン化に適した半導体装置の製造歩留まりの向上を図ることが可能となる。

## 【図面の簡単な説明】

【図1】本発明の実施形態1である半導体装置の外観（主面側）を示す平面図である。

【図2】本発明の実施形態1である半導体装置の外観（裏面側）を示す平面図（底面図）である。

【図3】本発明の実施形態1である半導体装置の内部構造（裏面側）を示す平面図である。

【図4】図3の一部を拡大した断面図である。

【図5】本発明の実施形態1である半導体装置の内部構造を示す断面図（（a）は図3のA-A線に沿う断面図，（b）は図3のB-B線に沿う断面図）である。

【図6】図5（a）の一部を拡大した断面図である。

【図7】本発明の実施形態1である半導体装置の製造において使用されるリードフレイの一部を示す平面図である。

【図8】図7の一部を拡大した平面図である。

【図9】本発明の実施形態1である半導体装置の製造において使用されるリードフレームの一部を示す断面図（（a）は第1のリードに沿う断面図，（b）は第2のリードに沿う

10

20

30

40

50

断面図)である。

【図10】本発明の実施形態1である半導体装置の製造工程中における断面図((a)はダイボンディング工程での断面図,(b)はワイヤボンディング工程での断面図)である。

【図11】本発明の実施形態1である半導体装置の製造工程中のモールド工程において、第1のリードに沿う断面図である。

【図12】図11の一部を拡大した断面図である。

【図13】本発明の実施形態1である半導体装置の製造工程中のモールド工程において、第2のリードに沿う断面図である。

【図14】図13の一部を拡大した断面図である。

10

【図15】本発明の実施形態2である半導体装置の断面図((a)は第1のリードに沿う断面図,(b)は第2のリードに沿う断面図)である。

【図16】本発明の実施形態2である半導体装置の製造工程中のモールド工程において、第1のリードに沿う断面図である。

【図17】本発明の実施形態2である半導体装置の製造工程中のモールド工程において、第2のリードに沿う断面図である。

【図18】本発明の実施形態3である半導体装置の断面図((a)は第1のリードに沿う断面図,(b)は第2のリードに沿う断面図)である。

【図19】本発明の実施形態4である半導体装置の製造工程を示す断面図((a),(b),(c))である。

20

【図20】本発明の実施形態4である半導体装置の製造工程を示す断面図((a),(b),(c))である。

【図21】本発明の実施形態5である半導体装置の製造工程を示す断面図((a),(b))である。

【図22】本発明の実施形態5である半導体装置の製造工程を示す断面図((a),(b))である。

【図23】本発明の実施形態5である半導体装置の製造工程を示す断面図((a),(b))である。

【図24】本発明の実施形態6である半導体装置の製造工程を示す断面図((a),(b))である。

30

【図25】本発明の実施形態6である半導体装置の製造工程を示す断面図((a),(b),(c))である。

【図26】本発明の実施形態6である半導体装置の内部構造を示す断面図である。

【図27】本発明の実施形態7である半導体装置の内部構造を示す断面図である。

【図28】本発明の実施形態8である半導体装置の内部構造を示す断面図である。

【図29】本発明の実施形態9である半導体装置の内部構造を示す断面図である。

【図30】本発明の実施形態10である半導体装置の内部構造を示す断面図である。

【図31】本発明の実施形態11である半導体装置の内部構造を示す断面図である。

【図32】本発明の実施形態12であるモジュールの概略構成を示す断面図である。

【図33】本発明の実施形態12であるモジュールの製造において、半導体装置の第1の実装方法を示す断面図である。

40

【図34】本発明の実施形態12であるモジュールの製造において、半導体装置の第2の実装方法を示す断面図である。

【図35】本発明の実施形態12であるモジュールの製造において、半導体装置の第2の実装方法を示す断面図である。

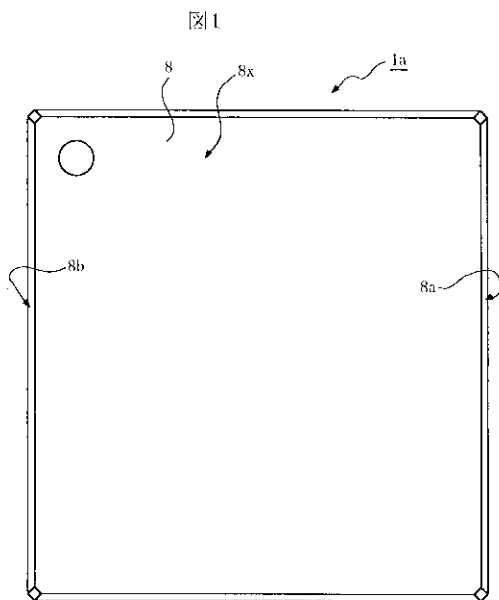
【符号の説明】

1a, 1b, 1c, 1d, 1f, 1g, 1h, 1j, 1k, 1m, 1n...半導体装置、2...半導体チップ、2x...主面(回路形成面)、2y...裏面、3...絶縁性テープ(絶縁性フィルム)、4...リード、4a...第1のリード、4b...第2のリード、5...外部接続部(外部端子部)、5a...第1の外部接続部、5b...第2の外部接続部、6...メッキ層、7...

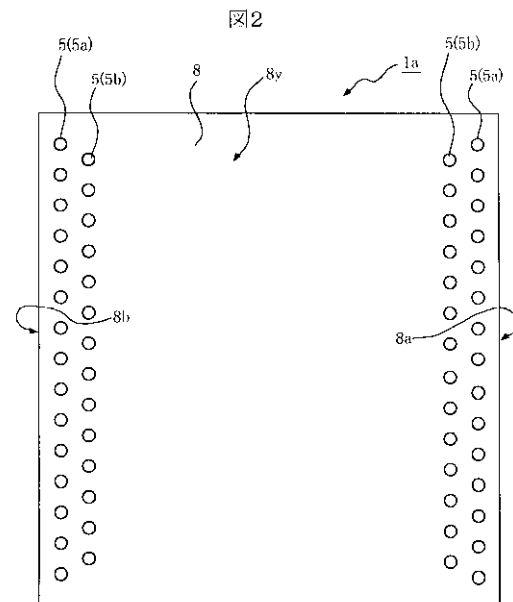
50

ボンディングワイヤ、8 ... 樹脂封止体、8 a , 8 b ... 側面、8 x ... 主面、8 y ... 裏面（実装面）、9 ... 半田層（メッキ層）、L F 1 ... リードフレーム、1 0 ... フレーム本体、1 1 ... 製品形成領域、1 2 ... タイバー、2 0 ... 成形金型、2 1 ... 上型、2 1 a ... 第1のクランプ部、2 2 ... 下型、2 2 a ... 第2のクランプ部、2 3 ... キャビティ、2 4 ... 樹脂シート。

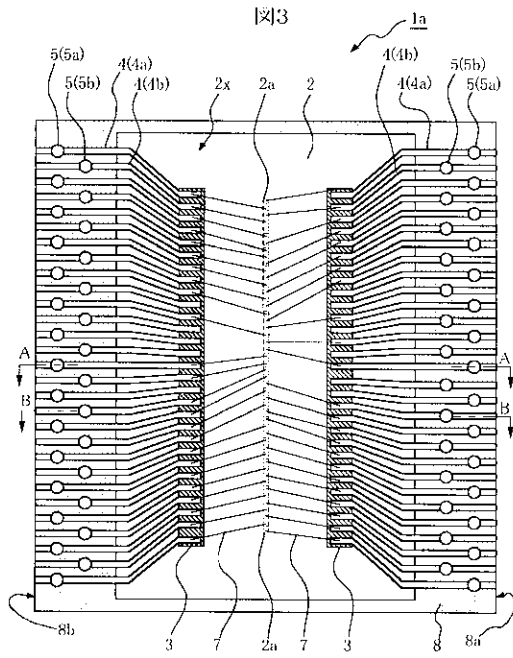
【図 1】



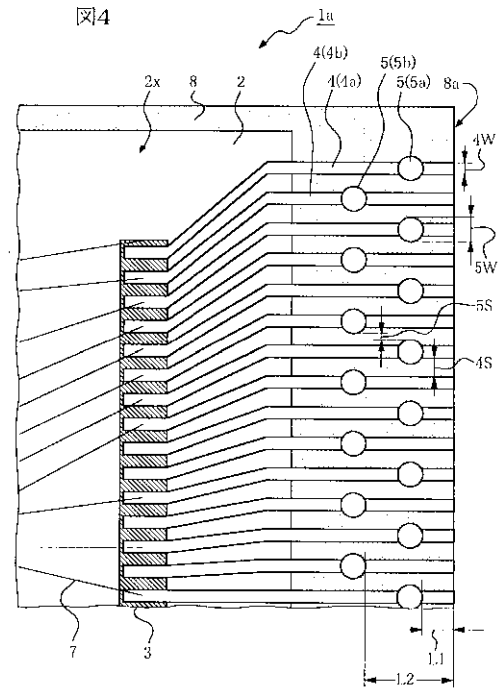
【図 2】



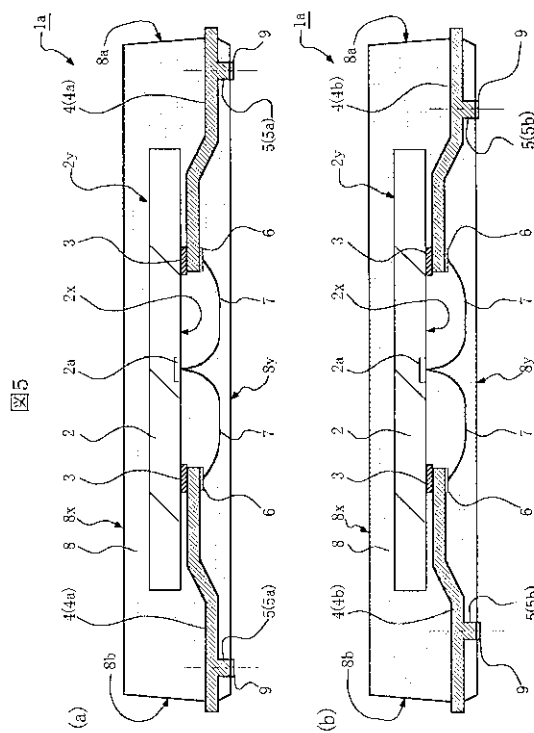
【 図 3 】



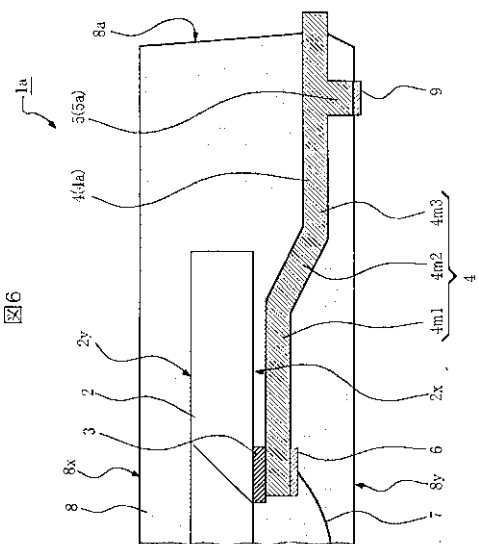
【 図 4 】



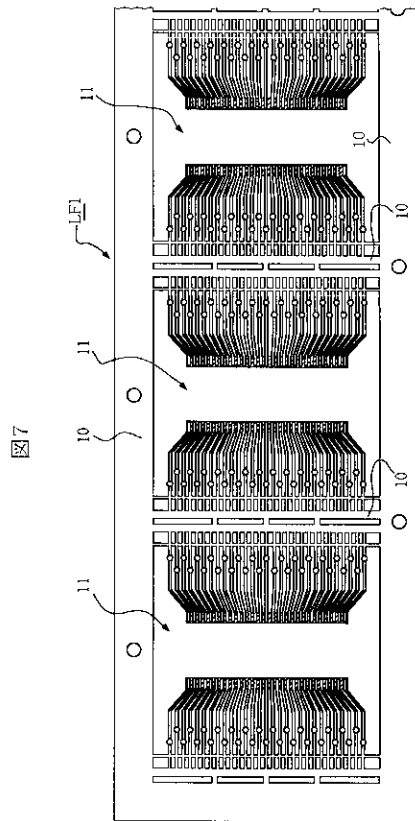
【 図 5 】



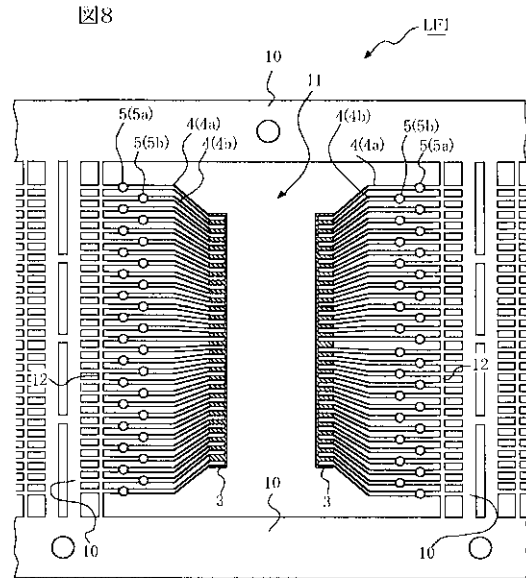
【 図 6 】



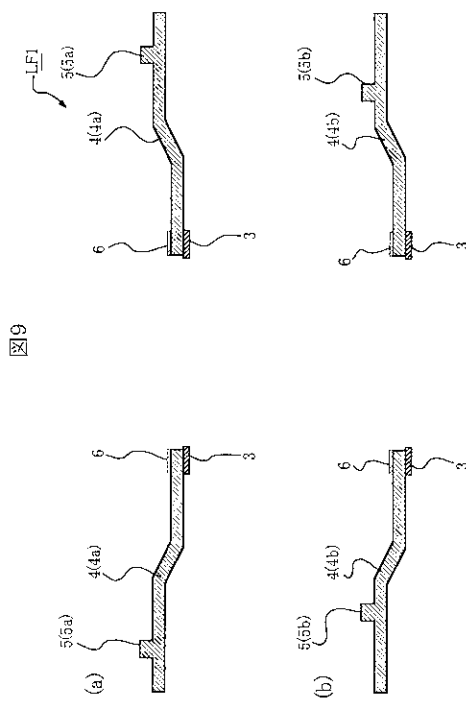
【図 7】



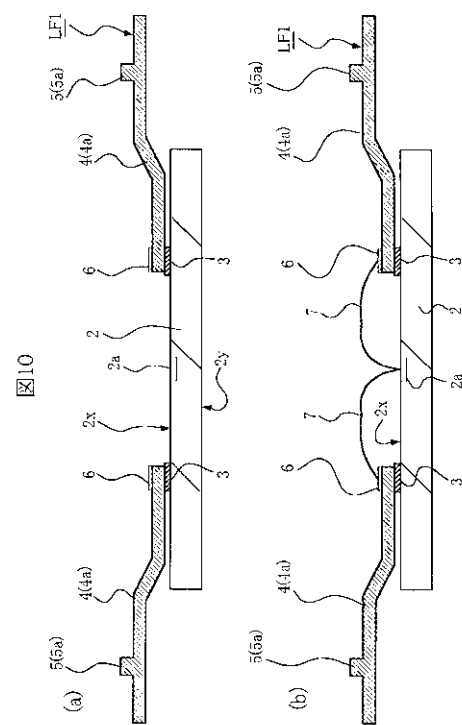
【図 8】



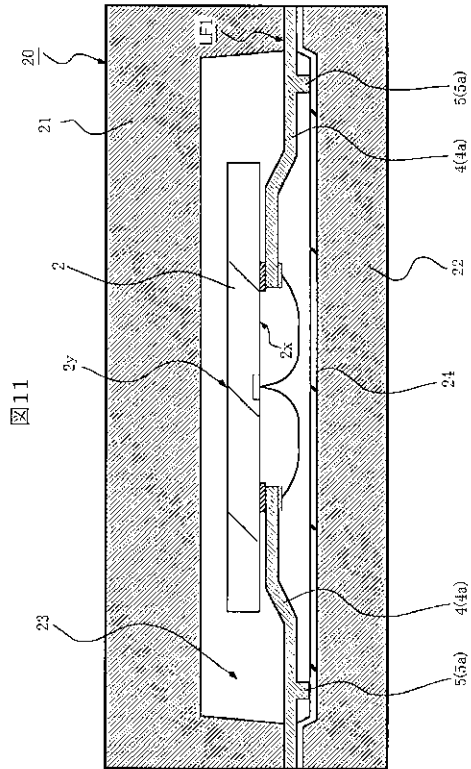
【図 9】



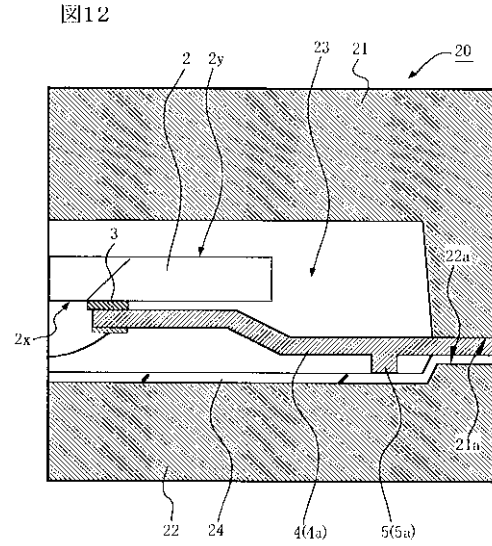
【図 10】



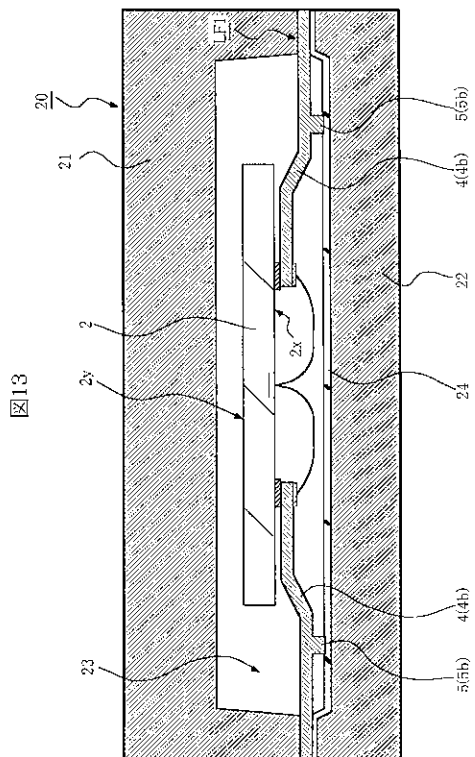
【図 1 1】



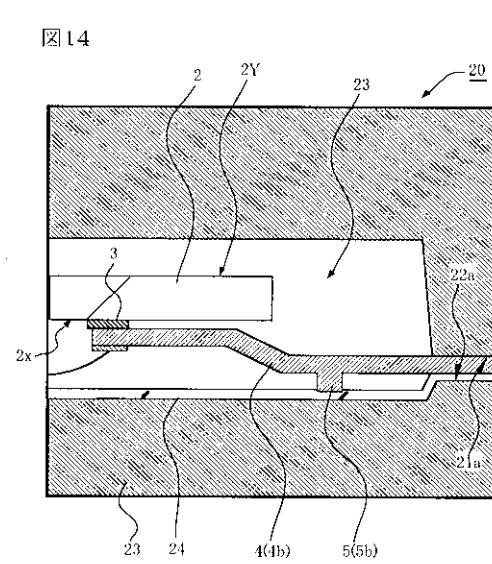
【図 1 2】



【図 1 3】

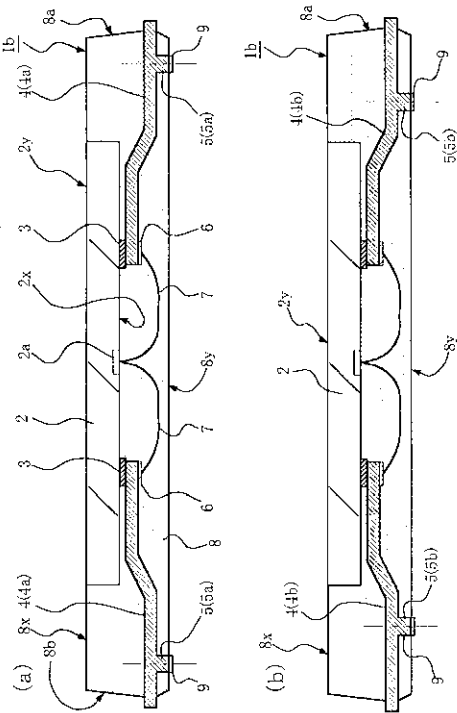


【図 1 4】

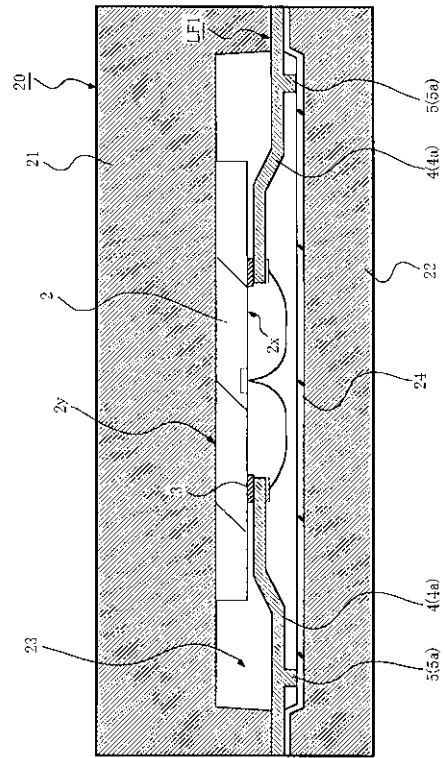




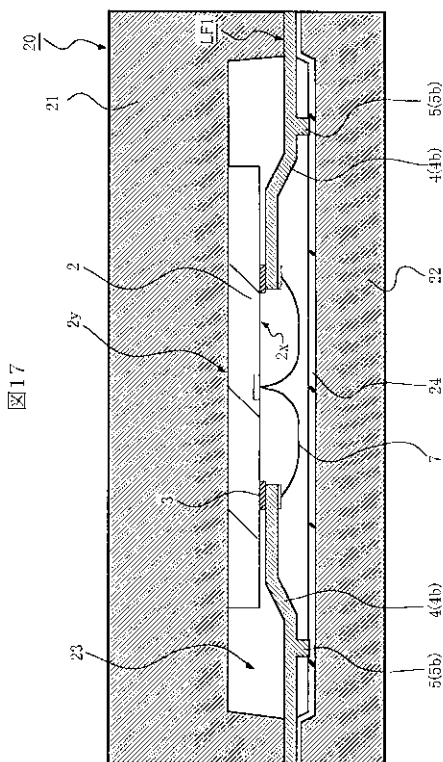
【 図 15 】



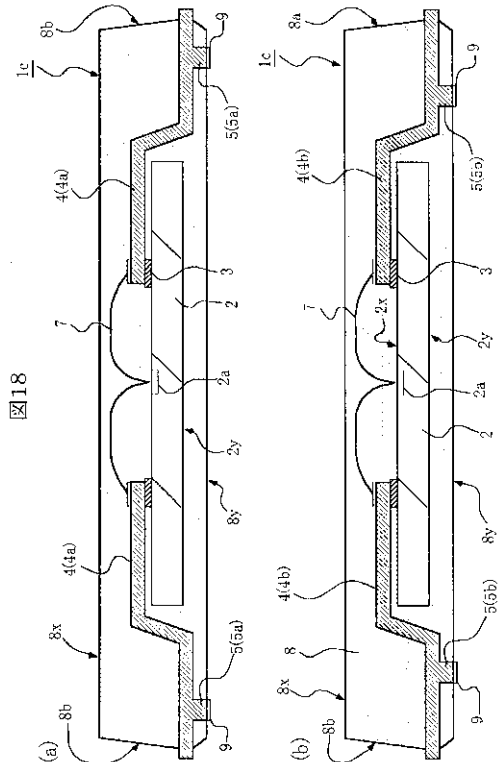
【 図 16 】



【 図 17 】

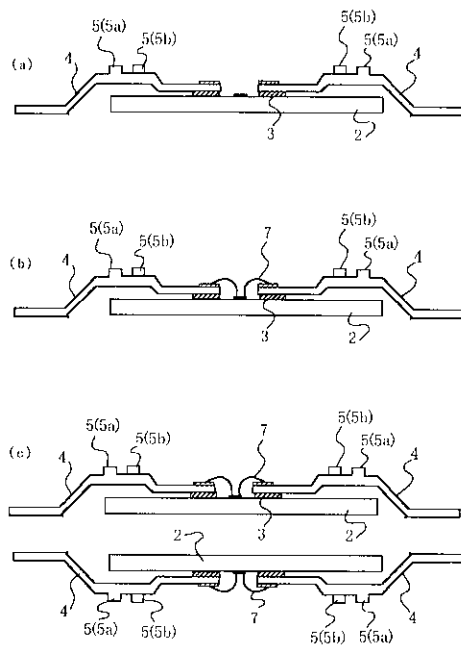


【 図 18 】



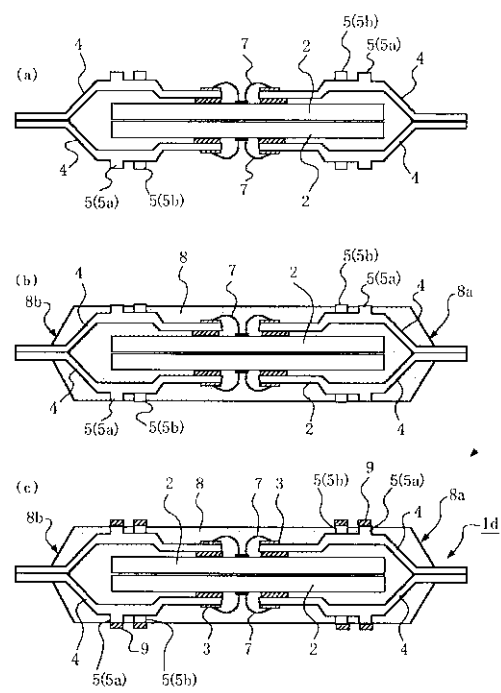
【図 19】

図19



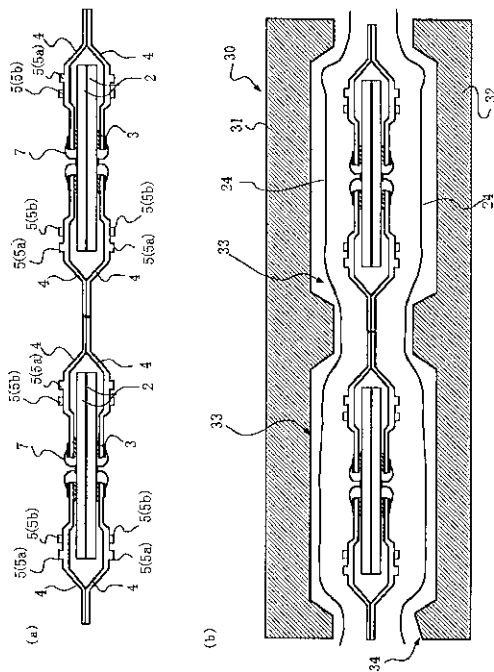
【図 20】

図20



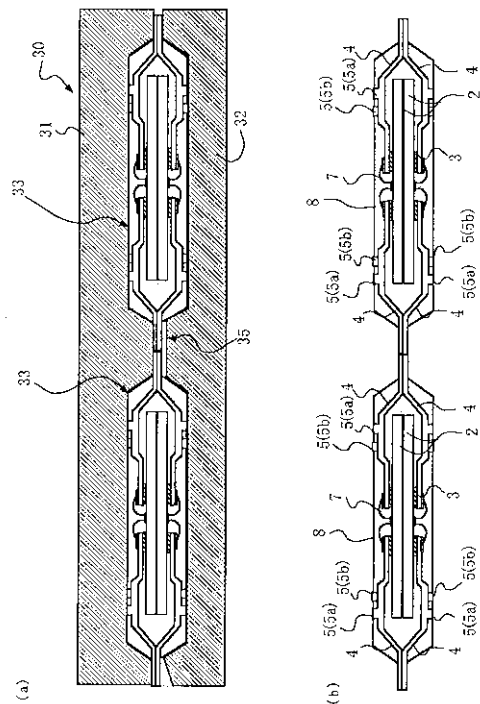
【図 21】

図21

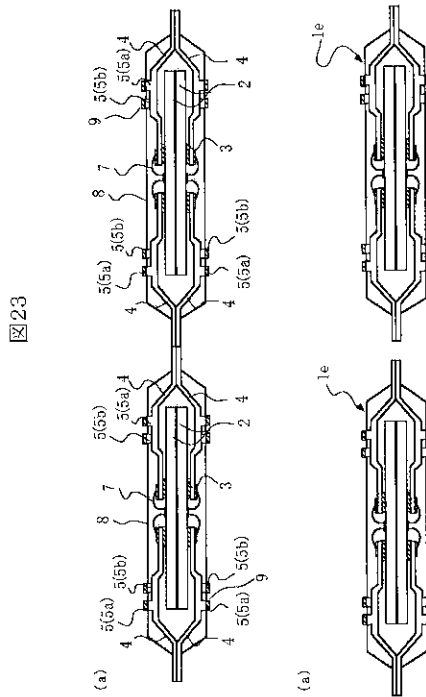


【図 22】

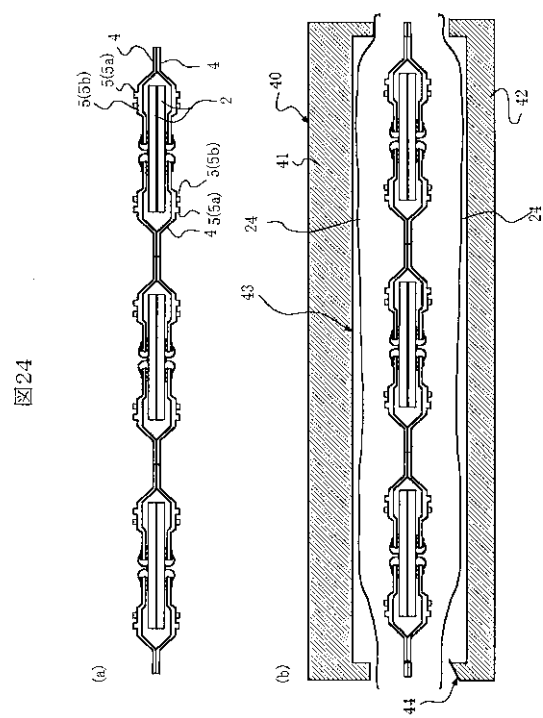
図22



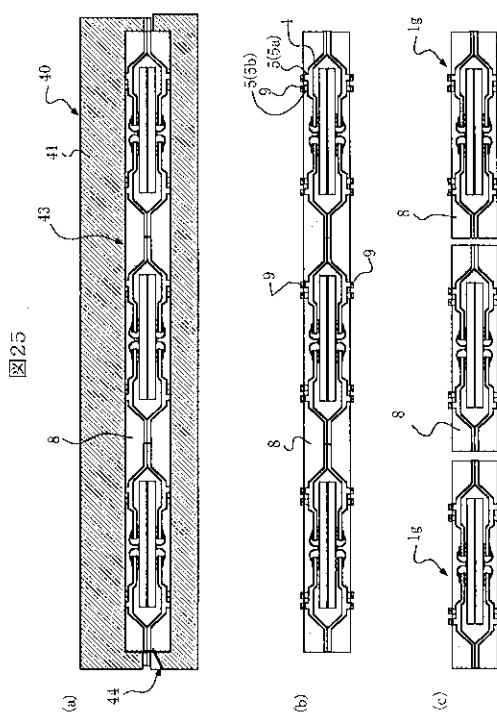
【図 23】



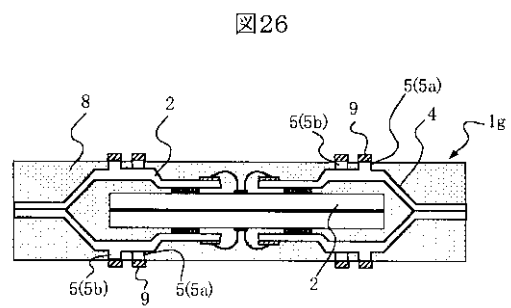
【図 24】



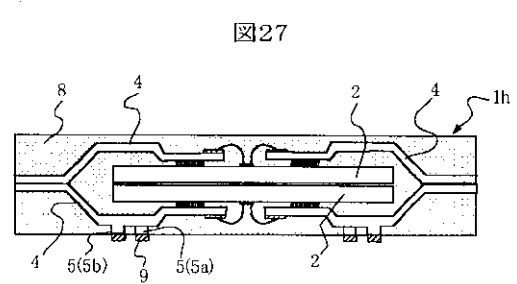
【図 25】



【図 26】

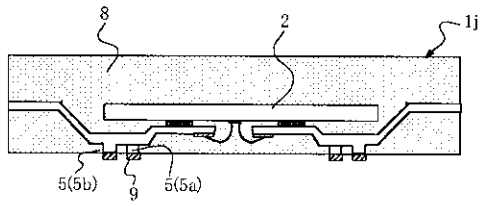


【図 27】



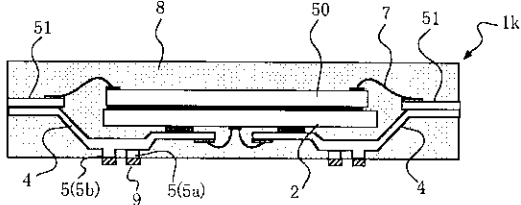
【図28】

図28



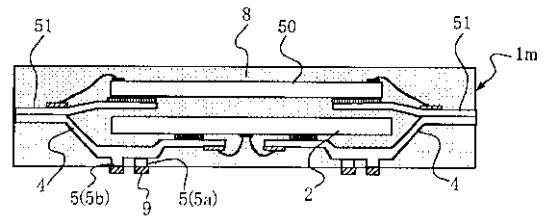
【図29】

図29



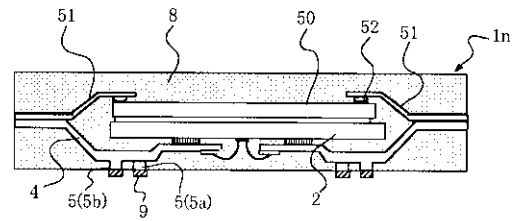
【図30】

図30



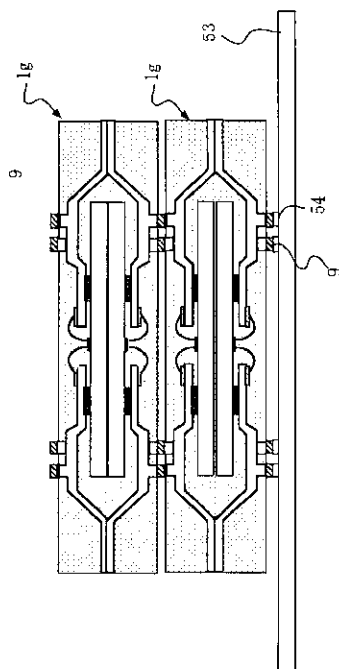
【図31】

図31



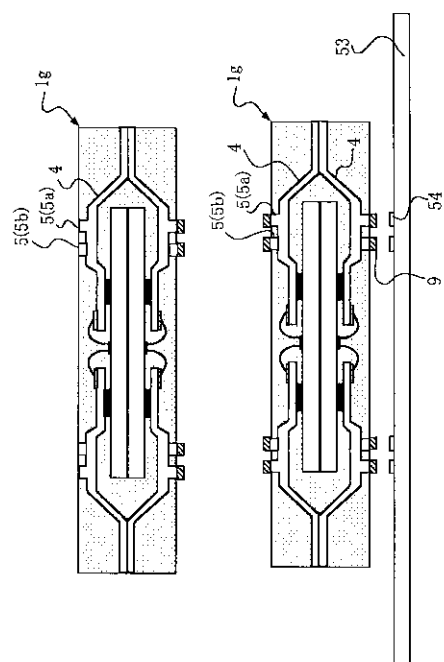
【図32】

図32

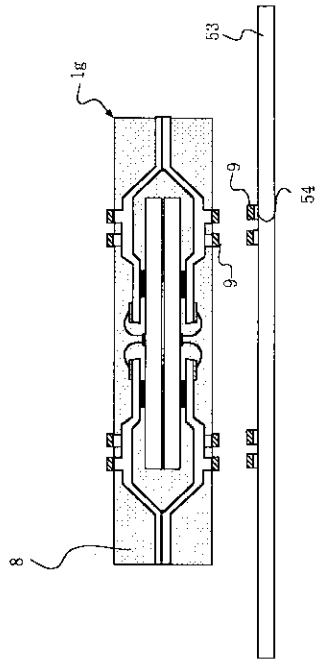


【図33】

図33

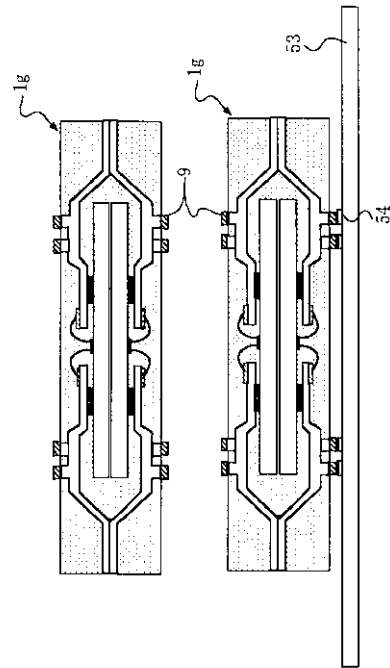


【図 34】



【図 35】

図 35



---

フロントページの続き

(72)発明者 鈴木 博通

東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所半導体グループ内

F ターム(参考) 5F061 AA01 BA01 CA21 CB12 CB13 DD12 DD13 EA03

5F067 AA01 AA09 AB04 BB08 BC06 BC14 BE10 CC02 CC08 DE01

DE14