200828366

文時黏貼條碼

852899

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：96123564

※申請日期：96年06月28日　　※IPC分類：H01G 4/30 (2006.01)

一、發明名稱：

(中) 低電感電容，組裝低電感電容之方法及含有低電感電容之系統

(英) Low inductance capacitors, methods of assembling same, and systems containing same

二、申請人：(共 1 人)

1.姓　名：(中) 英特爾股份有限公司
　　(英) INTEL CORPORATION
　代表人：(中) 1.大衛　賽門
　　(英) 1.SIMON, DAVID
　地　址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號
　　(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA
　國籍：(中英) 美國　　U.S.A.

三、發明人：(共 2 人)

1.姓　名：(中) 萊理　摩斯利
　　(英) MOSELY, LARRY E.
　國　籍：(中) 美國
　　(英) U.S.A.

2.姓　名：(中) 克里夫　韓瑞克
　　(英) HENDRICKS, CLIVE R.
　國　籍：(中) 美國
　　(英) U.S.A.

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】

1.美國　　；2006/06/30；11/428,331 ☑有主張優先權

200828366

（此處由本局於收文時黏貼條碼）

852899

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：96123564

※申請日期：96年06月28日　　※IPC分類：H01G 4/30 (2006.01)

一、發明名稱：

(中) 低電感電容，組裝低電感電容之方法及含有低電感電容之系統

(英) Low inductance capacitors, methods of assembling same, and systems containing same

二、申請人：(共 1 人)

1.姓　名：(中) 英特爾股份有限公司
　　(英) INTEL CORPORATION
　代表人：(中) 1.大衛　賽門
　　(英) 1.SIMON, DAVID
　地　址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號
　　(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA
　國籍：(中英) 美國　　U.S.A.

三、發明人：(共 2 人)

1.姓　名：(中) 萊理　摩斯利
　　(英) MOSELY, LARRY E.
　國　籍：(中) 美國
　　(英) U.S.A.

2.姓　名：(中) 克里夫　韓瑞克
　　(英) HENDRICKS, CLIVE R.
　國　籍：(中) 美國
　　(英) U.S.A.

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】

1.美國　　；2006/06/30；11/428,331 ☑有主張優先權

九、發明說明

【發明所屬之技術領域】

實施例有關於電容器，其用途之一在於用於處理器之解耦合。

【先前技術】

電性電路經常包含針對各種目的的電容器，這些目的例如爲過濾、旁通、功率解耦合、及執行其他的功能。尤其，當以實際上放置在諸如處理器與電腦晶片組的高速數位積體電路附近之電容器來過濾供應至積體電路的電源時，可改善積體電路之效能。

此種功率解耦合電容器的作用在於使供應至積體電路的電壓中的不平整變得平坦，並且提供積體電路更理想的電壓供應。

藉由將解耦合電容器放置在積體電路的附近，可最小化如印刷電路板路徑電阻或電感之寄生阻抗，得輕易且有效率地轉移從解耦合電容器至積體電路的能量。亦希望將電容器本身中的串聯電阻及電感最小化以達成相同的目的，且因此導致較有效率及較受歡迎的解耦合或旁通電容器。

電容器中的內部串聯電阻係典型上稱爲等效串聯電阻或 ESR。類似地，內部串聯電感係典型上稱爲等效串聯電感或 ESL。可針對給定的電容器測量出這個兩參數，且它們爲用來選擇針對如積體電路電源供應解耦合之應用的電

容器之基本標準。

試圖最小化 ESL 及 ESR 的解決方法係例如以各種組態使用多種電容器。

【發明內容】及【實施方式】

此揭露中的實施例有關於用於積體電路（IC）封裝件中的低電感電容器構件。實施例亦有關於形成低電感電容器的程序。

下列說明包含如上、下、第一、第二等等的術語，這些僅作爲說明而非限制。可以多種位置及方位製造、使用或運送在此描述的裝置或物品的實施例。術語「晶粒」或「晶片」一般指基本工件之實體物件，經過各種程序操作而轉變成所希望的積體電路裝置。晶粒通常從晶圓單切而來，且晶圓可以半導性、非半導性或半導性及非半導性之組合的材料製成。板子典型上爲浸漬樹脂的玻璃纖維結構，其作爲晶粒的安裝基底。

第 1 圖顯示根據一實施例的電容器的多個視圖。

在第 1A 圖中，電容器第一結構 101 在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「右側」且具有給定量 L，這意指會感生第一特徵磁場。此後，「第一特徵電感」係解釋爲大體上右側或左側。因此，「第二特徵電感」則必定爲整體右側或左側的另一邊。因此，「相對（opposite）」意指若第一特徵電感爲右側，則第二特徵電感爲左側，反之亦然

。故，這意指會感生與第一特徵磁場相對之第二特徵磁場。

電容器第一結構 101 包含第一電極 110、第一電介質 112、第二電極 114 及第二電介質 116。利於解釋，將第一電極 110 及第二電極 114 顯示成分離的。第一電極 110 包含電源第一短截 109 及電源第二短截 111。第二電極 114 包含接地第一短截 113 及接地第二短截 115。

以如第 1B 圖中所示的方式組裝第一電極 110 及第二電極 114，且未圖示個別的電介質，使第一電極 110 顯示成其上具有電源第一短截 109 及電源第二短截 111，且第二電極 114（第 1A 圖）顯示成僅從下方露出接地第一短截 113 及接地第二短截 115。

在第 1A 圖中，電容器第二結構 102 在充電與放電期間呈現第二特徵電感。在一實施例中，第二特徵電感之特徵可在於其性質爲「左側」且具有給定量 L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第二特徵電感實質上相對。如此的效果爲電容器之最終結構會造成個別電感的實質上抵消。

電容器第二結構 102 包含第一電極 118、第一電介質 120、第二電極 122 及第二電介質 124。利於解釋，第一電極 118 包含電源第一短截 117 及電源第二短截 119。第二電極 122 包含接地第一短截 121 及接地第二短截 123。以如第 1B 圖中所示的方式組裝第一電極 118 及第二電極 122，且未圖示個別的電介質，使第一電極 118 顯示成其

上具有電源第一短截 117 及電源第二短截 119，且第二電極 122（第 1A 圖）顯示成僅從下方露出接地第一短截 121 及接地第二短截 123。

在一實施例中，重覆各電容器第一結構 101 及電容器第二結構 102，以針對各電容器結構提供複數個交替的電源及接地電極。根據一實施例，一電容器實施例之電源及接地電極的數量在從約 4 個（每一個各重覆一次）至約 10,000（每一個各 2,499 次）或更多的範圍中，取決於電極的厚度與 Y 維中總共的空間，其揭露出電極及電介質的厚度。在一實施例中，電源及接地電極的數量在從約 400 至約 800 的範圍中。在一實施例中，給定電源電容器電極與給定接地電容器電極間的間距在約 0.1 密爾至約 0.5 密爾的範圍中。在一實施例中，間距爲約 0.3 密爾。

在一實施例中，設置在電容器電極間的電介質材料爲矽土。在一實施例中，在電容器電極間設置鈦酸鋇電介質材料。在一實施例中，在電容器電極間設置鈦酸鋇鍶電介質材料。在一實施例中，電介質材料爲低 K（意指具有比矽土更低的介質常數），例如由美國密西根州密特蘭市（Midland, Michigan）的道耳化學（Dow Chemical）所製的 SiLK®，或由美國紐澤西州的摩利森城（Morristown, NJ）的信號聯盟公司（AlliedSignal Inc.）所製的 FLARE®。

第 2 圖爲根據一實施例的電容器 200 之部分的透視圖。電容器第一結構 201 包含第一電極 210 及第二電極 214。第一電極 210 及第二電極 214 圖示爲連接至複數個電源

及接地端。爲使電極清楚並未圖示電介質材料。第一電極210耦合至電源第一端226及電源第二端228。第二電極214耦合至接地第一端230及接地第二端232。

在第2圖中，第一電極210在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「右側」且具有給定量L。在第2圖中，第二電極214在充電與放電期間呈現第二特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「左側」且具有給定量L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第二特徵電感實質上相對。如此的效果爲電容器物品之最終結構會造成個別電感的實質上抵消。

第3圖爲根據一實施例的電容器300之部分的透視圖。電容器300顯示比第2圖中的電容器200更多的結構。在第3圖中，電容器第一結構301爲交替電源及接地電極之合成，且電容器第二結構302爲交替接地及電源電極之合成。這些交替的接地及電源電極代表重覆的電極。作爲合成物，電容器第一結構301在充電與放電期間呈現第一特徵電感，且電容器第二結構302在充電與放電期間呈現第二特徵電感。如此的效果爲電容器300之最終結構會造成個別電感的實質上抵消。

電容器第一結構301及電容器第二結構302各圖示爲連接至複數個電源及接地端。爲使電極清楚並未圖示電介質材料。電容器第一結構301及電容器第二結構302各適當地耦合至電源第一端326、電源第二端328、接地第一

端 330 及接地第二端 332。另外，另有四個電源及接地端耦合至電容器第一結構 301 及電容器第二結構 302，可看見其中兩個，其爲電源第五端 338 及接地第六端 334。

如第 3 圖中所示，所有的端皆位在實質上單一面中，亦稱爲共面組態，以使電容器 300 之表面安裝得以進行。因此，電容器 300 中的電感迴路爲此電容器實施例特有的。

第 4 圖顯示根據一實施例的電容器封裝件 400 的正視圖。在 Y-Z 正視圖中，電容器第一結構 401 及電容器第二結構 402 分隔開來並以間隔體 403 分離。電容器第一結構 401 可類似地映照至第 3 圖中所示的電容器第一結構 301。類似地，電容器第二結構 402 可類似地映照至第 3 圖中所示的電容器第二結構 302。在一實施例中，間隔體 403 爲電介質材料，例如與電容器結構的電極叉合的電介質材料。在一實施例中，與電容器第一結構 401 及電容器第二結構 402 之製造同時製造間隔體 403，使得例如，首先組裝電容器第一結構 401，接著組裝間隔體 403，並且之後組裝組裝電容器第二結構 402。

在 X-Y 正視圖中，其爲 Y-Z 正視圖之底視圖，電容器第一結構 401 及電容器第二結構 402 顯示爲以間隔體 403 間隔。電容器 400 藉由複數個端與外部世界通訊。電容器第一結構 401 之電源端包含電源第一端 426 及電源第二端 428。電容器第一結構 401 之接地端包含接地第一端 430 及接地第二端 432。電容器第二結構 402 之電源端包

含電源第一端 438 及電源第二端 440。電容器第二結構 402 之接地端包含接地第一端 434 及接地第二端 436。

在 X-Z 正視圖中，電容器 400 呈現出第一電介質 412，其可類似地映照至第 1 圖中所示的第一電介質 112。可從此正視圖中看見電容器第一結構 401 之各種端；電源第一端 426、電源第二端 428、接地第一端 430 及接地第二端 432。

第 5 圖顯示根據一實施例的電容器 500 的多個視圖。在一實施例中，電容器 500 包含電容器第一結構 501、電容器第二結構 502 及間隔體 503。在此實施例中，間隔體 503 爲複數個叉合的電容器浮置電極 542（顯示其中兩個）及電介質層 544（亦顯示其中兩個）。

在 Y-Z 正視圖中，組裝電容器 500 以包含電容器第一結構 501、間隔體 503 及電容器第二結構 502。電容器第一結構 501 耦合至電源第一端 526，並且電容器第二結構 502 耦合至接地第一端 530。電容器浮置電極 542 與電容器第一結構 501 及電容器第二結構 502 的電極結構上類似，使得在熱處理期間，電容器 500 達到實質上一致的結構完整性。

第 6 圖顯示根據一實施例的電容器的一部分之多個視圖。此實施例的組裝完成的電容器結構包含如第 3-5 圖及 7C 圖中所示的電源及接地端。

在第 6A 圖中，電容器第一結構 601 在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特

徵可在於其性質爲「右側」且具有給定量 L。

電容器第一結構 601 包含第一電極 610、第一電介質 612、第二電極 614 及第二電介質 616。第一電極 610 包含兩個相同的電源第一短截 609 及兩個相同的電源第二短截 611。第二電極 614 包含兩個相同的接地第一短截 613 及兩個相同的接地第二短截 615。以如第 6B 圖中所示的方式組裝第一電極 610 及第二電極 614，且未圖示個別的電介質，使第一電極 110 顯示成其上具有電源第一短截 609 及電源第二短截 611，且第二電極 614（第 6A 圖）顯示成僅從下方露出接地第一短截 613 及接地第二短截 615。

在第 6A 圖中，電容器第二結構 602 在充電與放電期間呈現第二特徵電感。在一實施例中，第二特徵電感之特徵可在於其性質爲「左側」且具有給定量 L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第二特徵電感實質上相對。如此的效果爲電容器之最終結構會造成個別電感的實質上抵消。

電容器第二結構 602 包含第一電極 618、第一電介質 620、第二電極 622 及第二電介質 624。第一電極 618 包含兩個相同的電源第一短截 617 及兩個相同的電源第二短截 619。第二電極 622 包含兩個相同的接地第一短截 621 及兩個相同的接地第二短截 623。以如第 6B 圖中所示的方式組裝第一電極 618 及第二電極 622，且未圖示個別的電介質，使第一電極 618 顯示成其上具有電源第一短截 617 及電源第二短截 619，且第二電極 622（第 6A 圖）顯示成

僅從下方露出接地第一短截 621 及接地第二短截 623。

在一實施例中，重覆各電容器第一結構 601 及電容器第二結構 602，以根據在此揭露中提出的任一實施例，針對各電容器結構提供複數個交替的電源及接地電極。在一實施例中，給定電源電容器電極及給定接地電容器電極間的間距在約 0.1 密爾至約 0.5 密爾的範圍中。在一實施例中，間距爲約 0.3 密爾。

第 7 圖顯示根據一實施例的電容器的多個視圖。

在第 7A 圖中，電容器第一結構 701 在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「右側」且具有給定量 L。

電容器第一結構 701 包含第一電極 710、第一電介質 712、第二電極 714 及第二電介質 716。第一電極 710 包含電源第一短截 709、電源第二短截 711 及電源第三邊緣 719。第二電極 714 包含接地第一短截 713、接地第二短截 715 及接地第三邊緣 723。以如第 7B 圖中所示的方式組裝第一電極 710 及第二電極 714，且未圖示個別的電介質，使第一電極 710 顯示成其上具有電源第一短截 709 及電源第二短截 711，且第二電極 714（第 7A 圖）顯示成僅從下方露出接地第一短截 713 及接地第二短截 715。

在第 7A 圖中，電容器第二結構 702 在充電與放電期間呈現第二特徵電感。在一實施例中，第二特徵電感之特徵可在於其性質爲「非右側」且具有給定量 L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第

二特徵電感不同。在此上下文中，「不同」意指非相對的。換言之，「不同」係指對立（contrary）但非相對。

電容器第二結構 702 包含第一電極 718、第一電介質 720、第二電極 722 及第二電介質 724。第一電極 618 包含電源邊緣暴露 717。第二電極 722 包含接地邊緣暴露 721。以如第 7B 圖中所示的方式組裝第一電極 718 及第二電極 722，且未圖示個別的電介質，使第一電極 718 顯示成具有電源邊緣暴露 717 在圖的左邊，且第二電極 722 顯示成在圖的右邊及下方具有接地邊緣暴露 721。

在一實施例中，重覆各電容器第一結構 701 及電容器第二結構 702，以根據在此揭露中提出的任一實施例，針對各電容器結構提供複數個交替的電源及接地片。在一實施例中，給定電源電容器電極及給定接地電容器電極間的間距在約 0.1 密爾至約 0.5 密爾的範圍中。在一實施例中，間距爲約 0.3 密爾。

第 7C 圖爲根據一實施例的電容器之部分的透視圖。第 7C 圖中，電容器第一結構 701 爲交替電源及接地電極之合成，且電容器第二結構 702 爲交替接地及電源電極之合成。電容器第一結構 701 耦合至電源第一端 726、電源第二端 728、接地第一端 730 及接地第二端 732。電容器第二結構 702 耦合至電源及接地端，其中之一在 732 顯示爲接地第六端 734。接地第六端 734 在接地邊緣暴露 721 接觸接地電極，如第二電極 722。類似地，電源第七端 735 與接地第六端 734 相對地設置。圖中看不到電源第五

端，但其在電源邊緣暴露 717 接觸電源電極，如第一電極 718。

如第 7 圖中所示，所有的端皆位在實質上單一面中，以使電容器之表面安裝得以進行。因此，電容器中的電感迴路爲此電容器實施例特有的。

第 8 圖顯示根據一實施例的電容器的多個視圖。

在第 8A 圖中，電容器第一結構 801 在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「右側」且具有給定量 L。

電容器第一結構 801 包含第一電極 810、第一電介質 812、第二電極 814 及第二電介質 816。第一電極 810 包含兩個相同的電源第一短截 809 及電源邊緣暴露 811。第二電極 814 包含兩個相同的接地第一短截 813 及接地邊緣暴露 815。以如第 8B 圖中所示的方式組裝第一電極 810 及第二電極 814，且未圖示個別的電介質，使第一電極 810 顯示成其上具有電源第一短截 809 及電源邊緣暴露 811，且第二電極 814 顯示成僅從下方露出接地第一短截 813 及接地邊緣暴露 815。

在第 8A 圖中，電容器第二結構 802 在充電與放電期間呈現第二特徵電感。在一實施例中，第二特徵電感之特徵可在於其性質爲「非右側」且具有給定量 L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第二特徵電感不同。

電容器第二結構 802 包含第一電極 818、第一電介質

820、第二電極 822 及第二電介質 824。第一電極 818 包含電源邊緣暴露 817。第二電極 822 包含接地邊緣暴露 821。以如第 8B 圖中所示的方式組裝第一電極 818 及第二電極 822，且未圖示個別的電介質，使第一電極 818 顯示成具有電源邊緣暴露 817 在圖的右上方，且第二電極 822 顯示成具有接地邊緣暴露 721 在圖的左下方。

在一實施例中，重覆各電容器第一結構 801 及電容器第二結構 802，以根據在此揭露中提出的任一實施例，針對各電容器結構提供複數個交替的電源及接地片。在一實施例中，給定電源電容器電極及給定接地電容器電極間的間距在約 0.1 密爾至約 0.5 密爾的範圍中。在一實施例中，間距爲約 0.3 密爾。

第 9 圖顯示根據一實施例的電容器的多個視圖。

在第 9A 圖中，電容器第一結構 901 在充電與放電期間呈現第一特徵電感。在一實施例中，第一特徵電感之特徵可在於其性質爲「右側」且具有給定量 L。

電容器第一結構 901 包含第一電極 910、第一電介質 912、第二電極 914 及第二電介質 916。第一電極 910 包含兩個相同的電源第一短截 909、兩個相同的電源第一短截 911 及電源邊緣暴露 946。第二電極 914 包含兩個相同的接地第一短截 913、兩個相同的接地第二短截 915 及接地邊緣暴露 948。以如第 9B 圖中所示的方式組裝第一電極 910 及第二電極 914，且未圖示個別的電介質，使第一電極 910 顯示成其上具有電源第一短截 909、電源第二短截

911 及電源邊緣暴露 946，且第二電極 914 顯示成從下方露出接地第一短截 913、接地第二短截 915 及接地邊緣暴露 948。

在第 9A 圖中，電容器第二結構 902 在充電與放電期間呈現第二特徵電感。在一實施例中，第二特徵電感之特徵可在於其性質爲「左側」且具有給定量 L。因此，在充電與放電期間之第一特徵電感與在充電與放電期間之第二特徵電感實質上相對。如此的效果爲電容器之最終結構會造成個別電感的實質上抵消。

電容器第二結構 902 包含第一電極 918、第一電介質 920、第二電極 922 及第二電介質 924。第一電極 918 包含兩個相同的電源第一短截 917、兩個相同的電源第一短截 919 及電源邊緣暴露 950。第二電極 922 包含兩個相同的接地第一短截 921、兩個相同的接地第二短截 923 及接地邊緣暴露 952。以如第 9B 圖中所示的方式組裝第一電極 918 及第二電極 922，且未圖示個別的電介質，使第一電極 918 顯示成具有電源第一短截 917、電源第二短截 919 及電源邊緣暴露 950，且第二電極 922 顯示成從下方露出接地第一短截 921、接地第二短截 93 及接地邊緣暴露 952。

在一實施例中，重覆各電容器第一結構 901 及電容器第二結構 902，以根據在此揭露中提出的任一實施例，針對各電容器結構提供複數個交替的電源及接地片。在一實施例中，低電感電容器包含在一側上之電容器第一結構

901、在另一側上之電容器第二結構 902 及電容器第三結構，例如夾在電容器第一結構與電容器第二結構間之多層電容器第二結構 702。在一實施例中，給定電源電容器電極及給定接地電容器電極間的間距在約 0.1 密爾至約 0.5 密爾的範圍中。在一實施例中，間距爲約 0.3 密爾。

第 10 圖爲根據一實施例的包含低電感電容器之封裝件 1000 的剖面正視圖。封裝件 1000 包含晶粒 1070 及安裝基底 1072。顯示兩個相同的低電感電容器 1074 及 1076。在一實施例中，低電感電容器 1074 設置在晶粒 1070 的旁側以及在安裝基底 1072 上。在一實施例中，低電感電容器 1076 設置在晶粒 1070 下方且整合至安裝基底 1072。在一實施例中，沒有晶粒 1070，但晶粒場地會佔據安裝基底 1072 上相同的空間，使得最終可安裝如晶粒 1070 之晶粒，且低電感電容器 1076 設置在晶粒 1070 下方且整合至安裝基底 1072。在一實施例中，沒有晶粒 1070，但晶粒場地會佔據安裝基底 1072 上相同的空間，使得最終可安裝如晶粒 1070 之晶粒，且低電感電容器 1074 設置在安裝基底 1072 上之晶粒場地旁。

更詳細描述置在晶粒 1070 的旁側之低電感電容器 1074。低電感電容器 1074 之更詳細的結構爲第一接腳輸出接觸 1078，其例如接觸低電感電容器 1074 的電源端 1026，及第二接腳輸出接觸 1080，其後續接觸接地端 1030。

在一實施例中，封裝件 1000 包含低電感電容器 1082

，其從上方（亦即經由晶粒 1070）接收其電源之一，且耦合至來自下方（亦即從安裝基底 1072）的另一電源。

第 11 圖爲根據一實施例之形成低電感電容的程序敘述 1100。

在 1110，程序包含形成電容器第一結構。在一非限制性範例中，程序包含形成如第 1 圖中所示的第一電極 110、第一電介質 112、第二電極 114 及第二電介質 116。

在 1112，程序包含重覆形成第一電極、第一電介質、第二電極及第二電介質 N 次直到選定數量的電極組裝成電容器第一結構。

在 1120，程序包含在電容器第一結構上形成間隔體。在一非限制性範例中，程序包含形成如第 1 圖中所示的間隔體 103。

在 1122，在一非限制性範例中，程序包含形成如第 5 圖中所示的具有至少一浮置電極 542 之間隔體。

在 1130，在一非限制性範例中，程序包含形成電容器第二結構。在一非限制性範例中，程序包含形成如第 1 圖中所示的第一電極 118、第一電介質 120、第二電極 122 及第二電介質 124。

在 1132，程序包含重覆形成第一電極、第一電介質、第二電極及第二電介質 N 次直到選定數量的電極組裝成電容器第二結構。

在 1140，可觀察到在使用在充電及放電期間的電容器時，電容器第一結構具有第一特徵電感，且電容器第二結

構具有與第一特徵電感不相同之第二特徵電感。如此揭露中所提出，第一特徵電感及第二特徵電感可相互抵消。如此揭露中所提出，第一特徵電感及第二特徵電感在性質與量上可不相同。

在 1150，程序包含固化電容器。可在高於環境溫度（高達正好低於電極的固相線溫度）的溫度進行固化。在一實施例中，可在還原氛圍中進行固化，以避免電極氧化。在一實施例中，可在非反應氛圍中進行固化，以避免電極反應。

在 1160，方法包含將完成的電容器組裝至安裝基底。在一非限制性範例中，安裝基底爲板子。在一非限制性範例中，安裝基底爲微電子裝置。在一非限制性範例中，安裝基底爲爲主要由半導體材料製成的電子裝置。

第 12 圖爲描繪根據一實施例的運算系統之剖面透視圖。可在諸如第 12 圖的運算系統 1200 的運算系統中利用上述一或更多實施例的低電感電容器。此後，任何低電感電容器實施例單獨或與任何其他實施例之組合係稱爲實施例組態。

運算系統 1200 包含，例如，包圍在封裝件 1210 中的至少一處理器（未圖示）、資料儲存系統 1212、如鍵盤 1214 的至少一輸入裝置及如監視器 1216 的至少一輸出裝置。運算系統 1200 包含處理資料信號的處理器，且可包含例如可從英特爾公司取得之微處理器。除了鍵盤 1214，運算系統 1200 可包含另一使用者輸入裝置，如滑鼠 1218

。

針對此揭露之目的，包括根據主張專利權之標的之構件的運算系統 1200 可包含利用微電子裝置系統的任何系統，其可包含例如耦合至資料貯存之至少一低電感電容器實施例，資料貯存例如爲動態隨機存取記憶體（DRAM）、聚合物記憶體、快閃記憶體及相變記憶體。在此實施例中，實施例可藉由耦合至處理器而耦合至這些功能的任何組合。然而，在一實施例中，在此揭露中所提出的實施例組態耦合至任何這些功能。針對一範例實施例，資料貯存包含晶粒上之嵌入式 DRAM 快取。此外，在一實施例中，耦合至處理器（未圖示）的實施例組態爲具有耦合至 DRAM 快取的資料貯存的實施例組態之系統的一部分。此外，在一實施例中，實施例組態耦合至資料儲存系統 1212。

在一實施例中，運算系統 1200 亦可包含含有數位信號處理器（DSP）、微控制器、特定應用積體電路（ASIC）或微處理器之晶粒。在此實施例中，實施例組態藉由耦合至處理器而耦合至這些功能的任何組合。針對一範例實施例，DSP（未圖示）爲可包含獨立處理器之晶片組的一部分，且 DSP 可爲板子 1220 上之晶片組的不同部分。在一實施例中，實施例組態耦合至 DSP，且可有不同的實施例組態，其耦合至安裝在與封裝件 1210 相同的板子 1220 上之 DSP。可理解到實施例組態可如所述般與運算系統 1200 結合，且結合在此揭露中提出的低電感電容器之各個

實施例及其等效者所提出的實施例組態。

第 13 圖爲根據一實施例的運算系統之示意圖。所示之電子系統 1300 可包含第 12 圖中所示的運算系統 1200，但示意性顯示電子系統。電子系統 1300 包含至少一電子總成 1310，如第 10 圖中所示的 IC 封裝件。在一實施例中，電子系統 1300 爲電腦系統，其包含電性耦合至電子系統 1300 的各種構件之系統匯流排 1320。系統匯流排 1320 爲單一匯流排或根據各種實施例的匯流排之任何組合。電子系統 1300 包含電壓來源 1330，其提供電源至積體電路 1310。在一些實施例中，電壓來源 1330 經由系統匯流排 1320 供應電流至積體電路 1310。

在一實施例中，低電感電容器 1380 電性設置在電壓來源 1330 及積體電路 1310。在一實施例中的此種位置係在安裝基底中且低電感電容器 1380 整合至安裝基底。在一實施例中的低電感電容器 1380 之此種位置係在安裝基底之上，其提供積體電路 1310 及低電感電容器 1380 的設置，如處理器及低電感電容器構件，各橫向相鄰安裝在板子上。

積體電路 1310 電性耦合至系統匯流排 1320 且包含根據一實施例的任何電路或電路的組合。在一實施例中，積體電路 1310 包含可爲任何種類的處理器 1312。如此所用，「處理器」1312 意指任何種類的電路，例如但不限於，微處理器、微控制器、圖形處理器、數位信號處理器或另一處理器。可包含在積體電路 1310 中的其他種類的電路

爲客製化電路或 ASIC，如用於無線裝置中之通訊電路 1314，無線裝置例如爲手機、呼叫器、可攜式電腦、雙向無線電及類似的電子系統。在一實施例中，處理器 1310 包含晶粒上記憶體 1316，如靜態隨機存取記憶體（SRAM）。在一實施例中，處理器 1310 包含晶粒上記憶體 1316，如嵌入式動態 RAM（eDRAM）。

在一實施例中，電子系統 1300 亦包含外部記憶體 1340，其則包含適用於特定應用的一或更多記憶體元件，如具有 RAM 形態的主記憶體 1342、一或更多硬碟驅動機 1344 及/或處理可移除式媒體 1346（如光碟（CD）、數位視訊碟（DVD）、快閃記憶體棒及其他此技藝中已知的可移除式媒體）的一或更多驅動器。

在一實施例中，電子系統 1300 亦包含顯示裝置 1350 及音頻輸出 1360。在一實施例中，電子系統 1300 包含輸入裝置 1370，如鍵盤、滑鼠、追蹤球、遊戲控制器、麥克風、聲音辨識裝置或輸入資訊至電子系統 1300 之任何其他的裝置。

如此所示，可在各種不同的實施例中實施積體電路 1310，包含電子封裝件、電子系統、電腦系統、製造積體電路的一或更多方法及製造包含在此的各種實施例所提出之積體電路及低電感電容器實施例及其技藝理解的等效者之電子總成的一或更多方法 。可改變操作的元件、材料、幾何、尺寸及順序以順應特定封裝需求。

茲可理解到在此揭露中提出的低電感電容器實施例可

應用至非傳統電腦的裝置與設備中。例如，晶粒可封裝有實施例組態，並放置在如無線通訊器或手持裝置（如個人資料助理）等等的可攜式裝置中。另一範例爲晶粒可封裝有實施例組態且放置在如汽車、機車、船、飛機或太空船的運載工具中。

以順應 37 C.F. R § 1.27（b）的方式提出發明摘要，其要求摘要能讓讀者迅速確定技術揭露的本質與主旨。相信發明摘要將不會用來解釋或限制申請專利範圍的範疇或含意。

在上述實施方式中，將各種特徵結合在單一實施例中以使揭露的內容得以流暢。不應將此種揭露方法解釋爲反映出本發明所主張的實施例需要比各申請專利範圍項式中明確敘述者更多的特徵。更確切地，如下列申請專利範圍所反映，具發明性之標的在於少於單一揭露的實施例之所有特徵。因此，在此將下列申請專利範圍包含在實施方式中，其中各申請專利範圍項式本身爲獨立個別的一較佳實施例。

熟悉該項技藝者可輕易了解到可對爲了解釋本發明之本質而敘述及圖示之部件及方法階段的細節、材料及配置作出各種其他的變化，而不悖離在所附的申請專利範圍中所提出的本發明之原理與範疇。

【圖式簡單說明】

爲了敘述獲得實施例之方式，可參照附圖中所圖解的

特定實施例取得實施例之更詳細的說明。應了解到這些圖中僅顯示典型的實施例，且非絕對按比例繪製，且因此不應視爲本發明之實施例的範疇之限制，將使用附圖以額外的明確性及細節來描述及解釋實施例，圖中：

第 1A 及 1B 圖顯示根據一實施例的電容器；

第 2 圖爲根據一實施例的電容器之部分的透視圖；

第 3 圖爲根據一實施例的電容器之部分的透視圖；

第 4 圖顯示根據一實施例的電容器封裝件的正視圖；

第 5 圖顯示根據一實施例的電容器之多個視圖；

第 6A 及 6B 圖顯示根據一實施例的電容器之多個視圖；

第 7A、7B 及 7C 圖顯示根據一實施例的電容器之多個視圖；

第 8A 及 8B 圖顯示根據一實施例的電容器之多個視圖；

第 9A 及 9B 圖顯示根據一實施例的電容器之多個視圖；

第 10 圖爲根據一實施例的包含低電感電容器之封裝件的剖面正視圖；

第 11 圖爲根據一實施例之形成低電感電容的程序敘述；

第 12 圖爲描繪根據一實施例的運算系統之剖面透視圖；以及

第 13 圖爲根據一實施例的運算系統之示意圖。

【主要元件符號說明】

101：電容器第一結構

102：電容器第二結構

110：第一電極

112：第一電介質

114：第二電極

116：第二電介質

109：電源第一短截

111：電源第二短截

113：接地第一短截

115：接地第二短截

117：電源第一短截

118：第一電極

119：電源第二短截

120：第一電介質

121：接地第一短截

122：第二電極

123：接地第二短截

124：第二電介質

200：電容器

201：電容器第一結構

210：第一電極

214：第二電極

226：電源第一端

228：電源第二端

230：接地第一端

232：接地第二端

300：電容器

301：電容器第一結構

302：電容器第二結構

326：電源第一端

328：電源第二端

330：接地第一端

332：接地第二端

334：接地第六端

338：電源第五端

400：電容器

401：電容器第一結構

402：電容器第二結構

403：間隔體

412：第一電介質

426：電源第一端

428：電源第二端

430：接地第一端

432：接地第二端

438：電源第一端

440：電源第二端

434：接地第一端

436：接地第二端

500：電容器

501：電容器第一結構

502：電容器第二結構

503：間隔體

526：電源第一端

530：接地第一端

542：電容器浮置電極

544：電介質層

601：電容器第一結構

602：電容器第二結構

609：電源第一短截

610：第一電極

611：電源第二短截

612：第一電介質

614：第二電極

613：接地第一短截

615：接地第二短截

616：第二電介質

617：電源第一短截

618：第一電極

619：電源第二短截

620：第一電介質

621：接地第一短截

622：第二電極

623：接地第二短截

624：第二電介質

701：電容器第一結構

702：電容器第二結構

709：電源第一短截

710：第一電極

711：電源第二短截

712：第一電介質

713：接地第一短截

714：第二電極

715：接地第二短截

716：第二電介質

717：電源邊緣暴露

718：第一電極

719：電源第三邊緣

720：第一電介質

721：接地邊緣暴露

722：第二電極

723：接地第三邊緣

724：第二電介質

726：電源第一端

728：電源第二端

730：接地第一端

732：接地第二端

734：接地第六端

735：電源第七端

801：電容器第一結構

802：電容器第二結構

809：電源第一短截

810：第一電極

811：電源邊緣暴露

812：第一電介質

813：接地第一短截

814：第二電極

815：接地邊緣暴露

816：第二電介質

817：電源邊緣暴露

818：第一電極

820：第一電介質

821：接地邊緣暴露

822：第二電極

824：第二電介質

901：電容器第一結構

902：電容器第二結構

909：電源第一短截

910：第一電極

911：電源第二短截

912：第一電介質

913：接地第一短截

914：第二電極

915：接地第二短截

916：第二電介質

917：電源第一短截

918：第一電極

919：電源第二短截

920：第一電介質

921：接地第一短截

922：第二電極

923：接地第二短截

924：第二電介質

946：電源邊緣暴露

948：接地邊緣暴露

950：電源邊緣暴露

952：接地邊緣暴露

1000：封裝件

1026：電源端

1030：接地端

1070：晶粒

1072：安裝基底

1074、1076：低電感電容器

1078：第一接腳輸出接觸

1080：第二接腳輸出接觸

1200：運算系統

1210：封裝件

1212：資料儲存系統

1214：鍵盤

1216：監視器

1218：滑鼠

1220：板子

1300：電子系統

1310：積體電路

1312：處理器

1314：通訊電路

1316：晶粒上記憶體

1320：系統匯流排

1330：電壓來源

1340：外部記憶體

1342：主記憶體

1344：硬碟驅動機

1346：可移除式媒體

1350：顯示裝置

1360：音頻輸出

1370：輸入裝置

1380：低電感電容器

五、中文發明摘要

發明之名稱：低電感電容，組裝低電感電容之方法及含有低電感電容之系統

低電感電容器在第一電容器子區域中使用的期間呈現第一特徵電感，以及在第二電容器子區域中使用的期間呈現第二特徵電感，且第一與第二特徵電感互相中和。形成低電感電容器之程序包含熱固化。封裝件包含低電感電容器及安裝基底。

六、英文發明摘要

發明之名稱：LOW INDUCTANCE CAPACITORS, METHODS OF ASSEMBLING SAME, AND SYSTEMS CONTAINING SAME

A low-inductance capacitor exhibits a first characteristic inductance during use in a first capacitor subsection and a second characteristic inductance during use in a second capacitor subsection, and the first and second characteristic inductances act to neutralize each other. A process of forming the low-inductance capacitor includes heat curing. A package includes a low-inductance capacitor and a mounting substrate.

十、申請專利範圍

1. 一種電容器，包含：

電容器第一結構，其在充電與放電期間呈現第一特徵電感；

電容器第二結構，其在充電與放電期間呈現第二特徵電感，其中在充電與放電期間之該第一特徵電感的性質與在充電與放電期間之該第二特徵電感不同；以及

倚靠該電容器第一結構及該電容器第二結構以及在該電容器第一結構及該電容器第二結構之間設置的間隔體。

2. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，且其中該第一特徵電感之性質與該第二特徵電感相對。

3. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，且其中該第一特徵電感之量與該第二特徵電感相對。

4. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，且其中該第一特徵電感之性質及量與該第二特徵電感相對。

5. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，且其

中該第一特徵電感之量與該第二特徵電感不同但非相對。

6. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，且其中該第一特徵電感之性質與該第二特徵電感對立但非相對。

7. 如申請專利範圍第 1 項之電容器，其中該間隔體包含設置在其中的至少一浮置電極。

8. 如申請專利範圍第 1 項之電容器，進一步包含在該至少一電源電極上延伸的至少一電源凸出部。

9. 如申請專利範圍第 1 項之電容器，進一步包含在該至少一接地電極上延伸的至少一接地凸出部。

10. 如申請專利範圍第 1 項之電容器，進一步包含在該至少一電源電極上延伸的至少一電源邊緣暴露。

11. 如申請專利範圍第 1 項之電容器，進一步包含在該至少一接地電極上延伸的至少一接地邊緣暴露。

12. 如申請專利範圍第 1 項之電容器，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，進一步包含：

耦合至該至少一電源電極的至少一電源端；

耦合至該至少一接地電極的至少一接地端，且其中該至少一電源端及該至少一接地端以共面組態設置。

13. 一種程序，包括：

形成電容器第一結構；

在該電容器第一結構上形成間隔體；以及

在該間隔體上形成電容器第二結構，其中該電容器第一結構在充電與放電期間呈現第一特徵電感，且其中該電容器第二結構在充電與放電期間呈現第二特徵電感，且其中在充電與放電期間之該第一特徵電感的性質與在充電與放電期間之該第二特徵電感不同。

14. 如申請專利範圍第 13 項之程序，其中形成該間隔體包含在其中形成至少一浮置電極。

15. 如申請專利範圍第 13 項之程序，其中該電容器第一結構及該電容器第二結構各包含至少兩個電極，及在該電容器第一結構及該電容器第二結構間叉合的電介質材料，該程序進一步包含固化該電介質材料。

16. 如申請專利範圍第 13 項之程序，其中該電容器第一結構包括至少一電源電極以及一接地電極，其中該電容器第二結構包括至少一電源電極以及一接地電極，進一步包含：

形成耦合至該至少一電源電極的至少一電源端；

形成耦合至該至少一接地電極的至少一接地端，且其中該至少一電源端及該至少一接地端以共面組態設置。

17. 一種封裝件，包括：

一板；以及

設置在該板上的電容器，其中該電容器包含：

電容器第一結構，其在充電與放電期間呈現第一特徵

電感；

電容器第二結構，其在充電與放電期間呈現第二特徵電感，其中在充電與放電期間之該第一特徵電感的性質與在充電與放電期間之該第二特徵電感不同；以及

倚靠該電容器第一結構及該電容器第二結構以及在該電容器第一結構及該電容器第二結構之間設置的間隔體。

18. 如申請專利範圍第 17 項之封裝件，進一步包含系統，包含：

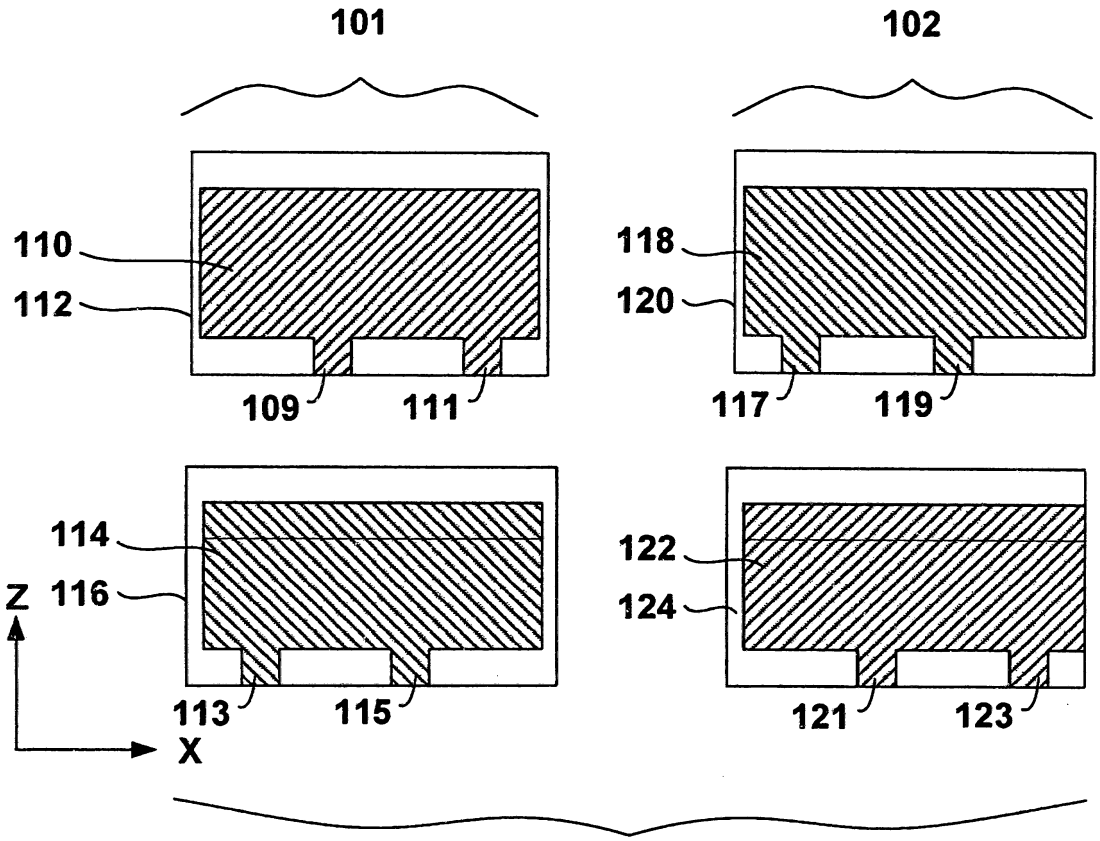
耦合至該電容器的微電子晶粒；以及

耦合至該微電子晶粒之動態隨機存取記憶體。

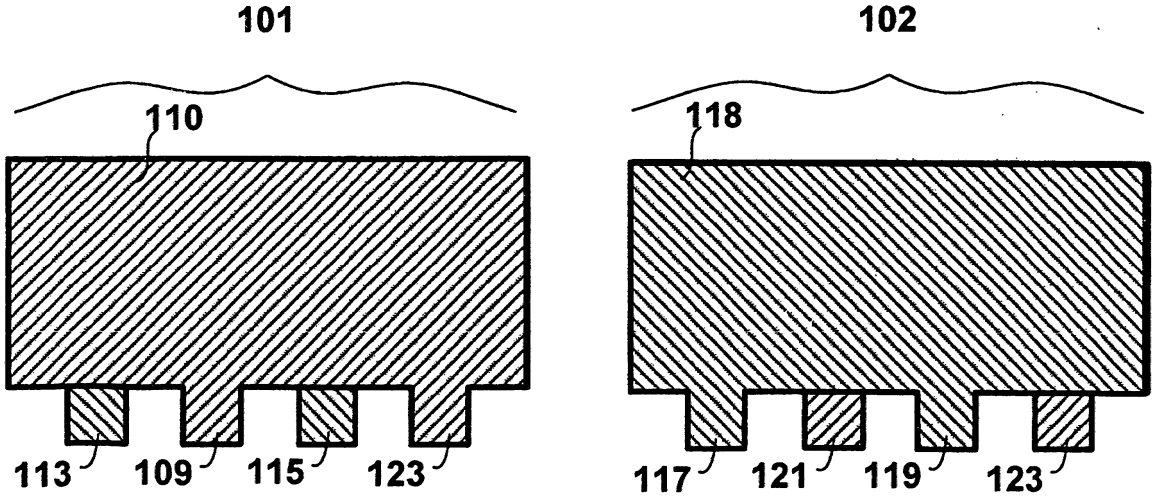
19. 如申請專利範圍第 17 項之封裝件，其中該系統設置在電腦、無線通訊器、手持裝置、汽車、機車、飛機、船及太空船之一中。

20. 如申請專利範圍第 17 項之封裝件，其中該微電子晶粒係選自資料儲存裝置、數位信號處理器、微控制器、特定應用積體電路及微處理器。

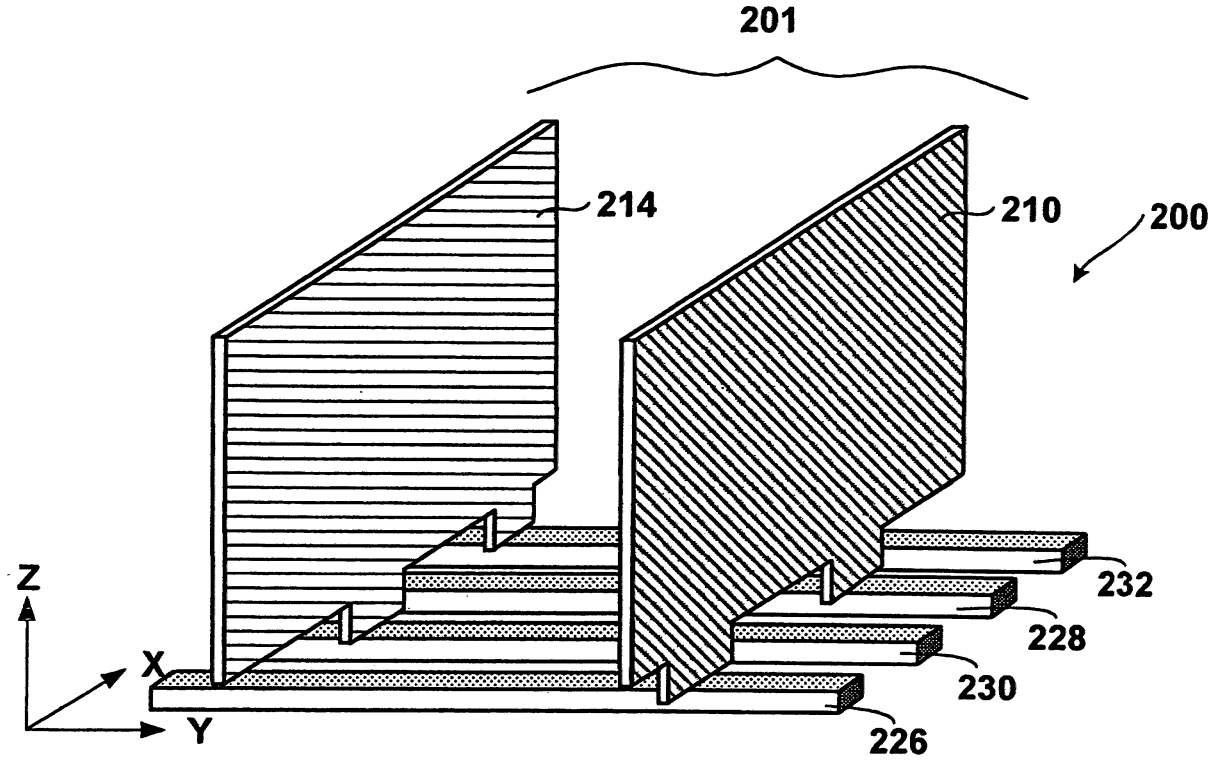
第1A圖


101
102
110
112
109
111
118
120
117
119
114
116
113
115
122
124
121
123
Z
X

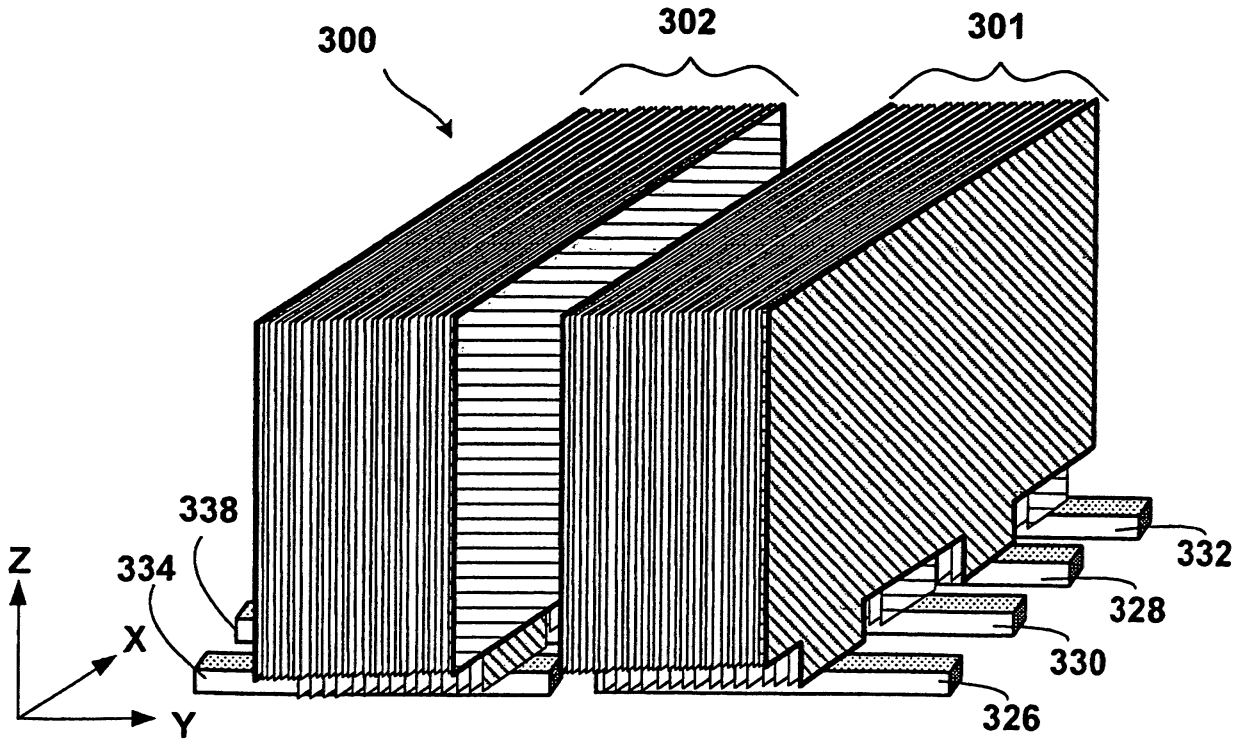
第1B圖


101
102
110
118
113
109
115
123
117
121
119
123

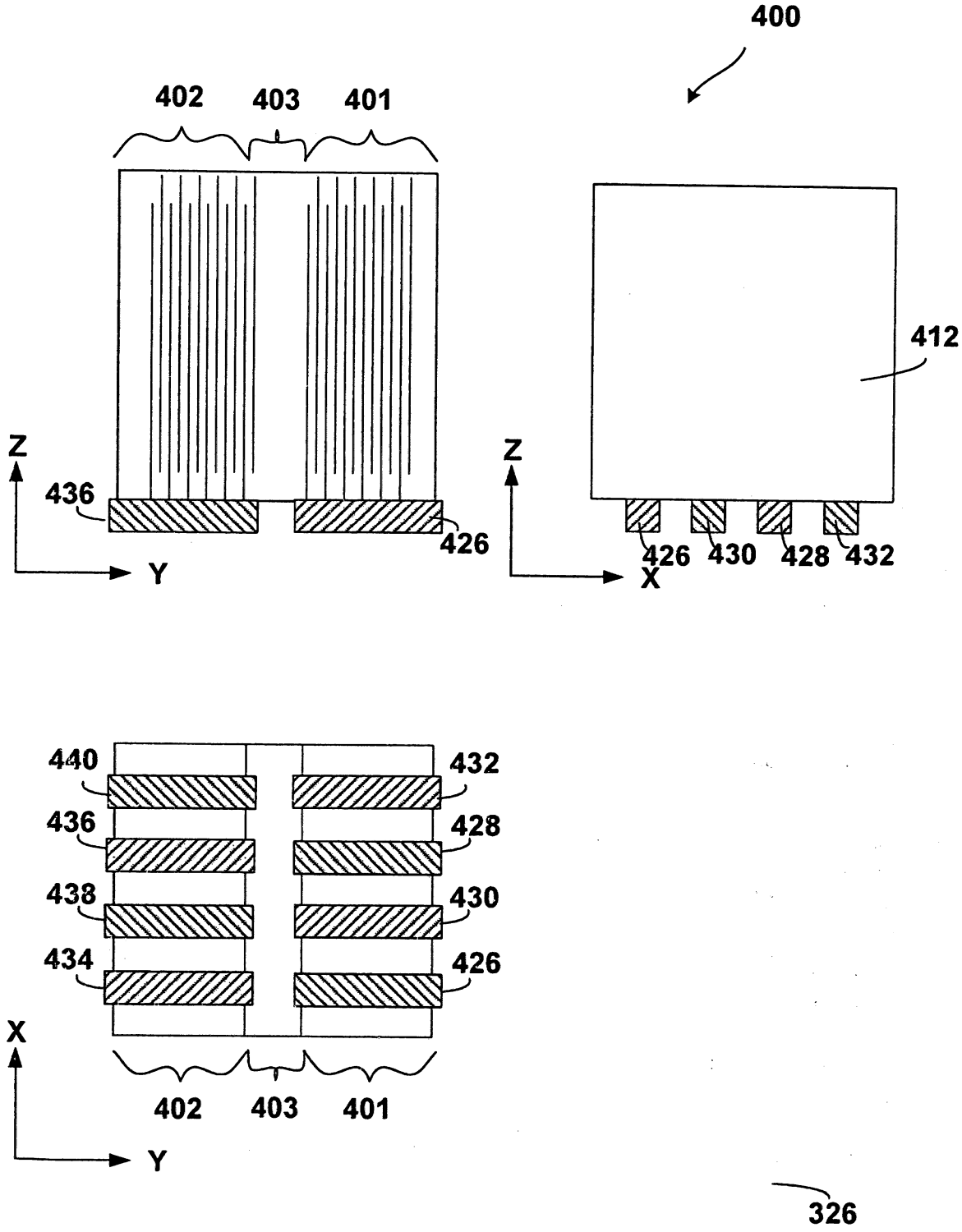
第2圖


201
214
210
200
232
228
230
226
Z
X
Y

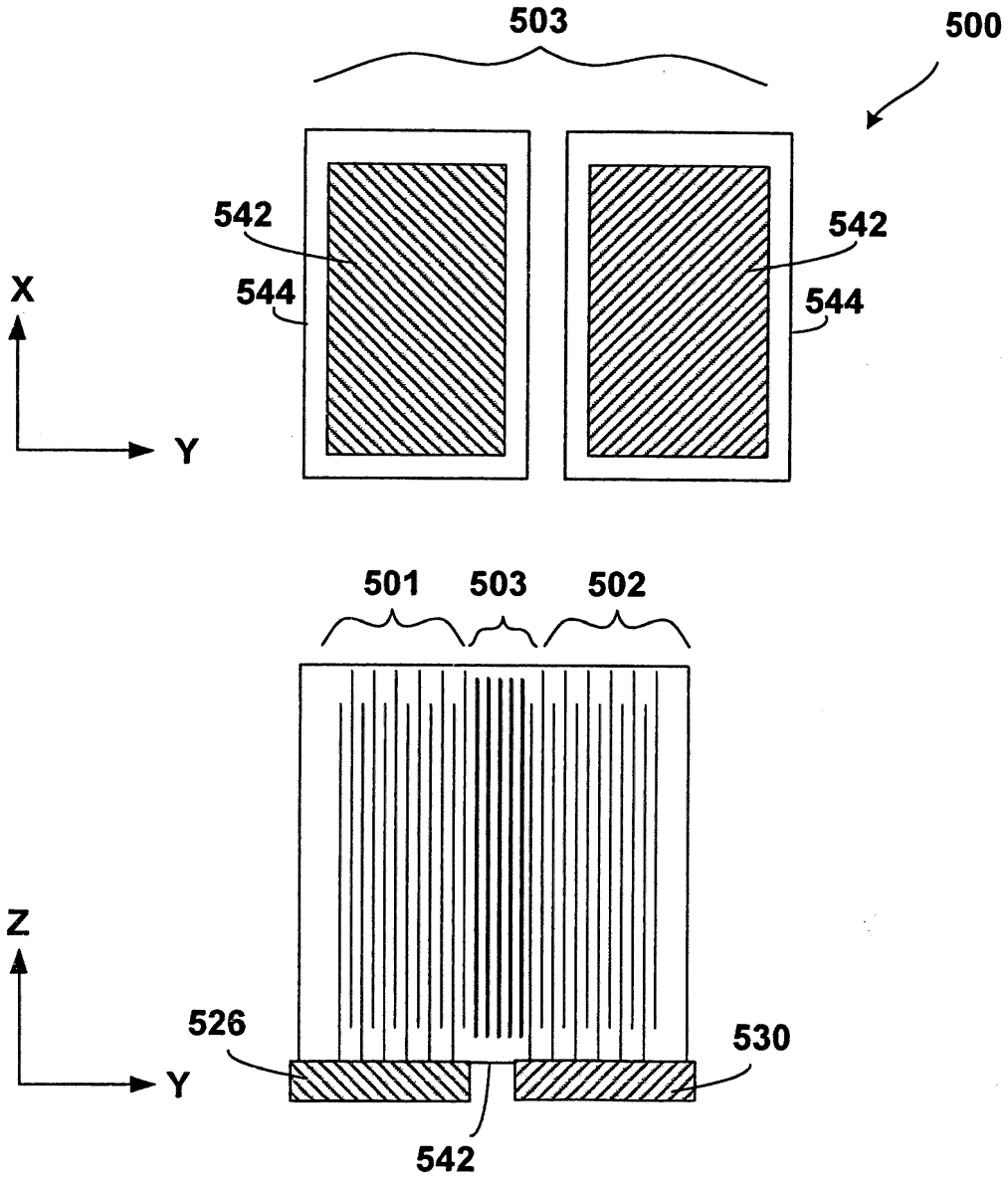
第3圖


300
302
301
338
334
332
328
330
326
Z
X
Y

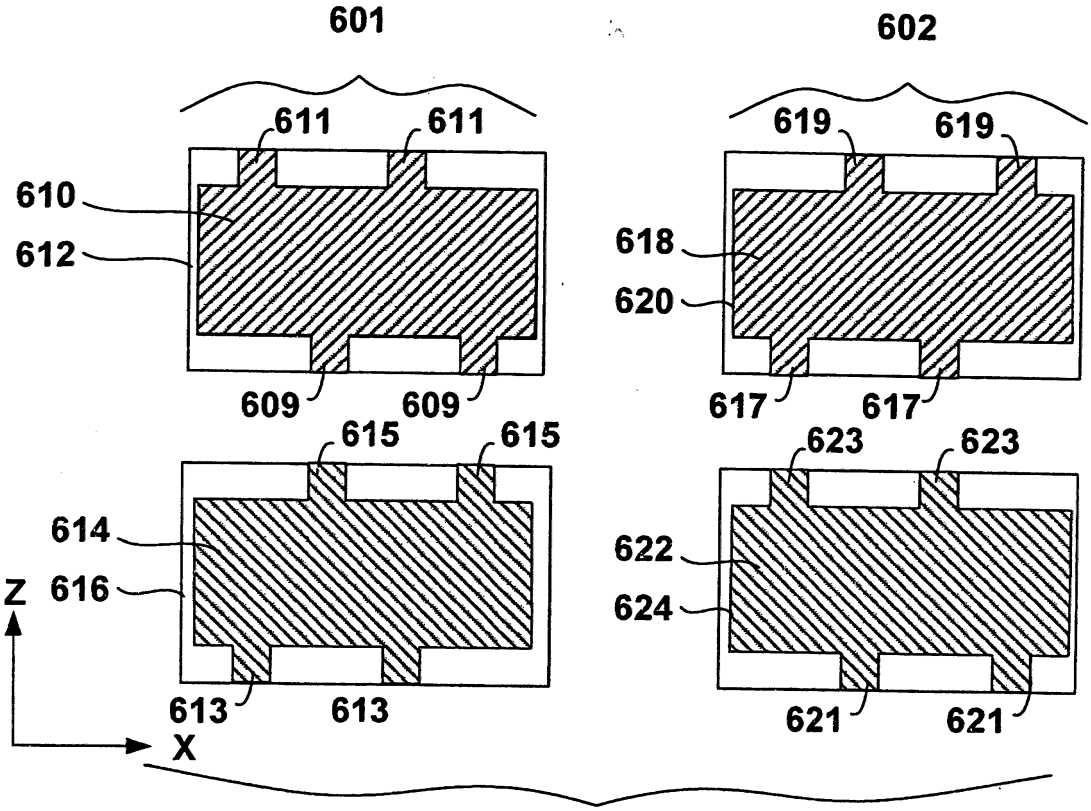
第4圖


400
402
403
401
412
Z
436
426
Y
Z
426
430
428
432
X
440
432
436
428
438
430
434
426
X
402
403
401
Y
326

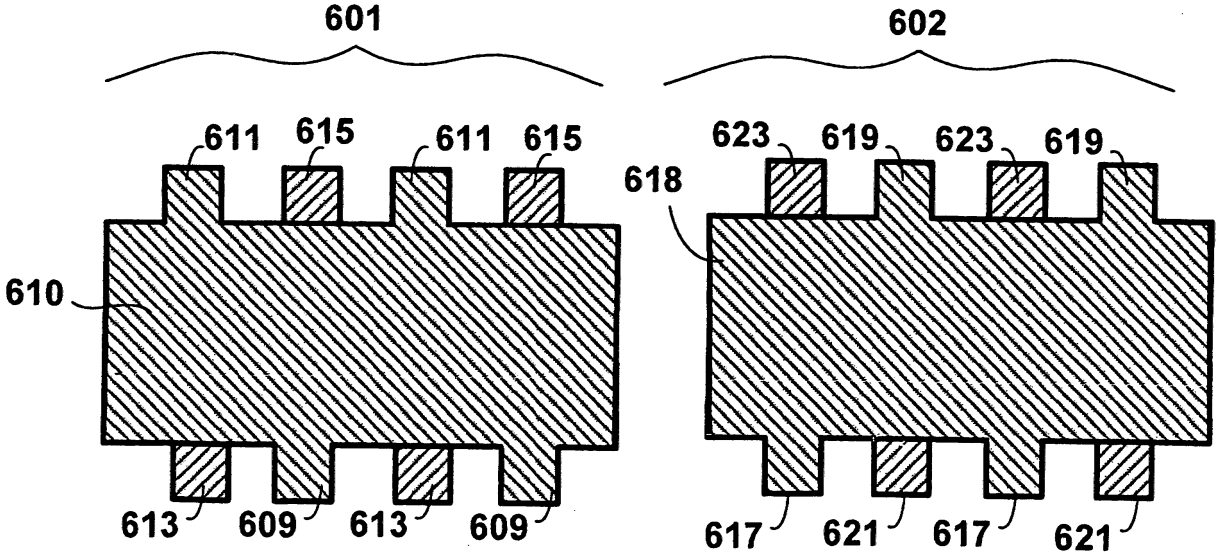
第5圖



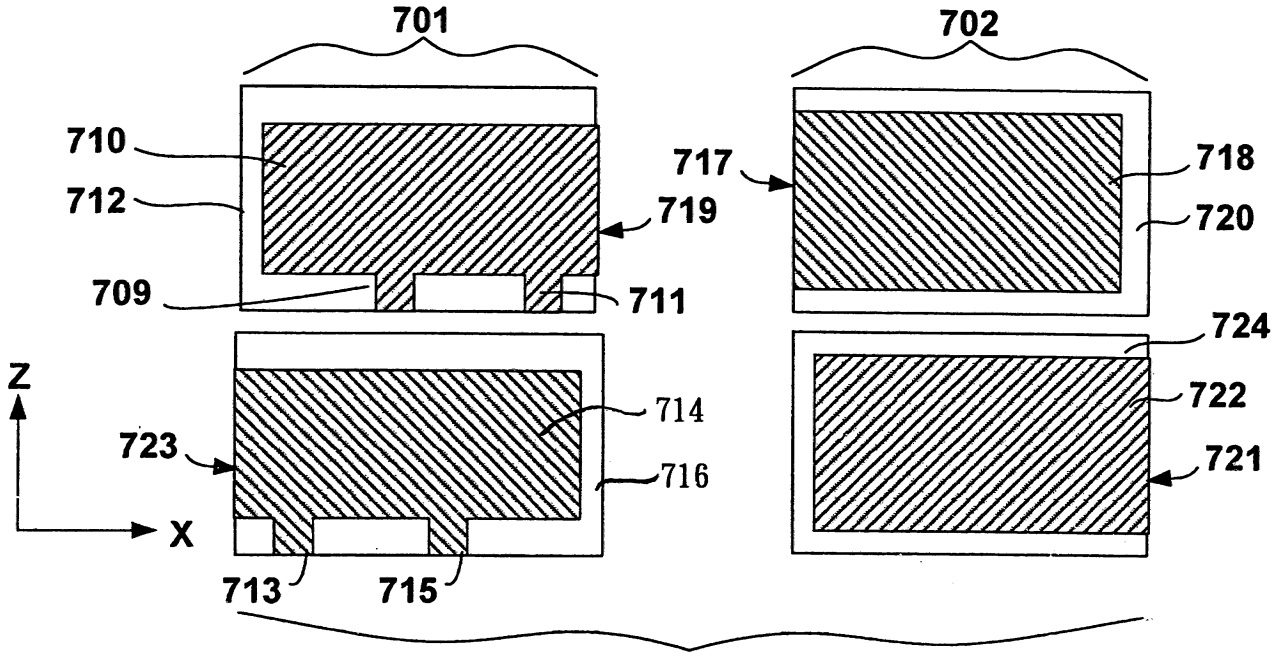
第6A圖


601
602
611
611
619
619
610
612
618
620
609
609
617
617
615
615
623
623
614
616
622
624
Z
X
613
613
621
621

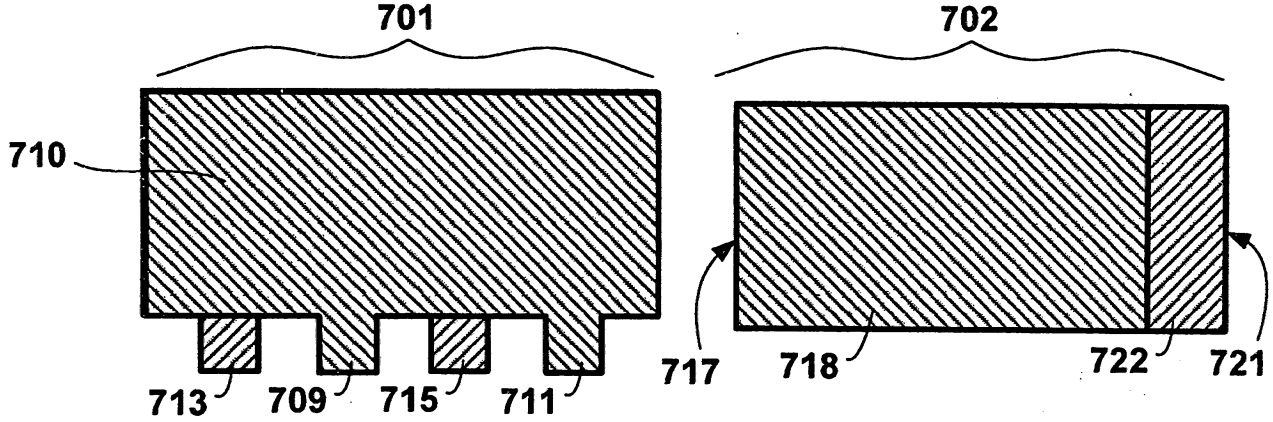
第6B圖


601
602
611
615
611
615
623
619
623
619
618
610
613
609
613
609
617
621
617
621

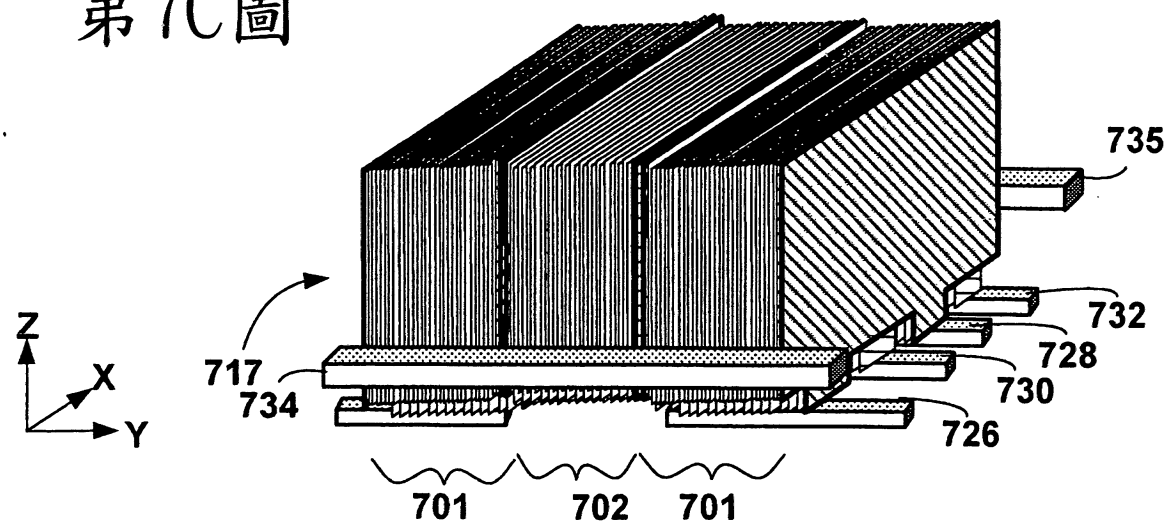
第7A圖



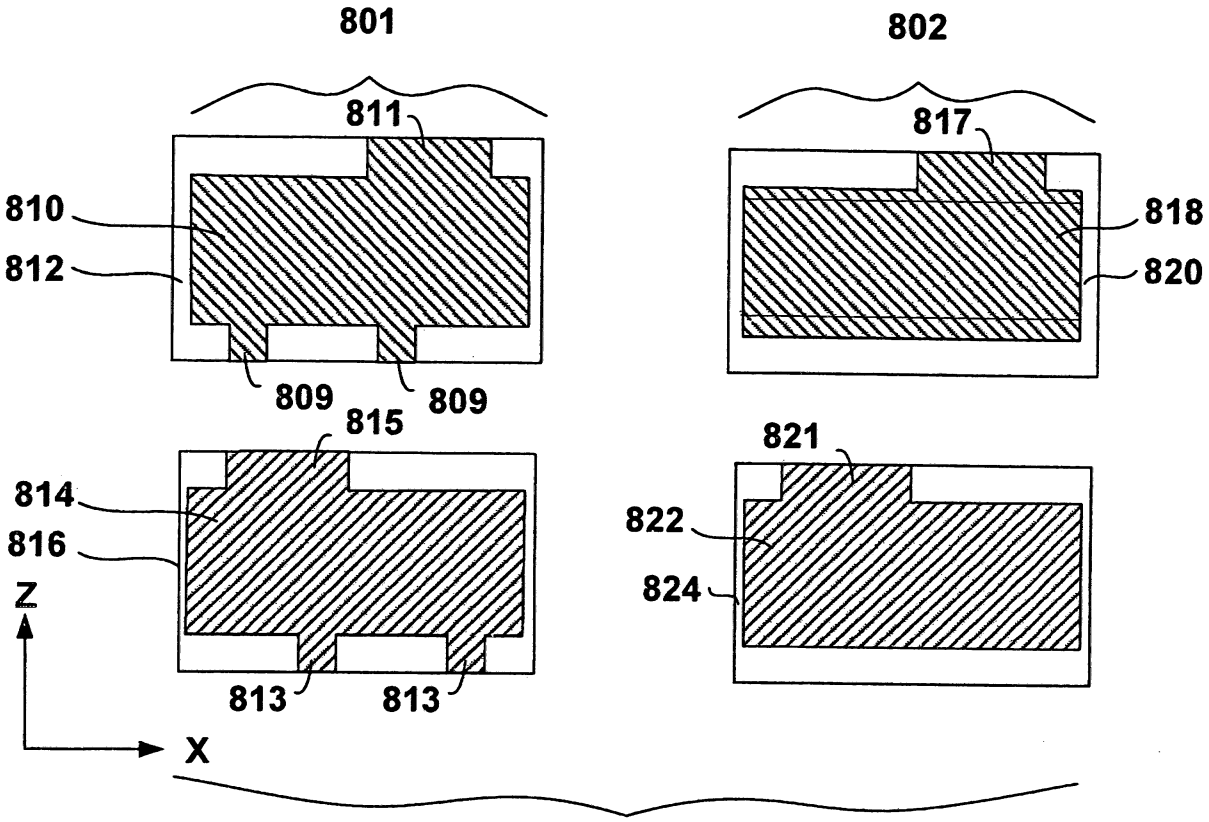
第7B圖



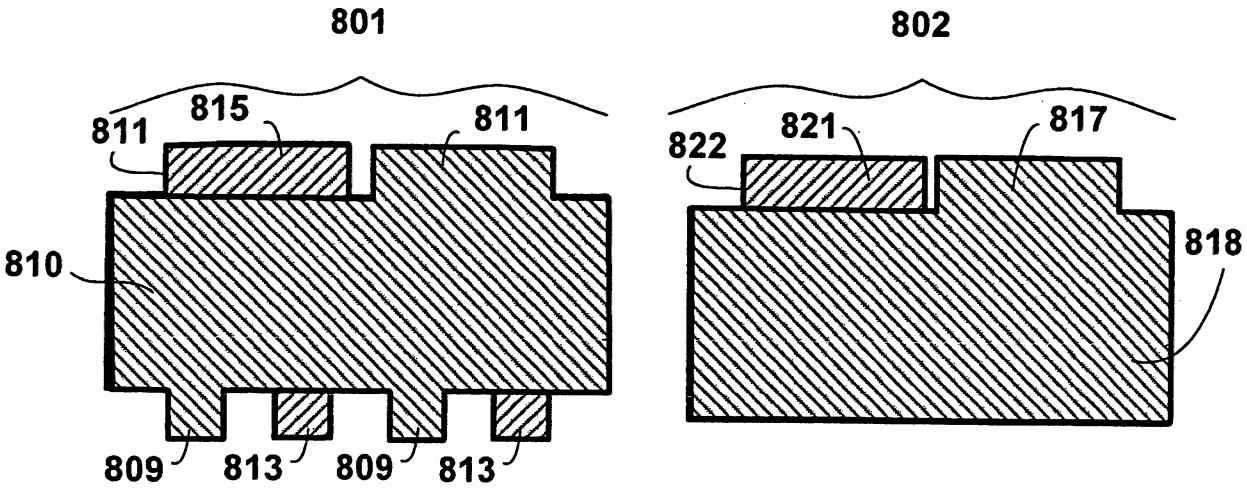
第7C圖



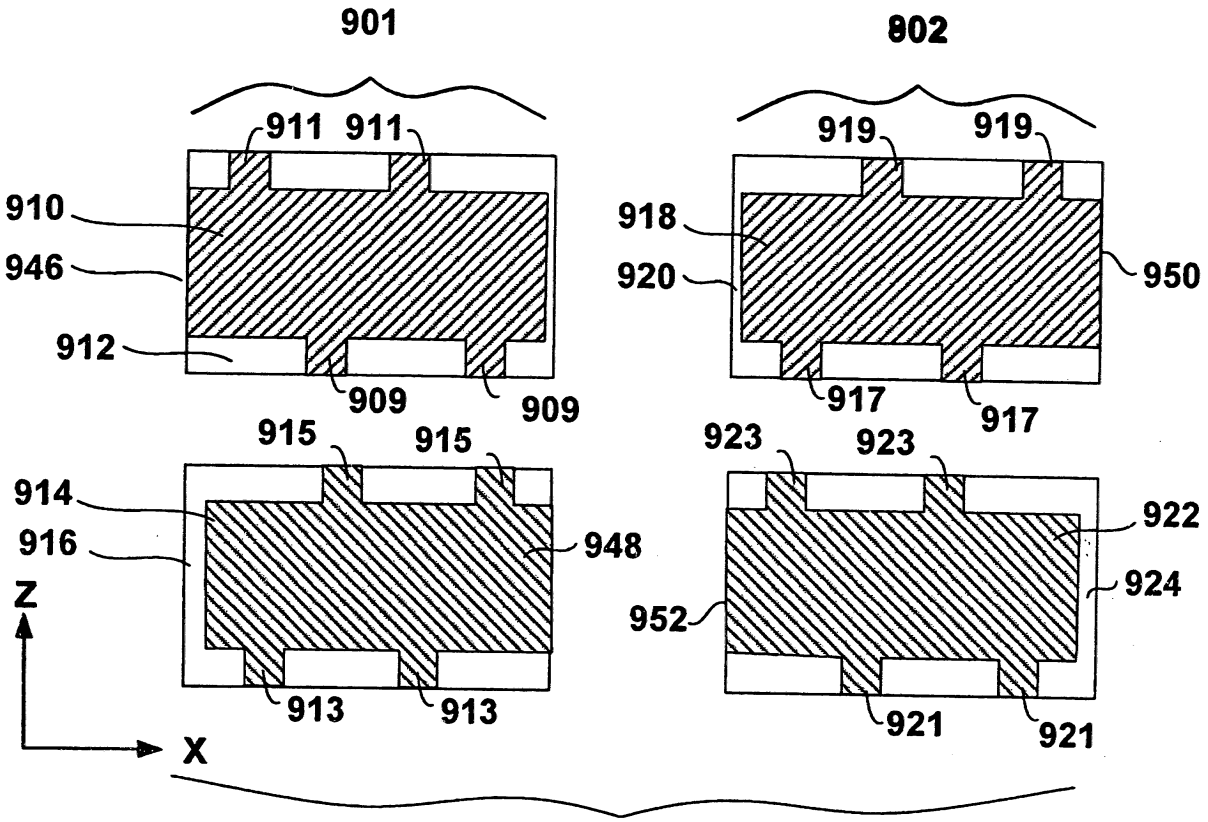
第8A圖


801
802
811
817
810
812
818
820
809
809
815
821
814
816
822
824
Z
813
813
X

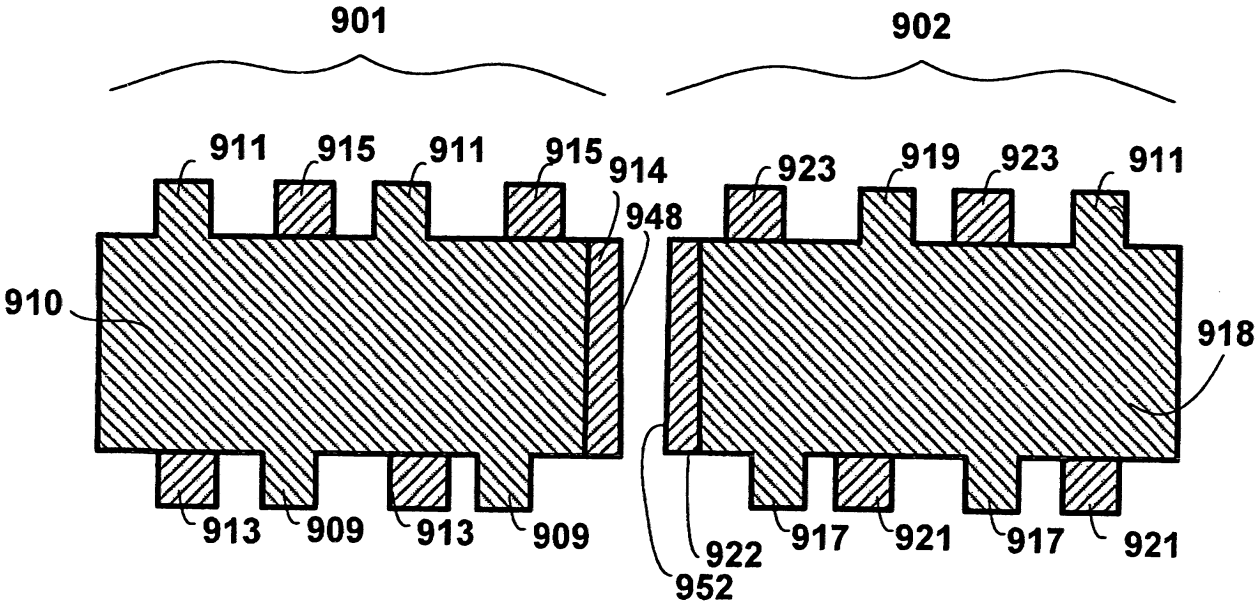
第8B圖


801
802
815
811
811
821
817
822
810
818
809
813
809
813

第9A圖

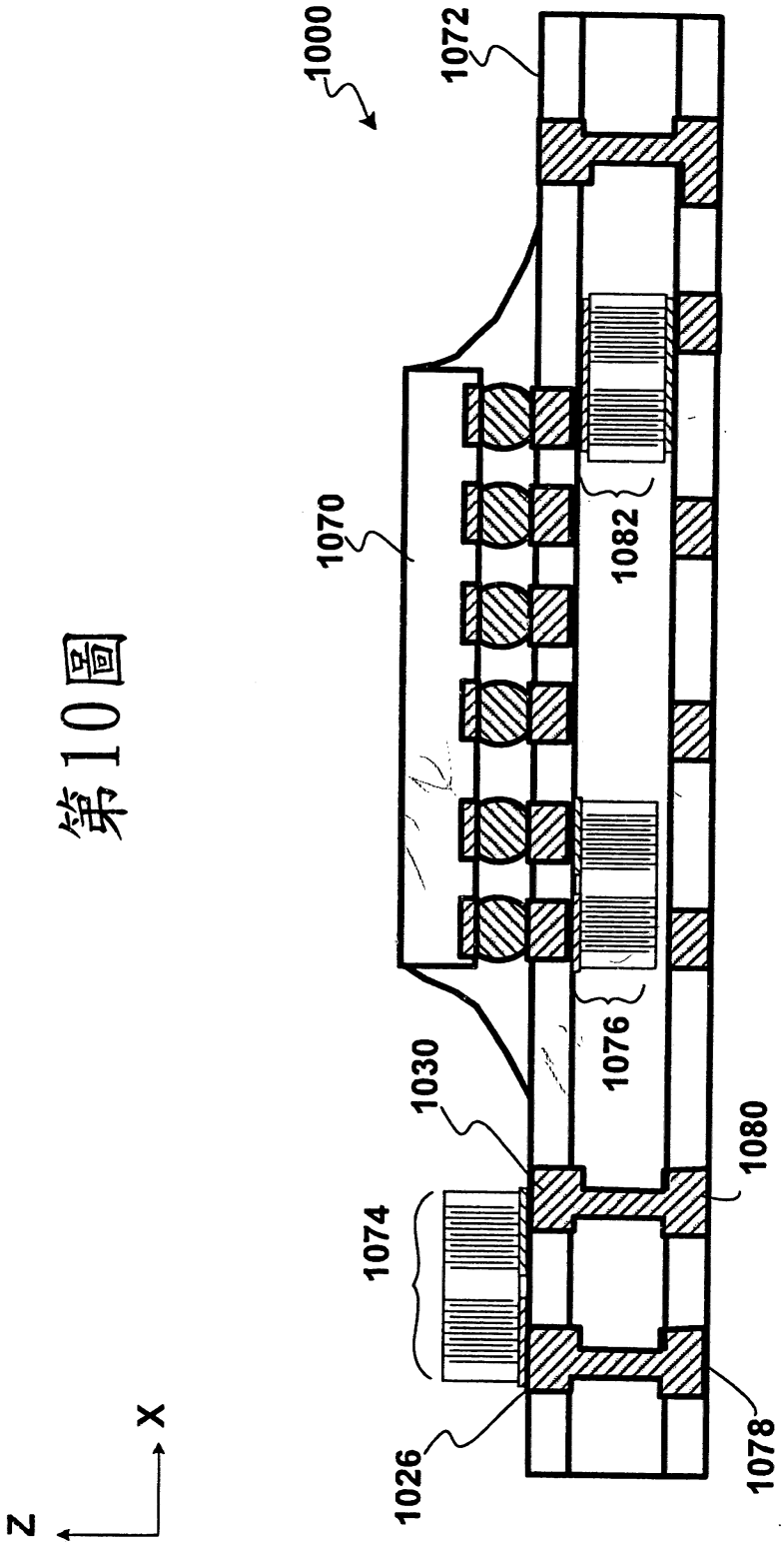

901
902
911
911
919
919
910
946
912
918
920
950
909
909
917
917
915
915
923
923
914
916
948
922
924
952
Z
X
913
913
921
921

第9B圖

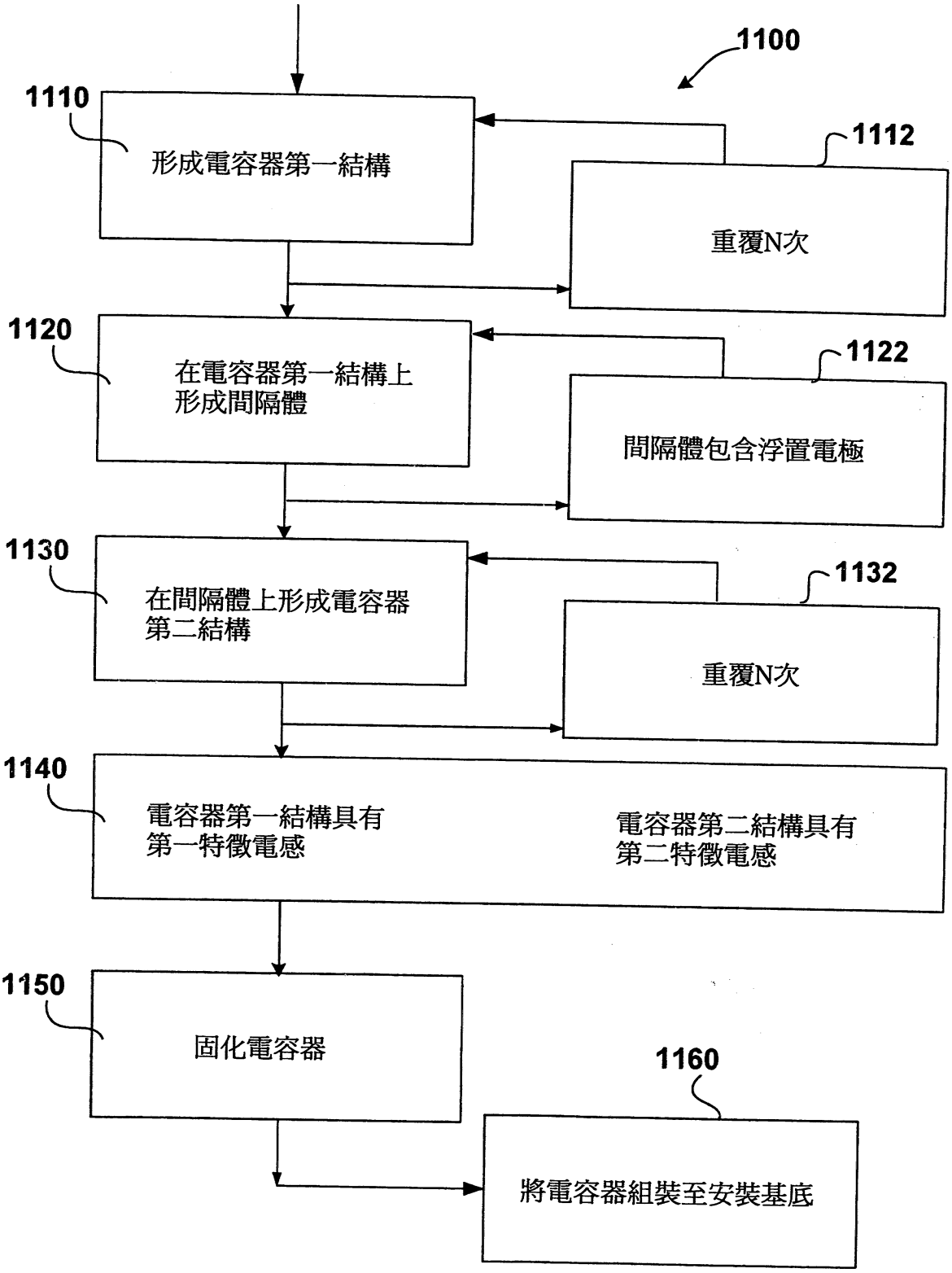

901
902
911
915
911
915
914
948
923
919
923
911
910
918
913
909
913
909
917
921
917
921
922
952

200828366

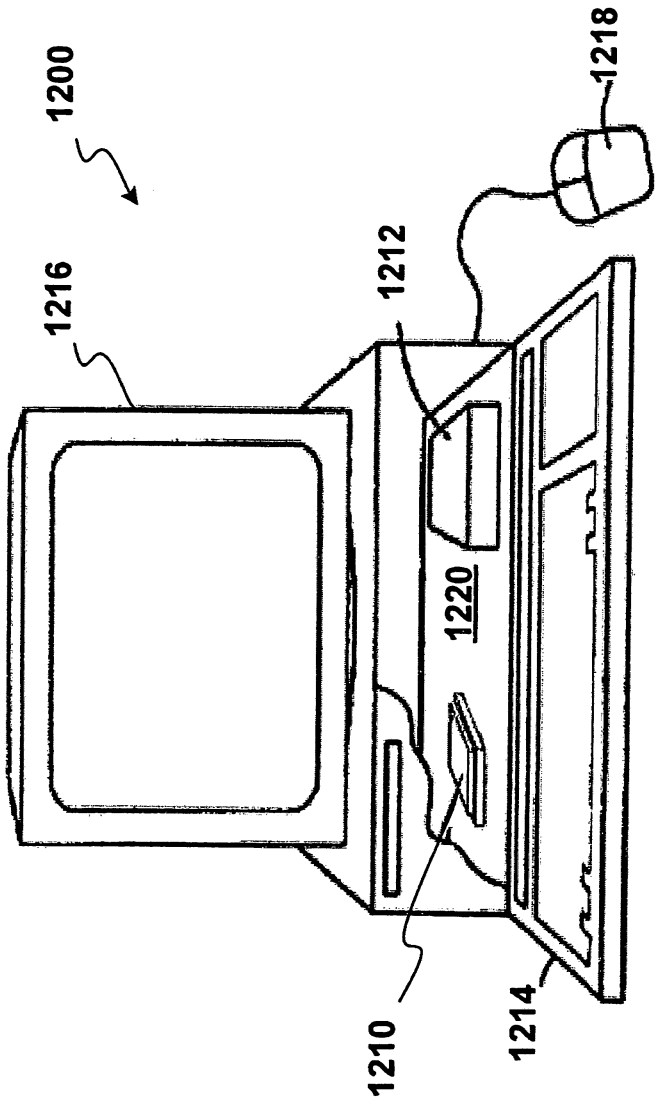
第10圖



第11圖

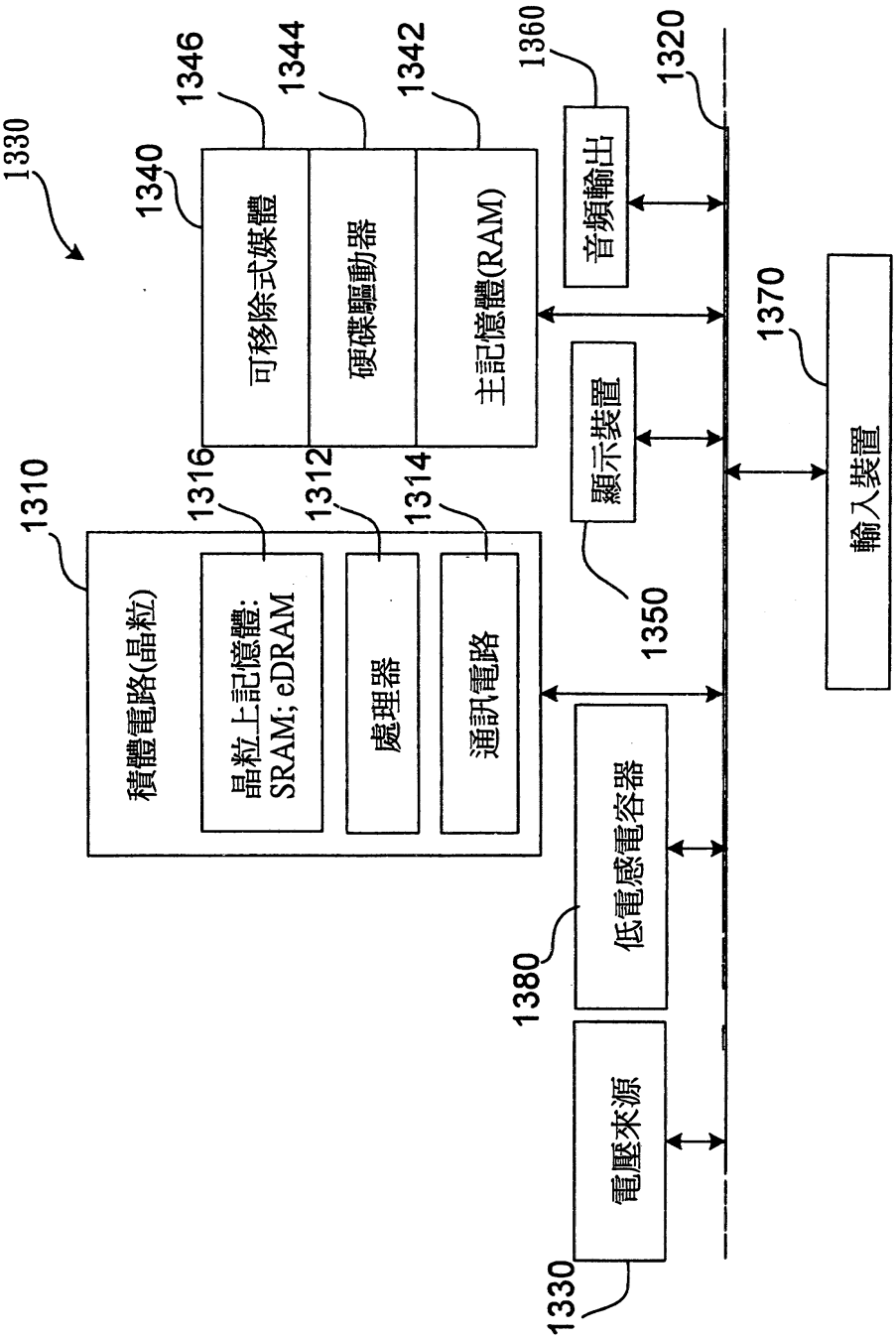

1100
1110
形成電容器第一結構
1112
重覆N次
1120
在電容器第一結構上
形成間隔體
1122
間隔體包含浮置電極
1130
在間隔體上形成電容器
第二結構
1132
重覆N次
1140
電容器第一結構具有
第一特徵電感
電容器第二結構具有
第二特徵電感
1150
固化電容器
1160
將電容器組裝至安裝基底

第12圖



200828366

第13圖



七、指定代表圖：

（一）、本案指定代表圖為：第 （2） 圖

（二）、本代表圖之元件代表符號簡單說明：

200：電容器

201：電容器第一結構

210：第一電極

214：第二電極

226：電源第一端

228：電源第二端

230：接地第一端

232：接地第二端

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無