



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I747375 B

(45)公告日：中華民國 110 (2021) 年 11 月 21 日

(21)申請案號：109123593

(22)申請日：中華民國 99 (2010) 年 08 月 27 日

(51)Int. Cl. : H01L21/336 (2006.01)

H01L29/786 (2006.01)

H01L21/28 (2006.01)

G09F9/30 (2006.01)

(30)優先權：2009/09/04 日本

2009-204801

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；佐佐木俊成 SASAKI, TOSHINARI (JP)；

坂田淳一郎 SAKATA, JUNICHIRO (JP)；津吹將志 TSUBUKU, MASASHI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200801672A

US 2007/0072439A1

審查人員：邱青松

申請專利範圍項數：項 圖式數： 共頁

(54)名稱

電晶體和顯示裝置

(57)摘要

本發明之目的在於使用具有有利電性特徵及高可靠度之薄膜電晶體做為開關元件，以製造出高度可靠的顯示裝置。在包含非晶氧化物半導體的底部閘極薄膜電晶體中，具有晶體區的氧化物導電層係形成於氧化物半導體層與各源極電極層和汲極電極層之間，該氧化物半導體層係已藉由熱處理而脫水或脫氫，且該源極電極層和汲極電極層係使用金屬材料而形成。從而，可使該氧化物半導體層與各該源極電極層和該汲極電極層之間的接觸電阻降低；因此，可提供具有有利電性特徵的薄膜電晶體和使用該薄膜電晶體之高度可靠的顯示裝置。

It is an object to manufacture a highly reliable display device using a thin film transistor having favorable electric characteristics and high reliability as a switching element. In a bottom gate thin film transistor including an amorphous oxide semiconductor, an oxide conductive layer having a crystal region is formed between an oxide semiconductor layer which has been dehydrated or dehydrogenated by heat treatment and each of a source electrode layer and a drain electrode layer which are formed using a metal material. Accordingly, contact resistance between the oxide semiconductor layer and each of the source electrode layer and the drain electrode layer can be reduced; thus, a thin film transistor having favorable electric characteristics and a highly reliable display device using the thin film transistor can be provided.

指定代表圖：

Fig. 1 is a cross-sectional view of a semiconductor device. The device includes a substrate 421a with a central channel region 421a. Above the channel, there are gate regions 424a, 424b, 424c, 424d, 424e, and 424f. Source and drain regions 426a and 426b are located on either side of the channel. A top layer 428 is formed over the gate and source/drain regions. Openings 445a and 445b are formed in the top layer 428, and contacts 446a and 446b are formed in these openings. A dashed line 480 indicates a boundary between the top layer 428 and the underlying layers.

480: 薄膜電晶體

I747375

發明摘要

【發明名稱】(中文/英文)

電晶體和顯示裝置

TRANSISTOR AND DISPLAY DEVICE

【中文】

本發明之目的在於使用具有有利電性特徵及高可靠度之薄膜電晶體做為開關元件，以製造出高度可靠的顯示裝置。在包含非晶氧化物半導體的底部閘極薄膜電晶體中，具有晶體區的氧化物導電層係形成於氧化物半導體層與各源極電極層和汲極電極層之間，該氧化物半導體層係已藉由熱處理而脫水或脫氫，且該源極電極層和汲極電極層係使用金屬材料而形成。從而，可使該氧化物半導體層與各該源極電極層和該汲極電極層之間的接觸電阻降低；因此，可提供具有有利電性特徵的薄膜電晶體和使用該薄膜電晶體之高度可靠的顯示裝置。

【 英文 】

It is an object to manufacture a highly reliable display device using a thin film transistor having favorable electric characteristics and high reliability as a switching element. In a bottom gate thin film transistor including an amorphous oxide semiconductor, an oxide conductive layer having a crystal region is formed between an oxide semiconductor layer which has been dehydrated or dehydrogenated by heat treatment and each of a source electrode layer and a drain electrode layer which are formed using a metal material. Accordingly, contact resistance between the oxide semiconductor layer and each of the source electrode layer and the drain electrode layer can be reduced; thus, a thin film transistor having favorable electric characteristics and a highly reliable display device using the thin film transistor can be provided.

【代表圖】

【本案指定代表圖】：第(3E)圖。

【本代表圖之符號簡單說明】：

421a：閘極電極層

424a：高電阻源極區

424b：高電阻汲極區

424c~424f：區域

426a：氧化物絕緣層

428：保護絕緣層

443：通道形成區

445a：源極電極層

445b：汲極電極層

446a，446b：氧化物導電層

480：薄膜電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

電晶體和顯示裝置

TRANSISTOR AND DISPLAY DEVICE

【技術領域】

本發明有關包含氧化物半導體的顯示裝置。

【先前技術】

近年來，藉由使用形成於具有絕緣表面的基板上之半導體薄膜(具有大約數奈米至數百奈米之厚度)而形成薄膜電晶體(TFT)的技術已引起注意。薄膜電晶體係施加至諸如 IC 或電光裝置之寬廣範圍的電子裝置，且尤其，薄膜電晶體被迅速發展成為影像顯示裝置中的開關元件。各式各樣的金屬氧化物係使用於許許多多的應用。氧化銦為熟知的材料，且係使用做為用於液晶顯示器及其類似物所必要的透光電極材料。

若干金屬氧化物具有半導體特徵。具有半導體特徵之該等金屬氧化物的實例包含氧化鎢、氧化錫、氧化銦、氧化鋅、及其類似物。其中通道形成區係使用具有半導體特徵之此金屬氧化物而形成的薄膜電晶體係已知的(例如，請參閱專利文獻 1 及 2)。

在包含其他非晶半導體的薄膜電晶體之中，包含非晶

氧化物半導體的薄膜電晶體具有相對高的場效應遷移率。因此，顯示裝置或其類似物之驅動器電路亦可使用包含非晶氧化物半導體的薄膜電晶體而形成。

[參考文件]

[專利文獻]

[專利文獻 1]日本公開專利申請案第 2007-123861 號

[專利文獻 2]日本公開專利申請案第 2007-96055 號

【發明內容】

當像素部(亦稱為像素電路)及驅動器電路部係形成於顯示裝置或其類似物中的一基板之上時，使用於像素部之電晶體需具有例如高的開/關比之優異的開關特徵，以及使用於驅動器電路部之薄膜電晶體需操作於高速度。

尤其，當顯示裝置具有更高的像素密度時，使用於驅動器電路部之電晶體較佳地操作於高速度，以縮短寫入顯示影像的時間。

在此說明書中所揭示之本發明的實施例有關能解決上述問題的電晶體以及包含該電晶體的顯示裝置。

在此說明書中所揭示之本發明的實施例係一種電晶體，其中氧化物導電層係包含於源極區及汲極區之中，以及半導體層係使用氧化物半導體而形成。此外，上述實施例包含顯示裝置，其中各包含該電晶體的驅動器電路部及顯示部(亦稱為像素部)係形成於一基板之上。

依據此說明書中所揭示之本發明的一實施例，電晶體

包含：閘極電極層；閘極絕緣層，在閘極電極層之上；氧化物半導體層，在閘極絕緣層之上；氧化物導電層，與氧化物半導體層部分地重疊於閘極絕緣層之上；源極電極層及汲極電極層，在氧化物導電層之上；以及氧化物絕緣層，與氧化物半導體層接觸。氧化物導電層包括晶體區。

依據此說明書中所揭示之本發明的另一實施例，電晶體包含：閘極電極層；閘極絕緣層，在閘極電極層之上；源極電極層及汲極電極層，在閘極絕緣層之上；氧化物導電層，在源極電極層及汲極電極層之上；氧化物半導體層，與氧化物導電層部分地重疊於閘極絕緣層之上；以及氧化物絕緣層，與氧化物半導體層接觸。氧化物導電層包含晶體區。

在上述個別的結構之中，電晶體之源極電極層及汲極電極層可使用包括選擇自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的金屬元素做為主要成分的膜或其之合金膜而形成。源極電極層及汲極電極層並未受限於包含上述元素的單層，且亦可使用不同膜的堆疊層。

氧化物導電層係形成於氧化物半導體層與電晶體之源極電極層及汲極電極層的各者之間，接觸電阻可被藉以降低；因此，可實現能高速操作的電晶體。氧化物導電層可使用氧化銦、氧化銦-氧化錫合金、氧化銦-氧化鋅合金、氧化鋅、氧化鋅鋁、氮氧化鋅鋁、氧化鋅鎳，或其類似物之膜而形成，氧化物導電層包含晶體區。

此外，在上述個別的結構之中，氧化物絕緣層作用成

為電晶體的通道保護層。氧化物絕緣層可使用氧化矽、氧化氮化矽、氧化鋁、氮氧化鋁、或其類似物而形成，氧化物絕緣層係透過濺鍍法而形成。

並且，顯示裝置可使用 EL 元件、液晶元件、電泳元件、或其類似物，而藉由使用本發明實施例之電晶體來形成驅動器電路部及顯示部(亦稱為像素部)於一基板上，以製造出。

依據此說明書中所揭示之本發明的另一實施例，顯示裝置包含：像素部及驅動器電路部，各包括電晶體於一基板上，且該電晶體包含：閘極電極層，在該基板上；閘極絕緣層，在閘極電極層上；氧化物半導體層，在閘極絕緣層上；氧化物導電層，與氧化物半導體層部分地重疊於閘極絕緣層上；源極電極層及汲極電極層，在氧化物導電層上；以及氧化物絕緣層，與氧化物半導體接觸。氧化物導電層包含晶體區。

依據此說明書中所揭示之本發明的另一實施例，顯示裝置包含：像素部及驅動器電路部，各包括電晶體於一基板上，且該電晶體包含：閘極電極層，在該基板上；閘極絕緣層，在閘極電極層上；源極電極層及汲極電極層，在閘極絕緣層上；氧化物導電層，在源極電極層及汲極電極層；氧化物半導體層，與氧化物導電層部分地重疊於閘極絕緣層之上；以及氧化物絕緣層，與氧化物半導體層接觸。氧化物導電層包含晶體區。

在本發明實施例的顯示裝置之包括複數個電晶體的像

素部之中，亦具有其中一電晶體的閘極電極連接至另一電晶體的源極導線或汲極導線之區域。此外，在本發明實施例之顯示裝置的驅動器電路部之中，具有其中電晶體的閘極電極連接至該電晶體的源極導線或汲極導線之區域。

因為電晶體會由於靜電或其類似物而易於損壞，所以較佳地，用以保護像素部之電晶體的保護電路係設置於與閘極線或源極線相同的基板上。較佳地，保護電路係使用包含氧化物半導體層之非線性元件而形成。

包含晶體區的氧化物導電層係形成於氧化物半導體層與源極電極層及汲極電極層的各者之間，具有有利電性特徵及高可靠度的電晶體可被藉以製造出。

【圖式簡單說明】

第 1A 至 1E 圖係依據本發明實施例之電晶體的橫剖面處理視圖；

第 2A 至 2E 圖係依據本發明實施例之電晶體的橫剖面處理視圖；

第 3A 至 3E 圖係依據本發明實施例之電晶體的橫剖面處理視圖；

第 4 圖係依據本發明實施例之顯示裝置的橫剖面處理視圖；

第 5 圖係依據本發明實施例之顯示裝置的橫剖面處理視圖；

第 6A1 至 6A2 圖係平面視圖以及第 6B 圖係橫剖面視

圖，描繪顯示裝置；

第 7A 圖係平面視圖以及第 7B 圖係橫剖面視圖，描繪顯示裝置；

第 8A 至 8B 圖各描繪電子裝置；

第 9A 至 9B 圖各描繪電子裝置；

第 10 圖描繪電子裝置；

第 11 圖顯示水分的 TDS 光譜；

第 12 圖顯示 H 的 TDS 光譜；

第 13 圖顯示 O 的 TDS 光譜；以及

第 14 圖顯示 OH 的 TDS 光譜；

【實施方式】

在下文中，將參照附圖來詳細敘述本發明之實施例。然而，本發明並未受限於下文之說明，且熟習於本項技藝之該等人士將易於瞭解的是，在此所揭示的模式及細節可以以各式各樣的方式來加以修正，而不會背離本發明之精神及範疇。因此，本發明不應被解讀為受限於以下之實施例的說明。注意的是，在此說明書的圖式中，相同的部分或具有相似功能的部分係藉由相同的參考符號而表示，且其之說明將予以省略。

(實施例 1)

在此實施例中，將敘述薄膜電晶體及其製造方法的實施例。

第 1E 圖描繪具有底部閘極結構之所謂通道蝕刻型的薄膜電晶體 440 之橫剖面視圖。

薄膜電晶體 440 包含閘極電極層 421a，閘極絕緣層 402，包括通道形成區 443 的氧化物半導體層，源極電極層 445a，及汲極電極層 445b 於具有絕緣表面的基板 400 之上，此外，絕緣層 427 及保護絕緣層 428 係設置於通道形成區 443、氧化物導電層 446a、氧化物導電層 446b、源極電極層 445a、及汲極電極層 445b 之上。

各與氧化物絕緣層 426 重疊之氧化物半導體層的第一區 444c 及第二區 444d 可以以類似於通道形成區 443 之氧過量狀態而設置，以便具有降低漏電流及寄生電容的功能。

注意的是，在此說明書中之諸如“第一”及“第二”的序號係針對便利性而使用，且並不表示步驟之順序或層之堆疊次序。此外，在此說明書中之序號並不表示指明本發明的特定名稱。

在此，氧化物導電層 446a 及 446b 係使用具有高導電率的材料而形成，其包含晶體區，且可降低氧化物半導體層與各源極電極層 445a 及汲極電極層 445b 之間的接觸電阻，以致可實現能高速操作的薄膜電晶體。

將參照第 1A 至 1E 圖來敘述薄膜電晶體 440 的製造方法於下文。

首先，在將導電膜形成於具有絕緣表面的基板 440 上面之後，閘極電極層 421a 係以第一光微影術步驟而形

成。

注意的是，使用於光微影術步驟的阻體罩幕可透過噴墨法而形成。當組體罩幕係透過噴墨法而形成時，因為並未使用光罩，所以可降低製造成本。

做為閘極電極層 421a 之導電膜的材料，可給定選擇自 Al、Cr、Ta、Ti、Mo、及 W 之元素，包括上述元素的合金，其中組合任何上述元素之堆疊膜，及其類似物。選擇性地，可使用金屬氧化物或其類似物。

做為基板 400，例如可使用鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、或鋇硼矽酸鹽玻璃之玻璃基板。在其中於稍後所執行的熱處理之溫度變高的情況中，較佳地使用應變點大於或等於 730°C 的玻璃基板。

注意的是，取代上述之玻璃基板，可使用利用諸如陶質基板、石英基板、或藍寶石基板之絕緣物所形成的基板，做為基板 400。

雖然並未描繪，但可將用作基底膜的絕緣層設置於基板 400 與閘極電極層 421a 之間，基底膜具有防止雜質元素自基板 400 擴散之功能，且可使用氮化矽膜、氧化矽膜、氧化氮化矽膜、及氮氧化矽膜之一或更多個的單層結構或堆疊結構而形成。

接著，形成閘極絕緣層 402 於閘極電極層 421a 之上。

閘極絕緣層 402 可使用諸如氧化矽層、氮化矽層、氮氧化矽層、或氧化氮化矽層之透光絕緣膜，而透過電漿

CVD 法、濺鍍法、或其類似方法以形成。閘極絕緣層 402 並未受限於單層之上述的絕緣膜，且亦可使用堆疊層之不同的膜。例如，氮氧化矽膜可使用甲矽烷(SiH_4)、氧、及氮做為膜形成氣體，而透過電漿 CVD 法以形成。該閘極絕緣層 402 的厚度係 100 奈米至 500 奈米(包含 100 奈米及 500 奈米)。例如，在堆疊結構的情況中，具有 50 奈米至 200 奈米(包含 50 奈米及 200 奈米)之厚度的第一閘極絕緣層以及具有 5 奈米至 300 奈米(包含 5 奈米及 300 奈米)之厚度的第二閘極絕緣層係以此順序而被堆疊。

在此實施例中，閘極絕緣層 402 係使用透過電漿 CVD 法所形成之具有 100 奈米厚度的氮氧化矽(SiON (組成比： $\text{N}<\text{O}$))層而形成。

其次，在閘極絕緣層 402 之上，氧化物半導體膜係形成為 5 奈米至 200 奈米(包含 5 奈米及 200 奈米)，較佳地，10 奈米至 20 奈米(包含 10 奈米及 20 奈米)之厚度。較佳地該厚度係薄至 50 奈米或更小，以便使氧化物半導體膜保持非晶狀態，即使當用於脫水或脫氫之熱處理係在形成氧化物半導體膜之後才執行時，亦然。當熱處理係在形成氧化物半導體層之後才執行時，厚度的降低可防止該氧化物半導體膜結晶化。

做為氧化物半導體膜的材料，可使用諸如以 In-Sn-Ga-Zn-O 為主之金屬氧化物的四成分金屬氧化物，諸如以 In-Ga-Zn-O 為主之金屬氧化物、以 In-Sn-Zn-O 為主之金屬氧化物、以 In-Al-Zn-O 為主之金屬氧化物、以 Sn-Ga-

Zn-O 為主之金屬氧化物、以 Al-Ga-Zn-O 為主之金屬氧化物、及以 Sn-Al-Zn-O 為主之金屬氧化物的三成分金屬氧化物，或諸如以 In-Zn-O 為主之金屬氧化物、以 Sn-Zn-O 為主之金屬氧化物、以 Al-Zn-O 為主之金屬氧化物、以 Zn-Mg-O 為主之金屬氧化物、以 Sn-Mg-O 為主之金屬氧化物、以 In-Mg-O 為主之金屬氧化物、以 In-O 為主之金屬氧化物、以 Sn-O 為主之金屬氧化物、及以 Zn-O 為主之金屬氧化物的二成分金屬氧化物。上述氧化物半導體膜可包含 SiO_2 。

做為氧化物半導體膜，可使用藉由 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 所表示的薄膜。在此，M 代表選擇自 Ga、Al、Mn、及 Co 之一或更多個金屬元素。例如，可將 Ga、Ga 及 Al、Ga 及 Mn、或 Ga 及 Co 給定成為 M。組成公式係表示為 $\text{InMO}_3(\text{ZnO})_m(m>0)$ ，其中至少包含 Ga 做為 M 之氧化物半導體膜係稱為上述之以 In-Ga-Zn-O 為主的氧化物半導體，且其薄膜亦係稱為以 In-Ga-Zn-O 為主的膜。

在此實施例中，做為氧化物半導體膜，具有 15 奈米厚度之以 In-Ga-Zn-O 為主的膜係使用用以形成以 In-Ga-Zn-O 為主的氧化物半導體之靶極，而透過濺鍍法以形成。

以 In-Ga-Zn-O 為主的膜之形成可使用以 In-Ga-Zn-O 為主之氧化物半導體靶極 ($\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ (在莫爾比之下) (亦即， $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 0.5$ [在原子比之下]))，而在以下條件之下執行：基板與靶極之間的距離

為 100 毫米；壓力為 0.6 帕；直流(DC)電源供應為 0.5 仟瓦；以及氛圍係氧(氧之流動比為 100%)。選擇性地，可使用具有 $\text{In} : \text{Ga} : \text{Zn}=1 : 1 : 1$ [在原子比之下]或 $\text{In} : \text{Ga} : \text{Zn}=1 : 1 : 2$ [在原子比之下]之組成比的靶極。此外，該等靶極填充係數為 90%至 100%(包含 90%及 100%)，較佳地，95%至 99.9%(包含 95%及 99.9%)。透過具有高填充係數之金屬氧化物靶極的使用所形成之氧化物半導體膜變成密質的。

濺鍍法的實例包含其中使用高頻電源於濺鍍電源的 RF 濺鍍法，其中使用 DC 電源的 DC 濺鍍法，以及其中以脈波方式施加偏壓的脈波式 DC 濺鍍法。RF 濺鍍法係主要使用於其中形成絕緣層的情況中，以及 DC 濺鍍法係主要使用於其中形成金屬膜的情況中。

此外，亦具有其中可設定複數個不同材料之靶極的多源濺鍍設備，具有該多源濺鍍設備，可將不同材料的膜形成為堆疊於相同的室之中，或可藉由放電而同時形成複數種材料的膜於相同的室之中。

再者，亦具有其中靶極物質及濺鍍氣體成分係相互化學反應於膜形成期間，而形成其之薄化合物膜的反應性濺鍍法；其中電壓亦在膜形成期間被施加至基板的偏壓濺鍍法；及其類似方法。

注意的是，在以濺鍍法形成氧化物半導體膜之前，較佳地，在閘極絕緣層 402 的表面上之灰塵係藉由其中引入氬氣體且產生電漿的逆濺鍍法而予以去除。逆濺鍍法意指

其中，無需施加電壓至靶極側，基板的表面係以此方式而修正，亦即，用於電壓施加之 RF 電源係在氬氛圍之下被使用至基板側且游離的氬與基板碰撞之方式的方法。注意的是，可使用氮、氦、氧、或其類似物來取代氬。

在形成氧化物半導體膜之前，可於惰性氣體(例如氮、氦、氬、或氬)的氛圍之下執行熱處理(以高於或等於 400°C 且低於基板的應變點)，以致使包含於閘極絕緣層 402 中之諸如氫和水的雜質被去除。

然後，在第二光微影術步驟中將氧化物半導體膜處理成為島狀氧化物半導體層(請參閱第 1B 圖)。進一步地，用以形成島狀氧化物半導體層 404 的罩幕可透過噴墨法而形成。當阻體罩幕係以噴墨法形成時，可降低製造成本。

接著，使氧化物半導體層 404 脫水或脫氫。用於脫水或脫氫之第一熱處理係使用電爐或其類似物，而在諸如氮或稀有氣體(例如：氮、氬、或氬)之惰性氣體的氛圍下，執行於高於或等於 400°C，較佳地，高於 425°C 且低於基板應變點的溫度。注意的是，在高於 425°C 之溫度的情況中，熱處理時間可為 1 小時或更短；然而，在低於 425°C 之溫度的情況中，熱處理時間則比 1 小時更長。做為另一加熱方法，可執行快速熱退火(RTA)處理，快速熱退火(RTA)處理係使用高溫惰性氣體或光而執行於 650°C，大約 3 分鐘。因為脫水或脫氫可透過 RTA 法而以短時間執行，所以甚至可將第一熱處理執行於超過玻璃基板之應變點的溫度。

注意的是，在此說明書中，於諸如氮、稀有氣體、或其類似物之惰性氣體的氛圍下之熱處理係稱為用於脫水或脫氫之熱處理。在此說明書中，“脫氫”並非表示僅只 H_2 的排除。為便利性之緣故， H 、 OH 、及其類似物的排除係稱為“脫水或脫氫”。

此外，重要的是，不再混合水或氫至氧化物半導體層之內，因為該氧化物半導體層係無需暴露至空氣而脫水或脫氫。在使用以此方式所獲得之氧化物半導體層的電晶體中， i 型氧化物半導體層係由於脫水或脫氫而改變成為 n 型(例如， n^+ 型或 n^- 型)氧化物半導體層，亦即，低阻氧化物半導體層，且然後，使該 n 型氧化物半導體層再改變成為 i 型氧化物半導體層，以便具有高的電阻，該電晶體的臨限電壓可為正電壓，使得電晶體顯示所謂常態截止之特徵。較佳的是，使用於顯示裝置的電晶體應以盡可能接近 $0V$ 的正臨限電壓形成。在主動矩陣顯示裝置中，包含於電路中之電晶體的電性特徵係重要的，且會影響顯示裝置的性能。電晶體的臨限電壓尤其重要。注意的是，若電晶體的臨限電壓係負時，電晶體顯示所謂常態導通之特徵；換言之，即使當閘極電壓係 $0V$ 時，電流亦會流動於源極電極與汲極電極之間。因而，難以控制包含電晶體的電路。甚至當電晶體具有正的臨限電壓時，因為在其中臨限電壓的絕對值係大的情況中，驅動電壓並不足夠，所以電晶體無法執行本身的開關操作。在 n 通道電晶體的情況中，較佳的是，在施加正電壓為閘極電壓之後，通道應形

成且汲極電流開始流動。其中除非驅動電壓變高，否則無法形成通道的電晶體；以及其中即使當施加負電壓時，通道會形成，且然後，汲極電流會流動之電晶體均不適合做為使用於電路的電晶體。

其中執行脫水或脫氫之溫度係減低的氛圍可切換至與該氛圍不同之其中增加溫度或執行熱處理的氛圍。例如冷卻係藉由使用其中執行脫水或脫氫之相同的爐，且藉由以高純度氧氣、高純度 N_2O 氣體、或超乾燥空氣(具有低於 $-40^{\circ}C$ 之露點，較佳地，低於 $-60^{\circ}C$)來充填該爐而執行，無需暴露至空氣。

注意的是，在第一熱處理中，較佳的是，水、氫、及其類似物不應包含於氮或諸如氮、氖、或氫之稀有氣體中。選擇性地，較佳的是，所引入至熱處理設備之內的氮或諸如氮、氖、或氫之稀有氣體具有 6N(99.9999%)或更多的純度，較佳地，7N(99.99999%)或更多。

在其中熱處理係在惰性氣體之氛圍下執行的情況中，初始的 i 型氧化物半導體層係由於熱處理而改變為氧不足之氧化物半導體層，成為 n 型(例如， n^+ 型)氧化物半導體層，亦即，低阻氧化物半導體層。然後，該氧化物半導體層係由於形成與該氧化物半導體層接觸的氧化物絕緣層，而被置於氧過多的狀態中，使得形成高阻氧化物半導體層，亦即，i 型氧化物半導體層。因而，可製造出具有有利電性特徵及高可靠度的薄膜電晶體。

在上述條件下被充分脫水或脫氫的氧化物半導體層

中，於顯示水分之排出的光譜中之二峰值在大約 250℃ 至 300℃ 的至少一峰值並未透過熱解吸附光譜術(TDS)而偵測出，即使當脫水或脫氫的氧化物半導體層之溫度被增加至 450℃ 時，亦然。

第 11 圖顯示在氮氛圍下各接受熱處理於某一溫度之複數個取樣中透過熱解吸附光譜術(TDS)而分析水分之排出的結果。

熱解吸附光譜術係使用四極質譜儀以偵測及識別氣體成分的方法，該氣體成分係在當將取樣加熱且將其溫度在高度真空中增加時自該取樣所排出或產生的；因此，可觀察自取樣的表面及內部所排出之氣體及分子。透過使用由 ESCO Ltd. 所製造之熱解吸附光譜術設備(產品名稱：1024amu QMS)，測量係在下述條件之下執行：上升溫度約為 10℃ /分鐘；在測量開始時，壓力為 1×10^{-8} (帕)；以及在測量之期間，壓力為大約 1×10^{-7} (帕)之真空度。

第 11 圖顯示藉由製造其中具有 50 奈米膜厚度之以 In-Ga-Zn-O 為主的膜係形成於玻璃基板上之以下的取樣，而自水分之觀點來比較 TDS 測量結果之圖形：未加熱之取樣(非晶沈積)以及處理於 250℃、1 小時之取樣，處理於 350℃、1 小時之取樣，處理於 350℃、10 小時之取樣，及處理於 450℃、1 小時之取樣；以及玻璃基板單獨之取樣(未加熱)。第 11 圖中之結果指出的是，在氮氛圍下之加熱溫度愈高，則自 In-Ga-Zn-O 為主的膜所排出之水分減少愈多；以及在加熱於 450℃ 的取樣中，並未在顯

示水分排出之光譜中觀察到峰值於 200°C 至 350°C。

所觀察到的是，顯示在 200°C 或更高的高溫處，來自以 In-Ga-Zn-O 爲主的膜之水分排出的光譜之二峰值：出現在 200°C 與 250°C 間之溫度處的第一峰值；以及出現在 250°C 與 350°C 間之溫度處的第二峰值。除了加熱於 250°C 的取樣之外，出現在 200°C 與 250°C 間之溫度處的第一峰值並未在取樣中清楚可見。在非晶沈積的取樣中，因爲二峰值相互重疊，因而具備具有一峰值的光譜。進一步地，在接受 350°C 之熱處理的取樣中，因爲稍微地排出水分，因而第一峰值係實質地消失。而且，可自各光譜之峰值位置的對稱性質來加以確認，以及各個光譜的峰值位置係偏移至更高的溫度側。

此外，第 11 圖之圖形的垂直軸表示隨意單位，其中可相對地看到所排出之氣體的存在。該等形狀之光譜各顯示相對於熱處理的相似改變，而不管將被測量之物體的面積或體積。從而，可有效地使用該等光譜做爲處理監測器之觀察或用於失效分析之手段。換言之，可檢查 200°C 至 350°C 之溫度範圍中之峰值的存在，而可藉以確認適當的處理是否已被執行之指示記錄。

注意的是，即使在其中接受氮氛圍下之 450°C 熱處理的取樣在大氣氛圍下之室溫被留下約一週的情況中，亦未觀察到在 200°C 或以上之水分的排出。因此，所發現的是，藉由執行熱處理，以 In-Ga-Zn-O 爲主的膜會變得穩定。

進一步地，TDS 測量係使用已在與其中已測量水分排出之取樣相同的條件下接受熱處理之取樣而執行，以便測量除了 H_2O 外之 H 、 O 、 OH 、 H_2 、 O_2 、 N 、 N_2 、及 Ar 。可清楚地觀察到顯示來自若干取樣之 H 、 O 、及 OH 排出的光譜。第 12 圖顯示 H 的 TDS 光譜。第 13 圖顯示 O 的 TDS 光譜。第 14 圖顯示 OH 的 TDS 光譜。玻璃基板單獨(未加熱)的測量結果係添加至水分， H 、 O 、及 OH 的 TDS 光譜以供比較之用。注意的是，在上述加熱條件中之氮氛圍下的氧濃度係 20ppm 或更小。

顯示 H 、 O 、及 OH 之排出的光譜具有與顯示水分之排出的光譜相似之傾向，且指示的是，在加熱於 450°C 的取樣中，並未觀察到顯示有會在大約 250°C 至 300°C 處出現之各排出成分的峰值。

上述結果表示的是，由於以 In-Ga-Zn-O 為主的膜之熱處理的性能，水分、 H 、 O 、及 OH 會被排出。因為 H 、 O 、及 OH 之排出易於以與水分之排出相似的狀態而執行，所以可謂大部分之 H 、 O 、及 OH 的排出係由水分子所衍生。

此處，在此實施例中，基板係引入至熱處理設備之一的電爐之內，且氧化物半導體層的熱處理係在氮氛圍之下執行。然後，氧化物半導體層並未暴露至空氣，而防止該氧化物半導體層再混合水或氫，以致可獲得氧化物半導體層。此外，自氧化物半導體層脫水或脫氫之加熱溫度 T 至足以防止水進入之溫度，特定地，至大於 100°C 而低於加

熱溫度 T 之溫度的緩慢冷卻係執行於一爐之中的氮氛圍中。無需受限於氮氛圍，脫水或脫氫可在諸如氮、氬、或氫之稀有氣體氛圍中執行。

氧化物半導體層係根據第一熱處理的條件或氧化物半導體層的材料，而在某些情況中部分地結晶化。在第一熱處理之後，可獲得改變為氧不足之氧化物半導體層而成為低阻氧化物半導體層的氧化物半導體層 404(請參閱第 1B 圖)。在第一熱處理之後的氧化物半導體層之載子體濃度係比正好在膜形成之後的氧化物半導體膜的載子濃度更高；因而，較佳地，該氧化物半導體層 404 具有 $1 \times 10^{18}/\text{cm}^3$ 或更大的載子濃度。注意的是，氧化物半導體層較佳地為非晶，但可予以部分地結晶化。注意的是，即使在其中氧化物半導體層係部分地結晶化的狀態中，亦可將其稱為“非晶”狀態。

進一步地，在某些情況中，閘極電極層 421a 係根據第一熱處理之條件或閘極電極層 421a 之材料而結晶化為微晶膜或多晶膜。例如，在其中使用氧化銦-氧化錫合金的膜做為閘極電極層 421a 的情況中，該膜係藉由 450°C ，1 小時的第一熱處理而結晶化。

選擇性地，第一熱處理可在氧化物半導體膜被處理成為島狀氧化物半導體層之前，執行於該氧化物半導體膜之上。在該情況中，於第一熱處理之後，將基板自熱處理設備取出，且然後，執行第二光微影術步驟。

接著，氧化物絕緣膜係透過濺鍍法而形成於閘極絕緣

層 402 及氧化物半導體層 404 之上。然後，阻體罩幕係形成於第三光微影術步驟中，且氧化物絕緣層 426 係藉由選擇性蝕刻而形成。之後，可執行去除阻體罩幕的步驟。在此階段，形成與覆蓋氧化物半導體層的周邊部分及側表面(氧化物半導體層的第一區 444c 及第二區 444d)的氧化物絕緣層 426 重疊的區域，而可藉以降低漏電流及寄生電容(請參閱第 1E 圖)。

氧化物絕緣層 426 可透過其中並不會使諸如水或氫之雜質混合至上述氧化物絕緣層之內的方法，而以至少 1 奈米之厚度適當地形成。在此實施例中，氧化物絕緣層 426 係使用透過濺鍍法所形成的氧化矽膜而形成。

在膜形成時的基板溫度可自室溫至 300°C (包含 300°C)，且在此實施例中，係 100°C。氧化矽膜可在稀有氣體(典型地，氬)的氛圍，氧氛圍，或包含稀有氣體(典型地，氬)及氧的混合氛圍之下，透過濺鍍法而形成。

此外，可使用氧化矽靶極或矽靶極做為靶材。例如，透過矽靶極的使用，氧化矽膜可在氧及稀有氣體的氛圍下，透過濺鍍法而形成。與電阻降低之氧化物半導體層接觸所形成的氧化物絕緣層係使用無機絕緣膜而形成，該無機絕緣膜不包含諸如水分、氫離子、OH⁻之雜質且能阻擋該等雜質自外部進入。典型地，可使用氧化矽膜、氧化氮化矽膜、氧化鋁膜、氮氧化鋁膜、或其類似物。

在此實施例中，膜形成係使用添加硼之柱狀多晶矽靶極(電阻率係 0.01Ωcm 且純度係 6N)，透過脈波式 DC 濺鍍

法而執行，其中基板與靶極之間的距離(T-S 距離)係 89 毫米，壓力係 0.4 帕，直流(DC)功率係 6 仟瓦，以及氛圍係氧(氧流動比係 100%)。其之膜厚度係 300 奈米。

其次，將氧化物半導體膜及金屬膜堆疊於閘極絕緣層 402、氧化物絕緣層 426、及氧化物半導體層 404 之上。透過濺鍍法，氧化物導電膜及金屬膜之堆疊層的膜形成可連續執行，而無需暴露至空氣。

做為氧化物導電膜之材料，例如可使用任一以下的導電性金屬氧化物材料：以 In-Sn-O 為主的金屬氧化物；以 In-Sn-Zn-O 為主的金屬氧化物；以 In-Al-Zn-O 為主的金屬氧化物；以 Sn-Ga-Zn-O 為主的金屬氧化物；以 Al-Ga-Zn-O 為主的金屬氧化物；以 Sn-Al-Zn-O 為主的金屬氧化物；以 In-Zn-O 為主的金屬氧化物；以 Sn-Zn-O 為主的金屬氧化物；以 Al-Zn-O 為主的金屬氧化物；以 In-O 為主的金屬氧化物；以 Sn-O 為主的金屬氧化物；或以 Zn-O 為主的金屬氧化物。氧化物導電膜的厚度係適當地選擇於 50 奈米至 300 奈米(包含 50 奈米及 300 奈米)的範圍中。在此實施例中，使用氧化鋅膜。

做為金屬膜之材料，係使用選擇自 Ti、Mo、W、Al、Cr、Cu、及 Ta 之元素，包含該等元素之任一者做為成分的合金，或其類似物。上述金屬膜並未受限於單一層，且可使用不同膜的堆疊層。在此實施例中，使用其中堆疊鉬膜、鋁膜、及鉬膜之三層堆疊的膜。

接著，阻體罩幕係形成於第四光微影術步驟之中，且

金屬膜被選擇性地蝕刻而形成源極電極層 445a 及汲極電極層 445b。之後，將該阻體罩幕去除。注意的是，鹼性溶液係使用做為去除阻體罩幕的阻體剝離劑。在其中使用阻體剝離劑的情況中，氧化鋅膜亦係使用源極電極層 445a 及汲極電極層 445b 做為罩幕而予以選擇性地蝕刻。

在此方式中，氧化物導電層 446a 係形成於源極電極層 445a 的下面且與源極電極層 445a 接觸，以及氧化物導電層 446b 係形成於汲極電極層 445b 的下面且與汲極電極層 445b 接觸(請參閱第 1D 圖)。

藉由提供氧化物導電層 446a 於源極電極層 445a 與氧化物半導體層之間，可降低接觸電阻，而導致電阻降低，以致可實現能高速操作之薄膜電晶體。設置於源極電極層 445a 與氧化物半導體層之間的氧化物導電層 446a 作用為源極區，以及設置於汲極電極層 445b 與氧化物半導體層之間的氧化物導電層 446b 作用為汲極區，在其中例如將週邊電路(驅動器電路)形成於一基板上的情況中，此係有效於頻率特徵的改善。

在其中鉬膜及氧化物半導體層係相互直接接觸的情況中，接觸電阻會增加。此係因為當與鈦比較時，鉬係較不可能被氧化，且因此，僅自氧化物半導體層提取少量的氧，而不致使鉬與氧化物半導體層之間的介面成為 n 型氧化物半導體。然而，即使在該情況之中，藉由提供氧化物導電層於氧化物半導體層與各源極電極層及汲極電極層之間，亦可降低接觸電阻。

在氧化物半導體層與氧化物導電層之間的蝕刻速率係不同的，且因此，在氧化物半導體層之上且與該氧化物半導體層接觸的氧化物導電層可藉由控制週期時間而予以去除。

在將金屬膜選擇性地蝕刻之後，阻體罩幕可藉由氧灰化處理來加以去除而留下氧化鋅膜，且然後，可以以源極電極層 445a 及汲極電極層 445b 做為罩幕而選擇性地蝕刻該氧化鋅膜。

用以形成源極電極層 425a 及汲極電極層 425b 的阻體罩幕可透過噴墨法而形成。

接著，形成絕緣層 427 於氧化物絕緣層 426、源極電極層 445a、汲極電極層 445b 及氧化物半導體層 404 之上。做為絕緣層 427，係使用氧化矽膜、氧化氮化矽膜、氧化鋁膜、氮氧化鋁膜、或其類似物。在此實施例中，氧化矽膜仍透過 RF 濺鍍法而形成為絕緣層 427。

在此階段，第二熱處理係在諸如氮之惰性氣體的氛圍下執行於大於或等於 200°C 且小於或等於 400°C，較佳地，大於或等於 250°C 且小於或等於 350°C 的溫度。例如，熱處理係在氮氛圍下執行於 250°C，1 小時。

在第二熱處理中，其係氧化物之絕緣層 427 的一部分及氧化物半導體層 404 係在相互接觸的同時，被加熱。因此，在已透過第一熱處理而降低電阻的氧化物半導體層 404 之中，氧係供應自絕緣層 427，而使氧化物半導體層 404 成為氧過多之狀態，因而氧化物半導體層 404 具有高

的電阻(i 型導電性)。

雖然在此實施例中，第二熱處理係在氧化矽膜的形成之後執行，但第二熱處理可在氧化矽膜的形成之後的任何時間執行，且第二熱處理的時序並未受限於正好在氧化矽膜的形成之後。

此外，在其中源極電極層 445a 及汲極電極層 445b 係使用熱阻材料而形成的情況中，其中使用第一熱處理之條件的步驟可在第二熱處理的時序執行。在此情況中，熱處理可僅一次地在氧化矽膜的形成之後才執行。

在第二熱處理中，只要諸如氧化矽之結晶抑制劑不包含於氧化物導電層 446a 及 446b 之中，則可使氧化物導電層 446a 及 446b 結晶化為各具有晶體區。例如，當使用氧化鋅或其類似物時，將易於使氧化物導電層結晶化為柱狀晶體，以及當使用氧化銦-氧化錫合金時，將易於以微晶狀態而結晶化。因此，所實現的是，氧化物半導體層與各源極電極層 445a 及汲極電極層 445b 間之接觸電阻的降低，以及導電率的改善。另一方面，在此實施例中所使用之以 In-Gz-Zn-O 為主的氧化物半導體層甚至並未由於第二熱處理而結晶化，且因此，維持其之非晶狀態。

接著，形成保護絕緣層 428 於絕緣層 427 之上(請參閱第 1E 圖)。做為保護絕緣層 428，可使用氮化矽膜、氧化氮化矽膜、氮化鋁膜、或其類似物。在此實施例中，氮化矽膜係透過 RF 濺鍍法而形成為保護絕緣層 428。

透過上述步驟，可製造出其中具有晶體區的氧化物導

電層係形成於氧化物半導體層與各源極電極層及汲極電極層之間的薄膜電晶體 440。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 2)

在此實施例中，將參照第 2A 至 2E 圖來敘述與實施例 1 不同的底部接觸薄膜電晶體及其製造方法的實例。第 2A 至 2E 圖係與第 1A 至 1E 圖相同，除了在一部分的處理中存在有不同外。因此，相同的部分係藉由相同的參考符號而表示，且相同部分之詳細說明將予以省略。

第 2E 圖中所描繪之薄膜電晶體 470 係所謂底部接觸型的底部閘極結構。

薄膜電晶體 470 包含閘極電極層 421a，閘極絕緣層 402，源極電極層 445a，汲極電極層 445b，氧化物導電層 446a，氧化物導電層 446b，及包括通道形成區 443 的氧化物半導體層於具有絕緣表面的基板 400 之上。此外，絕緣層 427 及保護絕緣層 428 係設置於通道形成區 443、源極電極層 445a、及汲極電極層 445b 之上。

在此，氧化物導電層 446a 及 446b 係使用具有高導電率的材料而形成，其包括晶體區，且可降低氧化物半導體層與各源極電極層 445a 及汲極電極層 445b 之間的接觸電阻，以致可實現能高速操作的薄膜電晶體。

將參照第 2A 至 2E 圖來敘述薄膜電晶體 470 的製造

方法於下文。

閘極電極層 421a 及閘極絕緣層 402 係依據實施例 1 而形成。

其次，將金屬膜及氧化物導電膜堆疊於閘極絕緣層 402 之上(請參閱第 2A 圖)。此時，透過濺鍍法，可連續執行金屬膜及氧化物導電膜之堆疊層的膜形成，而無需暴露至空氣。在此實施例中，使用其中堆疊鉬膜、鋁膜、及鉬膜之三層堆疊的膜於金屬膜，且使用氧化鋅膜於氧化物導電膜。

接著，阻體罩幕係形成於光微影術步驟之中，且金屬膜及氧化鋅膜被選擇性地蝕刻而形成源極電極層 445a、汲極電極層 445b、氧化物導電層 446a、及氧化物導電層 446b(請參閱第 2B 圖)。在此，鹼性溶液係使用做為去除阻體罩幕的阻體剝離劑。因為氧化鋅膜亦在某些情況中被蝕刻，所以較佳的是，藉由氧灰化法來去除阻體罩幕，以防止氧化鋅膜的厚度降低。

其次，氧化物半導體膜係以與實施例 1 之方式相似的方式形成，且氧化物半導體層 404 係透過光微影術步驟及蝕刻步驟而形成(請參閱第 2C 圖)。

在此，氧化物半導體層係依據實施例 1 中所述之第一熱處理的方法而脫水及脫氫。

注意的是，在形成氧化物半導體膜之前，可在惰性氣體(例如，氮、氬、氦、或氫)的氛圍下執行熱處理(在高於或等於 400℃ 且低於基板的應變點之下)，使得可將包含於

開極絕緣層 402 中之諸如氫及水的雜質加以去除。

接著，形成絕緣層 427 於源極電極層 445a、汲極電極層 445b、及氧化物半導體層 404 之上。做為絕緣層 427，係使用氧化矽膜、氧化氮化矽膜、氧化鋁膜、氮氧化鋁膜、或其類似物。在此實施例中，氧化矽膜係透過 RF 濺鍍法而形成為絕緣層 427。

在此，熱處理係依據實施例 1 中所述之第二熱處理的方法而執行。

雖然在此實施例中，第二熱處理係在氧化矽膜的形成之後執行，但第二熱處理可在氧化矽膜的形成後之任何時間執行，且第二熱處理的時序並未受限於正好在氧化矽膜的形成之後。

此外，在其中源極電極層 445a 及汲極電極層 445b 係使用熱阻材料而形成的情況中，其中使用第一熱處理之條件的步驟可在第二熱處理的時序執行。

透過直至此處為止之任一熱處理方法，均可使氧化物導電層 446a 及 446b 結晶化為各具有晶體區，只要諸如氧化矽之結晶抑制劑並不包含於氧化物導電層 446a 及 446b 之中即可。不用多說地，可將熱處理方法執行複數次。另一方面，即使經由複數次執行的熱處理，氧化物半導體層亦不會被結晶化，且因此，可維持其之非晶狀態。

其次，形成保護絕緣層 428 於絕緣層 427 之上(請參閱第 2E 圖)。

透過上述步驟，可製造出其中具有晶體區的氧化物導

電層係形成於氧化物半導體層與各源極電極層及汲極電極層之間的薄膜電晶體 470。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 3)

在此實施例中，將參照第 3A 至 3E 圖來敘述與實施例 1 及 2 不同的底部接觸薄膜電晶體及其製造方法的實例。第 3A 至 3E 圖係與第 1A 至 1E 圖相同，除了在一部分的處理中存在有不同外。因此，相同的部分係藉由相同的參考符號而表示，且相同部分之詳細說明將予以省略。

第 3E 圖描繪薄膜電晶體 480 的橫剖面視圖，該薄膜電晶體具有所謂通道保護型的底部閘極結構。

薄膜電晶體 480 包含閘極電極層 421a，閘極絕緣層 402，氧化物半導體層，氧化物導電層 446a，源極電極層 445a，及汲極電極層 445b 於具有絕緣表面的基板 400 之上。在此，氧化物半導體層包含通道形成區 443、高電阻源極區 424a、及高電阻汲極區 424b。此外，作用成為通道保護層之氧化物絕緣層 426a 係與通道形成區 443 接觸而設置。進一步地，保護絕緣層 428 係設置於源極電極層 445a、汲極電極層 445b、通道保護層 426a、及氧化物半導體層 404 之上。

各自地與氧化物絕緣層 426b 重疊之氧化物半導體層的第一區 424c 及第二區 424d 係以與通道形成區 443 相似

之氧過多狀態而設置，且可具有降低漏電流及寄生電容的功能。

與保護絕緣層 428 接觸之氧化物半導體層的第三區 424e 係設置於通道形成區 443 與高電阻源極區 424a 之間。與保護絕緣層 428 接觸之氧化物半導體層的第四區 424f 係設置於通道形成區 443 與高電阻汲極區 424b 之間。

氧化物導電層 446a 及 446b 係使用具有高導電率的材料而形成，其具有晶體區，且可降低氧化物半導體層與各源極電極層 445a 及汲極電極層 445b 之間的接觸電阻，以致可實現能高速操作的薄膜電晶體。

氧化物半導體層的第三區 424c 及第四區 424f 分別係氧不足區之高電阻源極區(亦稱為 HRS 區)及氧不足區之高電阻汲極區(亦稱為 HRD 區)。特定地，高電阻汲極區的載子濃度大於或等於 $1 \times 10^{18}/\text{cm}^3$ ，且至少高於通道形成區的載子濃度(小於 $1 \times 10^{18}/\text{cm}^3$)。

注意的是，在此實施例中的載子濃度係在室溫藉由霍耳(Hall)效應測量而獲得。當在通道長度方向中之第三區及第四區的寬度大時，可降低薄膜電晶體的截止電流。對照地，當在通道長度方向中之第三區及第四區的寬度小時，可增加薄膜電晶體的操作速度。

在通道保護型薄膜電晶體中，雖然作用成為通道保護層之氧化物絕緣層的寬度降低使得實質的通道長度 L 易於縮短，但當源極電極層及汲極電極層係設置於氧化物絕緣

層之上時，可能造成短路。因此，源極電極層 445a 及汲極電極層 445b 係設置使得其末端部分遠離氧化物絕緣層。

在第 3E 圖中，於作用成為通道保護層之氧化物絕緣層 426a 下面的氧化物半導體層之區域係稱為通道形成區。因此，薄膜電晶體 480 的通道長度 L 係等於在通道長度方向中之氧化物絕緣層 426a 的寬度，且在第 3E 圖的橫剖面視圖中，對應於梯形氧化物絕緣層 426a 之基底的長度。

將參照第 3A 至 3E 圖來敘述薄膜電晶體 480 的製造方法於下文。

閘極電極層 421a 及閘極絕緣層 402 係依據實施例 1 而形成(請參閱第 3A 圖)。

其次，氧化物半導體膜係以與實施例 1 之方式相似的方式形成，且島狀氧化物半導體層 404 係透過光微影術步驟及蝕刻步驟而形成(請參閱第 3B 圖)。

注意的是，在形成氧化物半導體膜之前，可在惰性氣體(例如，氮，氬，氖，或氫)的氛圍下執行熱處理(在高於或等於 400°C 且低於基板的應變點之下)，使得可將包含於閘極絕緣層 402 中之諸如氫及水的雜質加以去除。

在此，氧化物半導體層係依據實施例 1 中所述之第一熱處理的方法而脫水或脫氫。

選擇性地，第一熱處理可在氧化物半導體膜被處理成為島狀氧化物半導體層之前執行於該氧化物半導體膜之

上。

接著，氧化物絕緣層係以與實施例 1 之方式相似的方式，透過濺鍍法而形成於閘極絕緣層 402 及氧化物半導體層 404 之上。然後，在光微影術步驟之中形成阻體罩幕，且藉由選擇性蝕刻法而形成氧化物絕緣層 426a 及 426b。之後，可將該阻體罩幕去除。在此，於氧化物絕緣層 426a 下面之氧化物半導體層的區域用作通道形成區(請參閱第 3C 圖)。

其次，氧化物導電膜及金屬膜係堆疊於氧化物絕緣層 426a、氧化物絕緣層 426b、及氧化物半導體層之上，且被部分地蝕刻而形成源極電極層 445a、汲極電極層 445b、氧化物導電層 446a、及氧化物導電層 446b。透過濺鍍法，氧化物導電膜及金屬膜之堆疊層的膜形成可連續地執行，而無需暴露至空氣。在此實施例中，其中堆疊鉬膜、鋁膜、及鉬膜之三層堆疊的膜係使用於金屬膜，以及氧化鋅膜係使用於氧化物導電膜(請參閱第 3D 圖)。

接著，第二熱處理係在諸如氮之惰性氣體的氛圍下執行於大於或等於 200℃ 且小於或等於 400℃ 的溫度，較佳地，大於或等於 250℃ 且小於或等於 350℃。例如，熱處理係在氮氛圍下執行於 250℃，1 小時。

在第二熱處理中，氧化物半導體層 404 的一部分係在當與氧化物絕緣層 426a 及 426b 接觸時的同時，被加熱。因此，在已透過第一熱處理而降低電阻的氧化物半導體層 404 之中，氧係供應自氧化物絕緣層 426a 及 426b，而使

氧化物半導體層 404 成為氧過多之狀態，因而氧化物半導體層 404 具有高的電阻(i 型導電性)。

另一方面，因為並未與氧化物絕緣層 426a 及 426b 重疊之氧化物半導體層 404 的部分係在當暴露時的同時，被加熱，所以可形成電阻被維持或進一步降低的第三區 424c 及第四區 424f。

注意的是，雖然在此實施例中，第二熱處理係在氧化物絕緣層 426a 及 426b 的形成之後執行，但第二熱處理可在氧化物絕緣層 426a 及 426b 的形成之後的任何時間執行，且第二熱處理的時序並未受限於正好在氧化物絕緣層 426a 及 426b 的形成之後。

透過第二熱處理，可使氧化物導電層 446a 及 446b 結晶化為各具有晶體區，只要諸如氧化矽之結晶抑制劑不包含於氧化物導電層 446a 及 446b 之中即可。另一方面，氧化物半導體層甚至並未由於第二熱處理而結晶化，且因此，維持其之非晶狀態。

接著，形成保護絕緣層 428 於氧化物半導體層 404、氧化物絕緣層 426a、氧化物絕緣層 426b、源極電極層 445a、及汲極電極層 445b 之上(請參閱第 3E 圖)。做為絕緣層 428，可使用氮化矽膜、氧化氮化矽膜、氮化鋁膜、或其類似物。在此實施例中，氮化矽膜係透過 RF 濺鍍法而形成為保護絕緣層 428。

透過上述步驟，可製造出其中具有晶體區的氧化物導電層係形成於氧化物半導體層與各源極電極層及汲極電極

層之間的薄膜電晶體 480。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 4)

在此實施例中，將敘述其中主動矩陣液晶顯示裝置或發光裝置係使用實施例 1、2、及 3 之任一者中所描述的薄膜電晶體而製造於一基板之上的實例。

第 4 圖描繪使用主動矩陣基板的液晶顯示裝置之橫剖面結構的實例。

雖然在實施例 1、2、及 3 之中，薄膜電晶體的模式係以橫剖面視圖而描繪，但在此實施例中，其中驅動器電路部及像素部係包含在一基板之上的結構將透過描繪以下的視圖來加以敘述：用於驅動器電路部的薄膜電晶體 450；用於像素部的薄膜電晶體 460；閘極導線接觸部；儲存電容器；閘極導線，源極導線，及其交點；像素電極；及類似物。儲存電容器，閘極導線，及源極導線可形成於與實施例 1 及 2 中所示之薄膜電晶體相同的製造步驟中，且可無需增加光罩數目及無需增加步驟數目地予以製造。

在第 4 圖中，薄膜電晶體 450 係設置於驅動器電路部之中的薄膜電晶體，以及電性連接至像素電極層 457a 的薄膜電晶體 460 係設置於像素部之中的薄膜電晶體。

在此實施例中，形成於基板 400 之上的薄膜電晶體

460 具有與實施例 1、2、及 3 中之薄膜電晶體相同的結構。在此，係顯示通道蝕刻型薄膜電晶體做為實例。

在與薄膜電晶體 460 之閘極電極層相同的步驟中使用相同之材料所形成的電容器導線層 430 透過插入於該處之間之用作電介質的閘極絕緣層 402，而與電容電極層 431 重疊；因此，形成儲存電容器。注意的是，電容器電極層 431 係在與設置於薄膜電晶體 460 的源極區或汲極區中之電極層及氧化物導電層相同的步驟中，使用相同的材料而形成。

注意的是，儲存電容器係設置於像素電極層 457a 的下面。雖未描繪，但電容器電極層 431 係電性連接至像素電極層 457a。

此實施例顯示其中儲存電容器係使用電容器電極層 431 及電容器導線層 430 而形成的實例；然而，在儲存電容器的結構上並無特殊的限制。例如，儲存電容器可以以此方式而形成，亦即，無需電容器導線層之設置，像素電極層可透過平坦化絕緣層、保護絕緣層、及閘極絕緣層被插入於該處之間而與鄰接像素中的閘極導線重疊。

複數個閘極導線、源極導線、及電容器導線層係依據像素密度而設置。在端子部之中，係配置與閘極導線相同電位的複數個第一端子電極、與源極導線相同電位的複數個第二端子電極、與電容器導線層相同電位的複數個第三端子電極，及其類似物。將被設置之該等端子的數目各可為任何數目，且各端子的數目可予以適當地決定。

在閘極導線接觸部之中，閘極電極層 421b 可使用低阻金屬材料而形成。閘極電極層 421b 係透過到達閘極導線的接觸孔而電性連接至閘極導線。

用於氧化物半導體層之脫水或脫氫的熱處理可執行於：形成氧化物半導體層之後；堆疊氧化物導電層於氧化物半導體層上之後；或形成鈍態膜於源極電極及汲極電極上之後。

在驅動器電路部中之薄膜電晶體 450 的閘極電極層可電性連接至設置在氧化物半導體層上方之導電層 417。

進一步地，在導線交點中，爲了要降低如第 4 圖中所描繪之寄生電容，閘極絕緣層 402 及氧化物絕緣層 426 係插入於閘極導線層 421c 與源極導線層 422 之間。

當製造主動矩陣液晶顯示裝置時，主動矩陣基板及設置有相對電極之相對基板係以液晶層插入於其間而固定。同樣地，透過設置於二電極之間的複數個微囊胞，各囊胞包含具有正電荷的第一粒子及具有負電荷的第二粒子，可製造出主動矩陣電泳顯示裝置。電性連接至相對基板上之相對電極的共同電極係設置於主動矩陣基板之上，且電性連接至共同電極的第四端子電極係設置於端子部之中。第四端子電極人使用以設定共同電極爲諸如 GND 或 0V 之固定電位。第四端子電極可使用與像素電極層 457a 相同的材料而形成。

當使用相同的材料於閘極電極、源極電極、汲極電極、像素電極、不同的電極層、及不同的導線層時，可使

用共同的濺鍍靶極及共同的製造設備，且因此，可減少材料成本及使用於蝕刻之蝕刻劑(或蝕刻氣體)的成本。因而，可降低製造成本。

當使用光敏樹脂材料於第 4 圖之結構中的平坦化絕緣層 456 時，可省略阻體罩幕的形成步驟。

此外，第 5 圖描繪在形成 EL 層於第一電極(像素電極)上之前之主動矩陣發光裝置的基板狀態之橫剖面視圖。

在第 5 圖中，係描繪通道蝕刻型薄膜電晶體；然而，亦可使用具有與實施例 2 及 3 中所述之該等結構相似的結構之薄膜電晶體。此外，第 5 圖中所描繪之主動矩陣發光裝置可具有與上述液晶顯示裝置之結構相似的結構，除了將於下文顯示之像素部的結構之外。

在形成絕緣層 427 之後，形成濾色層 453。濾色層之彩色係紅色，綠色，及藍色。該等濾色層係透過印刷法，噴墨法，光微影術，蝕刻法，或其類似方法而形成於特定的位置中。藉由提供濾色層 453 於基板 400 側，可執行濾色層 453 及發光元件之發光區的對齊，而無需根據密封基板的對齊準確性。

接著，形成覆蓋濾色層 453 之外覆層 458。該外覆層 458 係使用透光樹脂而形成。

在此，係敘述其中全彩色顯示係使用紅色、綠色、及藍色之三彩色的濾色層而執行的實例；然而，彩色顯示並未特定地受限於此。亦可使用青色，深紅色，黃色，或白

色的彩色。

其次，形成覆蓋外覆層 458 及絕緣層 427 的保護絕緣層 428。針對保護絕緣層 428，係使用諸如氮化矽膜、氮化鋁膜、氧化氮化矽膜、或氮氧化鋁膜之無機絕緣膜。

接著，在光微影術步驟及蝕刻步驟中，到達連接電極層 452 的接觸孔係形成於保護絕緣層 428 及絕緣層 427 之中。此外，在此光微影術步驟及蝕刻步驟中，於端子部中之保護絕緣層 428 及絕緣層 427 係選擇性地蝕刻，而暴露出部分的端子電極。進一步地，爲了要連接稍後所形成之發光元件的第二電極至共同電位線，亦形成到達共同電位線的接觸孔。

接著，形成透明導電膜，且執行光微影術步驟及蝕刻步驟於該處之上，以致使電性連接至連接電極層 452 的第一電極 457b 形成。

其次，形成隔板 459 以覆蓋第一電極 457b 的周邊。隔板 459 係使用聚醯亞胺、丙烯酸、聚醯胺、環氧、或其類似物之有機樹脂膜、無機絕緣膜，或有機聚矽氧烷而形成。隔板 459 可使用有機絕緣材料或無機絕緣材料而形成。較佳的是，隔板 459 應形成爲具有開口於第一電極 457b 之上，以致使側壁形成爲具有曲率的傾斜表面。此開口可易於使用光敏樹脂材料而形成。

透過上述步驟，可獲得第 5 圖中所描繪之基板的狀態。進一步地，將 EL 層形成於第一電極 457b 之上，且將第二電極形成於 EL 層之上，藉以形成發光元件。第二電

極係電性連接至共同電位線。

導電層 417 可設置於第 4 及 5 圖的各圖中之驅動器電路部的薄膜電晶體 450 之氧化物半導體層上。導電層 417 可在與像素電極層 457a 或第一電極 457b 相同的步驟中，使用相同的材料而形成。

導電層 417 係設置以便與氧化物半導體層的通道形成區 443 重疊，藉以降低薄膜電晶體 450 之臨限電壓在時間上的改變量。導電層 417 具有與閘極電極層 421a 之電位相同的電位，且可作用成為第二閘極電極層。此外，導電層 417 可具有與閘極電極層 421a 之電位不同的電位。選擇性地，導電層 417 的電位可為 GND 或 0V，或導電層 417 可在浮動狀態中。

因為薄膜電晶體容易由於靜電或其類似物而損壞，所以較佳地，將保護電路設置於與像素部或驅動器電路部相同的基板上。較佳地，保護電路係以包含氧化物半導體層之非線性元件而形成。例如，保護電路係設置於像素部與各掃描線輸入端子及信號線輸入端子之間。在此實施例中，係設置複數個保護電路，以便防止當由於靜電或其類似物之電湧電壓施加至掃描線、信號線、及電容器滙流排線時可造成之像素電晶體及其類似物的損壞。因此，保護電路係形成以便當電湧電壓施加至保護電路時，釋放電荷至共同導線。進一步地，保護電路包含與掃描線相同並聯而配置於其間的非線性元件。非線性元件包含諸如二極體之二端子元件或諸如電晶體之三端子元件。例如，該非線

性元件可透過與像素部中之薄膜電晶體 460 相同的步驟而形成，且例如，可藉由連接非線性元件的閘極端子至汲極端子而使其具有與二極體相同的特徵。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 5)

具有顯示功能之半導體裝置(亦稱為顯示裝置)可使用實施例 1、2、及 3 中之任一者所描述的薄膜電晶體而製造出。此外，可將各包含薄膜電晶體的驅動器電路部及像素部形成於一基板之上，藉以獲得系統在面板上。

顯示裝置包含顯示元件。進一步地，可使用其中對比係由電場所改變之諸如液晶元件(亦稱為液晶顯示元件)或電子墨水的顯示媒質。

注意的是，在此說明書中之顯示裝置意指影像顯示裝置、顯示裝置、或光源(包含照明裝置)。進一步地，“顯示裝置”在其種類上包含以下模組：包含撓性印刷電路(FPC)或卷帶自動接合(TAB)帶的模組；具有 TAB 帶且該 TAB 帶係設置有印刷導線板於其末端處的模組；以及具有積體電路(IC)且該積體電路(IC)係透過晶片在玻璃上(COG)法而被直接安裝在顯示元件上的模組。

將參照第 6A1，6A2，及 6B 圖來敘述顯示裝置實施例之液晶顯示面板的外觀及橫剖面。第 6A1 及 6A2 圖各係面板的平面視圖，其中薄膜電晶體 4010 及 4011 以及液

晶元件 4013 係密封於以密封劑 4005 插入於該處之間的第一基板 4001 與第二基板 4006 之間。第 6B 圖係沿著第 6A1 及 6A2 圖中之線 M-N 所取得的橫剖面視圖。

密封劑 4005 係提供以便包圍設置在第一基板 4001 之上的像素部 4002 及掃描線驅動器電路 4004。第二基板 4006 係設置於像素部 4002 及掃描線驅動器電路 4004 之上。因此，像素部 4002 及掃描線驅動器電路 4004 係與液晶層 4008 一起由第一基板 4001、密封劑 4005、及第二基板 4006 所密封。進一步地，使用單晶半導體或多晶半導體所形成的信號線驅動器電路 4003 係安裝於第一基板 4001 上之與藉由密封劑 4005 所包圍的區域不同的區域中。

注意的是，在信號線驅動器電路 4003 的連接方法上並無特殊之限制，且可使用 COG 法、打線接合法、TAB 法、或其類似方法。第 6A1 圖描繪其中信號線驅動器電路 4003 係透過 COG 法而安裝之實例，以及第 6A2 圖描繪其中信號線驅動器電路 4003 係透過 TAB 法而安裝之實例。

設置於第一基板 4001 上之像素部 4002 及掃描線驅動器電路 4004 各包含複數個薄膜電晶體。在第 6B 圖中，包含於像素部 4002 中之薄膜電晶體 4010 及包含於掃描線驅動器電路 4004 中之薄膜電晶體 4011 被描繪成為實例。絕緣層 4041、4020、及 4021 係設置於薄膜電晶體 4010 及 4011 之上。

在任一實施例 1、2、及 3 中所描述之各包氧化物半

導體層的任何高度可靠之薄膜電晶體均可使用做為薄膜電晶體 4010 及 4011。在此實施例中，薄膜電晶體 4010 及 4011 係 n 通道薄膜電晶體。

導電層 4040 係設置於絕緣層 4021 之上，以便與用於驅動器電路的薄膜電晶體 4011 中之氧化物半導體層的通道形成區重疊。該導電層 4040 係設置以便與氧化物半導體層的通道形成區重疊，藉以降低薄膜電晶體 4011 之臨限電壓在時間上的改變量。導電層 4040 具有與薄膜電晶體 4011 之閘極電極的電位相同的電位，且可作用成為第二閘極電極層。此外，導電層 4040 可具有與薄膜電晶體 4011 之閘極電極的電位不同的電位。選擇性地，導電層 4040 的電位可為 GND 或 0V，或導電層 4040 可在浮動狀態之中。

包含於液晶元件 4013 中之像素電極 4030 係電性連接至薄膜電晶體 4010。液晶元件 4013 的相對電極 4031 係形成於第二基板 4006 之上。液晶元件 4013 對應於其中像素電極 4030，相對電極 4031，及液晶層 4008 相互重疊於該處的區域。注意的是，像素電極 4030 及相對電極 4031 係分別設置有各作用為配向膜之絕緣層 4032 及絕緣層 4033。

注意的是，可使用諸如玻璃、陶質物、或塑膠之透光基板做為第一基板 4001 及第二基板 4006。做為塑膠，可使用纖維玻璃強化塑膠(FRP)板、聚氟乙烯(PVF)膜、聚酯膜、或丙烯酸樹脂膜。

由參考符號 4035 所表示之柱狀間隔物係藉由選擇性地蝕刻絕緣層而獲得，且係設置以便控制像素電極 4030 與相對電極 4031 之間的距離(胞格間隙)。注意的是，可使用球狀間隔物。相對電極 4031 係電性連接至共同電位線，該共同電位線係形成於與薄膜電晶體 4010 相同的基板上。相對電極 4031 及共同電位線可使用共同連接部，而透過配置於成對基板間之導電粒子，以相互電性連接。注意的是，導電粒子係包含於密封劑 4005 之中。

選擇性地，可使用顯示藍色相而無需配向膜之液晶。藍色相係液晶相之一，其係正好在當增加膽石醇液晶之溫度時且同時膽石醇相改變為各向同性相之前所產生。因為藍色相僅在狹窄的溫度範圍內產生，所以使用包含 5 重量百分比或更多之為了改善溫度範圍的對掌性分子之液晶組成物於液晶層 4008。包含顯示藍色相之液晶及對掌性分子的液晶組成物具有 1 毫秒或更小之短的回應時間，具有無需配向處理之光學各向同性，以及具有小的視角相依性。

液晶顯示裝置的實例係描述其中偏光板設置於基板的外表面之上(在觀視者側)，以及使用於顯示元件的彩色層及電極層係以此順序而設置於基板的內表面之上；然而，可將偏光板設置於基板的內表面之上。偏光板及彩色層的堆疊結構並未受限於此實施例，且可根據偏光板及彩色層的材料或製造過程的條件而適當地設定。

在薄膜電晶體 4011 中，絕緣層 4041 係形成與包含通

道形成區的半導體層接觸。該絕緣層 4041 可使用與實施例 1 中所描述之絕緣層 427 的材料及方法相似的材料及方法而形成。爲了要降低薄膜電晶體的表面粗糙度，薄膜電晶體係以作用成爲平坦化絕緣層之絕緣層 4021 來加以覆蓋。在此，氧化矽膜係以與實施例 1 之方式相似的方式，透過濺鍍法而形成爲絕緣層 4041。

保護絕緣層 4020 係形成於絕緣層 4041 之上。該保護絕緣層 4020 可使用與實施例 1 中所述之保護絕緣層 428 相似的材料及方法而形成。在此，氮化矽膜係透過 PCVD 法而形成爲保護絕緣層 4020。

絕緣層 4021 係形成爲平坦化絕緣層。絕緣層 4021 可使用諸如聚醯亞胺，丙烯酸，苯并環丁烯，聚醯胺，或環氧之熱阻有機材料而形成。除了該等有機材料之外，亦可使用低電介質常數之材料(低 k 材料)、以矽氧烷爲主之樹脂、磷矽酸鹽玻璃(PSG)、硼磷矽酸鹽玻璃(BPSG)、或其類似物。注意的是，絕緣層 4021 可藉由堆疊複數個使用該等材料所形成的絕緣層而形成。

注意的是，以矽氧烷爲主之樹脂對應於使用以矽氧烷爲主之材料做爲起始材料所形成之包含 Si-O-Si 鍵的樹脂。以矽氧烷爲主之樹脂可包含有機基(例如，烷基或芳基)或氟基做爲替代基。此外，該有機基可包含氟基。

絕緣層 4021 可根據材料，透過諸如濺鍍法、SOG 法、旋塗法、浸漬法、噴塗法、微滴排出法(例如，噴墨法、網印法、或平版印刷法)，或諸如手術刀、輥塗器、

簾塗器、或刀塗器之工具的方法而形成。絕緣層 4021 的烘烤步驟亦用作半導體層的退火步驟，可藉以有效率地製造出顯示裝置。

像素電極 4030 及相對電極 4031 可使用諸如包含氧化鎢之氧化銦，包含氧化鎢之氧化銦鋅，包含氧化鈦之氧化銦，包含氧化鈦之氧化銦錫，氧化銦錫(下文中稱為 ITO)，氧化銦鋅，或添加氧化矽之氧化銦錫的透光導電材料而形成。

選擇性地，像素電極 4030 及相對電極 4031 可使用包導電巨分子(亦稱為導電聚合物)之導電組成物而形成。較佳的是，使用導電組成物所形成之像素電極具有每平方 10,000 歐姆或更小的片電阻，以及在 550 奈米的波長時之 70%或更大的透射比。進一步地，包含於導電組成物中之導電巨分子的電阻率係較佳地小於或等於 0.1 歐姆·公分。

做為導電巨分子，可使用所謂 π 電子共軛之導電聚合物。例如，可給定聚苯胺或其衍生物，聚吡咯或其衍生物，聚噻吩或其衍生物，二或更多種該等的共聚物，及其類似物。

進一步，各式各樣的信號及電位係透過 FPC 4018 而供應至：分離所形成之信號線驅動器電路 4003；掃描線驅動器電路 4004；及像素部 4002。

此外，連接端子電極 4015 係藉由與包含在液晶元件 4013 中之像素電極 4030 相同的導電膜而形成，以及端子

電極 4016 係藉由與薄膜電晶體 4010 及 4011 之源極電極層及汲極電極層相同的導電膜而形成。

連接端子電極 4015 係透過各向異性導電膜 4019 而電性連接至包含於 FPC 4018 中的端子。

注意的是，第 6A1、6A2、及 6B 圖描繪其中信號線驅動器電路 4003 係分離地形成且安裝於第一基板 4001 上之實例；然而，此實施例並未受限於此結構。掃描線驅動器電路可分離地形成且然後安裝，或僅一部分之信號線驅動器電路或一部分之掃描線驅動器電路可分離地形成且然後予以安裝。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 6)

在此實施例中，將參照第 7A 及 7B 圖來敘述發光顯示面板(亦稱為發光面板)的外觀及橫剖面。第 7A 圖係面板的平面視圖，其中形成於第一基板上的薄膜電晶體及發光元件係以密封劑而密封於第一基板與第二基板之間。第 7B 圖係沿著第 7A 圖中之線 H-I 所取得的橫剖面視圖。

密封劑 4505 係設置以便包圍設置在第一基板 4501 上之像素部 4502，信號線驅動器電路 4503a 及 4503b，以及掃描線驅動器電路 4504a 及 4504b。此外，第二基板 4506 係設置於像素部 4502，信號線驅動器電路 4503a 及 4503b，以及掃描線驅動器電路 4504a 及 4504b 之上。

因而，像素部 4502，信號線驅動器電路 4503a 及 4503b，以及掃描線驅動器電路 4504a 及 4504b 係藉由第一基板 4501，密封劑 4505，及第二基板 4506 而與充填物 4507 密封在一起。較佳的是，在此方式中，面板係以保護膜(諸如接合膜或紫外線硬化樹脂膜)或具有氣密性及少許除氣性之覆蓋材料來予以封裝(密封)，使得面板不致暴露至外面的空氣。

進一步地，設置於第一基板 4501 上之像素部 4502，信號線驅動器電路 4503a 及 4503b，以及掃描線驅動器電路 4504a 及 4504b 各包含複數個薄膜電晶體。在第 7B 圖中，係描繪包含於像素部 4502 中之薄膜電晶體 4510 以及包含於信號線驅動器電路 4503a 中之薄膜電晶體 4509 做為實例。

可使用任一實施例 1、2、及 3 中所描述之各包含氧化物半導體層的任何高度可靠之薄膜電晶體做為薄膜電晶體 4509 及 4510。在此實施例中，薄膜電晶體 4509 及 4510 係 n 通道薄膜電晶體。

導電層 4540 係設置於絕緣層 4544 之上，以便與用於驅動器電路的薄膜電晶體 4509 中之氧化物半導體層的通道形成區重疊。該導電層 4540 係設置以便與氧化物半導體層的通道形成區重疊，藉以降低 BT 測試前後的薄膜電晶體 4509 之臨限電壓在時間上的改變量。導電層 4540 具有與薄膜電晶體 4509 之閘極電極的電位相同的電位，且可作用成為第二閘極電極層。此外，導電層 4540 可具有

與薄膜電晶體 4509 之間極電極的電位不同的電位。選擇性地，導電層 4540 的電位可為 GND 或 0V，或導電層 4540 可在浮動狀態之中。

在薄膜電晶體 4509 的周邊之中，形成氧化物絕緣層 4542，該氧化物絕緣層 4542 覆蓋氧化物半導體層的周邊部分(包含側表面)。

進一步地，薄膜電晶體 4510 係透過連接電極層 4548 而電性連接至第一電極 4517。進一步地，形成氧化物絕緣層 4542，該氧化物絕緣層 4542 覆薄膜電晶體 4510 之氧化物半導體層的周邊部分(包含側表面)。

氧化物絕緣層 4542 可使用與實施例 1 中所描述之氧化物絕緣層 426 的材料及方法相似的材料及方法而形成。此外，形成覆蓋氧化物絕緣層 4542 的絕緣層 4544。該絕緣層 4544 可使用與實施例 1 中所描述之保護絕緣層 428 的材料及方法相似的材料及方法而形成。

濾色層 4545 係形成於薄膜電晶體 4510 之上，以便與發光元件 4511 之發光區重疊。

進一步地，爲了要降低濾色層 4545 的表面粗糙度，濾色層 4545 係以作用成爲平坦化絕緣膜之外覆層 4543 來加以覆蓋。

進一步地，絕緣層 4546 係形成於外覆層 4543 之上。該絕緣層 4546 可使用與實施例 1 中所描述之保護絕緣層 428 的材料及方法相似的材料及方法而形成。

其係包含於發光元件 4511 中之像素電極的第一電極

4517 係電性連接至薄膜電晶體 4510 的源極電極層及汲極電極層。注意的是，發光元件 4511 的結構並未受限於第一電極 4517、電激發光層 4512、及第二電極 4513 之堆疊結構。例如，發光元件 4511 的結構可根據其中自該發光元件 4511 提取光之方向而適當地改變。

隔板 4520 可使用有機樹脂膜，無機樹脂膜，或有機聚矽氧烷而形成。較佳的是，隔板 4520 係形成為具有開口於第一電極 4517 之上，使得側壁係形成為具有曲率的傾斜表面。此開口可易於使用光敏樹脂材料而形成。

電激發光層 4512 並未受限於單層，且可使用堆疊的複數個層而形成。

保護膜可形成於第二電極 4513 及隔板 4520 之上，以防止氧、氫、水分、二氧化碳、或其類似物進入至發光元件 4511 之內。做為保護膜，可形成氮化矽膜、氧化氮化矽膜、DLC 膜、或其類似物。

進一步地，各式各樣的信號及電位係透過 FPC 4518a 及 4518b 而供應至信號線驅動器電路 4503a 及 4503b、掃描線驅動器電路 4504a 及 4504b、以及像素部 4502。

此外，連接端子電極 4515 係藉由與發光元件 4511 中所包含之第一電極 4517 相同的導電膜所形成，且端子電極 4516 係藉由與薄膜電晶體 4509 之源極電極層及汲極電極層相同的導電膜所形成。

連接端子電極 4515 係透過各向異性導電膜 4519 而電性連接至包含於 FPC 4518a 中的端子。

做為位在其中自發光元件 4511 提取光之方向中的第二基板需具有透光性質。在該情況中，可使用諸如玻璃板、塑膠板、聚酯膜、或丙烯酸膜之透光材料於第二基板。

做為充填物 4507，除了諸如氮或氬之惰性氣體外，可使用紫外線硬化樹脂或熱硬化樹脂。例如，可使用聚氯乙烯(PVC)、丙烯酸、聚醯亞胺、環氧樹脂、矽氧樹脂、聚乙烯醇縮丁醛(PVB)、或乙烯乙酸乙烯酯(EVA)。

視需要地，可將諸如偏光板、圓形偏光板(包含橢圓偏光板)、延遲板(四分之一波板或半波板)、或濾色片之光學膜適當地設置用於發光元件的發光表面。進一步地，偏光板及圓形偏光板可設置有抗反射膜。例如，可執行抗眩光處理，反射光可藉該處理而由表面上之凸出物及凹處所漫射，以便降低眩光。

做為信號線驅動器電路 4503a 及 4503b 以及掃描線驅動器電路 4504a 及 4504b，可安裝使用單晶半導體或多晶半導體所形成的驅動器電路。選擇性地，可分離地形成及安裝僅只信號線驅動器電路或其部件，或僅只掃描線驅動器電路或其部件。惟，此實施例並未受限於第 7A 及 7B 圖中所描繪的結構。

透過上述之步驟，可製造出高度可靠的發光顯示裝置(顯示面板)。

注意的是，此實施例可與任一其他的實施例自由地結合。

(實施例 7)

在此說明書中所揭示的顯示裝置可施加至各式各樣之電子裝置(包含娛樂機器)。電子裝置的實例係電視機(亦稱為電視或電視接收機)，電腦或其類似物之監測器，諸如數位相機或數位攝影機之相機，數位相框，行動電話(亦稱為移動式電話或行動電話手機)，可攜帶式遊戲控制台，可攜帶式資訊終端機，聲頻再生裝置，諸如柏青哥機之大型遊戲機，或其類似物。

第 8A 圖描繪行動電話之實例。行動電話 1100 係設置有結合於外殼 1101 中之顯示部 1102，操作鈕 1103，外部連接埠 1104，揚聲器 1105，微音器 1106，及其類似物。

當行動電話 1100 的顯示部 1102 係以手指或其類似物而觸控時，可將資料輸入至行動電話 1100 之內。進一步地，諸如打電話、撰郵件、或其類似者之操作可藉由以手指或類似物來觸控顯示部 1102 而執行。

顯示部 1102 主要具有三種螢幕模式。第一模式係顯示模式，主要用以顯示影像。第二模式係輸入模式，主要用以輸入諸如原文之資料。第三模式係顯示及輸入模式，其係該二模式的結合，亦即，顯示模式及輸入模式的結合。

例如，在其中打電話或撰郵件的情況中，係選擇主要用以輸入原文的原文輸入模式於顯示部 11052，使得可輸入螢幕上所顯示之原文。在該情況中，較佳地顯示鍵盤或

數字鈕於顯示部 1102 的螢幕之幾乎所有區域之上。

當將包含諸如陀螺儀或加速度感測器之用以偵測傾斜之感測器的偵測裝置設置於行動電話 1100 之內時，在顯示部 1102 之螢幕上的顯示可藉由決定行動電話 1100 的方向(行動電話 1100 是否針對風景模式或肖像模式而水平或垂直地放置)，而自動地切換。

螢幕模式係藉由觸控顯示部 1102 或操作外殼 1101 的操作鈕 1103 而切換。選擇性地，螢幕模式可根據顯示部 1102 上所顯示之影像的種類而切換。例如，當顯示部上所顯示之影像的信號係動像資料時，螢幕模式會切換至顯示模式。當該信號係原文資料之信號時，螢幕模式會切換至輸入模式。

進一步地，在輸入模式中，當藉由顯示部 1102 中之光學感測器所偵測的信號被偵測之同時，藉由觸控顯示部 1102 之輸入並未在某一週期執行時，可控制螢幕模式以便自輸入模式切換至顯示模式。

顯示部 1102 亦可作用成為影像感測器。例如，當顯示部 1102 係透過手掌或手指而被觸控時，可取得掌紋、指紋、或其類似物之影像，個人識別可藉以執行。進一步地，藉由提供可發出近紅外光之背光或感測光源於顯示部之中，可取得手指血管、手掌血管、或其類似物的影像。

第 8B 圖亦描繪行動電話的實例。其之實例係描繪於第 8B 圖中的可攜帶式資訊終端機可具有複數個功能。例如，除了電話功能之外，此可攜帶式資訊終端機可具有藉

由結合電腦而處理各式各樣之資料的功能。

第 8B 圖中所繪的可攜帶式資訊終端機具有二外殼，外殼 1800 及外殼 1801。外殼 1800 包含顯示面板 1802，揚聲器 1803，微音器 1804，指引裝置 1806，相機 1807，外部連接端子 1808，及其類似物。外殼 1801 包含鍵盤 1810，外接記憶體 1811，及其類似物。此外，天線係結合於外殼 1801 之中。

顯示面板 1802 係設置有觸控面板，顯示為影像之複數個操作鍵 1805 係藉由虛線而描繪於第 8B 圖之中。

進一步地，除了上述結構之外，可結合無接點 IC 晶片、小型記憶體裝置、或其類似物。

可使用顯示裝置於顯示面板 1802，且使顯示之方向根據應用模式而適當地改變。進一步地，顯示裝置係設置有相機 1807 於與顯示面板 1802 相同的表面上，且因此，可將其使用為視訊電話。揚聲器 1803 及微音器 1804 可使用於視訊電話通話，記錄及播放聲音，及其類似者，以及語音通話。此外，在其中如第 8B 圖中所描繪之顯示外殼 1800 及 1801 的狀態中，外殼 1800 及 1801 可藉由滑動而偏移，使得一者重疊於另一者之上；因此，可攜帶式資訊終端機的尺寸可降低，而使該可攜帶式資訊終端機適用於攜帶。

外部連接端子 1808 可連接至諸如充電電纜及 USB 電纜之各式各樣類型的電纜，且充電個人電腦及與個人電腦資料通訊係可行的。此外，可使儲存媒體插入至外接記憶

體槽 1811 之內並移開，以致可儲存更大數量之資料。

進一步地，除了上述功能之外，可提供紅外線通訊功能、電視接收功能、或其類似功能。

第 9A 圖描繪電視機 9600 的實例。在電視機 9600 之中，顯示部 9603 係結合於外殼 9601 中。該顯示部 9603 可顯示影像。在此，外殼 9601 係由機架 9605 所支撐。

電視機 9600 可透過外殼 9601 之操作開關或分離的遙控器 9610 而操作。頻道及音量可以以遙控器 9610 的操作鍵 9609 來控制，使得可控制顯示部 9603 之上所顯示的影像。再者，遙控器 9610 可設置有顯示部 9607，用以顯示藉由該遙控器 9610 所輸出之資料。

注意的是，電視機 9600 係設置有接收器、調變解調器、及其類似物。透過接收器之使用，可接收一般的電視廣播。此外，當電視機 9600 係透過有線或無線而經由調變解調器連接至通訊網路時，可執行單向(自傳送器至接收器)或雙向(在傳送器與接收器之間，或在接收器之間)的資料通訊。

第 9B 圖描繪數位相框 9700 的實例。例如，在數位相框 9700 中，顯示部 9703 係結合於外殼 9701 之中。顯示部 9703 可顯示各式各樣的影像。例如，顯示部 9703 可顯示以數位相機或其類似物所取得之影像的資料，且如一般相框一樣地作用。

注意的是，數位相框 9700 係設置有操作部、外部連接端子(例如，USB 端子)、外接記憶體槽、及其類似物。

雖然可將該等組件設置於提供顯示部的表面之上，但針對數位相框 9700 的設計，較佳的是，將它們設置於側面或背面。例如，可將儲存由數位相機所取得之影像資料的記憶體插入於數位相框的外接記憶體槽中，以及可將影像資料轉移且顯示於顯示部 9703 之上。

數位相框 9700 可組構以無線地發射及接收資料。可使用其中所欲之影像資料係無線地轉移且顯示的結構。

第 10 圖係可攜帶式遊戲機且包含二外殼，外殼 9881 及外殼 9891；該等外殼係以接合部 9893 連接，以致可使該可攜帶式遊戲機打開或折疊。顯示部 9882 及顯示部 9883 係分別結合於外殼 9881 及外殼 9891 之中。

此外，第 10 圖中所描繪之可攜帶式遊戲機係設置有揚聲器部 9884，記錄媒體插入部 9886，LED 燈 9890，輸入裝置(操作鍵 9885，連接端子 9887，感測器 9888(具有測量力、位移、位置、速度、加速度、角速度、轉數、距離、光、液體、磁性、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電功率、輻射線、流率、濕度、梯度、振動、氣味、或紅外線之功能)，及微音器 9889)，及其類似物。不用多說地，可攜帶式娛樂機器的結構並未受限於上述，且可使用至少設置有此說明書中所揭示之薄膜電晶體的其他結構。該可攜帶式娛樂機器可適當地包含其他附屬裝備。第 10 圖中所描繪之可攜帶式遊戲機具有讀取記錄媒體中所儲存之程式或資料的功能，以及藉由無線通訊而與另一可攜帶式遊戲機分享資訊的功能。注意的

是，第 10 圖中所描繪之可攜帶式遊戲機的功能並未受限於上述該等功能，且該可攜帶式遊戲機可具有各式各樣的功能。

如上述，在其他實施例中所描述的顯示裝置可配置於諸如上述任一者之各式各樣電子器具的顯示面板之中。

注意的是，此實施例可與任一其他的實施例自由地結合。

本申請案係根據 2009 年 9 月 4 日在日本專利局所申請之日本專利申請案序號第 2009-204801 號，該申請案的全部內容係結合於本文以供參考之用。

【符號說明】

400，4001，4506，4006，4501：基板

402：閘極電極層

404：氧化物半導體層

417，4040，4540：導電層

422：源極導線層

426，426a，426b，4542：氧化物絕緣層

427，4021，4544，4546，4032，4041：絕緣層

428，4020：保護絕緣層

430：電容器導線層

431：電容器電極層

440，450，480，460，470，4010，4011，4509，4510：

薄膜電晶體

442，449，452，4548：連接電極層
 443：通道形成區
 453，4545：濾色層
 456：平坦化絕緣層
 458，4543：外覆層
 459，4520：隔板
 421a，421b，451a，451b：閘極電極層
 421c：閘極導線層
 424a：高電阻源極區
 424b：高電阻汲極區
 424c~424f，444c，444d：區域
 445a，455a：源極電極層
 445b，455b：汲極電極層
 446a，446b：氧化物導電層
 457a：像素電極層
 457b，4513，4517：電極
 1100：行動電話
 1101，1800，9701，9881，9891，1801，9601：外殼
 1102，9603，9882，9883，9607，9703：顯示部
 1103：操作鈕
 1104：外部連接埠
 1105，1803：揚聲器
 1106，1804，9889：微音器
 1802：顯示面板

1805，9609，9885：操作鍵
 1806：指引裝置
 1807：相機
 1808：外部連接端子
 1810：鍵盤
 1811：外部記憶體槽
 4002，4502：像素部
 4003，4503a，4503b：信號線驅動器電路
 4004，4504a，4504b：掃描線驅動器電路
 4005，4505：密封劑
 4008：液晶層
 4013：液晶元件
 4015，4515：連接端子電極
 4016，4516：端子電極
 4018，4518a：撓性印刷電路
 4019，4519：各向異性導電膜
 4030：像素電極
 4031：相對電極
 4507：充填物
 4511：發光元件
 4512：電激發光層
 9600：電視機
 9605：機架
 9610：遙控器

9700：數位相框

9884：揚聲器部

9886：記錄媒體插入部

9887：連接端子

9888：感測器

9890：LED 燈

9893：接合部

申請專利範圍

【請求項 1】一種顯示裝置，

在像素部包含電晶體、儲存電容器、以及與前述電晶體電連接的發光元件，

前述電晶體，包含：

閘極電極層，

位於前述閘極電極層上的第 1 絕緣層，

位於前述第 1 絕緣層上，包含 In 與 Ga 與 Zn 的氧化物半導體層，以及

與前述氧化物半導體層電連接，且與前述氧化物半導體層的上面接觸的源極電極層及汲極電極層，

其中，前述發光元件，包含第 1 電極、前述第 1 電極上的 EL 層、以及前述 EL 層上的第 2 電極，

其中，包含不與前述氧化物半導體層的通道形成區域重疊，且與前述氧化物半導體層的上面及側面接觸的第 2 絕緣層，

其中，包含與前述通道形成區域重疊，且與前述氧化物半導體層的上面接觸的第 3 絕緣層，

其中，前述第 2 絕緣層為與前述第 3 絕緣層不同的層，

其中，前述氧化物半導體層的前述通道形成區域，為比前述源極電極層及前述汲極電極層的各者與前述氧化物半導體層接觸的區域還高電阻區域，

其中，前述第 2 絕緣層，包含與前述儲存電容器重疊

的區域，

其中，前述第 1 電極，包含與前述通道形成區域重疊的區域、及與前述儲存電容器重疊的區域。

【請求項 2】一種顯示裝置，

在像素部包含電晶體、儲存電容器、以及與前述電晶體電連接的發光元件，

前述電晶體，包含：

閘極電極層，

位於前述閘極電極層上的第 1 絕緣層，

位於前述第 1 絕緣層上，包含 In 與 Ga 與 Zn 的氧化物半導體層，以及

與前述氧化物半導體層電連接，且與前述氧化物半導體層的上面接觸的源極電極層及汲極電極層，

其中，前述發光元件，包含第 1 電極、前述第 1 電極上的 EL 層、以及前述 EL 層上的第 2 電極，

其中，包含不與前述電晶體的通道形成區域重疊，且與前述氧化物半導體層的上面及側面接觸的第 2 絕緣層，

其中，包含與前述通道形成區域重疊，且與前述氧化物半導體層的上面接觸的第 3 絕緣層，

其中，前述第 2 絕緣層為與前述第 3 絕緣層不同的層，

其中，前述氧化物半導體層的前述通道形成區域，為比前述源極電極層及前述汲極電極層的各者與前述氧化物半導體層接觸的區域還高電阻區域，

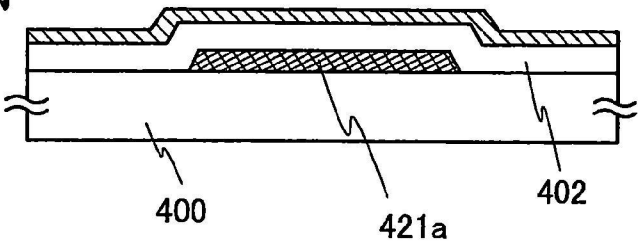
其中，前述第 2 絕緣層，包含與前述儲存電容器重疊的區域，

其中，前述第 1 電極，包含與前述通道形成區域重疊的區域、及與前述儲存電容器重疊的區域，

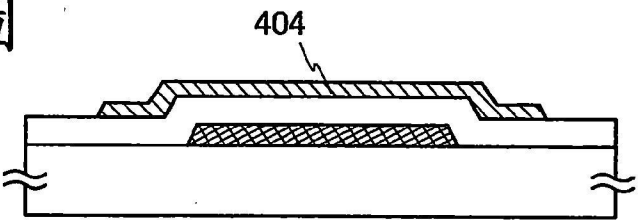
其中，前述儲存電容器包含前述第 1 絕緣層作為電介質。

圖式

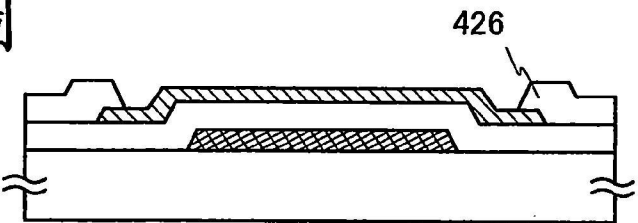
第1A圖



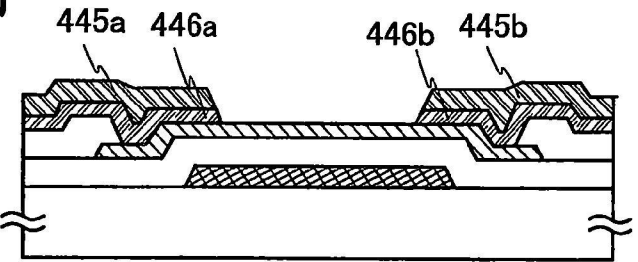
第1B圖



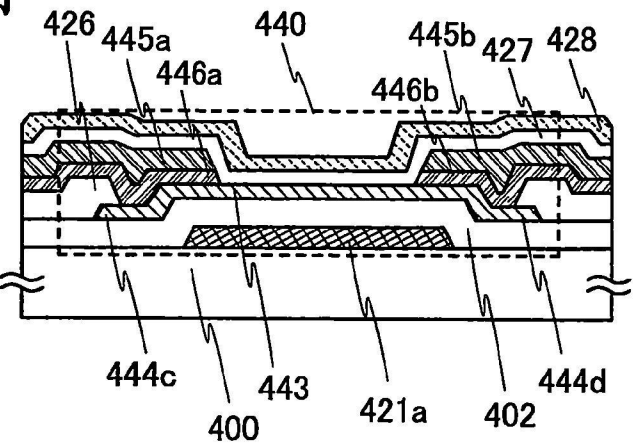
第1C圖



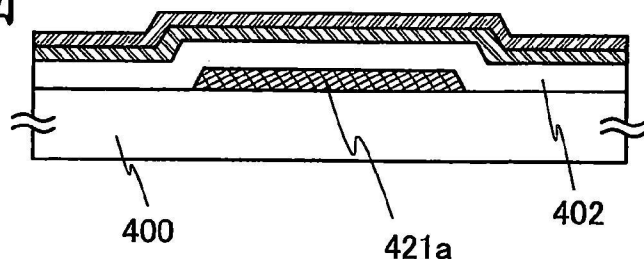
第1D圖



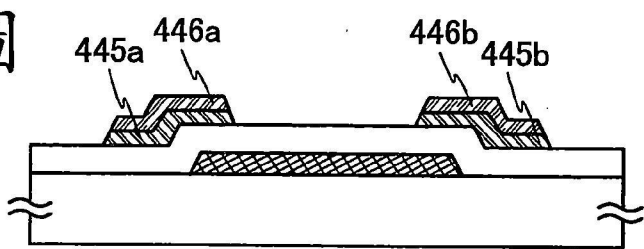
第1E圖



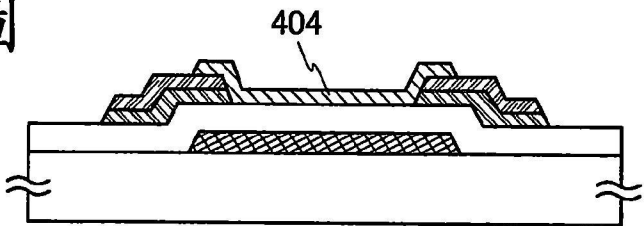
第2A圖



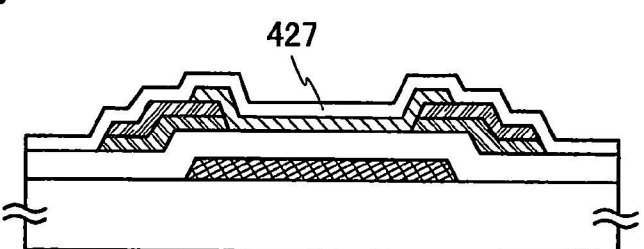
第2B圖



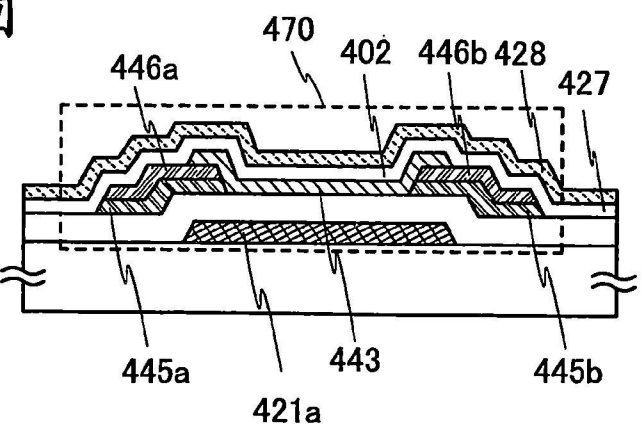
第2C圖



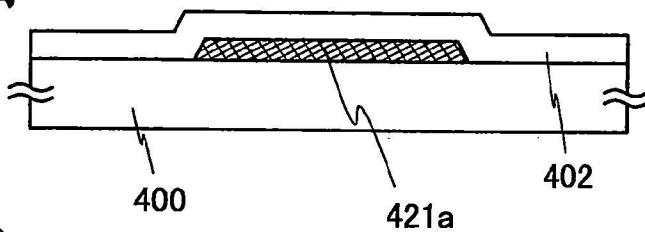
第2D圖



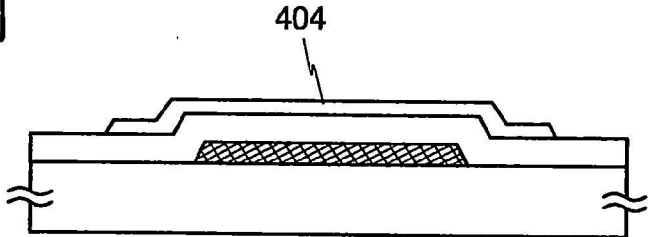
第2E圖



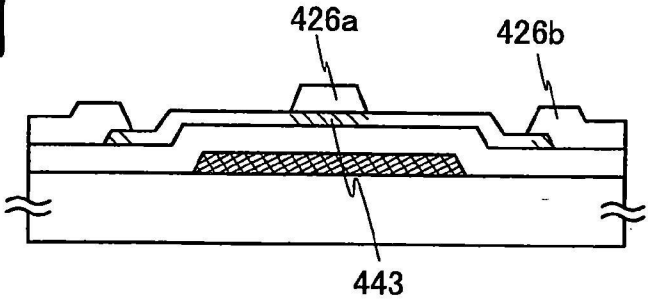
第3A圖



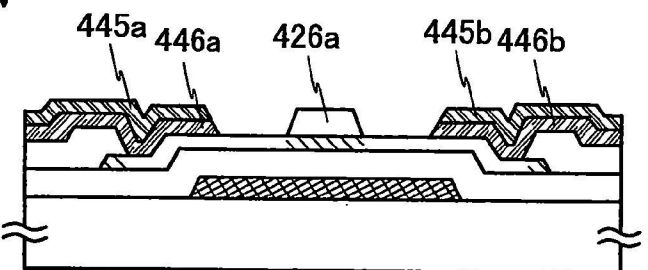
第3B圖



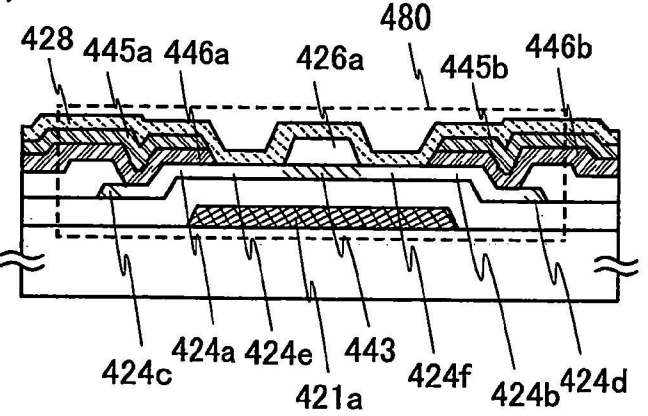
第3C圖



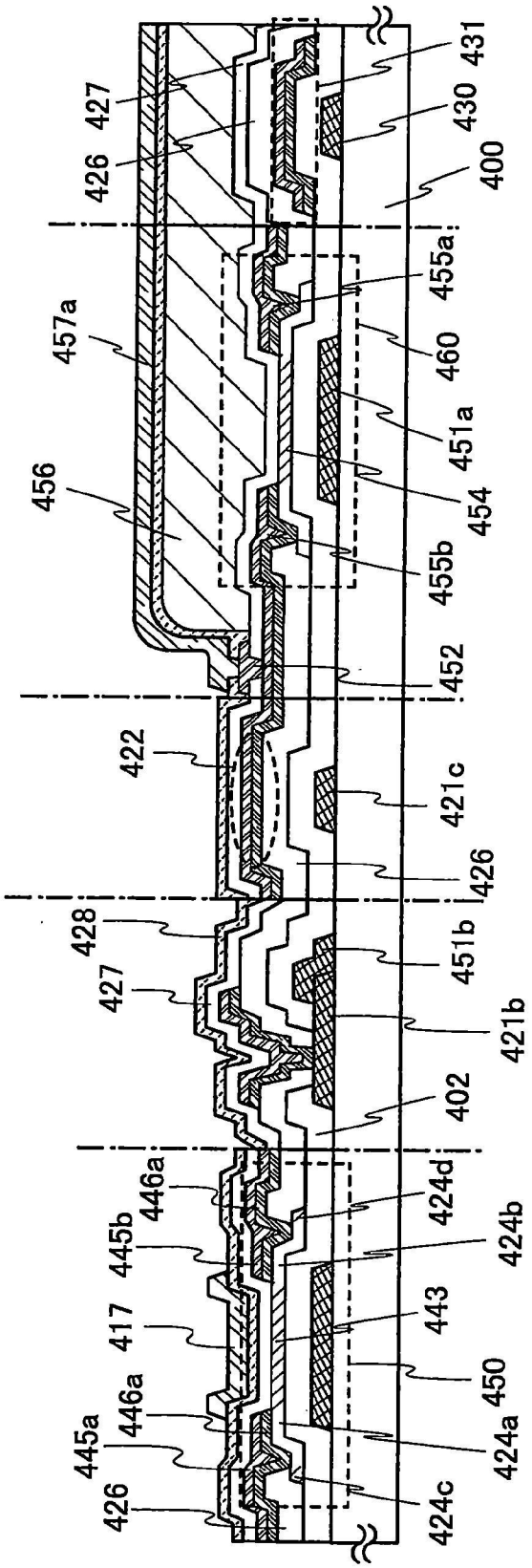
第3D圖



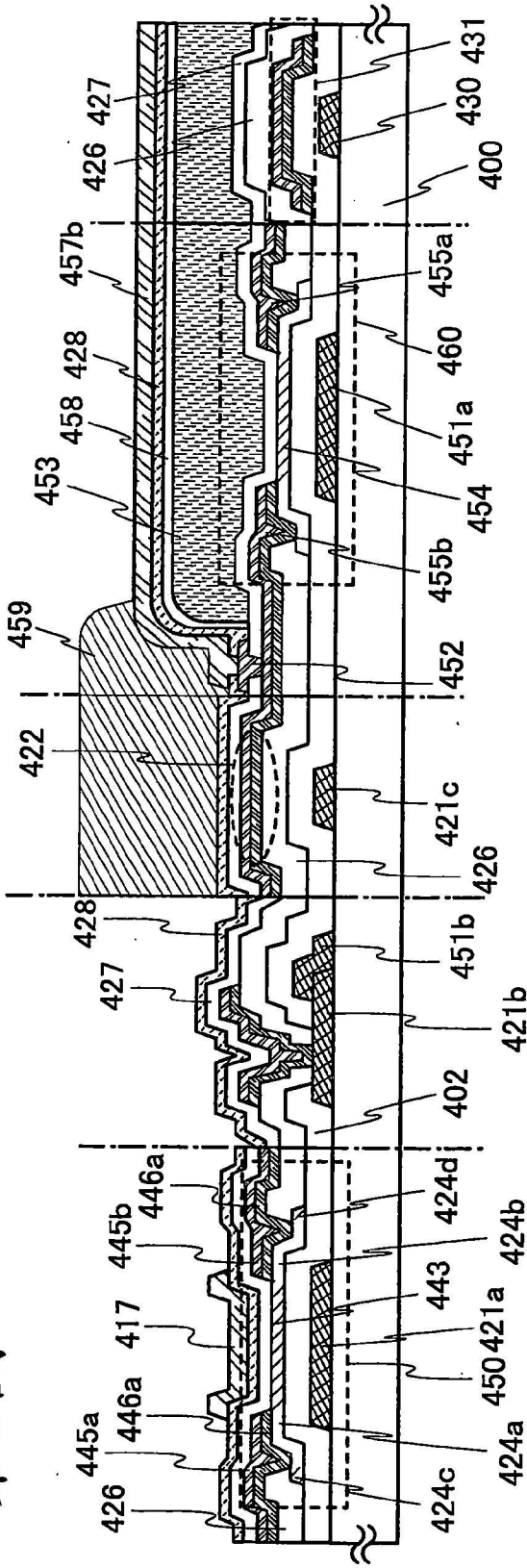
第3E圖



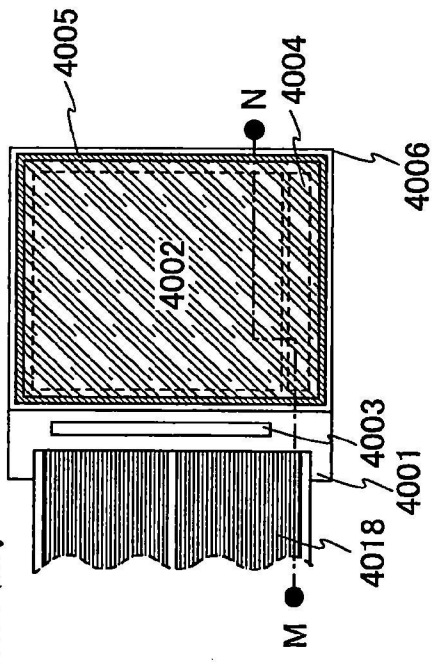
第4圖



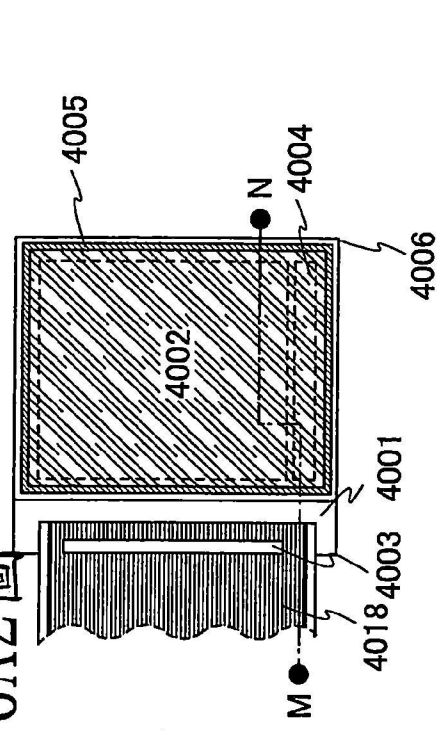
第5圖



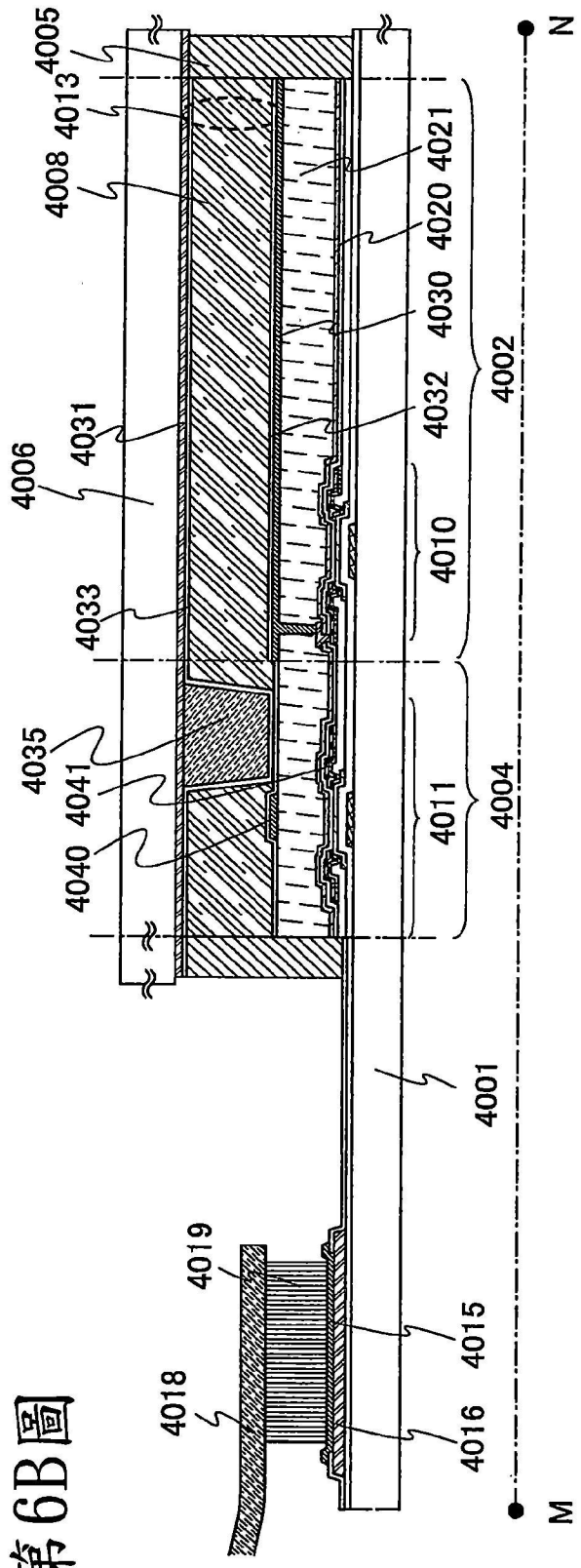
第6A1圖



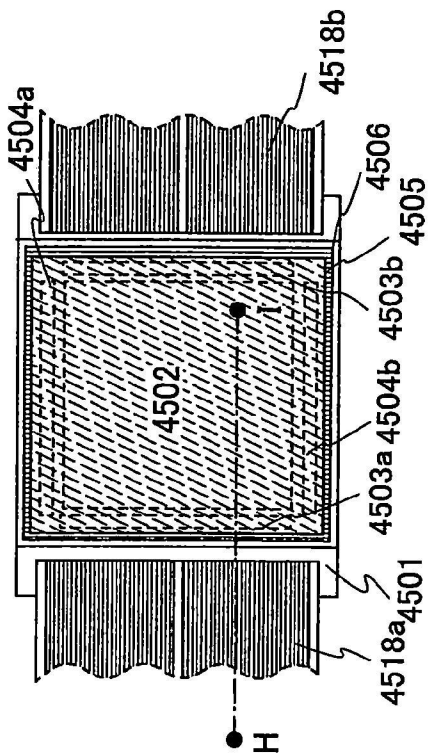
第6A2圖



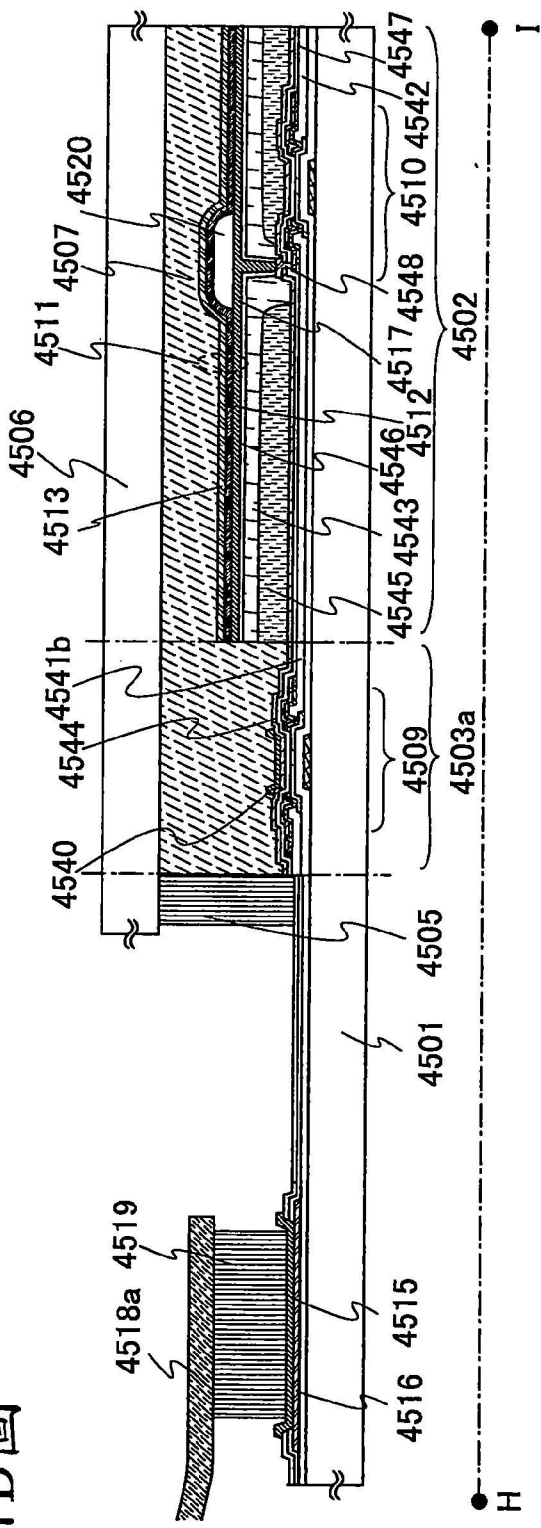
第6B圖



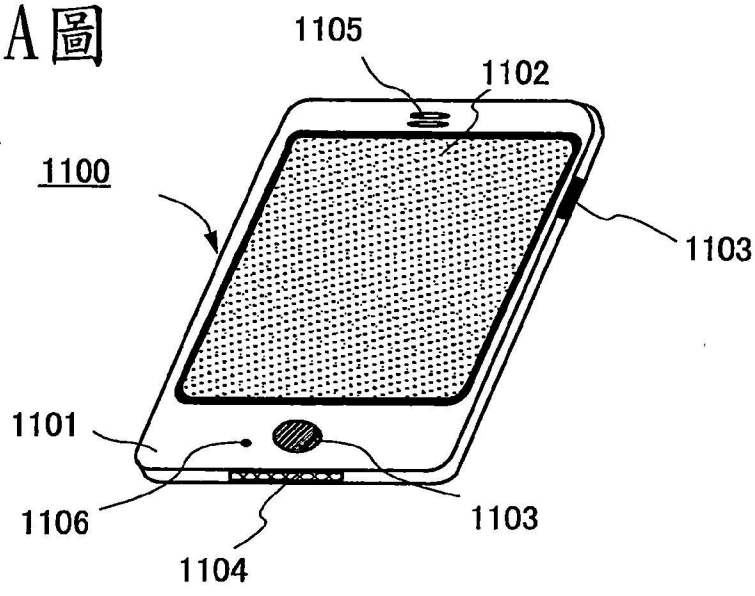
第7A圖



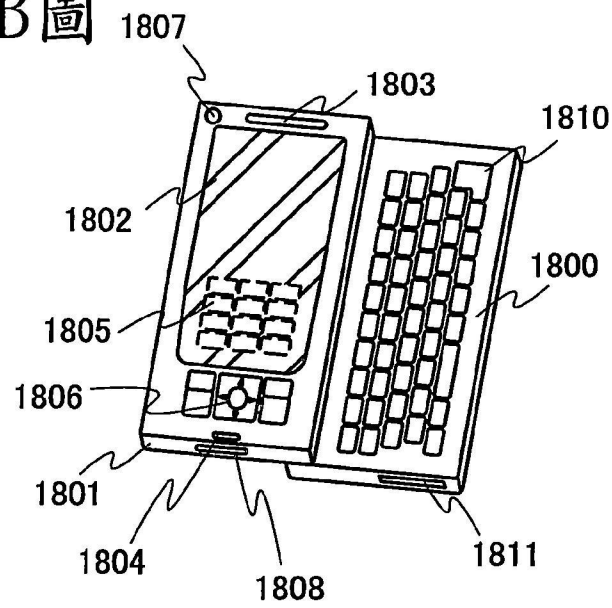
第7B圖



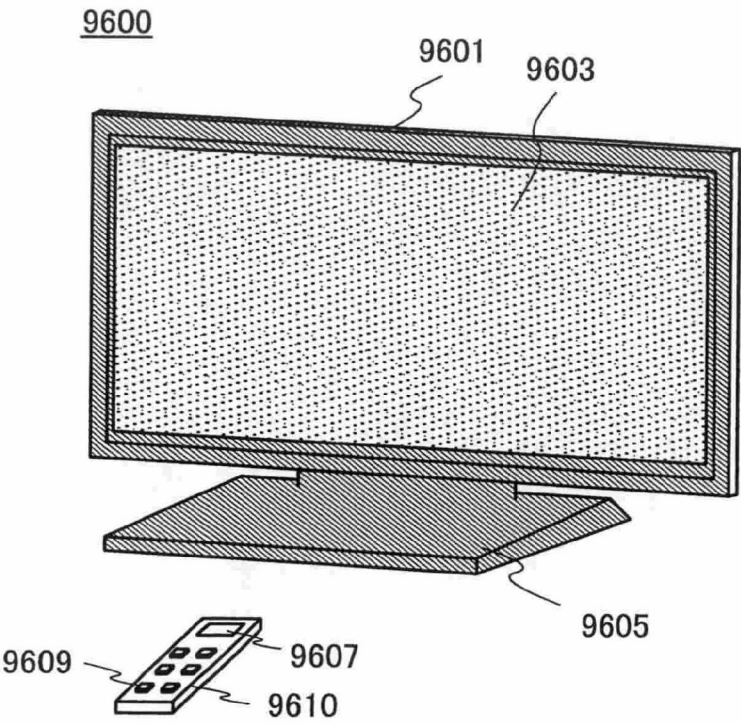
第8A圖



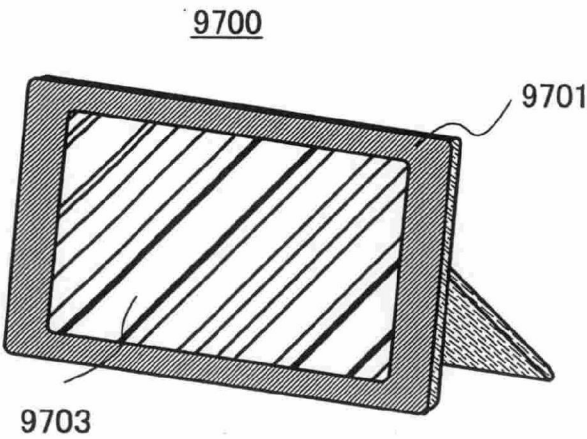
第8B圖



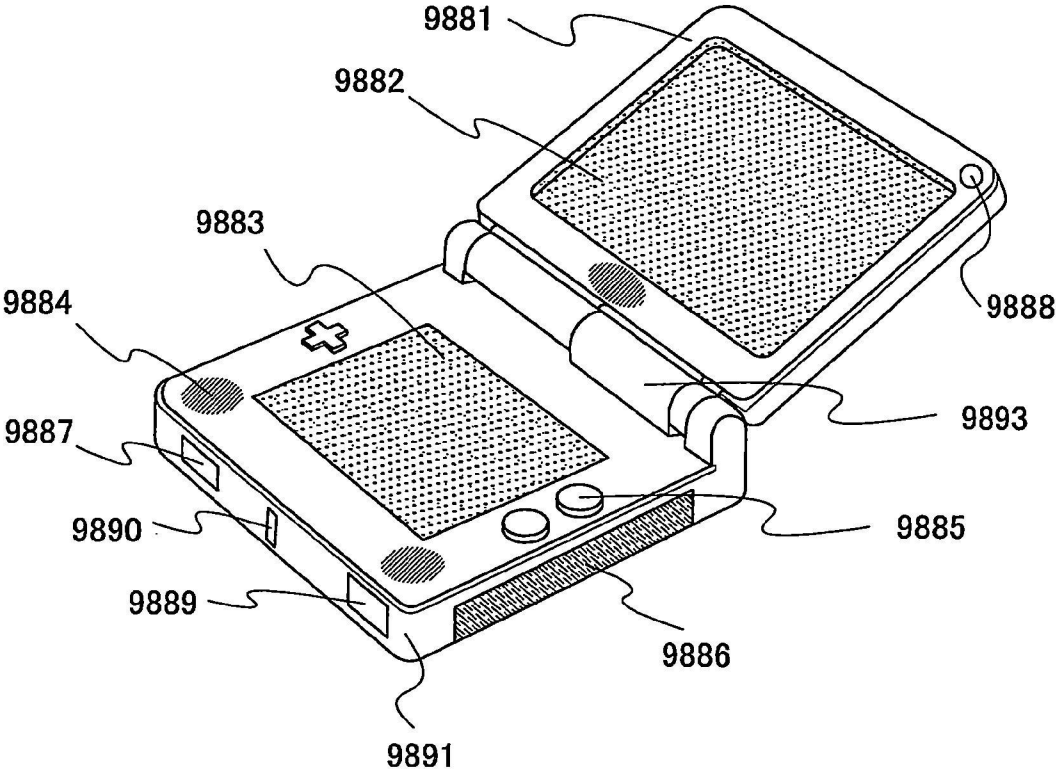
第9A圖



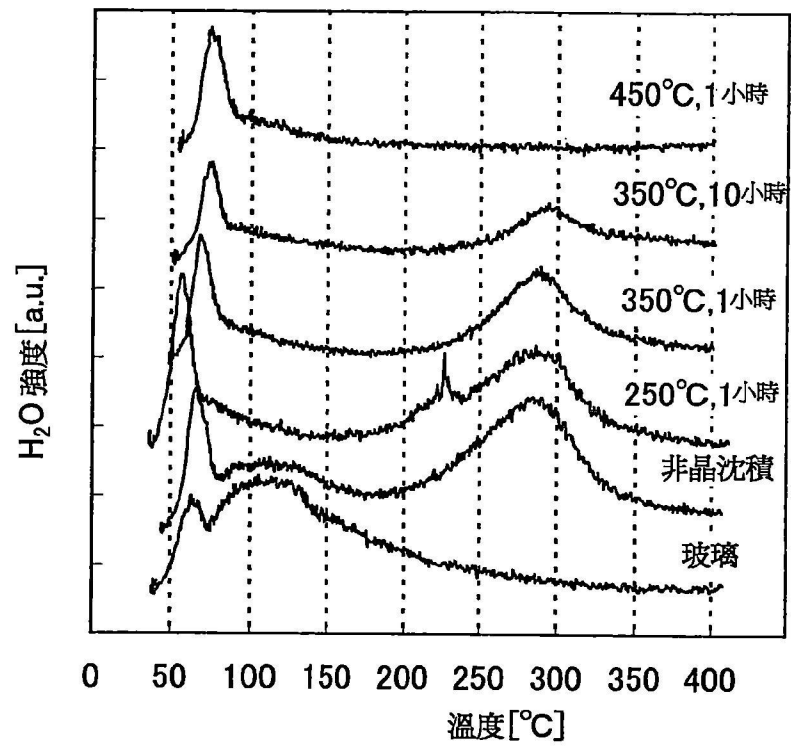
第9B圖



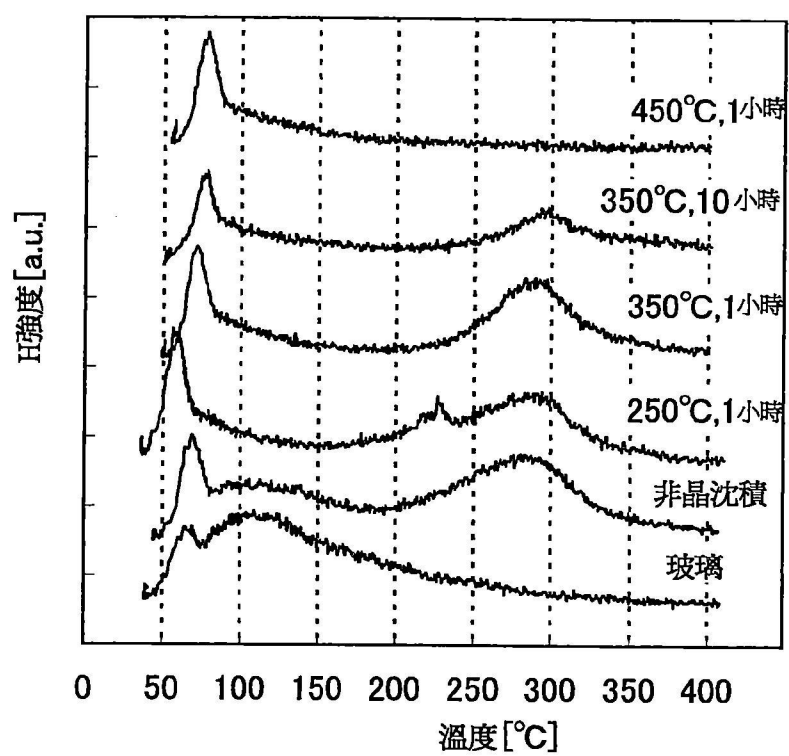
第10圖



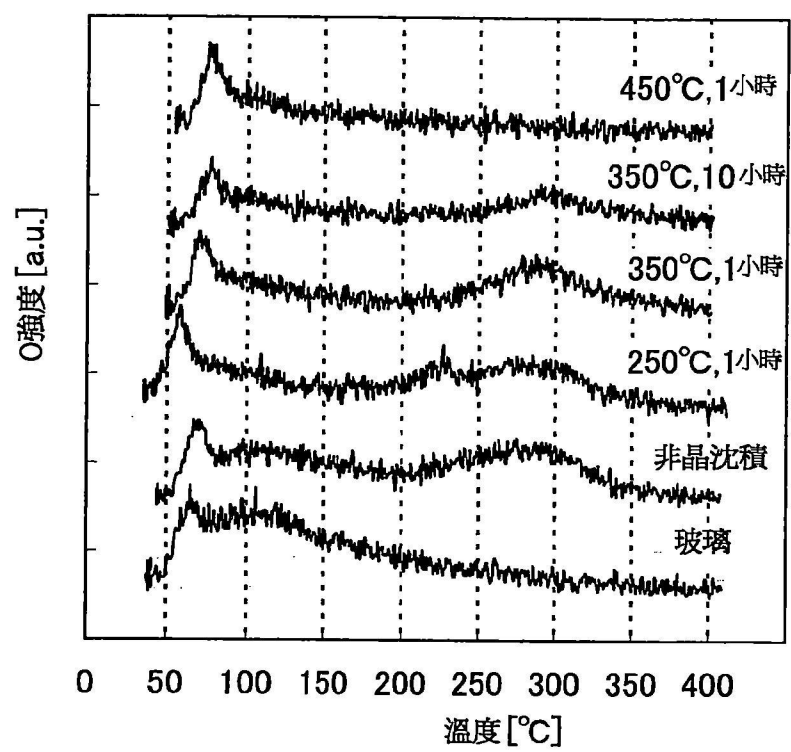
第11圖



第12圖



第13圖



第14圖

