

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4054090号
(P4054090)

(45) 発行日 平成20年2月27日(2008.2.27)

(24) 登録日 平成19年12月14日(2007.12.14)

(51) Int.Cl.

F I

G09G 5/00 (2006.01)

H04N 5/907 (2006.01)

G06F 12/00 (2006.01)

G09G 5/00 55OR

G09G 5/00 555J

H04N 5/907 B

G06F 12/00 58O

請求項の数 2 (全 6 頁)

(21) 出願番号 特願平9-238289
 (22) 出願日 平成9年9月3日(1997.9.3)
 (65) 公開番号 特開平10-108118
 (43) 公開日 平成10年4月24日(1998.4.24)
 審査請求日 平成16年5月13日(2004.5.13)
 (31) 優先権主張番号 708122
 (32) 優先日 平成8年9月3日(1996.9.3)
 (33) 優先権主張国 米国(US)

(73) 特許権者 591030868
 コンパック・コンピューター・コーポレー
 ション
 COMPAQ COMPUTER COR
 PORATION
 アメリカ合衆国テキサス州77070, ヒ
 ユーストン, ステイト・ハイウェイ 24
 9, 20555
 20555 State Highway
 249, Houston, Texas
 77070, United States
 of America

(74) 代理人 100089705
 弁理士 社本 一夫

最終頁に続く

(54) 【発明の名称】 記憶容量を増大可能なビデオ・バッファ及びその提供方法

(57) 【特許請求の範囲】

【請求項 1】

コンピュータ・システムにおいて、
 中央処理ユニットと、

第1のビデオ情報及び前記中央処理ユニットによって使用されるプログラム情報を記憶
 する第1のメモリと、

ルック・アヘッド・バッファと、第2のビデオ情報を記憶する第2のメモリとを含むビ
 デオ・コントローラと
 からなり、

前記ビデオ・コントローラは、前記第1のメモリに記憶された第1のビデオ情報の一部
 分を得て、該一部分を、前記第2のメモリに記憶された前記第2のビデオ情報をビデオ表
 示装置上に表示しつつ、前記ルック・アヘッド・バッファに記憶するように制御し、かつ、

前記ビデオ・コントローラは、前記ルック・アヘッド・バッファに記憶された前記第1
 のビデオ情報の前記一部分を、前記ビデオ表示装置上に表示させるよう制御する
 ことを特徴とするコンピュータ・システム。

【請求項 2】

コンピュータ・システムにおいて、ビデオ表示装置上に表示するためのビデオ情報を記
 憶しかつ検索するための方法において、

a) プログラム指令を実行する中央処理ユニットを提供するステップと、

b) 前記中央処理ユニットにおいて実行される前記プログラム指令を、第1のメモリに記

10

20

憶するステップと、

c) 第1のビデオ情報を、前記第1のメモリに記憶するステップと、

d) 第2のメモリとルック・アヘッド・バッファとを有するビデオ・コントローラを提供するステップと、

e) 前記第2のメモリに第2のビデオ情報を記憶するステップと、

f) 前記第1のメモリに記憶された前記第1のビデオ情報の一部分を取得して、該一部分を、前記第2のメモリに記憶された前記第2のビデオ情報をビデオ表示装置上に表示しつつ、前記ルック・アヘッド・バッファに記憶するステップと、

g) 前記ルック・アヘッド・バッファに記憶された前記第1のビデオ情報の前記一部分を、前記ビデオ表示装置上に表示するステップと、

h) 前記ステップf及び前記ステップgを、反復実行するステップと

からなることを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、コンピュータのビデオ・コントローラに関する。

【0002】

【従来の技術及び発明が解決しようとする課題】

パーソナル・コンピュータでは、情報の表示は、関連する専用のビデオ・メモリを備えた専用のビデオ・コントローラによって扱われるのが一般的である。専用のビデオ・メモリの一部は、コンピュータ・モニタ上に表示されるピクセルに対応するフレーム・バッファを有する。ビデオ・メモリのそれ以外の部分は、モーション・ビデオ・バッファと、離散的なアイコン（カーソルや、バッテリの寿命などのシステム機能を表示する「ポップアップ」など）のためのバッファと、それ以外のバッファとを含んでいる。

【0003】

フレーム・バッファは、一般的には、標準的な256K×16ビットのメモリ・アーキテクチャとして構成され、特定幅のビデオ・メモリ・インターフェースによって、書き込まれる。例えば、32ビット幅のビデオ・メモリ・インターフェースは1M（メガ）バイトのフレーム・バッファへのアクセスが可能であるし、64ビットのインターフェースであれば、2メガバイトのフレーム・バッファに対応することができる。ただし、フレーム・バッファに必要なメモリの容量は、ディスプレイの解像度と大きさによって、決定される。例えば、ピクセルのカラー深度当たり16ビットである1024×768ピクセルのディスプレイは、1.5メガバイトのフレーム・バッファを必要とする。このディスプレイに対応させるためには、2メガバイトの専用ビデオ・メモリが必要となるが、これでは、0.5メガバイトのメモリが「浪費」されることになる。

【0004】

【発明が解決しようとする課題】

コンピュータの製造業者及びユーザは、高解像度の表示を行うためにコストの犠牲を払ってでも大きいメモリ容量のビデオ専用のメモリを備える（そして、おそらくは、余分なメモリを浪費する）か、又は、低解像度の表示を受け入れるか、の選択を行う。この選択は、製造業者がビデオ・コントローラとビデオ専用ビデオ・メモリをすべて同じ半導体ダイ上に形成するにつれて、重要になってきている。これは、メモリのサイズの選択が、製造の間に固定されるからである。したがって、製造後に、ビデオ表示用に用いられるメモリの容量を必要に応じて可変できるようにすることが好ましく、本発明の目的は、このような装置及び方法を提供することである。

【0005】

【課題を解決するための手段】

上記した目的を達成するために、本発明のビデオ・バッファを提供する方法は、システム・メモリに追加のビデオ・バッファを確保しておくステップと、専用のビデオ・バッファと追加のビデオ・バッファとの使用を制御して複合的なビデオ・バッファを提供するス

10

20

30

40

50

テップとを含むことを特徴としている。上記した方法の実施例においては、次の特徴を含む。制御するステップは、ビデオ・コントローラによって、又は、システム・メモリ・コントローラによって行われ、追加のビデオ・バッファの一部を専用のビデオ・バッファの一部でインターリーブするステップを含む。専用のビデオ・バッファの一部は、ルック・アヘッド (look-ahead) ・バッファとして確保しておくことができる。専用のビデオ・バッファからのデータが表示のために読み出される間に、また、ルック・アヘッド・バッファからデータが表示のための読み出される間に、追加のビデオ・バッファからのデータは、ルック・アヘッド・バッファに格納される。

【 0 0 0 6 】

本発明の別の局面の装置は、ビデオ・コントローラと、ビデオ・コントローラに結合された専用のビデオ・バッファと、システムにおける追加のビデオ・バッファとを備え、専用のビデオ・バッファと追加のビデオ・バッファとは、複合的なビデオ・バッファを形成するように制御されることを特徴としている。上記装置の実施例は、次の特徴を含む。専用のビデオ・バッファと前記追加のビデオ・バッファとは、ビデオ・コントローラによって、又は、システム・メモリ・コントローラによって制御され複合的なビデオ・バッファを形成する。複合的なビデオ・バッファは、専用のビデオ・バッファと追加のビデオ・バッファとのインターリーブされた部分を含む。ルック・アヘッド・バッファを、ビデオ・コントローラに結合させることができる。

【 0 0 0 7 】

本発明の別の局面のコンピュータは、マイクロプロセッサと、マイクロプロセッサに結合されたビデオ・コントローラと、ビデオ・コントローラに結合された専用のビデオ・バッファと、システム・メモリにおける追加のビデオ・バッファとを備え、専用のビデオ・バッファと追加のビデオ・バッファとは、複合的なビデオ・バッファを形成するように制御されることを特徴としている。該コンピュータは、ビデオ・コントローラに結合されたディスプレイを含むことができる。

【 0 0 0 8 】

本発明の効果は、次の中の 1 つ又は複数を含む。専用のビデオ・メモリの基本的な容量は、追加的なメモリや新たなビデオ・コントローラ・カードを必要とせずに、より高い解像度での表示やより高いカラー深度のための必要に応じて、増加させることができる。追加のビデオ・メモリは、必要に応じて、動作中に ("on the fly") 実現することができる。追加の及び専用のビデオ・メモリをインターリーブすることにより、目立った遅延もなく、情報のとぎれのない (seamless) 表示が可能になる。

【 0 0 0 9 】

【発明の実施の形態】

図 1 を参照すると、追加のビデオ・バッファを実現するコンピュータ 10 は、CPU 12 と、システム・メモリ 14 と、システム・メモリ・コントローラ 15 と、キーボード 16 (又は、他のデータ入力装置) とを備え、これらすべてが、バス 18 (例えば、マイクロプロセッサ・バス、ISA バス、PCI バスなどの、1 又は複数の別個のバス・ライン) を介して結合されており、更に、ディスプレイ 24 に対して情報を提供するビデオ・コントローラ 20 を備え、該ビデオ・コントローラは、専用のビデオ・メモリ 22 (DRAM として構成されている) を有する。

【 0 0 1 0 】

図 2 を参照して、システム・メモリ 14 とビデオ・コントローラ 20 の詳細について説明する。ビデオ・コントローラ 20 は、システム・メモリ 14 から割り当てられた追加のビデオ・バッファ 42 b だけでなく、それ自身内の専用のビデオ・メモリ (DRAM) 22 中の主な専用のビデオ・バッファ 42 a も制御する。従って、ビデオ・コントローラ 20 は、これらの 2 つのバッファ領域 42 a 及び 42 b を合成して、複合的 (composite) なビデオ・フレーム・バッファを生じさせる。このような複合的なビデオ・フレーム・バッファを構築することは、表示装置のドライバがビデオ・コントローラの集積回路中に組み入れられているメモリの容量よりも多くを必要とする際に、便利である。すなわち、ビ

10

20

30

40

50

デオ・コントローラ 20 は、大きなメモリ容量の専用のビデオ・メモリを追加したり、新たなより大容量メモリ用のビデオ・コントローラを購入してインストールしたりすることなく、表示のそれぞれの必要性に、ダイナミックに対応することができる。

【0011】

追加のビデオ・バッファ 42b を実現するには、システム・メモリ 14 のある量が、コンピュータの BIOS を介して、又は、システム・メモリ・コントローラ 15 の修正を介して、配分解除 (deallocation) を要求し、これにより、ビデオ・コントローラ 20 による制御を可能にする。専用のビデオ・メモリ 22 は、メインストリームのアプリケーションに応じてサイズを決定できる。追加のビデオ・バッファ 42b は、より高い解像度及びディスプレイ・コンフィギュレーションの少なくとも一方を要求するユーザが、利用可能である。

10

【0012】

図 3 を参照すると、複合的なビデオ・フレーム・バッファ 40 が、専用のビデオ・バッファ 42a と 追加のビデオ・バッファ 42b とのインターリーブされた部分から構築されていることを示している。インターリーブすることにより、「より遅い」動作速度のシステム・メモリがバッファの一部に用いられているにもかかわらず、複合的なビデオ・フレーム・バッファからのデータ読み出し速度を適切なものにすることができる。これは、例えば、図 2 に示すように、専用のビデオ・メモリ 22 の一部に、ルック・アヘッド・ビデオ・バッファ 44 を含むことによって実現することができる。

【0013】

20

すなわち、ルック・アヘッド・ビデオ・バッファ 44 は、追加のビデオ・バッファ 42b からのデータの次のインターリーブされた部分のダイレクト・メモリ・アクセスを受け取ることができ、他方で、データの現在の部分は、専用のビデオ・バッファ 42a からディスプレイ 24 に読み出される。この局所的なデータが読み出された後、表示データの次の部分は、システム・メモリ 14 からではなく、ルック・アヘッド・ビデオ・バッファ 44 から直接に読み出すことができる。ルック・アヘッド・ビデオ・バッファ 44 は、より高速の専用ビデオ・メモリ 22 で実現されているので、複合的なビデオ・フレーム・バッファ 40 のインターリーブされた部分の間に、実質的な読み出し速度の低下はない。

【0014】

これ以外の実施例も、特許請求の範囲の範囲に含まれる。例えば、2つのビデオ・バッファの調整及び制御は、ビデオ・コントローラ 20 からではなく、システム・メモリ・コントローラ 15 によってもかまわない。より高速のシステムを用いる場合には、インターリーブは不要である。

30

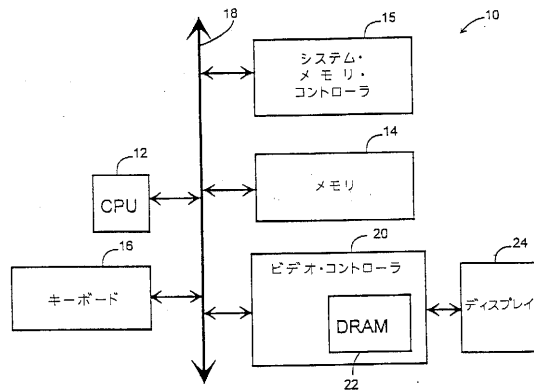
【図面の簡単な説明】

【図 1】 追加のビデオ・バッファを実現するための、本発明に係るコンピュータの概略ブロック図である。

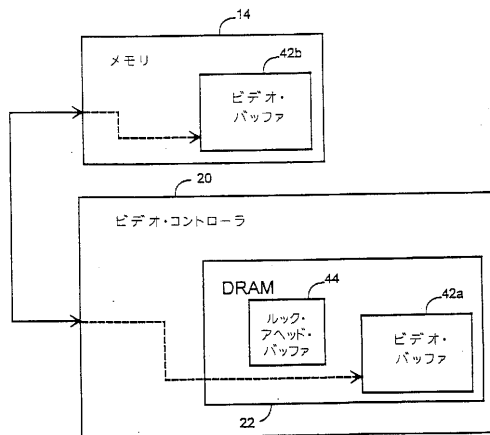
【図 2】 追加のビデオ・バッファを実現するための、本発明に係るビデオ・コントローラとシステム・メモリの概略ブロック図である。

【図 3】 本発明に係るインターリーブされたフレーム・バッファの概略図である。

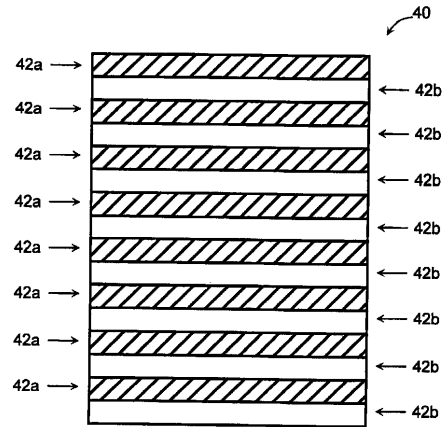
【図 1】



【図 2】



【図 3】



フロントページの続き

(74)代理人 100071124

弁理士 今井 庄亮

(74)代理人 100076691

弁理士 増井 忠弐

(74)代理人 100075236

弁理士 栗田 忠彦

(74)代理人 100075270

弁理士 小林 泰

(74)代理人 100096068

弁理士 大塚 住江

(72)発明者 ジェームズ・エル・ストーツ

アメリカ合衆国テキサス州77379, スプリング, セイスウッド 7507

審査官 後藤 亮治

(56)参考文献 米国特許第05335322(US, A)

特開平06-138856(JP, A)

米国特許第05659715(US, A)

特開平09-212417(JP, A)

特開平10-069428(JP, A)

国際公開第95/015527(WO, A1)

(58)調査した分野(Int.Cl., DB名)

G09G 5/00 - 5/42

G06F 12/00