

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 1 年 8 月 15 日 (2019.8.15)

【公表番号】特表 2019-517127 (P2019-517127A)

【公表日】令和 1 年 6 月 20 日 (2019.6.20)

【年通号数】公開・登録公報 2019-023

【出願番号】特願 2018-550501 (P2018-550501)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 3 K 19/003 (2006.01)

H 0 3 K 19/0175 (2006.01)

【F I】

H 0 1 L 27/04 H

H 0 3 K 19/003 2 3 0

H 0 3 K 19/0175 2 2 0

【手続補正書】

【提出日】令和 1 年 7 月 5 日 (2019.7.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

静電気放電 (ESD) 保護シリアルライザ/デシリアルライザ (SERDES) 差動ドライバ回路であって、

差動出力パッドに結合されたドレインをそれぞれが有する、第 1 のトランジスタドライバおよび第 2 のトランジスタドライバを含む入力/出力 (I/O) ドライバ回路と、

前記第 1 のトランジスタドライバのゲートに結合された第 1 のブリドライバインバータおよび前記第 2 のトランジスタドライバのゲートに結合された第 2 のブリドライバインバータを含み、電源端子と接地端子との間で選択的に結合される、ブリドライバ回路と、

前記 I/O ドライバ回路の前記電源端子、前記第 1 のトランジスタドライバ、および前記第 2 のトランジスタドライバの間で選択的に結合されるスイッチトランジスタと、

前記 I/O ドライバ回路の前記接地端子、前記第 1 のトランジスタドライバ、および前記第 2 のトランジスタドライバの間で選択的に結合されるコモンモードトランジスタと、

前記 I/O ドライバ回路の前記第 1 のトランジスタドライバおよび前記第 2 のトランジスタドライバから前記電源端子を選択的に分離するように構成され、前記 I/O ドライバ回路の前記第 1 のトランジスタドライバおよび前記第 2 のトランジスタドライバから前記接地端子を選択的に分離するように構成された ESD 検出器回路と

を備える、ESD 保護シリアルライザ/デシリアルライザ (SERDES) 差動ドライバ回路。

【請求項 2】

前記第 1 のブリドライバインバータを前記電源端子に選択的に結合する第 1 の p 型電界効果トランジスタ (PFET) スイッチと、

前記第 2 のブリドライバインバータを前記電源端子に選択的に結合する第 2 の PFET スイッチと

をさらに備え、前記第 1 の PFET スイッチおよび前記第 2 の PFET スイッチが、前記 ESD 検出器回路からのスイッチ制御信号に応答して開くように動作可能である、請求項 1 に記載の ESD

保護SERDES差動ドライバ回路。

【請求項 3】

前記第1のブリドライバインバータを前記接地端子に選択的に結合する第1のn型電界効果トランジスタ(NFET)スイッチと、

前記第2のブリドライバインバータを前記接地端子に選択的に結合する第2のNFETスイッチと

をさらに備え、前記第1のNFETスイッチおよび前記第2のNFETスイッチが、前記ESD検出器回路からの相補スイッチ制御信号に応答して開くように動作可能である、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 4】

前記ESD検出器回路が、

前記コモンモードトランジスタのゲートに結合されたドレイン、前記接地端子に結合されたソース、および前記ESD検出器回路からのスイッチ制御信号に結合されたゲートを有するn型電界効果トランジスタ(NFET)スイッチと、

通常動作の間に前記コモンモードトランジスタにバイアス電圧を供給し、静電気放電事象の間に前記コモンモードトランジスタに相補スイッチ制御信号を供給するように、前記スイッチ制御信号に従って動作可能なトランスミッションゲートと  
をさらに備える、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 5】

前記第1のトランジスタドライバおよび前記第2のトランジスタドライバが、n型電界効果トランジスタ(NFET)を備える、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 6】

モデムのためのI/O回路システム内に統合される、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 7】

ディスプレイドライバのためのI/O回路システム内に統合される、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 8】

スマートフォン、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定位置データユニットに統合される、請求項1に記載のESD保護SERDES差動ドライバ回路。

【請求項 9】

静電気放電(ESD)保護シリアライザ/デシリアライザ(SERDES)差動受信機回路であって、  
差動入力パッドに結合されたゲートおよび内部差動出力に結合されたドレインをそれぞれが有する、第1のトランジスタ受信機および第2のトランジスタ受信機を含む入力/出力(I/O)受信機回路と、

前記I/O受信機回路の電源端子と前記第1のトランジスタ受信機との間で選択的に結合される第1の負荷トランジスタ、および前記電源端子と前記第2のトランジスタ受信機との間で選択的に結合される第2の負荷トランジスタと、

前記I/O受信機回路の接地端子、前記第1のトランジスタ受信機、および前記第2のトランジスタ受信機の間で選択的に結合されるコモンモードトランジスタと、

前記I/O受信機回路の前記第1のトランジスタ受信機および前記第2のトランジスタ受信機から前記電源端子を選択的に分離するように構成され、前記I/O受信機回路の前記第1のトランジスタ受信機および前記第2のトランジスタ受信機から前記接地端子を選択的に分離するように構成されたESD検出器回路と

を備える、ESD保護シリアライザ/デシリアライザ(SERDES)差動受信機回路。

【請求項 10】

前記ESD検出器回路が、

前記コモンモードトランジスタのゲートに結合されたドレイン、前記接地端子に結合さ

れたソース、および前記ESD検出器回路からの相補スイッチ制御信号に結合されたゲートを有するn型電界効果トランジスタ(NFET)スイッチと、

通常動作の間に前記コモンモードトランジスタにn型制御信号を供給し、静電気放電事象の間に前記コモンモードトランジスタに前記相補スイッチ制御信号を供給するように、前記相補スイッチ制御信号に従って動作可能なトランスミッションゲートとをさらに備える、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 1】

前記ESD検出器回路が、  
前記第1の負荷トランジスタのゲートおよび前記第2の負荷トランジスタのゲートに結合されたドレイン、前記電源端子に結合されたソース、および前記ESD検出器回路からのスイッチ制御信号に結合されたゲートを有するp型電界効果トランジスタ(PFET)スイッチと

通常動作の間に前記第1の負荷トランジスタおよび前記第2の負荷トランジスタにp型制御信号を供給し、静電気放電事象の間に前記第1の負荷トランジスタおよび前記第2の負荷トランジスタに前記スイッチ制御信号を供給するように、前記スイッチ制御信号に従って動作可能なトランスミッションゲートとをさらに備える、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 2】

前記第1のトランジスタ受信機および前記第2のトランジスタ受信機が、n型電界効果トランジスタ(NFET)を備える、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 3】

モデムのI/O回路システム内に統合される、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 4】

ディスプレイドライバのI/O回路システム内に統合される、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 5】

スマートフォン、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定位置データユニットに統合される、請求項9に記載のESD保護SERDES差動受信機回路。

【請求項 1 6】

シリアライザ/デシリアライザ(SERDES)差動入力/出力(I/O)回路を保護する方法であって、

静電気放電事象を検出するステップと、

前記検出された静電気放電事象にตอบสนองして、前記SERDES差動I/O回路のI/Oトランジスタのペアから電源端子を選択的に分離するステップと、

前記検出された静電気放電事象にตอบสนองして、前記SERDES差動I/O回路のI/Oトランジスタの前記ペアから接地端子を選択的に分離するステップと、

第1のブリドライバインバータおよび第2のブリドライバインバータを含むブリドライバ回路によって、前記SERDES差動I/O回路のI/Oトランジスタの前記ペアを制御するステップであって、前記ブリドライバ回路は、前記電源端子と前記接地端子との間に選択的に結合される、ステップと

を含む、方法。

【請求項 1 7】

前記SERDES差動I/O回路をスマートフォン、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定位置データユニットに統合するステップをさらに含む、請求項16に記載の方法。

## 【請求項 18】

静電気放電(ESD)保護シリアライザ/デシリアライザ(SERDES)差動ドライバ回路であって、

差動出力パッドに結合されたドレインをそれぞれが有する、第1のトランジスタドライバおよび第2のトランジスタドライバを含む入力/出力(I/O)ドライバ回路と、

前記第1のトランジスタドライバのゲートに結合された第1のプリドライバインバータおよび前記第2のトランジスタドライバのゲートに結合された第2のプリドライバインバータを含み、電源端子と接地端子との間で選択的に結合される、プリドライバ回路と、

前記 I/Oドライバ回路の前記電源端子、前記第1のトランジスタドライバ、および前記第2のトランジスタドライバの間で選択的に結合されるスイッチトランジスタと、

前記 I/Oドライバ回路の前記接地端子、前記第1のトランジスタドライバ、および前記第2のトランジスタドライバの間で選択的に結合されるコモンモードトランジスタと、

前記 I/Oドライバ回路の前記第1のトランジスタドライバおよび前記第2のトランジスタドライバから前記電源端子を選択的に分離するための手段、ならびに前記 I/Oドライバ回路の前記第1のトランジスタドライバおよび前記第2のトランジスタドライバから前記接地端子を選択的に分離するための手段と

を含む、ESD保護シリアライザ/デシリアライザ(SERDES)差動ドライバ回路。

## 【請求項 19】

前記第1のプリドライバインバータを前記電源端子に選択的に結合する第1のp型電界効果トランジスタ(PFET)スイッチと、

前記第2のプリドライバインバータを前記電源端子に選択的に結合する第2のPFETスイッチと

をさらに備え、前記第1のPFETスイッチおよび前記第2のPFETスイッチが、スイッチ制御信号に応答して開くように動作可能である、請求項18に記載のESD保護SERDES差動ドライバ回路。

## 【請求項 20】

前記第1のプリドライバインバータを前記接地端子に選択的に結合する第1のn型電界効果トランジスタ(NFET)スイッチと、

前記第2のプリドライバインバータを前記接地端子に選択的に結合する第2のNFETスイッチと

をさらに備え、前記第1のNFETスイッチおよび前記第2のNFETスイッチが、相補スイッチ制御信号に応答して開くように動作可能である、請求項18に記載のESD保護SERDES差動ドライバ回路。

## 【請求項 21】

前記第1のトランジスタドライバおよび前記第2のトランジスタドライバが、n型電界効果トランジスタ(NFET)を備える、請求項18に記載のESD保護SERDES差動ドライバ回路。

## 【請求項 22】

モデムのためのI/O回路システム内に統合される、請求項18に記載のESD保護SERDES差動ドライバ回路。

## 【請求項 23】

ディスプレイドライバのためのI/O回路システム内に統合される、請求項18に記載のESD保護SERDES差動ドライバ回路。

## 【請求項 24】

スマートフォン、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定位置データユニットに統合される、請求項18に記載のESD保護SERDES差動ドライバ回路。