



(12) 发明专利

(10) 授权公告号 CN 103311254 B

(45) 授权公告日 2015. 08. 19

(21) 申请号 201310167898. 7

(56) 对比文件

(22) 申请日 2013. 05. 09

CN 102981334 A, 2013. 03. 20, 说明书

(73) 专利权人 深圳市华星光电技术有限公司

0026-0036 段, 图 1-5.

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

US 2002135709 A1, 2002. 09. 26, 说明书  
0034-0056 段, 图 6.

(72) 发明人 董成才

US 6091466 A, 1999. 03. 10, 说明书全文.

(74) 专利代理机构 深圳翼盛智成知识产权事务所 (普通合伙) 44300

审查员 王俊山

代理人 刁文魁 唐秀萍

(51) Int. Cl.

H01L 27/12(2006. 01)

权利要求书2页 说明书7页 附图4页

H01L 29/786(2006. 01)

H01L 29/423(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

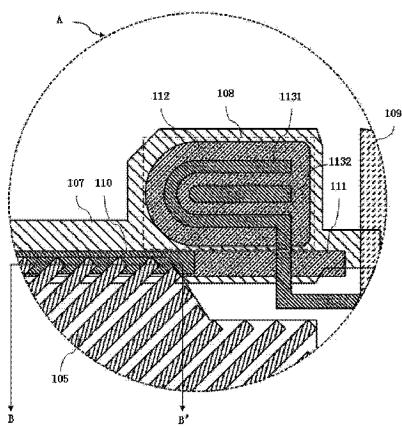
(54) 发明名称

显示装置及其制造方法

(57) 摘要

本发明公开了一种显示装置及其制造方法。

所述显示装置包括：一显示基板，包括多个像素单元；其中，所述像素单元包括薄膜晶体管，所述像素单元还包括：一栅极线材料层；一透明电极层，设置于所述栅极线材料层的法线正方向的上方，并且所述透明电极层与所述栅极线材料层在所述法线正方向上具有重叠部分；一半导体层；以及一金属层；所述半导体层与所述金属层均设置于所述栅极线材料层与所述透明电极层之间；在所述法线正方向上，所述半导体层与所述金属层部分或全部位于所述重叠部分中；所述金属层在所述法线正方向上位于所述半导体层的上方。本发明能使得显示装置上的储存电容较小，进而减小栅极线上的扫描信号的阻容延迟。



1. 一种显示装置，其特征在于，所述显示装置包括：

一显示基板，包括多个像素单元；

其中，所述像素单元包括薄膜晶体管，所述像素单元还包括：

一栅极线材料层；

一透明电极层，设置于所述栅极线材料层的法线正方向的上方，并且所述透明电极层与所述栅极线材料层在所述法线正方向上具有重叠部分；

一半导体层；以及

一金属层；

所述半导体层与所述金属层均设置于所述栅极线材料层与所述透明电极层之间；

在所述法线正方向上，所述半导体层与所述金属层部分或全部位于所述重叠部分中；

所述金属层在所述法线正方向上位于所述半导体层的上方；

所述栅极线材料层、所述半导体层、所述金属层和所述透明电极层是在所述法线正方向上依先后次序设置在一起的，所述栅极线材料层与所述半导体层构成第一个电容，所述半导体层与所述金属层构成第二个电容，所述金属层和所述透明电极层构成第三个电容，所述第一个电容、所述第二个电容和所述第三个电容串联；

所述栅极线材料层与所述透明电极层之间的距离为所述金属层的厚度 1.01 倍至 10 倍。

2. 根据权利要求 1 所述的显示装置，其特征在于，所述半导体层与所述薄膜晶体管中的通道层属于同一层；

所述金属层与所述薄膜晶体管中的源极 / 漏极金属层属于同一层。

3. 根据权利要求 2 所述的显示装置，其特征在于，所述栅极线材料层与所述半导体层之间夹有第一绝缘层，所述金属层与所述透明电极层之间夹有第二绝缘层。

4. 根据权利要求 1 所述的显示装置，其特征在于，所述半导体层为非晶硅层。

5. 一种显示装置的制造方法，其特征在于，所述方法包括以下步骤：

在所述显示装置的显示基板上形成栅极线材料层；

按先后顺序在所述栅极线材料层的法线正方向的表面上形成半导体层和金属层；

沿所述法线正方向，在所述金属层的上表面上形成透明电极层，所述透明电极层与所述栅极线材料层在所述法线正方向上具有重叠部分；

所述半导体层与所述金属层均设置于所述栅极线材料层与所述透明电极层之间，并且在所述法线正方向上，所述半导体层与所述金属层部分或全部位于所述重叠部分中，所述金属层在所述法线正方向上位于所述半导体层的上方。

6. 根据权利要求 5 所述的显示装置的制造方法，其特征在于，所述半导体层与所述显示基板的薄膜晶体管中的通道层属于同一层；

所述金属层与所述薄膜晶体管中的源极 / 漏极金属层属于同一层。

7. 根据权利要求 5 或 6 所述的显示装置的制造方法，其特征在于，所述栅极线材料层和所述半导体层之间还包括第一绝缘层，所述金属层和所述透明电极层之间还包括第二绝缘层，所述方法还包括以下步骤：

在形成所述栅极线材料层后，在所述栅极线材料层的法线正方向的表面上形成第一绝缘层；

沿所述法线正方向,在所述金属层的上表面上形成所述第二绝缘层;

所述方法中,在所述金属层的上表面上形成透明电极层的步骤为:

沿所述法线正方向,在所述第二绝缘层的上表面上形成所述透明电极层。

8. 根据权利要求 5 所述的显示装置的制造方法,其特征在于,所述栅极线材料层与所述透明电极层之间的距离为所述金属层的厚度 1.01 倍至 10 倍。

9. 根据权利要求 5 所述的显示装置的制造方法,其特征在于,所述半导体层为非晶硅层。

## 显示装置及其制造方法

### 【技术领域】

[0001] 本发明涉及显示技术领域，特别涉及一种显示装置及其制造方法。

### 【背景技术】

[0002] 传统的显示装置的像素单元中，栅极线 (Gate Line) 与位于其上的透明电极 (ITO) 形成有储存电容 (Cst)，该储存电容可以用于提高显示装置的开口率。

[0003] 但是，该储存电容会成为栅极线的电容负载，这会增加栅极线上的扫描信号的阻容延迟 (RC Delay)。

[0004] 要减小阻容延迟，需要减小储存电容。而减小该储存电容的一种解决方案是减少上述栅极线与透明电极的有效面积（栅极线与透明电极重叠的部分）。

[0005] 在实践中，发明人发现现有技术至少存在以下问题：

[0006] 该储存电容的有效面积的改变在制程中有较高的要求。曝光对位不准（曝光位置发生变动）、蚀刻不均匀等都会造成无法实现准确地改变该储存电容的有效面积的效果。

[0007] 因此，减少储存电容的有效面积这一技术方案不能有效地实现减小储存电容这一技术效果。

[0008] 故，有必要提出一种新的技术方案，以解决上述技术问题。

### 【发明内容】

[0009] 本发明的一个目的在于提供一种显示装置，其能使得显示装置的栅极线材料层与透明电极层所形成的储存电容较小，进而减小栅极线上的扫描信号的阻容延迟。

[0010] 为解决上述问题，本发明的技术方案如下：

[0011] 一种显示装置，所述显示装置包括：一显示基板，包括多个像素单元；其中，所述像素单元包括薄膜晶体管，所述像素单元还包括：一栅极线材料层；一透明电极层，设置于所述栅极线材料层的法线正方向的上方，并且所述透明电极层与所述栅极线材料层在所述法线正方向上具有重叠部分；一半导体层；以及一金属层；所述半导体层与所述金属层均设置于所述栅极线材料层与所述透明电极层之间；在所述法线正方向上，所述半导体层与所述金属层部分或全部位于所述重叠部分中；所述金属层在所述法线正方向上位于所述半导体层的上方；所述栅极线材料层、所述半导体层、所述金属层和所述透明电极层是在所述法线正方向上依先后次序设置在一起的，所述栅极线材料层与所述半导体层构成第一个电容，所述半导体层与所述金属层构成第二个电容，所述金属层和所述透明电极层构成第三个电容，所述第一个电容、所述第二个电容和所述第三个电容串联；所述栅极线材料层与所述透明电极层之间的距离为所述金属层的厚度 1.01 倍至 10 倍。

[0012] 在上述显示装置中，所述半导体层与所述薄膜晶体管中的通道层属于同一层；所述金属层与所述薄膜晶体管中的源极 / 漏极金属层属于同一层。

[0013] 在上述显示装置中，所述栅极线材料层与所述半导体层之间夹有第一绝缘层，所述金属层与所述透明电极层之间夹有第二绝缘层。

[0014] 在上述显示装置中,所述半导体层为非晶硅层。

[0015] 本发明的另一个目的在于提供一种显示装置的制造方法,其能使得显示装置的栅极线材料层与透明电极层所形成的储存电容较小,进而减小栅极线上的扫描信号的阻容延迟。

[0016] 一种显示装置的制造方法,所述方法包括以下步骤:在所述显示装置的显示基板上形成栅极线材料层;按先后顺序在所述栅极线材料层的法线正方向的表面上形成半导体层和金属层;沿所述法线正方向,在所述金属层的上表面上形成透明电极层,所述透明电极层与所述栅极线材料层在所述法线正方向上具有重叠部分;所述半导体层与所述金属层均设置于所述栅极线材料层与所述透明电极层之间,并且在所述法线正方向上,所述半导体层与所述金属层部分或全部位于所述重叠部分中,所述金属层在所述法线正方向上位于所述半导体层的上方。

[0017] 在上述显示装置的制造方法中,所述半导体层与所述显示基板的薄膜晶体管中的通道层属于同一层;所述金属层与所述薄膜晶体管中的源极/漏极金属层属于同一层。

[0018] 在上述显示装置的制造方法中,所述栅极线材料层和所述半导体层之间还包括第一绝缘层,所述金属层和所述透明电极层之间还包括第二绝缘层,所述方法还包括以下步骤:在形成所述栅极线材料层后,在所述栅极线材料层的法线正方向的表面上形成第一绝缘层;沿所述法线正方向,在所述金属层的上表面上形成所述第二绝缘层;所述方法中,在所述金属层的上表面上形成透明电极层的步骤为:沿所述法线正方向,在所述第二绝缘层的上表面上形成所述透明电极层。

[0019] 在上述显示装置的制造方法中,所述栅极线材料层与所述透明电极层之间的距离为所述金属层的厚度1.01倍至10倍。

[0020] 在上述显示装置的制造方法中,所述半导体层为非晶硅层。

[0021] 相对现有技术,本发明由于在栅极线材料层和透明电极层之间设置有半导体层和金属层,因此增加了栅极线材料层和透明电极层之间的距离,从而减小了栅极线材料层和透明电极层所形成的储存电容。

[0022] 为让本发明的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

## 【附图说明】

[0023] 图1A为本发明的显示装置的第一实施例的示意图;

[0024] 图1B为图1中区域A的局部视图;

[0025] 图2为图1B中B-B'截面的示意图;

[0026] 图3为本发明的显示装置的制造方法的第一实施例的流程图;

[0027] 图4为本发明的显示装置的制造方法的第二实施例的流程图。

## 【具体实施方式】

[0028] 以下各实施例的说明是参考附加的图式,用以示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用

以限制本发明。

[0029] 本发明的显示装置可以是LCD(Liquid Crystal Display, 液晶显示装置), 也可以是OLED(Organic Light-Emitting Diode, 有机发光二极管显示装置)。以LCD为例, 本发明的显示装置可包括显示面板及背光模块、扫描驱动电路、数据驱动电路、时钟信号生成电路、电源等等。其中, 显示面板包括薄膜晶体管阵列基板、彩色滤光片基板、液晶层、第一偏光片、第二偏光片等等, 彩色滤光片基板设置于薄膜晶体管阵列基板之上, 液晶层设置于彩色滤光片基板和薄膜晶体管阵列基板之间, 第一偏光片和第二偏光片分别设置在显示面板的入光侧和出光侧。薄膜晶体管阵列基板包括有多个像素单元、多条栅极线(扫描线)、多条数据线、多个薄膜晶体管、多个像素电极(透明电极), 栅极线、数据线、像素电极与薄膜晶体管(三极管)的三极连接。像素电极用于通过改变电场控制液晶层中的液晶分子的转向。在其它类型的显示装置中, 彩色滤光片基板和薄膜晶体管阵列基板亦可配置在同一显示基板上。

[0030] 参考图1A、图1B以及图2, 图1A为本发明的显示装置的第一实施例的示意图, 图1B为图1中区域A的局部视图, 图2为图1B中B-B'截面的示意图。

[0031] 图1A所示的显示装置100中仅示意了一个像素单元中的第一子像素, 所述第一子像素设置于基板(玻璃基板、塑料基板)101上, 所述第一子像素包括第一栅极线(扫描线)102、第一薄膜晶体管103、第一数据线104、第一通孔106、第一像素电极105。与所述第一子像素相邻的第二子像素包括有第二栅极线(扫描线)107、第二薄膜晶体管108、第二数据线109、第二像素电极(图中未示出)、第二通孔(图中未示出)。栅极线与透明电极所形成的储存电容有以下两种情况: 第一种情况是所述第一栅极线102与所述第一透明电极105形成所述储存电容; 第二种情况是所述第二栅极线107与所述第一透明电极105形成所述储存电容。图1A和图1B以上述第二种情况来看, 关于第一种情况的说明可以据此类推得出。

[0032] 本实施例的显示装置100包括显示基板, 其中所述显示基板包括多个像素单元, 每一所述像素单元包括薄膜晶体管(第二薄膜晶体管108)、数据线(第二数据线109)、栅极线(第二栅极线/扫描线107, 与栅极线材料层对应)、像素电极(第一像素电极105, 与透明电极层对应), 所述透明电极层105设置于所述栅极线材料层107的法线正方向的上方, 并且所述透明电极层105与所述栅极线材料层107在所述法线正方向上具有重叠部分, 从而, 所述栅极线材料层107和所述透明电极层105形成储存电容。

[0033] 在所述重叠部分处, 所述显示装置100的像素单元还包括半导体层111以及金属层110, 所述半导体层111与所述金属层110均设置于所述栅极线材料层107与所述透明电极层105之间。

[0034] 在所述法线正方向上, 所述半导体层111与所述金属层110部分或全部位于所述重叠部分中。

[0035] 所述金属层110在所述法线正方向上位于所述半导体层111的上方, 如图2所示。

[0036] 在本实施例中, 所述栅极线材料层107与所述半导体层111之间夹有第一绝缘层201, 所述金属层110与所述透明电极层105之间夹有第二绝缘层202。所述第一绝缘层201和第二绝缘层202的形成可以集成于同一层别上其它部件的绝缘层制程中, 即, 在制作同一层别上其它部件的绝缘层的过程中形成位于储存电容部位的所述第一绝缘层201和所

述第二绝缘层 202。

[0037] 在本实施例中,所述栅极线材料层 107、所述半导体层 111、所述金属层 110 和所述透明电极层 105 在所述法线正方向上依先后次序设置在一起,所述栅极线材料层 107 与所述半导体层 111 构成一个电容,所述半导体层 111 与所述金属层 110 构成另一个电容,所述金属层 110 和所述透明电极层 105 构成第三个电容,这三个电容是串联关系。电容串联会降低总电容,因此储存电容的值得到降低。从另外一个角度来讲,由于在栅极线材料层 107 和透明电极层 105 之间设置有半导体层 111 和金属层 110,因此增加了栅极线材料层 107 和透明电极层 105 之间的距离,从而减小了栅极线材料层 107 和透明电极层 105 所形成的储存电容。

[0038] 在本实施例中,所述栅极线材料层 107 与所述透明电极层 105 之间的距离为所述金属层 110 的厚度 1.01 倍至 10 倍,即,在所述法线正方向上,所述栅极线材料层 107 与所述透明电极层 105 之间的距离 D 为所述金属层 110 的厚度 H 的 1.01 倍至 10 倍,即,所述距离 D 与所述厚度 H 的比值的范围是 :1.01 至 10,例如,所述比值的取值可以是 10、5.287、3.01、1.15、1.01 等等。所述比值的取值越小,则所述栅极线材料层 107 与所述透明电极层 105 所形成的储存电容的电容值越小,原因是 :一方面,所增加的金属层 110 的厚度使得所述栅极线材料层 107 与所述透明电极层 105 之间的距离 D 增大了,即,使得所述储存电容减小了;另一方面,不同于绝缘材料(氮化硅(绝缘层)的介电常数约为 7),所述金属层 110 的金属性质使得所述储存电容减小了。

[0039] 在本实施例中,所述半导体层 111 与所述薄膜晶体管(第二薄膜晶体管 108)中的通道层 112 属于同一层,所述金属层 110 与所述薄膜晶体管(第二薄膜晶体管 108)中的源极 1131/漏极 1132 金属层属于同一层。所述半导体层 111 的材料可以与所述通道层 112 使用同一种材料,所述半导体层 111 与所述通道层 112 在制程上可以在同一道工序中形成,同理,所述金属层 110 可以与所述源漏极金属层 1131、1132 使用同一种材料,所述金属层 110 可以与所述源漏极金属层 1131、1132 在同一道工序中形成。这样,有利于简化制程。

[0040] 此外,在本实施例中,由于所述栅极线材料层 107 和所述透明电极层 105 均是导体,使用第一绝缘层 201 和第二绝缘层 202 将半导体层 111 和金属层 110 隔开,防止了因金属层 110、半导体层 111 分别和透明电极层 105、栅极线材料层 107 接触而使得透明电极层 105 和金属层 110 结合成储存电容的一个极板,栅极线材料层 107 与半导体层 111 结合成储存电容的另一个极板,从而防止了该储存电容的两极板间的距离减小(储存电容增大)。

[0041] 本发明的显示装置 100 的第二实施例与上述第一实施例相似,不同之处在于 :所述距离 D 与所述厚度 H 的比值的范围是 :1.01 至 2,例如,所述比值的取值可以是 2、1.7、1.55、1.32、1.226、1.1、1.05、1.01 等等。

[0042] 本发明的显示装置 100 的第三实施例与上述第一或第二实施例相似,不同之处在于 :所述距离 D 与所述厚度 H 的比值的范围是 :1.01 至 1.5,例如,所述比值的取值可以是 1.5、1.4、1.37、1.18、1.01 等等。

[0043] 在上述第一至第三实施例的任意一个实施例中,所述半导体层 111 为非晶硅层。所述非晶硅层的形成可以集成于同一层别上其它部件的非晶硅层制程中,即在制作同一层别上其它部件的非晶硅层的过程中形成位于储存电容部位的所述非晶硅层。

[0044] 作为一种可选方案,在所述法线正方向上,所述金属层 110 置于所述半导体层 111

的下方。所述金属层 110 与所述栅极线材料层 107 之间夹有第一绝缘层 201，所述透明电极层 105 与所述半导体层 111 之间夹有第二绝缘层 202。也就是说，在所述半导体层 111 所在的层别中，位于所述储存电容部位的是半导体材料，而位于其它部位的可以是其它材料；同样，在所述金属层 110 所在的层别中，位于所述储存电容部位的是金属材料，而位于其它部位的可以是其它材料。

[0045] 参考图 3, 图 3 为本发明的显示装置 100 的制造方法的第一实施例的流程图。

[0046] 本实施例的显示装置 100 的制造方法包括以下步骤：

[0047] 步骤 301, 在所述显示装置 100 的显示基板上形成栅极线材料层 107。

[0048] 步骤 302 和步骤 303, 按先后顺序在所述栅极线材料层 107 的法线正方向的表面上形成半导体层 111 和金属层 110, 即, 在步骤 301 中, 沿所述法线正方向, 在所述栅极线材料层 107 的上表面上形成所述半导体层 111, 在步骤 302 中, 沿所述法线正方向, 在所述半导体层 111 的上表面上形成金属层 110。

[0049] 步骤 304, 沿所述法线正方向, 在所述金属层 110 的上表面上形成透明电极层 105。

[0050] 所述透明电极层 105 与所述栅极线材料层 107 在所述法线正方向上具有重叠部分。

[0051] 所述半导体层 111 与所述金属层 110 均设置于所述栅极线材料层 107 与所述透明电极层 105 之间, 并且在所述法线正方向上, 所述半导体层 111 与所述金属层 110 部分或全部位于所述重叠部分中, 所述金属层 110 在所述法线正方向上位于所述半导体层 111 的上方, 如图 2 所示。

[0052] 所述半导体层 111 与所述显示基板的薄膜晶体管 (第二薄膜晶体管 108) 中的通道层 112 属于同一层。

[0053] 所述金属层 110 与所述薄膜晶体管 (第二薄膜晶体管 108) 中的源极 1131/漏极 1132 金属层属于同一层。

[0054] 图 4 为本发明的显示装置 100 的制造方法的第二实施例的流程图。本实施例与上述第一实施例相似, 不同之处在于：

[0055] 所述栅极线材料层 107 和所述半导体层 111 之间还包括第一绝缘层 201, 所述金属层 110 和所述透明电极层 105 之间还包括第二绝缘层 202, 所述方法还包括以下步骤：

[0056] 步骤 401, 在形成所述栅极线材料层 107 (步骤 301) 后, 在所述栅极线材料层 107 的法线正方向的表面上形成第一绝缘层 201。

[0057] 步骤 402, 沿所述法线正方向, 在所述金属层 110 的上表面上形成所述第二绝缘层 202。

[0058] 所述方法中, 在所述金属层 110 的上表面上形成透明电极层 105 的步骤 (步骤 304) 为：

[0059] 沿所述法线正方向, 在所述第二绝缘层 202 的上表面上形成所述透明电极层 105。

[0060] 所述第一绝缘层 201 和第二绝缘层 202 的形成可以集成于同一层别上其它部件的绝缘层制程中, 即在制作同一层别上其它部件的绝缘层的过程中形成位于储存电容部位的所述第一绝缘层 201 和所述第二绝缘层 202。

[0061] 在本实施例中, 所述栅极线材料层 107、所述半导体层 111、所述金属层 110 和所述透明电极层 105 在所述法线正方向上依先后次序设置在一起, 所述栅极线材料层 107 与所

述半导体层 111 构成一个电容，所述半导体层 111 与所述金属层 110 构成另一个电容，所述金属层 110 和所述透明电极层 105 构成第三个电容，这三个电容是串联关系。电容串联会降低总电容，因此储存电容的值得到降低。从另外一个角度来讲，由于在栅极线材料层 107 和透明电极层 105 之间设置有半导体层 111 和金属层 110，因此增加了栅极线材料层 107 和透明电极层 105 之间的距离，从而减小了栅极线材料层 107 和透明电极层 105 所形成的储存电容。

[0062] 在本实施例中，所述栅极线材料层 107 与所述透明电极层 105 之间的距离为所述金属层 110 的厚度 1.01 倍至 10 倍，即，在所述法线正方向上，所述栅极线材料层 107 与所述透明电极层 105 之间的距离 D 为所述金属层 110 的厚度 H 的 1.01 倍至 10 倍，即，所述距离 D 与所述厚度 H 的比值的范围是：1.01 至 10，例如，所述比值的取值可以是 10、5.287、3.01、1.15、1.01 等等。所述比值的取值越小，则所述栅极线材料层 107 与所述透明电极层 105 所形成的储存电容的电容值越小，原因是：一方面，所增加的金属层 110 的厚度使得所述栅极线材料层 107 与所述透明电极层 105 之间的距离 D 增大了，即，使得所述储存电容减小了；另一方面，不同于绝缘材料（氮化硅（绝缘层）的介电常数约为 7），所述金属层 110 的金属性质使得所述储存电容减小了。

[0063] 在本实施例中，所述半导体层 111 与所述薄膜晶体管（第二薄膜晶体管 108）中的通道层 112 属于同一层，所述金属层 110 与所述薄膜晶体管（第二薄膜晶体管 108）中的源极 1131/漏极 1132 金属层属于同一层。所述半导体层 111 的材料可以与所述通道层 112 使用同一种材料，所述半导体层 111 与所述通道层 112 在制程上可以在同一道工序中形成，同理，所述金属层 110 可以与所述源漏极金属层 1131、1132 使用同一种材料，所述金属层 110 可以与所述源漏极金属层 1131、1132 在同一道工序中形成。这样，有利于简化制程。

[0064] 此外，在本实施例中，由于所述栅极线材料层 107 和所述透明电极层 105 均是导体，使用第一绝缘层 201 和第二绝缘层 202 将半导体层 111 和金属层 110 隔开，防止了因金属层 110、半导体层 111 分别和透明电极层 105、栅极线材料层 107 接触而使得透明电极层 105 和金属层 110 结合成储存电容的一个极板，栅极线材料层 107 与半导体层 111 结合成储存电容的另一个极板，从而防止了该储存电容的两极板间的距离减小（储存电容增大）。

[0065] 本发明的显示装置 100 的制造方法的第三实施例与上述第一或第二实施例相似，不同之处在于：所述距离 D 与所述厚度 H 的比值的范围是：1.01 至 2，例如，所述比值的取值可以是 2、1.7、1.55、1.32、1.226、1.1、1.05、1.01 等等。

[0066] 本发明的显示装置 100 的制造方法的第四实施例与上述第一、第二或第三实施例相似，不同之处在于：所述距离 D 与所述厚度 H 的比值的范围是：1.01 至 1.5，例如，所述比值的取值可以是 1.5、1.4、1.37、1.18、1.01 等等。

[0067] 在上述第一至第四实施例的任意一个实施例中，所述半导体层 111 为非晶硅层。所述非晶硅层的形成可以集成于同一层别上其它部件的非晶硅层制程中，即在制作同一层别上其它部件的非晶硅层的过程中形成位于储存电容部位的所述非晶硅层。

[0068] 作为一种可选方案，在所述法线正方向上，所述金属层 110 置于所述半导体层 111 的下方。所述金属层 110 与所述栅极线材料层 107 之间夹有第一绝缘层 201，所述透明电极层 105 与所述半导体层 111 之间夹有第二绝缘层 202。也就是说，在所述半导体层 111 所在的层别中，位于所述储存电容部位的是半导体材料，而位于其它部位的可以是其它材料；同

样,在所述金属层 110 所在的层别中,位于所述储存电容部位的是金属材料,而位于其它部位的可以是其它材料。

[0069] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

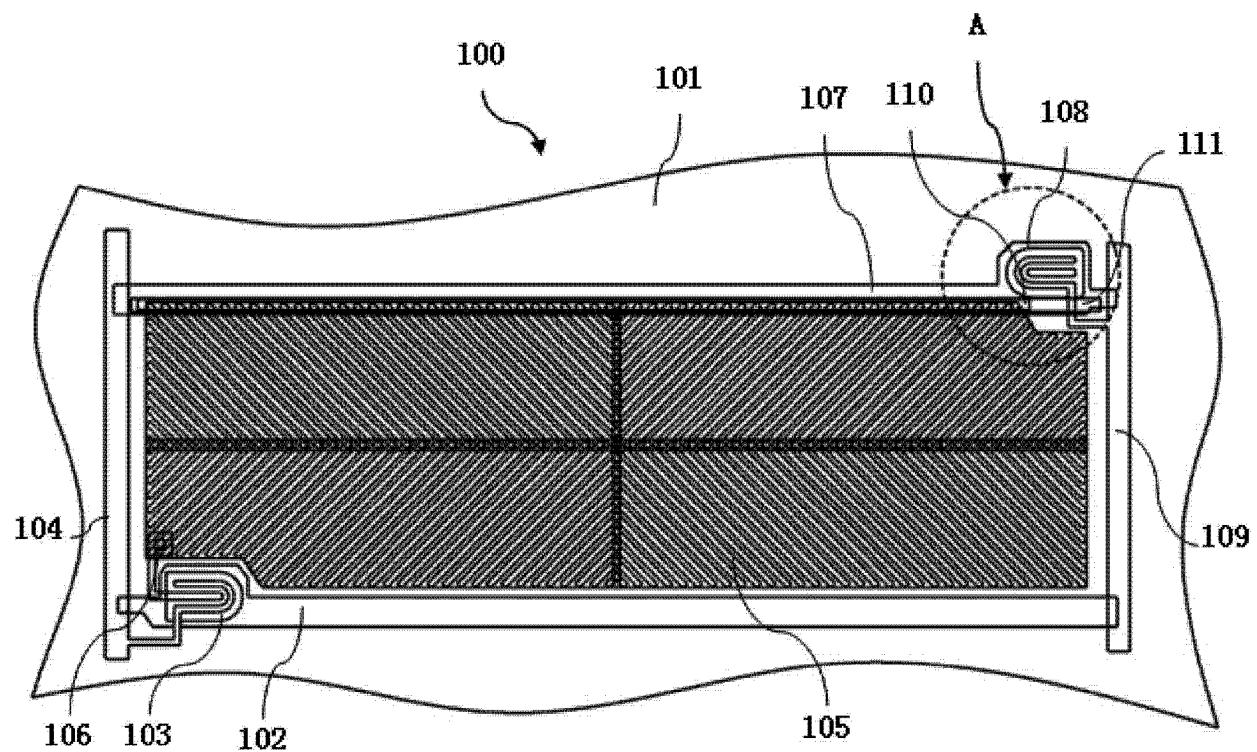


图 1A

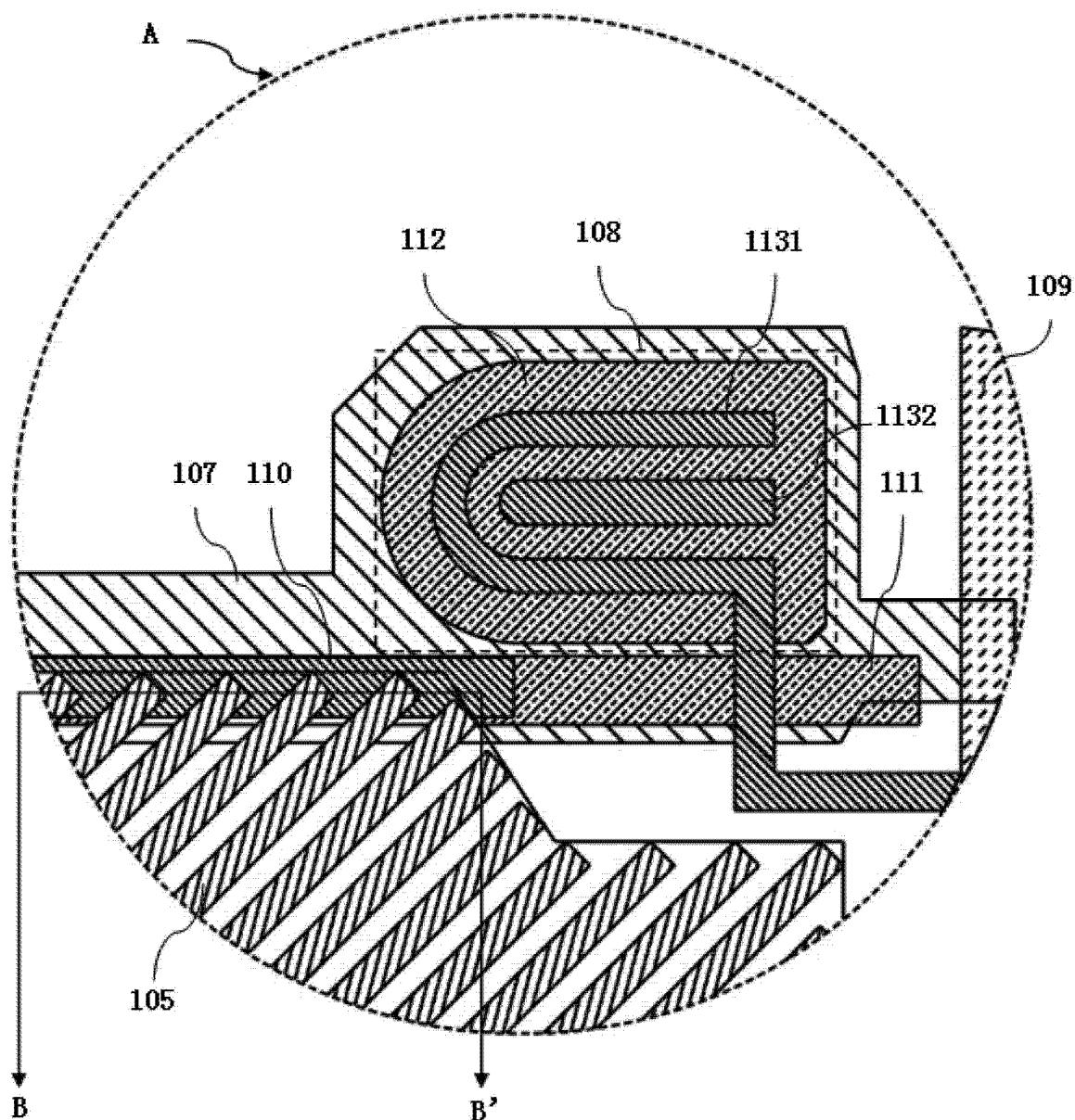


图 1B

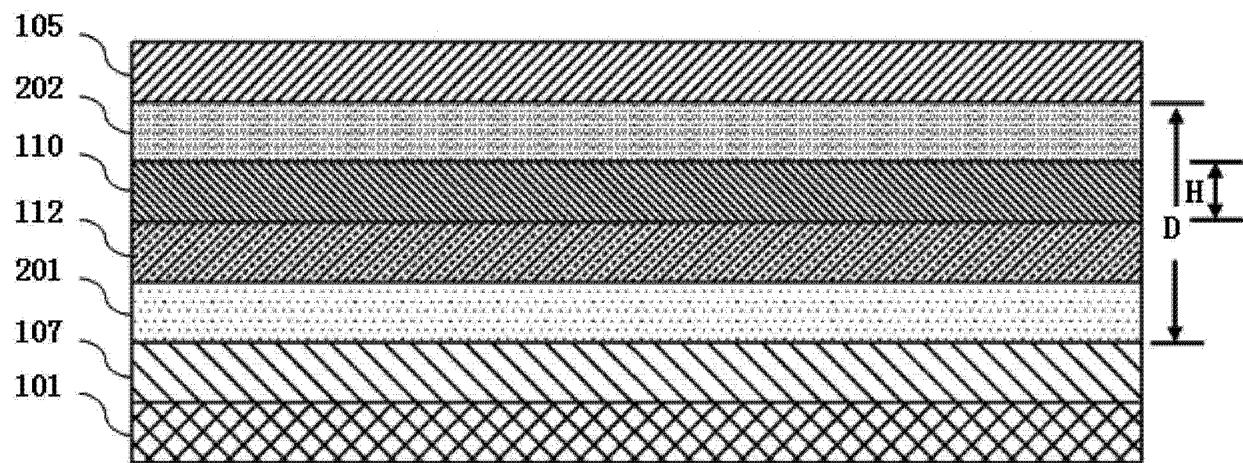


图 2

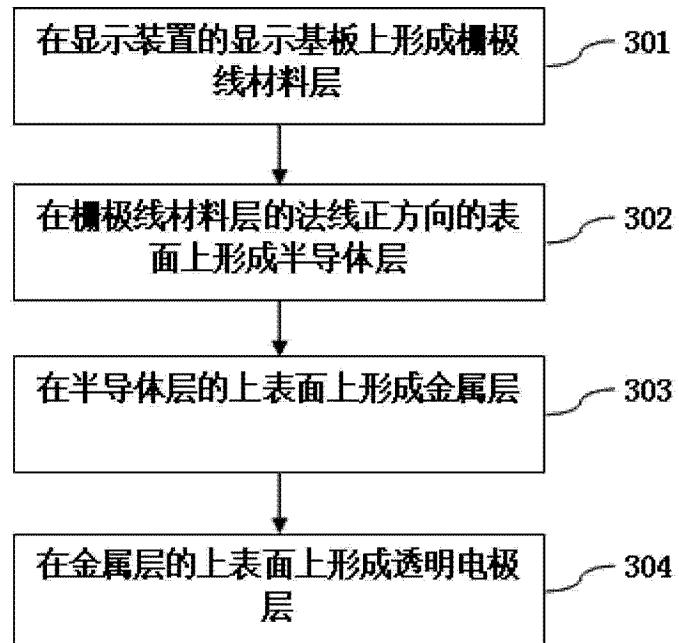


图 3

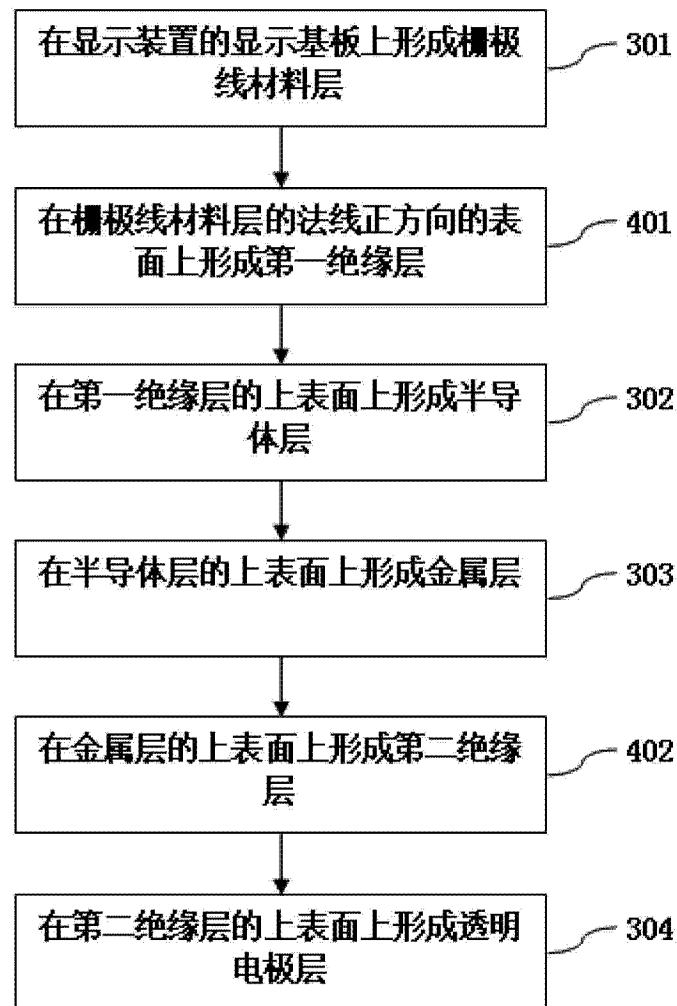


图 4