



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 08 06 84
(21) {PV 4355-84}

(40) Zveřejněno 16 04 85

(45) Vydáno 15 08 87

241178
(11) (B1)

(51) Int. Cl.⁴
G 08 C 19/02

[75]

Autor vynálezu

LUHAN IGOR ing., HRADEC KRÁLOVĚ

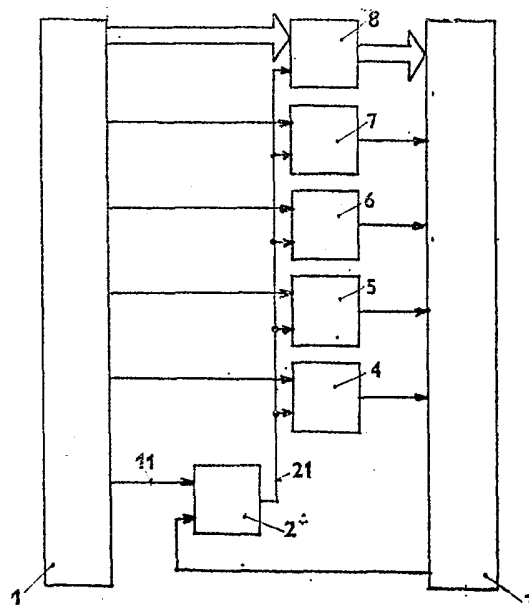
(54) Zapojení pro zajištění odezvy na změnu signálu

1

Účelem zapojení je zabezpečit realizaci požadavku normy IMS—2, že odezva na změnu hodnoty signálu ATN musí proběhnout během 200 ns, a to co nejjednodušším způsobem.

Tento účel splňuje zapojení, kde mezi programovatelnou strukturu, na jejíž odblokovací výstup je připojen jeden vstup řídicího obvodu a sběrnici IMS—2, jejíž výstup je připojen svou zprávou ATN na druhý vstup řídicího obvodu, jsou zařazeny obvody ovládání zpráv NRFD, NDAC, DAV, případně EOI a/nebo DIO. Na jejich řídicí vstupy je připojen výstup blokovacího signálu řídicího obvodu a na datové vstupy, jichž mají obvody po jednom, až na obvod ovládání zprávy DIO, který může mít až osm datových vstupů, jsou připojeny odpovídající výstup budících zpráv NRFD, NDAC, DAC, EOI, DIO programovatelné struktury. Výstupy obvodů ovládání zpráv jsou připojeny buď přímo, nebo přes budiče na sběrnici IMS—2.

2



Vynález se týká zapojení pro zajištění odezvy na změnu signálu ATN podle normy IMS—2 mezi programovatelnou strukturou a sběrnici IMS—2.

Přenos dat a řídicích příkazů v automatizovaném měřicím systému po sběrnici IMS—2 je řízen prostřednictvím několika vodičů, z nichž vodič ATN rozlišuje typ přenášených dat. Norma IMS—2 specifikuje, že odezva na změnu hodnoty signálu ATN musí být provedena během 200 ns. Často jsou funkční jednotky systému IMS—2 vybaveny mikroprocesorem nebo jinou programovatelnou strukturou, pro kterou uvedený požadavek představuje nepřekonatelnou obtíž, neboť nejsou schopny tak rychle reagovat na změnu hodnoty signálu ATN. Proto se část stykových funkcí realizuje pomocí pevné logiky, což zvyšuje počet součástek a složitost návrhu.

Uvedené nedostatky odstraňuje zapojení pro zajištění odezvy na změnu signálu ATN podle normy IMS—2 podle vynálezu. Jeho podstatou je, že mezi programovatelnou strukturou, na jejíž odblokovací výstup je připojen jeden vstup řídicího obvodu a sběrnici IMS—2, jejíž výstup je připojen svou zprávou ATN na druhý vstup řídicího obvodu, jsou zařazeny obvody ovládání zpráv NRFD, NDAC, DAV. Na jejich řídicí vstupy je připojen výstup blokovacího signálu, řídicího obvodu a na datové vstupy jsou připojeny odpovídající výstupy budících zpráv NRFD, NDAC a DAV programovatelné struktury. Výstupy obvodů ovládání zpráv jsou připojeny přímo nebo přes budiče na sběrnici IMS—2.

Vedle obvodů ovládání zpráv NRFD, NDAC a DAV může být mezi programovatelnou strukturou a sběrnici IMS—2 zapojen obvod ovládání zpráv EOI a/nebo DIO, jejichž vstupy a výstupy jsou zapojeny jako u ostatních obvodů ovládání zpráv. Obvod ovládání zpráv DIO může mít až osm datových vstupů.

Zapojení podle vynálezu umožní provést všechny funkce podle normy programovatelnou strukturou a přitom splnit požadavek normy.

Blokové schéma příkladu zapojení podle vynálezu je uvedeno na přiloženém výkrese.

Na odblokovací výstup 11 programovatelné struktury 1 je připojen jeden vstup řídicího obvodu 2. Na druhý vstup tohoto řídicího obvodu 2 je připojen svou zprávou ATN výstup sběrnice IMS—2 3. Mezi programovatelnou strukturou 1 a sběrnici IMS—2 3 jsou zařazeny obvody ovládání zpráv NRFD 4, NDAC 5, DAV 6, EOI 7 a DIO 8. Na jejich řídicí vstupy je připojen výstup blokovacího signálu 21 řídicího obvodu 2 a na jejich datové vstupy jsou připojeny odpovídající výstupy programovatelné struktury 1 budících zpráv NRFD, NDAC, DAV, EOI a DIO. Obvody ovládání zpráv 4, 5, 6, 7 mají jeden datový vstup, obvod ovládání

zprávy DIO 8 může mít datových spisů více, maximálně však osm. Výstupy obvodů ovládání zpráv 4 až 8 jsou připojeny přímo nebo přes budiče na sběrnici IMS—2 3.

Zapojení pracuje tak, že řídicí obvod 1 vydává blokovací signál 21 jako pasivní, dokud nedojde ke změně zprávy ATN. Poté vydává blokovací signál 21 jako aktivní, dokud nedojde k impulsu na odblokovacím výstupu 11 z programovatelné struktury 1. Obvody ovládání zpráv 4 až 8 mohou, ale nemusí, v sobě zahrnovat i budiče zpráv. Pokud je obsahují, pak při aktivním signálu odblokování na svých řídicích vstupech generují zprávy NRFD a NDAC jako pravdivé, zprávy DAV, EOI a DIO pasivně nepravdivé.

Pokud neobsahují budiče, generují signály tak, aby budiče generovaly zprávy NRFD a NDAC jako pravdivé, zprávy DAV, EOI a DIO pasivně nepravdivé. Při pasivním signálu odblokování signál z datových výstupů programovatelné struktury 1 přes obvody ovládání zpráv 4 až 8 prochází. Zapojení může obsahovat kromě obvodů ovládání zpráv NRFD 4, NDAC 5 a DAV 6 též obvod ovládání zprávy EOI 7 nebo obvod ovládání zprávy DIO 8 nebo oba.

Poslední možnost je znázorněná na výkrese. Obvod ovládání zprávy DIO 8 je kromě řídicího vstupu vybaven datovými vstupy, jichž může být 1 až 8. Obvody ovládání zpráv EOI 7, DAV 6, NDAC 5, NRFD 4 jsou vybaveny vždy jedním řídicím vstupem a jedním datovým vstupem.

Řídicí obvod 2 na svém výstupu vydává blokovací signál 21, který je veden na vstupy obvodů ovládání zpráv 4 až 8 a umožňuje, že hodnoty datových výstupů jsou přenášeny jako zprávy na sběrnici IMS—2 3. Po změně zprávy ATN se změní hodnota signálu 21; jeho změněná hodnota způsobí, že zprávy NRFD a NDAC se vysílají jako pravdivé, zprávy DAV, EOI a DIO se vysílají pasivně nepravdivé. Tento stav trvá tak dlouho, dokud se programovatelná struktura 1 nepřizpůsobí změněné zprávě ATN. Poté programovatelná struktura 1 vydá na odblokovacím výstupu 11 signál, jenž způsobí, že signál 21 se vrátí do původní hodnoty.

Díky vložení navrhovaného zapojení mezi programovatelnou strukturu 1 a sběrnici IMS—2 3 je možno navrhovat program pro programovatelnou strukturu 1 beze změn vůči normě IMS—2 a při tom programovatelná struktura 1 s navrhovaným obvodem bude splňovat požadavek reakce na změnu signálu ATN během 200 ns; to vše může být realizováno s velmi malým počtem součástek — obvody ovládání zpráv je možno realizovat např. hradlem, které navíc bude plnit i funkci budiče, řídicí obvod je možno realizovat např. klopným obvodem a hradly. Celé navrhované zapojení může například být vytvořeno 1 obvodem MH 7 438

a jedním obvodem MH 74188, paměť ROM pracující jako klopný obvod, invertor, sou-

činové hradlo a rozpoznávající změnu zprávy ATN, tj. 2 součástkami.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro zajištění odezvy na změnu signálu mezi programovatelnou strukturou a sběrnici vyznačující se tím, že mezi programovatelnou strukturou (1), na jejíž odblokovací výstup (11) je připojen jeden vstup řídicího obvodu (2) a sběrnici IMS-2 (3), jejíž výstup je připojen svou zprávou ATN na druhý vstup řídicího obvodu (2), jsou zařazeny obvody ovládání zpráv NRFD (4), NDAC (5) a DAV (6), na jejichž řídicí vstupy je připojen výstup blokovacího signálu (21) řídicího obvodu (2) a na jejichž datové vstupy jsou připojeny odpovídající výstupy budících zpráv NRFD, NDAC a DAV programovatelné struktury (1), přičemž výstupy obvodů ovládání zpráv NRFD (4), NDAC (5) a DAV (6) jsou připojeny přímo nebo přes budiče na sběrnici IMS-2 (3).

2. Zapojení podle bodu 1 vyznačené tím, že paralelně k obvodům ovládání zpráv NRFD (4), NDAC (5) a DAV (6) je mezi programovatelnou strukturou (1) a sběrnici IMS-2 (3) zapojen obvod ovládání zprávy EOI (7) a/nebo DIO (8), na jejichž řídicí vstupy je připojen výstup blokovacího signálu (21) řídicího obvodu (2) a na datové vstupy jsou připojeny odpovídající výstupy budících zpráv EOI a/nebo DIO programovatelné struktury (1), přičemž výstup obvodu ovládání zprávy EOI (7) a/nebo DIO (8) je připojen přímo nebo přes budiče na sběrnici IMS-2 (3).

3. Zapojení podle bodů 1 a 2 vyznačené tím, že obvod ovládání zprávy DIO (8) má maximálně osm datových vstupů.

1 list výkresů

