



(12) 发明专利申请

(10) 申请公布号 CN 104040721 A

(43) 申请公布日 2014. 09. 10

(21) 申请号 201280066800. 2

H01L 21/225(2006. 01)

(22) 申请日 2012. 11. 07

H01L 31/18(2006. 01)

(30) 优先权数据

2011-247307 2011. 11. 11 JP

(85) PCT国际申请进入国家阶段日

2014. 07. 11

(86) PCT国际申请的申请数据

PCT/JP2012/078816 2012. 11. 07

(87) PCT国际申请的公布数据

W02013/069672 JA 2013. 05. 16

(71) 申请人 夏普株式会社

地址 日本大阪府

(72) 发明人 船越康志

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 岳雪兰

(51) Int. Cl.

H01L 29/06(2006. 01)

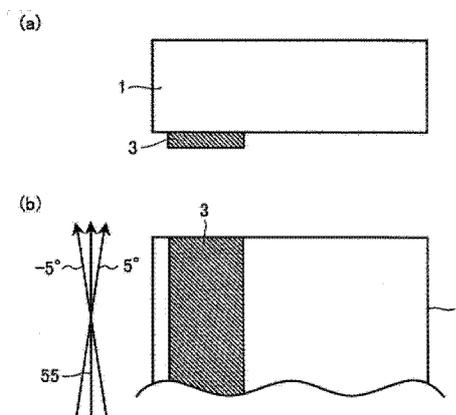
权利要求书1页 说明书15页 附图15页

(54) 发明名称

半导体装置及半导体装置的制造方法

(57) 摘要

一种半导体装置及该半导体装置的制造方法,在该半导体装置中,在半导体基板的表面形成有研磨粒痕,掺杂剂扩散区域具有沿与研磨粒痕的伸长方向形成的角度在-5°~+5°范围内的方向伸长的部分,掺杂剂扩散区域通过从设置于半导体基板的一侧表面的掺杂剂扩散掺杂剂而形成。



1. 一种半导体装置,其特征在于,具备:
半导体基板、和
设置于所述半导体基板的一侧表面的掺杂剂扩散区域,
在所述半导体基板的所述表面形成有研磨粒痕,
所述掺杂剂扩散区域具有沿与所述研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 范围内的方向伸长的部分,
所述掺杂剂扩散区域通过从设置于所述半导体基板的一侧表面的掺杂糊扩散掺杂剂而形成。
2. 如权利要求 1 所述的半导体装置,其特征在于,
所述掺杂剂扩散区域具有 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的至少一方,还具备:
设置于所述 n 型掺杂剂扩散区域上的 n 型用电极、和
设置于所述 p 型掺杂剂扩散区域上的 p 型用电极。
3. 一种半导体装置的制造方法,其特征在于,包括:
在半导体基板的表面形成向一个方向伸长的研磨粒痕的工序;
在所述半导体基板的所述表面的一部分上设置掺杂糊的工序,该掺杂糊具有沿与所述研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 范围内的方向伸长的部分;
由所述半导体基板的所述掺杂糊中的掺杂剂形成掺杂剂扩散区域的工序。
4. 如权利要求 3 所述的半导体装置的制造方法,其特征在于,
形成所述研磨粒痕的工序包括利用钢丝锯切断半导体晶锭的工序。
5. 如权利要求 3 或 4 所述的半导体装置的制造方法,其特征在于,
在形成所述研磨粒痕的工序和设置所述掺杂糊的工序之间,包括刻蚀所述半导体基板的所述表面的工序。

半导体装置及半导体装置的制造方法

技术领域

[0001] 本发明涉及半导体装置及半导体装置的制造方法。

背景技术

[0002] 近年来,由于能量资源枯竭的问题及大气中的 CO₂ 的增加这种全球环境问题等,期望清洁能源的开发,在半导体装置之中,特别是使用太阳能电池单元的太阳光发电作为新的能源被开发、实用化,正处于发展之中。

[0003] 一直以来,主流的太阳能电池单元是如下所述的太阳能电池单元,即,例如通过在单晶或多晶的硅基板的受光面上扩散与硅基板的导电类型相反的导电类型的杂质而形成 pn 结,在硅基板的受光面和受光面相反侧的背面分别形成电极而制造的双面电极型太阳能电池单元。另外,在双面电极型太阳能电池单元中,通常通过在硅基板的背面以高浓度扩散与硅基板相同的导电类型的杂质,实现背面电场效应的高输出。

[0004] 另外,对于在硅基板的受光面未形成电极,而仅在背面形成电极的背面电极型太阳能电池单元,也正在进行研究开发(例如,参照专利文献 1(特开 2006-156646 号公报)等)。

[0005] 下面,参照图 30(a)~(i) 的示意剖视图,对现有的背面电极型太阳能电池单元的制造方法的一个例子进行说明。

[0006] 首先,如图 30(a) 所示,在具有 n 型或 p 型导电类型的硅基板 101 的背面涂敷 n 型掺杂糊 103,并使其干燥。该 n 型掺杂糊 103 沿着希望的 n 型扩散区域的形状进行构图涂敷。

[0007] 在此,作为硅基板 101,可以使用例如从硅锭切片而获得的基板。另外优选地,硅基板 101 使用去除了因切片而产生的切片损伤层的基板。另外,切片损伤层的去除例如可以利用氟化氢水溶液和硝酸的混合酸等进行蚀刻等而进行。

[0008] 另外,在此,是将涂敷有 n 型掺杂糊 103 的面作为硅基板 101 的背面,而硅基板 101 的另一面为太阳能电池的受光面。在以下说明中,有时将该受光面称为表面。

[0009] 接着,如图 30(b) 所示,从 n 型掺杂糊 103 向半导体基板 101 扩散 n 型掺杂剂,从而形成 n 型掺杂剂扩散区域 113。之后,用氟化氢水溶液去除硅基板 101 背面的 n 型掺杂糊 103 的残渣。

[0010] 接着,如图 30(c) 所示,在硅基板 101 的背面,沿希望的 p 型掺杂剂扩散区域的形状构图涂敷 p 型掺杂糊 104,并使其干燥。

[0011] 接着,如图 30(d) 所示,从 p 型掺杂糊 104 向硅基板 101 扩散 p 型掺杂剂,形成 p 型掺杂剂扩散区域 114,用氟化氢水溶液去除 p 型掺杂糊 104 的残渣。

[0012] 接着,如图 30(e) 所示,采用 CVD 法在硅基板 101 的背面形成氧化硅膜 105。此时,代替氧化硅膜 105,也可以使用氮化硅膜,或者氧化硅膜和氮化硅膜的层叠膜。

[0013] 接着,如图 30(f) 所示,使用例如氟化氢水溶液和硝酸的混合酸等,在硅基板 101 的表面形成纹理结构 110。另外,此时,硅基板 101 的背面的氧化硅膜 105 除了成为形成纹

理结构 110 时的保护掩膜外,还成为硅基板 101 的背面的钝化膜。

[0014] 接着,如图 30(g) 所示,使用 CVD 法在硅基板 101 的表面形成受光面钝化膜 106。作为该受光面钝化膜 106,也可以使用氧化硅膜、氮化硅膜、或氧化硅膜和氮化硅膜的层叠膜。另外,该受光面钝化膜 106 也可起到所谓反射防止膜的作用。

[0015] 接着,如图 30(h) 所示,去除氧化硅膜 105 的一部分,形成使扩散区域的一部分露出的接触孔 123、124。接触孔的形成,可以使用例如公知的蚀刻糊。

[0016] 接着,如图 30(i) 所示,通过接触孔 123、124,形成与 n 型掺杂剂扩散区域 113 电连接的 n 型用电极 133,并且形成与 p 型掺杂剂扩散区域 114 电连接的 p 型用电极 134。

[0017] n 型用电极 133 及 p 型用电极 134 例如可以用丝网印刷法印刷公知的金属糊并进行烧制而形成。

[0018] 现有技术文献

[0019] 专利文献

[0020] 专利文献 1:(日本)特开 2006-156646 号公报

[0021] 发明所要解决的课题

[0022] 但是,在现有的背面电极型太阳能电池单元中,存在不能分别在规定的区域形成 n 型掺杂剂扩散区域 113 及 p 型掺杂剂扩散区域 114,不能稳定地获得良好的特性的问题。

[0023] 该问题不仅是背面电极型太阳能电池单元的问题,也是包括双面电极型太阳能电池单元等太阳能电池单元的半导体装置整体的问题。

发明内容

[0024] 鉴于上述情况,本发明的目的在于,提供一种可以稳定地获得良好特性的半导体装置及半导体装置的制造方法。

[0025] 用于解决课题的技术方案

[0026] 本发明的半导体装置具备半导体基板和设置于半导体基板的一侧表面的掺杂剂扩散区域,在半导体基板的表面形成有研磨粒痕,掺杂剂扩散区域具有向与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 范围内的方向伸长的部分,掺杂剂扩散区域通过从设置于半导体基板的一侧表面的掺杂糊扩散掺杂剂而形成。

[0027] 在此,在本发明的半导体装置中,优选地,掺杂剂扩散区域具有 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的至少一方,还具有设置于 n 型掺杂剂扩散区域上的 n 型用电极和设置于 p 型掺杂剂扩散区域上的 p 型用电极。

[0028] 另外,本发明提供一种半导体装置的制造方法,该方法包括:在半导体基板的表面上形成向一方向伸长的研磨粒痕的工序;在半导体基板的表面的一部分上设置掺杂糊的工序,该掺杂糊具有向与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 范围内的方向伸长的部分;由半导体基板的掺杂糊中的掺杂剂形成掺杂剂扩散区域的工序。

[0029] 在此,在本发明的半导体装置的制造方法中,优选地,形成研磨粒痕的工序包括利用钢丝锯切断半导体晶锭的工序。

[0030] 另外,优选地,本发明的半导体装置的制造方法在形成研磨粒痕的工序和设置掺杂糊的工序之间包括对半导体基板的表面进行蚀刻的工序。

[0031] 发明效果

[0032] 根据本发明,能够提供一种可以稳定地获得良好特性的半导体装置及半导体装置的制造方法。

附图说明

[0033] 图 1 是图解利用钢丝锯切断半导体晶锭的工序的一个例子的示意立体图;

[0034] 图 2 是图解在多个部位切断半导体晶锭,切出多片半导体基板的工序的一个例子的示意立体图;

[0035] 图 3 是图 1 所示的钢丝锯的一个例子的示意剖视图;

[0036] 图 4 是通过利用图 1 所示的钢丝锯切断半导体晶锭而获得的半导体基板的一个例子的示意剖视图;

[0037] 图 5 是图解去除图 4 所示的半导体基板的表面的切片损伤的工序的一个例子的示意剖视图;

[0038] 图 6 是图 5 所示的半导体基板的表面一部分的一个例子的示意放大剖视图;

[0039] 图 7 是图 5 所示的半导体基板的表面一部分的一个例子的示意立体图;

[0040] 图 8(a) 是图解在半导体基板的背面设置 n 型掺杂糊的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的背面设置 n 型掺杂糊的工序的一个例子的示意俯视图;

[0041] 图 9(a) 是图解在半导体基板的背面形成 n 型掺杂剂扩散区域的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的背面形成 n 型掺杂剂扩散区域的工序的一个例子的示意俯视图;

[0042] 图 10(a) 是图解在半导体基板的背面设置 p 型掺杂糊的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的背面设置 p 型掺杂糊的工序的一个例子的示意俯视图;

[0043] 图 11(a) 是图解在半导体基板的背面形成 p 型掺杂剂扩散区域的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的背面形成 p 型掺杂剂扩散区域的工序的一个例子的示意俯视图;

[0044] 图 12(a) 是图解在半导体基板的背面形成钝化膜的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的背面形成钝化膜的工序的一个例子的示意俯视图;

[0045] 图 13(a) 是图解在半导体基板的表面形成纹理结构的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的表面形成纹理结构的工序的一个例子的示意俯视图;

[0046] 图 14(a) 是图解在半导体基板的表面形成钝化膜的工序的一个例子的示意剖视图, (b) 是图解在半导体基板的表面形成钝化膜的工序的一个例子的示意俯视图;

[0047] 图 15(a) 是图解去除半导体基板的背面的钝化膜的一部分而形成接触孔的工序的一个例子的示意剖视图, (b) 是图解去除半导体基板的背面的钝化膜的一部分而形成接触孔的工序的一个例子的示意俯视图;

[0048] 图 16(a) 是图解形成 n 型用电极及 p 型用电极的工序的一个例子的示意剖视图, (b) 是图解形成 n 型用电极及 p 型用电极的工序的一个例子的示意俯视图;

[0049] 图 17 是形成于半导体基板的背面的 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的一个例子的示意俯视图;

[0050] 图 18 是形成于半导体基板的背面的 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的另外一个例子的示意俯视图;

[0051] 图 19 是形成于半导体基板的背面的 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的另外一个例子的示意俯视图；

[0052] 图 20 是实施例中所使用的钢丝锯的放大照片；

[0053] 图 21 是利用图 20 所示的钢丝锯进行切断后的 n 型单晶硅基板的表面的一个例子的显微镜照片；

[0054] 图 22 是表示利用激光显微镜测定图 21 所示的 n 型单晶硅基板的表面的凹凸的结果的图；

[0055] 图 23 是利用图 22 所示的钢丝锯进行切断后的 n 型单晶硅基板的表面的另外一个例子的显微镜照片；

[0056] 图 24 是表示利用激光显微镜测定图 23 所示的 n 型单晶硅基板的表面的凹凸的结果的图；

[0057] 图 25 是对图 21 所示的 n 型单晶硅基板进行蚀刻后的表面的一个例子的显微镜照片；

[0058] 图 26 是表示利用激光显微镜测定图 25 所示的 n 型单晶硅基板的表面的凹凸的结果的图；

[0059] 图 27 是表示利用激光显微镜测定图 25 所示的 n 型单晶硅基板被蚀刻后的表面的凹凸的结果的图；

[0060] 图 28 (a) 是以向与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 范围内的方向伸长的方式设置 n 型掺杂糊的 n 型单晶硅基板的表面的显微镜照片，(b) 是 (a) 的显微镜照片的放大照片；

[0061] 图 29 (a) 是以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置 n 型掺杂糊的 n 型单晶硅基板的表面的显微镜照片，(b) 是 (a) 的显微镜照片的放大照片；

[0062] 图 30 (a) ~ (i) 是对现有的背面电极型太阳能电池单元的制造方法的一个例子进行图解的示意剖视图。

具体实施方式

[0063] 下面，参照图 1 ~ 图 16，对本发明的半导体装置的制造方法的一个例子，即，一个实施方式的背面电极型太阳能电池单元的制造方法进行说明。另外，在本发明的附图中，相同的附图标记表示相同的部分或相应的部分。

[0064] 首先，如图 1 的示意立体图所示，进行用钢丝锯 53 切断半导体晶锭 50 的工序。如图 1 所示，钢丝锯 53 卷挂在隔开规定间隔配置的导向辊 51、52 之间。其结果是，钢丝锯 53 处于在各导向辊 51、52 间沿着导向辊 51、52 的长度方向隔开规定的间隔张设于多个部位的状态。在该状态下，通过导向辊 51、52 进行正转和反转，钢丝锯沿箭头 55 的方向进行往复移动。

[0065] 在钢丝锯 53 在箭头 55 的方向上进行往复移动的状态下，使半导体晶锭 50 向箭头 54 的方向移动。通过将半导体晶锭 50 向进行往复移动的钢丝锯 53 按压，例如，如图 2 的示意立体图所示，半导体晶锭 50 在多个部位被切断，切出多片半导体基板 1。

[0066] 图 3 表示图 1 所示的钢丝锯 53 的一个例子的示意剖视图。在此，钢丝锯 53 包括芯线 53a、利用粘接材料（未图示）固着在芯线 53a 的外周面的研磨粒 53b。作为芯线 53a，

例如可以使用钢琴丝等。作为研磨粒 53b, 例如可以使用金刚石研磨粒等, 作为粘接材料, 例如可以使用镀敷于芯线 53a 的外表面的镍等。

[0067] 图 4 表示利用钢丝锯 53 切断半导体晶锭 50 而得到的半导体基板 1 的一个例子的示意剖视图。在此, 由于使用上述的钢丝锯 53 切断了半导体晶锭 50, 所以在半导体基板 1 的表面会产生切片损伤 1a。

[0068] 作为半导体晶锭 50, 使用例如通过切克劳斯基 (チヨクラルスキー) 单晶生长法或铸造 (铸造) 法制作的单晶硅锭或多晶硅锭等结晶硅锭等。在使用结晶硅锭作为半导体晶锭 50 的情况下, 可以得到作为半导体基板 1 的硅结晶基板。另外, 在本实施方式中, 半导体晶锭 50 因掺杂有 n 型掺杂剂, 所以具有 n 型导电类型。

[0069] 接着, 如图 5 的示意剖视图所示, 进行去除图 4 所示的半导体基板 1 的表面的切片损伤 1a 的工序。在此, 在作为半导体基板 1 使用硅结晶基板的情况下, 切片损伤 1a 的去除可以通过例如利用氢氧化钠水溶液及氢氧化钾水溶液等碱性水溶液进行蚀刻等而进行。

[0070] 半导体基板 1 的大小及形状没有特别的限定, 例如, 可以使用厚度为 $100\ \mu\text{m}$ 以上 $300\ \mu\text{m}$ 以下, 一个边的长度为 100mm 以上 200mm 以下的具有四边形形状的表面的半导体基板等。

[0071] 图 6 表示图 5 所示的半导体基板 1 的表面的一部分的一个例子的示意放大剖视图。图 7 表示图 5 所示的半导体基板 1 的表面的一部分的一个例子的示意立体图。在此, 在半导体基板 1 的表面形成有大的起伏 (图 6 的假想虚线, 下面称为“锯痕”) 61, 并且形成有深度比锯痕 61 浅的槽状的研磨粒痕 62。

[0072] 锯痕 61 因使用钢丝锯 53 的半导体晶锭 50 的切断而形成。即, 如图 1 所示, 半导体基板 1 是通过将半导体晶锭 50 向进行往复移动的钢丝锯 53 按压并切断而得到的, 每次切换钢丝锯 53 的移动方向 55 时, 钢丝锯 53 就会暂停且线速度下降。由此, 沿相对于钢丝锯 53 的、半导体晶锭 50 的移动方向 (箭头 54 的方向), 钢丝锯 53 的在半导体晶锭 50 的切入深度不同, 因此, 这作为大起伏, 即, 作为锯痕 61 出现在半导体基板 1 的表面。

[0073] 另外, 研磨粒痕 62 是在使用钢丝锯 53 切断半导体晶锭 50 时, 由于钢丝锯 53 的磨粒 53b 而形成的损伤, 以沿钢丝锯 53 的移动方向 55 伸长的槽状形成。

[0074] 另外, 虽然在图 6 及图 7 中为便于说明而未图示, 但用于去除上述切片损伤 1a 的蚀刻, 也可以在半导体基板 1 的表面形成环形凹部。

[0075] 接着, 如图 8(a) 的示意剖视图及图 8(b) 的示意俯视图所示, 在半导体基板 1 的背面侧的表面 (背面) 的一部分, 设置 n 型掺杂糊 3。

[0076] 在此, 如图 8(b) 示意俯视图所示, n 型掺杂糊 3 以具有沿与研磨粒痕 (未图示) 的伸长方向 (箭头 55 的方向) 形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内方向伸长的部分的方式设置。这是因为, 本发明者专心研究的结果发现: 在以沿与研磨粒痕的伸长方向的角度在 $-5^\circ \sim +5^\circ$ 的范围内方向伸长的方式设置了 n 型掺杂糊 3 的情况下, 与以向该范围外的方向伸长的方式设置 n 型掺杂糊 3 的情况相比, 能够抑制 n 型掺杂糊 3 向其伸长方向以外的方向流出。由此, n 型掺杂糊 3 的至少一部分, 能够在与研磨粒痕的伸长方向 (箭头 55 的方向) 形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内方向稳定地形成。另外, 在本实施方式中, 对 n 型掺杂糊 3 以沿与研磨粒痕的伸长方向 (箭头 55 的方向) 形成的角度为 0° 的方向伸长的带状形成的情况进行说明。

[0077] 作为 n 型掺杂糊 3, 例如可以使用除磷化合物等 n 型掺杂剂外, 还包含溶剂、增粘剂、以及氧化硅前体的材料等。另外, 作为 n 型掺杂糊 3, 可以使用不包含增粘剂的材料。

[0078] 作为磷化合物, 可以单独使用磷酸盐、氧化磷、五氧化二磷、磷酸或有机磷化物这种包含磷原子的化合物, 也可以组合使用两种以上。

[0079] 作为溶剂, 可以单独使用例如: 乙二醇、甲基溶纤剂、甲基溶纤剂乙酸酯、乙基溶纤剂、二乙基溶纤剂、溶纤剂乙酸酯、乙二醇单苯醚、甲氧基乙醇、乙二醇单乙酸酯、乙二醇二乙酸酯、二乙二醇、二乙二醇单甲醚、二乙二醇单乙醚乙酸酯、二乙二醇单丁醚、二乙二醇单丁醚乙酸酯、二乙二醇二甲醚、二乙二醇甲基乙基醚、二乙二醇二乙醚、二乙二醇乙酸酯、三乙二醇、三乙二醇单甲醚、三乙二醇单乙醚、四乙二醇、液体聚乙二醇、丙二醇、丙二醇单甲基醚、丙二醇单乙基醚、丙二醇单甲醚、1-丁氧基乙氧基丙醇、二丙二醇、二丙二醇单甲醚、二丙二醇单乙基醚、三丙二醇单甲醚、聚丙二醇、1,3-丙二醇、丁二醇、1,5-戊二醇、己二醇、甘油、醋酸甘油酯、甘油二乙酸酯、三醋酸甘油酯、三羟甲基丙烷、1,2,6-己三醇、1,2-丙二醇、1,5-戊二醇、辛二醇、1,2-丁二醇、1,4-丁二醇、1,3-丁二醇、二噁烷、三噁烷、四氢呋喃、四氢吡喃、甲缩醛、二乙缩醛、甲基乙基酮、甲基异丁基酮、二乙基酮、丙酮基丙酮、二丙酮醇、甲酸甲酯、甲酸乙酯、甲酸丙酯、乙酸甲酯、乙酸乙酯, 也可以组合使用两种以上。

[0080] 作为增粘剂, 优选使用乙基纤维素、聚乙烯基吡咯烷酮或双方的混合物, 但也可以使用各种品质及特性的膨润土、各种极性溶剂混合物用的一般的无机流变添加剂、硝化纤维素及其它的纤维素化合物、淀粉、明胶、海藻酸、高分散性非晶质硅酸 (Aerosil (注册商标))、聚乙烯醇缩丁醛 (Mowital (注册商标))、羧甲基纤维素钠 (vivistar)、热塑性聚酰胺树脂 (Eurelon (注册商标))、有机蓖麻油衍生物 (Thixin R (注册商标))、二酰胺蜡 (Thixatrol plus (注册商标))、膨润聚丙烯酸盐 (Rheolate (注册商标))、聚醚脲-聚氨酯、聚醚-多元醇等。

[0081] 作为氧化硅前体, 可以使用例如用 TEOS (正硅酸四乙酯) 那样的通式 $R^{1'}_n Si(OR^1)_{4-n}$ ($R^{1'}$ 表示甲基、乙基或苯基, R^1 表示甲基、乙基、正丙基或异丙基、n 表示 0、1 或 2) 所示的物质。

[0082] n 型掺杂糊 3 的设置方法例如可以使用以往公知的丝网印刷、喷墨印刷等方法。

[0083] 之后, 使设置于半导体基板 1 的背面的 n 型掺杂糊 3 干燥。

[0084] 作为 n 型掺杂糊 3 的干燥方法, 例如在烘箱内设置设置了糊后的半导体基板 1, 例如在 200°C 左右的温度下, 例如以数十分钟的时间加热糊。

[0085] 接着, 如图 9(a) 的示意剖视图及图 9(b) 的示意俯视图所示, 投入 800°C 以上 1100°C 以下的石英炉内, 使 n 型掺杂剂从 n 型掺杂糊 3 向半导体基板 1 的背面扩散, 形成 n 型掺杂剂扩散区域 13。由此, 如图 9(b) 的示意俯视图所示, n 型掺杂剂扩散区域 13 以沿与研磨粒痕的伸长方向 (箭头 55 的方向) 形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内方向伸长的带状形成。另外, n 型掺杂剂扩散区域 13 是 n 型掺杂剂浓度比半导体基板 1 高的区域。

[0086] 之后, 去除半导体基板 1 的背面的 n 型掺杂糊 3 的残渣。n 型掺杂糊 3 的残渣的去除, 可以通过例如将设置有 n 型掺杂糊 3 的半导体基板 1 浸渍于氢氟酸水溶液中等而进行。

[0087] 接着, 如图 10(a) 的示意剖视图及图 10(b) 的示意俯视图所示, 在半导体基板 1 的背面的一部分设置 p 型掺杂糊 4。

[0088] 在此,p型掺杂糊4与上述的n型掺杂糊3一样,如图10(b)的示意俯视图所示,以具有沿与研磨粒痕(未图示)的伸长方向(箭头55的方向)形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 的范围内方向伸长的部分的方式设置。

[0089] 作为p型掺杂糊4,例如可以使用除硼化合物等p型掺杂剂外,还包含溶剂、增粘剂、以及氧化硅前体的材料等。另外,作为p型掺杂糊4,也可以使用不包含增粘剂的材料。

[0090] 作为硼化合物,可以单独使用例如氧化硼、硼酸、有机硼化合物、硼-铝化合物等包含硼原子的化合物,也可以组合使用两种以上。

[0091] 作为溶剂,可以使用与上述的n型掺杂糊3相同的溶剂。

[0092] 作为增粘剂,可以使用与上述的n型掺杂糊3相同的增粘剂。

[0093] 作为氧化硅前体,可以使用与上述的n型掺杂糊3相同的物质。

[0094] p型掺杂糊4的设置方法,可以采用与上述的n型掺杂糊3的设置方法相同的方法。

[0095] 之后,使设置于半导体基板1的背面的p型掺杂糊4干燥。

[0096] 作为p型掺杂糊4的干燥方法,可以采用与上述的n型掺杂糊3的干燥方法相同的方法。

[0097] 接着,如图11(a)的示意剖视图及图11(b)的示意俯视图所示,投入 800°C 以上 1100°C 以下的石英炉内,使p型掺杂剂从p型掺杂糊4向半导体基板1的背面扩散,形成p型掺杂剂扩散区域14。由此,如图11(b)的示意俯视图所示,p型掺杂剂扩散区域14以沿与研磨粒痕的伸长方向(箭头55的方向)形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 的范围内方向伸长的带状形成。

[0098] 之后,去除半导体基板1的背面的p型掺杂糊4的残渣。p型掺杂糊4的残渣的去除,例如可以通过使设置有p型掺杂糊4的半导体基板1浸渍于氢氟酸水溶液中等而进行。

[0099] 接着,如图12(a)的示意剖视图及图12(b)的示意俯视图所示,在半导体基板1的背面形成钝化膜5。作为钝化膜5,例如可以使用氮化硅膜、氧化硅膜、或氮化硅和氧化硅膜的层叠膜等。钝化膜5可以例如通过等离子CVD法等形成。

[0100] 接着,如图13(a)的示意剖视图所示,通过对形成有半导体基板1的钝化膜5的一侧的相反侧的受光面进行纹理蚀刻而形成纹理结构10。用于形成纹理结构10的纹理蚀刻,可以通过将形成于半导体基板1的另一表面的钝化膜5作为蚀刻掩模使用而进行。在半导体基板1由硅结晶基板构成的情况下,纹理蚀刻可以通过下述方法进行:将在氢氧化钠或氢氧化钾等碱性水溶液中添加了异丙醇的液体,例如加热到 70°C 以上 80°C 以下,利用该蚀刻液对半导体基板1的受光面进行蚀刻。

[0101] 接着,如图14(a)的示意剖视图所示,在半导体基板1的受光面形成钝化膜6。作为钝化膜6,可以使用例如氮化硅膜、氧化硅膜、或氮化硅和氧化硅膜的层叠膜等。钝化膜6可以通过例如等离子CVD法等形成。另外,半导体基板1的受光面的钝化膜6,是也可作为所谓的反射防止膜而发挥功能的膜。

[0102] 接着,如图15(a)的示意剖视图及图15(b)的示意俯视图所示,通过去除半导体基板1的背面的钝化膜5的一部分,形成接触孔23及接触孔24,使n型掺杂剂扩散区域13的一部分从接触孔23露出,并且使p型掺杂剂扩散区域14的一部分从接触孔24露出。

[0103] 接触孔23、24例如可以通过下述方法形成:利用光刻技术在钝化膜5上形成在与

接触孔 23、24 的各形成部位对应的部分具有开口部的光刻胶图案之后, 通过从光刻胶图案的开口部利用蚀刻去除钝化膜 5 的方法等形成。

[0104] 接着, 如图 16(a) 的示意剖视图及图 16(b) 的示意俯视图所示, 形成通过接触孔 23 与 n 型掺杂剂扩散区域 13 电连接的 n 型用电极 33, 并且形成通过接触孔 24 与 p 型掺杂剂扩散区域 14 电连接的 p 型用电极 34。在此, 作为 n 型用电极 33 及 p 型用电极 34, 例如可以使用由银等金属构成的电极。以上述方式, 可以制作本实施方式的背面电极型太阳能电池单元。

[0105] 如上, 在本实施方式中, 如上所述, 以具有沿与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 的范围内方向伸长的部分的方式设置 n 型掺杂剂 3 及 p 型掺杂剂 4, 因此, 至少该部分可以在与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 的范围内方向上以稳定的形状形成 n 型掺杂剂 3 及 p 型掺杂剂 4。

[0106] 由此, 在本实施方式中, n 型掺杂剂扩散区域 13 及 p 型掺杂剂扩散区域 14 都可以分别以希望的形状稳定地形成, 因此, 可以使背面电极型太阳能电池单元的特性稳定, 使其成为良好的电池单元。

[0107] 另外, 以具有 n 型导电类型的半导体晶锭说明了上述实施方式, 但半导体晶锭也可以具有 p 型导电类型。

[0108] 另外, 如图 17 的示意俯视图所示, n 型掺杂剂扩散区域 13 及 p 型掺杂剂扩散区域 14 可以分别是向一个方向伸长的形状, 如图 18 的示意俯视图所示, n 型掺杂剂扩散区域 13 及 p 型掺杂剂扩散区域 14 的至少一方的一部分可以与研磨粒痕的伸长方向正交, 如图 19 的示意俯视图所示, 也可以具有仅 n 型掺杂剂扩散区域 13 或 p 型掺杂剂扩散区域 14 的任一方向一个方向伸长的形状。

[0109] 另外, 本发明不限于背面电极型太阳能电池单元, 也可以适用于包含下述太阳能电池单元的半导体装置, 即, 该太阳能电池单元是在半导体基板的受光面和背面分别形成电极而制造的双面电极型太阳能电池单元等所有结构的太阳能电池单元。

[0110] 实施例

[0111] (掺杂剂的设置)

[0112] 首先, 将 n 型单晶硅锭向进行往复移动的钢丝锯按压 (具有图 20 的放大照片所示的形状) 而切断。由此, 形成多枚 n 型单晶硅基板, 该基板在一边分别为 126mm 的近似正方形形状的受光面及背面上, 形成有由沿一方向伸长的槽构成的研磨粒痕, 基板厚度为 $200 \mu\text{m}$ 。在此, 图 20 所示的钢丝锯是, 在截面直径 $120 \mu\text{m}$ 钢琴丝的外周面, 利用镀敷的镍固着了粒径 $30 \mu\text{m}$ 以下的金刚石研磨粒而制作的锯。

[0113] 图 21 表示利用上述的钢丝锯切断后的 n 型单晶硅基板的表面的一个例子的显微镜照片, 图 22 表示用激光显微镜测定图 21 所示的 n 型单晶硅基板的表面的凹凸的结果。另外, 图 22 的横轴表示 n 型单晶硅基板的表面的宽度 (最大宽度: 10mm), 图 22 的纵轴表示 n 型单晶硅基板表面的由锯痕及研磨粒痕导致的凹凸, 该凹凸由钢丝锯的切断引起。

[0114] 图 23 表示利用上述的钢丝锯切断后的 n 型单晶硅基板的表面的另外一个例子的显微镜照片, 图 24 表示用激光显微镜测定图 23 所示的 n 型单晶硅基板的表面的凹凸的结果。另外, 图 24 的横轴表示 n 型单晶硅基板的表面的宽度 (最大宽度: 10mm), 图 24 的纵轴表示 n 型单晶硅基板表面的由锯痕及研磨粒痕导致的凹凸, 该凹凸由钢丝锯的切断引起。

[0115] 如图 21 ~ 图 24 所示, 确认了在 n 型单晶硅基板的表面形成有沿着向钢丝锯按压 n 型单晶硅锭的方向形成的大的起伏, 即, 锯痕, 和沿着钢丝锯的移动方向形成于锯痕的槽状的研磨粒痕 (图 21 及图 23 的纵条)。

[0116] 接着, 通过利用氢氧化钠浓度为 48 质量% 的氢氧化钠水溶液 (相对于水 52g, 氢氧化钠 48g), 对以上述方式形成的 n 型单晶硅基板的表面进行 $30\ \mu\text{m}$ 深度的蚀刻, 去除 n 型单晶硅基板的表面的切片损伤。

[0117] 图 25 表示图 21 所示的 n 型单晶硅基板的蚀刻后的表面的一个例子的显微镜照片, 图 26 表示用激光显微镜测定图 25 所示的 n 型单晶硅基板的表面的凹凸的结果。图 27 表示用激光显微镜测定图 25 所示的 n 型单晶硅基板的蚀刻后的表面的凹凸的结果。如图 25 所示, 在 n 型单晶硅基板的表面形成有圆形状的凹部, 如图 26 及图 27 所示, 研磨粒痕不会从 n 型单晶硅基板的表面消失。

[0118] 接着, 在上述蚀刻后的 n 型单晶硅基板的表面, 以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式, 以 1.5mm 间隔断续地设置多个带状的 n 型掺杂糊 (每一条 n 型掺杂糊的设计宽度: $300\ \mu\text{m}$ 、粘度: $30\text{Pa} \cdot \text{S}$)。

[0119] 图 28(a) 表示以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置了 n 型掺杂糊的 n 型单晶硅基板的表面的显微镜照片, 图 28(b) 表示图 28(a) 的显微镜照片的放大照片。在图 28(a) 及图 28(b) 中, 色浓的部位为 n 型掺杂糊的设置部位, 色浅的部分为开口部。

[0120] 如图 28(a) 及图 28(b) 所示, 已确认: 对于以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置的 n 型掺杂糊, 能够抑制 n 型掺杂糊向 n 型掺杂糊的伸长方向以外的方向流出。

[0121] 作为比较例, 除以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置了多个带状的 n 型掺杂糊以外, 与上述的内容相同地, 设置了 n 型掺杂糊。

[0122] 图 29(a) 表示以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置了 n 型掺杂糊的 n 型单晶硅基板的表面的显微镜照片, 图 29(b) 表示图 29(a) 的显微镜照片的放大照片。在图 29(a) 及图 29(b) 中, 色浓的部位为 n 型掺杂糊的设置部位, 色浅的部位为开口部。

[0123] 如图 29(a) 及图 29(b) 所示, 已确认: 对于以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置的 n 型掺杂糊, 与以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置了 n 型掺杂糊的情况相比, n 型掺杂糊向 n 型掺杂糊的伸长方向以外的方向流出, n 型掺杂糊的宽度不匀。

[0124] 另外, 从以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置了 n 型掺杂糊的 n 型单晶硅基板的表面选择任意 10 条 n 型掺杂糊设置部分 (试样 No. 1 ~ 10), 测定这 10 条 n 型掺杂糊设置部分的宽度的最大值和最小值, 求出该最大值和最小值之差。而且, 对试样 No. 1 ~ 10 的开口部的宽度的最大值、最小值、及最大值和最小值之差, 分别求出平均值及标准偏差 σ 。表 1 表示其结果。

[0125] (表 1)

[0126] (n 型掺杂糊纵涂 *1)

[0127] *1: 以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置 n 型掺杂糊

[0128] (单位: μm)

[0129]

试样 No.	最大宽度	最小宽度	最大宽度 - 最小宽度
1	333	292	41
2	356	303	53
3	320	289	31
4	344	295	49
5	306	280	26
6	328	291	37
7	317	275	42
8	321	290	31
9	332	292	40
10	310	298	12
平均值	327	291	36
σ	15	8	12

[0130] 如表 1 所示, 试样 No. 1 ~ 10 的 n 型掺杂糊设置部分的宽度的最大值、最小值、及最大值和最小值之差的平均值分别为 327、291 及 36, 标准偏差 σ 分别为 15、8 及 12。

[0131] 另一方面, 从以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置了 n 型掺杂糊的 n 型单晶硅基板的表面选择任意的 10 条 n 型掺杂糊设置部分, 测定这 10 条 n 型掺杂糊设置部分 (试样 No. 11 ~ 20) 的宽度的最大值和最小值, 求出该最大值和最小值之差。而且, 对于试样 No. 11 ~ 20 的 n 型掺杂糊设置部分的宽度的最大值、最小值、及最大值和最小值之差, 分别求出平均值及标准偏差 σ 。表 2 表示其结果。

[0132] (表 2)

[0133] (n 型掺杂糊横涂 *2)

[0134] *2: 以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置掺杂糊

[0135] (单位: μm)

[0136]

试样 No.	最大宽度	最小宽度	最大宽度 - 最小宽度
11	381	300	81

12	356	288	68
13	375	293	82
14	374	290	84
15	396	275	121
16	428	305	123
17	396	292	104
18	361	292	69
19	388	294	94
20	403	303	100
平均值	386	293	93
σ	21	9	19

[0137] 如表 2 所示, 试样 No. 11 ~ 20 的 n 型掺杂糊设置部分的宽度的最大值、最小值、及最大值和最小值之差的平均值分别为 386、293 及 93, 标准偏差 σ 是分别为 21、9 及 19。

[0138] 同样, 对 p 型掺杂糊, 也进行了以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置的情况、和以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置的情况的比较。p 型掺杂糊在硅基板表面以 1.5mm 间隔断续地设置成多个带状 (每一条 p 型掺杂糊的设计宽度: $1000 \mu\text{m}$ 、粘度: $30\text{Pa} \cdot \text{s}$)。

[0139] 与 n 型掺杂糊相同地, 从以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置 p 型掺杂糊的 n 型单晶硅基板的表面选择任意的 10 条 p 型掺杂糊设置部分 (试样 No. 21 ~ 30), 测定这 10 条 p 型掺杂糊设置部分的宽度的最大值和最小值, 求出该最大值和最小值之差。表 3 表示其结果。

[0140] 另外, 作为比较例, 从以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置了 p 型掺杂糊的 n 型单晶硅基板的表面选择任意 10 条 p 型掺杂糊设置部分, 测定这 10 条 p 型掺杂糊设置部分 (试样 No. 31 ~ 40) 的宽度的最大值和最小值, 求出该最大值和最小值之差。表 4 表示其结果。

[0141] 另外, 对于试样 No. 21 ~ 30 及试样 No. 31 ~ 40 的开口部的宽度的最大值、最小值、及最大值和最小值之差, 分别求出平均值及标准偏差 σ 。表 3 及表 4 表示其结果。

[0142] (表 3)

[0143] (p 型掺杂糊纵涂 *1)

[0144] *1: 以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置 n 型掺杂糊

[0145] (单位: μm)

[0146]

试样 No.	最大宽度	最小宽度	最大宽度 - 最小宽度
21	1028	980	48
22	1009	967	42
23	1036	992	44
24	1020	970	50
25	1036	985	51
26	1031	992	39
27	1042	1001	41
28	1015	979	36
29	1029	977	52
30	1045	995	50
平均值	1029	974	45
σ	12	11	6

[0147] (表 4)

[0148] (p 型掺杂糊横涂 *2)

[0149] *2 : 以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置掺杂糊

[0150] (单位 : μm)

[0151]

试样 No.	最大宽度	最小宽度	最大宽度 - 最小宽度
31	1088	977	111
32	1112	989	123
33	1140	991	149
34	1095	964	131
35	1124	997	127
36	1108	993	115

37	1099	981	118
38	1131	993	138
39	1154	1005	149
40	1129	980	149
平均值	1118	987	131
σ	21	12	15

[0152] 如表 3 所示, 试样 No. 21 ~ 30 的 p 型掺杂糊设置部分的宽度的最大值、最小值、及最大值和最小值之差的平均值分别为 1029、974 及 45, 标准偏差 σ 分别为 12、11 及 6。

[0153] 另外, 如表 4 所示, 试样 No. 31 ~ 40 的 p 型掺杂糊设置部分的宽度的最大值、最小值、及最大值和最小值之差的平均值分别为 1118、987 及 131, 标准偏差 σ 分别为 21、12 及 15。

[0154] 如上, 如表 1 ~ 表 4 所示, 已确认: 在以沿与研磨粒痕的伸长方向形成的角度在 $-5^\circ \sim +5^\circ$ 的范围内的方向伸长的方式设置了掺杂糊的情况下, 与以沿与研磨粒痕的伸长方向正交的方向伸长的方式设置了掺杂糊的情况相比, 能够抑制来自 n 型掺杂糊的宽度的设计值的不匀。

[0155] (背面电极型太阳能电池单元的制作和评估)

[0156] 分别使用具有试样 No. 1 ~ 10 的 n 型掺杂糊设置部分及试样 No. 21 ~ 30 的 p 型掺杂糊设置部分的 n 型单晶硅基板(实施例的基板)、以及具有试样 No. 11 ~ 20 的 n 型掺杂糊设置部分及试样 No. 31 ~ 40 的 p 型掺杂糊设置部分的 n 型单晶硅基板(比较例的基板), 制作了背面电极型太阳能电池单元。

[0157] 具体而言, 首先, 实施例及比较例各自的基板在石英炉内, 在氧氛围下, 以 900°C 进行了 20 分钟热氧化, 然后, 在实施例及比较例各自的基板上设置 n 型掺杂糊, 之后, 将实施例及比较例各自的基板设置于烘箱内, 在 200°C 进行 30 分钟加热, 由此使 n 型掺杂糊干燥。

[0158] 接着, 通过在石英炉内以 950°C 对实施例及比较例各自的基板进行 30 分钟加热, 使磷扩散到实施例及比较例的各基板的上述 n 型掺杂糊设置部位, 形成 n 型掺杂剂扩散区域。

[0159] 接着, 通过使实施例及比较例的各基板浸渍于氢氟酸水溶液中, 将实施例及比较例各自的基板的 n 型掺杂糊残渣全部去除。

[0160] 接着, 在石英炉内在氧氛围下以 900°C 进行 20 分钟热氧化的实施例及比较例各自的基板上形成的 n 型掺杂剂扩散区域间, 设置 p 型掺杂糊, 之后, 将实施例及比较例的各基板设置于烘箱内, 通过以 200°C 进行 30 分钟加热, 使 p 型掺杂糊干燥。

[0161] 接着, 通过在石英炉内以 1000°C 对实施例及比较例各自的基板进行 30 分钟加热, 使硼扩散到实施例及比较例的各基板的上述 p 型掺杂糊设置部位, 形成 p 型掺杂剂扩散区域。

[0162] 接着, 通过使实施例及比较例各自的基板浸渍于氢氟酸水溶液中, 将实施例及比

较例的各基板的 p 型掺杂剂残渣全部去除。

[0163] 接着,利用等离子 CVD 法在实施例及比较例各自的基板的 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的形成侧的表面整个面形成由氮化硅膜构成的钝化膜。

[0164] 接着,通过对实施例及比较例的各基板的钝化膜形成侧的相反侧的表面进行纹理蚀刻,形成纹理结构。在此,纹理蚀刻使用在氢氧化钠浓度为 3 质量%的氢氧化钠水溶液中添加异丙醇的 70℃~80℃的蚀刻液进行。

[0165] 接着,利用等离子 CVD 法在实施例及比较例各自的基板的纹理结构上形成由氮化硅膜构成的反射防止膜。

[0166] 接着,通过以带状去除实施例及比较例各自的基板的钝化膜的一部分,形成接触孔,使 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域的各自的一部分露出。

[0167] 之后,以填埋实施例及比较例各自的基板的接触孔的方式涂敷市场上销售的银糊,进行干燥,通过以 600℃进行 20 分钟的加热,烧制银糊,形成分别与 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域相接的银电极。如上,制作了使用实施例及比较例各自的基板的背面电极型太阳能电池单元。

[0168] 而且,对于用实施例的基板制作的背面电极型太阳能电池单元(实施例的太阳能电池单元)及使用比较例的基板制作的背面电极型太阳能电池单元(比较例的太阳能电池单元),分别使用太阳光模拟器照射模拟太阳光,测定电流-电压 (IV) 特性,测定短路电流密度、开放电压、F.F(Fill Factor)、转换效率及漏电电流。表 5 表示其结果。在表 5 中,将比较例的太阳能电池单元的短路电流密度、开放电压、F.F、转换效率及漏电电流的值分别设为 100 时的实施例的太阳能电池单元的短路电流密度、开放电压、F.F、转换效率及漏电电流的值,分别以相对值表示。

[0169] (表 5)

[0170]

	短路电流密度	开放电压	F.F	转换效率	漏电电流
实施例	104	101	109	115	9
比较例	100	100	100	100	100

[0171] 如表 5 所示,实施例的太阳能电池单元与比较例的太阳能电池单元相比,确认了短路电流密度、开放电压、F.F. 及转换效率提高,漏电电流降低。因此,实施例的太阳能电池单元与比较例的太阳能电池单元相比,可以稳定地获得良好的特性。

[0172] 这是由于,在实施例的太阳能电池单元中,能够以沿与研磨粒痕的伸长方向形成的角度在 $-5^{\circ} \sim +5^{\circ}$ 的范围内的方向伸长的带状,分别稳定地形成 n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域,所以与比较例的太阳能电池单元相比,n 型掺杂剂扩散区域及 p 型掺杂剂扩散区域各自的宽度的不匀小。

[0173] 本文公开的实施方式及实施例应该视为完全是例示,而不是限制性的。本发明的范围由权利要求确定而不是上述说明,且包括与权利要求的范围等同或者在权利要求范围之内的所有变更。

[0174] 产业上的可利用性

[0175] 本发明可以用于半导体装置及半导体装置的制造方法,特别适用于背面电极型太阳能电池单元及背面电极型太阳能电池单元的制造方法。

[0176] 附图标记说明

[0177] 1 半导体基板、1a 切片损伤、3 n 型掺杂层、4 p 型掺杂层、5 钝化膜、10 纹理结构、6 钝化膜、13 n 型掺杂剂扩散区域、14 p 型掺杂剂扩散区域、23、24 接触孔、33 n 型用电极、34 p 型用电极、50 半导体晶锭、51、52 导向辊、53 钢丝锯、53a 芯线、53b 研磨粒、54、55 箭头、61 锯痕、62 研磨粒痕、101 硅基板、103 n 型掺杂层、104 p 型掺杂层、105 氧化硅膜、106 受光面钝化膜、110 纹理结构、113 n 型掺杂剂扩散区域、114 p 型掺杂剂扩散区域、123、124 接触孔、133 n 型用电极、134 p 型用电极

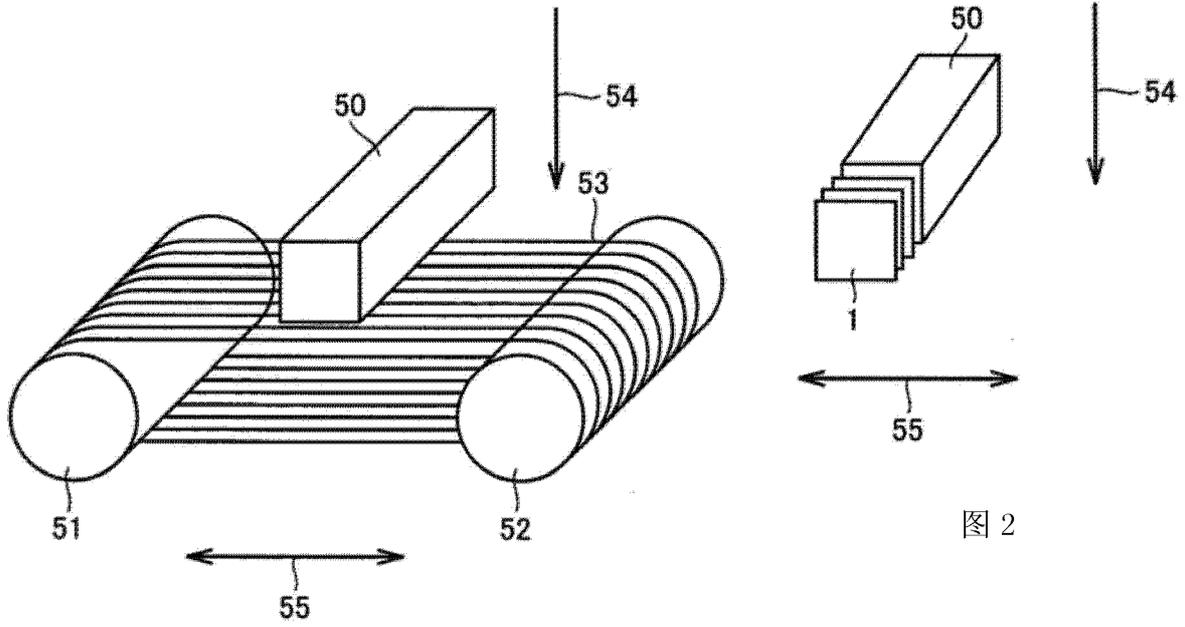


图 1

图 2

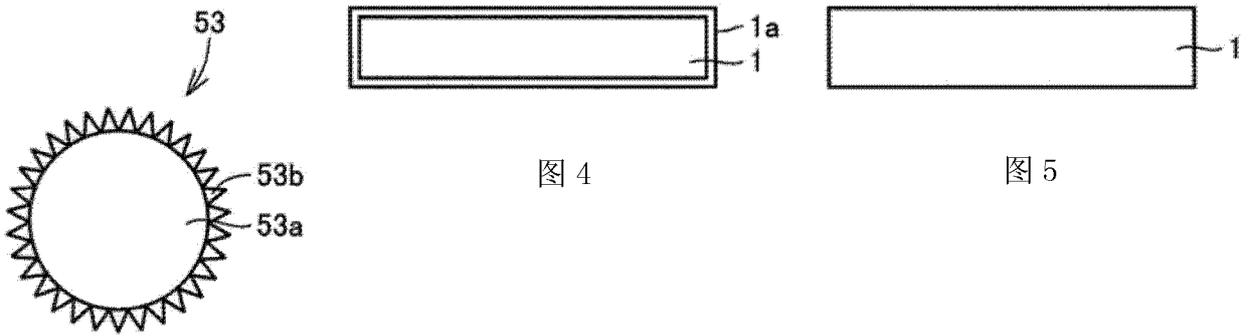


图 3

图 4

图 5

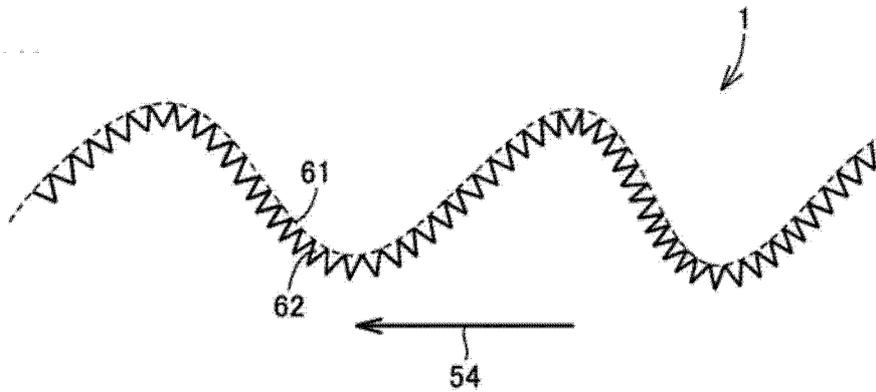


图 6

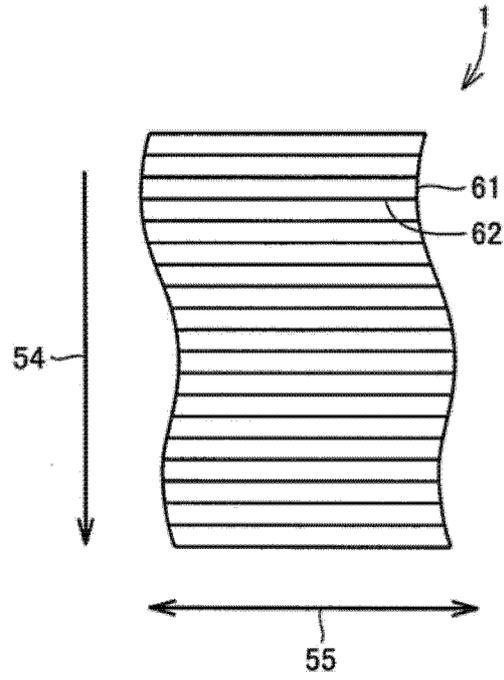


图 7

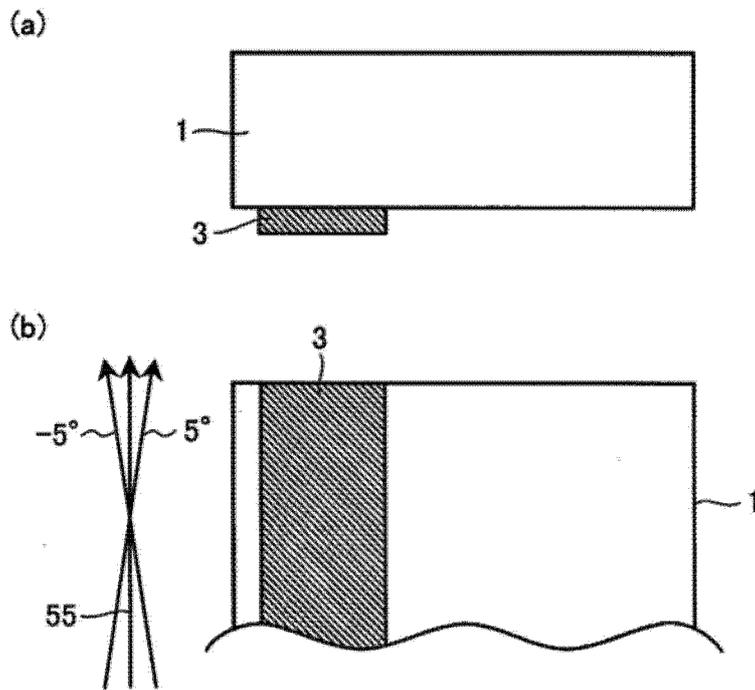


图 8

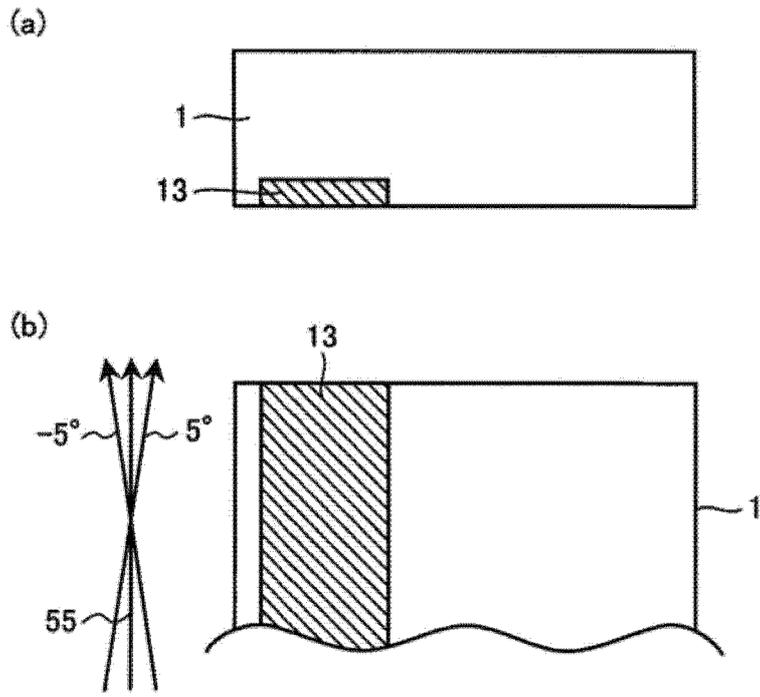


图 9

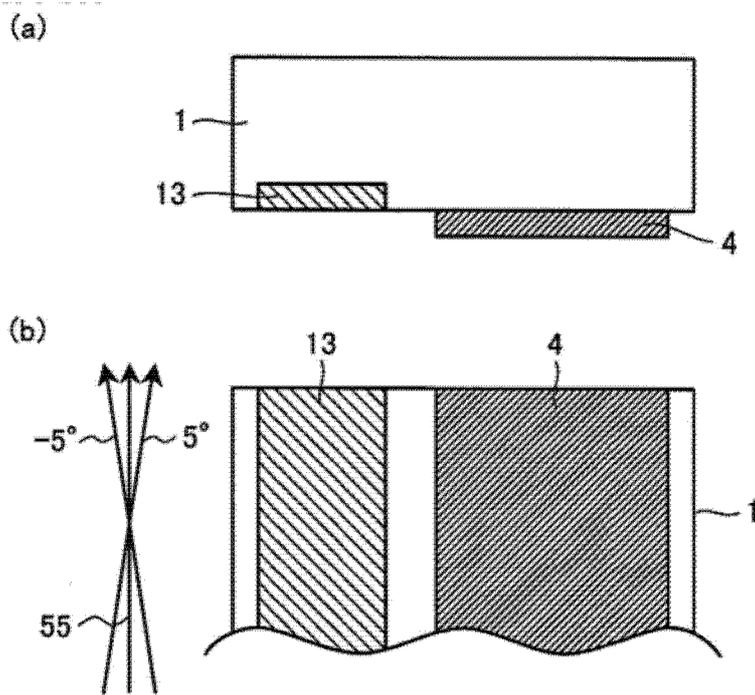


图 10

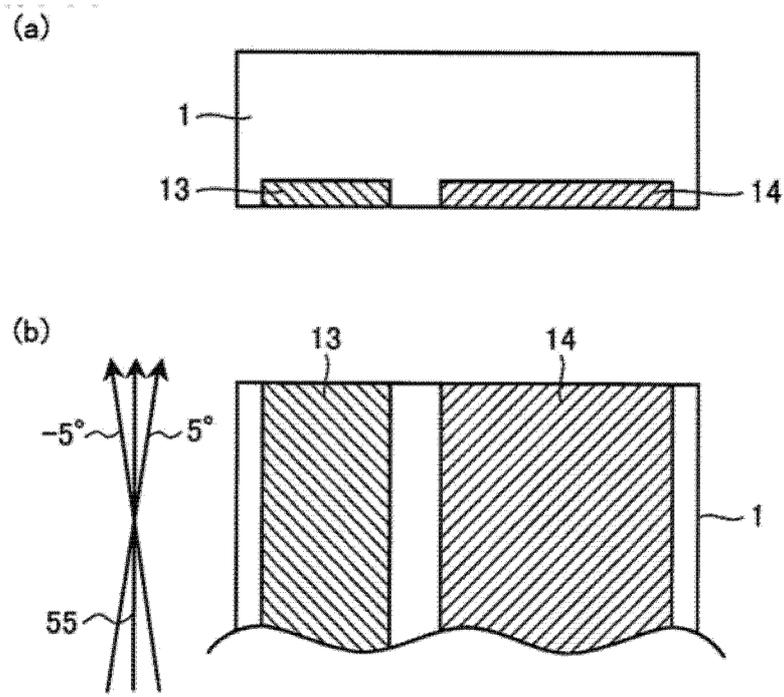


图 11

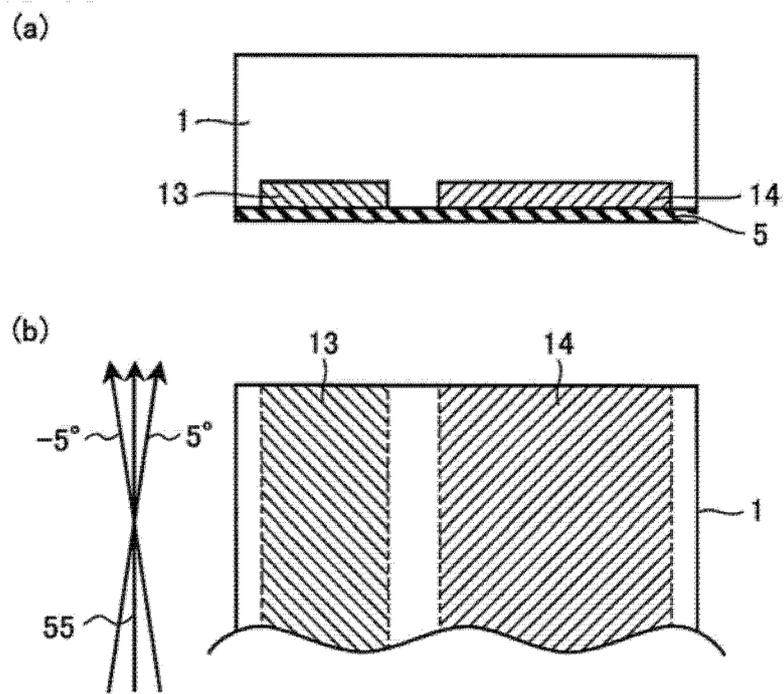


图 12

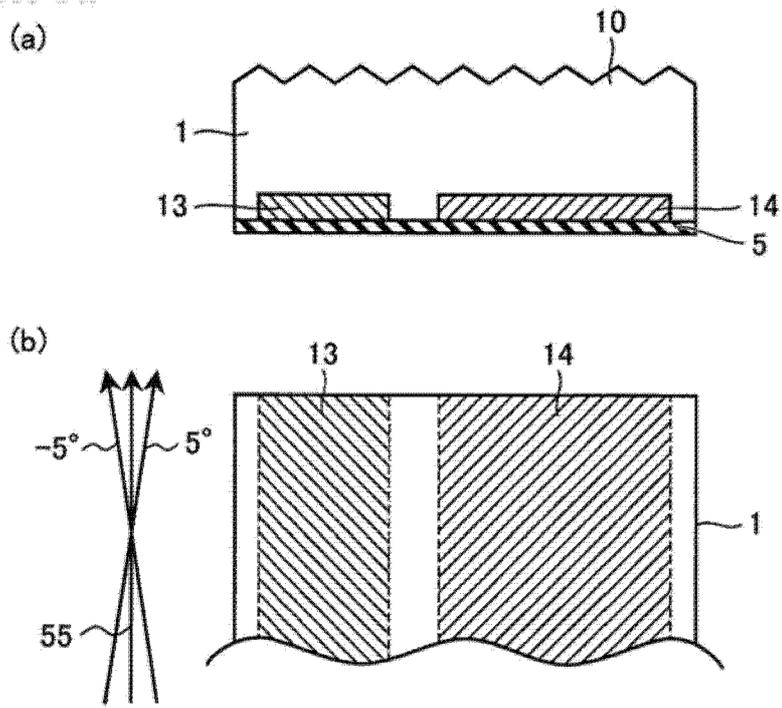


图 13

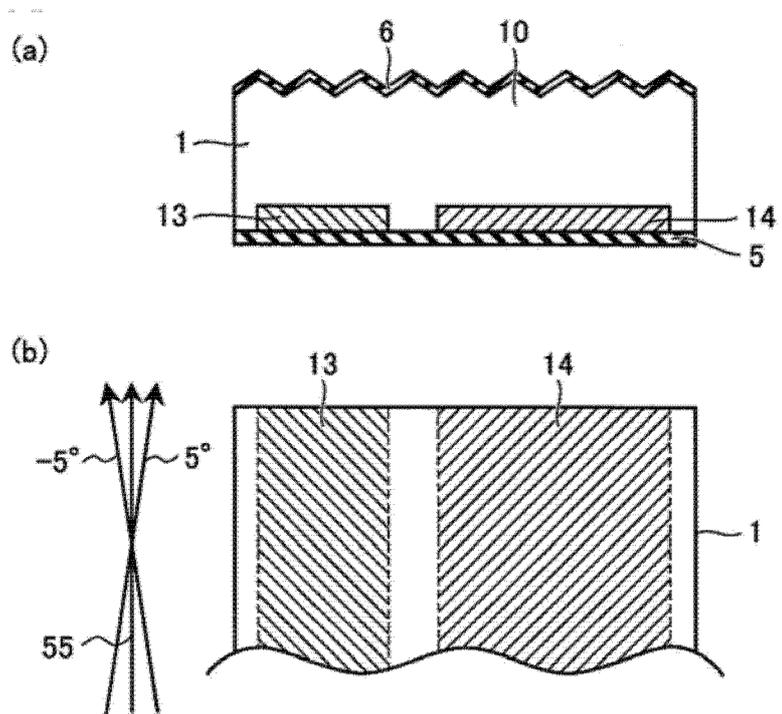


图 14

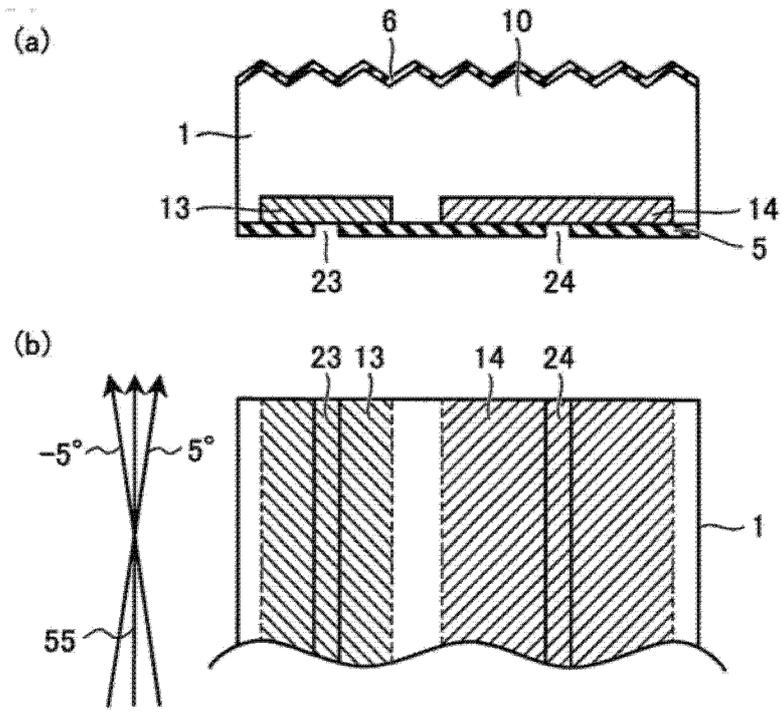


图 15

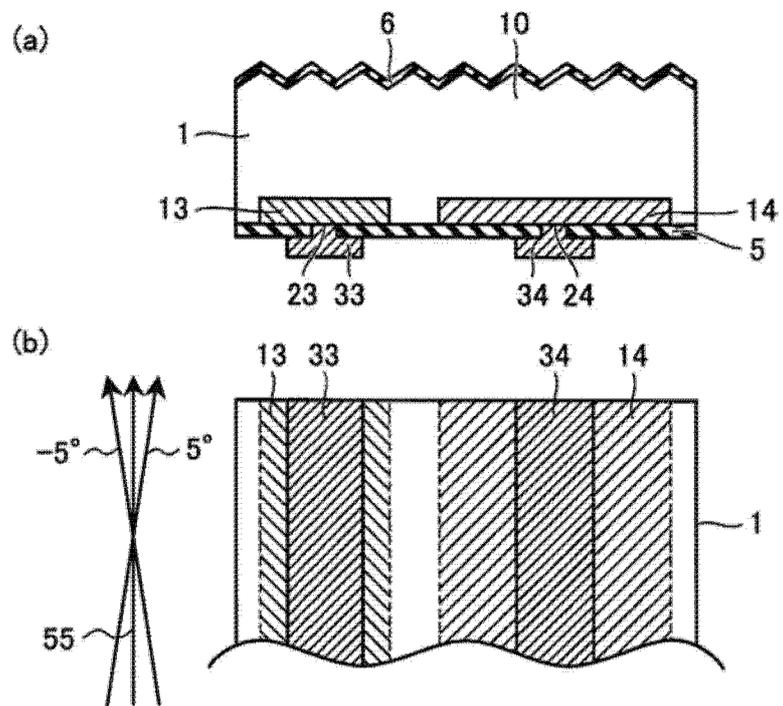


图 16

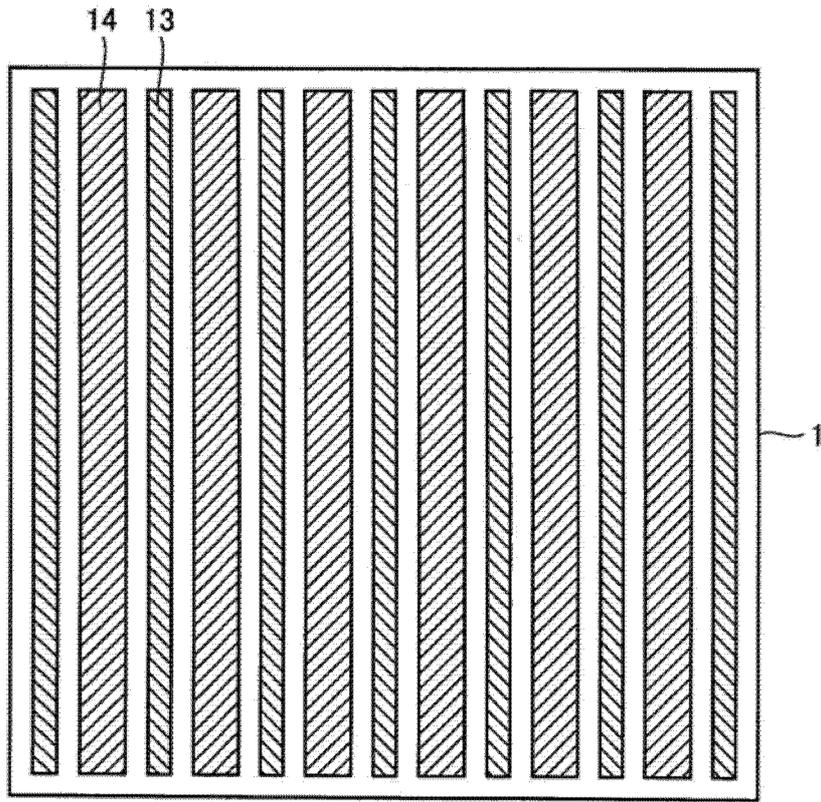


图 17

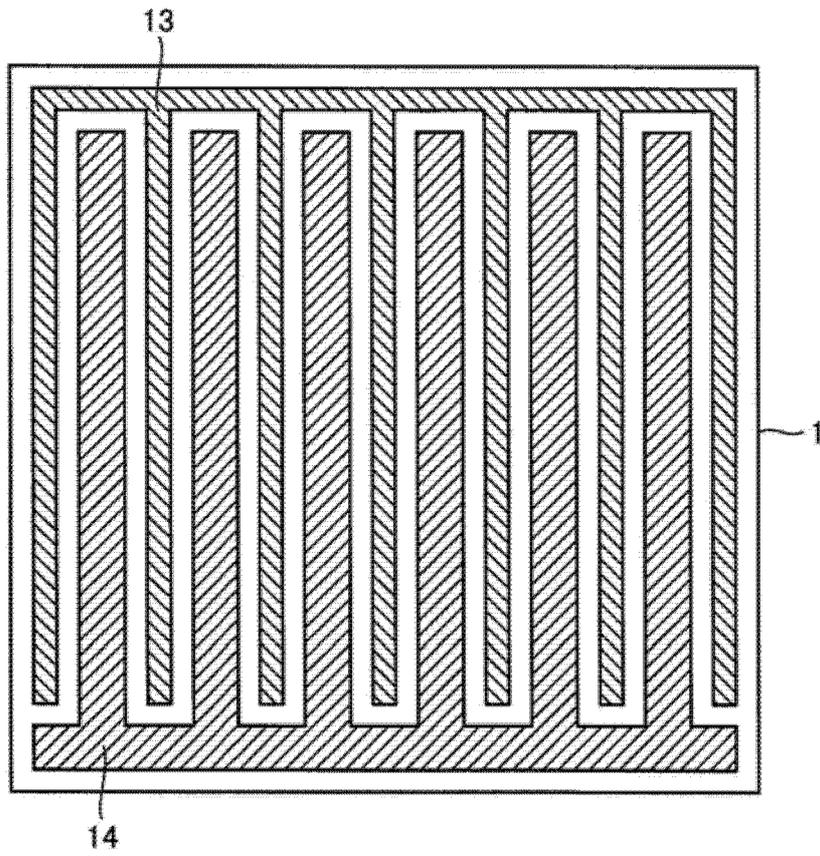


图 18

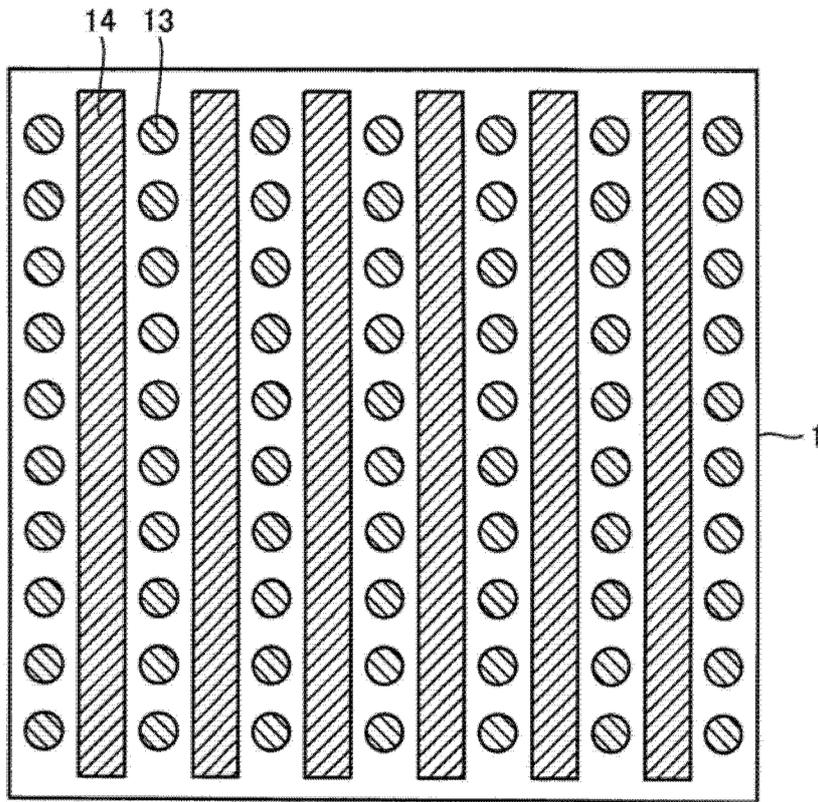


图 19

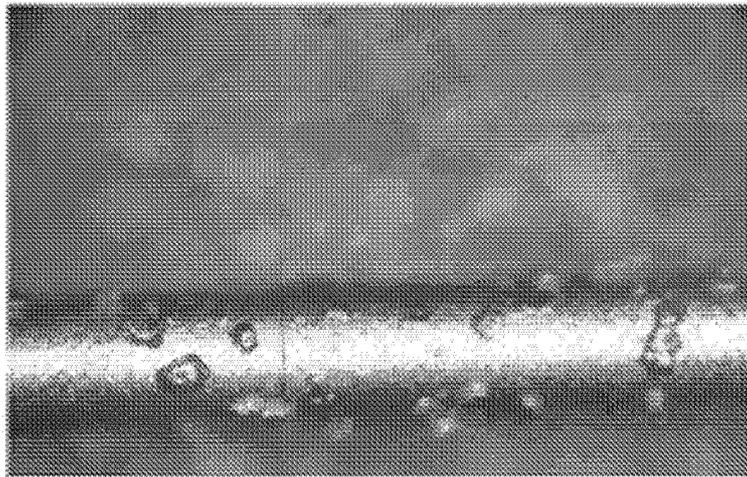


图 20

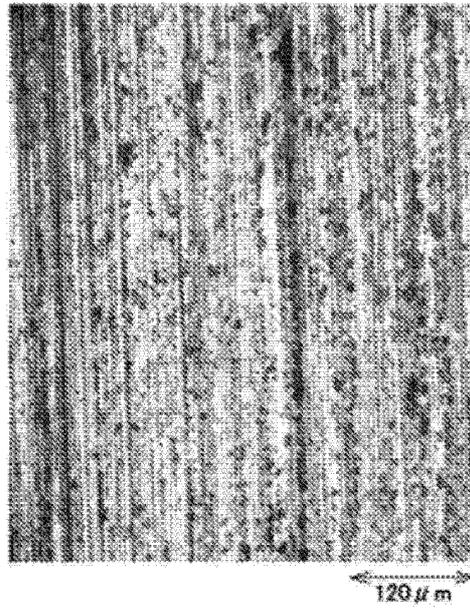


图 21

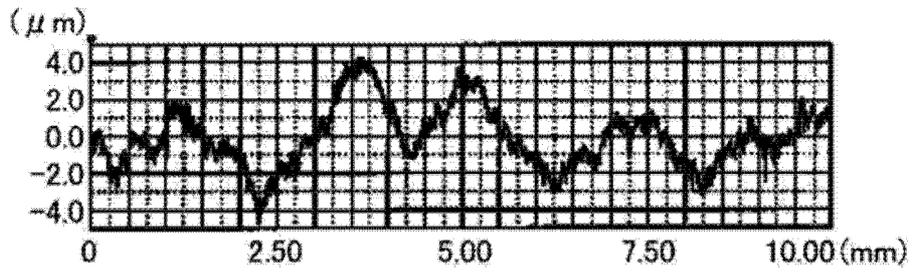


图 22

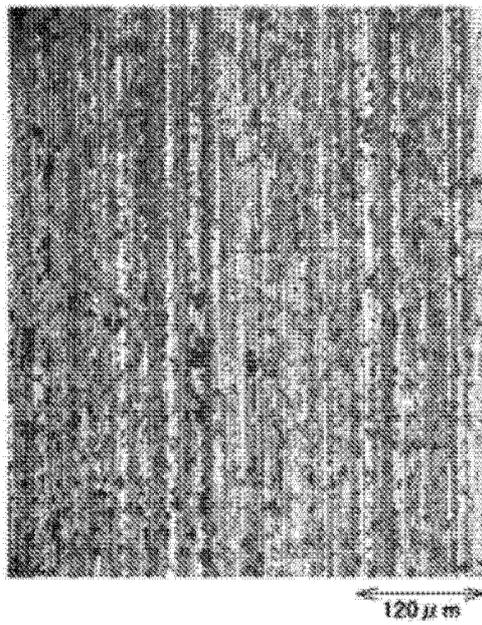


图 23

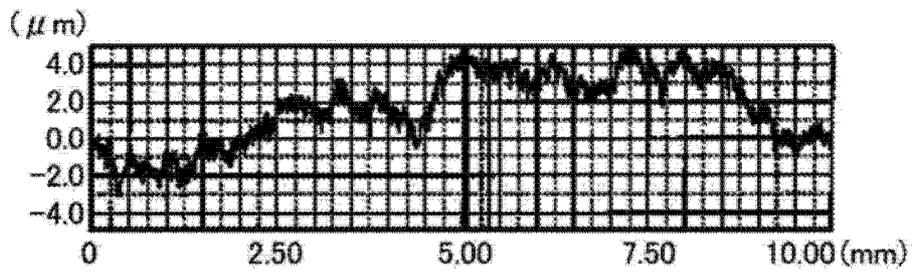


图 24

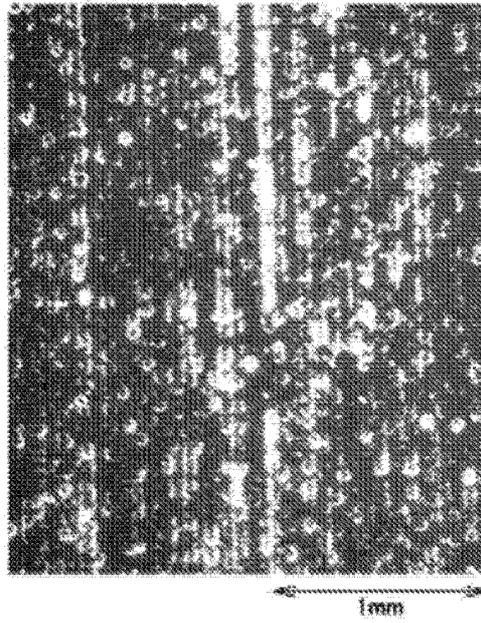


图 25

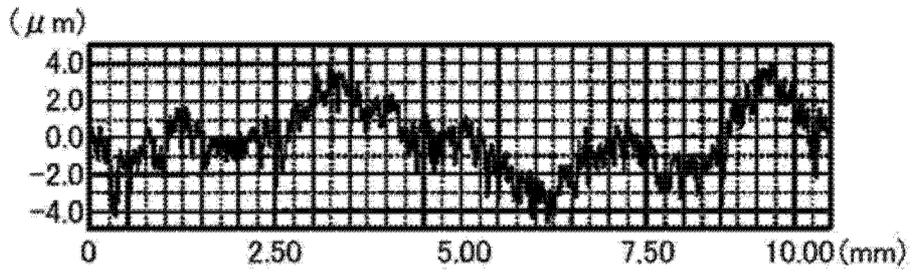


图 26

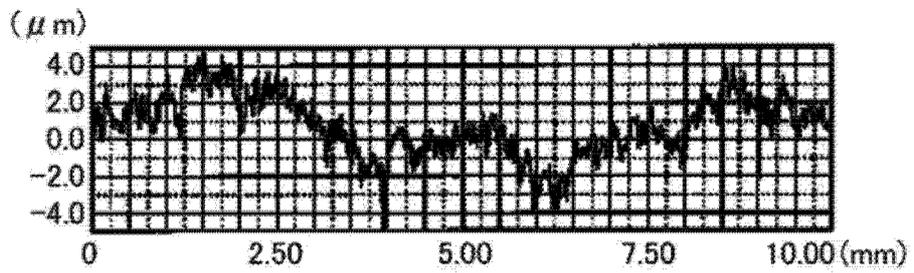
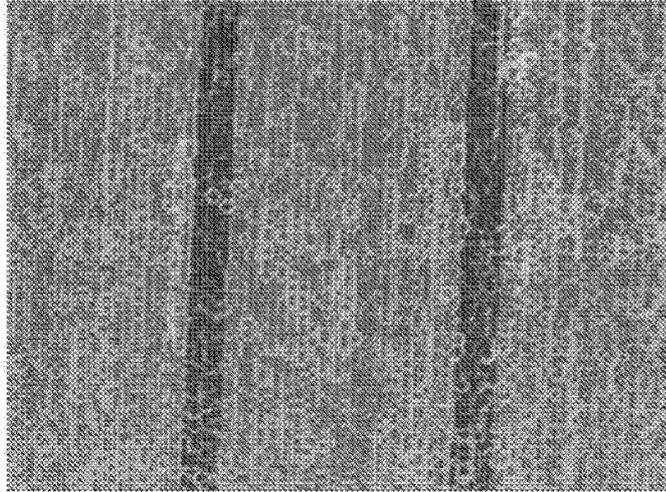


图 27

(a)



(b)

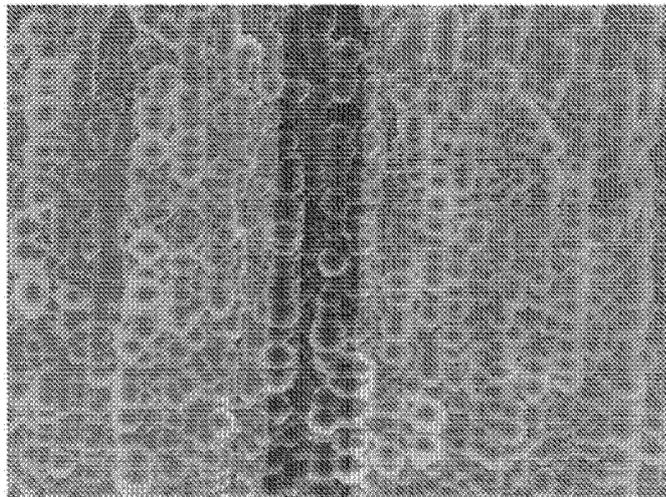
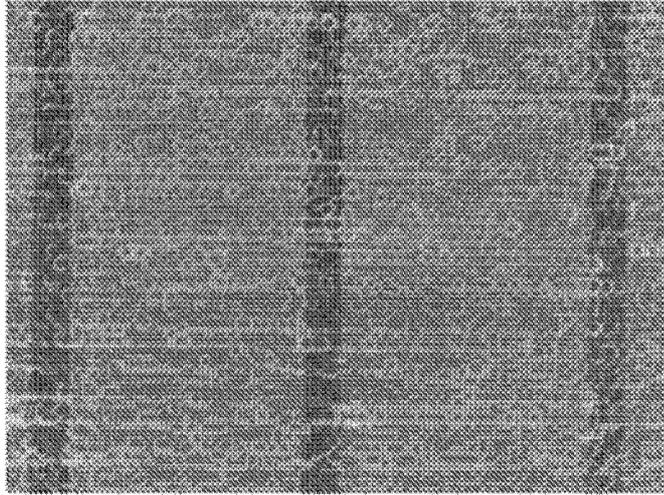


图 28

(a)



(b)

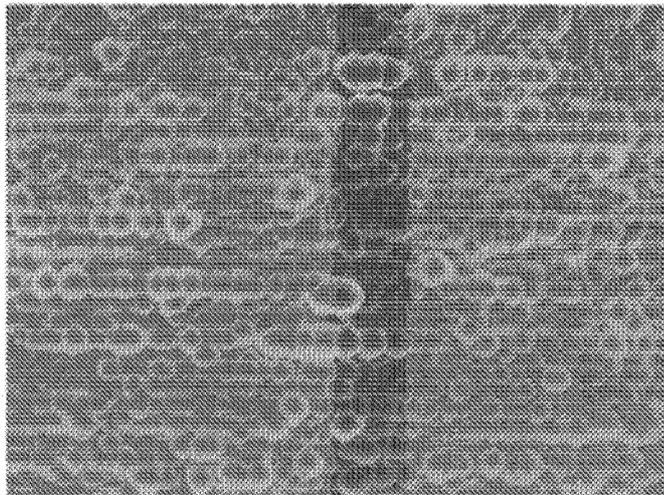


图 29

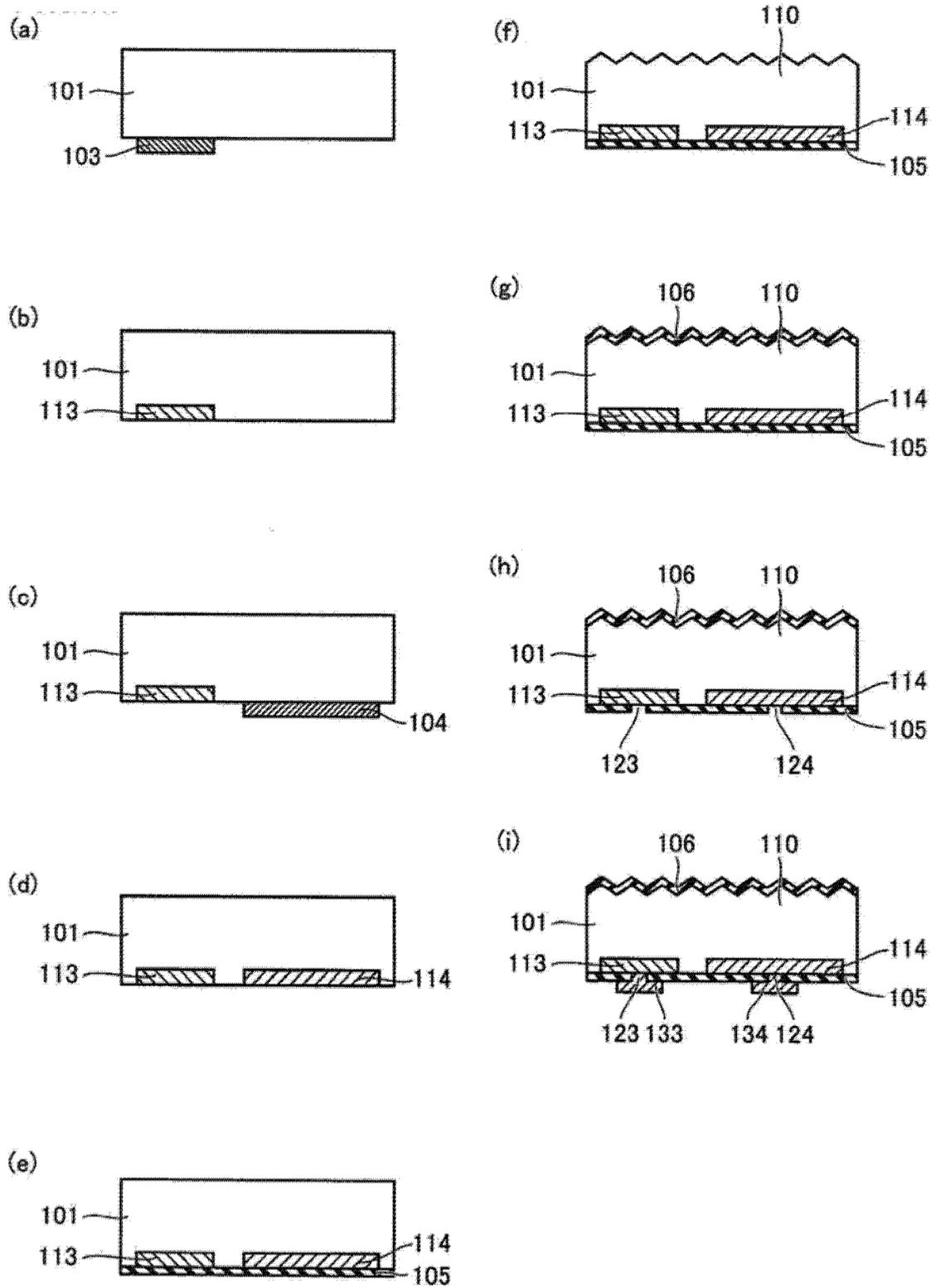


图 30