

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5971236号
(P5971236)

(45) 発行日 平成28年8月17日 (2016. 8. 17)

(24) 登録日 平成28年7月22日 (2016. 7. 22)

(51) Int. Cl.

F I

H O 1 G 4/232 (2006. 01)
H O 1 G 4/30 (2006. 01)
H O 1 B 1/22 (2006. 01)
H O 1 B 1/00 (2006. 01)

H O 1 G 4/12 3 6 1
H O 1 G 4/30 3 0 1 B
H O 1 B 1/22 A
H O 1 B 1/00 J
H O 1 B 1/00 H

請求項の数 13 (全 18 頁)

(21) 出願番号 特願2013-273077 (P2013-273077)
(22) 出願日 平成25年12月27日 (2013. 12. 27)
(65) 公開番号 特開2014-209550 (P2014-209550A)
(43) 公開日 平成26年11月6日 (2014. 11. 6)
審査請求日 平成27年6月8日 (2015. 6. 8)
(31) 優先権主張番号 特願2013-63354 (P2013-63354)
(32) 優先日 平成25年3月26日 (2013. 3. 26)
(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000006231
株式会社村田製作所
京都府長岡京市東神足1丁目10番1号
(74) 代理人 110001232
特許業務法人 宮▲崎▼・目次特許事務所
(72) 発明者 西坂 康弘
京都府長岡京市東神足1丁目10番1号
株式会社村田製作所内
(72) 発明者 松野 悟
京都府長岡京市東神足1丁目10番1号
株式会社村田製作所内
(72) 発明者 喜住 哲也
京都府長岡京市東神足1丁目10番1号
株式会社村田製作所内

最終頁に続く

(54) 【発明の名称】 セラミック電子部品及びガラスペースト

(57) 【特許請求の範囲】

【請求項 1】

内部電極の端部が表面に露出しているセラミック素体と、
前記セラミック素体の前記内部電極が露出した部分の上を覆うガラスコート層と、
前記ガラスコート層の直上に設けられており、めっき膜により構成された端子電極と、
を備え、
前記ガラスコート層は、ガラス媒質と、前記内部電極と前記端子電極とを電氣的に接続
している導通パスを形成しており、前記ガラス媒質中に分散されている金属粉とを含み、
前記ガラスコート層は、前記金属粉と前記ガラス媒質が固着されて一体化した複合膜で
あり、

前記金属粉は、すべてが一体に焼結されておらず、前記ガラス媒質が前記金属粉の間を
繋ぐように連続して存在しており、

前記金属粉は、扁平粉である第1の金属粉と、球形粉である第2の金属粉とを含む、セ
ラミック電子部品。

【請求項 2】

内部電極の端部が表面に露出しているセラミック素体と、
前記セラミック素体の前記内部電極が露出した部分の上を覆うガラスコート層と、
前記ガラスコート層の直上に設けられており、めっき膜により構成された端子電極と、
を備え、
前記ガラスコート層は、ガラス媒質と、前記内部電極と前記端子電極とを電氣的に接続

している導通パスを形成しており、前記ガラス媒質中に分散されている金属粉とを含み、
前記ガラスコート層は、前記金属粉と前記ガラス媒質が固着されて一体化した複合膜であり、

前記金属粉は、すべてが一体に焼結されておらず、前記ガラス媒質が前記金属粉の間を繋ぐように連続して存在しており、

前記金属粉は、前記ガラスコート層の厚み方向に沿った断面において、細長形状である第1の金属粉と、前記ガラスコート層の厚み方向に沿った断面において、長径と短径との比（長径／短径）の平均値が、前記第1の金属粉よりも小さい第2の金属粉とを含む、セラミック電子部品。

【請求項3】

10

前記ガラスコート層の厚み方向に沿った断面における、前記第1の金属粉のアスペクト比が3．6以上である、請求項1または2に記載のセラミック電子部品。

【請求項4】

前記金属粉中における前記第2の金属粉の割合が、5体積％～50体積％である、請求項1～3のいずれか一項に記載のセラミック電子部品。

【請求項5】

前記金属粉中における前記第2の金属粉の割合が、8体積％～35体積％である、請求項1～3のいずれか一項に記載のセラミック電子部品。

【請求項6】

前記導通パスの少なくとも一つは、前記ガラスコート層の厚み方向に沿って配された複数の前記金属粉が互いに接触することで形成されている、請求項1～5のいずれか一項に記載のセラミック電子部品。

20

【請求項7】

前記金属粉は、前記内部電極に主成分として含まれる金属を主成分として含まない、請求項1～6のいずれか一項に記載のセラミック電子部品。

【請求項8】

前記金属粉の少なくともコア部はCuからなる、請求項1～7のいずれか一項に記載のセラミック電子部品。

【請求項9】

前記ガラスコート層の厚みが1μm～10μmである、請求項1～8のいずれか一項に記載のセラミック電子部品。

30

【請求項10】

前記導通パスは、相対的に細い部分と、相対的に太い部分とを、それぞれ複数有する、請求項1～9のいずれか一項に記載のセラミック電子部品。

【請求項11】

前記めっき膜の前記ガラスコート層に接した部分がCuめっき膜またはNiめっき膜により構成されている、請求項1～10のいずれか一項に記載のセラミック電子部品。

【請求項12】

セラミック素体と端子電極とを有するセラミック電子部品の端子電極が設けられる領域を覆うガラスコート層を形成するためのガラスペーストであって、

40

ガラスと、金属粉とを含み、

前記金属粉が、扁平粉である第1の金属粉と、球形粉である第2の金属粉とを含む、ガラスペースト。

【請求項13】

セラミック素体と端子電極とを有するセラミック電子部品の端子電極が設けられる領域を覆うガラスコート層を形成するためのガラスペーストであって、

ガラスと、金属粉とを含み、

前記金属粉が、前記ガラスコート層を形成したときの厚み方向に沿った断面において、細長形状である第1の金属粉と、前記ガラスコート層を形成したときの厚み方向に沿った断面において、長径と短径との比（長径／短径）の平均値が前記第1の金属粉よりも小

50

い第2の金属粉とを含む、ガラスペースト。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、セラミック電子部品及びガラスペーストに関する。

【背景技術】

【0002】

従来、携帯電話機、携帯音楽プレーヤーなどの電子機器には、セラミックコンデンサに代表されるセラミック電子部品が使用されている。セラミック電子部品は、一般的に、内部電極の端部が表面に露出したセラミック素体と、セラミック素体の内部電極が露出した部分

10

部分を覆うように配された外部電極とを備える。外部電極は、例えば、特許文献1のように、導電性ペーストを塗布して焼き付けた焼結金属膜にめっきを施したものや、特許文献2に記載のように、めっき膜のみで形成されたもの等がある。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2002-203737号公報

【特許文献2】特開2004-327983号公報

【発明の概要】

【発明が解決しようとする課題】

20

【0004】

しかしながら、焼結金属膜を形成する際に用いる導電性ペーストは粘度が高いため、焼結金属膜の厚みが厚くなる。例えば、特許文献1では、第1および第2電極層(焼結金属膜)の厚みが約50 μm ~90 μm となることが記載されている。

【0005】

また、外部電極を焼結金属膜で形成した場合には、導電性ペーストを焼き付ける際の焼付け温度が高い。このため、セラミック素体に含まれるセラミック成分と導電性ペースト中のガラス成分とが相互拡散し、セラミック素体と焼結金属膜との界面に反応層が形成されてしまうことがある。この反応層が形成された部分からめっき液が浸入し、セラミック素体の機械的強度が低下するといった問題や耐湿信頼性が劣化するという問題がある。さらに、焼付け温度が高いと、焼結金属膜の表面にガラス成分が析出されてガラス浮きが発生し、焼結金属膜の表面にめっき膜を形成しにくくなるという問題点もある。

30

【0006】

そこで、特許文献2のように、外部電極をめっき膜のみで形成する方法が提案されている。外部電極をめっき膜のみで形成した場合は、例えば導電性ペーストの焼付けにより形成された外部電極を設けた場合と比較して、外部電極厚みを薄く形成することができる。

【0007】

また、めっき液にはガラス成分が含まれないため、セラミック素体とめっき膜との界面に反応層は形成されない。よって、反応層が形成されることによる機械的強度の低下や耐湿信頼性の劣化といった問題が生じにくい。さらに、ガラス浮きの問題も生じず、めっき膜を形成し難いという問題が生じない。

40

【0008】

しかし、外部電極をめっきにより形成する場合、セラミック素体を直接めっき液に浸漬する必要があるため、めっき液が内部電極の露出部からセラミック素体内に浸入するという問題がある。その結果、耐湿性が低下する場合がある。

【0009】

また、外部電極をめっき膜のみで形成した場合、めっき膜とセラミック素体とは化学的に結合しておらず、物理的な結合しかしていないため、めっき膜とセラミック素体との密着性が低下するという問題がある。その結果、セラミック電子部品の使用時において、めっき膜とセラミック素体との間から水分等が浸入し易くなり耐湿性が低下するという場合

50

がある。

【 0 0 1 0 】

本発明は、端子電極の厚みを薄く保ちつつ、耐湿性に優れたセラミック電子部品を提供することを主な目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

本発明に係るセラミック電子部品は、セラミック素体と、ガラスコート層と、端子電極とを備える。セラミック素体において、内部電極の端部が表面に露出している。ガラスコート層は、セラミック素体の内部電極が露出した部分の上を覆う。端子電極は、ガラスコート層の直上に設けられている。端子電極は、めっき膜により構成されている。ガラスコート層は、ガラス媒質と、金属粉とを含む。金属粉は、内部電極と端子電極とを電氣的に接続している導通パスを形成している。金属粉は、ガラス媒質中に分散されている。金属粉は、扁平粉である第1の金属粉と、球形粉である第2の金属粉とを含む。

10

【 0 0 1 2 】

本発明に係るセラミック電子部品の別の広い局面では、内部電極の端部が表面に露出しているセラミック素体と、上記セラミック素体の前記内部電極が露出した部分の上を覆うガラスコート層と、上記ガラスコート層の直上に設けられており、めっき膜により構成された端子電極とを備え、上記ガラスコート層は、ガラス媒質と、上記内部電極と前記端子電極とを電氣的に接続している導通パスを形成しており、上記ガラス媒質中に分散されている金属粉とを含み、上記金属粉は、上記ガラスコート層の厚み方向に沿った断面において、細長形状である第1の金属粉と、上記ガラスコート層の厚み方向に沿った断面において、長径と短径との比（長径／短径）の平均値が、上記第1の金属粉よりも小さい第2の金属粉とを含む。

20

【 0 0 1 3 】

本発明に係るセラミック電子部品のある特定の局面では、ガラスコート層の厚み方向に沿った断面における、第1の金属粉のアスペクト比は、3．6以上である。

【 0 0 1 4 】

本発明に係るセラミック電子部品の他の特定の局面では、金属粉中における第2の金属粉の割合は、5体積％～50体積％である。

【 0 0 1 5 】

本発明に係るセラミック電子部品のさらに他の特定の局面では、金属粉中における第2の金属粉の割合は、8体積％～35体積％である。

30

【 0 0 1 6 】

本発明に係るセラミック電子部品のさらに別の特定の局面では、導通パスの少なくとも一つは、ガラスコート層の厚み方向に沿って配された複数の金属粉が互いに接触することで形成されている。

【 0 0 1 7 】

本発明に係るセラミック電子部品のまた他の特定の局面では、金属粉は、内部電極に主成分として含まれる金属を主成分として含まない。

【 0 0 1 8 】

本発明に係るセラミック電子部品のまた別の特定の局面では、金属粉の少なくともコア部はCuからなる。

40

【 0 0 1 9 】

本発明に係るセラミック電子部品のさらにまた他の特定の局面では、ガラスコート層の厚みは1 μm～10 μmである。

【 0 0 2 0 】

本発明に係るセラミック電子部品のさらにまた別の特定の局面では、導通パスは、相対的に細い部分と、相対的に太い部分とを、それぞれ複数有する。

【 0 0 2 1 】

本発明に係るセラミック電子部品のまた他の特定の局面では、めっき膜のガラスコート

50

層に接した部分は、Cuめっき膜またはNiめっき膜により構成されている。

【0022】

本発明に係るガラスペーストは、セラミック素体と端子電極とを有するセラミック電子部品の端子電極が設けられる領域を覆うガラスコート層を形成するためのガラスペーストである。ガラスペーストは、ガラスと、金属粉とを含む。金属粉は、第1の金属粉と第2の金属粉とを含む。第1の金属粉は、扁平粉である。第2の金属粉は、球形粉である。

【0023】

本発明に係るガラスペーストの別の広い局面では、セラミック素体と端子電極とを有するセラミック電子部品の端子電極が設けられる領域を覆うガラスコート層を形成するためのガラスペーストであって、ガラスと、金属粉とを含み、上記金属粉が、上記ガラスコート層を形成したときの厚み方向に沿った断面において、細長形状である第1の金属粉と、上記ガラスコート層を形成したときの厚み方向に沿った断面において、長径と短径との比（長径／短径）の平均値が上記第1の金属粉よりも小さい第2の金属粉とを含む。

【発明の効果】

【0024】

本発明によれば、端子電極の厚みを薄く保ちつつ、耐湿性に優れたセラミック電子部品を提供することができる。

【図面の簡単な説明】

【0025】

【図1】第1の実施形態に係るセラミック電子部品の略図的斜視図である。

【図2】第1の実施形態に係るセラミック電子部品の略図的側面図である。

【図3】図1の線III-IIIにおける略図的断面図である。

【図4】図3の線IVで固まれた部分を拡大した略図的断面図である。

【図5】第1の実施形態において作製したセラミック電子部品のガラスコート層と第1の端子電極の模式的断面図である。

【図6】導電性ペースト層が焼成されてなる焼結金属膜の断面写真である。

【図7】図3の線V-Vにおける略図的断面図である。

【図8】本発明における金属粉のアスペクト比を測定する方法を説明するための模式図である。

【図9】図8の線X-Xにおける模式的断面図である。

【図10】導電パターンが形成されたセラミックグリーンシートの略図的平面図である。

【図11】第2の実施形態に係るセラミック電子部品の略図的斜視図である。

【図12】マザー積層体の略図的平面図である。

【図13】第3の実施形態に係るセラミック電子部品の略図的断面図である。

【図14】第4の実施形態に係るセラミック電子部品の略図的斜視図である。

【発明を実施するための形態】

【0026】

（第1の実施形態）

以下、本発明を実施した好ましい形態の一例について説明する。但し、下記の実施形態は、単なる例示である。本発明は、下記の実施形態に何ら限定されない。

【0027】

また、実施形態などにおいて参照する各図面において、実質的に同一の機能を有する部材は同一の符号で参照することとする。また、実施形態等において参照する図面は、模式的に記載されたものであり、図面に描画された物体の寸法の比率などは、現実の物体の寸法の比率などとは異なる場合がある。図面相互間においても、物体の寸法比率などが異なる場合がある。具体的な物体の寸法比率などは、以下の説明を参酌して判断されるべきである。

【0028】

図1は、本実施形態に係るセラミック電子部品の略図的斜視図である。図2は、本実施形態に係るセラミック電子部品の略図的側面図である。図3は、図1の線III-III

10

20

30

40

50

における略図的断面図である。図4は、図3の線I-Vで固まれた部分を拡大した略図的断面図である。図5は、本実施形態において作製したセラミック電子部品のガラスコート層と第1の端子電極の模式的断面図である。図7は、図3の線V-I-I-V-I-Iにおける略図的断面図である。

【0029】

まず、図1～図7を参照しながら、セラミック電子部品1の構成について説明する。

【0030】

図1～図3及び図7に示すように、セラミック電子部品1は、セラミック素体10を備えている。セラミック素体10は、セラミック電子部品1の機能に応じた適宜のセラミック材料からなる。具体的には、セラミック電子部品1がコンデンサである場合は、セラミック素体10を誘電体セラミック材料により形成することができる。誘電体セラミック材料の具体例としては、例えば、 BaTiO_3 、 CaTiO_3 、 SrTiO_3 、 CaZrO_3 などが挙げられる。なお、セラミック素体10が誘電体セラミック材料を含む場合、セラミック素体10には、所望するセラミック電子部品1の特性に応じて、上記セラミック材料を主成分として、例えば、Mn化合物、Mg化合物、Si化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物、希土類化合物などの副成分を適宜添加してもよい。

【0031】

セラミック素体10の形状は特に限定されない。本実施形態では、セラミック素体10は、直方体状に形成されている。図1～図3に示すように、セラミック素体10は、長さ方向L及び幅方向Wに沿って延びる第1及び第2の主面10a、10bを有する。セラミック素体10は、図1、図2及び図7に示すように、厚み方向T及び長さ方向Lに沿って延びる第1及び第2の側面10c、10dを有する。また、図2、図3及び図7に示すように、厚み方向T及び幅方向Wに沿って延びる第1及び第2の端面10e、10fを備えている。

【0032】

なお、本明細書において、「直方体状」には、角部や稜線部が丸められた直方体が含まれるものとする。すなわち、「直方体状」の部材とは、第1及び第2の主面、第1及び第2の側面並びに第1及び第2の端面とを有する部材全般を意味する。また、主面、側面、端面の一部または全部に凹凸などを有していてもよい。

【0033】

セラミック素体10の寸法は、特に限定されないが、セラミック素体10は、セラミック素体10の厚み寸法を D_T 、長さ寸法を D_L 、幅寸法を D_W としたときに、 $D_T < D_W < D_L$ 、 $(1/5)D_W \leq D_T \leq (1/2)D_W$ 、または、 $D_T < 0.3\text{ mm}$ が満たされるような薄型のものであってもよい。具体的には、 $0.05\text{ mm} \leq D_T < 0.3\text{ mm}$ 、 $0.4\text{ mm} \leq D_L \leq 1\text{ mm}$ 、 $0.3\text{ mm} \leq D_W \leq 0.5\text{ mm}$ であってもよい。

【0034】

図3及び図7に示すように、セラミック素体10の内部には、略矩形状の複数の第1及び第2の内部電極11、12が厚み方向Tに沿って等間隔に交互に配置されている。第1及び第2の内部電極11、12の端部11a、12aは、セラミック素体10の表面に露出している。具体的には、第1の内部電極11の一方側の端部11aは、セラミック素体10の第1の端面10eに露出している。第2の内部電極12の一方側の端部12aは、セラミック素体10の第2の端面10fに露出している。

【0035】

第1及び第2の内部電極11、12のそれぞれは、第1及び第2の主面10a、10bと平行である。第1及び第2の内部電極11、12は、厚み方向Tにおいて、セラミック部10gを介して、互いに対向している。

【0036】

なお、セラミック部10gの厚さは、特に限定されない。セラミック部10gの厚さは、例えば、 $0.5\text{ }\mu\text{m} \sim 10\text{ }\mu\text{m}$ とすることができる。第1及び第2の内部電極11、12のそれぞれの厚さも、特に限定されない。第1及び第2の内部電極11、12のそれぞ

10

20

30

40

50

れの厚さは、例えば、 $0.2\text{ }\mu\text{m} \sim 2\text{ }\mu\text{m}$ とすることができる。

【0037】

第1及び第2の内部電極11, 12は、適宜の導電材料により構成することができる。第1及び第2の内部電極11, 12は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、これらの金属の一種を含む例えばAg-Pd合金などの合金により構成することができる。

【0038】

図4に示すように、セラミック素体10の表面の上には、ガラスコート層15が設けられている。ガラスコート層15は、セラミック素体10の第1及び第2の内部電極11, 12が露出した部分の上を覆っている。具体的には、ガラスコート層15は、セラミック素体10の第1及び第2の端面10e, 10fの上と、第1及び第2の主面10a及び10bの長さ方向Lにおける両端部分の上と、第1及び第2の側面10c, 10dの長さ方向Lにおける両端部分の上とに設けられている。

【0039】

図5及び図6に示すように、ガラスコート層15においては、ガラス媒質15bと金属粉15aとが固着されている。言い換えると、ガラスコート層15は、ガラス媒質15bと金属粉15aが固着して一体化した複合膜である。ガラスコート層15におけるガラス媒質15bは、ガラス媒質15bを形成するガラス粉が軟化点以上で熱処理されて溶融した後、凝固して一体化されたものである。よって、ガラス媒質15bは、金属粉15a間の隙間を埋めるように存在している。同様に、ガラス媒質15bは、ガラス媒質15bを形成するガラス粉が凝固して一体化した結果、セラミック素体10の表面を封止している。よって、セラミック素体10とガラスコート層15が密着した状態で固着される。また、セラミック素体10の表面のガラス媒質15bが緻密であることで耐湿性が向上する。

【0040】

ガラスコート層15におけるガラス媒質15bの割合は、35体積%～75体積%であることが好ましく、40体積%～50体積%であることがより好ましい。ガラスコート層15におけるガラス媒質15bの割合が、35体積%未満である場合、ガラスコート層15が存在することによるセラミック電子部品1の耐湿性の向上効果が小さくなる場合がある。また、ガラスコート層15におけるガラス媒質15bの割合が、75体積%を超える場合、ガラスコート層15の直上に第1及び第2の端子電極13, 14を形成することが難しくなる場合がある。ガラス媒質15bを構成するガラスは、例えば、 B_2O_3 及び SiO_2 からなる群より選択される1種以上の網目形成酸化物と、 Al_2O_3 、 ZnO 、 CuO 、 Li_2O 、 Na_2O 、 K_2O 、 MgO 、 CaO 、 BaO 、 ZrO_2 及び TiO_2 からなる群より選択される1種以上の網目修飾酸化物とを含むことが好ましい。

【0041】

ガラス媒質15bを構成するガラスは、網目修飾酸化物として、ガラスコート層15の金属粉15aと同じ金属の酸化物を含むことが好ましい。これにより、ガラスコート層15中のガラス粉がガラスコート層15中の金属粉15aに濡れやすくなる。

【0042】

ガラス媒質15bを構成するガラスには、 SiO_2 が最も多く含まれていることが好ましい。ガラス全体に占める SiO_2 の割合は35mol%以上であることが好ましい。

【0043】

ガラスコート層15において、金属粉15aは、ガラス媒質15b中に分散されている。金属粉15aは、第1の金属粉15a1と第2の金属粉15a2とを含む。金属粉15aは、第1の金属粉15a1及び第2の金属粉15a2により構成されていることが好ましい。

【0044】

第1の金属粉15a1は、扁平粉である。第1の金属粉15a1は、ガラスコート層15の厚み方向Tに沿った断面において、細長形状である。なお、本明細書において「細長形状」とは、長径と短径を有する形状である。第1の金属粉15a1は、ガラスコート層

10

20

30

40

50

15の厚み方向Tに沿った断面において、扁平状、鱗片状、棒状及び針状の少なくとも1種であることが好ましい。

【0045】

ガラスコート層15の厚み方向Tに沿った断面において、第1の金属粉15a1のアスペクト比は、3.6以上であることが好ましい。なお、本明細書において、アスペクト比とは、金属粉15aの長径と短径との比のことをいう。

【0046】

なお、本発明において「金属粉のアスペクト比」は、以下のようにして測定して得られた値である。まず、セラミック電子部品1の稜線部から、図8に示される第1の端子電極13の第3の部分13cの表面の対角を結ぶ線IX-IXに向かって研磨し、図9に示されるようにガラスコート層15の断面を露出させる。次に、図9に示すようにこの断面を線IX-IXの方向に沿って4等分し、その境界の3箇所において、ガラスコート層15を倍率5000倍、加速電圧15kVでSEM観察する。次に、それぞれの箇所におけるSEM観察において、視野30 μ m \times 30 μ m内に含まれる金属粉15aのすべてについて、それぞれの径を露出した断面上で測定し、その中の最大値を長径として選択する。次に、選択した金属粉15aの長径の軸と直交する軸に沿った厚みの最大値を短径として選択する。得られた長径を短径で除して、金属粉15aのアスペクト比を算出する。同様に、図9の矢印で示されるように、第2の端子電極14の第3の部分14c側のガラスコート層15においても、金属粉15aのアスペクト比を算出する。第1及び第2の端子電極13, 14側の両方のガラスコート層15において算出した合計6つの金属粉15aのアスペクト比の平均値を本発明における金属粉15aのアスペクト比とする。なお、SEM観察において、複数の金属粉15aが、それぞれの長径の方向において接触して、1つの一体的な金属粉15aのように観察される場合、そのような複数の金属粉15aの一体化物全体の長径を1つの金属粉15aの長径とする。

【0047】

第1の金属粉15a1の平均粒子径は、0.5 μ m \sim 10 μ mであることが好ましい。なお、本発明において、金属粉15aの平均粒子径は、前述の方法により6つの金属粉15aのそれぞれの長径及び短径を測定し、それら6つの金属粉15aの長径と短径とをすべて合計して得られる値の平均値(12で除して得られる値)をいう。

【0048】

第2の金属粉15a2は、球形粉である。第2の金属粉15a2は、ガラスコート層15の厚み方向Tに沿った断面において、アスペクト比である長径と短径との比(長径/短径)の平均値が、上記第1の金属粉15a1よりも小さい。この場合、第2の金属粉15a2が、複数の第1の金属粉15aの隙間に入り込みやすくなる。その結果、複数の第1の金属粉15a1同士を、より一層確実に電氣的に接続することができる。すなわち、ガラスコート層15における電氣的接続性をより一層確実なものとすることができる。

【0049】

第2の金属粉15a2のアスペクト比は、3.6未満であることが好ましく、1.5以下であることがより好ましい。この場合、第2の金属粉15a2が、複数の第1の金属粉15aの隙間に入り込みやすくなる。その結果、複数の第1の金属粉15a1同士を、より一層確実に電氣的に接続することができる。すなわち、ガラスコート層15における電氣的接続性をより一層確実なものとすることができる。

【0050】

第1の金属粉15a1の平均粒子径は、0.2 μ m \sim 1.7 μ mであることが好ましい。より好ましくは、0.2 μ m \sim 1.0 μ mであることが好ましい。

【0051】

金属粉15a中における第2の金属粉15a2の割合は、5体積% \sim 50体積%であることが好ましく、8体積% \sim 35体積%であることがより好ましい。第2の金属粉15a2の割合が少なすぎる場合には、ガラスコート層15中における金属粉15a同士の接触部分が少なくなり、ガラスコート層15における電氣的接続性が低下する場合がある。ま

た、第2の金属粉15a2の割合が多すぎる場合には、第1の金属粉15a1がガラスコート層15の表面に位置し難くなり、後述の第1及び第2の端子電極13, 14を構成するめっき膜によるガラスコート層15の被覆率が小さくなる場合がある。

【0052】

ガラスコート層15における金属粉15aの割合は、25体積%~65体積%であることが好ましく、50体積%~60体積%であることがより好ましい。金属粉15aは、例えば、Cu、Ni、Ag、Pd、Ag-Pd合金、Auなどの金属や、これらの金属を少なくとも1種含む合金などにより構成される。金属粉15aは、第1及び第2の内部電極11, 12に主成分として含まれる金属を主成分として含まないことが好ましい。なお、金属粉15aが、第1及び第2の内部電極11, 12の主成分として含まれる金属を含む場合、その金属の割合は、金属粉15aの全体の10体積%以下であることが好ましい。また、金属粉15aのコア部はCuからなることが好ましい。

10

【0053】

ガラスコート層15は、導電性ペースト層が焼成されてなる、焼結金属及びガラスにより構成された焼結金属膜とは異なるものである。ガラスコート層15では、金属粉15aの間を縫って連続したガラス媒質15bが形成されているのに対し、焼結金属膜では金属のマトリクスが形成されている。また、ガラスコート層15では、金属粉15aのすべてが一体に焼結されている訳ではなく、ガラス媒質15bが金属粉15aの間を繋ぐように存在しているのに対し、図6の写真に示されるように、焼結金属膜では、ガラスは、金属粉が焼結することにより、焼結金属膜中から、焼結金属膜とセラミック素体との界面にガラス成分が押し出され、焼結金属膜とセラミック素体との界面に存在する。また、図6では確認できないが、金属粉が焼結することにより、焼結金属膜中から焼結金属膜の表面にガラスが押し出され、焼結金属膜の表面にガラスが存在する場合もある。導電性ペースト層が焼成されてなる焼結金属膜では、実質的にすべての金属粉が焼結しており、もはや焼結されていない金属粉は実質的に残存していない。

20

【0054】

金属粉15aは、第1及び第2の内部電極11, 12と第1及び第2の端子電極13, 14とをそれぞれ電氣的に接続している導通パスを形成している。導通パスの少なくとも一つは、ガラスコート層15の厚み方向Tに沿って配された複数の金属粉15aが互いに接触することで形成されている。

30

【0055】

ガラスコート層15の厚み方向Tの断面において、導通パスを構成している金属粉15aの表面は、非直線状であってもよい。導通パスは、相対的に細い部分と、相対的に太い部分とを、それぞれ複数有していてもよい。

【0056】

導通パスを形成している第1の金属粉15a1の長径は、ガラスコート層15の厚み以上であることが好ましい。導通パスを形成している第1の金属粉15a1の長径は、ガラスコート層15の厚みの1.5倍以上であることがより好ましい。

【0057】

ガラスコート層15の厚みは、1 μ m~10 μ mであることが好ましい。ガラスコート層15の厚みが1 μ m未満である場合、ガラスコート層15が存在することによるセラミック電子部品1の耐湿性の向上効果が小さくなる場合がある。ガラスコート層15の厚みが10 μ mを超える場合、ガラスコート層15に含まれるガラスの絶対量が多くなる。そうすると、第1及び第2の内部電極11, 12を構成する成分が、ガラスコート層15の溶融したガラスに液相拡散しやすくなる。このような場合、第1及び第2の内部電極11, 12の先端が細くなり、第1及び第2の内部電極11, 12とセラミック部10gとの間に隙間が生じて、セラミック電子部品1の耐湿性が低下する場合がある。

40

【0058】

ガラスコート層15の厚みは、例えば、セラミック電子部品1の第2の側面10cに沿って、幅方向Wに向かってセラミック電子部品1の中央部(1/2W)まで断面研磨し、

50

得られた断面における端子電極の端面中央部に位置するガラスコート層 15 の厚みを光学顕微鏡で観察することなどにより測定することができる。

【0059】

なお、第1及び第2の内部電極11、12の一部が、セラミック素体10の表面から突出してガラスコート層15に侵入していてもよいが、ガラスコート層15を貫通しないことが好ましい。

【0060】

第1の端子電極13は、ガラスコート層15の直上に設けられている。第1の端子電極13は、ガラスコート層15に形成された導通パスによって、第1の内部電極11に電氣的に接続されている。第1の端子電極13は、第1の主面10aの上に形成されている第1の部分13aと、第2の主面10bの上に形成されている第2の部分13bと、第1の端面10eの上に形成されている第3の部分13cと、第1の側面10cの上に形成されている第4の部分13dと、第2の側面10dの上に形成されている第5の部分13eとを備えている。

10

【0061】

第2の端子電極14は、ガラスコート層15の直上に設けられている。第2の端子電極14は、ガラスコート層15に形成された導通パスによって、第2の内部電極12に電氣的に接続されている。第2の端子電極14は、第1の主面10aの上に形成されている第1の部分14aと、第2の主面10bの上に形成されている第2の部分14bと、第2の端面10fの上に形成されている第3の部分14cと、第1の側面10cの上に形成されている第4の部分14dと、第2の側面10dの上に形成されている第5の部分14eとを備えている。

20

【0062】

第1及び第2の端子電極13、14は、めっき膜により構成される。めっき膜は、Cu、Ni、Sn、Pd、Au、Ag、Pt、Bi及びZnからなる群から選ばれる少なくとも1種の金属、またはこれら金属のうち少なくとも1種の金属を含む合金により構成されていることが好ましい。第1及び第2の端子電極13、14は、それぞれ1層のめっき膜のみにより構成されていてもよいし、2層以上のめっき膜により構成されていてもよい。例えば、Ni-Snの2層構造や、Cu-Ni-Snの3層構造であってもよい。なお、図5に示すように、本実施形態において、第1及び第2の端子電極13、14は、Cuからなる第1層13p、Niからなる第2層13q、及びSnからなる第3層13rにより構成されている。

30

【0063】

ガラスコート層15と第1の端子電極13及びガラスコート層15と第2の端子電極14とを合わせた厚みは、15 μ m～25 μ mであることが好ましい。

【0064】

次に、本実施形態のセラミック電子部品1の製造方法の一例について説明する。

【0065】

まず、セラミック素体10を構成するためのセラミック材料を含むセラミックグリーンシート20（図10を参照）を用意する。次に、図10に示すように、そのセラミックグリーンシート20の上に、導電性ペーストを塗布することにより、導電パターン21を形成する。なお、導電性ペーストの塗布は、例えば、スクリーン印刷法などの各種印刷法により行うことができる。導電性ペーストは、導電性微粒子の他に、公知のバインダーや溶剤を含んでいてもよい。

40

【0066】

次に、導電パターン21が形成されていない複数枚のセラミックグリーンシート20、第1または第2の内部電極11、12に対応した形状の導電パターン21が形成されているセラミックグリーンシート20及び導電パターン21が形成されていない複数枚のセラミックグリーンシート20をこの順番で積層し、積層方向にプレスすることにより、マザー積層体を作製する。

50

【 0 0 6 7 】

次に、マザー積層体の上に、仮想のカットラインに沿ってマザー積層体をカッティングすることにより、マザー積層体から複数の生のセラミック積層体を作製する。

【 0 0 6 8 】

なお、マザー積層体のカッティングは、ダイシングや押切により行うことができる。生のセラミック積層体に対してバレル研磨などを施し、稜線部や角部を丸めてもよい。

【 0 0 6 9 】

次に、生のセラミック積層体の焼成を行う。この焼成工程において、第 1 及び第 2 の内部電極 1 1 , 1 2 が焼成される。焼成温度は、使用するセラミック材料や導電性ペーストの種類により適宜設定することができる。焼成温度は、例えば、9 0 0 ~ 1 3 0 0 と

10

【 0 0 7 0 】

次に、ディッピングなどの方法により、焼成後のセラミック積層体の上にガラスペーストを塗布する。次に、ガラスペーストを熱処理することでガラスを熔融して一体化させ、それを冷却することでガラス媒質 1 5 b を形成し、金属粉 1 5 a とを固着することにより、ガラスコート層 1 5 を形成する。ガラスコート層 1 5 の形成に用いるガラスペーストは、ガラス、金属粉 1 5 a 、バインダー、溶剤などを含んでいる。ここで、ガラスは、粒径が金属粉 1 5 a よりも小さいガラス粉を使用することが好ましい。熱処理温度は、ガラス粉が軟化する温度以上の温度で、かつ、金属粉 1 5 a が焼結しない温度であることが好ましい。熱処理温度は、例えば、6 0 0 ~ 7 5 0 とすることが好ましい。熱処理温度が 6 0 0 未満である場合、ガラスが軟化しないため、セラミック素体 1 0 との接着性が低くなる場合がある。熱処理温度が 7 5 0 を超える場合、セラミック素体 1 0 とガラスコート層 1 5 との反応が始まり、ガラスコート層 1 5 がなくなる恐れがある。また、セラミック素体 1 0 のセラミック成分がガラスコート層 1 5 のガラスの中に拡散することによってセラミック素体 1 0 の表面近傍に反応層が形成され、セラミック素体 1 0 の機械的強度が低下する場合がある。これは、反応層がめっき液により溶解しやすいため、ガラスコート層 1 5 上にめっき膜を形成する際に生じる化学的浸食作用に起因するものと推測される。

20

【 0 0 7 1 】

次に、ガラスコート層 1 5 の上にめっきを施すことにより、第 1 及び第 2 の端子電極 1 3 , 1 4 を形成する。以上のようにして、セラミック電子部品 1 を製造することができる。

30

【 0 0 7 2 】

次に、本実施形態において、実際にセラミック電子部品 1 のサンプルを作製した例を以下に示す。

【 0 0 7 3 】

セラミック素体の寸法（設計値）： $L \times W \times T = 1.0 \text{ mm} \times 0.5 \text{ mm} \times 0.11 \text{ mm}$

セラミック材料： BaTiO_3

セラミック部の厚み（設計値）： $0.9 \text{ }\mu\text{m}$

40

内部電極の材料： Ni

内部電極の厚み（設計値）： $0.6 \text{ }\mu\text{m}$

内部電極の合計枚数：45

焼成条件：1200 で2時間保持

セラミック電子部品の容量： $0.47 \text{ }\mu\text{F}$

セラミック電子部品の定格電圧：6.3V

ガラスコート層 1 5 の厚み（設計値）： $8 \text{ }\mu\text{m}$

ガラスコート層 1 5 に含まれる第 1 及び第 2 の金属粉 1 5 a 1 , 1 5 a 2 : Cu 粉

ガラスコート層中の第 1 の金属粉のアスペクト比：8

ガラスコート層中の第 2 の金属粉のアスペクト比：1.5

50

第1の金属粉（扁平粉）の平均粒子径（仕込み値）： D_{50} 値で $3.5\ \mu\text{m}$

第2の金属粉（球形粉）の平均粒子径（仕込み値）： D_{50} 値で $0.5\ \mu\text{m}$

ガラスペースト中のガラス粉の主成分：ホウケイ酸ガラス

ガラスペースト中のガラスの軟化点：600

ガラス粉の平均粒子径： $1\ \mu\text{m}$

ガラスコート層中の第1及び第2の金属粉の合計とガラスの比：52.5体積％/47.5体積％（サンプルから検出）

ガラスペースト中の固形分中のガラス粉末の割合：57.5体積％/42.5体積％（仕込み値）

熱処理の条件：680

めっき膜：ガラスコート層15の上に、Cu膜（厚み $4\ \mu\text{m}$ ）、Ni膜（厚み $3\ \mu\text{m}$ ）、Sn膜（厚み $4\ \mu\text{m}$ ）を形成した。

【0074】

（めっき膜の被覆率の測定）

ガラスコート層15における第1及び第2の金属粉15a1, 15a2の体積割合が、下記表1のとおりであるセラミック電子部品1のサンプルをそれぞれ20個ずつ作製した。各サンプルを製造するにあたり、Cuめっき膜の形成条件を、電流値3A、90分間とした場合のガラスコート層15上のCuめっき膜の被覆率（％）を測定した。結果を表1に示す。

【0075】

Cuめっき膜の被覆率（％）は、次のようにして測定したものである。各サンプルの第1の主面における第1の端子電極の中央部のSEM観察（2000倍、加速電圧は15kV）において、反射電子像を2値化処理し、視野 $50\ \mu\text{m} \times 50\ \mu\text{m}$ を100％としたときのCuめっき膜の占める面積の割合（％）をそれぞれ20個のサンプルについて求めた平均値を被覆率（％）とした。また、第1及び第2の金属粉15a1, 15a2のアスペクト比は、上述の測定方法により求めた値である。

【0076】

また、第1の金属粉と第2の金属粉の割合は、以下のように算出することができる。まず、サンプルのLT面を長さ方向Lに沿って、サンプルの中央（W寸の1/2）まで断面研磨し、端子電極の断面を露出させる。次に、片側の端子電極の端面中央部の $30\ \mu\text{m} \times 30\ \mu\text{m}$ の視野に位置するガラスコート層を倍率5000倍、加速電圧15kVでSEM観察する。そして、SEM観察において、断面のアスペクト比（長径/短径）の値（アスペクト比の算出方法は上述の方法による）が3.5よりも大きいものを第1の金属粉と定義し、第1の金属粉と第2の金属粉の数量比率を算出する。表1は、サンプル5個において上述の方法で算出し、その平均値を表している。

【0077】

（0放電におけるCapの測定）

LCRメーター（アジレント・テクノロジー社製）を用いて、各サンプルのCapの初期値を測定した。次に、20Vの電圧印加（5秒×5回）と、放電とを繰り返した後、再度、Capを測定した。電圧印加・放電を繰り返した後のCapの値が、Capの初期値よりも5％以上低下していたものをNGとした。結果を表1に示す。

【0078】

【表1】

第1の金属粉(扁平粉)の割合(体積%)	100	92	76	65	48
第2の金属粉(球形粉)の割合(体積%)	0	8	24	35	52
Cuめっき膜の被覆率(%)	98	96	92	93	85
0Ω放電におけるCapの評価(NGの割合)	3/20	0/20	0/20	0/20	0/20

10

20

30

40

50

【0079】

以上説明したように、本実施形態では、金属粉は、扁平粉である第1の金属粉15a1を含む。このため、ガラスコート層15の表面において、第1の金属粉15a1の露出する面積が大きくなる。よって、ガラスコート層15の表面におけるめっき膜の被覆率が大きくなる。従って、短時間でめっき膜を被覆させることが可能となり、めっき工程を効率化することができると共に、めっき膜の厚み方向の成長を抑制し、電子部品の小型化を図ることができる。また、本実施形態では、金属粉15aは、球形粉である第2の金属粉15a2をさらに含む。このため、第2の金属粉15a2が複数の第1の金属粉15a1の隙間に入り・BR>A第1の金属粉15a1同士を電氣的に接続することができる。よって、ガラスコート層15における電氣的接続性が高い。

10

【0080】

また、上記金属粉中における上記第2の金属粉の割合が、5体積%～50体積%、より好ましくは8体積%～35体積%であることにより、上記の効果がより顕著になる。

【0081】

以下、本発明の好ましい実施形態の他の例について説明する。但し、以下の説明において、上記第1の実施形態と実質的に共通の機能を有する部材を共通の機能で参照し、説明を省略する。

【0082】

(第2の実施形態)

図11は、第2の実施形態に係るセラミック電子部品の略図的斜視図である。

20

【0083】

上記第1の実施形態では、第1及び第2の側面10c、10d上に、第1及び第2の端子電極13、14及びガラスコート層15が形成されている例について説明した。但し、図11に示すように、第1及び第2の端子電極13、14及びガラスコート層15が、第1及び第2の側面10c、10d上に実質的に形成されていなくてもよい。

【0084】

第2の実施形態に係るセラミック電子部品は、例えば、次のようにして製造することができる。上述の第1の実施形態に係るセラミック電子部品1の製造方法と同様にして、マザー積層体22(図12を参照)を得る。次に、本実施形態においては、図12に示すように、マザー積層体22の上に、第1及び第2の端子電極13、14の第1及び第2の部分13a、13b、14a、14bを構成している部分に対応した形状の導電パターン23を、スクリーン印刷法などの適宜の印刷法により形成する。次に、マザー積層体22の上に、仮想のカットラインCLに沿ってマザー積層体22をカッティングすることにより、マザー積層体22から複数の生のセラミック積層体を作製する。

30

【0085】

次に、生のセラミック積層体の焼成を行う。次に、セラミック積層体の両端面にガラスペーストを塗布する。次に、ガラスペーストを熱処理することにより、第1及び第2の端子電極13、14の第3の部分13c、14cを構成している部分に対応した形状のガラスコート層15を形成する。次に、ガラスコート層15の上にめっきを施すことにより、第1及び第2の端子電極13、14を形成する。このようにして、第2の実施形態に係るセラミック電子部品を製造することができる。

40

【0086】

なお、第1及び第2の端子電極13、14の第1及び第2の部分13a、13b、14a、14bに形成される導電パターン23と、第1及び第2の端子電極13、14の第3の部分13c、14cに塗布されるガラスペーストは、金属の種類が異なっていたり、無機フィラーの種類が異なっている。例えば、導電パターン23はNiとセラミック素体10に含まれるセラミック材料と同じ種類のセラミックからなる共材を含む。

【0087】

(第3の実施形態)

図13は、第3の実施形態に係るセラミック電子部品の略図的断面図である。

50

【 0 0 8 8 】

上記第 1 の実施形態では、第 1 及び第 2 の端子電極 1 3 , 1 4 及びガラスコート層 1 5 のそれぞれが、第 1 及び第 2 の主面 1 0 a , 1 0 b の両方の上に形成されている例について説明した。但し、本発明は、この構成に限定されない。第 1 及び第 2 の端子電極 1 3 , 1 4 及びガラスコート層 1 5 のそれぞれは、セラミック素体 1 0 の表面のいずれかの部分の上に形成されていればよい。

【 0 0 8 9 】

例えば、図 1 3 に示すように、第 1 及び第 2 の端子電極 1 3 , 1 4 及びガラスコート層 1 5 のそれぞれを、第 1 及び第 2 の主面 1 0 a , 1 0 b のうちの第 2 の主面 1 0 b の上のみ形成してもよい。

10

【 0 0 9 0 】

(第 4 の実施形態)

図 1 4 は、第 4 の実施形態に係るセラミック電子部品の略図的斜視図である。

【 0 0 9 1 】

上記第 1 の実施形態では、セラミック素体 1 0 の厚み寸法を D_T 、長さ寸法を D_L 、幅寸法を D_W としたときに、 $D_T < D_W < D_L$ である例について説明した。但し、図 1 4 に示すように、 $D_W \leq D_T < D_L$ であってもよい。

【 産業上の利用可能性 】

【 0 0 9 2 】

上述のように、本発明によれば、セラミック素体の内部電極が露出した部分の上がガラスコート層によって覆われているため、耐湿性に優れたセラミック電子部品を提供することができる。

20

【 0 0 9 3 】

従って、セラミック素体の内部電極が露出した部分がガラスコート層により覆われている構造を有していれば、本発明は種々の積層セラミック電子部品に広く適用することができる。

【 0 0 9 4 】

例えば、セラミック電子部品がセラミック圧電素子である場合は、セラミック素体を圧電セラミック材料により形成することができる。圧電セラミック材料の具体例としては、例えば、P Z T (チタン酸ジルコン酸鉛)系セラミック材料などが挙げられる。

30

【 0 0 9 5 】

また、セラミック電子部品がサーミスタ素子である場合は、セラミック素体を半導体セラミック材料により形成することができる。半導体セラミック材料の具体例としては、例えば、スピネル系セラミック材料などが挙げられる。

【 0 0 9 6 】

さらに、セラミック電子部品 1 が、インダクタ素子である場合は、セラミック素体を磁性体セラミック材料により形成することができる。磁性体セラミック材料の具体例としては、例えば、フェライトセラミック材料などが挙げられる。

【 符号の説明 】

【 0 0 9 7 】

40

1 ... セラミック電子部品

1 0 ... セラミック素体

1 0 a ... セラミック素体の第 1 の主面

1 0 b ... セラミック素体の第 2 の主面

1 0 c ... セラミック素体の第 1 の側面

1 0 d ... セラミック素体の第 2 の側面

1 0 e ... セラミック素体の第 1 の端面

1 0 f ... セラミック素体の第 2 の端面

1 0 g ... セラミック部

1 1 ... 第 1 の内部電極

50

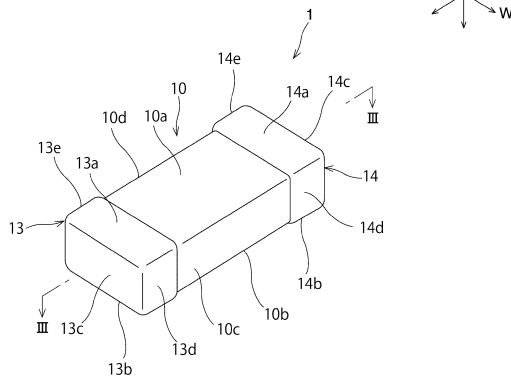
1 1 a ... 第 1 の内部電極の端部
1 2 ... 第 2 の内部電極
1 2 a ... 第 2 の内部電極の端部
1 3 ... 第 1 の端子電極
1 3 a ... 第 1 の端子電極の第 1 の部分
1 3 b ... 第 1 の端子電極の第 2 の部分
1 3 c ... 第 1 の端子電極の第 3 の部分
1 3 d ... 第 1 の端子電極の第 4 の部分
1 3 e ... 第 1 の端子電極の第 5 の部分
1 3 p ... 第 1 層
1 3 q ... 第 2 層
1 3 r ... 第 3 層
1 4 ... 第 2 の端子電極
1 4 a ... 第 2 の端子電極の第 1 の部分
1 4 b ... 第 2 の端子電極の第 2 の部分
1 4 c ... 第 2 の端子電極の第 3 の部分
1 4 d ... 第 2 の端子電極の第 4 の部分
1 4 e ... 第 2 の端子電極の第 5 の部分
1 5 ... ガラスコート層
1 5 a ... 金属粉
1 5 a 1 ... 第 1 の金属粉
1 5 a 2 ... 第 2 の金属粉
1 5 b ... ガラス媒質
2 0 ... セラミックグリーンシート
2 1 ... 導電パターン
2 2 ... マザー積層体
2 3 ... 導電パターン

10

20

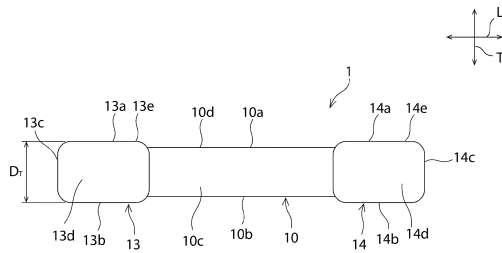
【図 1】

図1



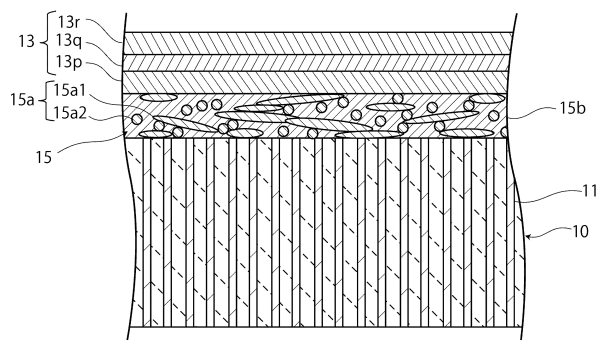
【図 2】

図2



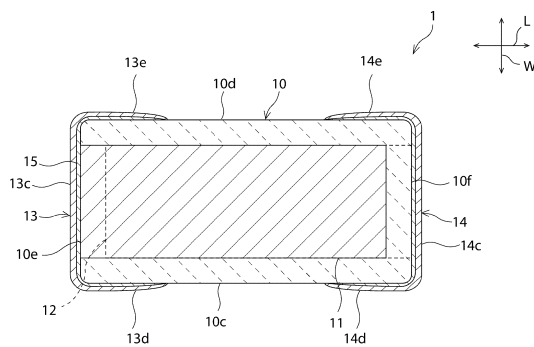
【図 5】

図 5



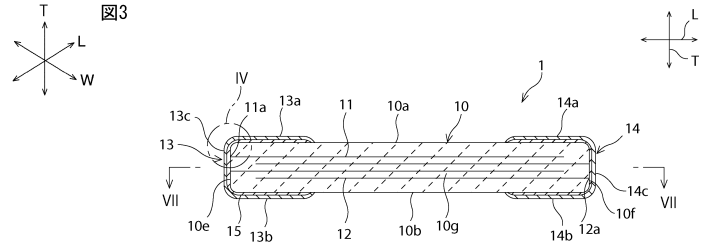
【図 7】

図7



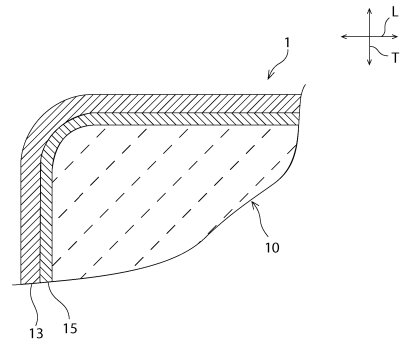
【図 3】

図3



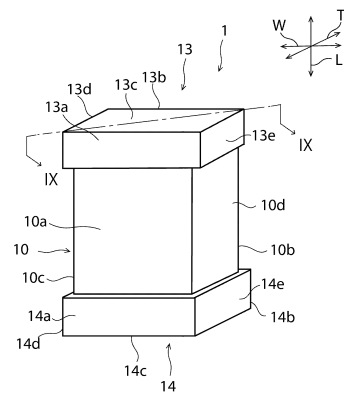
【図 4】

図4



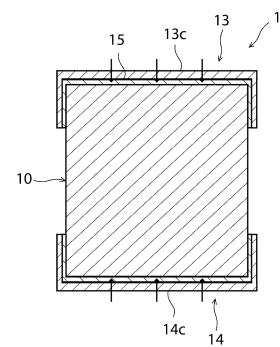
【図 8】

図8



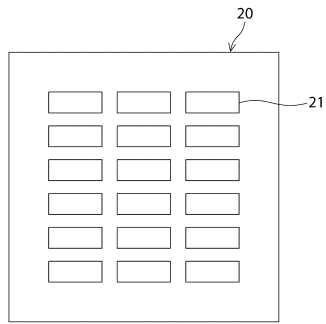
【図 9】

図9



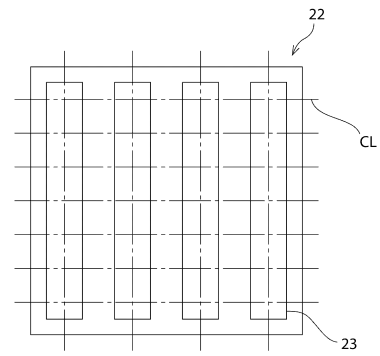
【図 10】

図10



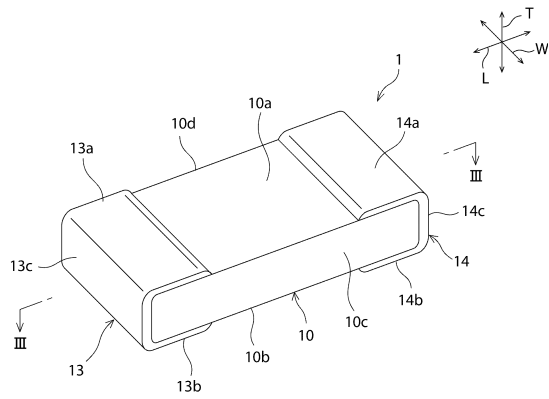
【図 12】

図12



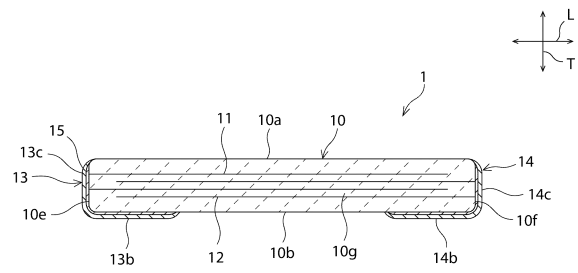
【図 11】

図11



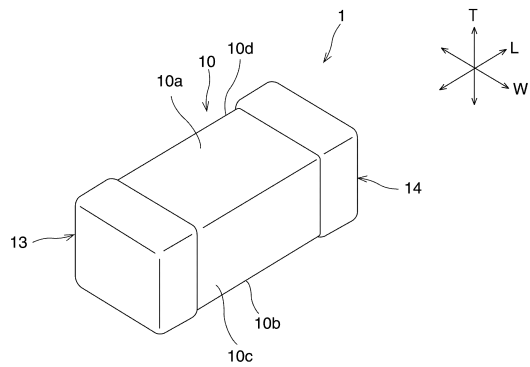
【図 13】

図13



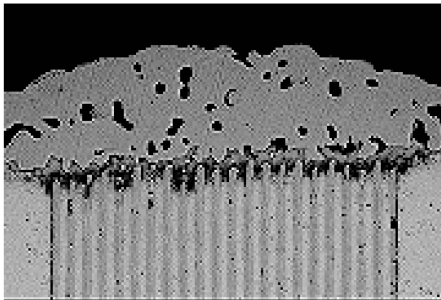
【図 14】

図14



【図 6】

図6



フロントページの続き

(72)発明者 岡部 洋子

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

審査官 小池 秀介

(56)参考文献 特開2004-172383(JP,A)
特開2003-323817(JP,A)
特開2001-338830(JP,A)
特開2002-015946(JP,A)
特開2002-158137(JP,A)
特開2002-208535(JP,A)
特開2006-004905(JP,A)
特開2005-268204(JP,A)
特開2002-298649(JP,A)
特開2005-277058(JP,A)
特開平08-180731(JP,A)
特開2006-190491(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01B1/00-1/24
H01G4/00-4/015
4/02-4/224
4/232
4/255-4/40
13/00-17/00