



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

211681

(11)

(B1)

(51) Int. Cl.³

H 02 M 5/02

/22/ Přihlášeno 07 03 80
/21/ /PV 1600-80/

(40) Zveřejněno 31 07 81

(45) Vydáno 15 05 83

(75)

Autor vynálezu

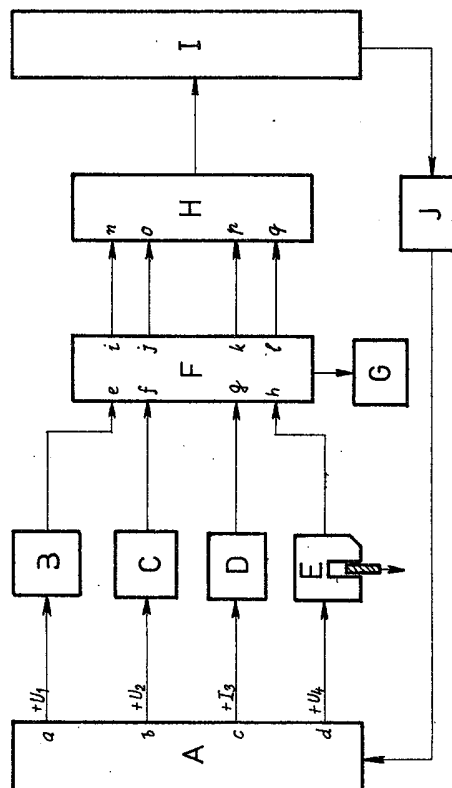
KREJČÍ FRANTIŠEK ing., PLZEŇ

(54) Zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň

Vynález umožňuje galvanické oddělení a vyhodnocení snímaných napěťových, proudových veličin a čidla polohy z řízeného technologického procesu.

Využitím funkce optočlenů, RS klopných obvodů a logického součinového členu se generuje požadovaný řídicí signál pozitivní úrovně, který je zaveden na vstup řídicího mikroprocesorového systému. Pro řízení v reálném čase je uzavřena zpětná vazba z výstupu řídicího systému přes blok optočlenů na vstup řízeného technologického procesu.

Zapojení rovněž umožňuje indikaci stavů jednotlivých snímaných veličin při řízení technologických procesů a pracovních strojů v reálném čase mikroprocesorovými systémy.



Vynález se týká zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň s možností převodu vstupních veličin galvanicky oddělených od řídicího mikroprocesorového systému a řízeného technologického procesu s využitím zejména při řízení pracovních strojů a technologických procesů v reálném čase.

Dosud známé systémy napěťové i proudové úrovně a čidla polohy s možností převodu vstupních řídicích veličin galvanicky oddělených od řídicího systému využívají elektronických obvodů, navržených z klasických polovodičových součástek, které již svými parametry nevyhovují při návrzích řídicích mikroprocesorových systémů z hlediska rychlosti převodu, montážního prostoru, příkonu a především spolehlivosti celého řídicího mikroprocesorového systému, která podmiňuje řízení technologického procesu v reálném čase.

Dále jsou rovněž známa zapojení převodníků, která pro snímání galvanicky oddělených vstupních veličin, mnohdy na potenciálu řádově stovky voltů, využívají různé varianty zapojení s oddělovacími transformátory. Převodníky napěťové i proudové úrovně a převodníky polohy takto navržené, jsou vzhledem k vyšší technologické náročnosti značně nákladné svými rozměry a parametry nevhodné v mini a mikroprocesorové technice.

Uvedené nevýhody odstraňuje zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň, jehož podstata spočívá v tom, že výstupy bloku řízeného technologického procesu jsou připojeny na vstupy prvního, druhého, třetího optického členu a čtvrtého optického členu se clonou, a že výstupy z prvního, druhého, třetího optického členu a čtvrtého optického členu se clonou jsou připojeny na první, druhý, třetí a čtvrtý vstup modulu RS klopných obvodů, přičemž první, druhý, třetí a čtvrtý výstup modulu RS klopných obvodů je připojen na první, druhý, třetí a čtvrtý vstup modulu logického součinu, a že pátý výstup modulu RS klopných obvodů je připojen na vstup indikačního modulu, zatímco výstup modulu logického součinu je připojen na vstup bloku řídicího mikroprocesorového systému, přičemž výstup bloku řídicího mikroprocesorového systému je připojen na vstup optoizolačního modulu, jehož výstup je připojen na vstup bloku řízeného technologického procesu.

Zapojení podle vynálezu odstraňuje dosavadní nevýhody výše uvedené a má řadu předností oproti dřívějšímu zapojení. Největší výhodou je možnost převodu napěťové i proudové úrovně libovolné polaritě a čidla polohy na pozitivní úroveň, malé náklady, malý montážní prostor, malý příkon a velká spolehlivost. Další výhodou převodníku na pozitivní úroveň je možnost snímání měřených veličin galvanicky oddělených od řídicího mikroprocesorového systému na vyšším napěťovém potenciálu.

Zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň podle vynálezu je zřejmé z připojeného výkresu.

Zapojení podle vynálezu sestává z bloku A řízeného technologického procesu, jehož první režim je řízen přes optoizolační modul J blokem I řídicího mikroprocesorového systému z prvního, druhého, třetího optického členu B, C, D a čtvrtého optického členu E se clonou, z modulu F RS klopných obvodů, indikačního modulu G a modulu H logického součinu, na jehož výstupu je vytvářen výstupní pozitivní řídicí signál, který je zaveden na vstup bloku I řídicího mikroprocesorového systému.

Funkce zapojení podle blokového schéma je taková, že kladné výstupy měřené veličiny $+U_1$, $+U_2$, $+I_3$, $+U_4$ snímáné na prvním, druhém, třetím a čtvrtém výstupu a, b, c, d, bloku A technologického procesu jsou zavedeny na vstupy prvního, druhého, třetího optického členu B, C, D a čtvrtého optického členu E se clonou.

Optočleny B, C, D, E plní funkci galvanického oddělení výstupních měřených veličin z bloku A technologického procesu od bloku I řídicího mikroprocesorového systému. Výstupy prvního, druhého, třetího a čtvrtého optického členu B, C, D, E jsou zapojeny na první,

druhý, třetí a čtvrtý vstup e, f, g, h modulu F RS klopných obvodů, na jehož prvním, druhém, třetím a čtvrtém výstupu i, j, k, l jsou tvořeny výstupní informace o požadovaném tvaru, které se zavádějí na první, druhý, třetí a čtvrtý vstup n, o, p, q modulu H logického součinu.

Pátý výstup m modulu F RS klopných obvodů je zapojena na vstup indikačního modulu G , který plní funkci indikace měřených veličin $+U_1, +U_2, +I_3, +U_4$. Na výstupu modulu H logického součinu se vytváří požadovaný řídicí signál, který je zaveden na vstup bloku I řídicího mikroprocesorového systému.

Zpětná vazba mezi blokem A řízeného technologického procesu a blokem I řídicího mikroprocesorového systému je zajištěna přes optoizolační modul J . Navržené zapojení provádí převod napěťové i proudové úrovně a čidla polohy na pozitivní úroveň. Rovněž provádí galvanické oddělení výstupů bloku A technologického procesu od bloku I řídicího mikroprocesorového systému.

Výše popsané zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň lze využít pro různé kombinační účely využitím clony, zejména pro řízení technologických procesů v reálném čase.

PŘEDMĚT VYNÁLEZU

Zapojení převodníku napěťové i proudové úrovně a čidla polohy na pozitivní úroveň, vyznačené tím, že výstupy bloku (A) řízeného technologického procesu jsou připojeny na vstupy prvního, druhého, třetího optického členu (B, C, D) a čtvrtého optického členu se clonou (E), a že výstupy z prvního, druhého, třetího optického členu (B, C, D) a čtvrtého optického členu se clonou (E) jsou připojeny na první, druhý, třetí a čtvrtý vstup (e, f, g, h) modulu (F) RS klopných obvodů, přičemž první, druhý, třetí a čtvrtý výstup (i, j, k, l) modulu (F) RS klopných obvodů je připojen na první, druhý, třetí a čtvrtý vstup (n, o, p, q) modulu (H) logického součinu, pátý výstup (m) modulu (F) RS klopných obvodů je připojen na vstup indikačního modulu (G), zatímco výstup modulu (H) logického součinu je připojen na vstup bloku (I) řídicího mikroprocesorového systému, přičemž výstup bloku (I) řídicího mikroprocesorového systému je připojen na vstup optoizolačního modulu (J), jehož výstup je připojen na vstup bloku (A) řízeného technologického procesu.

1 výkres

