

公告本

申請日期	88.3.12
案號	35103338
類別	G11C > 9/60

A4
C4

419666

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	晶圓上之複數記憶體晶片測試時所用之配置
	英 文	Arrangement to test several memory-chips on a wafer
二、發明 人	姓 名	1. 迪特哈利 Dieter Harle 2. 派翠克海尼 Patrick Heyne 3. 馬丁巴克 Martin Buck
	國 籍	1. 德國 2. 德國 3. 德國
三、申請人	住、居所	1. 德國慕尼黑 D-81541 屈里西街 3 號 2. 德國慕尼黑 D-81541 屈里西街 5 號 3. 德國慕尼黑 D-81243 荷漢納克街 28 號
	姓 名 (名稱)	西門斯股份有限公司 SIEMENS AKTIENGESELLSCHAFT
三、申請人	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 D-80333 威田巴契廣場 2 號
三、申請人	代 表 人 姓 名	貝斯納 (Basner) 雷哈特 (Reinhardt)

裝

訂

線

419666

(由本局填寫)

承辦人代碼：

大類：

I P C 分類：

A6

B6

本案已向：

德 國 (地區) 申請專利，申請日期： 案號： ， ☒ 有 ☐ 無主張優先權
1998年4月30日 19819570.2

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

-2a-

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

五、發明說明(1)

本發明係關於一種晶圓上之複數個記憶體晶片測試時所用之配置，其中在使用針銷之情況下使電源電壓，起始信號，讀出信號，時脈信號以及位址-，資料-和控制信號傳送至記憶體晶片。

目前為止例如 64Mbit DRAMs 之晶片是以分成小組 (group) 之方式藉由針銷卡之針銷來進行測試。於是問題是：須製造一種具有足夠數目之針銷之針銷卡，以便在測試過程中利用針銷來接觸許多晶片 (最好是晶圓之所有晶片)。

針銷卡上之針銷數目之上限目前是大約 1000 支針銷。於是可在大約 20 至 50 個晶片之範圍中進行測試，這是因為各種不同之位址信號，資料-供應信號和控制信號都必須經由針銷傳送至每一各別之晶片。

習知之配置因此在針銷卡上設置多達 1000 支之針銷，利用這些針銷可同時測試大約 20 至 50 個晶片。於是問題是相對較大之表面壓力 (surface pressure)，其是藉由 50 至 20 個晶片上之 1000 支針銷來產生。對每一晶片 (其針銷數之範圍是 50 支) 而言在針銷之尖端處以共平面之方式形成數目這樣多之針銷 (其可使晶圓上之每一各別之晶片可靠地被測試) 是困難的。

本發明之目的是提供一種配置以便測試晶圓上之多個記憶體晶片。這樣所可測試之記憶體晶片數目較目前以針銷卡來測試的測試過程中所可測試之數目大很多。

依據本發明，在本文開頭所述技藝之配置中上述目的

五、發明說明()

是以下述方式達成：至少一些信號是由一種配置在記憶體晶片之切鋸邊緣(其含有此種遮罩之測試結構和中心輔助件)中之邏輯電路中之位址信號，資料信號和控制信號所產生且直接傳送至記憶體晶片。於是最好是所有位址信號，資料信號和控制信號都在此種設置在切鋸邊緣中之邏輯電路中產生。此處可知者是：在許多記憶體晶片中亦可認清各別之記憶體晶片，例如，可查知二個由切鋸邊緣所隔開之記憶體晶片。

本發明因此採用一種和目前技藝完全不同之方式：本發明並不在針銷卡或針銷中力求改良(這是屬研究發展之範圍)，而是在記憶體晶片之切鋸邊緣中安裝一種特殊之邏輯，藉助於此種邏輯可在局部性地在每一記憶體晶片之切鋸邊緣中產生位址信號，資料信號和控制信號且直接傳送至記憶體晶片。這樣所具有之重大優點是：每一記憶體晶片中只有電源電壓和少數已編碼之輸出信號需要經由針銷卡傳送。即，經由針銷卡只需5個接觸區以用於下列信號中：2個電源電壓，1個起始信號，1個讀出信號以及1個時脈信號，因此利用此針銷卡(大約具有1000個針銷)可測試直至200個晶片。

此種各別記憶體晶片用之設置在切鋸邊緣(kerf)中之局部性邏輯因此可產生所有必要之位址信號，資料信號和控制信號且對這些信號進行計算。若發生錯誤，則會發出一種錯誤信號以便通知一種測試器：錯誤已發生。藉由適當之已編碼之信號可輕易地確定：此種錯誤位於

五、發明說明()

何處。在四個同時拉升之字線中此處例如需要二個已編碼之信號。藉由此種錯話發生時之時間點以及 n 個已編碼之信號，則可確定正確之錯誤位置方。

本發明以下將依據圖式作詳述。

圖式簡單說明如下：

第1圖 具有切鋸邊緣(kerf)之記憶體晶片之俯視圖。

此一唯一之圖式是表示一種記憶體晶片，其是由切鋸邊緣2所圍繞。此種切鋸邊緣2在切割晶圓時藉由切鋸作用而分離成各別之記憶體晶片1，使得在切割之後只留下各別之記憶體晶片1而不會有上述之切鋸邊緣2。

記憶體晶片1設有各種不同之襯墊(接觸墊)3, 4, 7，這些襯墊在測試進行時是與針銷卡之針銷相號接觸。因此，襯墊3是用於起口信號I，時脈信號CLK以及選擇信號CS中而襯墊7是用於電源電壓VDD或VSS中。此外，記憶體晶片1具有襯墊4，其是與位址信號，資料信號和控制信號用之針銷相接觸。為了簡單起見，在圖中只顯示三個這樣的襯墊4，雖實際上在測試過程中例如可施加11個位址信號，8至16個資料信號以及5個控制信號。因此，如上所述，需要許多針銷，使得只有較少之記憶體晶片可在一組中與一種具有大約1000支針銷之針銷卡一同被測試。

依據本發明，現在須在切鋸邊緣2中設置一種邏輯5，其是與輸出端0相連接且直接發出位址信號，資料信號和控制信號至襯墊4。就襯墊4而言，因此已不需任

五、發明說明(4)

何針銷，使得測試記憶體晶片1所需之針銷數目可大大地降低。

這些針銷顯示在圖中且是在以參考符號6表示，雖然這些針銷實際上是垂直於襯墊3之圖面而延伸。

邏輯5因此承擔了位址信號，資料信號和控制信號之測試功能，使得全部所需之針銷數相對應地減少。當然亦可只使這些信號中之一些信號經由邏輯5而傳送至記憶體晶片1。

在測試過程之後，切鋸邊緣2藉由切鋸作用而去除，這樣亦可使此種不再需要之邏輯5被分離。

本發明因此是以有利之方式使用此種由切鋸邊緣所給定之空間，以便在此藉助於另外設置之邏輯5使所需之針銷數目降低。

邏輯5亦可配置在切鋸邊緣中，使其可對多個半導體晶片提供相對應之位址信號，資料信號和控制信號，例如邏輯5可配屬於二個或多個記憶體晶片1。

在本發明之配置中亦可再提高針銷卡之針銷數目，這是因為針銷本身可進一步互相隔開而配置著，這是依據以下事實：就各別之記憶體晶片而言只需較少之針銷。

符號之說明

1.....記憶體晶片

2.....切鋸邊緣

3,4,7.....襯墊

5.....邏輯

6.....針銷

四、中文發明摘要(發明之名稱：

晶圓上之複數記憶體晶片測試時所用之配置

本發明係關於一種晶圓上之複數個記憶體晶片(1)測試時所用之配置，其中在使用針銷(6)之情況下使電源電壓(VDD, VSS)，起始信號(I)，讀出信號(CS)，時脈信號(CLK)以及位址信號，資料信號和控制信號傳送至記憶體晶片(1)。位址信號，資料信號和控制信號因此是由配置在記憶體晶片之切鋸邊緣(2)中之邏輯(5)所產生且直接傳送至記憶體晶片(1)。

英文發明摘要(發明之名稱：Arrangement to test several memory-chips on a wafer)

This invention relates to an arrangement to test several memory-chips (1) on a wafer, in which under the use of the needles (6) the power-supply voltage (VDD, VSS), an initialization-signal (I), a read-signal (CS), a clock-signal (CLK) as well as address-, data- and control-signal are transmitted to the memory-chips (1). The address-, data- and control-signal are thus generated from a Logic (5), which is arranged in the Kerf (2) of the memory-chips, and transmitted directly to the memory-chips (1).

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

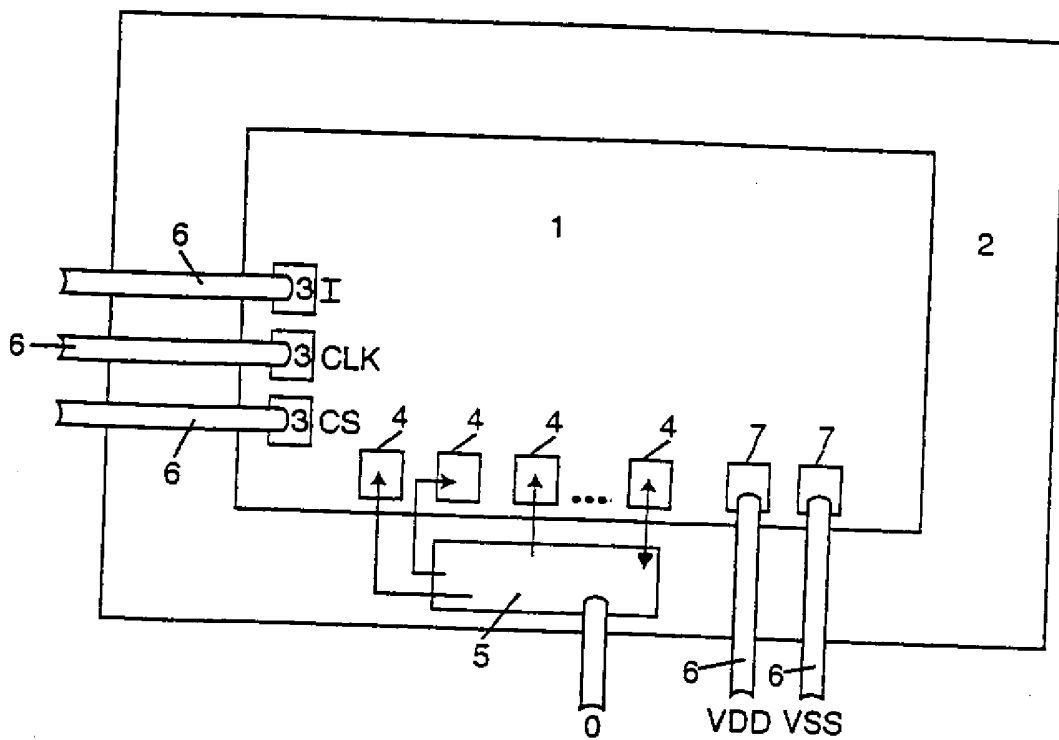
1. 一種晶圓上之複數個記憶體晶片(1)測試時所用之配置，在使用針銷(6)之情況下使電源電壓(VDD, VSS)，起始信號(I)。讀出信號(CS)，時脈信號(CLK)以及位址信號，資料信號和控制信號傳送至記憶體晶片(1)，此種配置之特徵是：至少一部份位址信號，資料信號和控制信號是在邏輯(5)中產生且直接傳送至記憶體晶片(1)，邏輯(5)則配置在記憶體晶片(1)之切鋸邊緣(2)中。
2. 如申請專利範圍第1項之配置，其中位址信號，資料信號和控制信號都是在邏輯(5)中產生且直接傳送至記憶體晶片(1)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

Fig. 1



第 1 圖