

發明專利說明書

(2011 年 6 月 10 日 修正)

※ 申請案號：94126299

※ 申請日期：99.8.3

※IPC 分類：C23C 16/40, 16/44
(2006.01)

一、發明名稱：(中文/英文)

薄膜電晶體用之黏著層

ADHESION LAYER FOR THIN FILM TRANSISTORS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

歐瑞康太陽能特魯貝屈股份有限公司

OERLIKON SOLAR AG, TRUEBBACH

代表人：(中文/英文)

1. 艾瑞奇哈費里/Erich Haefeli

2. 猶格包爾/Joerg Baur

住居所或營業所地址：(中文/英文)

瑞士特魯貝屈 CH-9477 豪普特街 1a 號

Hauptstrasse 1a, CH-9477 Truebbach, Switzerland

國 籍：(中文/英文)

瑞士/Switzerland

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 海特倫夸克/TRAN QUOC, HAI

2. 傑羅米維雷特/VILLETTE, JEROME

國 籍：(中文/英文)

1. ~ 2. 法國/France

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國 2004.08.04 60/598,599

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種於絕緣體上製造一層多晶-或微晶矽層之方法，其包括一含矽絕緣層、成長一層由非晶型矽所構成之薄的黏著促進層於其上，並進一步成長一層多晶-或微晶矽層於該黏著促進層上。該等藉由 PECVD 方法所沉積之一序列層，顯示多晶-或微晶矽於基板上的良好黏著性，並有利於如薄膜電晶體之半導體製造。

六、英文發明摘要：

A method for manufacturing a poly- or microcrystalline silicon layer on an insulator comprises a silicon containing insulator, growing a thin adhesion promoting layer comprising amorphous silicon onto it and further growing a poly- or microcrystalline silicon layer onto the adhesion promoting layer. Such a sequence of layers, deposited with a PECVD method, shows good adhesion of the poly- or microcrystalline silicon on the base and is advantageous in the production of semiconductors, such as thin film transistors.

七、指定代表圖：

(一)本案指定代表圖為：無。

(二)本代表圖之元件符號簡單說明：

無。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係敘述一種以 PECVD 方法在一層微晶矽層與一層含矽絕緣體之間得到優異黏著性，同時於該界面上得到低的電缺陷率的方法與製程。

【先前技術】

本發明一般係關於半導體之製造及特別關於藉由電漿強化化學蒸氣沉積（PECVD）方法之薄膜電晶體（TFT）的製造。可採用該半導體於各種如 LCD 顯示器中、太陽能電池中或有機發光顯示器（OLED's）中及其他更多的電子裝置。在現今之電晶體中，普遍最常使用非晶型矽（a-Si）作為半傳導物質並經常藉由 PECVD 方法來將其沉積於一種絕緣體（介電質）之頂部。然而不幸地，a-Si 具有相當差之電子性質且以 a-Si 為基礎之裝置（如 TFTs）有顯示隨著時間退化之傾向。於本工藝中已知微晶矽（ $\mu\text{c-Si}$ ，亦稱為“多晶矽”）具有更佳之電子性質以及由較多結晶物質所製成之裝置顯現如較高電子移動率（較高場效移動率）、開啓電流之較佳性能，並傾向較不隨著時間退化（具有較少啓始電壓轉移）。亦於本工藝中已知以 PECVD 方法可從含矽氣體之前驅物沉積 a-Si 與 $\mu\text{c-Si}$ 二者於一絕緣體上。例如，在應用物理學期刊（Journal of Applied Physics Vol. 90, No.1, July 2001, p217）中，Y. Park 等報告用於成長 $\mu\text{c-Si}$ 之許多努力與方法。所有已知方法所固有的問題為該等方法不是太慢因而經濟上不可行，就是該等方法導致不佳之 $\mu\text{c-Si}$ 與絕緣體

間的界面而具有不滿意之電子或機械性質。

發明之說明

本發明指示如何從含矽氣體 (SCG) 混合物及從含鹵素氣體 (HCG)，藉由提供一層極薄之中間層的 a-Si 層於一種絕緣體頂部，成長一層 $\mu\text{c-Si}$ 層於該絕緣體上。該極薄中間層之 a-Si 層基本上係作為黏著層並因而明顯改善 $\mu\text{c-Si}$ /絕緣體之界面。該 $\mu\text{c-Si}$ 比先前工藝所能達成者更佳地黏著於絕緣體上，且其對於如太陽能電池與顯示器之較大面積裝置則非常重要。

另外，一種作為活性層之具有非晶型矽的 TFT 經濟上成功之製造方法需要 1) 使用現今製造儀器（如一種現存之 PECVD 反應器）的可能性，與 2) 相當低的處理溫度而使製造在現今基板（如玻璃）或甚至用於即將出現之顯示器技術所期望之聚合物基板上進行。本發明係提供一種在該二種限制下的解決方法。

相關工藝

美國專利 US 6 326 297 號公報教導如何在沉積氮化鎢之前在介電質之上形成一層矽薄層，來製造一層具有改善之黏著性與穩定性的氮化鎢阻障層。

美國專利 US 5 177 578 號公報則教示如何從如 SiF_4 、 SiH_4 、 H_2 與惰性氣體之前驅物氣體藉由 PECVD 方法來成長多晶或微晶矽，以及如何從該多晶來製造電晶體。其係強調使用相對於非晶型矽之微晶（或多晶）矽的優點。

P. Roca i Cabarroca 等人在 SID 12/1 2004 期刊中，提

出從 $\text{SiF}_4\text{-Ar-H}_2$ 電漿所沉積之 $\mu\text{c-Si}$ 膜在逆轉交錯之頂部閘極與底部閘極微晶-Si TFTs 的使用。特別地，該等展示在底部閘極 $\mu\text{c-Si}$ TFTs 之情況下，爲了達成一種高度結晶材料所要求之積極電漿條件可能導致該介電質之缺陷形成並因而導致 TFT 特性之不穩定性（即導致臨界電壓轉移）。

Roca 等人在微晶 Si 沉積前藉由對於 SiN 層採用電漿處理，已成功地達成具有高度移動性之 TFTs。該等已顯示界面之非沉積電漿處理（例如 Ar、 N_2 ）可控制該微晶層之成長動力。

Young-Bae Park 與 Shi-Woo Rhee 於應用物理 (Applied Physics) 期刊，Vol.90, No.1, 2001 年 7 月中敘述 N/Si 比例（用於 SiN 介電質）對於微晶矽之初始成長的影響。

歐洲專利 EP 0 714 140 號公報等等教示如何藉由原本非晶型矽之再結晶（例如藉由雷射照射或加熱）來形成微（或多-）晶矽。

藉由使用 a-Si 作為固有半導體於裝置中，通常觀察到在臨界電壓轉移之形成的退化。其係進行許多努力來以較多結晶層（ $\mu\text{c-Si}$ 與多晶 Si）取代非晶型活性層的原因。然而許多已知之使用 $\mu\text{c-Si}$ 來取代 a-Si 的方法，一般需要利用蝕刻自由基（例如氟）。特別是具有令人滿意之 $\mu\text{c-Si}$ 沉積速度與高度結晶性的方法需要積極電漿條件。然而，亦已知使用含有氟之前驅物作為飼入氣體，一般導致該 $\mu\text{c-Si}$ 層於介電質上之不良的黏著性。而且，已知積極電漿條件損害位於底層的介電層。

【發明內容】

發明之詳細說明

參照第 1 圖，本發明敘述如何藉由首先提供一層黏著促進層 3，於一種含矽絕緣體 1 的頂部成長一層微晶（或多晶-）矽層 2。可藉由電漿強化化學蒸氣沉積（PECVD），在傳統儀器中沉積根據本發明之黏著促進層與微晶層兩層。黏著層沉積於上之絕緣體雖可為任何絕緣體，但通常選自氧化矽、氮化矽、或氮氧化矽（ SiO_x 、 SiN_y 、 SiO_xN_y ）或者該等組合。

根據本發明之黏著層 3 係由非晶型矽所製成（a-Si:H），其係藉由一種低沈積速率（LRD）PECVD 方法所沉積。該黏著層非常薄且可具有單層（約 $5\text{\AA}$ ）至約 $200\text{\AA}$ 之範圍中的厚度。由於較高厚度、特別是約 $50\text{\AA}$ 使得任何以根據本發明之黏著層所建構的電晶體之性能劣化，故該厚度係以低於 $10\text{\AA}$ 為佳。然而，如果根據本發明所得之非晶型黏著層厚度超過對應之缺乏深度，電流將侷限於非晶型黏著層流動而非如所希望之於微晶層流動。換言之，一切將與傳統非晶型 Si 電晶體相同。

【實施方式】

【實施例 1】（黏著層）

在一種運轉於 13.56MHz 之優納克西斯 (Unaxis) KAI 1 XL PECVD 系統中，以 $\text{SiH}_4/\text{H}_2 = 1/4$ 質量流量比以及 100W 之 RF 電源（電極面積為 5000cm^2 ）來注射 SiH_4 （具有低於 0.3 毫巴之分壓）與 H_2 。該等參數導致一種具有低於 $30\text{mW}/\text{cm}^2$ 之 RF 電源與低於 $2.5\text{\AA}/\text{s}$ 之沉積速度的非晶型矽 LDR 方

法。最佳厚度係在於一單層（約 $5\text{\AA}$ ）與約 $10\text{\AA}$ 之間。

在根據本發明沉積該黏著層之後，在大致相同之系統中，在未打破真空之下並以本工藝中已知之技術與配方，可沉積微晶矽，其係說明於以下實施例：

【實施例 2】（微晶矽）

一種較大部分包含一種富含氟之矽（通常為 SiF_4 ）氣體與氫（ H_2 ）氣體以及一種鈍性氣體（通常為 Ar ）、其具有 1：1～約 1：10 範圍之 SiF_4/H_2 比例與 1：10～約 1：30 範圍之 SiF_4 /鈍性氣體比例的沉積氣體混合物，以每秒將近 $1\text{\AA}$ 之速度沉積一層微晶矽層。其導致一層具有通常在 $0\sim 900\text{MPa}$ 範圍之內部壓縮應力的微晶層。

藉由採用根據本發明之黏著層於一種大面積基板，該微晶矽層首先顯示對於絕緣體之優異的黏著性而不顯示普遍之未採用該黏著層而在完全相同條件下所觀察到之剝離現象。當採用一種膠帶於該 $\mu\text{c-Si}$ 層然後撕開（“膠帶測試”）時，該 $\mu\text{c-Si}$ 層甚至耐剝離：

【實施例 3】

採用一長條約 10cm 長之 $3\text{M SCOTCH}^{\text{TM}}$ （855-2MFH-1631-502E， 25mm ）之膠帶於一種沉積於位於一種玻璃基板頂部之 SiN 上的微晶矽層。然後以橡膠擦來使其平滑，接著徐緩地拉起。然後可藉由比較膠帶之整個表面與該層之移除（剝離）面積來預測黏著性。僅在定性上，該方法顯示再現性結果並得到一個良好與不滿意之黏著性間的清楚辨別。

第 2 圖顯示在明顯之基板位置所觀察之 $\mu\text{c-Si}$ 層黏著性

變化的一個預測。

本發明之進一步優點

本發明之黏著層提供一種可靠方法而在商業可用之現今的 PECVD 儀器中成長 $\mu\text{c-Si}$ 於一種絕緣體之上。由於該黏著層非常薄，其提供一種經濟上可存在之製造方法且不影響絕緣體/導體界面的電子性質。該黏著層不僅顯著地改善 $\mu\text{c-Si}$ 在一種絕緣體上之機械黏著性，並且在轉換處理氣體為 SiF_4 時作為一層保護層。在上述條件下之 PECVD 方法中，已知含有矽與氟之氣體（如 SiF_4 ）二者均同時為沉積-與蝕刻劑。藉由在轉換成含有矽與氟之氣體前根據本發明來沉積該黏著層，由於微晶之快速成長不會長時間使該界面暴露於蝕刻氟自由基而保護位於底層之絕緣體。其明顯改善整個絕緣體/半導體界面並導致優異之電子性質。對於裝置之電傳送性質而言，導體/絕緣體界面之缺陷密度為重要的。

另外，藉由根據本發明刻意地沉積一層薄的非晶型 Si 層，可有利地增加發生微晶矽之成核作用處的位置數目。其得到一個快速且初期之結晶材料的成長，並且因而減少已熟知、非所望且大的非晶型潛伏區，其通常發生在本工藝中已知之其他 PECVD 微晶沉積中（例如見 P. Roca i Cabarroca 等。）。。

【圖式簡單說明】

第 1 圖 (a) 係顯示根據具有一種含有 Si 之絕緣體與一層 $\mu\text{c-}$ 或多晶矽層之習知工藝之一態樣。

第 1 圖 (b) 係顯示根據含有一層黏著促進層之發明之一

態樣。

第 2 圖係顯示在明顯之基板位置上所觀察之 $\mu\text{c-Si}$ 層黏著性變化之預測。

【元件符號說明】

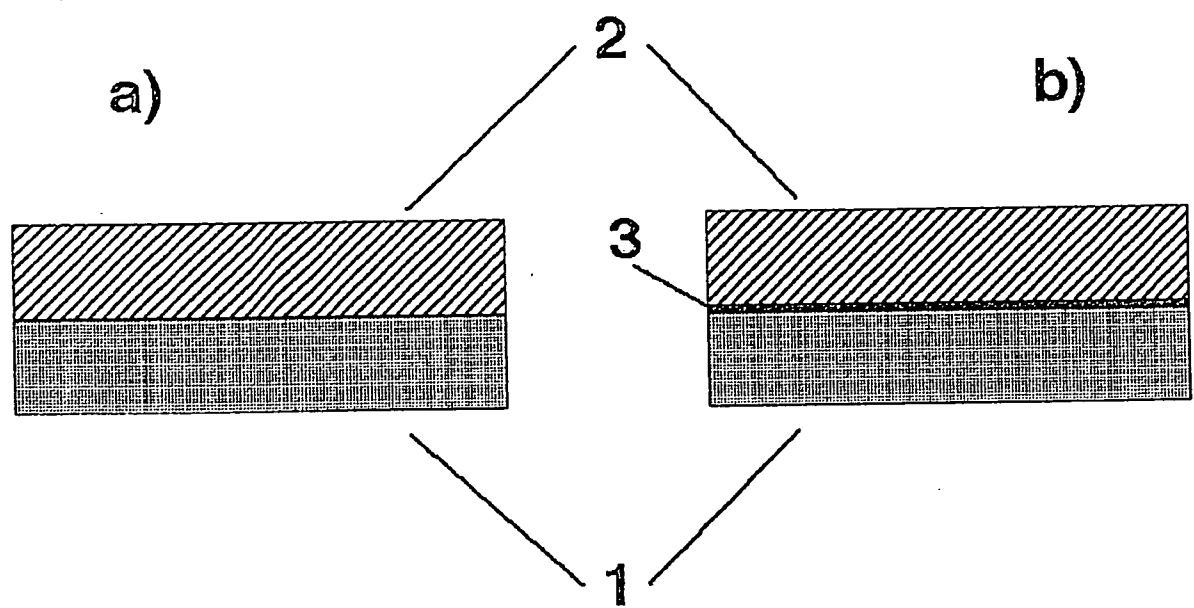
- 1 絕緣體
- 2 微晶(或多晶)矽層
- 3 黏著促進層

第 94126299 號「薄膜電晶體用之黏著層」專利案

(2012 年 7 月 11 日修正) (2012 年 7 月 11 日修正) (2012 年 7 月 11 日修正)

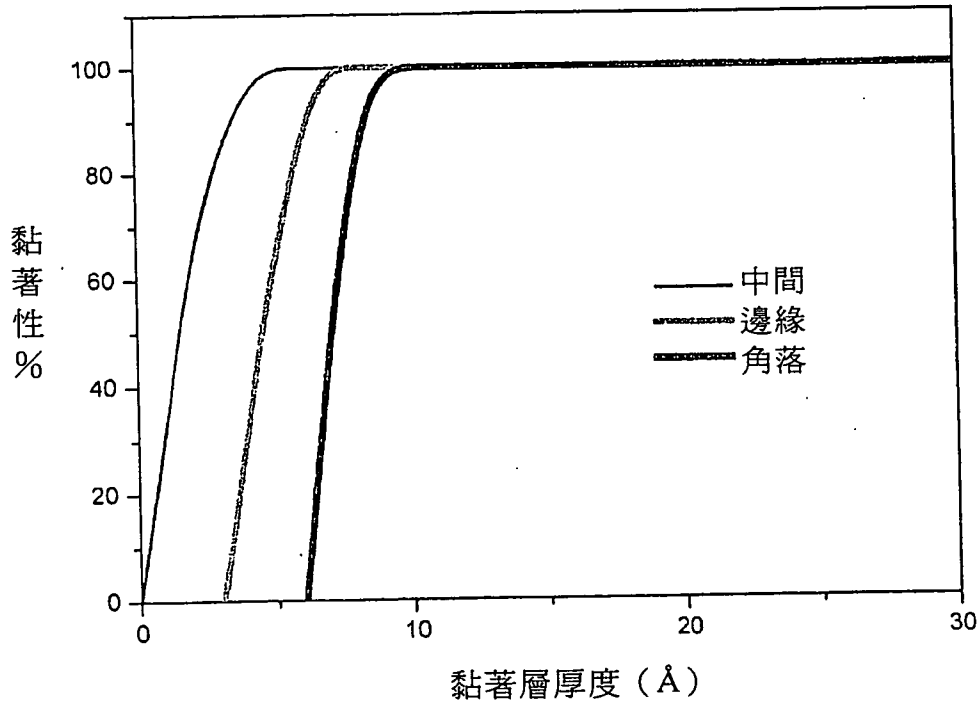
十、申請專利範圍：

1. 一種於含矽之絕緣體上製造多晶-或微晶矽層之方法，其特徵為在沉積該多晶-或微晶矽層前，於該含矽之絕緣體上沉積含非晶型矽且具有 $0.5\text{ nm} \sim 5\text{ nm}$ 之厚度的黏著促進層，其中該薄的黏著促進層係藉由包含矽烷 (SiH_4) 之低沉積速度 (LDR) PECVD 方法來沉積。
2. 如申請專利範圍第 1 項之方法，其中該薄的黏著促進層與該多晶-或微晶層係在未打破真空下於相同之沉積系統中成長。
3. 如申請專利範圍第 1 或 2 項之方法，其中藉由使用一種含有矽之氣體、一種含有鹵素之氣體與氫之一種混合物的 PECVD 來沉積該多晶-或微晶層於該黏著層之上。
4. 如申請專利範圍第 3 項之方法，其中在沉積期間進一步導入一種惰性氣體。
5. 如申請專利範圍第 1 項之方法，其中該絕緣體係選自氧化矽、氮化矽、或氮氧化矽 (SiO_x 、 SiN_y 、 SiO_xN_y) 或其組合的群組。
6. 如申請專利範圍第 1 項之方法，其中該多晶-或微晶矽層係成長於該絕緣體之頂部上以形成一薄膜電晶體 (TFT) 之部分。
7. 如申請專利範圍第 3 項之方法，其中該薄的黏著層係成長至 $0.5\text{ nm} \sim 1\text{ nm}$ 之厚度。
8. 如申請專利範圍第 1 項之方法，其產生一具有低於 900 MPa 之內部壓縮應力的多晶-或微晶矽層。



第 1 圖

定性黏著性預測



第 2 圖