

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5126302号
(P5126302)

(45) 発行日 平成25年1月23日 (2013. 1. 23)

(24) 登録日 平成24年11月9日 (2012. 11. 9)

(51) Int. Cl.	F I
HO 2M 7/483 (2007. 01)	HO 2M 7/483
HO 2M 7/487 (2007. 01)	HO 2M 7/487

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2010-149707 (P2010-149707)	(73) 特許権者	000006622
(22) 出願日	平成22年6月30日 (2010. 6. 30)		株式会社安川電機
(65) 公開番号	特開2012-16161 (P2012-16161A)		福岡県北九州市八幡西区黒崎城石2番1号
(43) 公開日	平成24年1月19日 (2012. 1. 19)	(74) 代理人	100090697
審査請求日	平成24年5月18日 (2012. 5. 18)		弁理士 中前 富士男
		(74) 代理人	100127155
			弁理士 来田 義弘
		(74) 代理人	100163267
			弁理士 今中 崇之
		(72) 発明者	久保山 宗
			福岡県北九州市八幡西区黒崎城石2番1号
			株式会社安川電機内
		(72) 発明者	山中 克利
			福岡県北九州市八幡西区黒崎城石2番1号
			株式会社安川電機内

最終頁に続く

(54) 【発明の名称】 3レベルインバータ、パワーコンディショナ及び発電システム

(57) 【特許請求の範囲】

【請求項 1】

直流電源の正極側に一方の端子が接続される第1のコンデンサと、前記直流電源の負極側に一方の端子が接続される第2のコンデンサと、を有し、前記第1及び第2のコンデンサの他方の端子が互いに接続され、該第1及び第2のコンデンサの接続点を中性点とするコンデンサ直列接続体と、

前記直流電源の出力と並列にそれぞれ接続され、前記直流電源の正極側の電圧、負極側の電圧、及び前記中性点の電圧の3レベルの電圧を出力する交流出力端子をそれぞれ有する第1及び第2のアームと、

前記中性点の電圧及び前記直流電源の電圧に基づいて3相電圧補正指令を求める中性点電圧制御器及び該3相電圧補正指令をd-q軸上の電圧補正指令に変換する座標変換器が設けられ、該d-q軸上の該電圧補正指令に基づいて該d-q軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

前記中性点が、1相が接地された3相電力システムの接地相に接続され、前記第1及び第2のアームの前記交流出力端子が、それぞれ前記3相電力システムの非接地相に接続される3レベルインバータ。

【請求項 2】

請求項1記載の3レベルインバータにおいて、前記アームは直列に接続された第1、第2、第3、及び第4の半導体スイッチング素子と、

前記第1の半導体スイッチング素子及び前記第2の半導体スイッチング素子の接続点と前

10

20

記中性点との間に接続された第 1 のダイオードと、
前記第 3 の半導体スイッチング素子及び前記第 4 の半導体スイッチング素子の接続点と前記中性点との間に接続された第 2 のダイオードと、を有し、
前記第 2 の半導体スイッチング素子と前記第 3 の半導体スイッチング素子の接続点を前記交流出力端子とする 3 レベルインバータ。

【請求項 3】

請求項 1 記載の 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記非接地相の成分を 0 とし、前記接地相の成分を前記中性点の電圧及び前記直流電源の電圧に基づいて決定する 3 レベルインバータ。

【請求項 4】

請求項 3 記載の 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分は、前記直流電源が出力する直流電圧及び前記中性点の電圧から中性点の電圧の偏差を求め、該偏差に調整ゲイン K_1 を乗じて決定される 3 レベルインバータ。

【請求項 5】

請求項 3 記載の 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分は、前記直流電源が出力する直流電圧及び前記中性点の電圧から中性点の電圧の偏差を求め、該偏差を P 増幅して決定される 3 レベルインバータ。

【請求項 6】

請求項 3 記載の 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分は、前記直流電源が出力する直流電圧の 2 分の 1 と前記中性点の電圧との偏差に基づいて決定される 3 レベルインバータ。

【請求項 7】

直流電圧を昇圧する昇圧器と、

前記昇圧器に接続された 3 レベルインバータと、を備え、

前記 3 レベルインバータは、1) 前記昇圧器の出力の正極側に一方の端子が接続される第 1 のコンデンサと、前記昇圧器の前記出力の負極側に一方の端子が接続される第 2 のコンデンサと、を有し、前記第 1 及び第 2 のコンデンサの他方の端子が互いに接続され、該第 1 及び第 2 のコンデンサの接続点を中性点とするコンデンサ直列接続体と、

2) 前記昇圧器の前記出力と並列にそれぞれ接続され、該出力の正極側の電圧、負極側の電圧、及び前記中性点の電圧の 3 レベルの電圧を出力する交流出力端子をそれぞれ有する第 1 及び第 2 のアームと、

3) 前記中性点の電圧の偏差量に基づいて 3 相電圧補正指令を求める中性点電圧制御器及び該 3 相電圧補正指令を $d - q$ 軸上の電圧補正指令に変換する座標変換器が設けられ、該 $d - q$ 軸上の該電圧補正指令に基づいて該 $d - q$ 軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

前記中性点が、1 相が接地された 3 相電力系統の接地相に接続され、前記第 1 及び第 2 のアームの前記交流出力端子が、それぞれ前記 3 相電力系統の非接地相に接続されるパワーコンディショナ。

【請求項 8】

直流電圧を出力する発電装置と、

前記直流電圧を昇圧する昇圧器と、

前記昇圧器に接続された 3 レベルインバータと、を備え、

前記 3 レベルインバータは、1) 前記昇圧器の出力の正極側に一方の端子が接続される第 1 のコンデンサと、前記昇圧器の前記出力の負極側に一方の端子が接続される第 2 のコンデンサと、を有し、前記第 1 及び第 2 のコンデンサの他方の端子が互いに接続され、該第 1 及び第 2 のコンデンサの接続点を中性点とするコンデンサ直列接続体と、

2) 前記昇圧器の前記出力と並列にそれぞれ接続され、該出力の正極側の電圧、負極側の電圧、及び前記中性点の電圧の 3 レベルの電圧を出力する交流出力端子をそれぞれ有する第 1 及び第 2 のアームと、

3) 前記中性点の電圧の偏差量に基づいて 3 相電圧補正指令を求める中性点電圧制御器及

10

20

30

40

50

び該 3 相電圧補正指令を $d - q$ 軸上の電圧補正指令に変換する座標変換器が設けられ、該 $d - q$ 軸上の該電圧補正指令に基づいて該 $d - q$ 軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

前記中性点が、1 相が接地された 3 相電力系統の接地相に接続され、前記第 1 及び第 2 のアームの前記交流出力端子が、それぞれ前記 3 相電力系統の非接地相に接続される発電システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、出力の 1 相が接地された 3 レベルインバータ、パワーコンディショナ及び発電システムに関する。

10

【背景技術】

【0002】

特許文献 1 には、3 レベルインバータに用いられ、その正母線と負母線との間に直列に接続された 2 つのコンデンサの接続点（中性点）と負母線との間の電圧（中性点電圧）を制御する中性点電圧制御装置が開示されている。中性点電圧が変動すると、出力電流に直流成分が重畳することから、この変動を抑制することが望ましい。

特許文献 1 に記載の中性点電圧制御装置は、中性点電圧の値から、正母線と負母線との間の電圧の 2 分の 1 の電圧値である第 1 の基準電圧値を減算した値を出力する減算手段と、減算手段から出力された値が、負の値である第 2 の基準電圧値より小さい場合に、中性点電圧を上昇させるための第 1 の信号をオンする第 1 の比較手段と、減算手段から出力された値が、正の値である第 3 の基準電圧値より大きい場合に、中性点電圧を下降させるための第 2 の信号をオンする第 2 の比較手段と、第 1 及び第 2 の信号を 2 ビットのデジタル信号に絶縁変換する絶縁手段と、デジタル信号に基づいて中性点電圧制御指令を計算して出力する計算手段とを備えている。この特許文献 1 に記載の中性点電圧制御装置を備える 3 レベルインバータは、U 相、V 相及び W 相のいずれも接地されておらず、各相の電圧を出力する U 相アーム、V 相アーム、及び W 相アームの 3 アームを有する。そのため、この 3 レベルインバータが備える計算手段は、中性点電圧制御指令を固定座標系にて直接生成し、生成された中性点電圧制御指令に基づいて、中性点電圧を出力するアームを制御して、中性点電圧変動を抑制することが可能である。

20

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2002 - 176784 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ここで、一般に、3 相の出力のうち、例えば V 相が接地される 3 レベルインバータは、U 相アーム及び W 相アームの 2 つのアームのみを有し、V 相アームが設けられていないため、V 相電圧（中性点電圧）を直接制御することができない。そのため、V 相が接地されるこの 3 レベルインバータに対して、特許文献 1 に記載の技術をそのまま適用することは困難であった。

40

本発明は、出力電流に重畳する直流成分を抑制することができる、出力の 1 相が接地された 3 レベルインバータ、パワーコンディショナ及び発電システムを提供することを目的とする。

【課題を解決するための手段】

【0005】

前記目的に沿う第 1 の発明に係る 3 レベルインバータは、直流電源の正極側に一方の端子が接続される第 1 のコンデンサと、前記直流電源の負極側に一方の端子が接続される第 2 のコンデンサと、を有し、前記第 1 及び第 2 のコンデンサの他方の端子が互いに接続され

50

、該第 1 及び第 2 のコンデンサの接続点を中性点とするコンデンサ直列接続体と、
前記直流電源の出力と並列にそれぞれ接続され、前記直流電源の正極側の電圧、負極側の電圧、及び前記中性点の電圧の 3 レベルの電圧を出力する交流出力端子をそれぞれ有する第 1 及び第 2 のアームと、

前記中性点の電圧及び前記直流電源の電圧に基づいて 3 相電圧補正指令を求める中性点電圧制御器及び該 3 相電圧補正指令を $d - q$ 軸上の電圧補正指令に変換する座標変換器が設けられ、該 $d - q$ 軸上の該電圧補正指令に基づいて該 $d - q$ 軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

前記中性点が、1 相が接地された 3 相電力系統の接地相に接続され、前記第 1 及び第 2 のアームの前記交流出力端子が、それぞれ前記 3 相電力系統の非接地相に接続される。

10

【 0 0 0 6 】

第 1 の発明に係る 3 レベルインバータにおいて、前記アームは直列に接続された第 1、第 2、第 3、及び第 4 の半導体スイッチング素子と、

前記第 1 の半導体スイッチング素子及び前記第 2 の半導体スイッチング素子の接続点と前記中性点との間に接続された第 1 のダイオードと、

前記第 3 の半導体スイッチング素子及び前記第 4 の半導体スイッチング素子の接続点と前記中性点との間に接続された第 2 のダイオードと、を有し、

前記第 2 の半導体スイッチング素子と前記第 3 の半導体スイッチング素子の接続点を前記交流出力端子とすることができる。

【 0 0 0 7 】

20

第 1 の発明に係る 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記非接地相の成分を 0 とし、前記接地相の成分を前記中性点の電圧及び前記直流電源の電圧に基づいて決定することができる。

【 0 0 0 8 】

第 1 の発明に係る 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分を、前記直流電源が出力する直流電圧及び前記中性点の電圧から中性点の電圧の偏差を求め、該偏差に調整ゲイン K_1 を乗じて決定することができる。

【 0 0 0 9 】

第 1 の発明に係る 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分を、前記直流電源が出力する直流電圧及び前記中性点の電圧から中性点の電圧の偏差を求め、該偏差を PI 増幅して決定することができる。

30

【 0 0 1 0 】

第 1 の発明に係る 3 レベルインバータにおいて、前記 3 相電圧補正指令の前記接地相の成分を、前記直流電源が出力する直流電圧の 2 分の 1 と前記中性点の電圧との偏差に基づいて決定することができる。

【 0 0 1 1 】

前記目的に沿う第 2 の発明に係るパワーコンディショナは、直流電圧を昇圧する昇圧器と、

前記昇圧器に接続された 3 レベルインバータと、を備え、

前記 3 レベルインバータは、1) 前記昇圧器の出力の正極側に一方の端子が接続される第 1 のコンデンサと、前記昇圧器の前記出力の負極側に一方の端子が接続される第 2 のコンデンサと、を有し、前記第 1 及び第 2 のコンデンサの他方の端子が互いに接続され、該第 1 及び第 2 のコンデンサの接続点を中性点とするコンデンサ直列接続体と、

40

2) 前記昇圧器の前記出力と並列にそれぞれ接続され、該出力の正極側の電圧、負極側の電圧、及び前記中性点の電圧の 3 レベルの電圧を出力する交流出力端子をそれぞれ有する第 1 及び第 2 のアームと、

3) 前記中性点の電圧の偏差量に基づいて 3 相電圧補正指令を求める中性点電圧制御器及び該 3 相電圧補正指令を $d - q$ 軸上の電圧補正指令に変換する座標変換器が設けられ、該 $d - q$ 軸上の該電圧補正指令に基づいて該 $d - q$ 軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

50

前記中性点が、１相が接地された３相電力系統の接地相に接続され、前記第１及び第２のアームの前記交流出力端子が、それぞれ前記３相電力系統の非接地相に接続される。

【００１２】

前記目的に沿う第３の発明に係る発電システムは、直流電圧を出力する発電装置と、前記直流電圧を昇圧する昇圧器と、

前記昇圧器に接続された３レベルインバータと、を備え、

前記３レベルインバータは、１）前記昇圧器の出力の正極側に一方の端子が接続される第１のコンデンサと、前記昇圧器の前記出力の負極側に一方の端子が接続される第２のコンデンサと、を有し、前記第１及び第２のコンデンサの他方の端子が互いに接続され、該第１及び第２のコンデンサの接続点を中性点とするコンデンサ直列接続体と、

10

２）前記昇圧器の前記出力と並列にそれぞれ接続され、該出力の正極側の電圧、負極側の電圧、及び前記中性点の電圧の３レベルの電圧を出力する交流出力端子をそれぞれ有する第１及び第２のアームと、

３）前記中性点の電圧の偏差量に基づいて３相電圧補正指令を求める中性点電圧制御器及び該３相電圧補正指令を $d-q$ 軸上の電圧補正指令に変換する座標変換器が設けられ、該 $d-q$ 軸上の該電圧補正指令に基づいて該 $d-q$ 軸上の電圧指令を補正して、前記中性点の電圧の変動を抑制する制御部と、を備え、

前記中性点が、１相が接地された３相電力系統の接地相に接続され、前記第１及び第２のアームの前記交流出力端子が、それぞれ前記３相電力系統の非接地相に接続される。

【発明の効果】

20

【００１３】

請求項１～６記載の３レベルインバータにおいては、出力電流に重畳する直流成分を抑制することが可能である。

請求項７記載のパワーコンディショナにおいては、出力電流に重畳する直流成分を抑制することが可能である。

請求項８記載の発電システムにおいては、出力電流に重畳する直流成分を抑制することが可能である。

【図面の簡単な説明】

【００１４】

【図１】本発明の一実施の形態に係る３レベルインバータの説明図である。

30

【図２】同３レベルインバータの制御部のブロック図である。

【図３】同３レベルインバータの中性点電圧制御器のブロック図である。

【図４】同３レベルインバータの各アームのスイッチング状態と電圧指令ベクトルの関係を示すベクトル図である。

【発明を実施するための形態】

【００１５】

続いて、添付した図面を参照しつつ、本発明を具体化した実施の形態につき説明し、本発明の理解に供する。

【００１６】

図１に示すように、本発明の一実施の形態に係る３レベルインバータ１０は、第１の平滑コンデンサ３５及び第２の平滑コンデンサ３６を直列に接続したコンデンサ直列接続体１２と、３つの異なる電圧レベルを出力する電力変換部５０とを備えている。なお、図１に示す３レベルインバータ１０は、その一部の構成のみを示している。

40

【００１７】

図１において、昇圧チョッパ１１は、太陽電池パネル（発電装置の一例）１５に接続されている。太陽電池パネル１５は、太陽光を受け、例えば１００～６００Ｖの直流電圧を出力する。

昇圧チョッパ（昇圧器の一例）１１は、太陽電池パネル１５が出力した直流電圧を昇圧する。昇圧後の出力電圧は、例えば７００Ｖである。昇圧チョッパ１１は、リアクトル２０及び半導体スイッチング素子２１、２２から少なくとも構成されている。また、太陽電池

50

パネル 15 が出力した直流電圧は、フィルタ 25 及び配線用遮断機 M C C B を介して昇圧チョッパ 11 に入力される。フィルタ 25 及び配線用遮断機 M C C B は、本実施の形態の 3 レベルインバータが適用される用途において、必要に応じて設けられるもので、本実施の形態はこれらの有無に関係するものではない。なお、太陽電池パネル、フィルタ 25、M C B 及び昇圧チョッパ 11 は、直流電源の一例を構成する。

【 0 0 1 8 】

3 レベルインバータ 10 は、昇圧チョッパ 11 が出力した直流電力を、U 相、V 相、及び W 相の 3 相交流電力に変換する。この 3 相交流電力は、電力系統に供給される。なお、図 1 では、3 レベルインバータ 10 の出力である U 相、V 相、及び W 相が、電力系統側のそれぞれ R 相、S 相、及び T 相に接続される一例を示している。

10

【 0 0 1 9 】

3 レベルインバータ 10 の入力側には、第 1 の平滑コンデンサ 35 及び第 2 の平滑コンデンサ 36 が直列に接続されたコンデンサ直列接続体 12 が設けられている。第 1 の平滑コンデンサ 35 は昇圧チョッパ 11 が出力した直流電圧 V_{dc} の正極側（図 1 に示す点 p）に接続され、第 2 の平滑コンデンサ 36 は、昇圧チョッパ 11 が出力した直流電圧 V_{dc} の負極側（図 1 に示す点 n）に接続されている。3 レベルインバータ 10 に入力された直流電圧 V_{dc} は、第 1 の平滑コンデンサ 35 及び第 2 の平滑コンデンサ 36 によって、中性点 c（第 1 の平滑コンデンサ 35 及び第 2 の平滑コンデンサ 36 の接続点）において、この直流電圧 V_{dc} の実質的に半分の大きさの中性点電圧 V_c に分圧される。

3 レベルインバータ 10 の出力側には、U 相電圧を出力する U 相アーム（第 1 のアーム）37 及び W 相電圧を出力する W 相アーム（第 2 のアーム）38 の 2 つのアームが設けられている。各アーム 37、38 は、それぞれ直列接続された第 1 の半導体スイッチング素子 40、第 2 の半導体スイッチング素子 41、第 3 の半導体スイッチング素子 42、及び第 4 の半導体スイッチング素子 43 を有している。第 1 のダイオード 45 は、第 1 の半導体スイッチング素子及び第 2 の半導体スイッチング素子の接続点 e と中性点 c との間に接続されている。第 1 のダイオード 45 のカソード側は接続点 e に接続され、アノード側は中性点 c に接続されている。第 2 のダイオード 46 は、第 3 の半導体スイッチング素子及び第 4 の半導体スイッチング素子の接続点 f と中性点 c との間に接続されている。第 2 のダイオード 46 のアノード側は接続点 f に接続され、カソード側は中性点 c に接続されている。前記第 2 の半導体スイッチング素子 41 と前記第 3 の半導体スイッチング素子 42 の接続点 g は、交流出力端子となる。なお、第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 には、それぞれ第 3 のダイオード 47 が逆並列に接続されている。

20

第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 は、後述する制御部 55（図 2 参照）によりオン、オフタイミングが制御される。その結果、U 相アーム及び W 相アームの交流出力端子から、それぞれ昇圧チョッパ出力の正極側の電圧、負極側の電圧、及び中性点の電圧の 3 レベルの電圧が出力される。

30

3 レベルインバータ 10 の電力変換部 50 には、V 相電圧を出力する V 相アームは設けられていない。つまり、3 レベルインバータ 10 のアームは、U 相アーム 37 及び W 相アーム 38 の 2 つのアームのみである。V 相は中性点 c に接続されている。また、V 相は、S 相として電力系統側にて接地されている。

40

【 0 0 2 0 】

3 レベルインバータ 10 により出力された 3 相交流電力は、出力フィルタ 30、フィルタ 31、及び配線用遮断機 M C C B を介して、S 相が接地された 3 相電力系統（例えば、電圧 200 V、50 / 60 Hz）に供給される。

【 0 0 2 1 】

次に、3 レベルインバータ 10 について、詳細に説明する。

図 2 に示すように、3 レベルインバータ 10 は、前述のコンデンサ直列接続体 12 及び電力変換部 50 に加え、第 1 の A / D 変換部 51、第 2 の A / D 変換部 52、制御部 55、及び PWM 信号生成部 56 を備えている。

【 0 0 2 2 】

50

電力変換部 50 は、昇圧チョッパ 11 から出力された直流電力を、PWM 信号生成部 56 が出力する PWM 信号に応じて、各スイッチング素子 40 (図 1 参照) を開閉することにより、3 相交流電力に変換する。第 1 の A/D 変換部 51 は、電流検出センサ 59 によって検出された 3 相電流値 I_u 、 I_w を A/D 変換する。

第 2 の A/D 変換部 52 は、例えば、抵抗で構成される分圧回路 (不図示) が、直流電圧 V_{dc} 及び中性点電圧 V_c を各々分圧することにより検出した直流電圧 V_{pn} 及び中性点電圧 V_{cn} を A/D 変換する。

第 1 の A/D 変換部 51 及び第 2 の A/D 変換部 52 は、例えば、A/D 変換 IC により構成される。

【0023】

制御部 55 は、第 1 の A/D 変換部 51 によって出力された電流値 I_{ud} 、 I_{wd} を、各々 q 軸電流指令値 I_{qref} 及び d 軸電流指令値 I_{dref} から減算する。また、制御部 55 は、第 2 の A/D 変換部 52 によって出力された直流電圧 V_{pnd} 、中性点電圧 V_{cnd} に基づいて、後述するように q 軸電圧指令値 V_q 及び d 軸電圧指令値 V_d を補正する。制御部 55 は、q 軸電圧指令値 V_q 及び d 軸電圧指令値 V_d を補正することによって、V 相に重畳する直流成分が抑制された 3 相交流電力を出力するように、PWM 指令を生成する。制御部 55 は、例えば、3 レベルインバータ 10 に搭載された CPU (不図示) が実行するソフトウェアにより実現される。制御部 55 の詳細については後述する。

【0024】

PWM 信号生成部 56 は、制御部 55 が出力した PWM 指令に従って、PWM 信号を生成し、電力変換部 50 に設けられた半導体スイッチング素子 40 ~ 43 を駆動する。PWM 信号生成部 56 は、例えば、PWM IC により構成される。

【0025】

次に、制御部 55 について詳細に説明する。制御部 55 は、座標変換器 60、中性点電圧制御器 61、座標変換器 62、q 軸電流制御器 63、d 軸電流制御器 64、リミッタ 65、66、及び指令演算器 67 を有している。

座標変換器 60 は、 α - β 変換器 60a 及び d-q 変換器 60b を有している。

α - β 変換器 60a は、第 1 の A/D 変換部 51 によって出力された電流値 I_{ud} 、 I_{wd} から演算により電流値 I_{vd} を求める。電流検出センサ 59 を V 相にも設け、第 1 の A/D 変換部 51 によって電流値 I_{vd} を出力する構成とすることも可能である。更に、 α - β 変換器 60a は、三相電流値 I_{ud} 、 I_{vd} 、 I_{wd} を二相電流値に変換する α - β 変換を行う。 α - β 変換された電流値 I_{ud} 、 I_{vd} 、 I_{wd} は、電流値 I_α 、 I_β として出力される。

d-q 変換器 60b は、位相検出器 70 が出力する電源の位相 θ に基づいて、 α - β 変換器 60a が出力した電流値 I_α 、 I_β を d-q 変換する。d-q 変換された電流値 I_α 、 I_β は、フィードバック電流値 I_d 、 I_q として出力される。

【0026】

中性点電圧制御器 61 は、直流電圧 V_{pnd} 及び中性点電圧 V_{cnd} がそれぞれ入力され、これら電圧値から、V 相電圧補正指令値 ΔV_v を求める。具体的には、中性点電圧制御器 61 は、直流電圧 V_{pnd} 及び中性点電圧 V_{cnd} から中性点電圧の偏差 ΔV_{cnd} を求め、この偏差 ΔV_{cnd} に調整ゲイン K_1 を乗じたものを接地相である V 相の電圧補正指令値 ΔV_v として求める。更に具体的には、中性点電圧制御器 61 は、図 3 に示すように、中性点電圧 V_{cnd} から直流電圧 V_{pnd} の半分の電圧を減算して中性点電圧の偏差 ΔV_{cnd} を求め、この偏差 ΔV_{cnd} に調整ゲイン K_1 を乗じたものを V 相電圧補正指令値 ΔV_v として求める。なお、偏差 ΔV_{cnd} を PI (比例積分) 増幅して V 相電圧補正指令値 ΔV_v として求める構成とすることも可能である。

中性点電圧制御器 61 は、更に、非接地相である U 相の電圧補正指令値 ΔV_u 、及び同じく非接地相である W 相の電圧補正指令値 ΔV_w を 0 とみなし、3 相電圧補正指令 (ΔV_u 、 ΔV_v 、 ΔV_w) を 3 相電圧補正指令 (0、 ΔV_v 、0) として出力する。

【0027】

10

20

30

40

50

座標変換器 62 は、中性点電圧制御器 61 によって出力された 3 相電圧補正指令 (0 、 ΔV_v 、 0) を α - β 変換した後、更に位相検出器 70 が出力する電源の位相 θ に基づいて d - q 変換する。その結果、3 相電圧補正指令 (0 、 ΔV_v 、 0) は、 d - q 軸上の電圧補正指令 (ΔV_d 、 ΔV_q) に変換される。

【0028】

q 軸電流制御器 (ACR q) 63 は、 q 軸電流指令値 I_{qref} と座標変換器 60 が出力したフィードバック電流値 I_q との偏差が入力され、PI 制御により q 軸電圧を制御する。 q 軸電流制御器 63 の出力は、リミッタ 65 を介して、 q 軸電圧指令値 V_q として出力される。 q 軸電圧指令値 V_q は、電圧補正指令 ΔV_q が加えられることにより補正され、補正後の q 軸電圧指令値 V_{q1} となる。

10

d 軸電流制御器 (ACR d) 64 は、 d 軸電流指令値 I_{dref} と座標変換器 60 が出力したフィードバック電流値 I_d との偏差が入力され、PI 制御により d 軸電圧を制御する。 d 軸電流制御器 64 の出力は、リミッタ 66 を介して、 d 軸電圧指令値 V_d として出力される。 d 軸電圧指令値 V_d は、電圧補正指令 ΔV_d が加えられることにより補正され、補正後の d 軸電圧指令値 V_{d1} となる。

ここで、 q 軸電流指令値及び d 軸電流指令値については、本実施の形態の 3 レベルインバータ 10 が適用される用途に応じていろいろな決め方がある。例えば、3 レベルインバータ 10 を本実施の形態に示した太陽電池パネル 15 から出力された電力を系統に供給するパワーコンディショナに適用した場合は、 q 軸電流指令値及び d 軸電流指令値を直流電圧 V_{pnd} によって決めることができる。具体的に説明すると、制御部 55 に対して図示しない設定器等を用いて、直流電圧 V_{dc} の値 (例えば $100 \sim 600$ V) を設定し、設定した値を直流電圧 V_{pnd} と尺度を合せた設定値に変換する。例えば V_{pnd} が 600 V が 10000 というデジタル値となるような尺度の数値になっていれば、 600 V が設定されたときに 10000 が設定値となるように比例計算により数値を変換する。この V_{dc} の設定値とフィードバック値となる直流電圧 V_{pnd} の偏差を PI 増幅して q 軸電流指令値 I_{qref} とし、 d 軸電流指令値 I_{dref} をゼロとする。その結果、直流電圧 V_{dc} の変動が過大とならない程度に、電力系統への電力供給の過不足が抑制される。なお、前述の通り、 q 軸電流指令値及び d 軸電流指令値の決め方は本方法に限定されるものではない。

20

【0029】

30

指令演算器 67 は、1) 補正後の q 軸電圧指令値 V_{q1} 、2) 補正後の d 軸電圧指令値 V_{d1} 、及び 3) 電圧指令の位相 θ_1 に基づいて、PWM 信号生成部 56 に対する PWM 指令を出力する。ここで、電圧指令の位相 θ_1 は、位相検出部 70 が検出した 3 相電力系統の位相 θ が、出力電圧の位相を調整する位相調整器 71 により調整された後の位相に、 d - q 座標軸上での位相を加算したものである。位相調整器 71 は、一例として、3 相電力系統の R 相の電圧が正の最大値となる場合に、電源位相 θ から減算する値 (出力値) を、減算結果が 0° を含む 360° の整数倍となるように決定して、出力電圧の位相を調整する。

指令演算器 67 は、第 1 の演算部 67a、第 2 の演算部 67b、及び第 3 の演算部 67c を有している。

40

第 1 の演算部 67a は、補正後の q 軸電圧指令値 V_{q1} 及び補正後の d 軸電圧指令値 V_{d1} に基づいて、電圧指令の大きさを演算する。第 2 の演算部 67b は、補正後の q 軸電圧指令値 V_{q1} 及び補正後の d 軸電圧指令値 V_{d1} に基づいて、電圧指令の d - q 座標軸上での位相 (d 軸を基準とした位相) を演算する。第 3 の演算部 67c は、電圧指令の大きさと電圧指令の位相 θ_1 とによって定まる電圧指令ベクトル V_{ref} に基づいて、電力変換部 50 の第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 のオン、オフパターンである PWM 信号を決定する。PWM 信号の生成方法の一例としては、PWM のキャリア 1 周期 T の間に、平均的に電圧指令ベクトルが与えられるように、第 1 ~ 第 4 の半導体スイッチング素子 40 ~ 43 のオンする時間を決定する方法がある。その具体的方法について、図 4 を用いて説明する。

50

【 0 0 3 0 】

図 4 において、電圧ベクトル U^+ 、 U^- 、 V^+ 、 V^- 、 W^+ 、 W^- はそれぞれ順に 60° ずつずれた位相差をもつ。電圧ベクトル U^+ 、 U^- 、 V^+ 、 V^- 、 W^+ 、 W^- の大きさは、第 1 の平滑コンデンサ 35 及び第 2 の平滑コンデンサ 36 での電圧変動が無ければ昇圧チョッパ 11 の出力電圧に 2 分の 1 に等しい。ベクトル O は原点上の大きさゼロの零電圧ベクトルである。これらベクトルは第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 によって出力される 7 つの電圧ベクトルである。各ベクトルを表す記号とともに示した例えば (P, 0) との表記は、第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 のスイッチング状態を表しており、ここではスイッチング状態表記と呼ぶ。スイッチング状態表記にて、カンマによって区切られた二つの記号のうち、前側 (カンマの左側) の記号は U 相アーム 37 の第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 のスイッチング状態を表し、後側 (カンマの右側) の記号は W 相アーム 38 の第 1 ~ 4 の半導体スイッチング素子 40 ~ 43 のスイッチング状態を表す。記号 P はアームから正の電圧が出力される状態に対応し、第 1 及び第 2 の半導体スイッチング素子 40、41 がオン、第 3 及び第 4 の半導体スイッチング素子 42、43 がオフしている状態を表す。記号 0 はアームから零電圧が出力されている状態に対応し、第 2 及び第 3 の半導体スイッチング素子 41、42 がオン、第 1 及び第 4 の半導体スイッチング素子 40、43 がオフしている状態を表す。記号 N はアームから負の電圧が出力されている状態に対応し、第 3 及び第 4 の半導体スイッチング素子 42、43 がオン、第 1 及び第 2 の半導体スイッチング素子 40、41 がオフしている状態を表す。図 4 に示した 7 つのベクトルは、各ベクトルの記号とともに示したスイッチング状態表記によって指定されるスイッチング状態によって実現される。また、図 4 に示されるベクトル平面は、6 つのベクトル U^+ 、 U^- 、 V^+ 、 V^- 、 W^+ 、 W^- によって、6 つの領域 A1、B1、C1、D1、E1、F1 に分けられる。

【 0 0 3 1 】

先に例示した通り、位相調整器 71 は位相検出部 70 が検出した 3 相電力系統の位相 θ を、3 相電力系統 R 相の電圧が正の最大値となる場合に 0° を含む 360° の整数倍となるような値に調整すると、電圧指令の位相 θ_1 (図 2 参照) は、R 相に接続される U 相に対して正の最大電圧を出力するベクトル U^+ と、電圧指令ベクトル V_{ref} との成す角となる。従って、位相 θ_1 の値により、電圧指令ベクトル V_{ref} が 6 つの領域 A1、B1、C1、D1、E1、F1 のどの領域にあるかが容易に判定される。第 3 の演算部 67c には、カウンタ値が 360° になるたびに 0° にリセットされるリングカウンタ (不図示) が設けられている。電圧指令の位相 θ_1 はこのリングカウンタに入力され、このリングカウンタからは θ_{1a} が出力される。そして位相 θ_{1a} が、 0° 以上 60° 未満であれば領域 A1、 60° 以上 120° 未満であれば領域 B1、 120° 以上 180° 未満であれば領域 C1、 180° 以上 240° 未満であれば領域 D1、 240° 以上 300° 未満であれば領域 E1、 300° 以上 360° 未満であれば領域 F1 に電圧指令ベクトル V_{ref} が有ると判定する。

【 0 0 3 2 】

各領域 A1 ~ F1 は三角形形状の領域となるが、各々の領域 A1 ~ F1 にあるベクトルは、その領域の三つの頂点に終点が有る三つのベクトルを、PWM キャリア 1 周期 T の間にある時間幅をもって順次出力することにより、PWM キャリア 1 周期 T の間の時間平均として作り出すことができる。図 4 には電圧指令ベクトル V_{ref} が領域 B1 にある瞬間を示している。図 4 に示す状態においては、ベクトル O 、 W^- 、 V^+ の三つのベクトルを使用する。ベクトル O を出力する時間を T_1 、ベクトル W^- を出力する時間を T_2 、ベクトル V^+ を出力する時間を T_3 とし、こうして PWM キャリア 1 周期 T の間の時間平均として作られる電圧ベクトルを V_{mean} とし、電圧ベクトル V_{mean} が電圧指令ベクトル V_{ref} と一致する条件から T_1 、 T_2 、 T_3 が求められる。電圧ベクトル V_{mean} の電圧指令ベクトル V_{ref} に平行な成分は、電圧指令ベクトルの大きさ $|V_{ref}| \cdot T$ であり、電圧ベクトル V_{mean} の電圧指令ベクトル V_{ref} に垂直な成分はゼロとなることから、以下の式 (1) ~ (3) が成り立つ。

10

20

30

40

50

【 0 0 3 3 】

$$(V_{pnd}/2)T_2 \cos \theta_{ref} + (V_{pnd}/2)T_3 \cos(60^\circ - \theta_{ref})$$

$$= |V_{ref} \cdot T| \quad \dots \text{式(1)}$$

$$- (V_{pnd}/2)T_2 \sin \theta_{ref} + (V_{pnd}/2)T_3 \sin(60^\circ - \theta_{ref})$$

$$= 0 \quad \dots \text{式(2)}$$

$$T_1 + T_2 + T_3 = T \quad \dots \text{式(3)}$$

ここで θ_{ref} は、領域 B1 では $\theta_{1a} - 60^\circ$ として求められる (図 4 参照)。同様に θ_{ref} は、領域 A1 では $\theta_{1a} - 0^\circ$ 、領域 C1 では $\theta_{1a} - 120^\circ$ 、領域 D1 では $\theta_{1a} - 180^\circ$ 、領域 E1 では $\theta_{1a} - 240^\circ$ 、領域 F1 では $\theta_{1a} - 300^\circ$ として求められる。

上記式 (1) ~ 式 (3) を解いて T_1 、 T_2 、 T_3 を求めることにより、第 3 の演算部 67c は PWM 信号のパルス幅を演算し、PWM 信号生成部 56 に対して PWM 指令を出力する。

【 0 0 3 4 】

次に、本実施の形態に係る 3 レベルインバータ 10 の中性点電圧 V_c を制御する方法について説明する。

中性点電圧制御器 61 は、直流電圧 V_{pnd} 及び中性点電圧 V_{cnd} がそれぞれ入力され、これら電圧値から、次式 (4) ~ (6) に基づいて、3 相電圧補正指令 (ΔV_u 、 ΔV_v 、 ΔV_w) を求める。

$$\Delta V_u = 0 \quad \dots \text{式(4)}$$

$$\Delta V_v = K_1 (V_{cnd} - 1/2 * V_{pnd}) \quad \dots \text{式(5)}$$

$$\Delta V_w = 0 \quad \dots \text{式(6)}$$

ここで、 K_1 は、前述の通り調整ゲインである。

【 0 0 3 5 】

中性点電圧制御器 61 が演算した 3 相電圧補正指令 (ΔV_u 、 ΔV_v 、 ΔV_w) は、座標変換器 62 により座標変換 (α - β 変換及び d - q 変換) され、d - q 軸上の電圧補正指令 (ΔV_d 、 ΔV_q) に変換される。

変換された電圧補正指令 (ΔV_d 、 ΔV_q) は、それぞれ d 軸電圧指令値 V_d 及び q 軸電圧指令値 V_q に加えられ、中性点電圧 V_c の変動を抑制するように作用する。その結果、出力電流に重畳する直流成分が抑制される。

【 0 0 3 6 】

なお、本発明は、前述の実施の形態に限定されるものではなく、本発明の要旨を変更しない範囲での変更は可能である。例えば、前述のそれぞれ実施の形態や変形例の一部又は全部を組み合わせる場合も本発明の技術的範囲に含まれる。

【 0 0 3 7 】

前述の実施の形態においては、q 軸電圧指令値 V_q 及び d 軸電圧指令値 V_d は、それぞれリミッタ 65、66 の後段にて電圧補正指令 ΔV_q 、 ΔV_d により補正されていた。しかし、

q 軸電圧指令値 V_q は、q 軸電流制御器 63 とリミッタ 65 との間にて電圧補正指令 ΔV_q により補正されてもよい。d 軸電圧指令値 V_d は、d 軸電流制御器 64 とリミッタ 66 との間にて電圧補正指令 ΔV_d により補正されてもよい。

また、太陽電池パネル 15 に代えて、直流電力を出力する任意の発電装置あるいは発電装置と整流装置の組み合わせとしてもよい。発電装置の一例として、風力発電装置や燃料電池発電装置が挙げられる。

また、昇圧チョッパ 11 は、発電装置に組み込まれていてもよい。

なお、3 相の各相を示す U 相、V 相、W 相、R 相、S 相、及び T 相の名称は、慣例に従って表記したに過ぎず、これらの名称に限定されるものではない。

発電装置、昇圧器、及び 3 レベルインバータ 10 により、これらを備えた発電システムが

10

20

30

40

50

構成される。また、昇圧器、及び3レベルインバータにより、これらを備えたパワーコンディショナが構成される。

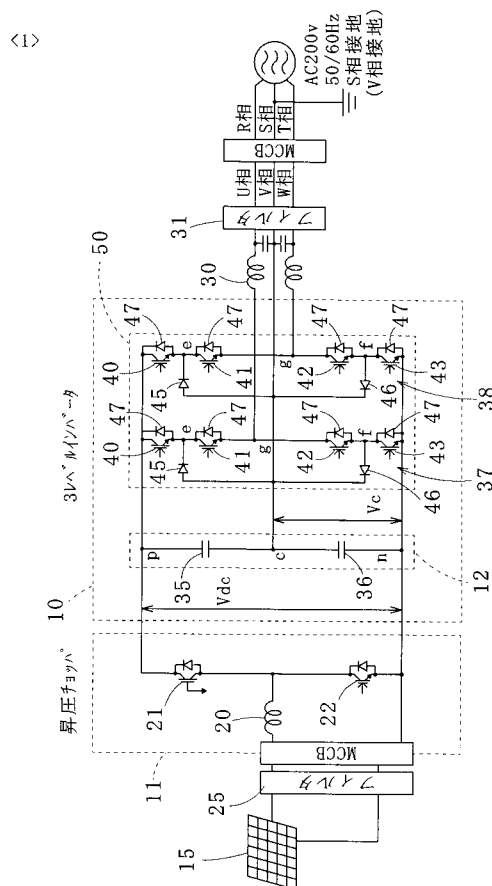
【符号の説明】

【0038】

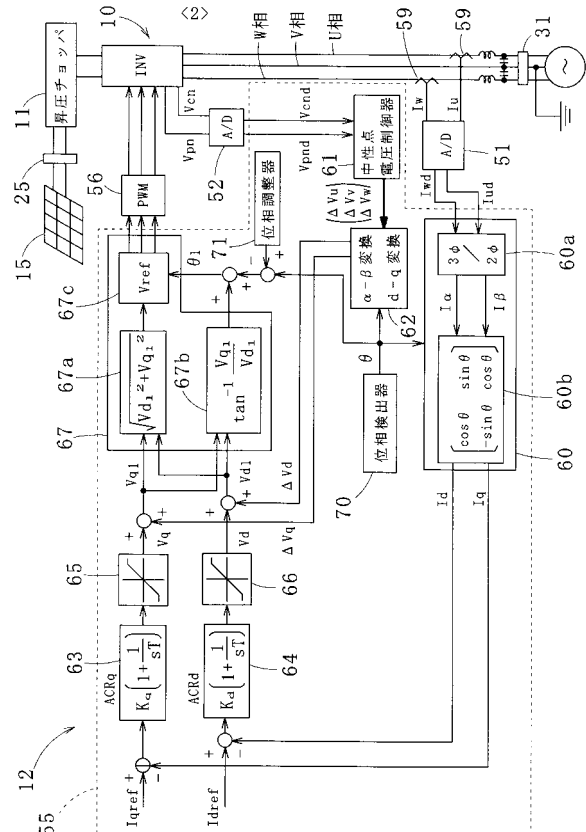
10：3レベルインバータ、11：昇圧チョッパ、12：コンデンサ直列接続体、15：太陽電池パネル、20：リアクトル、21、22：半導体スイッチング素子、25：フィルタ、30：出力フィルタ、31：フィルタ、35：第1の平滑コンデンサ、36：第2の平滑コンデンサ、37：U相アーム、38：W相アーム、40：第1の半導体スイッチング素子、41：第2の半導体スイッチング素子、42：第3の半導体スイッチング素子、43：第4の半導体スイッチング素子、45：第1のダイオード、46：第2のダイオード、47：第3のダイオード、50：電力変換部、51：第1のA/D変換部、52：第2のA/D変換部、55：制御部、56：PWM信号生成部、59：電流検出センサ、60：座標変換器、60a： α - β 変換器、60b：d-q変換器、61：中性点電圧制御器、62：座標変換器、63：q軸電流制御器、64：d軸電流制御器、65：リミッタ、66：リミッタ、67：指令演算器、67a：第1の演算部、67b：第2の演算部、67c：第3の演算部、70：位相検出器、71：位相調整器、MCCB：配線用遮断機

10

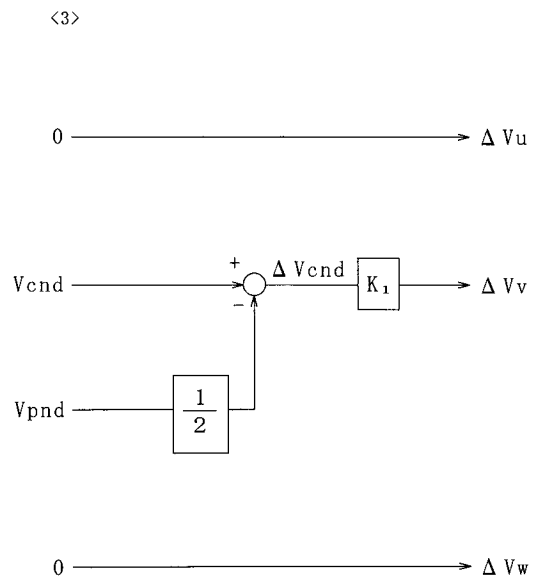
【図1】



【図2】

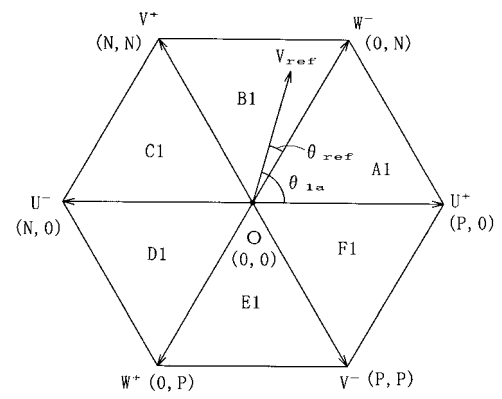


【図 3】



【図 4】

<4>



フロントページの続き

審査官 尾家 英樹

- (56)参考文献 特開平 7 - 2 9 8 6 3 1 (J P , A)
特開 2 0 1 0 - 0 9 3 9 7 8 (J P , A)
特開平 0 9 - 0 6 5 6 5 7 (J P , A)
特開 2 0 0 9 - 2 0 1 2 4 8 (J P , A)
特開平 0 9 - 0 3 7 5 9 2 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
H 0 2 M 7 / 4 8 7