



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 932603

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 20.05.80 (21) 2927454/18-21

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.05.82. Бюллетень № 20

Дата опубликования описания 30.05.82

(51) М. Кл.³

H 03 K 3/84
G 04 F 10/04

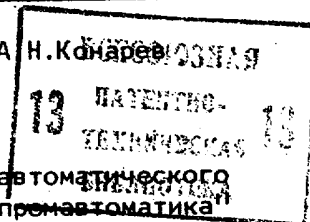
(53) УДК 621.373.
.4(088.8)

(72) Авторы
изобретения

Г.К.Алдабаев, К.И.Диденко, Г.И.Загарий, А.
и А.А.Ручинский

(71) Заявитель

Специальное конструкторское бюро систем автоматического
управления Всесоюзного объединения "Союзпроематоматика"



(54) МНОГОКАНАЛЬНОЕ УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ ВРЕМЕННЫХ ИНТЕРВАЛОВ

1

Изобретение относится к импульсной технике и может быть использовано для формирования числовых и временных интервалов в устройствах программно-логического управления.

Известно устройство, содержащее генератор импульсов, делитель частоты, элементы И, дешифратор, элементы ИЛИ, счетчик времени, запоминающий блок и счетчик номера команд [1].

Недостатками этого устройства являются ограниченные функциональные возможности, так как оно не позволяет формировать одновременно несколько независимых временных интервалов и не может быть использовано для подсчета запускающих сигналов.

Наиболее близким по технической сущности к предлагаемому является устройство, содержащее приемный блок, регистр адреса, вход которого соединен с адресным выходом приемного блока, запоминающее устройство такта счета, информационный вход кото-

2

рого через шину информации соединен с информационным выходом приемного блока, запоминающее устройство текущего значения, счетчик каналов, операционный счетчик, генератор импульсов и делитель частоты, вход которого соединен с выходом генератора импульсов [2].

Недостатком этого устройства является также ограниченные функциональные возможности, обусловленные тем, что оно не позволяет формировать одновременно несколько временных интервалов и организовывать счет запускающих сигналов по нескольким независимым каналам.

Цель изобретения — расширение функциональных возможностей.

Поставленная цель достигается тем, что в многоканальное устройство для формирования временных интервалов, содержащее приемный блок, адресный выход которого подключен к входу регистра адреса, а информационный

выход приемного блока соединен с информационным входом блока памяти такта счета, генератор импульсов, выход которого соединен с первым входом делителя частоты, а также блок памяти текущего значения, счетчик каналов, счетчик временных интервалов, введены блок памяти режима, блок памяти запуска, коммутатор адресов, коммутатор информации, два инвертора, три элемента И, два элемента ИЛИ, формирователь импульсов, распределитель импульсов, управляющий вход которого соединен с управляющим выходом приемного блока, управляющий выход распределителя импульсов подключен к управляющим входам приемного блока, счетчика каналов, коммутатора адресов, блока памяти режима, блока памяти запуска, блока памяти текущего значения, блока памяти такта счета, коммутатора информации, счетчика временных интервалов, делителя частоты, формирователя импульсов и к первым входам первого и второго элементов И, а первый, второй и третий входы распределителя импульсов соответственно подключены к выходу генератора импульсов, к первому выходу формирователя импульсов, и к выходу третьего элемента И, причем первый и второй входы коммутатора адресов соединены соответственно с выходом регистра адреса и с первым выходом счетчика каналов, второй выход которого подключен к второму входу формирователя импульсов, выход коммутатора адресов подключен к адресным входам всех блоков памяти, при этом информационный выход приемного блока соединен с информационными входами блока памяти режима, блока памяти запуска, коммутатора информации и с вторым входом первого элемента И, с первым входом третьего элемента И, второй вход которого соединен с выходом первого элемента ИЛИ, первый и второй входы которого соответственно подключены через первый инвертор к третьему входу первого элемента И и к выходу старшего разряда счетчика временных интервалов, счетный вход которого через второй элемент ИЛИ соединен с выходами первого и второго элементов И, четвертый вход первого элемента И непосредственно, а второй вход второго элемента И через второй инвертор подклю-

чены к выходу блока памяти режима, третий вход второго элемента И соединен с вторым выходом формирователя импульсов, запускающие входы которого подключены к выходам делителя частоты, а третий вход формирователя импульсов соединен с выходом блока памяти такта счета, выход блока памяти запуска соединен с входом первого инвертора, выход блока памяти текущего значения подключен через коммутатор информации к разрядным входам счетчика временных интервалов, выходы которого соединены с разрядными входами блока памяти текущего значения.

На чертеже представлена функциональная схема устройства.

Многоканальное устройство для формирования временных интервалов содержит приемный блок 1, регистр 2 адреса, счетчик 3 каналов, коммутатор 4 адресов, блок 5 памяти режима, блок 6 памяти запуска, блок 7 памяти такта счета, блок 8 памяти текущего значения, коммутатор 9 информации, счетчик 10 временных интервалов, генератор 11 импульсов, делитель 12 частоты, формирователь 13 импульсов тактов счета, распределитель 14 импульсов, элементы И 15-17, элементы ИЛИ 18 и 19, инверторы 20 и 21, входную шину 22, выходную шину 23.

Устройство работает следующим образом.

Устройство может работать в двух режимах: в режиме формирования интервалов счета входных сигналов и в режиме формирования временных интервалов.

В основу работы устройства положен принцип временного разделения функционирования каналов. Обработка информации в каждом канале производится в определенные моменты времени. При обращении к устройству последовательность запусков и опросов каналов устройства определяется поступающими командами запуска и опроса. Измерение временных интервалов во всех каналах, запущенных в режиме формирования временных интервалов, осуществляется последовательно. При этом в течение одного такта счета длительностью $T_{\text{сч}}$ производится сканирование всех каналов устройства с первого по последний. Те каналы устройства, которые запущены в этом режиме с соответствующим тактом сче-

та, уменьшают текущее значение канала на единицу.

Цикл работы устройства T_c состоит из двух фаз: фазы обращения и фазы счета. В фазе обращения производится прием и выполнение подаваемых на шину 22 команд. В фазе счета производится измерение временных интервалов тех каналов, которые запущены в режиме формирования временных интервалов.

Работой всех блоков устройства управляет распределитель 14 импульсов, который последовательно переводит устройство из фазы счета в фазу обращения. При этом в каждой фазе, в соответствии с входными сигналами, вырабатываются определенные управляющие сигналы. Генератор 11 импульсов осуществляет синхронизацию распределителя 14 импульсов.

Перед началом работы через шину 22 на приемный блок 1 подается сигнал "Общий сброс", который устанавливает все блоки устройства в исходное состояние.

При этом сигнал "Общий сброс" поступает через приемный блок 1 на нулевые установочные входы делителя 12 частоты, распределителя 14, формирователя 13, на управляющие входы счетчиков 3 и 10 и блоков 5-8 памяти.

После снятия сигнала "Общий сброс" устройство готово к работе и может принимать и выполнять подаваемые на шину 22 команды.

Импульсы с выхода генератора 11 поступают на синхронизирующий вход распределителя 14. При этом он последовательно вырабатывает синхротакты $t_1 - t_8$. Первые четыре синхротакта $t_1 - t_4$ соответствуют фазе счета, а вторые четыре $t_5 - t_8$ - фазе обращения.

В произвольный момент времени на шину 22 может быть подана любая команда. Предположим, что поступившая команда является командой запуска. Адрес запускаемого канала поступает через блок 1 на вход регистра 2 адреса и запоминается в нем.

Независимо от момента поступления команды прием и обработка ее начинается по переднему фронту ближайшего сигнала приема команды. Этот сигнал с выхода распределителя 14 поступает на вход блока 1 и заносит в него код команды запуска. Сигнал

запуска через управляющий выход блока 1 поступает на первый управляющий вход распределителя 14, который при этом будет вырабатывать последовательность управляющих импульсов, соответствующих выполнению команды запуска. После приема первого слова команды запуска блок 1 подает на шину 22 сигнал контроля связи, по которому первое слово этой команды должно быть снято. Вместо него на шину 22 подается начальная уставка. При этом блок 1 переключается на прием начальной уставки.

После принятия команды запуска синхротакт t_5 с выхода распределителя 14 поступает в качестве сигнала чтения блоков 5-8 на их управляющие входы. На адресные входы блоков 5-8 в фазе обращения подается адрес запускаемого канала с выхода регистра 2 адреса через коммутатор 4 адресов, на управляющий вход которого при этом поступает единичный сигнал фазы обращения. По сигналу чтения производится считывание информации из блоков 5-8 по данному адресу. Информация с выхода блока 8 поступает на второй вход коммутатора 9 информации и через него на информационный вход счетчика 10.

Кроме этого, на основе синхротакта t_5 распределитель 14 вырабатывает на выходе сигнал занесения, который поступает на управляющий вход счетчика 10, по которому в него заносится текущее значение счета с выхода коммутатора 9 информации. Занесенная в счетчик 10 информация появляется на его выходе. Сигнал старшего разряда, являющегося разрядом переполнения этого счетчика, поступает на вход элемента ИЛИ 18, при этом на второй его вход подается сигнал с выхода блока 6. Эти два сигнала содержат информацию о состоянии данного канала. Канал является свободным, если оба эти сигнала имеют нулевые значения. Этому соответствует единичный сигнал на инверсном выходе элемента ИЛИ 18, который подается на вход элемента И 17. Если при этом запускающий сигнал имеет единичное значение, которое подается с информационного выхода блока 1 на вход элемента И 17, то на его выходе появляется единичный сигнал, который поступает на второй управляющий вход распределителя 14. При

этом на его выходе вырабатывается на основе синхротакта t_6 сигнал управления коммутатором 9 информации, который переключает его на передачу информации со своего первого входа. Таким образом, значение мантиссы начальной уставки и запускающий сигнал подаются через коммутатор 9 информации на информационный вход счетчика 10. Кроме этого распределитель 14 вырабатывает также на основе синхротакта t_6 сигнал занесения информации в счетчик 10, подаваемый на его управляющий вход. Значение мантиссы при этом заносится в младшие разряды счетчика 10, а запускающий сигнал - в старший разряд, который является разрядом переполнения счетчика 10.

На основе синхротакта t_7 распределитель 14 вырабатывает сигнал счета в режиме счета входных сигналов, который с его выхода поступает на информационный вход элемента И 15, на другие входы которого поступают единичные потенциалы соответственно запускающего сигнала и проинвертированной нулевой информации с выхода блока 6 через инвертор 20. На вход элемента И 15 будет подан единичный потенциал только в том случае, когда канал запускается в режиме счета, чему соответствует единичная информация на выходе блока 5. При этом элемент И 15 пропустит на свой выход сигнал счета, который через элемент ИЛИ 19 поступает на счетный вход счетчика 10. По этому сигналу произойдет вычитание единицы из содержимого счетчика 10, т.е. произойдет счет первого запускающего сигнала одновременно с запуском. В том случае, если канал запускается в режиме формирования, нулевая информация с выхода блока 5, соответствующая этому режиму, подается на вход элемента И 15. При этом сигнал счета с выхода распределителя 14 через этот элемент И не пройдет и содержимое счетчика 10 не изменится.

Информация с выхода счетчика 10 поступает на информационный вход блока 8. На основе синхротакта t_8 распределитель 14 вырабатывает сигнал записи в блок 8, который поступает на управляющий вход этого блока. При этом содержимое счетчика 10 переписывается в блок 8 по соответствующему адресу. Одновременно

с этим синхротакт t_8 поступает в качестве сигнала записи в блоки 5-7 на их управляющие входы. По этому сигналу в эти блоки записываются соответственно значения кода режима, запускающего сигнала и кода такта счета, которые поданы на их информационные входы.

На этом операция запуска свободного канала заканчивается. После чего выбранный канал считается запущенным в соответствующем режиме.

Фаза обращения на этом заканчивается и начинается фаза счета.

Коммутатор 4 адресов, на управляющий вход которого подается сигнал с выхода распределителя 14, переключается на передачу информации на выход и в течение всей очередной фазы счета на адресные входы всех блоков 5-8 будет подаваться адрес с выхода счетчика 3 каналов.

Синхротакт t_1 поступает с выхода распределителя 14 в качестве сигнала окончания фазы обращения на управляющий вход блока 1, который устанавливает блок 1 в нулевое состояние. Следовательно, снимаются сигналы запуска с его управляющего выхода и контроля связи. После окончания сигнала контроля связи поданная на шину 22 начальная уставка должна быть снята.

В этом случае, если канал занят и работает в режиме формирования, поступившая на шину 22 команда запуска не нарушает нормального функционирования выбранного канала. Прием и обработка команды запуска при этом аналогичны случаю свободного канала. По сигналу фазы обращения коммутатор 4 адресов переключается и код адреса с выхода регистра 2 адресов подается на адресные входы всех блоков 5-8. По установленному адресу по сигналу чтения производится считывание содержимого выбранного канала. Текущее значение этого канала с выхода блока 8 через коммутатор 9 информации подается на информационный вход счетчика 10 и заносится в него по сигналу занесения. Затем производится анализ на занятость канала. Канал является занятым, если хотя бы одно из значений информации на выходе блока 6 и на выходе старшего разряда счетчика 10 будет равно единице. Это означает, что еще не окончен предыдущий за-

пускающий сигнал или формируемый временной интервал. Операция анализа выполняется на элементе ИЛИ 18, на входы которого поступают соответствующие сигналы. Если канал занят, то на его инверсном выходе появляется нулевой сигнал. Этот сигнал поступает на вход элемента И 17, на его выходе появляется нулевой сигнал, который поступает на второй управляющий вход распределителя 14. При этом на его выходе сигналы управления коммутатором 9 информации и занесения в счетчик 10 отсутствуют. Значение мантиссы начальной уставки в счетчик 10 не заносится, как это было в случае свободного канала. Содержимое этого счетчика записывается в блок 8 без изменений по сигналу записи. Одновременно с этим по сигналу записи, поступающему на управляющие входы блоков 5-7, производится запись соответствующей информации начальной уставки. Причем, содержимое блоков 5 и 7 подтверждается при этом, а в блок 6 записывается текущее значение запускающего сигнала. Таким образом, в случае занятого канала содержимое блока 8 по команде "Запуск" не изменяется и работа канала не нарушается.

Нового запуска также не произойдет, независимо от состояния выбранного канала, если запускающий сигнал в момент подачи команды запуска имеет нулевое значение. Он поступает с информационного выхода блока 1 на вход элемента И 17. При этом на его выходе также, как и в случае занятого канала, появляется нулевой сигнал, который, поступая на второй управляющий вход распределителя 14, запрещает формирование сигналов управления коммутатором 9 информации и занесение в счетчик 10. Следовательно, в блок 8 записывается без изменений информация с выхода счетчика 10, которая содержалась в этом блоке по этому же адресу, т.е. в блоке 8 информация данного канала остается без изменения.

Если выбранный канал запущен в режиме счета, то аналогично режиму формирования по команде запуска производится чтение всех блоков 5-8 и занесение информации с выхода блока 8 в счетчик 10. После чего на основе синхротакта t_7 распределитель

14 вырабатывает на своем выходе сигнал счета, который поступает на вход элемента И 15, на один вход которого поступает единичная информация, соответствующая режиму счета, с выхода блока 5 на другой вход элемента И 15 поступает единичная информация запускающего сигнала с выхода блока 1, а на его третий вход поступает единичная информация с выхода инвертора 20 в том случае, если на выходе блока 6 запуска имеется нулевой сигнал. Эти значения сигналов соответствуют переднему фронту запускающего сигнала. При этом сигнал счета в режиме счета пройдет через элемент И 15 и элемент ИЛИ 19 на счетный вход счетчика 10. По этому сигналу его содержимое уменьшится на единицу. Если в процессе вычитания единицы текущее значение станет равным нулю, то старший разряд счетчика 10 примет нулевое значение. Это означает, что формируемый интервал счета закончился. Далее по сигналу записи с выхода распределителя 14 измененное текущее значение канала запишется в блок 8. Одновременно с этим по сигналу записи с выхода распределителя 14, код режима, значение запускающего сигнала и код такта счета, поданные в составе команды запуска, запишутся соответственно в блоки 5-7. Если в момент подачи команды запуска содержимое блока 6 выбранного канала равно единице, или значение запускающего сигнала равно нулю, то текущее значение этого канала не изменится, так как нулевые сигналы на входах элементов И 15, поступающие соответственно с выхода блока 1 и выхода инвертора 20, запретят прохождение сигнала счета через этот элемент. Таким образом, счет запоминающих сигналов осуществляется только по переднему фронту этих сигналов.

На этом обработка команды запуска в режиме счета заканчивается.

Опрос состояния канала устройства производится по команде опроса, которая, как и команда запуска, подается на шину 22 в любой момент времени.

После выдачи блоком 1 контрольного сигнала связи поданная команда опроса может быть снята.

Единичный сигнал команды опроса с управляющего выхода блока 1 поступает на первый управляющий вход распределителя 14 и переключает его на формирование последовательности сигналов на управляющем выходе распределителя 14, соответствующих выполнению команды опроса.

Одновременно с этим с адресного выхода блока 1 код адреса опрашиваемого канала заносится в регистр 2 адреса канала и с его выхода поступает на первый вход коммутатора 4 адресов. При этом на управляющий вход этого коммутатора подается управляющий сигнал фазы обращения и переключает его и с его выхода поступает на адресные входы всех блоков 5-8 адрес опрашиваемого канала.

Распределитель 14 на основе синхротакта t_5 на своем выходе вырабатывает сигнал чтения всех блоков памяти. Этот сигнал поступает на управляющие входы блоков 5-8. При чтении этих блоков на их выходах появляется занесенная информация. Информация с выхода блока 8 через коммутатор 9 информации поступает на информационный вход счетчика 10. Одновременно с этим синхротакт t_5 подается в качестве сигнала занесения в счетчик 10. Информация, поданная на его информационный вход, заносится в этот счетчик и появляется на его выходе и соответственно на шине 23 устройства. При этом старший разряд этого выхода будет содержать битовый сигнал формируемого интервала, а младшие разряды - текущее значение этого интервала. На этом обработка команды опроса заканчивается.

Измерение временного интервала в каналах, запущенных в режиме формирования осуществляется в фазе счета. Управляющие сигналы в этой фазе формируются распределителем 14 при наличии на его третьем управляющем входе единичного сигнала, которым является такт счета с выхода формирователя 13. Период следования тактов счета определяется периодом следования импульсных сигналов с выходов делителя 12 частоты, которые получают в результате делителя частоты генератора 11 импульсов. Эти сигналы поступают на запускающие входы формирователя 13 и определяют начало тактов счета. Окончание их формируется

сигналом переполнения, который поступает с выхода счетчика 3 каналов через вход сброса формирователя 13. При этом будет производиться последовательное сканирование всех каналов устройства, начиная с нулевого по последний. Текущий адрес канала определяется значением счетчика 3 каналов, который в фазе счета поступает через коммутатор 4 адресов на адресные входы всех блоков 5-8. В течение одного цикла обрабатывается информация одного канала устройства. В конце каждой фазы счета значение счетчика 3 увеличивается на единицу. После обработки последнего канала этот счетчик формирует на своем выходе переполнения сигнал переполнения, который заканчивает такты счета.

При поступлении сигнала с формирователя 13 на распределитель 14 он будет формировать в фазе счета последовательность управляющих сигналов на основе синхротактов t_1 - t_4 .

Синхротакт t_1 поступает на выход в качестве сигнала чтения всех запоминающих устройств 5-8. При этом на их выходах появится содержимое текущего канала. Синхротакт 2 поступает на выход в качестве сигнала занесения в счетчик 10 текущего значения. При этом информация с выхода запоминающего устройства 8 текущего значения через коммутатор 9 заносится в этот счетчик. Далее производится анализ содержимого текущего канала устройства. Если канал запущен в режим формирования, на что указывает нулевая информация на выходе запоминающего устройства 5 режима, то единичный сигнал с выхода инвертора 21 поступит на первый управляющий вход элемента И16. На второй управляющий его вход будет подан единичный сигнал только в том случае, если в данный момент времени присутствует такт счета, код которого хранится в запоминающем устройстве 7 такта счета. Этот код поступает на управляющий вход формирователя 13 импульсов. При этом на его выходе появится необходимый для текущего канала такт счета в виде единичного сигнала. Таким образом, элемент И16 пропускает на свой выход сигнал счета в режиме формирования, который поступает с выхода распределителя 14 на

информационный вход этого элемента. Этот сигнал счета поступает через элемент ИЛИ 19 на счетный вход счетчика 10. При этом, если значение старшего его разряда равно единице, содержащее этого счетчика уменьшится на единицу. В процессе вычитания содержащее счетчика 10 может стать равным нулю, при этом и значение старшего разряда также станет равным нулю, т.е. формируемый временной интервал окончился. При нулевом значении старшего разряда счетчика 10 и подаче на его управляющий вход счетного сигнала нулевое содержимое этого счетчика не изменится.

Обработанная таким образом информация текущего значения канала записывается в запоминающее устройство 8 по сигналу записи. Одновременно с этим синхротакт 4 поступает на управляющий вход счетчика 3 каналов. При этом его содержимое увеличится на единицу и в следующей фазе счета будет обрабатываться содержимое следующего канала аналогично описанному выше. После обработки последнего канала импульс переполнения счетчика 3 каналов с соответствующего его выхода поступает на вход сброса формирователя 13.

На этом сканирование заканчивается. Процесс сканирования повторится вновь при поступлении очередного такта счета с минимальным периодом следования.

Таким образом, предлагаемое устройство, по сравнению с известным, имеет намного большее число независимых каналов при меньшем аппаратном объеме и позволяет увеличивать их число при незначительных аппаратных затратах без изменения структуры устройства.

Формула изобретения

Многоканальное устройство для формирования временных интервалов, содержащее приемный блок, адресный выход которого подключен к входу регистра адреса, а информационный выход приемного блока соединен с информационным входом блока памяти такта счета, генератор импульсов, выход которого соединен с первым входом делителя частоты, а также блок памяти текущего значения, счетчик каналов,

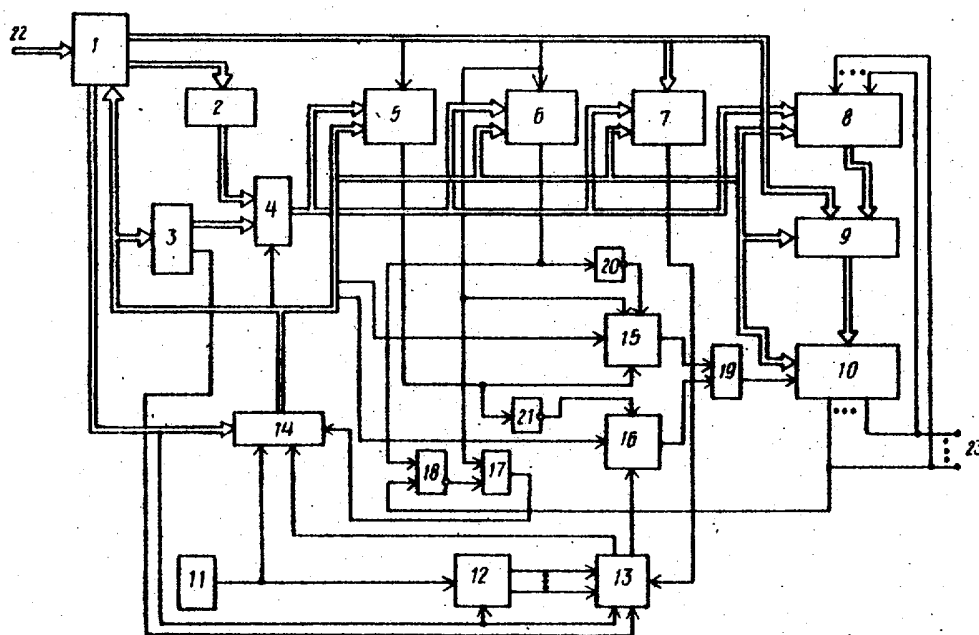
счетчик временных интервалов, отличающееся тем, что, с целью расширения функциональных возможностей, в него введены блок памяти режима, блок памяти запуска, коммутатор адресов, коммутатор информации, два инвертора, три элемента И, два элемента ИЛИ, формирователь импульсов, распределитель импульсов, управляющий вход которого соединен с управляющим выходом приемного блока, управляющий выход распределителя импульсов подключен к управляющим входам приемного блока, счетчика каналов, коммутатора адресов, блока памяти режима, блока памяти запуска, блока памяти такта счета, блока памяти текущего значения, коммутатора информации, счетчика временных интервалов, делителя частоты, формирователя импульсов и к первым входам первого и второго элементов И, а первый, второй и третий входы распределителя импульсов соответственно подключены к выходу генератора импульсов, к первому выходу формирователя импульсов и к выходу третьего элемента И, причем первый и второй входы коммутатора адресов соединены соответственно с выходом регистра адреса и с первым выходом счетчика каналов, второй выход которого подключен к второму входу формирователя импульсов, выход коммутатора адресов подключен к адресным входам всех блоков памяти, при этом информационный выход приемного блока соединен с информационными входами блока памяти режима, блока памяти запуска, коммутатора информации и с вторым входом первого элемента И, с первым входом третьего элемента И, второй вход которого соединен с выходом первого элемента ИЛИ, первый и второй входы которого соответственно подключены через первый инвертор к третьему входу первого элемента И и к выходу старшего разряда счетчика временных интервалов, счетный вход которого через второй элемент ИЛИ соединен с выходами первого и второго элементов И, четвертый вход первого элемента И непосредственно, а второй вход второго элемента И через второй инвертор подключены к выходу блока памяти режима; третий вход второго элемента И соединен

с вторым выходом формирователя импульсов, запускающие входы которого подключены к выходам делителя частоты, а третий вход формирователя импульсов соединен с выходом блока памяти такта счета, выход блока памяти запуска соединен с входом первого инвертора, выход блока памяти текущего значения подключен через коммутатор информации к разрядным входам счетчика временных

интервалов, выходы которого соединены с разрядными входами блока памяти текущего значения.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 472335, кл. G 05 В 19/18, 1973.
2. Авторское свидетельство СССР № 542192, кл. G 05 В 19/18, 1975.



Редактор Н.Гришанова

Составитель Ю.Тюпич

Техред И. Гайду

Корректор М.Демчик

Заказ 3805/77

Тираж 954

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4