

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5649158号
(P5649158)

(45) 発行日 平成27年1月7日(2015.1.7)

(24) 登録日 平成26年11月21日(2014.11.21)

(51) Int.Cl.

F I

HO 2M 7/12 (2006.01)

HO 2M 7/12 Q

HO 2M 3/155 (2006.01)

HO 2M 3/155 F

請求項の数 21 (全 20 頁)

(21) 出願番号	特願2009-249820 (P2009-249820)	(73) 特許権者	501315784
(22) 出願日	平成21年10月30日 (2009.10.30)		パワー・インテグレーションズ・インコーポレーテッド
(65) 公開番号	特開2010-115105 (P2010-115105A)		アメリカ合衆国・95138・カリフォルニア州・サン ホゼ・ヘリヤー アベニュー・5245
(43) 公開日	平成22年5月20日 (2010.5.20)	(74) 代理人	100064746
審査請求日	平成24年10月29日 (2012.10.29)		弁理士 深見 久郎
(31) 優先権主張番号	12/267,377	(74) 代理人	100085132
(32) 優先日	平成20年11月7日 (2008.11.7)		弁理士 森田 俊雄
(33) 優先権主張国	米国 (US)	(74) 代理人	100083703
			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊

最終頁に続く

(54) 【発明の名称】 力率改善 (P F C) コンバータで用いられるコントローラ、および力率改善 (P F C) 回路を制御する方法

(57) 【特許請求の範囲】

【請求項 1】

力率改善 (P F C) コンバータで用いられるコントローラであって、
パワースイッチに結合されたエネルギー伝達素子に結合された前記 P F C コンバータの入力に結合された a c 電圧源の大きさに応答する電圧検知信号を受取るように結合された積分器を備え、前記積分器は、前記パワースイッチがオンであるときに前記パワースイッチに流入する電流に応答する電流検知信号を受取るようにさらに結合され、前記積分器は、前記電圧検知信号および前記電流検知信号に応答して積分器出力信号を発生させ、前記コントローラはさらに、

前記パワースイッチをオンおよびオフに駆動して、前記 P F C コンバータの出力に結合された負荷への、前記エネルギー伝達素子を通るエネルギーの伝達を制御するように結合されたオン/オフ論理を備え、前記オン/オフ論理は、前記積分器出力信号がしきい値に達すると前記パワースイッチのオン期間を終了させるように結合され、前記積分器の利得は、前記しきい値が、前記負荷の大きさが一定であるときに前記 a c 電圧源の大きさから独立して実質的に一定であるように、前記電圧検知信号に応答して調整される、コントローラ。

【請求項 2】

力率改善 (P F C) コンバータで用いられるコントローラであって、
パワースイッチに結合されたエネルギー伝達素子に結合された前記 P F C コンバータの入力に結合された a c 電圧源の大きさに応答する電圧検知信号を受取るように結合された積

10

20

分器を備え、前記積分器は、前記パワースイッチがオンであるときに前記パワースイッチに流入する電流にตอบสนองする電流検知信号を受取るようにさらに結合され、前記積分器は、前記電圧検知信号および前記電流検知信号にตอบสนองして積分器出力信号を発生させ、前記コントローラはさらに、

基準電圧、および前記 P F C コンバータの d c 出力電圧の大きさにตอบสนองするフィードバック信号を受取るように結合されたエラー増幅器を備え、前記エラー増幅器は、エラー信号を発生させ、前記コントローラはさらに、

前記パワースイッチをオンおよびオフに駆動して、前記 P F C コンバータの出力に結合された負荷への、前記エネルギー伝達素子を通るエネルギーの伝達を制御するように結合されたオン/オフ論理を備え、前記オン/オフ論理は、前記積分器出力信号の大きさが前記エラー信号の大きさを超えると前記パワースイッチのオン期間を終了させるように結合され、前記積分器の利得は、パワースイッチオン期間が終了したときの前記積分器出力信号の大きさが、前記負荷の大きさが一定であるときに前記 a c 電圧源の大きさから独立して実質的に一定であるように、前記電圧検知信号にตอบสนองする、コントローラ。

10

【請求項 3】

力率改善 (P F C) コンバータで用いられるコントローラであって、

パワースイッチに結合されたエネルギー伝達素子に結合された前記 P F C コンバータの入力に結合された a c 電圧源の大きさにตอบสนองする電圧検知信号を受取るように第 1 の入力を結合させた積分器と、

前記 P F C コンバータの d c 出力電圧の大きさにตอบสนองするフィードバック信号を受取るように第 1 の入力を結合させたエラー増幅器とを備え、前記エラー増幅器は、基準電圧を受取るように第 2 の入力を結合させ、前記積分器は、第 2 の入力を前記エラー増幅器の出力に結合させ、前記コントローラはさらに、

20

積分器出力信号を受取るように前記積分器の出力に第 1 の入力を結合させた比較器を備え、前記比較器は、前記エラー増幅器の前記出力と、前記パワースイッチがオンであるときに前記パワースイッチに流入する電流を表わす電流検知信号とにตอบสนองする第 2 の信号を受取るように第 2 の入力を結合させ、前記コントローラはさらに、

前記パワースイッチをオンおよびオフに駆動して、前記 P F C コンバータの出力に結合された負荷への、前記エネルギー伝達素子を通るエネルギーの伝達を制御するように結合されたオン/オフ論理を備え、前記オン/オフ論理は、前記第 2 の信号の大きさおよび前記積分器出力信号の大きさが実質的に等しい値を有するときに前記パワースイッチのオン期間を終了させるように結合され、前記積分器の利得は、前記パワースイッチの前記オン期間中の前記積分器出力信号の変化の割合が、前記 a c 電圧源の大きさから独立して実質的に一定であるように、前記電圧検知信号にตอบสนองする、コントローラ。

30

【請求項 4】

前記電圧検知信号は、a c サイクル中の前記 a c 電圧源のピーク値にตอบสนองする、請求項 1、2 または 3 に記載のコントローラ。

【請求項 5】

前記電圧検知信号は、前記 a c 電圧源の二乗平均平方根値にตอบสนองする、請求項 1、2 または 3 に記載のコントローラ。

40

【請求項 6】

前記電圧検知信号は、前記 a c 電圧源の平均値にตอบสนองする、請求項 1、2 または 3 に記載のコントローラ。

【請求項 7】

前記コントローラおよびパワースイッチは、混成回路として単一のパッケージに集積される、請求項 1 または 2 に記載のコントローラ。

【請求項 8】

前記コントローラおよびパワースイッチは、単一のダイ上にモノリシックに集積される、請求項 1、2 または 3 に記載のコントローラ。

【請求項 9】

50

前記電流検知信号は、前記パワースイッチの検知 F E T 素子によって発生した信号から導き出される、請求項 1、2 または 3 に記載のコントローラ。

【請求項 10】

前記電流検知信号は、前記パワースイッチに結合された検知抵抗器の両端で発生した電圧信号から導き出される、請求項 1、2 または 3 に記載のコントローラ。

【請求項 11】

前記電流検知信号は、前記パワースイッチがオン状態であるときに前記パワースイッチの両端で発生した電圧信号から導き出される、請求項 1、2 または 3 に記載のコントローラ。

【請求項 12】

前記電流検知信号は、前記パワースイッチがオン状態であるときに前記パワースイッチの検知 F E T 部分によって発生する検知 F E T 信号から導き出される、請求項 1 に記載のコントローラ。

【請求項 13】

パワーコンバータは昇圧コンバータであり、前記エネルギー伝達素子はインダクタである、請求項 1、2 または 3 に記載のコントローラ。

【請求項 14】

パワーコンバータはフライバックコンバータであり、前記エネルギー伝達素子は変圧器である、請求項 1、2 または 3 に記載のコントローラ。

【請求項 15】

前記パワースイッチに結合された前記エネルギー伝達素子に結合された前記 P F C コンバータの前記入力に結合された前記 a c 電圧源の大きさに応答する入力電圧信号を受取るように結合された電圧センサをさらに備え、前記電圧センサは、前記入力電圧信号に応答する前記電圧検知信号を発生させる、請求項 1 または 2 に記載のコントローラ。

【請求項 16】

基準電圧および前記 P F C コンバータの d c 出力電圧の大きさに応答するフィードバック信号を受取るように結合されたエラー増幅器をさらに備え、前記しきい値は、前記エラー増幅器の出力値である、請求項 1 に記載のコントローラ。

【請求項 17】

前記エラー増幅器からの前記しきい値および前記積分器出力信号を受取る比較器をさらに備え、前記比較器の出力は、前記積分器出力信号が前記しきい値に達すると前記オン/オフ論理に前記パワースイッチの前記オン期間を終了させるように結合される、請求項 16 に記載のコントローラ。

【請求項 18】

前記エラー信号および前記積分器出力信号を受取る比較器をさらに備え、前記比較器の出力は、前記積分器出力信号の大きさが前記エラー信号の大きさを超えると、前記オン/オフ論理に前記パワースイッチの前記オン期間を終了させるように結合される、請求項 2 に記載のコントローラ。

【請求項 19】

パワーコンバータは昇圧コンバータであり、前記エネルギー伝達素子はインダクタである、請求項 3 に記載のコントローラ。

【請求項 20】

力率改善 (P F C) 回路を制御する方法であって、

a c 電圧源を検知し、それに応答して電圧検知信号を発生させるステップと、
フィードバック信号に応答してエラー信号を発生させるステップと、
パワースイッチをオンにするステップと、

積分器出力信号を発生させるために、前記電圧検知信号に応答する利得を有する積分器で、前記パワースイッチにおけるスイッチ電流を積分するステップと、

前記積分器出力信号が前記エラー信号に達する値が、負荷の大きさが一定であるときに前記 a c 電圧源の大きさから独立して実質的に一定であるように、前記電圧検知信号に応

10

20

30

40

50

答して前記利得を調整するステップと、

前記積分器出力信号が前記エラー信号に達すると前記パワースイッチのオン期間を終了させるステップとを備える、方法。

【請求項 21】

力率改善 (P F C) 回路を制御する方法であって、

a c 電圧源を検知し、それに応答して電圧検知信号を発生させるステップと、

フィードバック信号に応答してエラー信号を発生させるステップと、

パワースイッチをオンにするステップと、

積分器出力信号を発生させるために、前記電圧検知信号に応答する利得を有する積分器で前記エラー信号を積分するステップと、

前記パワースイッチの前記オン期間中の前記積分器出力信号の変化の割合が、前記 a c 電圧源の大きさから独立して実質的に一定であるように、前記電圧検知信号に応答して前記利得を調整するステップと、

第 2 のエラー信号を発生させるために、利得率を乗じたスイッチ電流検知信号を前記エラー信号から減算するステップと、

前記積分器出力信号の大きさが前記第 2 のエラー信号よりも大きい場合に前記パワースイッチのオン期間を終了させるステップとを備える、方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

背景

開示の分野

本発明は概して電源に関し、より具体的には、この発明は力率改善を行なう電源に関する。

【背景技術】

【 0 0 0 2 】

背景

電源は通常、電気コンセントによって提供された交流 (「 a c 」) 電力を直流 (「 d c 」) に変換して電気装置または負荷に供給するために用いられる。電源設計の 1 つの重要な考慮すべき事項は、a c 入力電圧波形に対する、a c 電源から引込まれた入力電流の形状および位相である。a c 電源の電圧波形は、名目上、正弦波である。しかしながら、多くのスイッチング電源が a c 源に与える非線形の負荷のために、電源が a c 源から引込む電流の波形は、非正弦波であり、および / または a c 源電圧波形とは位相がずれている。これは、a c 電源配電システムの損失の増大に繋がり、世界各地で、現在では、電源が引込む電流が確実に正弦波であり、かつ、a c 電圧波形と位相が合うように電源製造業者に強要する立法上のまたは自発的な要件の主題になっている。

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 3 】

このような入力電流波形の補正は、力率改善 (power factor correction) (P F C) と称され、力率改善の機能を行なうように特別に設計された電源への入力段をしばしば必要とする。入力 a c 電流および電圧波形が正弦波であり、完全に位相が合っている場合、電源の力率は 1 である。換言すれば、力率改善された入力、a c 源の両端に可変抵抗を結合することと等価の負荷を a c 源に与えることになる。P F C 段によって負荷として a c 源に与えられた抵抗は、P F C 段出力負荷によって引込まれた電力に従って、a c 源の二乗平均平方根電圧の関数として変更される。a c 源電圧に対する入力電流の高調波歪みおよび / または位相変位が増大するにつれて、力率は減少して 1 を下回る。力率要件は典型的に、0.9 よりも大きな力率を要求し、入力電流波形の高調波成分のための要件を有し得る。

【 0 0 0 4 】

電源の力率を増大させる一般的な方法は、昇圧コンバータまたはフライバックコンバータを用いて、a c 源電圧と位相が合っていないながら理想的な正弦波形状に近い入力電流波形を確立することを含む。

【図面の簡単な説明】

【0005】

【図1】本発明の教示に係る例示的なコントローラを含む昇圧コンバータの例示的な略図である。

【図2】本発明の教示に係る例示的なコントローラを示す機能ブロック図である。

【図3】本発明の教示に係る例示的なコントローラを示す機能ブロック図の一部の図である。

10

【図4】本発明の教示に係る例示的なコントローラの動作を示すための例示的な積分スイッチ電流波形の図である。

【図5】本発明の教示に係る例示的なコントローラの動作を示すための例示的な積分スイッチ電流波形の図である。

【図6】本発明の教示に係る入力電圧センサ回路の一部の例の図である。

【図7】本発明の教示に係る例示的なコントローラの動作を示すためのエラー電圧対負荷の大きさの特性を示す図である。

【図8A】本発明の教示に係る別のコントローラ回路の一部の機能ブロック図である。

【図8B】本発明の教示に係る別の例示的なコントローラを含む昇圧コンバータの例示的な略図である。

20

【図9】典型的な1サイクル制御コントローラ回路の動作を示すための電圧対時間特性を示す図である。

【図10】本発明の教示に係る図8Aおよび図8Bの機能ブロック図の動作を示すための電圧対時間特性を示す図である。

【図11】本発明の教示に係る例示的なコントローラを含むフライバックコンバータの例示的な略図である。

【図12】本発明の教示に係る力率改善回路を制御するための例示的な方法を示すフロー図である。

【図13】本発明の教示に係る力率改善回路を制御するための別の例示的な方法を示すフロー図である。

30

【0006】

本発明の非限定的および非網羅的な実施例について、以下の図面を参照して説明する。図中、特別の定めのない限り、種々の図全体を通して、同様の参照番号は同様の部品を指す。

【発明を実施するための形態】

【0007】

詳細な説明

本発明の一局面において、説明の目的で本明細書に開示される方法および装置は、パワーコンバータを用いて入力電流波形の力率改善を行なう。以下の説明では、本発明を完全に理解できるようにするために、多くの具体的な詳細について記載している。しかしながら、本発明を実施するために具体的な詳細を利用する必要がないことは当業者にとって明白である。本発明を曖昧にすることを避けるために、実施に関連する周知の方法については詳細に記載しなかった。

40

【0008】

本明細書全体を通して「一実施例」、「実施例」、「一例」または「例」に言及することは、その実施例と関連付けて記載される特定の特徴、構造または特性が本発明の少なくとも1つの実施例または例に含まれることを意味している。したがって、本明細書全体を通して種々の場所に現われる「一実施例では」、「実施例では」、「一例では」または「例では」という句は、必ずしもすべてが同じ実施例を指しているわけではない。特定の特徴、構造または特性は、1つ以上の実施例または例の中で、組合せられてたとえば任意の

50

好適な組合せおよび／または下位の組合せにされてもよい。

【0009】

以下に記載されるように、本発明の教示に係る種々の例は、力率改善（PFC）コンバータが、内部エラー信号に要求されるダイナミックレンジを低減する制御技術を用いることができるようにする。PFCコントローラ回路は典型的に、非常に幅広いダイナミックレンジを有するエラー信号で動作して、幅広い負荷および入力電圧範囲にわたって機能する。電力変換回路の分脈では、エラー信号とは、フィードバック信号と内部基準レベルとの差を増幅することによって導き出され、その差を減らすようにパワーコンバータを制御するために用いられる信号である。

【0010】

たとえば、PFCコンバータにおいて、コンバータの出力電圧は典型的に、負荷条件にかかわらず、実質的に一定の名目値を有するように制御される。出力負荷条件の如何なる変化も、出力電圧を変化させる傾向があり（たとえば、出力負荷の急増は、出力電圧を降下させる）、これはひいては、電圧フィードバック信号を変化させ、したがってエラー信号も変化させる。コントローラは、出力電圧を名目値に戻すために、エラー信号のこの変化に応答してパワーコンバータの動作を修正する。

【0011】

典型的な制御回路では、全出力負荷および低入力電圧（たとえば、85Vac）で動作するPFCコンバータにおいて、5Vのエラー電圧信号値が発生する。しかしながら、高入力電圧（たとえば、265Vac）で出力負荷が全負荷の20%であるときには、エラー電圧信号値は125mVに過ぎない。このエラー電圧信号は、より軽い負荷条件ではさらに低くなる。このような幅広い信号範囲のために、幅広い入力電圧および負荷範囲にわたって制御ループの安定性および応答を最適化することは困難である。さらに、非常に低い値の信号での動作により、電気ノイズに敏感になる可能性があり、これは、高電圧、高速スイッチング波形が重大な電気ノイズを作り出すPFC回路などの用途では懸案事項である。

【0012】

本発明の教示によれば、一例では、パワーコンバータへの入力電圧の値に応答する信号は、コンバータのパワースイッチに流入する電流から発生した電流信号を積分するように結合された積分器回路の利得を調整するように結合される。積分器回路の出力は、エラー電圧信号と比較されて、各スイッチングサイクルにおいてパワースイッチをオフにすべきときを判断する。積分器回路の利得をパワーコンバータ入力電圧に応答するようにすることによって、一例では、特定のパワーコンバータ出力負荷条件についてのエラー電圧信号の値は、パワーコンバータ入力電圧から独立して、実質的に一定である。これは、パワーコンバータ入力電圧の関数としての如何なる変更も実質的に取除くことによって、エラー信号に要求されるダイナミックレンジを大幅に低減する。

【0013】

したがって、一例では、エラー信号値は、負荷に実質的に比例するが、パワーコンバータ入力電圧から独立している。パワーコンバータの負荷の大きさに比例する信号を有することは有用であり、そのため、パワーコンバータ出力負荷条件についての情報を必要とする機能および特徴は、このような信号を制御入力として使用できる。一例では、パワーコンバータの出力負荷の大きさに実質的に比例するエラー信号を用いることができる特徴とは、出力負荷が減少するにつれてパワーコンバータの平均スイッチング周波数を低減する特徴である。この平均スイッチング周波数低減動作は、軽負荷条件またはスタンバイ条件下で高いパワーコンバータ効率を維持することに有益であり、これは、TV電源およびパーソナルコンピュータ電源などの多くの用途での要件になりつつある。

【0014】

図示するために、図1は、本発明の教示に係るパワーコンバータ100に含まれる例示的なコントローラ102の機能ブロック図を概して示す。示される例では、パワーコンバータ100は、パワーコンバータ100の入力においてacライン電流 I_G 104および

10

20

30

40

50

a cライン電圧 V_G106 を受取る昇圧コンバータである。典型的に、a cライン電流 I_G104 およびa cライン電圧 V_G106 は、電気ソケットを介して配電系統（たとえば、発電所）によって提供される。示されるように、ブリッジ整流器108は、a cライン電圧 V_G106 を、大きさ V_{IN110} の実質的に平滑化されていないd c入力電圧波形101に変換する。示される例では、キャパシタ112は、非常に低い値を有しており、高周波数ノイズ電流をフィルタリングするためのものであり、整流された電圧波形101の平滑化を実質的にはもたらさない。

【0015】

図1の例に示されるように、インダクタ L_1114 として示されるエネルギー蓄積素子は、一端においてブリッジ整流器108に結合され、反対側の端部においてパワースイッチ $SW118$ に結合される。動作時、パワースイッチ $SW118$ は、スイッチ118が電流を伝えることができるときには「オン」または「閉」状態であり、電流を伝えることができないときには「オフ」または「開」状態である。この例では、入力帰線（input return）120は、パワースイッチ $SW118$ に結合される。動作時、電流は、 $SW118$ がオンであるときにはエネルギー蓄積素子114を流れ、パワースイッチ $SW118$ がオフである時間のうち少なくとも一部の間は、エネルギー蓄積素子114および出力ダイオード D_1128 を流れる。したがって、示される例では、エネルギー蓄積インダクタ L_1114 は、本発明の教示によれば、パワースイッチ $SW118$ のスイッチングにตอบสนองして、エネルギーをパワーコンバータ100の出力に伝達する。したがって、この例では、パワーコンバータ100は、a c電圧の供給源から負荷126にエネルギーを伝達するように結合され、流れるエネルギーの大きさは負荷の大きさの関数であり、一例では、出力電圧 V_{OUT124} および出力電流 I_{OUT150} の関数である。

【0016】

この例に示されるように、バルクキャパシタ122は、実質的に一定の出力電圧 V_{OUT124} を負荷126に供給するように結合される。一例では、負荷126はd c - d c電源への入力であってもよい。図1の例では、d c入力電圧 V_{IN110} を表わす入力電圧信号 U_{VIN130} は、コントローラ102によって受取られる。この例では、d c入力電圧110は、a c入力電圧106の大きさにตอบสนองする。示されるように、パワースイッチ電流検知信号 U_{IIN164} もコントローラ102によって受取られる。より具体的には、パワースイッチ電流 I_{SW134} にตอบสนองする電流検知信号164を発生させるために、たとえば電流変圧器などの電流検知回路、またはパワースイッチ118に結合されたディスクリートの検知抵抗器の両端の電圧、またはパワースイッチがオンであるまたは導通しているときにパワースイッチ118の両端で発生する電圧信号、またはパワースイッチ118の検知FET素子、またはパワースイッチ118の検知FET部分が用いられてもよい。図1の例では、出力電圧 V_{OUT124} を表わす出力電圧信号 $U_{VOUT136}$ もコントローラ102によって受取られる。本発明の例示的な教示によれば、検知信号 U_{VIN130} 、 U_{IIN164} および $U_{VOUT136}$ は、電圧または電流の形態をしていてもよい。

【0017】

一例では、コントローラ102は、出力電圧 V_{OUT124} を調節し、「入力電圧 V_{IN110} 」とも称されるd c入力電圧 V_{IN110} に比例するようにd c入力電流 I_{IN111} を制御するために、入力電圧信号 U_{VIN130} 、入力電流信号 U_{IIN164} および出力電圧信号 $U_{VOUT136}$ にตอบสนองしてパワースイッチ $SW118$ のスイッチングを制御するスイッチング信号 U_{SW119} を出力する。より具体的には、示される例では、コントローラ102は、出力電圧 V_{OUT124} を調節し、スイッチ $SW118$ の各スイッチングサイクルを制御することによってd c入力電流 I_{IN111} を制御する。スイッチングサイクルは、スイッチがオンである期間およびスイッチがオフであるそれに続く期間と定義される。たとえば、スイッチングサイクルは、スイッチ $SW118$ が導通できるオン期間に続いて、スイッチ $SW118$ が導通できないオフ期間を含んでいてもよい。別の例では、スイッチングサイクルは、スイッチ $SW118$ が導通できないオフ期間に続いて、スイッチ $SW118$ が導通できるオン期間を含んでいてもよい。オン期間は、スイッチングサイクル中にスイ

10

20

30

40

50

ッチSW118が導通している期間と定義されてもよく、オフ期間は、スイッチングサイクル中にスイッチSW118が導通していない期間と定義されてもよい。

【0018】

図1の例では、コントローラ102は、パワースイッチオン/オフ論理156回路ブロックと、スイッチオフ期間制御回路151回路ブロックとを含む。本発明の教示によれば、コントローラ102は、電圧センサ回路160と、スイッチオン期間制御回路152とを含む。回路ブロック152は、積分器回路154と、エラー増幅器153と、パワースイッチオフ信号163をパワースイッチオン/オフ論理ブロック156に結合する比較器169とを含む。一例では、スイッチオフ期間制御回路ブロック151は、パワースイッチオン信号161をパワースイッチオン/オフ論理ブロック156に結合して、次のパワースイッチ118スイッチングサイクル期間を開始させる。

10

【0019】

図1の例では、積分器回路154は、電流検知信号164および電圧検知信号159を受取るように入力を結合させ、比較器169の1つの入力に結合された出力信号157を提供する。コントローラ102は、積分器出力信号157がしきい値に達するとパワースイッチ118のオン期間を終了させるように結合される。一例では、このしきい値は、エラー増幅器153の出力信号158の値である。この例では、積分器回路154の利得は、負荷126の大きさが実質的に一定であるときにac入力電圧106の大きさから独立して出力信号157のしきい値が実質的に一定であるように電圧検知信号159に応答する。

20

【0020】

図1の例では、入力電圧検知信号159は、如何なる瞬間にも瞬間入力電圧 V_{IN} 110を表わさず、むしろ、たとえば二乗平均平方根電圧値、平均電圧値またはピーク電圧値などの入力ac電圧の多くの半サイクル期間 T_m 133にわたって典型的には実質的に一定のままである値である。したがって、 V_{in} センサ回路160は、たとえば入力電圧源電圧106の二乗平均平方根電圧値、平均電圧値またはピーク電圧値のうちの1つに応答する電圧検知信号を発生させるように結合される。なお、他の例では、入力電圧110を検知するために電圧センサ160と入力電圧レール189との間に接続188を有する必要はない。このような場合、入力電圧110の値は、パワースイッチ118のデューティサイクルを測定することによって、またはパワースイッチ118のオン期間中のパワースイッチ118の電流増加の勾配を測定することによって、導き出すことができる。このような技術を用いて、接続188を必要とすることなく、入力電圧110を検知し、入力電圧のピーク値、二乗平均平方根値または平均値を導き出すことができる。

30

【0021】

上述のように、PFCコンバータ回路の1つの目的が、実質的に抵抗性の負荷を入力ac源に与えることであると説明することができる。したがって、正弦波入力ac電圧サイクルの半サイクル期間 T_m 133にわたって、入力電流 I_{IN} 111も実質的に正弦波であるべきであり、入力整流電圧波形101と位相が合っているべきである。出力電圧124がバルクキャパシタ122で平滑化されるので、フィードバック電圧信号136およびエラー増幅器153の出力信号158は、いくつかのパワースイッチ118スイッチングサイクルにわたって実質的に変化しない。さらに、上述のように、電圧検知信号159もac半サイクル期間 T_m 133にわたって実質的に一定であるので、積分器回路154最大出力信号もac半サイクルにわたって実質的に一定であるべきである。経時的な電流 I の積分は、以下の式(1)に従って電荷 Q を提供する。

40

【0022】

【数1】

$$Q = \int_0^T I \times dt \quad (1)$$

【0023】

50

したがって、図1のコントローラの例では、パワースイッチ118オン期間ごとの電荷は、入力ac半サイクル期間 T_{m133} にわたって実質的に一定であるということになる。逆に、電流が単位時間当たりの電荷に等しいので、実質的に正弦波であるように入力電流 I_{IN111} を変更するために、全体パワースイッチ118スイッチング周波数は、したがって、図1における整流された電圧波形101で変更される。この例では、これはオフ期間制御回路151の機能である。したがって、パワースイッチスイッチング期間は、典型的に、入力ac電圧106の最低値で最も高くなり（スイッチング周波数が最低になり）、入力電源の半波長サイクル中の瞬間電圧の大きさに従って変化して、本発明の教示に係る実質的に正弦波の入力電流 I_{IN111} を提供する。

【0024】

図1の例示的なコンバータ回路では、負荷126、したがって負荷電流150の所与の大きさについて、出力電力は実質的に一定である。しかしながら、入力電圧 V_G106 が増大すると、入力電流 I_G104 は減少することになる。なぜなら、コンバータ100がac源106に与えるエミュレートされた抵抗が、一定の出力電力を維持するために増えなければならないためである。電力 $=V^2/R$ であるので、コンバータ100がac源に与える実効抵抗 R は、入力電圧 V_G106 の二乗関数として増えなければならない。入力電圧から独立して実質的に一定のエラー増幅器158出力信号を維持するために、積分器154の利得は、入力電圧106の入力ピーク値/二乗平均平方根値または平均値の二乗に比例して変更されて、入力電圧 V_G106 が増大するにつれて入力電流 I_{IN111} が低くなるにもかかわらず、パワースイッチ118オン期間が終了する時点での積分器出力電圧は、入力電圧 V_G106 から独立して、確実に実質的に一定になる。なお、コントローラ102の実現例では、電圧検知信号159は、入力電圧信号130の二乗関数への近似であってもよい。一例では、電圧検知信号159は、入力電圧信号130の二乗関数への折れ線近似である。

【0025】

一例では、パワースイッチ118およびコントローラ102は、混成回路として単一のパッケージに2つのシリコンダイとして集積される。別の例では、パワースイッチ118およびコントローラ102は、モノリシックシリコンダイに集積される。さらに別の例では、パワースイッチ118およびコントローラ102は、別個のパッケージにおける別個のシリコンダイの中にある。

【0026】

図2は、一例では図1におけるコントローラ102の多くの局面を共有するコントローラ202の例示的な機能ブロック図200を概して示す。本発明の教示によれば、コントローラ202は、電圧センサ回路260と、スイッチオン期間制御回路252とを含む。スイッチオン期間制御回路252は、積分器回路254と、エラー増幅器253と、パワースイッチオフ信号263をパワースイッチオン/オフ論理ブロック256に結合する比較器269とを含む。一例では、スイッチオフ期間制御回路ブロック251は、パワースイッチオン信号262をパワースイッチオン/オフ論理ブロック256に結合して、次のパワースイッチ218スイッチングサイクル期間を開始させる。積分器回路254は、電流検知信号264を受取るように結合され、電流検知信号264は、この例では、パワースイッチ218の検知FET素子280によって発生する。積分器回路254はまた、電圧検知信号259を受取るように結合される。

【0027】

各パワースイッチ218オン期間の開始時に、積分器回路キャパシタ240は、一例では図1における信号155と等価である信号255がトランジスタ241をオンにする動作によってリセットされる。次いで、積分器キャパシタ240は、パワースイッチ218のオン期間中に電流源234によって充電される。電流源234電流の値は、本発明の教示によれば、電流検知信号264および電圧検知信号259の両方に応答する。積分器回路254の出力信号257がエラー信号 V_{ERR258} のしきい値を超えると、比較器269出力電圧は低くなり、パワースイッチオン/オフ論理ブロック256は、パワースイッ

10

20

30

40

50

チ 2 1 8 のオン期間を終了させる。図 1 を参照して記載したように、積分器回路の利得は、パワースイッチ 2 1 8 オン期間が終了するときに積分器回路の出力信号 2 5 7 を実質的に一定に保つために、入力電圧信号 2 3 0 のピーク / 二乗平均平方根または平均の二乗に従って増大する。一例では、積分器キャパシタ 2 4 0 は 10 pF の値を有し、電圧検知信号 2 5 9 によって導入された利得率は、 $1 \sim 17.5 \mu\text{A} / \text{A}$ の範囲である。

【 0 0 2 8 】

図 2 をさらに参照して、この例では、エラー電圧信号 $V_{\text{ERR}} 2 5 8$ は、出力コンバータ負荷の関数としてパワースイッチスイッチングサイクル期間を変更するためにも用いられる。本発明の教示によれば、エラー電圧信号 $V_{\text{ERR}} 2 5 8$ は、コントローラ 2 0 2 が用いられるコンバータ、たとえば図 1 におけるコンバータ 1 0 0 への入力電圧から独立している。したがって、エラー電圧は、実質的には単に負荷の関数である。エラー電圧信号 $V_{\text{ERR}} 2 5 8$ をオフ期間制御回路ブロック 2 5 1 に印加し、エラー電圧 $V_{\text{ERR}} 2 5 8$ が下がったとき（すなわち、出力負荷が降下したとき）に比較器 2 2 8 の非反転入力での電圧を増大させる信号 $V_{\text{ERR}} 2 8 4$ を作り出す。これは、オフ期間、したがってパワースイッチ 2 1 8 のスイッチング期間を増大させる効果を有する。他の実施例では、信号 2 8 4 の電圧は、エラー電圧信号 $V_{\text{ERR}} 2 5 8$ の値のある 1 つの範囲では一定に保持され、別の範囲では変更されることができ、その結果、パワースイッチ 2 1 8 の平均スイッチング周波数は、ある特定の負荷範囲にわたって一定に保持され、別の負荷範囲では変更されることが理解される。さらに、平均パワースイッチ 2 1 8 スwitching 周波数の変更は、負荷の関数として非線形または段階的になされ得ることが理解される。

【 0 0 2 9 】

図 3 は、本発明の教示に係る、たとえば図 1 および図 2 で上述したコントローラの回路ブロックのいくつかの例を概して示す。回路 3 0 0 は、積分器回路 3 5 4 と、エラー増幅器 3 5 3 と、比較器 3 6 9 とを含む。エラー増幅器 3 5 3 の第 1 の入力は、一例では図 1 における電圧 1 2 4 であり得るパワーコンバータの dc 出力電圧の大きさに応答するフィードバック信号 3 3 6 を受取るように結合される。エラー増幅器 3 5 3 の第 2 の入力は、一例では図 1 における電圧 1 3 3 であり得る基準電圧 3 3 3 を受取るように結合される。エラー増幅器 3 5 3 の出力は、エラー信号 3 5 8 を比較器 3 6 9 の第 1 の入力に印加するように結合される。積分器回路 3 5 4 の第 1 の入力は、パワースイッチがオンであるときに、一例では図 1 におけるパワースイッチ 1 1 8 または図 2 におけるパワースイッチ 2 1 8 であり得るパワースイッチに流入する電流に応答する電流検知信号 3 6 4 を受取るように結合される。積分器回路 3 5 4 の第 2 の入力は、一例では図 1 における入力電圧 1 0 6 に応答する図 1 における電圧検知信号 1 5 9 であり得る ac 入力電圧の大きさに応答する電圧検知信号 3 5 9 を受取るように結合される。積分器 3 5 4 の出力は、積分器出力信号 3 5 7 を比較器 3 6 9 の第 2 の入力に印加するように結合される。

【 0 0 3 0 】

図 3 の回路ブロックが図 1 におけるコントローラ 1 0 2 または図 2 におけるコントローラ 2 0 2 に適用される例では、コントローラは、積分器出力信号 3 5 7 がエラー信号 3 5 8 のしきい値の大きさを超えると図 1 におけるパワースイッチ 1 1 8 または図 2 におけるパワースイッチ 2 1 8 のオン期間を終了させるように結合される。一例では、積分器回路 3 5 4 の利得は、パワースイッチオン期間が終了したときの積分器出力信号 3 5 7 の大きさが、負荷の大きさが一定であるときに ac 入力電圧の大きさから独立して、実質的に一定であるように電圧検知信号 3 5 9 に応答する。本発明の教示によれば、一例では、積分器回路 3 5 4 の利得は、一例ではたとえば図 1 における電圧 1 0 6 などの入力電圧に線形に比例する電圧検知信号 3 5 9 の二乗として変更される。別の例では、電圧検知信号 3 5 9 は、たとえば図 1 における電圧 1 0 6 などの入力電圧の二乗に比例し、積分器回路 3 5 4 の利得は、電圧検知信号 3 5 9 に線形に比例する。

【 0 0 3 1 】

図 4 および図 5 は、たとえば図 1 における $I_{\text{OUT}} 1 5 0$ などの一定の負荷電流を有する、一例では図 1 における積分器 1 5 4、図 2 における積分器 2 5 4 または図 3 における積

10

20

30

40

50

分器 3 5 4 からのものであり得る例示的な積分器出力信号波形を概して示す。

【 0 0 3 2 】

示されるように、図 4 は、入力電圧、たとえば図 1 における $V_G 1 0 6$ が低い値（たとえば、8 5 ~ 1 1 5 V a c）にあるときの例示的な積分器出力信号波形を示す。図 5 は、入力電圧、たとえば図 1 における $V_G 1 0 6$ が高い値（たとえば、2 3 0 V a c）にあるときの例示的な積分器出力信号波形を示す。図 5 に示される例では、上記の図 1 を参照して記載したように高い入力電圧ではパワースイッチ電流が低くなるにもかかわらず、たとえば図 1 における積分器回路 1 5 4、図 2 における積分器回路 2 5 4 または図 3 における積分器回路 3 5 4 の調整された利得は、オン期間 $T_{on} 4 7 1$ の終わりの図 4 における波形 4 5 7 の大きさに実質的に等しい積分器出力の大きさを、パワースイッチオン期間 $T_{on} 5 7 1$ の終わりにもたらす。換言すれば、エラー信号 4 5 8 および 5 5 8 は、一例では図 1 における入力電圧 $V_G 1 0 6$ であり得る入力電圧から独立して、実質的に同じであるかまたは一定である。

10

【 0 0 3 3 】

図 6 は、一例では図 1 における電圧センサ回路 1 6 0 および図 2 における電圧センサ回路 2 6 0 の一部と等価である電圧センサ回路の一部の一例を概して示す。図 6 の例示的な回路の場合、出力信号 6 9 6 は単に、一例では図 1 における信号 1 3 0 および図 2 における信号 2 3 0 と等価である入力信号 6 3 0 のピーク値である。一例では、出力信号 6 9 6 は、図 1 における電圧検知信号 1 5 9 および図 2 における電圧検知信号 2 5 9 を形成するように二乗される。他の回路実現例は、本発明の教示の恩恵を依然として受けながら入力信号 6 3 0 の二乗平均平方根値または平均値に応答する出力信号を提供できるであろう。他の例では、回路 6 6 0 は図 1 におけるコントローラ回路 1 0 2 および図 2 におけるコントローラ回路 2 0 2 に外付けにできることが理解される。

20

【 0 0 3 4 】

図 7 は、例示的なエラー信号電圧対負荷の大きさの特性を概して示す。特性 7 7 0 および 7 7 1 は、本発明の教示の恩恵を受けない例示的なコントローラにおける負荷の大きさ 7 9 8 の関数としての典型的なエラー電圧 7 5 8 特性を示し、ここでは、図 1 におけるブロック 1 5 4、図 2 におけるブロック 2 5 4 および図 3 におけるブロック 3 5 4 によって示されるタイプの積分器は、それどころか、たとえば図 1 における 1 0 6 などのコンバータ入力 a c 電圧の二乗に実質的に比例する電圧検知信号を受取らない。特性 7 7 0 および 7 7 1 の例では、エラー電圧は、同じ負荷条件下であるが異なる入力電圧条件下で劇的に変化する。その一方で、特性 7 7 2 および 7 7 3 は、たとえば図 1 におけるコントローラ 1 0 2 および図 2 におけるコントローラ 2 0 2 などの本発明の教示の恩恵を受ける制御回路における、負荷の大きさの関数としての、同様に異なる入力電圧条件下での例示的なエラー電圧特性である。この例では、特性 7 7 2 および 7 7 3 が実質的に一致しているので、所与の負荷の大きさ 7 9 8 についてのエラー信号電圧 7 5 8 の値は実質的に入力電圧から独立していることが明らかである。

30

【 0 0 3 5 】

図 8 A、図 8 B、図 9 および図 1 0 は、しばしば「1 サイクル制御」と称される別の力率制御スキームを改良するための本発明の教示の利点を示す。「1 サイクル制御」制御スキームを用いるコントローラの詳細については、多くの出典でカバーされている。このタイプのコントローラの機能を十分に説明するための 2 つの例示的な参考文献は、A P E C 0 5 会議で提示されたインターナショナル・レクティブファイヤ・コーポレーション (International Rectifier Corp.) による「1 サイクル制御 I C が P F C 設計を簡略化する (One Cycle Control IC Simplifies PFC Designs)」、およびインターナショナル・レクティブファイヤ・コーポレーションによるアプリケーションノート (Application Note) A N - 1 0 7 7 である。

40

【 0 0 3 6 】

本発明の教示に適用したときの「1 サイクル制御」コントローラの主要な回路ブロックが図 8 A に示され、図 8 B は、本発明の教示に係るパワーコンバータ 8 0 0 に含まれる例

50

示的なパワーコントローラ 802 の機能ブロック図である。図 8 A に示される回路素子の各々は、入力電圧検知信号 859 以外は、APEC05 会議で提示された国際・レクティブファイヤ・コーポレーションによる上記の参考文献「1 サイクル制御 IC が PFC 設計を簡略化する」に登場する。

【0037】

一例では図 8 B に示されるように入力電圧信号 830 から導き出すことができる入力電圧検知信号 859 を導入するという改良点は、図 1 におけるコントローラ 102 および図 2 におけるコントローラ 202 を参照して上述したものと類似している。なお、他の例では、入力電圧を検知するために電圧センサ 160 と入力電圧レール 889 との間に接続 888 を有する必要はない。このような場合、入力電圧の値は、パワースイッチ 818 のデューティサイクルを測定することによって、またはパワースイッチ 818 のオン期間中のパワースイッチ 818 の電流増加の勾配を測定することによって、導き出すことができる。このような技術を用いて、接続 888 を必要とすることなく、入力電圧を検知し、入力電圧のピーク値、二乗平均平方根値または平均値を導き出すことができる。

【0038】

続いて、「1 サイクル制御」スキームを用いて、図 8 B に示されるタイプの昇圧コンバータなどのパワーコンバータにおいて力率改善機能を提供するコントローラの主要な回路ブロックに適用された本発明の教示の利点について説明する。例示的なコントローラ 802 は、一例では、積分器回路 854 と、エラー増幅器 853 と、比較器 869 とを含む。図 8 A における例示的な回路に示されるように、エラー増幅器 853 の第 1 の入力、パワースイッチの dc 出力電圧の大きさに応答するフィードバック信号 836 を受取るように結合される。エラー増幅器 853 の第 2 の入力、基準電圧 833 を受取るように結合される。エラー増幅器 853 の出力は積分器回路 854 の第 1 の入力に結合され、積分器回路 854 の第 2 の入力、ac 電圧の大きさに応答する電圧検知信号 859 を受取るように結合される。

【0039】

一例では、電圧検知信号は、コントローラ 802 が用いられるパワーコンバータ 800 の入力に印加された ac 電圧 806 の大きさに二乗に比例する。積分器回路 854 の出力は、積分器出力信号 857 を比較器 869 の第 1 の入力に印加するように結合される。比較器 869 の第 2 の入力、エラー増幅器 853 の出力に応答する信号、すなわち V_{ERR} 858、およびパワースイッチがオンであるときにパワースイッチに流入する電流を検知することによって発生した信号 864 を受取るように結合される。

【0040】

なお、「1 サイクル制御」コントローラはしばしば、例として代替的な電流センサ 887 の位置によって示されるようにコンバータに流入する入力電流を検知する。しかしながら、パワースイッチ 818 のオン期間中は、電流検知素子 886 および 887 が検知する電流は、実質的に同じである。パワースイッチのオン期間中に流れる電流に応答する電流検知信号が本発明の教示に関してコントローラ 802 によって用いられているので、パワーコンバータ 800 入力電流 811 またはパワースイッチ電流 834 のいずれかを検知できる。一例では、パワースイッチ 818 は、図 8 B の昇圧コンバータに示されるように結合される。なお、図 11 を参照して以下に記載するように他のパワーコンバータトポロジーを用いることができる。

【0041】

図 8 A および図 8 B の例では、電流検知信号 864 は、利得段 865 を通って処理されて、増幅された信号 878 を発生させ、この増幅された信号 878 は、 V_{ERR} 信号 858 から減算される。結果として生じる信号 879 は、比較器回路 869 の第 2 の入力に印加される。したがって、比較器 869 の第 2 の入力に印加された信号は、エラー信号 858 および電流検知信号 864 の両方に応答する。

【0042】

図 8 A の回路ブロック 801 がその一部である「1 サイクル制御」コントローラ、たと

10

20

30

40

50

えばコントローラ 802 は、比較器 869 の第 2 の入力信号 879 の大きさおよび積分器出力信号 857 の大きさが実質的に等しい値を有するときにパワースイッチ 818 のオン期間を終了させるように結合される。電圧検知信号 859 に応答する積分器回路 854 の利得は、パワースイッチのオン期間中の積分器出力信号の変化の割合が、一例では $V_G 806$ である $a c$ 入力電圧の大きさから独立して、実質的に一定であるようなものである。

【0043】

「1 サイクル制御」スキームに適用された本発明の利点をさらに図 9 および図 10 に示す。特に、図 9 は、入力電圧検知信号 859 が積分器 854 に印加されない標準的な「1 サイクル制御」スキームにおける例示的な特性を示す。図 9 は 2 組の曲線を示し、一方は、PFC パワーコンバータに対する低入力 $a c$ 電圧に対応するローライン (low line) (LL) のためのものであり、一方は、PFC パワーコンバータに対する高入力 $a c$ 電圧に対応するハイライン (high line) (HL) のためのものである。

10

【0044】

低 $a c$ 入力電圧でのエラー信号 $V_{ERRLL} 958$ は、高 $a c$ 入力電圧でのエラー信号 $V_{ERRHL} 915$ とは相当に異なっている。これは、積分されたエラー信号出力波形 957 および 918 が $a c$ 入力電圧次第で非常に異なるために起こる。高入力 $a c$ 電圧で正確なパワースイッチオン期間 $T_{onHL} 917$ を達成するために、ローラインでの値 958 と比較して、ハイラインではエラー信号 915 を大幅に低減しなければならない。

【0045】

それに比べて、図 10 は、図 8 における電圧検知信号 859 を導入した本発明の教示の恩恵を受ける回路によって発生する例示的な曲線を示す。示されるように、エラー信号 858 は、ここでは一定のままであることができ、その結果、パワースイッチのオン期間中の積分器出力信号 1057 の変化または勾配の割合が、 $a c$ 入力電圧 806 の大きさから独立して、実質的に一定である。ここで、本発明の教示によれば、エラー信号の変化を必要とせず正確なパワースイッチオン期間 $T_{onHL} 917$ を維持できる。

20

【0046】

「1 サイクル制御」スキームに適用された本発明の教示の利点は、出力負荷および入力 $a c$ 電圧の変化条件下で制御ループの応答および安定性を改良しながらエラー信号ダイナミックレンジを大幅に低減するという点で、図 1 および図 2 に関して先に記載したコントローラに適用されたものと類似している。加えて、エラー信号 1058 は負荷の関数であり、エラー信号 1058 を用いて、たとえば負荷の関数としてパワースイッチスイッチングサイクル期間変更を行なって、コントローラが用いられるパワーコンバータの軽負荷効率を改良できる。

30

【0047】

図 11 は、本発明の教示の恩恵を受けるコントローラを用いた別の例示的なパワーコンバータ構成 1100 を概して示す。図 11 に示される例では、パワーコンバータトポロジは、フライバックコンバータである。フライバックコンバータ 1100 は、PFC コンバータ段として用いられることができ、入力および出力負荷 1124 を分離し、これは特定の用途では利点であり得る。フィードバック信号 1136 の経路の分離は、図 11 では破線によって示される。制御回路 1102 は、多くの局面を図 1 および図 2 のコントローラと共有している。一例では、図 1 におけるコントローラ 102 および図 2 におけるコントローラ 202 と比較した内部制御回路の唯一の修正点は、スイッチオフ期間制御回路ブロック 1151 にある。その相違点は別として、パワースイッチ 1118 オン期間制御回路 1152 は、制御回路ブロック 152 および 252 のすべての局面を実質的に共有する。動作時、電流は、パワースイッチ 1118 がオンであるときにはエネルギー蓄積素子 1114 巻線 1115 に流入し、パワースイッチ 1118 がオフである期間のうちの少なくとも一部の間はエネルギー蓄積素子巻線 1116 および出力ダイオード $D_1 1128$ に流入する。したがって、電流は、パワースイッチ 1118 のオン期間中はエネルギー伝達素子 1114 の少なくとも 1 つの巻線 1115 に流入し、パワースイッチ 1118 がオフである期間のうちの少なくとも一部の間はエネルギー伝達素子 1114 の少なくとも 1 つの巻線 11

40

50

16 および出力ダイオード 1128 に流入する。

【0048】

上記の図8A、図8B、図9および図10を参照して記載した本発明の教示の恩恵を受けるように修正された「1サイクル制御」コントローラは、図11の例に類似のフライバックコンバータ構成でも用いられ得ることが理解される。

【0049】

昇圧およびフライバックコンバータトポロジーについてのみ説明の目的で上述したが、本発明の教示は、本発明の教示に係るバック(buck) - 昇圧コンバータ、バックコンバータ、SEPICコンバータなどの力率改善に適用可能な多くの他のトポロジーに適用できることが理解される。

10

【0050】

図12は、本発明の教示に係る力率改善回路を制御するための例示的な方法を概して示すフロー図である。プロセスブロック1210において、コンバータ入力電圧を検知し、その電圧のピーク値または二乗平均平方根値または平均値に応答する信号を発生させる。より具体的には、この例では、発生した信号は、ピーク/二乗平均平方根または平均入力電圧の二乗に比例する。次に、プロセスブロック1211において、フィードバック信号に応答するエラー信号を発生させる。プロセスブロック1212において、パワースイッチ118をオンにする。プロセスブロック1213において、ブロック1210において発生した入力電圧信号の値によって一部設定された利得を有するたとえば積分器154などの積分器回路によって、パワースイッチ電流に응答する信号、たとえば信号164を積分する。決定ブロック1214において、積分器出力信号をエラー信号と比較する。積分器出力信号がエラー信号よりも大きくなければ、プロセスブロック1213において積分を継続する。しかしながら、積分器出力信号がエラー信号よりも大きい場合、ブロック1215において、たとえばパワースイッチ118などのパワースイッチをオフにして、積分器回路をリセットする。決定ブロック1216において、パワースイッチオフ期間がいつ完了するか判断する。パワースイッチオフ期間が完了すると、フローチャートはブロック1210に戻る。

20

【0051】

図13は、本発明の教示に係る力率改善回路を制御するための別の例示的な方法を概して示すフロー図である。プロセスブロック1310において、コンバータ入力電圧を検知し、その電圧のピーク値または二乗平均平方根値または平均値に응答する信号を発生させる。より具体的には、この例では、発生した信号は、ピーク/二乗平均平方根または平均入力電圧の二乗に比例する。次に、プロセスブロック1311において、フィードバック信号に응答するエラー信号を発生させる。プロセスブロック1312において、たとえばパワースイッチ118などのパワースイッチをオンにする。プロセスブロック1313において、ブロック1310において発生した入力電圧信号の値によって一部設定された利得を有するたとえば積分器854などの積分器回路によって、たとえばエラー信号858などのエラー信号を積分する。プロセスブロック1314において、第2のエラー信号を発生させるために、電流検知信号は、利得率を乗じられ、ブロック1311において発生したエラー信号から減算される。決定ブロック1315において、積分器出力信号を第2のエラー信号と比較する。積分器出力信号が第2のエラー信号よりも大きくなければ、プロセスブロック1313において第1のエラー信号の積分を継続する。しかしながら、積分器出力信号が第2のエラー信号よりも大きい場合、ブロック1316において、パワースイッチをオフにして、積分器回路をリセットする。決定ブロック1317において、パワースイッチオフ期間がいつ完了するか判断する。パワースイッチオフ期間が完了すると、フローチャートはブロック1310に戻る。

30

40

【0052】

要約書に記載されるものを含む図示される本発明の例の上記の説明は、網羅的であるように意図されるものではなく、または開示される厳密な形態に限定されるように意図されるものではない。この発明の具体的な実施例および例は本明細書において例示の目的で記

50

載されており、本発明のより広い精神および範囲から逸脱することなく、種々の等価の修正が可能である。

【 0 0 5 3 】

これらの修正は、上記の詳細な説明に鑑みて、この発明の例に対してなされることができる。以下の特許請求の範囲の中で用いられる用語は、明細書および特許請求の範囲に開示されている具体的な実施例にこの発明を限定するように解釈されるべきではない。むしろ、その範囲は専ら以下の特許請求の範囲によって決まり、特許請求の範囲は、確立されたクレーム解釈の原理に従って解釈される。したがって、本明細書および図面は限定的ではなく例示的であると見なされる。

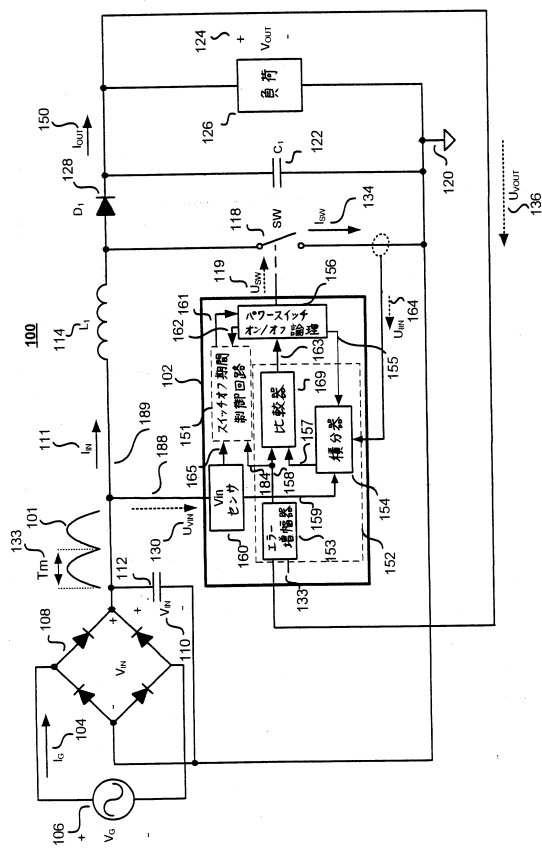
【 符号の説明 】

【 0 0 5 4 】

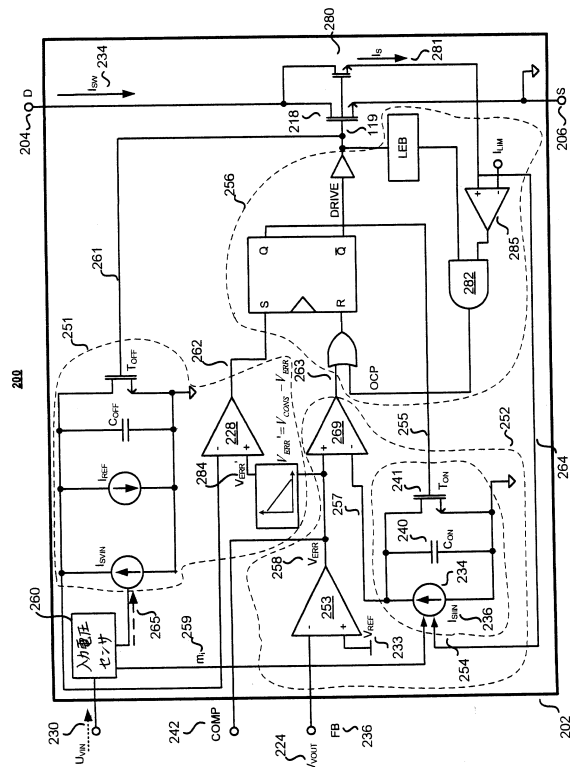
1 0 0 パワーコンバータ、1 0 2 コントローラ、1 1 8 パワースイッチ、1 2 6 負荷、1 5 4 積分器、1 5 6 パワースイッチオン/オフ論理

10

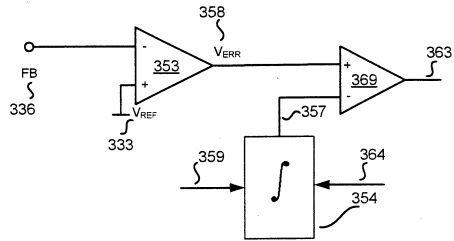
【 図 1 】



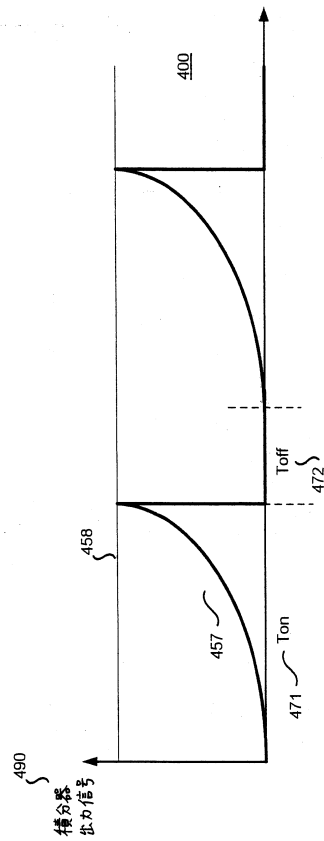
【 図 2 】



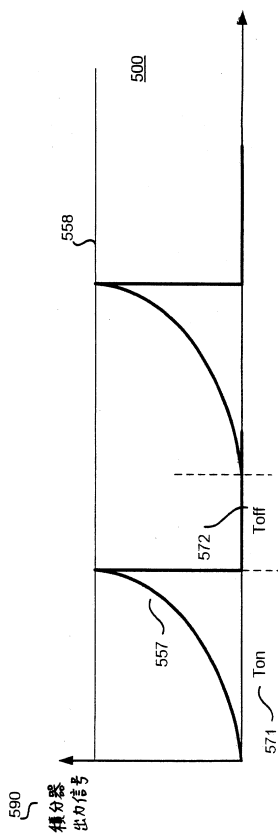
【図 3】



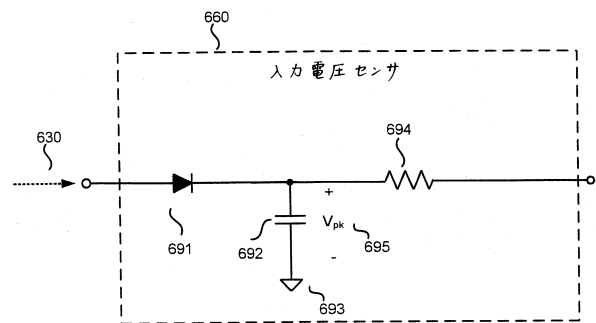
【図 4】



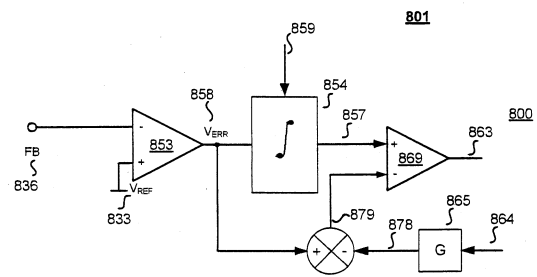
【図 5】



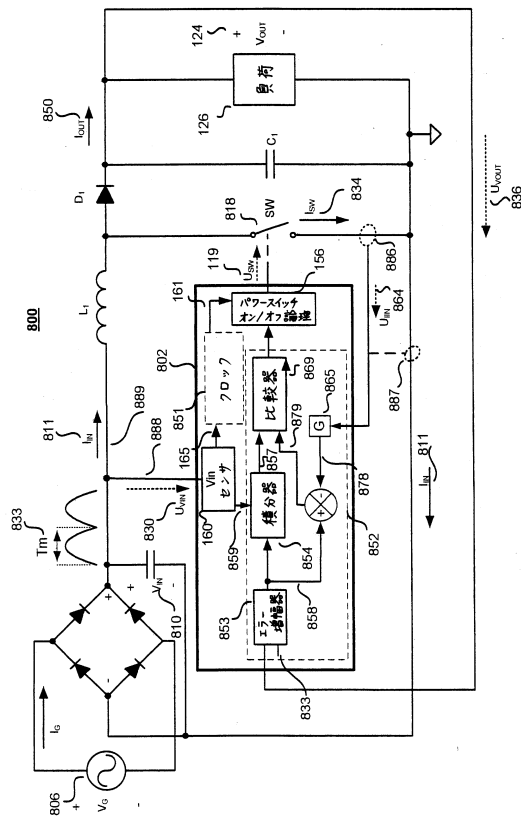
【図 6】



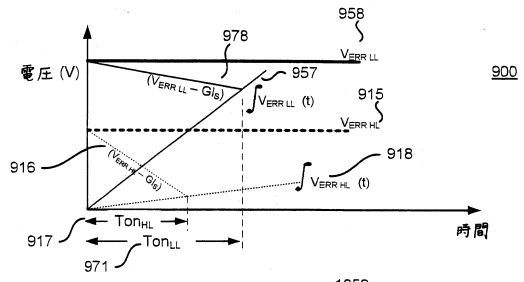
【図 8 A】



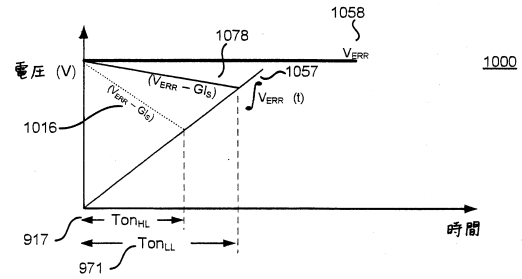
【図 8 B】



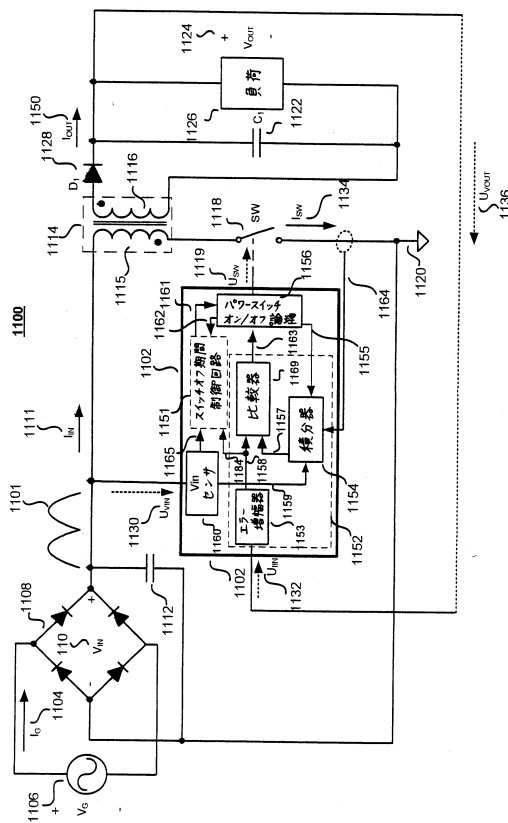
【図 9】



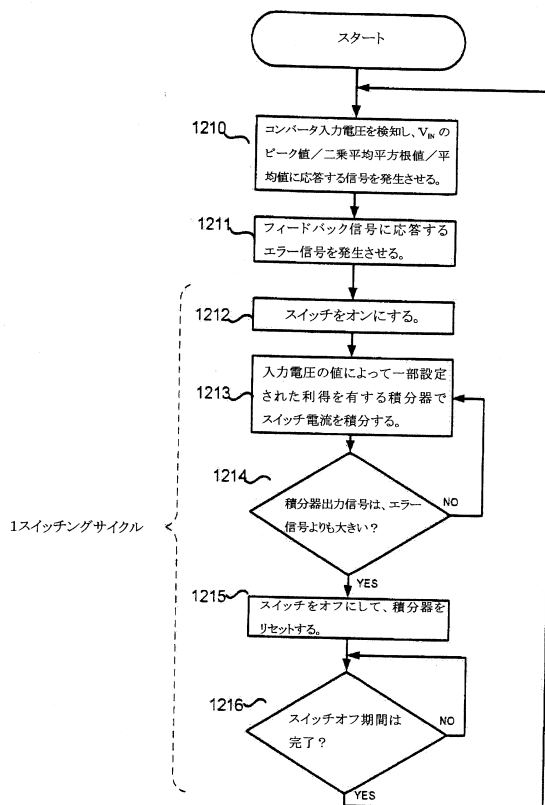
【図 10】



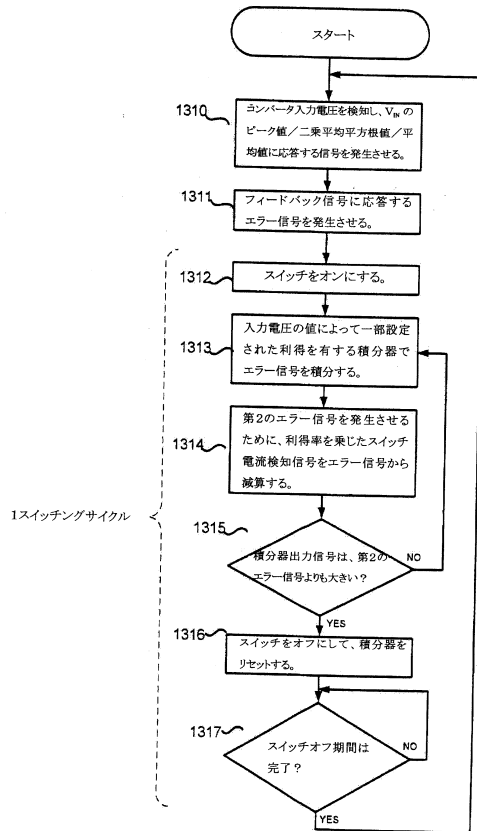
【図 11】



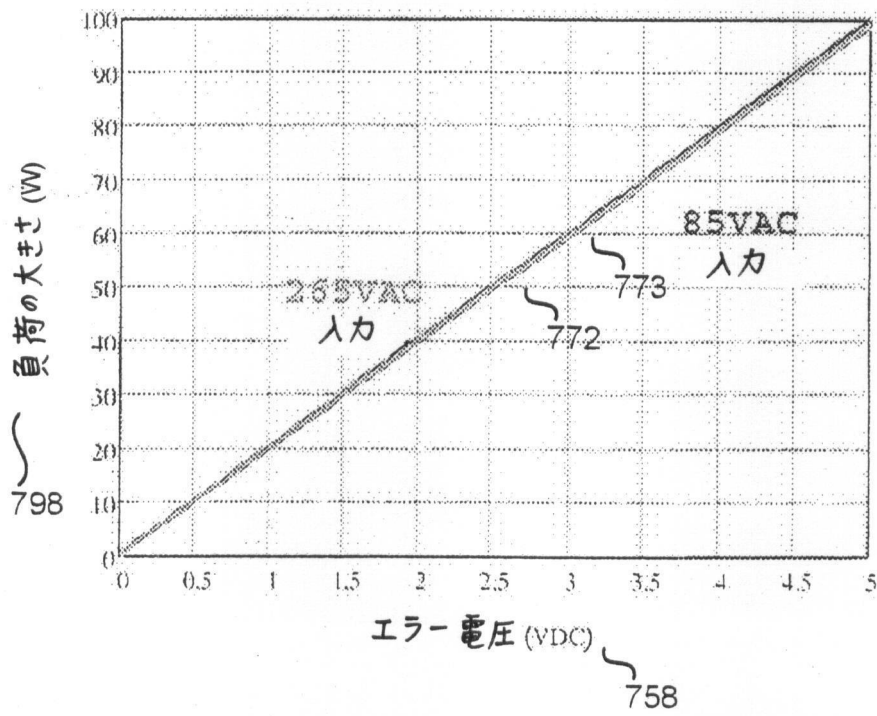
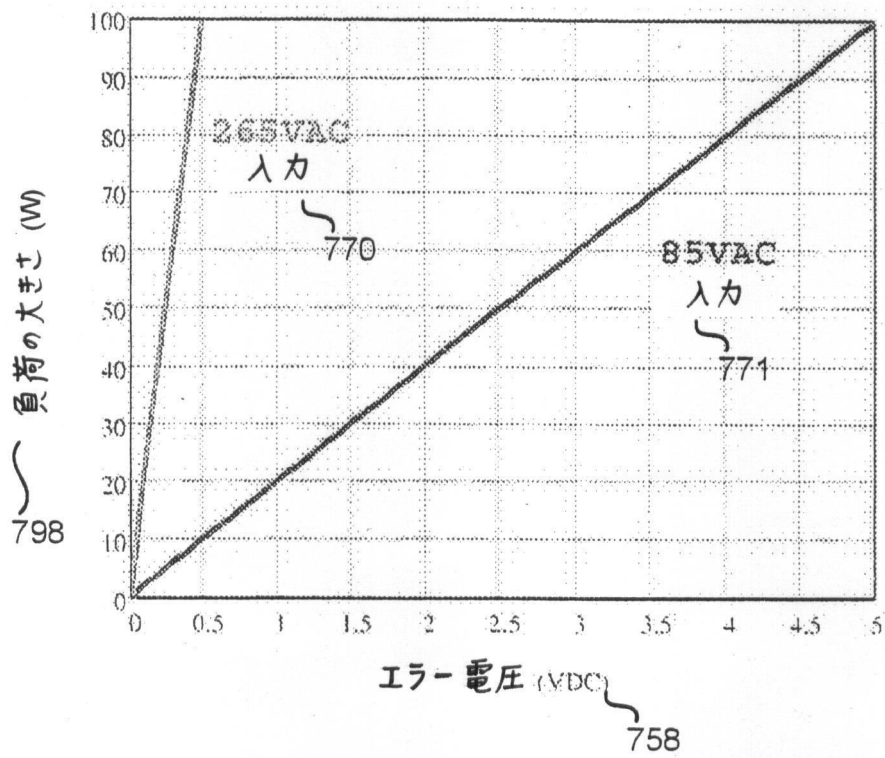
【図 12】



【図 13】



【図7】



フロントページの続き

(74)代理人 100109162

弁理士 酒井 将行

(74)代理人 100111246

弁理士 荒川 伸夫

(74)代理人 100124523

弁理士 佐々木 真人

(72)発明者 ローランド・シルビエ・サン - ピエール

アメリカ合衆国、9 5 1 3 5 カリフォルニア州、サン・ノゼ、リトルワース・ウェイ、4 2 3 3

審査官 神山 貴行

(56)参考文献 特開2 0 0 1 - 3 3 9 9 5 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 2 M 3 / 0 0 ~ 3 / 4 4

H 0 2 M 7 / 0 0 ~ 7 / 4 0