

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-509978

(P2017-509978A)

(43) 公表日 平成29年4月6日(2017.4.6)

(51) Int.Cl.

G06N 7/00 (2006.01)

F I

G06N 7/00 150

テーマコード (参考)

審査請求 未請求 予備審査請求 有 (全 50 頁)

(21) 出願番号 特願2016-553286 (P2016-553286)  
 (86) (22) 出願日 平成27年2月19日 (2015.2.19)  
 (85) 翻訳文提出日 平成28年10月18日 (2016.10.18)  
 (86) 国際出願番号 PCT/US2015/016665  
 (87) 国際公開番号 W02015/127110  
 (87) 国際公開日 平成27年8月27日 (2015.8.27)  
 (31) 優先権主張番号 61/943, 147  
 (32) 優先日 平成26年2月21日 (2014.2.21)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 61/949, 154  
 (32) 優先日 平成26年3月6日 (2014.3.6)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 14/281, 220  
 (32) 優先日 平成26年5月19日 (2014.5.19)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 595020643  
 クゥアルコム・インコーポレイテッド  
 QUALCOMM INCORPORATED  
 アメリカ合衆国、カリフォルニア州 92  
 121-1714、サン・ディエゴ、モア  
 ハウス・ドライブ 5775  
 (74) 代理人 100108855  
 弁理士 蔵田 昌俊  
 (74) 代理人 100109830  
 弁理士 福原 淑弘  
 (74) 代理人 100158805  
 弁理士 井関 守三  
 (74) 代理人 100112807  
 弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】 確率論的スパイキングベイジアンネットワークに関する事象に基づく推論および学習

## (57) 【要約】

事象に基づくベイジアン推論および学習を行う方法は、各ノードにおいて入力事象を受信することを含む。方法は、中間値を得るために入力事象にバイアス重みおよび/または結合重みを加えることも含む。方法は、中間値に基づいてノード状態を決定することをさらに含む。さらに、方法は、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算することを含む。

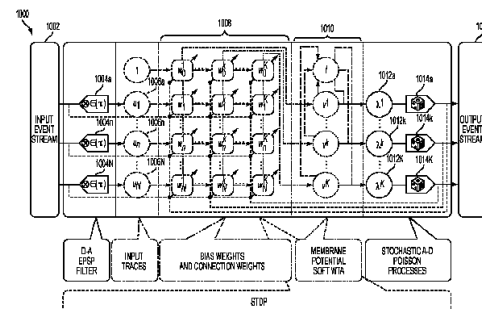


FIG. 10

**【特許請求の範囲】****【請求項 1】**

事象に基づくベイジアン推論および学習を行う方法であって、  
複数のノードのうちの各々において入力事象を受信することと、  
中間値を得るために前記入力事象にバイアス重みおよび／または結合重みを加えることと、  
前記中間値に少なくとも部分的に基づいてノード状態を決定することと、  
確率論的プロセスにより出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算することと、を備える、方法。

**【請求項 2】**

前記入力事象をパルスに変換するために前記入力事象をフィルタリングすることをさらに備える、  
請求項 1 に記載の方法。

**【請求項 3】**

前記入力事象は、入力分布からのサンプルに対応する、  
請求項 1 に記載の方法。

**【請求項 4】**

前記バイアス重みは、事前確率に対応し、前記結合重みは、対数尤度を表す、  
請求項 1 に記載の方法。

**【請求項 5】**

前記ノードは、正規化される、  
請求項 1 に記載の方法。

**【請求項 6】**

前記ノードは、ニューロンを備える、  
請求項 1 に記載の方法。

**【請求項 7】**

前記入力事象は、スパイクトレースを備え、前記出力事象率は、発火率を備える、  
請求項 1 に記載の方法。

**【請求項 8】**

前記プロセスは、前記出力事象率に対応する強度関数を備える、  
請求項 1 に記載の方法。

**【請求項 9】**

前記計算することは、時間に基づいて行われる、  
請求項 1 に記載の方法。

**【請求項 10】**

前記計算することは、事象に基づいて行われる、  
請求項 1 に記載の方法。

**【請求項 11】**

前記決定することは、前記ノード状態を形成するために前記中間値を合計することを備える、  
請求項 1 に記載の方法。

**【請求項 12】**

前記入力事象は、定義された空間における三次元（3D）オブジェクトの二次元（2D）表現を備え、前記出力事象は、前記定義された空間における前記3Dオブジェクトの第3の座標を備える、  
請求項 1 に記載の方法。

**【請求項 13】**

前記入力事象は、少なくとも1つのセンサから供給される、  
請求項 12 に記載の方法。

**【請求項 14】**

10

20

30

40

50

前記少なくとも１つのセンサは、アドレス事象表現カメラである、  
請求項１３に記載の方法。

【請求項１５】

追加の入力事象を提供するためのフィードバックとして前記出力事象を供給することと、

第２の組の中間値を得るために前記追加の入力事象に第２の組の結合重みを加えることと、

前記ノード状態および前記第２の組の中間値に少なくとも部分的に基づいて少なくとも１つの隠れノード状態を計算することと、をさらに備える、

請求項１に記載の方法。

10

【請求項１６】

前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングすることをさらに備える、

請求項１５に記載の方法。

【請求項１７】

前記結合重みは、出力確率行列を備え、前記第２の組の結合重みは、遷移確率行列を備える、

請求項１５に記載の方法。

【請求項１８】

事象に基づくベイジアン推論および学習を行うための装置であって、メモリと、

20

前記メモリに結合された少なくとも１つのプロセッサを備え、前記少なくとも１つのプロセッサは、

複数のノードのうちの各々において入力事象を受信し、

中間値を得るために前記入力事象にバイアス重みおよび／または結合重みを加え、

前記中間値に少なくとも部分的に基づいてノード状態を決定し、および

確率論的プロセスにより出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するように構成される、装置。

【請求項１９】

前記少なくとも１つのプロセッサは、前記入力事象をパルスに変換するために前記入力事象をフィルタリングするようにさらに構成される、

30

請求項１８に記載の装置。

【請求項２０】

前記入力事象は、スパイクトレインを備え、前記出力事象率は、発火率を備える、

請求項１８に記載の装置。

【請求項２１】

前記少なくとも１つのプロセッサは、時間に基づいて前記出力事象率を計算するようにさらに構成される、

請求項１８に記載の装置。

【請求項２２】

40

前記少なくとも１つのプロセッサは、事象に基づいて前記出力事象率を計算するようにさらに構成される、

請求項１８に記載の装置。

【請求項２３】

前記少なくとも１つのプロセッサは、前記ノード状態を形成するために前記中間値を合計することによって前記ノード状態を決定するようにさらに構成される、

請求項１８に記載の装置。

【請求項２４】

前記入力事象は、定義された空間における三次元（３Ｄ）オブジェクトの二次元（２Ｄ）表現を備え、前記出力事象は、前記定義された空間における前記３Ｄオブジェクトの第

50

3 の座標を備える、

請求項 18 に記載の装置。

【請求項 25】

前記入力事象を供給するための少なくとも 1 つのセンサをさらに備える、

請求項 24 に記載の装置。

【請求項 26】

前記少なくとも 1 つのプロセッサは、追加の入力事象を提供するためのフィードバックとして前記出力事象を供給し、

第 2 の組の中間値を得るために前記追加の入力事象に第 2 の組の結合重みを加え、および

10

前記ノード状態および前記第 2 の組の中間値に少なくとも部分的に基づいて少なくとも 1 つの隠れノード状態を計算するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 27】

前記少なくとも 1 つのプロセッサは、前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングするようにさらに構成される、

請求項 26 に記載の装置。

【請求項 28】

前記結合重みは、出力確率行列を備え、前記第 2 の組の結合重みは、遷移確率行列を備える、

20

請求項 27 に記載の装置。

【請求項 29】

事象に基づくベイジアン推論および学習を行うための装置であって、

複数のノードのうちの各々において入力事象を受信するための手段と、

中間値を得るために前記入力事象にバイアス重みおよび / または結合重みを加えるための手段と、

前記中間値に少なくとも部分的に基づいてノード状態を決定するための手段と、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するための手段と、を備える、装置。

【請求項 30】

30

事象に基づくベイジアン推論および学習を行うためのコンピュータプログラム製品であって、

プログラムコードを符号化した非一時的なコンピュータ読み取り可能媒体を備え、前記プログラムコードは、

複数のノードのうちの各々において入力事象を受信するためのプログラムコードと、

中間値を得るために前記入力事象にバイアス重みおよび / または結合重みを加えるためのプログラムコードと、

前記中間値に少なくとも部分的に基づいてノード状態を決定するためのプログラムコードと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するためのプログラムコードと、を備える、コンピュータプログラム製品。

40

【発明の詳細な説明】

【関連出願の相互参照】

【0001】

[0001] 本出願は、2014 年 2 月 21 日に提出された米国仮特許出願第 61/943,147 号、および 2014 年 3 月 6 日に提出された米国仮特許出願第 61/949,154 号の利益を主張するものであり、それらの開示は、ここにおける引用によってそれらの全体が明示で組み入れられている。

【技術分野】

50

## 【 0 0 0 2 】

[0002] 本開示の幾つかの態様は、概して、ニューラルシステム工学に関するものであり、より具体的には、確率論的スパイキングベイジアンネットワークに関する事象に基づく推論および学習のためのシステムおよび方法に関するものである。

## 【 背景技術 】

## 【 0 0 0 3 】

[0003] 相互に結合された人工ニューロンのグループ（すなわち、ニューロンモデル）を備えることができる人工的なニューラルネットワークは、計算デバイスであるかまたは計算デバイスによって実行される方法を表す。人工的なニューラルネットワークは、生物学上のニューラルネットワークにおける対応する構造および／または機能を有することができる。しかしながら、人工的なニューラルネットワークは、伝統的な計算技法が厄介である、非実際的である、または不適切である幾つかの用途に関する革新的で有用な計算技法を提供することができる。人工的なニューラルネットワークは、観測から機能を推論することができるため、該ネットワークは、タスクまたはデータの複雑さが従来の技法を負担のかかるものにする用途において特に有用である。

## 【 発明の概要 】

## 【 0 0 0 4 】

[0004] 本開示の一態様において、方法は、事象に基づくベイジアン推論および学習を行う。方法は、１つのグループのノードの各々において入力事象を受信することを含む。方法は、中間値を得るために入力事象にバイアス重みおよび／または結合重みを加えることも含む。さらに、方法は、中間値に基づいてノード状態を決定することを含む。方法は、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算することをさらに備える。

[0005] 本開示の他の態様において、装置は、事象に基づくベイジアン推論および学習を行う。装置は、メモリと、１つ以上のプロセッサと、を含む。プロセッサは、メモリに結合される。プロセッサは、一組のノードの各々において入力事象を受信するように構成される。プロセッサは、中間値を得るために入力事象にバイアス重みおよび／または結合重みを加えるようにも構成される。さらに、プロセッサは、中間値に基づいてノード状態を決定するように構成される。プロセッサは、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するようにさらに構成される。

[0006] さらに他の態様において、事象に基づくベイジアン推論および学習を行うための装置が開示される。装置は、一組のノードの各々において入力事象を受信するための手段を有する。装置は、中間値を得るために入力事象にバイアス重みおよび／または結合重みを加えるための手段も有する。さらに、装置は、中間値に基づいてノード状態を決定するための手段を有する。さらに、装置は、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するための手段を有する。

[0007] 本開示のさらに他の態様において、事象に基づくベイジアン推論および学習を行うためのコンピュータプログラム製品が開示される。コンピュータプログラム製品は、プログラムコードを符号化（encode）している非一時的なコンピュータ読み取り可能媒体を含む。プログラムコードは、一組のノードの各々において入力事象を受信するためのプログラムコードを含む。プログラムコードは、中間値を得るために入力事象にバイアス重みおよび／または結合重みを加えるためのプログラムコードも含む。さらに、プログラムコードは、中間値に基づいてノード状態を決定するためのプログラムコードを含む。プログラムコードは、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するためのプログラムコードをさらに含む。

[0008] これは、後続する詳細な説明をより良く理解することができるようにするために本開示の特徴および技術上の利点をかなりおおまかに概説している。本開示の追加の特徴および利点が以下において説明される。この開示は、本開示の同じ目的を実行するためのその他の構造を変更または設計するための基礎として容易に利用できることが当業者

10

20

30

40

50

によって認識されるべきである。該同等の構造は、添付される請求項において示される本開示の教示から逸脱するものではないことも当業者によって自覚されるべきである。その構成および動作方法の両方に関して、本開示の特徴を表すと確信される新規の特徴は、さらなる目的および利点とともに、添付される図と関係させて検討されたときに以下の説明からより良く理解されるであろう。しかしながら、各々の図は、例示および説明のみを目的として提供されるものであり、本開示の限界を定義するものであることは意図されないことが明示で理解されるべきである。

【図面の簡単な説明】

【 0 0 0 5 】

【0009】 本開示の特徴、性質、および利点は、同様の参照文字が全体を通じて相応に識別する図面と関連させたときに以下の詳細な説明からより明確になるであろう。

【図 1】 【0010】 図 1 は、本開示の幾つかの態様によるニューロンネットワーク例を示す。

【図 2】 【0011】 図 2 は、本開示の幾つかの態様による計算ネットワーク（ニューラルシステムまたはニューラルネットワーク）の処理ユニット（ニューロン）の例を示す。

【図 3】 【0012】 図 3 は、本開示の幾つかの態様によるスパイク・タイミング依存可塑性（STDP）の例を示す。

【図 4】 【0013】 図 4 は、本開示の幾つかの態様によるニューロンモデルの挙動を定義するための正領域および負領域の例を示す。

【図 5】 【0014】 図 5 は、本開示の幾つかの態様による汎用プロセッサを用いてニューラルネットワークを設計する実装例を示す。

【図 6】 【0015】 図 6 は、本開示の幾つかの態様によるメモリが個々の分散された処理ユニットとインタフェースすることができるニューラルネットワークを設計する実装例を示す。

【図 7】 【0016】 図 7 は、本開示の幾つかの態様による分散されたメモリおよび分散された処理ユニットに基づいてニューラルネットワークを設計する実装例を示す。

【図 8】 【0017】 図 8 は、本開示の幾つかの態様によるニューラルネットワークの実装例を示す。

【図 9】 【0018】 図 9 は、本開示の幾つかの態様によるベイジアンネットワークを例示したブロック図である。

【図 10】 【0019】 図 10 は、本開示の幾つかの態様による事象に基づくベイジアン推論および学習を行うための例示的なアーキテクチャを示したブロック図である。

【図 11】 【0020】 図 11 は、本開示の幾つかの態様による事象に基づくベイジアン推論および学習を行うための例示的なモジュールを示したブロック図である。

【図 12】 【0021】 図 12 は、本開示の幾つかの態様による事象に基づくベイジアン推論および学習を行うためのモジュールを用いたアドレス事象表現（AER）センサのための例示的なアーキテクチャを示したブロック図である。

【図 13A】 【0022】 図 13A は、本開示の幾つかの態様による AER 検知アーキテクチャに関する例示的な用途を示す。

【図 13B】 【0022】 図 13B は、本開示の幾つかの態様による AER 検知アーキテクチャに関する例示的な用途を示す。

【図 13C】 【0022】 図 13C は、本開示の幾つかの態様による AER 検知アーキテクチャに関する例示的な用途を示す。

【図 14A】 【0023】 図 14A は、隠れマルコフモデル（HMM）を例示した概略図である。

【図 14B】 【0024】 図 14B は、本開示の幾つかの態様による HMM に関する事象に基づく推論および学習のための例示的なアーキテクチャを示した高位ブロック図である。

【図 15】 【0025】 図 15 は、本開示の幾つかの態様による HMM に関する事象に基づく推論および学習のための例示的なアーキテクチャを示したブロック図である。

【図 16】 【0026】 図 16 は、本開示の幾つかの態様による事象に基づくベイジアン推論

10

20

30

40

50

および学習を行うための方法を例示する。

【発明を実施するための形態】

【0006】

[0027] 添付される図面と関係させて以下において示される詳細な説明は、様々な構成に関する説明であることが意図されており、ここにおいて説明される概念を実施することができる唯一の構成を表すことは意図されていない。詳細な説明は、様々な概念に関する徹底的な理解を提供することを目的とする具体的な詳細を含む。しかしながら、これらの概念は、これらの具体的な詳細なしに実施可能であることが当業者にとって明らかになるであろう。幾つかの例において、よく知られた構造およびコンポーネントは、該概念を曖昧にすることを避けるためにブロック図の形態で示される。

10

[0028] 教示に基づき、本開示の適用範囲は、独立して実装されるかまたは本開示のいずれかのその他の態様と組み合わせられているかにかかわらず、本開示のあらゆる態様を網羅することが意図されることを当業者は認識すべきである。例えば、装置は、示される態様のうちのあらゆる数を用いて実装することができ、方法は、示される態様のうちのあらゆる数を用いて実行することができる。さらに、本開示の適用範囲は、該装置または示される本開示の様々な態様に加えてのまたは示される本開示の様々な態様以外のその他の構造、機能、または構造と機能を用いて実行される方法を網羅することが意図される。開示される本開示のいずれの態様も、請求項の1つ以上の要素によって具現化することができることが理解されるべきである。

[0029] 単語“例示的な”は、ここでは、“例、実例、または例示”を意味するために使用される。ここにおいて“例示的な”として説明されるいずれの態様も、必ずしもその他の態様よりも好ましいまたは有利であると解釈されるべきでない。

20

[0030] ここにおいては特定の態様が説明されるが、これらの態様の数多くの変形および置換が本開示の適用範囲内にある。好ましい態様の幾つかの利益および利点が述べられているが、本開示の適用範囲は、特定の利益、用途または目標に限定されることは意図されない。むしろ、本開示の態様は、異なる技術、システム構成、ネットワークおよびプロトコルに対して広範囲にわたって適用可能であることが意図され、それらのうちの一部は、図内におけるおよび好ましい態様に関する以下の説明内における例として示される。詳細な説明および図面は、限定するのではなく本開示を単に例示するものであり、本開示適用範囲は、添付される請求項およびそれらの同等物によって定められる。

30

ニューラルシステム例、訓練および動作

[0031] 図1は、本開示の幾つかの態様による複数のレベルのニューロンを有する人工的なニューラルシステム例100を示す。ニューラルシステム100は、シナプス結合（すなわち、フィードフォワード結合）104のネットワークを通じて他のレベルのニューロンに結合された1つのレベルのニューロン102を有することができる。単純化を目的として、図1には2つのレベルのニューロンのみが例示されるが、ニューラルシステムにはそれよりも少ない又は多いレベルのニューロンが存在することができる。ニューロンのうちの一部は、側方結合を通じて同じ層のその他のニューロンに結合することができることが注目されるべきである。さらに、ニューロンのうちの一部は、フィードバック結合を通じて前層のニューロンに結合することができる。

40

[0032] 図1において例示されるように、レベル102内の各ニューロンは、前レベル（図1に示されていない）のニューロンによって生成することができる入力信号108を受信することができる。信号108は、レベル102ニューロンの入力電流を表すことができる。この電流は、膜電位を充電するためにニューロン膜上に蓄積することができる。膜電位がその閾値に達したときに、ニューロンは、発火し、次のニューロンレベル（例えば、レベル106）に伝達されるべき出力スパイクを生成することができる。幾つかのモデル化アプローチ法において、ニューロンは、次のニューロンレベルに信号を連続的に伝達することができる。この信号は、典型的には、膜電位の関数である。該挙動は、ハードウェアおよび/またはソフトウェアにおいてエミュレートまたはシミュレーションす

50

ることができ、以下において説明されるようなアナログおよびデジタル実装を含む。

[0033] 生物のニューロンにおいては、ニューロンが発火したときに生成される出力スパイクは、活動電位と呼ばれる。この電気信号は、相対的に高速で、過渡的な神経インパルスであり、約  $100\text{ mV}$  の振幅および約  $1\text{ ms}$  の持続時間を有する。一連の結合されたニューロンを有するニューラルシステムの特定の実施形態において（例えば、図 1 における 1 つのニューロンレベルから他へのスパイクの伝達）、すべての活動電位は、基本的には、同じ振幅および持続時間を有し、従って、信号内の情報は、振幅ではなく、周波数およびスパイク数、またはスパイク時間のみによって表すことができる。活動電位によって搬送される情報は、スパイク、スパイクしたニューロン、およびその他のスパイクまたはスパイク（複数）に対するスパイク時間によって決定することができる。スパイクの重要性は、以下において説明されるように、ニューロン間の結合に加えられる重みによって決定することができる。

[0034] 1 つのニューロンレベルから他へのスパイクの伝達は、図 1 において例示されるように、シナプス結合（または単に“シナプス”）104 のネットワークを通じて達成することができる。シナプス 104 に対して、レベル 102 のニューロンは、シナプス前ニューロンとみなすことができ、レベル 106 のニューロンは、シナプス後ニューロンとみなすことができる。シナプス 104 は、レベル 102 のニューロンから出力信号（すなわち、スパイク）を受信し、調整可能なシナプス荷重  $w_1(i, i+1)$ 、 $\dots$ 、 $w_p(i, i+1)$  によりそれらの信号をスケーリングすることができ、ここで、 $P$  は、レベル 102 のニューロンとレベル 106 のニューロンと間のシナプス結合の総数であり、 $i$  は、ニューロンレベルのインジケータである。図 1 の例において、 $i$  は、ニューロンレベル 102 を表し、 $i+1$  は、ニューロンレベル 106 を表す。さらに、スケーリングされた信号は、レベル 106 における各ニューロンの入力信号として結合することができる。レベル 106 におけるすべてのニューロンは、対応する結合された入力信号に基づいて出力スパイク 110 を生成することができる。出力スパイク 110 は、（図 1 には示されていない）他のシナプス結合ネットワークを用いて他のニューロンレベルに伝達することができる。

[0035] 生物のシナプスは、シナプス後ニューロンでの興奮性または抑制性（過分極）活動のいずれも調停することができ、および、ニューロン信号を増幅する働きをすることもできる。興奮性信号は、膜電位を脱分極する（すなわち、静止電位に関する膜電位を高くする）。ある閾値を超えて膜電位を脱分極するためにある一定の期間内に十分な興奮性信号が受信される場合は、シナプス後ニューロンにおいて活動電位が発生する。対照的に、抑制性信号は、概して、膜電位を過分極する（すなわち、引き下げる）。抑制性信号は、十分に強い場合は、興奮性信号の和に対抗し、膜電位が閾値に達するのを防止する。シナプス興奮に対抗することに加えて、シナプス抑制は、自発的に能動的なニューロンを強力に制御することができる。自発的に能動的なニューロンとは、例えば、その力学またはフィードバックに起因して、さらなる入力なしでスパイクするニューロンを意味する。これらのニューロンにおける活動電位の自発的な発生を抑制することによって、シナプス抑制は、ニューロンにおける発火パターンを形成することができ、そのことは、概してスカルプチャリング（sculpturing）と呼ばれる。様々なシナプス 104 は、希望される挙動に依存して、興奮性シナプスまたは抑制性シナプスの組み合わせとして働くことができる。

[0036] ニューラルシステム 100 は、汎用プロセッサ、デジタル信号プロセッサ（DSP）、特定用途向け集積回路（ASIC）、フィールドプログラマブルゲートアレイ（FPGA）またはその他のプログラマブルロジックデバイス（PLD）、ディスクリートゲートロジック、ディスクリートトランジスタロジック、ディスクリートハードウェアコンポーネントと、プロセッサによって実行されるソフトウェアモジュール、またはそれらの何らかの組み合わせによってエミュレートすることができる。ニューラルシステム 100 は、広範な用途、例えば、画像およびパターン認識、機械学習、モーター制御、等、において利用することができる。ニューラルシステム 100 内の各ニューロンは、ニュー

10

20

30

40

50



ロン回路として実装することができる。出力スパイクを開始させる閾値まで荷電されたニューロン膜は、例えば、内部を流れる電流を積分するコンデンサとして実装することができる。

[0037] 一態様において、コンデンサは、ニューロン回路の電流積分デバイスとして取り除くことができ、および、より小型のメモリスタ(memristor)素子をその代わりに使用することができる。このアプローチ法は、ニューロン回路において、および、かさばるコンデンサが電流積分器として利用される様々なその他の用途において適用することができる。さらに、シナプス104の各々は、メモリスタ素子に基づいて実装することができる。ここで、シナプス荷重の変化は、メモリスタ抵抗の変化に関連することができる。ナノメートル規模のサイズのメモリスタを用いることで、ニューロン回路の面積を実質的に縮小し、シナプスを実質的に減少させることができ、大規模なニューラルシステムハードウェアの実装をより実用的にすることができる。

10

[0038] ニューラルシステム100をエミュレートするニューラルプロセッサの機能は、ニューロン間の結合の強度を制御することができるシナプス結合荷重に依存することができる。シナプス荷重は、プロセッサがパワーダウンされた後にプロセッサの機能を保存するために非揮発性メモリに格納することができる。一態様において、シナプス荷重メモリは、主ニューラルプロセッサチップから分離された外部のチップに実装することができる。シナプス荷重メモリは、交換可能なメモリカードとしてニューラルプロセッサとは別個にパッケージングすることができる。これは、ニューラルプロセッサに多様な機能を提供することができる。特定の機能は、ニューラルプロセッサに現在取り付けられているメモリカードに格納されたシナプス荷重に基づくことができる。

20

[0039] 図2は、本開示の幾つかの態様による計算ネットワーク(例えば、ニューラルシステムまたはニューラルネットワーク)の処理ユニット(例えば、ニューロンまたはニューロン回路)202の例示的な概略図200を示す。例えば、ニューロン202は、図1からのレベル102および106のニューロンのうちのいずれかに対応することができる。ニューロン202は、複数の入力信号204<sub>1</sub>乃至204<sub>N</sub>を受信することができる。入力信号204<sub>1</sub>乃至204<sub>N</sub>は、ニューラルシステムの外部の信号、または、同じニューラルシステムのその他のニューロンによって生成された信号、または両方であることができる。入力信号は、電流、コンダクタンス、電圧、実数値、および/または複素数値であることができる。入力信号は、固定小数点または浮動小数点表現を有する数値を備えることができる。これらの入力信号は、調整可能なシナプス荷重206<sub>1</sub>乃至206<sub>N</sub>( $W_1$ 乃至 $W_N$ )により信号をスケールするシナプス結合を通じてニューロン202に引き渡すことができ、ここで、Nは、ニューロン202の入力結合の総数であることができる。

30

[0040] ニューロン202は、出力信号208(すなわち、信号Y)を生成するために、スケールされた入力信号を結合し、結合されたスケールされた入力を使用することができる。出力信号208は、電流、コンダクタンス、電圧、実数値、および/または複素数値であることができる。出力信号は、固定小数点または浮動小数点表現を有する数値であることができる。次に、出力信号208は、同じニューラルシステムのその他のニューロンへの入力信号として、または、同じニューロン202への入力信号として、またはニューラルシステムの出力として、伝達することができる。

40

[0041] 処理ユニット(ニューロン)202は、電気回路によってエミュレートすることができる。その入力および出力接続は、シナプス回路との電氣的接続によってエミュレートすることができる。処理ユニット202およびその入力接続および出力接続は、ソフトウェアコードによってエミュレートすることができる。処理ユニット202は、電気回路によってエミュレートすることもでき、その入力接続および出力接続は、ソフトウェアコードによってエミュレートすることができる。一態様において、計算ネットワーク内の処理ユニット202は、アナログ電気回路であることができる。他の態様において、処理ユニット202は、デジタル電気回路であることができる。さらに他の態様において、処理ユニット202は、アナログおよびデジタル構成要素を有する混合信号電気回路

50

であることができる。計算ネットワークは、上記のいずれかの形態の処理ユニットを含むことができる。該処理ユニットを使用する計算ネットワーク（ニューラルシステムまたはニューラルネットワーク）は、広範な用途、例えば、画像およびパターン認識、機械学習、モーター制御、等、において利用することができる。

[0042] ニューラルネットワークの訓練中に、シナプス荷重（例えば、図 1 からの荷重  $w_{1(i, i+1)}$ 、 $\dots$ 、 $w_{p(i, i+1)}$  および / または図 2 からの荷重  $206_1$  乃至  $206_N$ ）は、学習則に従ってランダム値を用いて初期化し、増加または減少させることができる。学習則の例は、スパイク - タイミング依存可塑性（STDP）学習則、Hebb 則、Oja 則、Bienenstock - Copper - Munro（BCM）則、等を含むが、スパイク - タイミング依存可塑性（STDP）学習則、Hebb 則、Oja 則、Bienenstock - Copper - Munro（BCM）則、等に限定されないことを当業者は認識するであろう。幾つかの態様において、荷重は、2 つの値のうちの 1 つに落ち着くまたは収束することができる（すなわち、荷重の 2 モード分布）。この効果は、各シナプス荷重に関するビット数を減少させるために、シナプス荷重を格納しているメモリからの読み取り速度およびメモリへの書き込み速度を上昇させるために、および、シナプスメモリの電力および / またはプロセッサ消費量を低減させるために利用することができる。

10

### シナプスのタイプ

[0043] ニューラルネットワークのハードウェアモデルおよびソフトウェアモデルにおいて、シナプス関連機能の処理は、シナプスのタイプに基づくことができる。シナプスのタイプは、非可塑性シナプス（荷重および遅延の変化なし）、可塑性シナプス（荷重が変化することがある）、構造上の遅延可塑性シナプス（荷重および遅延が変化することがある）、完全可塑性シナプス（荷重、遅延および結合性が変化することがある）、およびそれらの変形（例えば、遅延が変化することがあるが、荷重および結合性の変化なし）であることができる。複数のタイプの利点は、処理を細分できることである。例えば、非可塑性シナプスは、実行されるべき可塑性関数を使用することができない（または、該関数が完了するのを待つ）。同様に、遅延および荷重可塑性を、まとめてまたは別々に、順次にまたは平行して、行うことができる動作に細分することができる。異なるタイプのシナプスは、適用される異なる可塑性のタイプの各々に関して異なるルックアップテーブルまたは公式およびパラメータを有することができる。このように、方法は、シナプスのタイプに関して該当するテーブル、公式、およびパラメータにアクセスする。

20

30

### 【0007】

[0044] スパイク - タイミングに依存する構造上の可塑性をシナプスの可塑性から独立して実行することができるという事実にはさらなる意味合いが存在する。構造上の可塑性は、荷重規模に変化がない場合でも実行することができる（例えば、荷重が最小値または最大値に達している、または何らかのその他の理由で変化されない場合、構造上の可塑性（すなわち、遅延変化量）は、スパイク前 - 後時間差の直接的な関数であることができる）。代替として、構造上の可塑性は、荷重変化量の関数としてまたは荷重または荷重の変化の限度に関連する条件に基づいて設定することができる。例えば、シナプス遅延は、荷重変化が生じたときのみまたは荷重がゼロに達している場合に変化することができ、ただし、荷重が最大値である場合は変化することができない。しかしながら、これらのプロセスを並行させてメモリアクセス数および重複を低減させることができるようにするために独立した機能を有するのが有利であることができる。

40

### シナプス可塑性の決定

[0045] ニューロ可塑性（または、単に“可塑性”）は、脳内のニューロンおよびニューラルネットワークが新しい情報、感覚の刺激、発達、損傷、または機能不良に応答してそれらのシナプス結合および挙動を変えることができることである。可塑性は、生物学における学習と記憶、および計算上の神経科学およびニューラルネットワークにとって重

50

要である。様々な形の可塑性、例えば、（例えば、H e b b i a n理論による）シナプス可塑性、スパイク・タイミング依存可塑性（S T D P）、非シナプス可塑性、活動依存可塑性、構造上の可塑性、およびホメオスタティック可塑性、について研究されてきている。

【0008】

【0046】 S T D Pは、ニューロン間のシナプス結合の強度を調整する学習プロセスである。結合強度は、特定のニューロンの出力および受信された入力スパイク（すなわち、活動電位）の相対的タイミングに基づいて調整される。S T D Pプロセス下では、ある一定のニューロンへの入力スパイクが平均してそのニューロンの出力スパイク直前に発生する傾向がある場合に長期増強（L T P）が生じることができる。次に、その特定の inputs は、多少より強くされる。他方、入力スパイクが平均して出力スパイクの直後に発生する傾向がある場合は長期抑圧（L T D）が生じることができる。次に、その特定の inputs は多少より弱くされ、従って、“スパイク・タイミング依存可塑性”と呼ばれる。従って、シナプス後ニューロンの興奮の原因であると思われる inputs は、将来貢献する可能性がさらにより高くなり、シナプス後スパイクの原因でない inputs は、将来貢献する可能性が低くなる。このプロセスは、最初の組の結合の部分組が残り、他方すべてのその他の影響が意味のないレベルまで低下するまで継続する。

10

【0009】

【0047】 ニューロンは、概して、その inputs のうちの多くが短い期間（すなわち、出力を引き起こす上で十分に累積する）内に発生したときに出力スパイクを生成するため、典型的に残っている inputs の部分組は、時間の点で相関する傾向があったそれらを含む。さらに、出力スパイクの前に発生する inputs は強化されるため、最も早期の十分に累積的な相関関係の指示を提供する inputs が、最終的には、ニューロンへの最後の inputs になる。

20

【0010】

【0048】 S T D P学習則は、シナプス前ニューロンのスパイク時間  $t_{pre}$  とシナプス後ニューロンのスパイク時間  $t_{post}$  との間の時間差（すなわち、 $t = t_{post} - t_{pre}$ ）の関数としてシナプス後ニューロンにシナプス前ニューロンを結合するシナプスのシナプス荷重を有効に好適化することができる。S T D Pの典型的な仕組みは、時間差が正である（シナプス前ニューロンがシナプス後ニューロンの前に発火する）場合はシナプス荷重を増大させ（すなわち、シナプスを増強し）、時間差が負である（シナプス後ニューロンがシナプス前ニューロンの前に発火する）場合はシナプス荷重を低減させる（すなわち、シナプスを抑圧する）ことである。

30

【0011】

【0049】 S T D Pプロセスにおいて、経時でのシナプス荷重の変化は、典型的には、以下によって与えられるように、指数的減衰を用いて達成することができる。

【0012】

【数1】

$$\Delta w(t) = \begin{cases} a_+ e^{-t/k_+} + \mu, & t > 0 \\ a_- e^{t/k_-}, & t < 0 \end{cases}, \quad (1)$$

40

【0013】

ここで、 $k_+$  および  $k_-$ 、 $\text{sign}(t)$  は、正および負のそれぞれの時間差に関する時定数であり、 $a_+$  および  $a_-$  は、対応するスケージングの大きさであり、 $\mu$  は、正の時間差および/または負の時間差に対して適用することができるオフセットである。

【0014】

【0050】 図3は、S T D Pによるシナプス前スパイクおよびシナプス後スパイクの相

50

対的タイミングの関数としてのシナプス荷重変化の例示的な概略図 300 を示す。シナプス前ニューロンがシナプス後ニューロンの前に発火する場合は、グラフ 300 の一部分 302 において例示されるように、対応するシナプス荷重を増大させることができる。この荷重増大は、シナプスの LTP と呼ぶことができる。LTP の量は、シナプス前スパイク時間とシナプス後スパイク時間との間の時間差の関数としてほぼ指数的に低減することがグラフ部分 302 から観察することができる。逆の発火順序は、グラフ 300 の一部分 304 において例示されるように、シナプス荷重を低減させ、シナプスの LTD を引き起こすことができる。

#### 【0015】

[0051] 図 3 のグラフ 300 において例示されるように、負のオフセット  $\mu$  は、STDP グラフの LTP (原因) 部分 302 に対して適用することができる。x 軸 ( $y = 0$ ) の交差点 (point of cross-over) 306 は、層  $i - 1$  からの原因入力に関する相関関係を考慮するために最大の時間のずれと一致するように構成することができる。フレームに基づく入力 (すなわち、スパイクまたはパルスを用意する特定の持続時間のフレームの形態である入力) の場合は、オフセット値  $\mu$  は、フレーム境界を反映させるように計算することができる。フレーム内の第 1 の入力スパイク (パルス) は、シナプス後電位によって直接モデル化されるようにまたはニューラル状態に対する影響の点で経時で減衰するとみなすことができる。フレーム内の第 2 の入力スパイク (パルス) が特定の時間フレームと相関関係にあるかまたは該当するとみなされる場合は、フレーム前後の該当する時間は、その時間フレーム境界で分離し、STDP 曲線の 1 つ以上の部分をオフセットすることによって可塑性の点で異なる形で取り扱うことができ、従って、該当時間内の値は、異なることができる (例えば、1 つのフレームよりも大きい場合は正、1 つのフレームよりも小さい場合は負)。例えば、負のオフセット  $\mu$  は、オフセット LTP に設定することができ、従って、曲線は、実際には、フレーム時間よりも大きい前 - 後時間においてはゼロを下回り、従って、LTP ではなく LTD の一部である。

#### ニューロンモデルおよび動作

[0052] 役に立つスパイクニューロンモデルの設計に関しては幾つかの一般的な原則が存在する。良いニューロンモデルは、2 つの計算領域、すなわち、一致検出 (coincidence detection) および関数計算、の点で豊富な電位挙動を有することができる。さらに、良いニューロンモデルは、時間的コーディングを可能にするための 2 つの要素を有するべきである。すなわち、入力の到着時間は出力時間に影響を与え、一致検出は、狭い時間ウィンドウを有することができる。最後に、計算的に魅力的であるようにするために、良いニューロンモデルは、連続時間における閉形式解 (closed form solution) および安定した挙動を有することができ、ニアアトラクタ (near attractor) と鞍点とを含む。換言すると、役に立つニューロンモデルは、実際のであり、豊富で、現実的で、生物学的に矛盾しない挙動をモデル化するために使用することができ、および、神経回路をエンジニアリングおよびリバースエンジニアリングするために使用することができるモデルである。

#### 【0016】

[0053] ニューロンモデルは、事象、例えば、入力の到着、出力スパイクまたはその他の事象、例えば、内部であるかまたは外部であるか、に依存することができる。豊富な挙動上のレパートリーを達成するために、複雑な挙動を呈することができるステートマシンマシンを望むことができる。入力による貢献 (存在する場合) とは別個に、事象の発生自体がステートマシンに影響を及ぼし、事象に後続する力学を制約する可能性がある場合は、システムの将来の状態は、状態および入力の関数であるだけでなく、状態、事象、および入力の関数でもある。

#### 【0017】

[0054] 一態様において、ニューロン  $n$  は、次の力学によって決定される膜電圧  $v_n(t)$  を有する spiking leaky-integrate-and-fire (

リークを有する積分発火スパイクング) ニューロンとしてモデル化することができる。

【 0 0 1 8 】

【 数 2 】

$$\frac{dv_n(t)}{dt} = \alpha v_n(t) + \beta \sum_m w_{m,n} y_m(t - \Delta t_{m,n}), \quad (2)$$

【 0 0 1 9 】

10

ここで、 $\alpha$  および  $\beta$  は、パラメータであり、 $w_{m,n}$  は、シナプス後ニューロン  $n$  にシナプス前ニューロン  $m$  を結合するシナプスに関するシナプス荷重であり、 $y_m(t)$  は、ニューロン  $n$  の細胞体における到着までの  $t_{m,n}$  に従って樹状突起または軸索遅延によって遅延させることができるニューロンのスパイクング出力である。

【 0 0 2 0 】

[0055] シナプス後ニューロンへの十分な入力が確立される時からシナプス後ニューロンが実際に発火する時までの遅延が存在することが注目されるべきである。力学的スパイクングニューロンモデル、例えば、Izhikevichの単純モデル、では、脱分極閾値  $v_t$  とピークスパイク電圧  $v_{peak}$  との間に差がある場合に時間遅延を被ることがある。例えば、単純モデルにおいて、ニューロン細胞体力学は、電圧および回収に関する微分方程式の対によって決定することができる。

20

すなわち、

【 0 0 2 1 】

【 数 3 】

$$\frac{dv}{dt} = (k(v - v_t)(v - v_r) - u + I) / C, \quad (3)$$

$$\frac{du}{dt} = a(b(v - v_r) - u). \quad (4)$$

30

【 0 0 2 2 】

ここで、 $v$  は、膜電位であり、 $u$  は、膜回収変数であり、 $k$  は、膜電圧  $v$  のタイムスケールを示すパラメータであり、 $a$  は、回収変数  $u$  のタイムスケールを示すパラメータであり、 $b$  は、膜電位  $v$  の閾下変動に対する回収変数  $u$  の感度を示すパラメータであり、 $v$  は、膜静止電位であり、 $I$  は、シナプス電流であり、 $C$  は、膜のキャパシタンスである。このモデルにより、ニューロンは、 $v > v_{peak}$  であるときにスパイクすると定義される。

40

Hunzinger Coldモデル

[0056] Hunzinger Coldニューロンモデルは、非常に様々な神経挙動を複製することができる最小デュアル領域 (regime) スパイクング線形力学的モデルである。モデルの一次元または二次元線形力学は、2つの領域を有することができ、時定数 (およびカップリング) は、領域に依存することができる。閾下領域では、時定数は、規約により負であり、概して生物学的に一致する線形方法で細胞を静止状態に戻す働きをする漏洩チャネル力学を表す。閾上領域における時定数は、規約により正であり、スパイク生成の際にレーテンシーを引き起こす一方で概して細胞をスパイクさせる耐漏洩 (antileaky) チャネル力学を反映する。

[0057] 図4において例示されるように、モデル400の力学は、2つ (またはそれ

50

よりも多い)領域に分割することができる。これらの領域は、負領域402(互換可能な形でleaky-integrate-and-fire(LIF)領域とも呼ばれ、LIFニューロンモデルと混同しないこと)および正領域404(互換可能な形でanti-leaky-integrate-and-fire(LIF)領域とも呼ばれ、LIFニューロンモデルと混同しないこと)と呼ぶことができる。負領域402においては、状態は、将来の事象時に静止に向かう傾向がある(v)。この負領域において、モデルは、概して、時間的入力検出プロパティおよびその他の閾下挙動を呈する。正領域404においては、状態は、スパイクング事象に向かう傾向がある(v<sub>s</sub>)。この正領域において、モデルは、計算プロパティ、例えば、後続する入力事象に依存してスパイクすることのレーテンシーを引き起こす、を呈する。事象に関する力学の公式化およびこれらの2つの領域への力学の分離は、モデルの基本的な特徴である。

10

[0058] 線形デュアル領域二次元力学(状態vおよびu)は、規約によって以下のように定義することができる。

【0023】

【数4】

$$\tau_{\rho} \frac{dv}{dt} = v + q_{\rho} \quad (5)$$

20

$$-\tau_u \frac{du}{dt} = u + r \quad (6)$$

【0024】

ここで、q および r は、カップリングに関する線形変換変数である。

[0059] 記号 は、ここにおいては、特定の領域に関する関係について論じるまたは特定の領域に関する関係を表現するときには、記号 を負領域および正領域のそれぞれに関する符号“-”または“+”に代える規約を有する力学領域を表すために使用される。

30

[0060] モデル状態は、膜電位(電圧)vおよび回復電流uによって定義される。基本形では、領域は、基本的にはモデル状態によって決定される。正確かつ一般的な定義に関して微妙であるが重要である側面が存在するが、当面は、モデルは、電圧vが閾値(v<sub>+</sub>)を上回る場合は正領域にあり、そうでない場合は負領域402にあるとみなすこと。

[0061] 領域に依存する時定数は、負領域時定数である と、正領域時定数である と、を含む。回復電流時定数 u は、典型的には、領域から独立している。便宜上、負領域時定数 は、典型的には、 u がそうであるように、指数および + が概して正になる正領域に関する場合と同じ電圧展開式を使用することができるよう減衰を反映させるために負の量として指定される。

[0062] 2つの状態要素の力学は、ヌルクラインから状態をオフセットする変換によって事象時に結合することができ、ここで、変換変数は以下の通りである。

40

【0025】

【数 5】

$$q_{\rho} = -\tau_{\rho} \beta u - v_{\rho} \quad (7)$$

$$r = \delta(v + \varepsilon) \quad (8)$$

10

【0026】

ここで、 $\beta$ 、 $\tau_{\rho}$ 、 $\varepsilon$  および  $v_{-}$ 、 $v_{+}$  はパラメータである。 $v_{-}$  に関する2つの値は、2つの領域に関する基準電圧に関する基礎である。パラメータ  $v_{-}$  は、負領域に関する基礎電圧であり、膜電位は、概して、負領域では  $v_{-}$  に向かって減衰する。パラメータ  $v_{+}$  は、正領域に関する基礎電圧であり、膜電位は、概して、正領域では  $v_{+}$  から離れる傾向がある。

[0063]  $v$  および  $u$  に関するヌルクラインは、変換変数  $q$  および  $r$  の負によってそれぞれ与えられる。パラメータ  $\beta$  は、 $u$  ヌルクラインの傾きを制御するスケールファクタである。パラメータ  $\tau_{\rho}$  は、典型的には、 $-v_{-}$  に設定される。パラメータ  $\varepsilon$  は、両方の領域における  $v$  ヌルクラインの傾きを制御する抵抗値である。時定数パラメータは、各領域において、指数減衰だけでなくヌルクラインの傾きも制御する。

20

[0064] モデルは、電圧  $v$  が値  $v_{s}$  に達したときにスパイクすると定義することができる。後続して、状態は、(スパイク事象と同じであることができる) リセット事象時にリセットすることができる。

【0027】

【数 6】

$$v = \hat{v}_{-} \quad (9)$$

30

$$u = u + \Delta u \quad (10)$$

ここで  $\hat{v}_{-}$  及び  $\Delta u$  はパラメータである。

リセット電圧  $\hat{v}_{-}$  は典型的には  $v_{-}$  に設定される。

【0028】

[0065] モーメントカップリング (momentary coupling) の原理により、状態 (および、単一の指数項を有する) に関してだけでなく、特定の状態に達する時間に関しても閉形式解が可能である。閉形式状態解は以下の通りである。

40

【0029】

【数 7】

$$v(t + \Delta t) = (v(t) + q_\rho) e^{\frac{\Delta t}{\tau_\rho}} - q_\rho \quad (11)$$

$$u(t + \Delta t) = (u(t) + r) e^{\frac{\Delta t}{\tau_u}} - r \quad (12)$$

【0030】

10

[0066] 従って、モデル状態は、事象、例えば、入力（シナプス前スパイク）または出力（シナプス後スパイク）、の時点のみに更新することができる。動作は、いずれの特定の時点でも行うことができる（入力または出力が存在するかどうかを問わない）。

【0031】

[0067] さらに、モーメントカップリング原理により、シナプス後スパイクの時間を予想することができ、従って、特定の状態に達する時間を反復法または数値法（例えば、オイラー数値法）なしで事前に決定することができる。前の電圧状態  $v_0$  が与えられている場合、電圧状態  $v_f$  に達するまでの時間遅延は以下によって与えられる。

【0032】

【数 8】

20

$$\Delta t = \tau_\rho \log \frac{v_f + q_\rho}{v_0 + q_\rho} \quad (13)$$

【0033】

[0068] スパイクは電圧状態  $v$  が  $v_s$  に達する時間に発生すると定義される場合は、電圧がある所定の状態  $v$  にある時間から測定した場合のスパイクが発生するまでの時間量、または相対的遅延、に関する閉形式解は以下になる。

30

【0034】

【数 9】

$$\Delta t_s = \begin{cases} \tau_+ \log \frac{v_s + q_+}{v + q_+} & v > \hat{v}_+ \text{ の場合} \\ \infty & \text{それ以外} \end{cases} \quad (14)$$

40

ここで  $\hat{v}_+$  は典型的にはパラメータ  $v_+$  に設定されるが、  
その他も変形も可能である。

【0035】

[0069] モデル力学に関する上の定義は、モデルが正領域にあるかまたは負領域にあるかに依存する。述べられるように、カップリングおよび領域は、事象の時点で計算することができる。状態伝播の目的上、領域およびカップリング（変換）変数は、最後の（前の）事象の時点での状態に基づいて定義することができる。スパイク出力時間を後続し

50



て予想する目的上、領域およびカップリング変数は、次の（現在の）事象時点での状態に基づいて定義することができる。

【0036】

[0070] Coldモデルの可能な実装は幾つか存在し、時間の点でのシミュレーション、エミュレーションまたはモデル化を行う。これは、例えば、事象更新モードと、ステップ - 事象更新モードと、ステップ - 更新モードと、を含む。事象更新は、状態が（特定の時点の）事象または“事象更新”に基づいて更新される更新である。ステップ更新は、モデルがある間隔（例えば、1ms）で更新される更新である。これは、反復法または数値法を必ずしも利用しない。事象に基づく実装は、ステップにおいてまたはステップ間で事象が発生した場合のみにモデルを更新することによってまたは“ステップ - 事象”更新によってステップに基づくシミュレータ内での時間が限定された解決時にも可能である。

10

確率論的スパイキングニューラルネットワークに関する事象に基づく推論および学習

[0071] 本開示の態様は、事象に基づくベイジアン推論および学習を行うことが対象である。

【0037】

[0072] 幾つかの態様において、スパイキングニューラルネットワークは、一般的なスパイク応答モデル（SRM）に準拠することができ、および、事象に基づくスパイクタイミング依存可塑性規則を学習のために使用することができる。これらは、神経形態学的ハードウェア設計において実装することができる。提案されるプロセスは完全に事象に基づくため、例えば、アドレス - 事象表現に基づいて、センサからの事象ストリームを処理するのに役立つことができる。

20

【0038】

[0073] 図5は、本開示の幾つかの態様による汎用プロセッサ502を用いた上記の事象に基づくベイジアン推論および学習の実装例500を示す。メモリブロック504には変数（神経信号）、シナプス荷重、計算ネットワーク（ニューラルネットワーク）に関連するシステムパラメータ、遅延、周波数ビン情報、ノード状態情報、バイアス重み情報、結合重み情報、および/または発火率情報を格納することができ、他方、汎用プロセッサ502で実行される命令は、プログラムメモリ506からロードすることができる。本開示の一態様において、汎用プロセッサ502にロードされた命令は、ノードにおいて入力事象を受信し、中間値に基づいてノード状態を決定し、および、確率論的プロセスにより出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するためのコードを備えることができる。

30

【0039】

[0074] 図6は、本開示の幾つかの態様による計算ネットワーク（ニューラルネットワーク）の個々の（分散された）処理ユニット（ニューラルプロセッサ）606と相互接続ネットワーク604を介してインタフェースすることができる前記の事象に基づくベイジアン推論および学習の実装例600を示す。メモリ602には変数（神経信号）、シナプス荷重、計算ネットワーク（ニューラルネットワーク）に関連するシステムパラメータ、遅延、周波数ビン情報、ノード状態情報、バイアス重み情報、結合重み情報、および/または発火率情報を格納することができ、および、メモリ602から相互接続ネットワーク604の接続を介して各処理ユニット（ニューラルプロセッサ）606内にロードすることができる。本開示の一態様において、処理ユニット606は、ノードにおいて入力事象を受信し、中間値を得るために入力事象にバイアス重みおよび結合重みを加え、中間値に基づいてノード状態を決定し、および、確率論的プロセスに従って出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するように構成することができる。

40

[0075] 図7は、上記の事象に基づくベイジアン推論および学習の実装例700を示す。図7において例示されるように、1つのメモリバンク702を計算ネットワーク（ニューラルネットワーク）の1つの処理ユニット704と直接インタフェースすることがで

50

きる。各メモリバンク702は、変数（神経信号）、シナプス荷重、および/または対応する処理ユニット（ニューラルプロセッサ704に関連するシステムパラメータ、遅延、周波数ビン情報、ノード状態情報、バイアス重み情報、結合重み情報、および/または発火率情報を格納することができる。本開示の一態様において、処理ユニット704は、ノードにおいて入力事象を受信し、中間値を得るために入力事象にバイアス重みおよび結合重みを加え、中間値に基づいてノード状態を決定し、および、確率論的プロセスにより出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するように構成することができる。

[0076] 図8は、本開示の幾つかの態様によるニューラルネットワーク800の実装例を示す。図8において例示されるように、ニューラルネットワーク800は、ここにおいて説明される方法の様々な動作を実行することができる複数のローカル処理ユニット802を有することができる。各ローカル処理ユニット802は、ニューラルネットワークのパラメータを格納するローカル状態メモリ804とローカルパラメータメモリ806とを備えることができる。さらに、ローカル処理ユニット802は、ローカルモデルプログラムを格納するためのローカル（ニューロン）モデルプログラム（LMP）メモリ808、ローカル学習プログラムを格納するためのローカル学習プログラムを格納するためのローカル学習プログラム（LLP）メモリ810、およびローカル結合メモリ812を有することができる。さらに、図8において例示されるように、各ローカル処理ユニット802は、ローカル処理ユニットのローカルメモリに関する構成を提供するための構成プロセッサユニット814と、および、ローカル処理ユニット802間でのルーティングを提供するルーティングユニット816と、インタフェースすることができる。

[0077] 一構成において、ニューロンモデルは、ノードにおいて入力事象を受信し、中間値を得るために入力事象にバイアス重みおよび結合重みを加え、中間値に少なくとも部分的に基づいてノード状態を決定し、および、確率論的プロセスにより出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するように構成される。ニューロンモデルは、受信する手段と、加える手段と、決定する手段と、計算する手段と、を含む。一態様において、受信する手段、加える手段、決定する手段、および/または計算する手段は、示される機能を果たすように構成された汎用プロセッサ502、プログラムメモリ506、メモリブロック504、メモリ602、相互接続ネットワーク604、処理ユニット606、処理ユニット704、ローカル処理ユニット802、および/またはルーティング接続処理素子816であることができる。他の構成において、上記の手段は、上記の手段によって示される機能を果たすように構成されたいずれかのモジュールまたはいずれかの装置であることができる。

[0078] 本開示の幾つかの態様により、各ローカル処理ユニット802は、ニューラルネットワークの希望される1つ以上の機能上の特徴に基づいてニューラルネットワークのパラメータを決定し、および、決定されたパラメータがさらに好適化、チューニングおよび更新されるのに応じて希望される機能上の特徴に向けて1つ以上の機能上の特徴を発展させるように構成することができる。

[0079] 図9は、本開示の態様によるベイジアンネットワークを例示したブロック図900である。ベイジアンネットワークは、推理における確率変数の相互依存性の自然な表現を提供することができる。図9を参照し、ノードXおよびYが示される。ノードX（902）およびY（904）は、確率変数を備えることができ、および、XおよびYのある一定の相互依存性を有する有限の一組の状態の離散状態にあることができる。ノードおよびそれらの間での相互依存性は、幾つかの態様においては、スパイキングニューラルネットワークを介して表すことができる。例えば、スパイキングニューラルネットワークは、N個の観測可能な確率変数 $Y = \{1, \dots, N\}$ を受信することができる。本開示の態様により、観測された変数Yに関する遠因（underlying cause） $X = \{1, \dots, K\}$ を決定することができる。

[0080] 図10は、本開示の幾つかの態様による事象に基づくベイジアン推論および学習を行うための例示的なアーキテクチャ1000を示したブロック図である。図10を

10

20

30

40

50

参照し、入力事象ストリーム 1 0 0 2 を受け取り、入力トレース（例えば、1 0 0 6 a 乃至 1 0 0 6 N）を生成するために使用することができる。入力事象ストリーム 1 0 0 2 は、1 本以上の（例えば、N 本の）入力ラインを介して供給することができる。幾つかの態様において、入力ストリームは、入力の配列として構成することができる。例えば、配列の各入力、従って、各入力ライン、は、ディスプレイのピクセルに対応することができる。

[0081] 入力事象ストリーム 1 0 0 2 は、スパイクまたはスパイク事象を備えることができる。入力事象ストリーム内の各スパイクまたはスパイク事象は、観測された変数 Y のサンプルに対応することができる。幾つかの態様において、入力事象ストリーム 1 0 0 2 は、例えば、時間の持続性（time persistence）を提供するためにフィルタ 1 0 0 4 a 乃至 1 0 0 4 N を介してフィルタリングすることができる。フィルタ 1 0 0 4 a 乃至 1 0 0 4 N は、例えば、方形パルスフィルタ、興奮性シナプス後電位（EPSP）フィルタ、またはいずれかのその他のフィルタであることができる。1 つの例示的な態様において、フィルタ（例えば、1 0 0 4 a 乃至 1 0 0 4 N）は、以下のように表すことができる。

【0040】

【数 1 0】

$$\epsilon(\tau) = \begin{cases} t_{\epsilon}^{-1}, & \tau \in [0, t_{\epsilon}) \text{ の場合} \\ 0, & \text{それ以外} \end{cases} \quad (15)$$

【0041】

ここで、 $\epsilon$  は、入力カーネル関数であり、 $t_{\epsilon}$  は、入力カーネル関数のタイムサポート（time support）である。

【0042】

[0082] 入力スパイク事象は、次のように、入力トレース 1 0 0 6 a 乃至 1 0 0 6 N を形成するためにフィルタ 1 0 0 4 a 乃至 1 0 0 4 N と畳み込んで積分することができる。

【0043】

【数 1 1】

$$u_n(t) = \int \epsilon(\tau) \rho_n(t - \tau) d\tau \quad (16)$$

【0044】

ここで、 $\rho_n$  は、N 個の観測が行われる  $y(n)$  のスパイク応答関数である。

[0083] バイアス重み（1 0 0 8 の最上行）および / または結合おもみ（1 0 0 8 の残りの行）は、重みが付けられた入力を形成するために入力トレース 1 0 0 6 に加えることができる。バイアス項を指定してバイアス重みの各々に適用することができる。図 1 0 の例示的なアーキテクチャにおいて、バイアス項は 1 である（図 1 5、要素 1 5 0 6 を参照）。しかしながら、これは単に例示的であるにすぎず、設計上の選好に従って他のバイアス項に置き換えることができる。

[0084] 幾つかの態様において、バイアス重みおよび / または結合重み（1 0 0 8）の各々は、対応する行内の入力トレース（例えば、1 0 0 6 a 乃至 1 0 0 6 N）に加えることができる。例えば、結合重み  $w_1^{-1}$ 、 $w_1^k$ 、および  $w_1^k$  を入力トレース  $u_1$  に加えることができる。

10

20

30

40

50

[0085] ノード状態 1 0 1 0 (例えば、 $v^1$ 、 $v^k$ 、および  $v^K$ ) を決定するために各列内の重み付き入力を合計することができる。幾つかの態様において、ノード状態 1 0 1 0 は、膜電位を備えることができる。ノード状態 1 0 1 0 は、次のように表すことができる。

【 0 0 4 5 】

【 数 1 2 】

$$v^k(t) = w_0^k + \sum_n w_n^k u_n(t) \quad (17)$$

10

【 0 0 4 6 】

ここで、 $k$  は、間隔であり、 $w_0^k$  は、間隔  $k$  に関するバイアス重みである。

【 0 0 4 7 】

[0087] 幾つかの態様において、ノード状態は、例えば、ウィナー・テーク・オール (WTA) またはソフト WTA 方式で正規化を用いて決定することができる。1つの例示的な態様において、ノード状態 1 0 1 0 は、次の正規化式によって正規化することができる。

20

【 0 0 4 8 】

【 数 1 3 】

$$I(t) = -\log \lambda_{\mathcal{X}} + \log \sum_k e^{v^k(t)} \quad (18)$$

【 0 0 4 9 】

30

[0088]

ここで、 $\lambda_{\mathcal{X}}$  は、平均合計発火率に対応する定数である。

[0089] ノード状態 1 0 1 0 は、出力ノード (例えば、1 0 1 2 a、1 0 1 2 k、1 0 1 2 K) を介して出力事象ストリーム 1 0 1 6 を生成するために確率論的過程 (例えば、ポワソン過程) の対象となることができる。幾つかの態様において、確率論的過程または点過程は、出力事象率に対応する強度関数を備えることができる。出力事象率は、ノード状態 1 0 1 0 に基づく事後確率を表すことができる。幾つかの態様において、出力事象率は、時間に基づいて計算することができる。代替として、幾つかの態様において、出力事象率は、事象に基づいて計算することができる。

40

[0090] 幾つかの態様において、出力ノード 1 0 1 2 a 乃至 1 0 1 2 K を介しての出力は、フィルタ 1 0 1 4 a 乃至 1 0 1 4 N を介してフィルタリングすることができる。1つの例示的な態様において、フィルタ 1 0 1 4 a 乃至 1 0 1 4 N は、デジタル出力を提供するためのデジタルフィルタを備えることができる。

[0091] 幾つかの態様において、ノードは、ニューロンであることができる。従って、出力事象ストリーム 1 0 1 6 は、事後確率を表す出力発火率を有するスパイク事象であることができる。すなわち、ニューロンは、ニューロン状態 (例えば、膜電位) の関数である発火の確率を有するスパイクを発火させることができる。例えば、出力ノード (例えば、1 0 1 2 a 乃至 1 0 1 2 K) (そして、従って、出力事象ストリーム) に関する発火率は以下によって与えることができる。

[0092]

50

【 0 0 5 0 】

【 数 1 4 】

$$\lambda^k(t) = e^{v^k(t) - I(t)} \quad (19)$$

【 0 0 5 1 】

[0093] 幾つかの態様において、出力スパイク事象時間は、次のように出力発火率から計算することができる。

10

[0094]

【 0 0 5 2 】

【 数 1 5 】

$$t_{output} = t_{now} + \frac{\xi}{\lambda^k(t)} \quad (20)$$

20

【 0 0 5 3 】

ここで、 $\sim \text{Exp}(1)$  は、率パラメータ 1 を有する指数分布から導き出された乱数である。

【 0 0 5 4 】

[0095] 幾つかの態様において、学習を実装するためにスパイクタイミング依存可塑性 (STDP) 規則を適用することができる。例えば、バイアス重みおよび / または結合重み (1008) の各々は、出力事象ストリーム 1016 (例えば、事後分布からの出力サンプル) に基づいて更新することができる。例えば、STDP 規則は、次のように適用することができる。

【 0 0 5 5 】

30

[0096]

[0097]

【 0 0 5 6 】

【 数 1 6 】

$$\tau \frac{dw_n^k(t)}{dt} = \rho^k(t) \left[ c u_n(t) e^{-w_n^k(t)} - 1 \right] \quad (21)$$

$$\tau_0 \frac{dw_0^k(t)}{dt} = c_0 \rho^k(t) e^{-w_0^k(t)} - 1 \quad (22)$$

40

【 0 0 5 7 】

ここで、 $\eta = r \cdot 10^{-1}$   $t$  および  $\eta_0 = r_0 \cdot 10^{-1}$   $t$  は、学習率  $r$  を制御し、 $c_0$  は、定数である。

【 0 0 5 8 】

[0098] 当然のことであるが、これは、単なる例示であるにすぎず、その他の学習則および / または学習モデルが学習を実装することができる。STDP 学習則を用いること

50

で、バイアスおよび／または結合重みを事象に基づいて更新することができる。例えば、幾つかの態様において、バイアスおよび／または結合重み 1 0 0 8 は、スパイク事象が発生したときに更新することができる。

【 0 0 5 9 】

[0099] 1つの例示的な態様において、アーキテクチャは、事象を検出するように動作させることができる。入力事象の場合は、入力トレース（例えば、入力トレース 1 0 0 6 a 乃至 1 0 0 6 N）は、入力電流とみなすことができる受け取られた入力事象または事象（複数）に基づいて決定することができる。幾つかの態様において、入力電流は、例えば、受け取られた入力事象のタイミングに基づいて決定することができる入力事象オフセットに基づいて増減させることができる。

10

【 0 0 6 0 】

[00100] バイアス重みおよび／または結合重み 1 0 0 8 は、入力電流に加えることができる。入力電流は、ニューロン状態 1 0 1 0 を計算（または更新）するために合計することができる。次に、更新されたニューロン状態 1 0 1 0 は、出力ニューロン 1 0 1 2 a 乃至 1 0 1 2 K に関する発火率を計算するために使用することができる。計算された発火率は、予想される出力事象タイミングを調整または更新することもできる。すなわち、出力ニューロン 1 0 1 2 a 乃至 1 0 1 2 K を介して出力される各事象またはスパイクに関して、更新された発火率に基づいて事象またはスパイクに関する予想されるタイミングを計算および更新することができる。予想される出力事象  $t_{output}$  の前の  $t_{input}$  の時点で入力事象が発生した場合は、ニューロンの瞬間的スパイクレートを  $old$  から  $new$  に変化させ、予想される出力事象時間を次のように更新することができる。

20

【 0 0 6 1 】

【 数 1 7 】

$$\tilde{t}_{output} = t_{input} + \frac{\lambda_{old}}{\lambda_{new}}(t_{output} - t_{input}) \quad (23)$$

30

【 0 0 6 2 】

[00102] 出力事象またはスパイクの場合、バイアス重みおよび／または結合重み（1 0 0 8）は、例えば、上述される S T D P 規則を用いて更新することができる。これで、次の出力事象（例えば、スパイク）を推定することができる。

【 0 0 6 3 】

[00103] このように、図 9 を参照し、Y（9 0 4）をサンプリングすることによって、X（9 0 2）の事前状態を推論することができる。さらに、Y の尤度が与えられている場合は、ある一定の X を与えることができる（例えば、出力ニューロンによって表すことができる）。

【 0 0 6 4 】

40

[00104] 従って、例示的なアーキテクチャ 1 0 0 0 を用いて数多くの用途を実現することができる。該用途は、パターン認識、空間的パターンの時間的系列の学習を含むことができ、ただし、パターン認識、空間的パターンの時間的系列の学習に限定されない。

【 0 0 6 5 】

[00105] 幾つかの態様において、図 1 0 のアーキテクチャは、モジュール化することができる。図 1 1 は、本開示の態様による事象に基づくベイジアン推論および学習を行うための例示的な推論エンジンモジュール 1 1 0 0 を示したブロック図である。幾つかの態様において、推論エンジンモジュール 1 1 0 0 の構成は、図 1 0 のアーキテクチャ 1 0 0 0 のそれに対応することができる。

【 0 0 6 6 】

50

【00106】 図 1 1 を参照し、推論エンジンモジュール 1 1 0 0 は、入力ブロック 1 1 0 2 と、入力トレースブロック 1 0 0 6 と、バイアスおよび結合重みブロック 1 0 0 8 と、結合と、出力ブロック 1 1 1 0 と、を含む。出力ブロックは、図 1 0 を参照して上述されるようにノード 1 0 1 0 および 1 0 1 2 a 乃至 1 0 1 2 K を含むように構成することができる。推論エンジンモジュール 1 1 0 0 は、より大型でより複雑なシステムを構築するために使用することができる。

【 0 0 6 7 】

【00107】 図 1 2 は、本開示の態様による事象に基づくベイジアン推論および学習を行うためのモジュール 1 1 0 0 を用いるアドレス事象表現 (A E R) センサのための例示的なアーキテクチャ 1 2 0 0 を示したブロック図である。図 1 2 において示されるように、A E R センサ 1 2 0 2 a および 1 2 0 2 b (総じて A E R センサ 1 2 0 2 と呼ばれる) は、事象をキャプチャすることができる。2 つの A E R センサが示されているが、これは単なる例示であるにすぎず、1 つ以上の入力を採用することができる。

10

【 0 0 6 8 】

【00108】 キャプチャされた事象は、フィーチャーモジュール (feature module) 1 2 0 4 に供給することができる。フィーチャーモジュール 1 2 0 4 は、図 1 1 の推論エンジンモジュール 1 1 0 0 の形と同様のそれで構成および機能を有することができる。フィーチャーモジュール 1 2 0 4 は、A E R センサ 1 2 0 2 a - 1 2 0 2 b から入力事象ストリームを受け取り、A E R センサ 1 2 0 2 a - 1 2 0 2 b の環境の観測されない特徴に対応する出力事象ストリームを生成することができる。観測されない特徴に関連する追加情報を決定するためにさらなる推論エンジンモジュール (例えば、1 2 0 6 a、1 2 0 6 b、および 1 2 0 6 c であり、総じて推論エンジンモジュール 1 2 0 6 と呼ぶことができる) を組み入れることができる。

20

【 0 0 6 9 】

【00109】 一例において、A E R センサ 1 2 0 2 a - 1 2 0 2 b は、カメラを備えることができる。カメラは、例えば、ある所定の空間におけるオブジェクトの存在をキャプチャするように構成することができる。一例において、カメラは、所定の空間内のオブジェクトの位置に関する 2 D 事象情報を提供することができる。フィーチャーモジュールの出力は、推論エンジンモジュール 1 2 0 6 a、1 2 0 6 b、1 2 0 6 c に供給することができ、推論エンジンモジュール 1 2 0 6 a、1 2 0 6 b、1 2 0 6 c は、所定の空間内のオブジェクトの 3 D 座標の一部分を推論することができる。

30

【 0 0 7 0 】

【00110】 推論エンジンモジュール 1 2 0 6 a 乃至 1 2 0 6 c は、モジュール 1 2 0 6 a 乃至 1 2 0 6 c の推論を向上させるためにスーパーバイザ 1 2 0 8 を介して訓練することができる。本例において、推論エンジンモジュール 1 2 0 6 a 乃至 1 2 0 6 c の推論された座標 (X、Y、Z) を、所定の空間内のオブジェクトの実際のまたは真の位置と比較することができる。幾つかの態様において、バイアスおよび / または結合重みは、モジュール 1 2 0 6 a 乃至 1 2 0 6 c の各々からの推論の精度を向上させるために真の位置の情報に基づいて更新することができる。

【 0 0 7 1 】

40

【00111】 図 1 3 A は、空間 1 3 0 0 を示し、空間内の幾つかの位置に配置された様々なオブジェクトを含む。カメラ (C A M 1 および C A M 2) は、ある所定の 3 D 空間内のオブジェクトの存在を検出することができる。すなわち、幾つかの態様において、カメラによって所定の空間内においてオブジェクトが検出されたときには、カメラは、事象 (例えば、スパイク事象) を生成することができる。図 1 3 B および 1 3 C において、カメラ (例えば、C A M 1 および C A M 2) によって検出されたオブジェクト 1 3 0 2 がそれぞれ示される。各々のカメラは、検出されたオブジェクト 1 3 0 2 に対応する事象ストリームを生成することができる。図 1 3 B および 1 3 C において示されるように、3 D オブジェクト 1 3 0 2 の 2 D (例えば、x および y 座標のみ) 表現 (1 3 1 0 および 1 3 2 0) が事象ストリーム内で表現される。従って、所定の空間内のオブジェクトの各々を正確

50

に表現するために、第 3 の座標（例えば、 $z$  座標）を決定するのが有益であろう。

【0072】

[00112] 図 12 を参照し、AER センサ 1202a および 1202b は、カメラ、例えば、図 13 の CAM1 および CAM2、を備えることができる。従って、カメラを介してキャプチャされた事象は、上述されるように事象に基づくベイジアン推論および学習を行うためのモジュール内に入力することができる。ベイジアン推論および学習のためのモジュール（例えば、推論エンジンモジュール 1100）を用いて、図 13A において示される所定の空間内のオブジェクトの位置（例えば、 $x$ 、 $y$  および  $z$  座標）は、カメラ（例えば、CAM1 および CAM2）を介して提供された入力ストリームから決定することができる。

10

【0073】

[00113] 例えば、CAM1 および CAM2 は、各々、 $64 \times 64$  入力（例えば、図 13B および 13C において示される 1302 の表現）をフィーチャーモジュール 1204 に提供することができる。フィーチャーモジュール 1204 は、例えば、スパイクニューラルネットワークの隠れ層を備えることができる。入力は、例えば、 $4 \times 4$  格子に分割された空間内でカメラ（CAM1 および CAM2）が検知する物に基づくことができる。フィーチャーモジュール 1204 は、2 つの  $64 \times 64$  入力を  $64$  の 3D 空間出力に変換することができる。64 の 3D 空間出力は、上述されるように推論および学習によって、推論エンジンモジュール 1206a 乃至 206c によって受信される。推論エンジンモジュール 1206a 乃至 206c は、上述されるように推論および学習によって、幾つかの座標、例えば、各次元において 4 つ、に出力を量子化することができる。このようにして、2D AER カメラ（例えば、図 13 の CAM1 および CAM2）のみを用いて 3D ビジョンを実現することができる。各座標に関する  $64 \times 64$  入力、64 の特徴および 4 つの出力が説明されるが、本開示は、その数には限定されない。本 3D ビジョン例においては、モジュールの各々でバイアス重みブロックは使用されない。

20

【0074】

[00114] 幾つかの態様において、モジュールは、オブジェクトの真の位置（例えば、 $x$ 、 $y$  および  $z$  座標）を訓練するためにスーパーバイザ 1208（例えば、 $S_x$ 、 $S_y$  および  $S_z$ ）を介して提供することができる実際のオブジェクト位置を用いて訓練することができる。推論エンジンモジュール 1206a 乃至 206c が訓練された時点で、スーパーバイザをディスエーブルにすることができ、推論エンジンモジュール 1206a 乃至 206c は、スーパーバイザ 1208 なしで操作することができる。

30

【0075】

[00115] 幾つかの態様において、事象に基づく推論および学習のためのアーキテクチャは、隠れマルコフモデルの学習のために構成することができる。マルコフモデルは、状態が非決定論的な方法で前の状態に依存するプロセスをモデル化する確率論的モデルである。隠れマルコフモデル（HMM）では、状態は、部分的のみに観測可能である。

【0076】

[00116] 図 14A は、隠れマルコフモデルを例示した概略図 1400 である。図 14A を参照し、確率変数  $X_t \in \{1, \dots, K\}$  が隠されており、確率変数  $Y_t \in \{1, \dots, N\}$  が可視である。 $\{X_t\}$  および  $\{Y_t\}$  は、次の依存性を有する。

40

$X_t, Y_t$  出力確率行列  $P(Y_t = n | X_t = k)$  に基づく

$X_{t-1}, X_t$  遷移確率行列  $P(Y_t = k | X_{t-1} = k')$  に基づく

[00117] 出力確率は、ある特定の時間における隠れ変数（ $X_t$ ）の状態が与えられている場合にその時間における観測された変数（ $Y_t$ ）の分布を決定する。他方、遷移確率は、時間  $t-1$  における隠された状態が与えられている場合に時間  $t$  における隠された状態をどのようにして選択することができるかを制御する。

50



[00118] 図 1 4 B は、本開示の態様による隠れマルコフモデルに関する事象に基づく推論および学習のための例示的なアーキテクチャを示した高位ブロック図である。図 1 4 B において示されるように、アーキテクチャは、推論エンジンモジュール 1 4 5 2 を含むことができ、推論エンジンモジュール 1 4 5 2 は、理解および説明を容易にすることを目的として、Y をモジュール入力としておよび X ^ をモジュール出力として示す ( X ^ は、X の推定値である )。幾つかの態様において、Y から X ^ への入力は瞬間的であることができる。X ^ 出力は、フィードバック経路または反復結合 1 4 5 8 を介してのモジュールへの入力であることもできる。フィードバック経路 1 4 5 8 は、遅延が生じることがある。図 1 4 B において示されるように、遅延は、1 つの期間であることができる。当然のことであるが、これは単なる例示であるにすぎず、限定するものではない。Y から X ^ への結合は、バックワード結合 ( backward connection ) であり、X ^ からのフィードバック結合 1 4 5 8 は、フォワード結合 ( forward connection ) であることが注目される。

10

[00119] 図 1 5 は、本開示の態様による隠れマルコフモデルに関する事象に基づく推論および学習のための例示的なアーキテクチャ 1 5 0 0 を示したブロック図である。図 1 5 を参照し、例示的なアーキテクチャ 1 5 0 0 は、図 1 0 に関して上述されるコンポーネントに類似するコンポーネントを含む。

[00120] 入力事象ストリーム 1 5 0 2 は、入力であり ( 図 1 5 の左上を参照 )、入力トレース {  $u_n$  } ( 例えば、1 5 0 6 a、1 5 0 6 n、1 5 0 6 N ) を生成するために使用することができる。ノード 1 5 1 0 に関するノード状態を決定するためにバイアス重みおよび / または結合重みを入力トレースに加えて合計することができる。他方、ノード状態は、出力ノード 1 5 1 2 a 乃至 1 5 1 2 K に関する発火率を計算するためにおよび出力事象ストリーム 1 5 1 6 を生成するために使用することができる。図 1 4 B と同様に、出力事象ストリーム 1 5 1 6 は、フィードバック経路 1 5 1 8 を介して入力として供給することができる。

20

[00121] 幾つかの態様において、入力フィルタ ( ) を出力事象ストリーム 1 5 1 6 に適用することができる。入力トレース {  $u_n$  } ( 例えば、1 5 0 6 a、1 5 0 6 n、1 5 0 6 N ) は、図 1 4 A において示されるように Y からの入力に対応することができる。幾つかの態様において、結合重み {  $w_m^k$  } は、全体で、出力確率行列として働くことができる。幾つかの態様において、結合重み {  $w_n^k$  } は、以下によって与えることができる対数出力確率を備えることができる。

30

【 0 0 7 7 】

【 数 1 8 】

$$w_n^k = \log P(Y_t = n | X_t = k) + C \quad (24)$$

【 0 0 7 8 】

ここで、C は定数である。

[00122] 出力は、X に対応することができる ( 図 1 4 A 参照 )、フィードバック経路 1 5 1 8 を介して供給し、入力トレース {  $u^k$  } ( 例えば、1 5 0 6 z、1 5 0 6 k、1 5 0 6 K ) を生成するために使用することができる。幾つかの態様において、入力フィルタ ( ) ( 例えば、1 5 0 4 z、1 5 0 4 k、および 1 5 0 4 K ) は、( ) の時間遅延バージョンとして構成することができ、従って、( - 1 ) = ( ) である。従って、入力トレース {  $u^k$  } ( 例えば、1 5 0 6 z、1 5 0 6 k、1 5 0 6 K ) は、入力トレース {  $u_n$  } ( 例えば、1 5 0 6 a、1 5 0 6 n、1 5 0 6 N ) と対照的に 1 つの時間ステップだけ遅延されることがある。

40

[00123] 幾つかの態様において、結合重み {  $w^{k'k}$  } ( 1 5 0 8 の最下部の 3 つの行 ) は、全体として、遷移確率行列として働くことができる。幾つかの態様において、結合重み {  $w^{k'k}$  } は、以下によって与えることができる対数遷移確率を備えることが

50

できる。

【 0 0 7 9 】

【 数 1 9 】

$$w^{kk'} = \log P(X_t = k | X_{t-1} = k') + C \quad (25)$$

【 0 0 8 0 】

ここで、Cは定数である。

[00124] このようにして、事象に基づく推論および学習のためのアーキテクチャは、隠れ変数の状態を決定するように構成することができ、従って、隠れマルコフモデルを解くために動作させることができる。

10

[00125] 図 1 6 は、本開示の態様による事象に基づくベイジアン推論および学習を行うための方法 1 6 0 0 を例示する。ブロック 1 6 0 2 において、プロセスは、ノードにおいて入力事象を受け取る。ノードは、ソフトウェアオブジェクト、ニューロン、ハードウェアモジュール、プロセッサで動作するソフトウェア、スパイクングニューラルネットワーク、等であることができる。

[00126] 幾つかの態様において、入力事象は、入力分布からのサンプルに対応することができる。さらに、幾つかの態様において、入力事象は、それらをパルスに変換するためにフィルタリングすることができる。例えば、入力事象は、方形パルスフィルタを用いてフィルタリングすることができる。

20

[00127] ブロック 1 6 0 4 において、プロセスは、中間値を得るために入力事象にバイアス重みおよび結合重みを加える。ブロック 1 6 0 6 において、プロセスは、中間値に基づいてノード状態を決定する。幾つかの態様において、ノード状態は、中間値を合計することによって決定することができる。

[00128] ブロック 1 6 0 8 において、プロセスは、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算する。

[00129] さらに、ブロック 1 6 1 0 において、プロセスは、対数尤度を表すバイアス重みおよび / または結合重みを更新するために S T D P 規則を適用する。幾つかの態様において、バイアス重みは、事後確率に対応することができ、結合重みは、対数尤度を表すことができる。

30

[00130] 幾つかの態様において、プロセスは、隠れマルコフモデルをさらに解くことができる。例えば、プロセスは、追加の入力事象を提供するためのフィードバックとして出力事象を供給することをさらに含むことができる。プロセスは、第 2 の組の中間値を得るために追加の入力事象に第 2 の組の結合重みを加えることを含むこともできる。プロセスは、ノード状態および中間値の第 2 の組に基づいて隠れノード状態を計算することをさらに含むことができる。幾つかの態様において、追加の入力事象は、追加の入力事象が時間的に遅延されるようにするためにフィルタリングすることができる。

[00131] 上述される方法の様々な動作は、対応する機能を実行することが可能なあらゆる適切な手段によって行うことができる。手段は、様々なハードウェアおよび / またはソフトウェアコンポーネントおよび / またはモジュールを含むことができ、回路、特定用途向け集積回路 ( A S I C )、またはプロセッサを含み、ただし、回路、特定用途向け集積回路 ( A S I C )、またはプロセッサに限定されない。概して、図において例示される動作が存在する場合は、それらの動作は、同様の数字を有する対応する手段プラス機能 ( m e a n s - p l u s - f u n c t i o n ) コンポーネントを有することができる。

40

[00132] ここで使用される場合において、用語 “ 決定する ” は、非常に様々な行動を包含する。例えば、“ 決定する ” は、計算すること、演算すること、処理すること、導き出すこと、調査すること、検索すること ( 例えば、テーブル、データベース又は他のデータ構造における検索 )、確認すること、等を含むことができる。さらに、“ 決定する ” は、受信すること ( 例えば、情報を受信する )、アクセスすること ( 例えば、メモリ内の

50

データにアクセス)、等を含むことができる。さらに、“決定する”は、解決すること、選抜すること、選択すること、確立すること、等を含むことができる。

[00133] ここで使用されるばあいにおいて、項目のリストのうちの“少なくとも1つの”を指す句は、それらの項目のあらゆる組み合わせを意味し、単数を含む。一例として、“a、b、またはcのうちの少なくとも1つの”は、a、b、c、a - b、a - c、b - c、およびa - b - cを網羅することが意図される。

[00134] 本開示と関係させて説明される様々な例示的な論理ブロック、モジュール、および回路は、ここにおいて説明される機能を果たすように設計された汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ信号(FPGA)、その他のプログラマブル論理デバイス、ディスクリットゲートロジック、ディスクリットトランジスタロジック、ディスクリットハードウェアコンポーネント、又はそれらのあらゆる組合せ、を用いて実装又は実行することが可能である。汎用プロセッサはマイクロプロセッサであることができるが、代替においては、プロセッサは、市販のどのようなプロセッサ、コントローラ、マイクロコントローラ、又はステートマシンであってもよい。プロセッサは、コンピューティングデバイスの組合せ、例えば、DSPと、1つのマイクロプロセッサとの組合せ、複数のマイクロプロセッサとの組合せ、DSPコアと関連する1つ以上のマイクロプロセッサとの組合せ、又はあらゆるその他の構成、として実装することもできる。

[00135] 本開示と関係させて説明される方法又はアルゴリズムのステップは、直接ハードウェア内において、プロセッサによって実行されるソフトウェアモジュール内において、又はそれらの2つの組み合わせ内において具現化することができる。ソフトウェアモジュールは、当業界において知られるあらゆる形態の記憶媒体において常駐することができる。使用することができる記憶媒体の幾つかの例は、ランダムアクセスメモリ(RAM)、読み取り専用メモリ(ROM)、フラッシュメモリ、消去可能プログラマブル読み取り専用メモリ(EPROM)、電氣的消去可能プログラマブル読み取り専用メモリ(EEPROM(登録商標))、レジスタ、ハードディスク、取り外し可能なディスク、CD-ROM、等を含む。ソフトウェアモジュールは、単一の命令、または数多くの命令を備えることができ、および、幾つかの異なるコードセグメントにわたって、異なるプログラム間で、および複数の記憶媒体にわたって分散させることができる。記憶媒体は、プロセッサが記憶媒体から情報を読み出すこと及び記憶媒体に情報を書き込むことができるような形でプロセッサに結合することができる。代替においては、記憶媒体は、プロセッサと一体化することができる。

[00136] ここにおいて開示される方法は、説明される方法を達成するための1つ以上のステップまたは行動を備える。方法のステップおよび/または行動は、請求項の範囲から逸脱することなしに互換可能である。換言すると、ステップまたは行動の特定の順序が指定されないかぎり、特定のステップおよび/または行動の順序および/または使用は、請求項の範囲から逸脱せずに変更することができる。

[00137] ここにおいて説明される機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらのいずれかの組み合わせにおいて実装することができる。ハードウェアにおいて実装される場合は、ハードウェア構成例は、デバイス内の処理システムを備えることができる。処理システムは、バスアーキテクチャで実装することができる。バスは、処理システムの特定の用途および全体的なシステム上の制約事項に依存してあらゆる数の相互接続バスおよびブリッジを含むことができる。バスは、プロセッサと、機械読み取り可能媒体と、バスインタフェースと、を含む様々な回路をひとつにリンクすることができる。バスインタフェースは、とりわけ、バスを介して処理システムにネットワークアダプタを接続するために使用することができる。ネットワークアダプタは、信号処理機能を実装するために使用することができる。幾つかの態様に関して、ユーザインタフェース(例えば、キーパッド、ディスプレイ、マウス、ジョイスティック、等)もバスに接続することができる。バスは、様々なその他の回路、例えば、タイミングソース、周辺機器、電圧調整器、電力管理回路、等、もひとつにリンクすることができ、それらは当業者界に

10

20

30

40

50

においてよく知られており、従って、これ以上は説明されない。

【00138】 プロセッサは、バスおよび一般的な処理を管理するのを担当することができる。機械読み取り可能媒体に格納されたソフトウェアの実行を含む。プロセッサは、1つ以上の汎用および/または専用プロセッサとともに実装することができる。例は、マイクロプロセッサと、マイクロコントローラと、DSPプロセッサと、ソフトウェアを実行することができるその他の回路と、を含む。ソフトウェアとは、命令、データ、またはそれらのあらゆる組み合わせ

を意味すると広義で解釈するものとし、ソフトウェア、ファームウェア、ミドルウェア、マイクロコード、ハードウェア記述言語、またはその他のいずれとして呼ばれるかを問わない。機械読み取り可能媒体は、例として、ランダムアクセスメモリ(RAM)、フラッシュメモリ、読み取り専用メモリ(ROM)、プログラマブル読み取り専用メモリ(PROM)、消去可能プログラマブル読み取り専用メモリ(EPROM)、電氣的消去可能プログラマブル読み取り専用メモリ(EEPROM)、レジスタ、磁気ディスク、光ディスク、ハードドライブ、またはあらゆるその他の適切な記憶媒体、またはそれらのあらゆる組み合わせを含むことができる。機械読み取り可能媒体は、コンピュータプログラム製品において具現化することができる。コンピュータプログラム製品は、パッケージング材料を備えることができる。

【0081】

【00139】 ハードウェア実装において、機械読み取り可能媒体は、プロセッサから分離された処理システムの一部であることができる。しかしながら、当業者が容易に認識するように、機械読み取り可能媒体、またはそのいずれかの部分は、処理システムの外部に存在することができる。例として、機械読み取り可能媒体は、送信ライン、データによって変調されるキャリア、および/またはデバイスから分離されたコンピュータ製品を含むことができ、それらのすべては、バスインタフェースを通じてプロセッサによってアクセスすることができる。代替として、またはさらに加えて、機械読み取り可能媒体、またはそのいずれかの部分は、キャッシュおよび/または汎用レジスタファイルの場合のように、プロセッサと一体化することができる。論じられる様々なコンポーネント、例えば、ローカルコンポーネント、は、特定の場所を有するとして説明することができるが、それらは、様々な形で構成することもでき、例えば、幾つかのコンポーネントは、分散型コンピューティングシステムの一部として構成される。

【0082】

【00140】 処理システムは、プロセッサ機能を提供する1つ以上のマイクロプロセッサおよび機械読み取り可能媒体の少なくとも一部分を提供する外部メモリを有する汎用処理システムとして構成することができる。すべては、外部のバスアーキテクチャを通じてその他の支援回路とひとつにリンクされる。代替として、処理システムは、ここにおいて説明されるニューロンモデルおよびニューラルシステムモデルを実装するための1つ以上の神経形態学的プロセッサを備えることができる。他の代替として、処理システムは、プロセッサ、バスインタフェース、ユーザインタフェース、支援回路、および単一のチップ内に組み入れられた機械読み取り可能媒体の少なくとも一部分を有する特定用途向け集積回路(ASIC)とともに、または、1つ以上のフィールドプログラマブルゲートアレイ(FPGA)、プログラマブルロジックデバイス(PLD)、コントローラ、ステートマシン、ゲートド(gated)ロジック、ディスクリートハードウェアコンポーネント、または、この開示全体を通じて説明される様々な機能を実行することができる回路のあらゆる組み合わせとともに、実装することができる。当業者は、特定の用途および全体的なシステムに対して課せられた全体的な設計上の制約事項に依存して処理システムに関する説明される機能を実装するための最良の方法を認識するであろう。

【0083】

【00141】 機械読み取り可能媒体は、幾つかのソフトウェアモジュールを備えることができる。ソフトウェアモジュールは、プロセッサによって実行されたときに、様々な機能を実行することを処理システムに行わせる命令を含む。ソフトウェアモジュールは、送信

10

20

30

40

50

モジュールと、受信モジュールと、を含むことができる。各ソフトウェアモジュールは、単一の記憶デバイス内に常駐することまたは複数の記憶デバイスにわたって分散させることができる。例として、ソフトウェアモジュールは、トリガリング事象が発生したときにハードドライブからRAM内にロードすることができる。ソフトウェアモジュールの実行中には、プロセッサは、アクセス速度を上げるために命令の一部をキャッシュ内にロードすることができる。次に、1つ以上のキャッシュラインをプロセッサによる実行のために一般的レジスタファイル内にロードすることができる。以下のソフトウェアモジュールの機能を参照するときに、該機能は、そのソフトウェアモジュールからの命令を実行するときにプロセッサによって実装される。

【0084】

[00142] ソフトウェアにおいて実装される場合は、これらの機能は、コンピュータ読み取り可能媒体において1つ以上の命令またはコードとして格納することまたは送信することができる。コンピュータ読み取り可能媒体は、コンピュータ記憶媒体と、1つの場所から他へのコンピュータプログラムの転送を容易にするあらゆる媒体を含む通信媒体と、の両方を含む。記憶媒体は、コンピュータによってアクセス可能なあらゆる利用可能な媒体であることができる。一例として、および限定することなしに、該コンピュータ読み取り可能媒体は、RAM、ROM、EEPROM、CD-ROM又はその他の光学ディスク記憶装置、磁気ディスク記憶装置またはその他の磁気記憶デバイス、または、希望されるプログラムコードを命令またはデータ構造の形態で搬送または格納するために用いることができおよびコンピュータによってアクセス可能なその他の媒体、を備えることができる。さらに、いずれの接続も、コンピュータ読み取り可能媒体であると適切に呼ばれる。例えば、ソフトウェアが、同軸ケーブル、光ファイバケーブル、より対線、デジタル加入者ライン(DSL)、又は無線技術、例えば、赤外線、無線、及びマイクロ波、を用いてウェブサイト、サーバ、又はその他の遠隔ソースから送信される場合は、その同軸ケーブル、光ファイバケーブル、より対線、DSL、または無線技術、例えば赤外線、無線、及びマイクロ波、は、媒体の定義の中に含まれる。ここにおいて用いられるときのディスク(disk及びdisc)は、コンパクトディスク(CD)(disc)と、レーザーディスク(登録商標)(disc)と、光ディスク(disc)と、デジタルバーサタイルディスク(DVD)(disc)と、フロッピー(登録商標)ディスク(disk)と、ブルーレイディスク(disc)と、を含み、ここで、diskは通常は磁氣的にデータを複製し、discは、レーザを用いて光学的にデータを複製する。従って、幾つかの態様において、コンピュータ読み取り可能媒体は、非一時的なコンピュータ読み取り可能媒体(例えば、有形の媒体)を備えることができる。さらに、その他の態様に関して、コンピュータ読み取り可能媒体は、一時的なコンピュータ読み取り可能媒体(例えば、信号)を備えることができる。上記の組み合わせも、コンピュータ読み取り可能媒体の適用範囲内に含まれるべきである。

【0085】

[00143] 従って、幾つかの態様は、ここにおいて提示される動作を行うためのコンピュータプログラム製品を備えることができる。例えば、該コンピュータプログラム製品は、命令が格納されている(および/または符号化されている)コンピュータ読み取り可能媒体を備えることができ、命令は、ここにおいて説明される動作を行うために1つ以上のプロセッサによって実行可能である。幾つかの態様に関して、コンピュータプログラム製品は、パッケージング材料を含むことができる。

【0086】

[00144] さらに、ここにおいて説明される方法および技法を実行するためのモジュールおよび/またはその他の該当する手段は、ユーザ端末および/または基地局によって適宜ダウンロードすることおよび/または別の方法で入手することができることが認識されるべきである。例えば、該デバイスは、ここにおいて説明される方法を実行するための手段の移動を容易にするためにサーバに結合することができる。代替として、ここにおいて説明される様々な方法は、記憶手段(例えば、RAM、ROM、物理的記憶媒体、例え

10

20

30

40

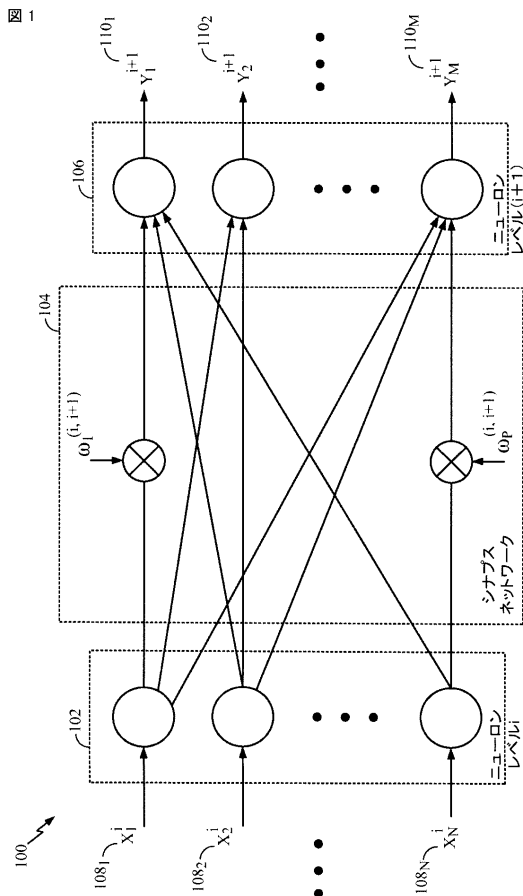
50

ば、コンパクトディスク（ＣＤ）またはフロッピーディスク、等）を介して提供することができ、従って、ユーザ端末および／または基地局は、デバイスに記憶手段を結合または提供した時点で様々な方法入手することができる。さらに、ここにおいて説明される方法および技法をデバイスに提供するためのあらゆるその他の適切な技法を利用することができる。

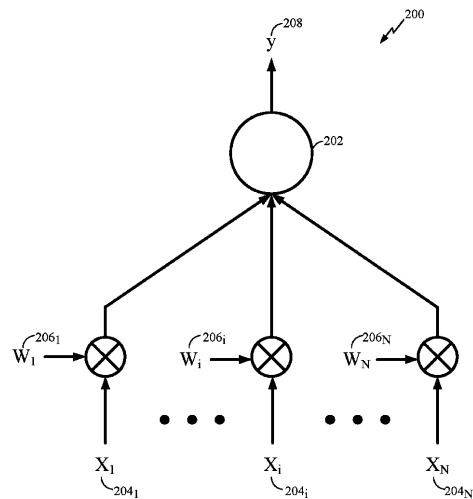
【 0 0 8 7 】

[00145] 請求項は、上記の正確な構成およびコンポーネントに限定されないことが理解されるべきである。請求項の範囲から逸脱することなしに上述される方法および装置の配置、動作、および詳細の様々な修正、変更および変形を行うことができる。

【 図 1 】



【 図 2 】



【図 3】

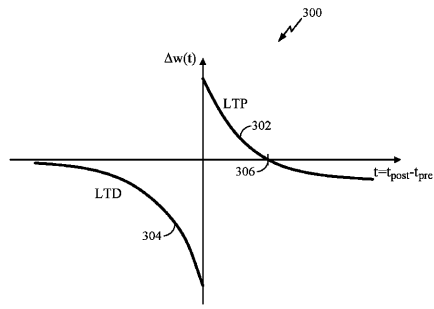


FIG. 3

【図 4】

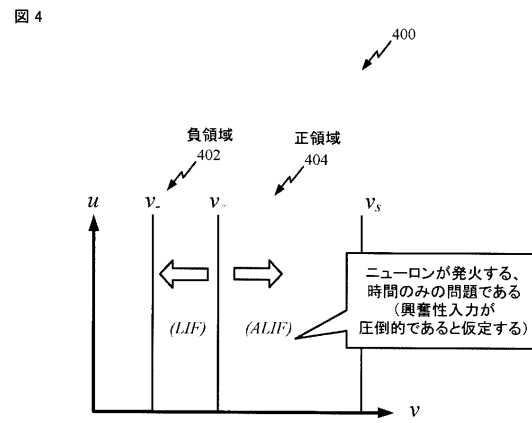


FIG. 4

【図 5】

図 5

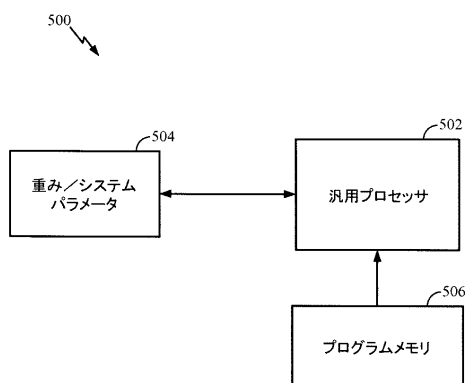


FIG. 5

【図 6】

図 6

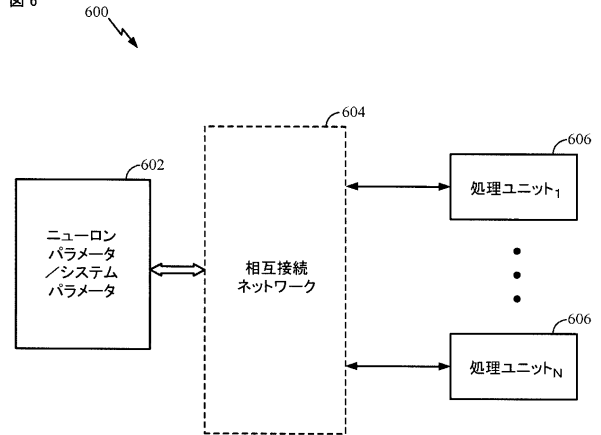
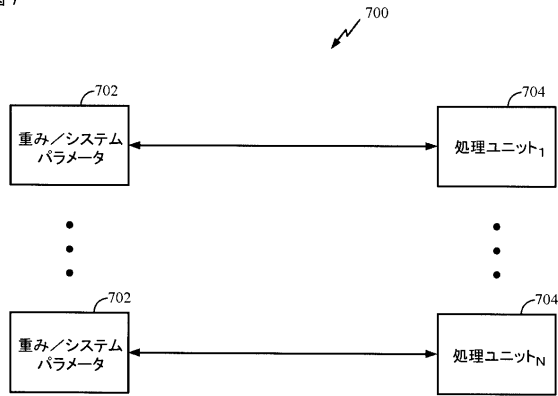


FIG. 6

【 図 7 】

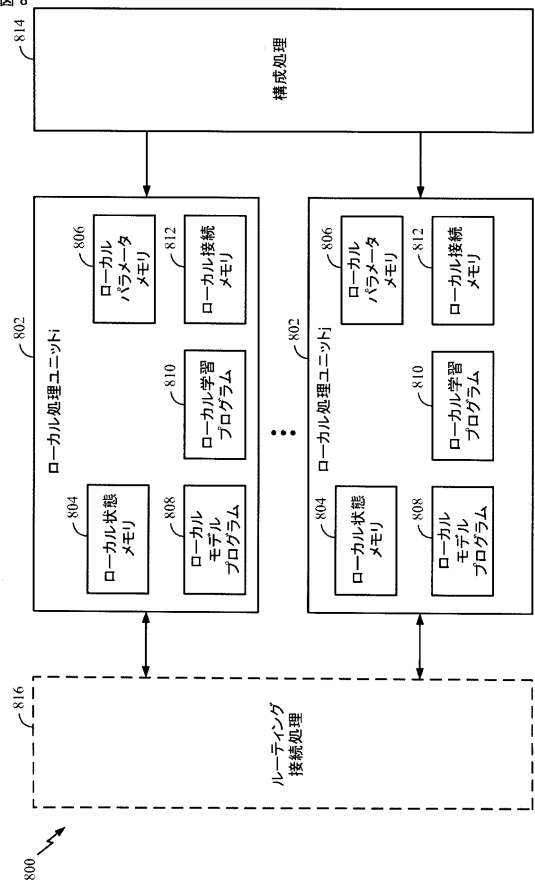
图 7



**FIG. 7**

【 図 8 】

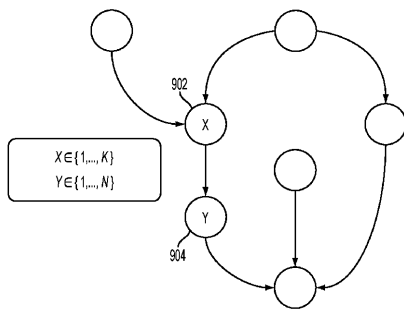
图 8



**FIG. 8**

【 図 9 】

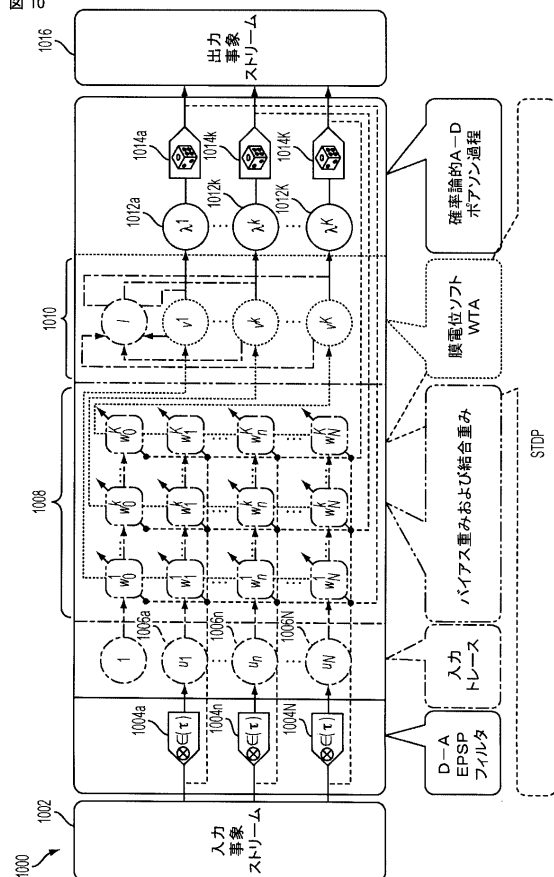
900



**FIG. 9**

【 図 1 0 】

图 10



**FIG. 10**



【図 1 1】

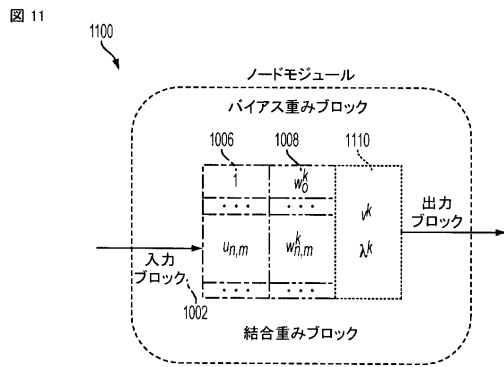


FIG. 11

【図 1 2】

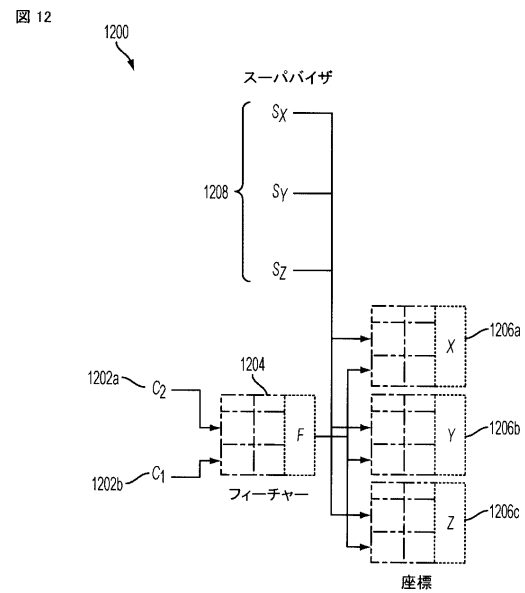


FIG. 12

【図 1 3 A】

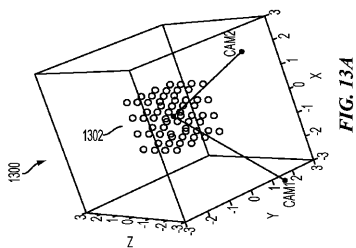


FIG. 13A

【図 1 3 B】

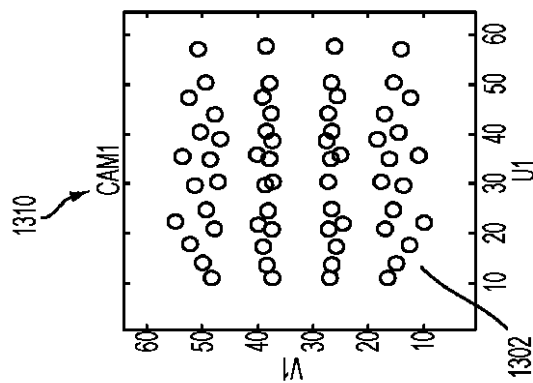


FIG. 13B

【図 1 3 C】

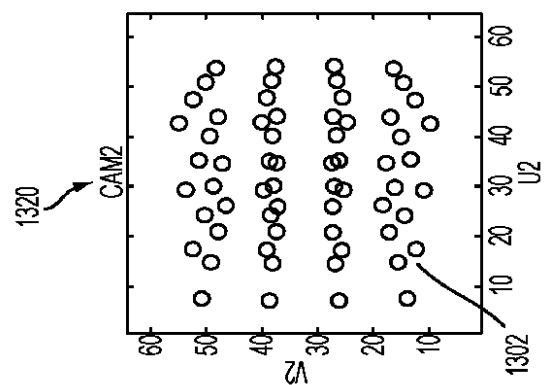


FIG. 13C

【図 1 4 A】

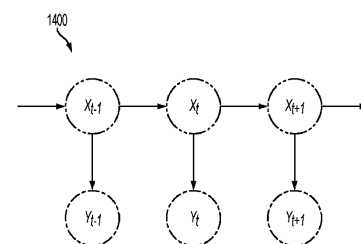


FIG. 14A

【図 14 B】

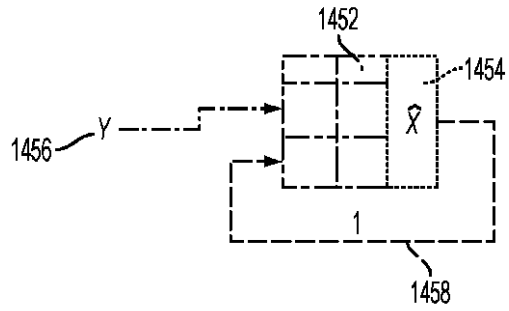


FIG. 14B

【図 15】

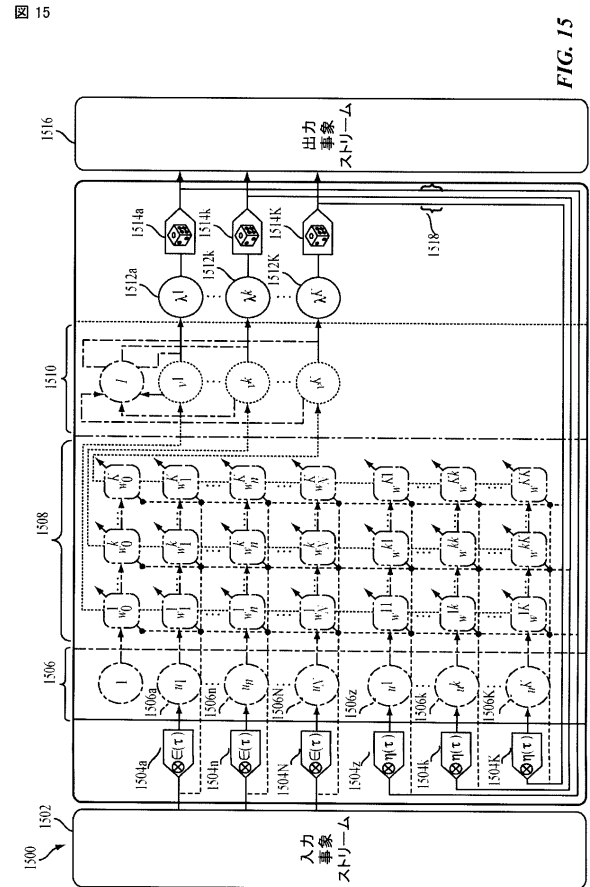


FIG. 15

【図 16】

図 16

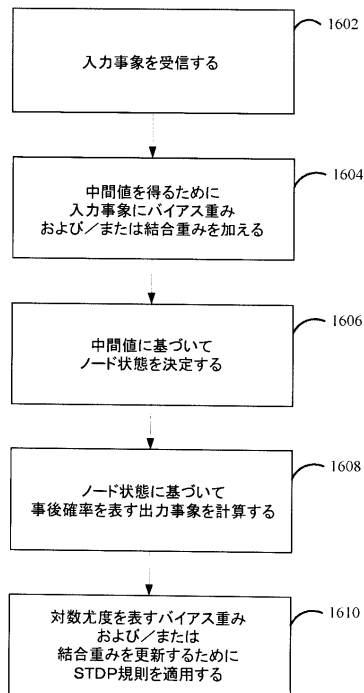


FIG. 16

## 【手続補正書】

【提出日】平成28年11月4日(2016.11.4)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

事象に基づくベイジアン推論を行う、コンピュータ実装される方法であって、  
複数のノードのうちの各々において入力事象を受信することと、  
中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも 1  
つを加えることと、  
前記中間値に少なくとも部分的に基づいてノード状態を決定することと、  
確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に  
基づいて事後確率を表す出力事象率を計算することと、  
を備える、方法。

【請求項 2】

前記入力事象をパルスに変換するために前記入力事象をフィルタリングすることをさら  
に備える、  
請求項 1 に記載の方法。

【請求項 3】

前記入力事象は、入力分布からのサンプルに対応する、  
請求項 1 に記載の方法。

【請求項 4】

前記バイアス重みは、事前確率に対応し、前記結合重みは、対数尤度を表す、  
請求項 1 に記載の方法。

【請求項 5】

前記ノード状態は、正規化される、  
請求項 1 に記載の方法。

【請求項 6】

前記ノードは、ニューロンを備える、  
請求項 1 に記載の方法。

【請求項 7】

前記入力事象は、スパイクトレースを備え、前記出力事象率は、発火率を備える、  
請求項 1 に記載の方法。

【請求項 8】

前記点過程は、前記出力事象率に対応する強度関数を備える、  
請求項 1 に記載の方法。

【請求項 9】

前記計算することは、時間に基づいて行われる、  
請求項 1 に記載の方法。

【請求項 10】

前記計算することは、事象に基づいて行われる、  
請求項 1 に記載の方法。

【請求項 11】

前記決定することは、前記ノード状態を形成するために前記中間値を合計することを備  
える、  
請求項 1 に記載の方法。

【請求項 12】

前記入力事象は、定義された空間における三次元（３Ｄ）オブジェクトの二次元（２Ｄ）表現を備え、前記出力事象は、前記定義された空間における前記３Ｄオブジェクトの第３の座標を備える、

請求項１に記載の方法。

【請求項１３】

前記入力事象は、少なくとも１つのセンサから供給される、

請求項１２に記載の方法。

【請求項１４】

前記少なくとも１つのセンサは、アドレス事象表現カメラである、

請求項１３に記載の方法。

【請求項１５】

追加の入力事象を提供するためのフィードバックとして前記出力事象を供給することと

、

第２の組の中間値を得るために前記追加の入力事象に第２の組の結合重みを加えることと、

前記ノード状態および前記第２の組の中間値に少なくとも部分的に基づいて少なくとも１つの隠れノード状態を計算することと、をさらに備える、

請求項１に記載の方法。

【請求項１６】

前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングすることをさらに備える、

請求項１５に記載の方法。

【請求項１７】

前記結合重みは、出力確率を備え、前記第２の組の結合重みは、遷移確率を備える、

請求項１５に記載の方法。

【請求項１８】

事象に基づくベイジアン推論を行うための装置であって、

メモリと、

前記メモリに結合された少なくとも１つのプロセッサを備え、前記少なくとも１つのプロセッサは、

複数のノードのうちの各々において入力事象を受信し、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも１つを加え、

前記中間値に少なくとも部分的に基づいてノード状態を決定し、および

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するように構成される、装置。

【請求項１９】

前記少なくとも１つのプロセッサは、前記入力事象をパルスに変換するために前記入力事象をフィルタリングするようにさらに構成される、

請求項１８に記載の装置。

【請求項２０】

前記入力事象は、スパイクトレインを備え、前記出力事象率は、発火率を備える、

請求項１８に記載の装置。

【請求項２１】

前記少なくとも１つのプロセッサは、時間に基づいて前記出力事象率を計算するようにさらに構成される、

請求項１８に記載の装置。

【請求項２２】

前記少なくとも１つのプロセッサは、事象に基づいて前記出力事象率を計算するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 23】

前記少なくとも 1 つのプロセッサは、前記ノード状態を形成するために前記中間値を合計することによって前記ノード状態を決定するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 24】

前記入力事象は、定義された空間における三次元 (3D) オブジェクトの二次元 (2D) 表現を備え、前記出力事象は、前記定義された空間における前記 3D オブジェクトの第 3 の座標を備える、

請求項 18 に記載の装置。

【請求項 25】

前記入力事象を供給するための少なくとも 1 つのセンサをさらに備える、

請求項 24 に記載の装置。

【請求項 26】

前記少なくとも 1 つのプロセッサは、追加の入力事象を提供するためのフィードバックとして前記出力事象を供給し、

第 2 の組の中間値を得るために前記追加の入力事象に第 2 の組の結合重みを加え、および

前記ノード状態および前記第 2 の組の中間値に少なくとも部分的に基づいて少なくとも 1 つの隠れノード状態を計算するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 27】

前記少なくとも 1 つのプロセッサは、前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングするようにさらに構成される、

請求項 26 に記載の装置。

【請求項 28】

前記結合重みは、出力確率を備え、前記第 2 の組の結合重みは、遷移確率を備える、

請求項 27 に記載の装置。

【請求項 29】

事象に基づくベイジアン推論を行うための装置であって、

複数のノードのうちの各々において入力事象を受信するための手段と、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも 1 つを加えるための手段と、

前記中間値に少なくとも部分的に基づいてノード状態を決定するための手段と、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するための手段と、を備える、装置。

【請求項 30】

事象に基づくベイジアン推論を行うためのプログラムコードを符号化した非一時的なコンピュータ読み取り可能媒体を備え、前記プログラムコードは、

複数のノードのうちの各々において入力事象を受信するためのプログラムコードと、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも 1 つを加えるためのプログラムコードと、

前記中間値に少なくとも部分的に基づいてノード状態を決定するためのプログラムコードと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するためのプログラムコードと、を備える、非一時的なコンピュータ読み取り可能媒体。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

[0073] 図5は、本開示の幾つかの態様による汎用プロセッサ502を用いた上記の事象に基づくベイジアン推論および学習の実装例500を示す。メモリブロック504には変数（神経信号）、シナプス荷重、計算ネットワーク（ニューラルネットワーク）に関連するシステムパラメータ、遅延、周波数ビン情報、ノード状態情報、バイアス重み情報、結合重み情報、および/または発火率情報を格納することができ、他方、汎用プロセッサ502で実行される命令は、プログラムメモリ506からロードすることができる。本開示の一態様において、汎用プロセッサ502にロードされた命令は、ノードにおいて入力事象を受信し、中間値を得るために入力事象にバイアス重みおよび結合重みを加え、中間値に基づいてノード状態を決定し、および、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算するためのコードを備えることができる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0078

【補正方法】変更

【補正の内容】

【0078】

ここで、Cは定数である。

[00122] 出力は、Xに対応することができ（図14A参照）、フィードバック経路1518を介して供給し、入力トレース $\{u^k\}$ （例えば、1506z、1506k、1506K）を生成するために使用することができる。幾つかの態様において、入力フィルタ（ ）（例えば、1504z、1504k、および1504K）は、出力事象ストリーム1516に適用されることができる。入力フィルタ（ ）（例えば、1504z、1504k、および1504K）は、（ ）の時間遅延バージョンとして構成することができ、従って、 $(-1) = ( )$ である。従って、入力トレース $\{u^k\}$ （例えば、1506z、1506k、1506K）は、入力トレース $\{u_n\}$ （例えば、1506a、1506n、1506N）と対照的に1つの時間ステップだけ遅延されることがある。

[00123] 幾つかの態様において、結合重み $\{w^{k,k'}\}$ （1508の最下部の3つの行）は、全体として、遷移確率行列として働くことができる。幾つかの態様において、結合重み $\{w^{k,k'}\}$ は、以下によって与えることができる対数遷移確率を備えることができる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0080

【補正方法】変更

【補正の内容】

【0080】

ここで、Cは定数である。

[00124] このようにして、事象に基づく推論および学習のためのアーキテクチャは、隠れ変数の状態を決定するように構成することができ、従って、隠れマルコフモデルを解くために動作させることができる。

[00125] 図16は、本開示の態様による事象に基づくベイジアン推論および学習を行うための方法1600を例示する。ブロック1602において、プロセスは、ノードにおいて入力事象を受け取る。ノードは、ソフトウェアオブジェクト、ニューロン、ハードウェアモジュール、プロセッサで動作するソフトウェア、スパイクングニューラルネットワーク、等であることができる。

[00126] 幾つかの態様において、入力事象は、入力分布からのサンプルに対応することができる。さらに、幾つかの態様において、入力事象は、それらをパルスに変換するためにフィルタリングすることができる。例えば、入力事象は、方形パルスフィルタを用いてフィルタリングすることができる。

[00127] ブロック 1 6 0 4 において、プロセスは、中間値を得るために入力事象にバイアス重みおよび結合重みを加える。ブロック 1 6 0 6 において、プロセスは、中間値に基づいてノード状態を決定する。幾つかの態様において、ノード状態は、中間値を合計することによって決定することができる。

[00128] ブロック 1 6 0 8 において、プロセスは、確率論的点過程により出力事象を生成するためにノード状態に基づいて事後確率を表す出力事象率を計算する。

[00129] さらに、ブロック 1 6 1 0 において、プロセスは、対数尤度を表すバイアス重みおよび / または結合重みを更新するために S T D P 規則を適用する。幾つかの態様において、バイアス重みは、事前 確率に対応することができ、結合重みは、対数尤度を表すことができる。

[00130] 幾つかの態様において、プロセスは、隠れマルコフモデルをさらに解くことができる。例えば、プロセスは、追加の入力事象を提供するためのフィードバックとして出力事象を供給することをさらに含むことができる。プロセスは、第 2 の組の中間値を得るために追加の入力事象に第 2 の組の結合重みを加えることを含むこともできる。プロセスは、ノード状態および中間値の第 2 の組に基づいて隠れノード状態を計算することをさらに含むことができる。幾つかの態様において、追加の入力事象は、追加の入力事象が時間的に遅延されるようにするためにフィルタリングすることができる。

[00131] 上述される方法の様々な動作は、対応する機能を実行することが可能なあらゆる適切な手段によって行うことができる。手段は、様々なハードウェアおよび / またはソフトウェアコンポーネントおよび / またはモジュールを含むことができ、回路、特定用途向け集積回路 ( A S I C )、またはプロセッサを含み、ただし、回路、特定用途向け集積回路 ( A S I C )、またはプロセッサに限定されない。概して、図において例示される動作が存在する場合は、それらの動作は、同様の数字を有する対応する手段プラス機能 ( m e a n s - p l u s - f u n c t i o n ) コンポーネントを有することができる。

[00132] ここで使用される場合において、用語 “ 決定する ” は、非常に様々な行動を包含する。例えば、“ 決定する ” は、計算すること、演算すること、処理すること、導き出すこと、調査すること、検索すること (例えば、テーブル、データベース又は他のデータ構造における検索)、確認すること、等を含むことができる。さらに、“ 決定する ” は、受信すること (例えば、情報を受信する)、アクセスすること (例えば、メモリ内のデータにアクセス)、等を含むことができる。さらに、“ 決定する ” は、解決すること、選抜すること、選択すること、確立すること、等を含むことができる。

[00133] ここで使用されるばあいにおいて、項目のリストのうちの “ 少なくとも 1 つの ” を指す句は、それらの項目のあらゆる組み合わせを意味し、単数を含む。一例として、“ a、b、または c のうちの少なくとも 1 つの ” は、a、b、c、a - b、a - c、b - c、および a - b - c を網羅することが意図される。

[00134] 本開示と関係させて説明される様々な例示的な論理ブロック、モジュール、および回路は、ここにおいて説明される機能を果たすように設計された汎用プロセッサ、デジタル信号プロセッサ ( D S P )、特定用途向け集積回路 ( A S I C )、フィールドプログラマブルゲートアレイ信号 ( F P G A )、その他のプログラマブル論理デバイス、ディスクリートゲートロジック、ディスクリートトランジスタロジック、ディスクリートハードウェアコンポーネント、又はそれらのあらゆる組合せ、を用いて実装又は実行することが可能である。汎用プロセッサはマイクロプロセッサであることができるが、代替においては、プロセッサは、市販のどのようなプロセッサ、コントローラ、マイクロコントローラ、又はステートマシンであってもよい。プロセッサは、コンピューティングデバイスの組合せ、例えば、D S P と、1 つのマイクロプロセッサとの組合せ、複数のマイクロプロセッサとの組合せ、D S P コアと関連する 1 つ以上のマイクロプロセッサとの組合せ、

又はあらゆるその他の構成、として実装することもできる。

【00135】 本開示と関係させて説明される方法又はアルゴリズムのステップは、直接ハードウェア内において、プロセッサによって実行されるソフトウェアモジュール内において、又はそれらの2つの組み合わせ内において具現化することができる。ソフトウェアモジュールは、当業界において知られるあらゆる形態の記憶媒体において常駐することができる。使用することができる記憶媒体の幾つかの例は、ランダムアクセスメモリ（RAM）、読み取り専用メモリ（ROM）、フラッシュメモリ、消去可能プログラマブル読み取り専用メモリ（EPROM）、電氣的消去可能プログラマブル読み取り専用メモリ（EEPROM（登録商標））、レジスタ、ハードディスク、取り外し可能なディスク、CD-ROM、等を含む。ソフトウェアモジュールは、単一の命令、または数多くの命令を備えることができ、および、幾つかの異なるコードセグメントにわたって、異なるプログラム間で、および複数の記憶媒体にわたって分散させることができる。記憶媒体は、プロセッサが記憶媒体から情報を読み出すこと及び記憶媒体に情報を書き込むことができるような形でプロセッサに結合することができる。代替においては、記憶媒体は、プロセッサと一体化することができる。

【00136】 ここにおいて開示される方法は、説明される方法を達成するための1つ以上のステップまたは行動を備える。方法のステップおよび/または行動は、請求項の範囲から逸脱することなしに互換可能である。換言すると、ステップまたは行動の特定の順序が指定されないかぎり、特定のステップおよび/または行動の順序および/または使用は、請求項の範囲から逸脱せずに変更することができる。

【00137】 ここにおいて説明される機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらのいずれかの組み合わせにおいて実装することができる。ハードウェアにおいて実装される場合は、ハードウェア構成例は、デバイス内の処理システムを備えることができる。処理システムは、バスアーキテクチャで実装することができる。バスは、処理システムの特定の用途および全体的なシステム上の制約事項に依存してあらゆる数の相互接続バスおよびブリッジを含むことができる。バスは、プロセッサと、機械読み取り可能媒体と、バスインタフェースと、を含む様々な回路をひとつにリンクすることができる。バスインタフェースは、とりわけ、バスを介して処理システムにネットワークアダプタを接続するために使用することができる。ネットワークアダプタは、信号処理機能を実装するために使用することができる。幾つかの態様に関して、ユーザインタフェース（例えば、キーパッド、ディスプレイ、マウス、ジョイスティック、等）もバスに接続することができる。バスは、様々なその他の回路、例えば、タイミングソース、周辺機器、電圧調整器、電力管理回路、等、もひとつにリンクすることができ、それらは当業者界においてよく知られており、従って、これ以上は説明されない。

【00138】 プロセッサは、バスおよび一般的な処理を管理するのを担当することができる。機械読み取り可能媒体に格納されたソフトウェアの実行を含む。プロセッサは、1つ以上の汎用および/または専用プロセッサとともに実装することができる。例は、マイクロプロセッサと、マイクロコントローラと、DSPプロセッサと、ソフトウェアを実行することができるその他の回路と、を含む。ソフトウェアとは、命令、データ、またはそれらのあらゆる組み合わせを意味すると広義で解釈するものとし、ソフトウェア、ファームウェア、ミドルウェア、マイクロコード、ハードウェア記述言語、またはその他のいずれとして呼ばれるかを問わない。機械読み取り可能媒体は、例として、ランダムアクセスメモリ（RAM）、フラッシュメモリ、読み取り専用メモリ（ROM）、プログラマブル読み取り専用メモリ（PROM）、消去可能プログラマブル読み取り専用メモリ（EPROM）、電氣的消去可能プログラマブル読み取り専用メモリ（EEPROM）、レジスタ、磁気ディスク、光ディスク、ハードドライブ、またはあらゆるその他の適切な記憶媒体、またはそれらのあらゆる組み合わせを含むことができる。機械読み取り可能媒体は、コンピュータプログラム製品において具現化することができる。コンピュータプログラム製品は、パッケージング材料を備えることができる。

【手続補正5】



【補正対象書類名】明細書

【補正対象項目名】0087

【補正方法】変更

【補正の内容】

【0087】

[00145] 請求項は、上記の正確な構成およびコンポーネントに限定されないことが理解されるべきである。請求項の範囲から逸脱することなしに上述される方法および装置の配置、動作、および詳細の様々な修正、変更および変形を行うことができる。

以下に本願発明の当初の特許請求の範囲に記載された発明を付記する。

[ C 1 ]

事象に基づくベイジアン推論および学習を行う方法であって、

複数のノードのうちの各々において入力事象を受信することと、

中間値を得るために前記入力事象にバイアス重みおよび／または結合重みを加えることと、

前記中間値に少なくとも部分的に基づいてノード状態を決定することと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算することと、を備える、方法。

[ C 2 ]

前記入力事象をパルスに変換するために前記入力事象をフィルタリングすることをさらに備える、

C 1 に記載の方法。

[ C 3 ]

前記入力事象は、入力分布からのサンプルに対応する、

C 1 に記載の方法。

[ C 4 ]

前記バイアス重みは、事前確率に対応し、前記結合重みは、対数尤度を表す、

C 1 に記載の方法。

[ C 5 ]

前記ノードは、正規化される、

C 1 に記載の方法。

[ C 6 ]

前記ノードは、ニューロンを備える、

C 1 に記載の方法。

[ C 7 ]

前記入力事象は、スパイクトレースを備え、前記出力事象率は、発火率を備える、

C 1 に記載の方法。

[ C 8 ]

前記点過程は、前記出力事象率に対応する強度関数を備える、

C 1 に記載の方法。

[ C 9 ]

前記計算することは、時間に基づいて行われる、

C 1 に記載の方法。

[ C 1 0 ]

前記計算することは、事象に基づいて行われる、

C 1 に記載の方法。

[ C 1 1 ]

前記決定することは、前記ノード状態を形成するために前記中間値を合計することを備える、

C 1 に記載の方法。

[ C 1 2 ]

前記入力事象は、定義された空間における三次元（３Ｄ）オブジェクトの二次元（２Ｄ）表現を備え、前記出力事象は、前記定義された空間における前記３Ｄオブジェクトの第３の座標を備える、

Ｃ１に記載の方法。

[Ｃ１３]

前記入力事象は、少なくとも１つのセンサから供給される、

Ｃ１２に記載の方法。

[Ｃ１４]

前記少なくとも１つのセンサは、アドレス事象表現カメラである、

Ｃ１３に記載の方法。

[Ｃ１５]

追加の入力事象を提供するためのフィードバックとして前記出力事象を供給することと

、

第２の組の中間値を得るために前記追加の入力事象に第２の組の結合重みを加えること

と、

前記ノード状態および前記第２の組の中間値に少なくとも部分的に基づいて少なくとも１つの隠れノード状態を計算することと、をさらに備える、

Ｃ１に記載の方法。

[Ｃ１６]

前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングすることをさらに備える、

Ｃ１５に記載の方法。

[Ｃ１７]

前記結合重みは、出力確率行列を備え、前記第２の組の結合重みは、遷移確率行列を備える、

Ｃ１５に記載の方法。

[Ｃ１８]

事象に基づくベイジアン推論および学習を行うための装置であって、

メモリと、

前記メモリに結合された少なくとも１つのプロセッサを備え、前記少なくとも１つのプロセッサは、

複数のノードのうちの各々において入力事象を受信し、

中間値を得るために前記入力事象にバイアス重みおよび／または結合重みを加え、

前記中間値に少なくとも部分的に基づいてノード状態を決定し、および

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するように構成される、装置。

[Ｃ１９]

前記少なくとも１つのプロセッサは、前記入力事象をパルスに変換するために前記入力事象をフィルタリングするようにさらに構成される、

Ｃ１８に記載の装置。

[Ｃ２０]

前記入力事象は、スパイクトレインを備え、前記出力事象率は、発火率を備える、

Ｃ１８に記載の装置。

[Ｃ２１]

前記少なくとも１つのプロセッサは、時間に基づいて前記出力事象率を計算するようにさらに構成される、

Ｃ１８に記載の装置。

[Ｃ２２]

前記少なくとも１つのプロセッサは、事象に基づいて前記出力事象率を計算するようにさらに構成される、

C 1 8 に記載の装置。

[ C 2 3 ]

前記少なくとも 1 つのプロセッサは、前記ノード状態を形成するために前記中間値を合計することによって前記ノード状態を決定するようにさらに構成される、

C 1 8 に記載の装置。

[ C 2 4 ]

前記入力事象は、定義された空間における三次元 ( 3 D ) オブジェクトの二次元 ( 2 D ) 表現を備え、前記出力事象は、前記定義された空間における前記 3 D オブジェクトの第 3 の座標を備える、

C 1 8 に記載の装置。

[ C 2 5 ]

前記入力事象を供給するための少なくとも 1 つのセンサをさらに備える、

C 2 4 に記載の装置。

[ C 2 6 ]

前記少なくとも 1 つのプロセッサは、追加の入力事象を提供するためのフィードバックとして前記出力事象を供給し、

第 2 の組の中間値を得るために前記追加の入力事象に第 2 の組の結合重みを加え、および

前記ノード状態および前記第 2 の組の中間値に少なくとも部分的に基づいて少なくとも 1 つの隠れノード状態を計算するようにさらに構成される、

C 1 8 に記載の装置。

[ C 2 7 ]

前記少なくとも 1 つのプロセッサは、前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングするようにさらに構成される、

C 2 6 に記載の装置。

[ C 2 8 ]

前記結合重みは、出力確率行列を備え、前記第 2 の組の結合重みは、遷移確率行列を備える、

C 2 7 に記載の装置。

[ C 2 9 ]

事象に基づくベイジアン推論および学習を行うための装置であって、

複数のノードのうちの各々において入力事象を受信するための手段と、

中間値を得るために前記入力事象にバイアス重みおよび / または結合重みを加えるための手段と、

前記中間値に少なくとも部分的に基づいてノード状態を決定するための手段と、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するための手段と、を備える、装置。

[ C 3 0 ]

事象に基づくベイジアン推論および学習を行うためのコンピュータプログラム製品であって、

プログラムコードを符号化した非一時的なコンピュータ読み取り可能媒体を備え、前記プログラムコードは、

複数のノードのうちの各々において入力事象を受信するためのプログラムコードと、

中間値を得るために前記入力事象にバイアス重みおよび / または結合重みを加えるためのプログラムコードと、

前記中間値に少なくとも部分的に基づいてノード状態を決定するためのプログラムコードと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するためのプログラムコードと、を備える、コンピュータプログラム製品。

## 【手続補正書】

【提出日】平成28年11月7日(2016.11.7)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

計算ネットワークにおいて事象に基づくベイジアン推論を行う、コンピュータ実装される方法であって、

複数の計算ノードのうちの各々において入力事象を受信することと、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも1つを加えることと、

前記中間値に少なくとも部分的に基づいてノード状態を決定することと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算することと、

を備える、方法。

【請求項 2】

前記入力事象をパルスに変換するために前記入力事象をフィルタリングすることをさらに備える、

請求項 1 に記載の方法。

【請求項 3】

前記入力事象は、入力分布からのサンプルに対応する、

請求項 1 に記載の方法。

【請求項 4】

前記バイアス重みは、事前確率に対応し、前記結合重みは、対数尤度を表す、

請求項 1 に記載の方法。

【請求項 5】

前記ノード状態は、正規化される、

請求項 1 に記載の方法。

【請求項 6】

前記計算ノードは、ニューロンを備える、

請求項 1 に記載の方法。

【請求項 7】

前記入力事象は、スパイクトレースを備え、前記出力事象率は、発火率を備える、

請求項 1 に記載の方法。

【請求項 8】

前記点過程は、前記出力事象率を定義する強度関数を備える、

請求項 1 に記載の方法。

【請求項 9】

前記計算することは、時間に基づいて行われる、

請求項 1 に記載の方法。

【請求項 10】

前記計算することは、事象に基づいて行われる、

請求項 1 に記載の方法。

【請求項 11】

前記決定することは、前記ノード状態を形成するために前記中間値を合計することを備える、

請求項 1 に記載の方法。

## 【請求項 12】

前記入力事象は、定義された空間における三次元（3D）オブジェクトの二次元（2D）表現を備え、前記出力事象は、前記定義された空間における前記3Dオブジェクトの第3の座標を備える、

請求項1に記載の方法。

## 【請求項 13】

前記入力事象は、少なくとも1つのセンサから供給される、

請求項12に記載の方法。

## 【請求項 14】

前記少なくとも1つのセンサは、アドレス事象表現カメラである、

請求項13に記載の方法。

## 【請求項 15】

追加の入力事象を提供するためのフィードバックとして前記出力事象を供給することと、

第2の組の中間値を得るために前記追加の入力事象に第2の組の結合重みを加えることと、

前記ノード状態および前記第2の組の中間値に少なくとも部分的に基づいて少なくとも1つの隠れノード状態を計算することと、をさらに備える、

請求項1に記載の方法。

## 【請求項 16】

前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングすることをさらに備える、

請求項15に記載の方法。

## 【請求項 17】

前記結合重みは、出力確率を備え、前記第2の組の結合重みは、遷移確率を備える、

請求項15に記載の方法。

## 【請求項 18】

計算ネットワークにおいて事象に基づくベイジアン推論を行うための装置であって、メモリと、

前記メモリに結合された少なくとも1つのプロセッサを備え、前記少なくとも1つのプロセッサは、

複数の計算ノードのうちの各々において入力事象を受信し、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも1つを加え、

前記中間値に少なくとも部分的に基づいてノード状態を決定し、および

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するように構成される、装置。

## 【請求項 19】

前記少なくとも1つのプロセッサは、前記入力事象をパルスに変換するために前記入力事象をフィルタリングするようにさらに構成される、

請求項18に記載の装置。

## 【請求項 20】

前記入力事象は、スパイクトレースを備え、前記出力事象率は、発火率を備える、

請求項18に記載の装置。

## 【請求項 21】

前記少なくとも1つのプロセッサは、時間に基づいて前記出力事象率を計算するようにさらに構成される、

請求項18に記載の装置。

## 【請求項 22】

前記少なくとも1つのプロセッサは、事象に基づいて前記出力事象率を計算するように

さらに構成される、

請求項 18 に記載の装置。

【請求項 23】

前記少なくとも 1 つのプロセッサは、前記ノード状態を形成するために前記中間値を合計することによって前記ノード状態を決定するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 24】

前記入力事象は、定義された空間における三次元 (3D) オブジェクトの二次元 (2D) 表現を備え、前記出力事象は、前記定義された空間における前記 3D オブジェクトの第 3 の座標を備える、

請求項 18 に記載の装置。

【請求項 25】

前記入力事象を供給するための少なくとも 1 つのセンサをさらに備える、

請求項 24 に記載の装置。

【請求項 26】

前記少なくとも 1 つのプロセッサは、追加の入力事象を提供するためのフィードバックとして前記出力事象を供給し、

第 2 の組の中間値を得るために前記追加の入力事象に第 2 の組の結合重みを加え、および

前記ノード状態および前記第 2 の組の中間値に少なくとも部分的に基づいて少なくとも 1 つの隠れノード状態を計算するようにさらに構成される、

請求項 18 に記載の装置。

【請求項 27】

前記少なくとも 1 つのプロセッサは、前記追加の入力事象が時間遅延されるように前記追加の入力事象をフィルタリングするようにさらに構成される、

請求項 26 に記載の装置。

【請求項 28】

前記結合重みは、出力確率を備え、前記第 2 の組の結合重みは、遷移確率を備える、

請求項 27 に記載の装置。

【請求項 29】

計算ネットワークにおいて事象に基づくベイジアン推論を行うための装置であって、

複数の計算ノードのうちの各々において入力事象を受信するための手段と、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも 1 つを加えるための手段と、

前記中間値に少なくとも部分的に基づいてノード状態を決定するための手段と、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するための手段と、を備える、装置。

【請求項 30】

計算ネットワークにおいて事象に基づくベイジアン推論を行うためのプログラムコードを符号化した非一時的なコンピュータ読み取り可能媒体を備え、前記プログラムコードは、

複数の計算ノードのうちの各々において入力事象を受信するためのプログラムコードと、

中間値を得るために前記入力事象にバイアス重みまたは結合重みのうちの少なくとも 1 つを加えるためのプログラムコードと、

前記中間値に少なくとも部分的に基づいてノード状態を決定するためのプログラムコードと、

確率論的点過程により出力事象を生成するために前記ノード状態に少なくとも部分的に基づいて事後確率を表す出力事象率を計算するためのプログラムコードと、を備える、非一時的なコンピュータ読み取り可能媒体。

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/US2015/016665

## A. CLASSIFICATION OF SUBJECT MATTER

INV. G06N3/04  
ADD. G06N7/00 G06N3/08

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
G06N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	AYLA ERGUN ET AL: "Construction of Point Process Adaptive Filter Algorithms for Neural Systems Using Sequential Monte Carlo Methods", IEEE TRANSACTIONS ON BIOMEDICAL ENGINEERING, IEEE SERVICE CENTER, PISCATAWAY, NJ, USA, vol. 54, no. 3, 1 March 2007 (2007-03-01), pages 419-428, XP011165656, ISSN: 0018-9294, DOI: 10.1109/TBME.2006.888821	1-30
Y	page 419 - page 427, right-hand column, paragraph 1 ----- -/--	14

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

## \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

9 October 2015

Date of mailing of the international search report

19/10/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Volkmer, Markus

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2015/016665

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KSHITIJ DHOBLE ET AL: "Online spatio-temporal pattern recognition with evolving spiking neural networks utilising address event representation, rank order, and temporal spike learning", NEURAL NETWORKS (IJCNN), THE 2012 INTERNATIONAL JOINT CONFERENCE ON, IEEE, 10 June 2012 (2012-06-10), pages 1-7, XP032210134, DOI: 10.1109/IJCNN.2012.6252439 ISBN: 978-1-4673-1488-6	14
A	page 1 - page 7, left-hand column, paragraph 1	1-13, 15-30
X	MATTHIAS SEEGER ET AL: "Bayesian Inference for Sparse Generalized Linear Models", 17 September 2007 (2007-09-17), MACHINE LEARNING: ECML 2007; [LECTURE NOTES IN COMPUTER SCIENCE], SPRINGER BERLIN HEIDELBERG, BERLIN, HEIDELBERG, PAGE(S) 298 - 309, XP019100209, ISBN: 978-3-540-74957-8	1-13, 15-30
A	page 298 - page 308, paragraph 2	14
X	Shyamsundar Rajaram ET AL: "Poisson-Networks: A Model for Structured Point Processes", Proceedings of the Tenth International Workshop on Artificial Intelligence and Statistics, 1 January 2005 (2005-01-01), pages 1-8, XP055218014, Retrieved from the Internet: URL:http://research-srv.microsoft.com/pubs/65638/rajarametal05.pdf [retrieved on 2015-10-02]	1-13, 15-30
A	page 1 - page 8, left-hand column, paragraph 2	14
A	LIAM PANINSKI: "Maximum likelihood estimation of cascade point-process neural encoding models", NETWORK: COMPUTATION IN NEURAL SYSTEMS, vol. 15, no. 4, 21 September 2004 (2004-09-21), pages 243-262, XP055218205, ISSN: 0954-898X, DOI: 10.1088/0954-898X/15/4/002 page 243 - page 260	1-30

-/--



**INTERNATIONAL SEARCH REPORT**

International application No

PCT/US2015/016665

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>PETER O'CONNOR ET AL: "Real-time classification and sensor fusion with a spiking deep belief network", FRONTIERS IN NEUROSCIENCE, vol. 7, 8 October 2013 (2013-10-08), XP055177011, DOI: 10.3389/fnins.2013.00178, page 1 - page 11, right-hand column, paragraph 3</p> <p>-----</p>	1-30

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ワン、シン

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドレイブ 5 7 7 5

(72)発明者 ベハバディ、バルディア・ファラー

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドレイブ 5 7 7 5

(72)発明者 コースロウシャヒ、アミール

アメリカ合衆国、カリフォルニア州 9 2 0 1 4、デル・マール、シー・フォレスト・コート 2 7 5