

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-151213

(P2012-151213A)

(43) 公開日 平成24年8月9日(2012.8.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/105 (2006.01)	HO 1 L 27/10 4 4 7	4 M 1 1 9
HO 1 L 21/8246 (2006.01)	HO 1 L 29/82 Z	5 E 0 4 9
HO 1 L 29/82 (2006.01)	HO 1 L 43/08 M	5 F 0 9 2
HO 1 L 43/10 (2006.01)	HO 1 L 43/08 Z	
HO 1 L 43/08 (2006.01)	HO 1 F 10/16	

審査請求 未請求 請求項の数 7 O L (全 35 頁) 最終頁に続く

(21) 出願番号 特願2011-7666 (P2011-7666)  
 (22) 出願日 平成23年1月18日 (2011.1.18)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100086841  
 弁理士 脇 篤夫  
 (74) 代理人 100114122  
 弁理士 鈴木 伸夫  
 (74) 代理人 100167704  
 弁理士 中川 裕人  
 (72) 発明者 内田 裕行  
 東京都港区港南1丁目7番1号 ソニー株  
 式会社内  
 (72) 発明者 細見 政功  
 東京都港区港南1丁目7番1号 ソニー株  
 式会社内

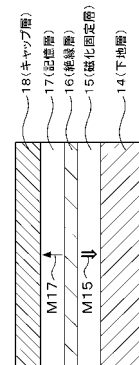
最終頁に続く

(54) 【発明の名称】 記憶素子、メモリ装置

(57) 【要約】

【課題】 書込電流を増大させることなく、熱安定性を改善することができる記憶素子の提供、及び記憶層の微細加工時の抵抗上昇の防止。

【解決手段】 記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層17と、記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層15と、記憶層と磁化固定層の間に設けられる非磁性体による絶縁層16とを有する。そして積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して情報の記録が行われる。ここで記憶層が受ける実効的な反磁界の大きさが、記憶層の飽和磁化量よりも小さいものとされている。これにより書込電流を増大させることなく、熱安定性を改善することができる。また記憶層17を構成する強磁性層は、CoFeBを母材とし且つ当該母材に耐食性元素が添加されている。これにより記憶層の微細加工時の抵抗上昇の防止が図られる。



【選択図】 図2

## 【特許請求の範囲】

## 【請求項 1】

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、  
上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、  
上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層と、  
を有し、

上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、

上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さくなるように構成され、

上記記憶層を構成する強磁性層材料が、Co - Fe - Bを母材とし且つ当該母材に耐食性元素が添加されて成る

記憶素子。

## 【請求項 2】

上記耐食性元素はパルプメタルである請求項 1 に記載の記憶素子。

## 【請求項 3】

上記耐食性元素はクロム (Cr) 又はニッケル (Ni) である請求項 2 に記載の記憶素子。

## 【請求項 4】

上記耐食性元素は、Ag, Cu, Au, Al, Si, Bi, Ta, Ti, B, C, O, N, Pd, Pt, Zr, Hf, Ir, W, Mo, Nbの何れかである

請求項 1 に記載の記憶素子。

## 【請求項 5】

上記 Co - Fe - B の組成が、

$$0 < C o_x < 40、$$

$$60 < F e_y < 100、$$

$$0 < B_z < 30$$

において、

$(C o_x - F e_y)_{100-z} - B_z$  である請求項 1 に記載の記憶素子。

## 【請求項 6】

上記 Co - Fe - B の組成が、

$$0 < C o_x < 40、$$

$$60 < F e_y < 100、$$

$$20 < B_z < 40$$

において、

$(C o_x - F e_y)_{100-z} - B_z$  である請求項 1 に記載の記憶素子。

## 【請求項 7】

情報を磁性体の磁化状態により保持する記憶素子と、

互いに交差する 2 種類の配線とを備え、

上記記憶素子は、

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層とを有し、上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さくなるように構成され、上記記憶層を構成する強磁性層材料が、Co - Fe - Bを母材とし且つ当該母材に異種元素が添加されて成るものであり、

上記 2 種類の配線の間上記記憶素子が配置され、

10

20

30

40

50

上記２種類の配線を通じて、上記記憶素子に上記積層方向の電流が流れ、スピン偏極した電子が注入されるメモリ装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、強磁性層の磁化状態を情報として記憶する記憶層と、磁化の向きが固定された磁化固定層とを有し、電流を流すことにより記憶層の磁化の向きを変化させる記憶素子及びこの記憶素子を備えたメモリ装置に関する。

【先行技術文献】

【特許文献】

10

【０００２】

【特許文献１】特開２００３－１７７８２号公報

【特許文献２】米国特許第６２５６２２３号明細書

【特許文献３】米国特許公開２００５－０１８４８３９ Ａ １

【特許文献４】特開２００８－２２７３８８号公報

【非特許文献】

【０００３】

【非特許文献１】PHYs. Rev. B, 54, 9353 (1996)

【非特許文献２】J. Magn. Mat., 159, L1 (1996)

【非特許文献３】F. J. Albert et al., Appl. Phys. Lett., 77, 3809 (2000)

20

【非特許文献４】Nature Materials., 5, 210 (2006)

【背景技術】

【０００４】

コンピュータ等の情報機器では、ランダム・アクセス・メモリとして、動作が高速で、高密度なDRAMが広く使われている。

しかし、DRAMは電源を切ると情報が消えてしまう揮発性メモリであるため、情報が消えない不揮発のメモリが望まれている。

【０００５】

そして、不揮発メモリの候補として、磁性体の磁化で情報を記録する磁気ランダム・アクセス・メモリ(MRAM)が注目され、開発が進められている。

30

【０００６】

MRAMは、ほぼ直交する２種類のアドレス配線(ワード線、ビット線)にそれぞれ電流を流して、各アドレス配線から発生する電流磁場によって、アドレス配線の交点にある磁気記憶素子の磁性層の磁化を反転して情報の記録を行うものである。

【０００７】

一般的なMRAMの模式図(斜視図)を図１２に示す。

シリコン基板等の半導体基体１１０の素子分離層１０２により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域１０８、ソース領域１０７、並びにゲート電極１０１が、それぞれ形成されている。

また、ゲート電極１０１の上方には、図中前後方向に延びるワード線１０５が設けられている。

40

ドレイン領域１０８は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域１０８には、配線１０９が接続されている。

そして、ワード線１０５と、上方に配置された、図中左右方向に延びるビット線１０６との間に、磁化の向きが反転する記憶層を有する磁気記憶素子１０３が配置されている。この磁気記憶素子１０３は、例えば磁気トンネル接合素子(MTJ素子)により構成される。

さらに、磁気記憶素子１０３は、水平方向のバイパス線１１１及び上下方向のコンタクト層１０４を介して、ソース領域１０７に電氣的に接続されている。

ワード線１０５及びビット線１０６にそれぞれ電流を流すことにより、電流磁界を磁気

50

記憶素子 103 に印加して、これにより磁気記憶素子 103 の記憶層の磁化の向きを反転させて、情報の記録を行うことができる。

#### 【0008】

そして、MRAM等の磁気メモリにおいて、記録した情報を安定に保持するためには、情報を記録する磁性層（記憶層）が、一定の保磁力を有していることが必要である。

一方、記録された情報を書き換えるためには、アドレス配線にある程度の電流を流さなければならない。

ところが、MRAMを構成する素子の微細化に従い、アドレス配線も細くなるため、十分な電流が流せなくなってくる。

#### 【0009】

そこで、より少ない電流で磁化反転が可能な構成として、スピン注入による磁化反転を利用する構成のメモリが注目されている（例えば、特許文献1、2、4、非特許文献1、2参照）。

スピン注入による磁化反転とは、磁性体の中を通過してスピン偏極した電子を、他の磁性体に注入することにより、他の磁性体において磁化反転を起こさせるものである。

#### 【0010】

例えば、巨大磁気抵抗効果素子（GMR素子）や磁気トンネル接合素子（MTJ素子）に対して、その膜面に垂直な方向に電流を流すことにより、これらの素子の少なくとも一部の磁性層の磁化の向きを反転させることができる。

#### 【0011】

そして、スピン注入による磁化反転は、素子が微細化されても、電流を増やさずに磁化反転を実現することができる利点を有している。

#### 【0012】

上述したスピン注入による磁化反転を利用する構成のメモリ装置の模式図を、図13及び図14に示す。図13は斜視図、図14は断面図である。

シリコン基板等の半導体基体60の素子分離層52により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域58、ソース領域57、並びにゲート電極51が、それぞれ形成されている。このうち、ゲート電極51は、図7中前後方向に延びるワード線を兼ねている。

ドレイン領域58は、図13中左右の選択用トランジスタに共通して形成されており、このドレイン領域58には、配線59が接続されている。

そして、ソース領域57と、上方に配置された、図13中左右方向に延びるビット線56との間に、スピン注入により磁化の向きが反転する記憶層を有する記憶素子53が配置されている。

この記憶素子53は、例えば磁気トンネル接合素子（MTJ素子）により構成される。記憶素子53は2つの磁性層61、62を有する。この2層の磁性層61、62のうち、一方の磁性層を磁化の向きが固定された磁化固定層として、他方の磁性層を磁化の向きが変化する磁化自由層即ち記憶層とする。

また、記憶素子53は、ビット線56と、ソース領域57とに、それぞれ上下のコンタクト層54を介して接続されている。これにより、記憶素子53に電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

#### 【0013】

このようなスピン注入による磁化反転を利用する構成のメモリ装置の場合、図12に示した一般的なMRAMと比較して、デバイス構造を単純化することができ、そのために高密度化が可能になるという特徴も有している。

また、スピン注入による磁化反転を利用することにより、外部磁界により磁化反転を行う一般的なMRAMと比較して、素子の微細化が進んでも、書き込みの電流が増大しないという利点がある。

#### 【発明の概要】

#### 【発明が解決しようとする課題】

10

20

30

40

50

## 【0014】

ところで、MRAMの場合は、記憶素子とは別に書き込み配線（ワード線やビット線）を設けて、書き込み配線に電流を流して発生する電流磁界により、情報の書き込み（記録）を行っている。そのため、書き込み配線に、書き込みに必要となる電流量を十分に流すことができる。

一方、スピン注入による磁化反転を利用する構成のメモリ装置においては、記憶素子に流す電流によりスピン注入を行って、記憶層の磁化の向きを反転させる必要がある。

そして、このように記憶素子に直接電流を流して情報の書き込み（記録）を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。この場合、記憶素子に流れる電流は、選択トランジスタに流すことが可能な電流（選択トランジスタの飽和電流）の大きさに制限される。

このため、選択トランジスタの飽和電流以下の電流で書き込みを行う必要があり、スピン注入の効率を改善して、記憶素子に流す電流を低減する必要がある。

## 【0015】

また、読み出し信号を大きくするためには、大きな磁気抵抗変化率を確保する必要があり、そのためには記憶層の両側に接している中間層をトンネル絶縁層（トンネルバリア層）とした記憶素子の構成にすることが効果的である。

このように中間層としてトンネル絶縁層を用いた場合には、トンネル絶縁層が絶縁破壊することを防ぐために、記憶素子に流す電流量に制限が生じる。この観点からも、スピン注入時の電流を抑制する必要がある。

## 【0016】

この電流値を下げるためには、この電流値が記憶層の膜厚に比例し、記憶層の飽和磁化の2乗に比例するので、これら（膜厚や飽和磁化）を調節すれば良いことがわかる（例えば、非特許文献3参照）。

そして、例えば特許文献3には、記録材料の磁化量( $M_s$ )を低減すれば、電流値を低減できることが示されている。

## 【0017】

しかしながら、一方で、電流によって書き込まれた情報を記憶しなければ不揮発性メモリとはなり得ない。つまり、記憶層の熱揺らぎに対する安定性（熱安定性）の確保が必要である。

スピン注入による磁化反転を利用する記憶素子の場合、従来のMRAMと比較して、記憶層の体積が小さくなるので、単純に考えると熱安定性は低下する方向にある。

記憶層の熱安定性が確保されていないと、反転した磁化の向きが、熱により再反転してしまい、書き込みエラーとなってしまう。

そして、スピン注入による磁化反転を利用する記憶素子の大容量化を進めた場合、記録素子の体積は一層小さくなるので、熱安定性の確保は重要な課題となる。

## 【0018】

そのため、スピン注入による磁化反転を利用する記憶素子において、熱安定性は非常に重要な特性である。

## 【0019】

従って、スピン注入により記憶層の磁化の向きを反転させる構成の記憶素子がメモリとして存在し得るためには、スピン注入による磁化反転に必要な電流をトランジスタの飽和電流以下に減らし、また、書き込まれた情報をしっかり保持する熱安定性を確保する必要がある。

## 【0020】

以上のように、スピン注入による磁化反転に必要な電流を低減するには、記憶層の飽和磁化量 $M_s$ を低減することや、記憶層を薄くすることが考えられる。例えば、上述の特許文献3のように、記憶層の材料に、飽和磁化量 $M_s$ の低い材料を使用することが有効である。

## 【0021】

しかしながら、このように、単純に飽和磁化量  $M_s$  の低い材料を用いた場合、情報をしっかりと保持する熱安定性を確保することができない。

ST-MRAMにおいては、書き込み電流を増大させることなく、熱安定性を改善することができる記憶素子の実現が望まれるものである。

#### 【0022】

ここで、ST-MRAMに用いる強磁性体として、さまざまな材料が検討されているが、一般に面内磁気異方性を有するものよりも垂直磁気異方性を有するものの方が低電力化、大容量化に適しているとされている。これは垂直磁化の方がスピントルク磁化反転の際に超えるべきエネルギー障壁が低く、また垂直磁化膜の有する高い磁気異方性が大容量化により微細化した記憶担体の熱安定性を保持するのに有利であるためである。

10

#### 【0023】

垂直異方性を有する磁性材料としては、CoとFeとを含有する合金を採用するものが知られているが、このような磁性材料を用いた場合には、その組成としてFeを含むことにより、プロセスや熱処理において、酸化、つまりは腐食による抵抗の上昇が促進されてしまう虞がある。

特に、素子直径を100nm以下に微細化することが要求される高密度記録素子（ひいては大容量メモリ）では、外周部からの磁性層への侵食による抵抗上昇が無視できなくなるという問題がある。

#### 【0024】

本発明は以上の問題点を鑑み為されたものであり、ST-MRAMにおいて、書き込み電流の低減と熱安定性の両立を図ると共に、記憶層の微細加工時の抵抗上昇を防止し、低消費電力な記憶素子を提供することをその課題とする。

20

#### 【課題を解決するための手段】

#### 【0025】

本発明の記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層とを有する。

そして、上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さくなるように構成される。

30

さらに、上記記憶層を構成する強磁性層材料が、Co-Fe-Bを母材とし且つ当該母材に耐食性元素が添加されて成るものである。

#### 【0026】

また、本発明のメモリ装置は、情報を磁性体の磁化状態により保持する記憶素子と、互いに交差する2種類の配線とを備え、記憶素子は上記本発明の記憶素子の構成であり、2種類の配線の間記憶素子が配置され、これら2種類の配線を通じて、記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものである。

#### 【0027】

上記による本発明の記憶素子の構成によれば、情報を磁性体の磁化状態により保持する記憶層を有し、この記憶層に対して中間層を介して磁化固定層が設けられ、中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して、記憶層に対して情報の記録が行われるので、積層方向に電流を流してスピン偏極した電子を注入することによって情報の記録を行うことができる。

40

そして、記憶層が受ける、実効的な反磁界の大きさが、記憶層の飽和磁化量よりも小さいことにより、記憶層が受ける反磁界が低くなっており、記憶層の磁化の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層の飽和磁化量を低減しなくても書き込み電流量を低減することができるため、記憶層の飽和磁化量を十分な量として、記憶層の熱安定性を十分に確保することが可

50

能になる。

さらに、本発明の記憶素子は、記憶層及び磁化固定層は膜面に垂直な磁化を有する。面内磁気異方性を有するものよりも垂直磁気異方性を有するものの方が低電力化、大容量化に好適である。理由は垂直磁化の方がスピントルク磁化反転の際に超えるべきエネルギー障壁が低く、また垂直磁化膜の有する高い磁気異方性によって記憶層の情報保持の熱安定性が有利になるためである。

【0028】

また、本発明の記憶素子は、記憶層を構成する強磁性層材料が、Co-Fe-Bを母材とし且つ当該母材に耐食性元素が添加されて成る。このことで、記憶層の微細加工時の抵抗上昇を防止し、低消費電力な記憶素子を提供することができる。

10

【0029】

また上述の本発明のメモリ装置の構成によれば、2種類の配線の間記憶素子が配置され、これら2種類の配線を通じて記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものであることにより、2種類の配線を通じて記憶素子の積層方向に電流を流してスピン注入による情報の記録を行うことができる。

また、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することが可能になるため、記憶素子に記録された情報を安定して保持すると共に、メモリ装置の消費電力を低減することが可能になる。

また、上述のようにこの場合の記憶素子は、記憶層を構成する強磁性層材料の母材に耐食性元素が添加されていることで、記憶層の微細加工時の抵抗上昇が防止されるものとなり、この点でも低消費電力なメモリ装置の実現が図られる。また記憶層を構成する強磁性層材料の母材に耐食性元素が添加されることによっては、熱安定性の向上も図られる。

20

【発明の効果】

【0030】

本発明によれば、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することが可能になるため、情報保持能力である熱安定性を十分に確保して、特性バランスに優れた記憶素子を構成することができる。これにより、動作エラーをなくして、記憶素子の動作マージンを十分に得ることができる。

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

また、書き込み電流を低減して、記憶素子に書き込みを行う際の消費電力を低減することが可能になる。つまりこの点において、メモリ装置全体の消費電力を低減することが可能になる。

30

また本発明によれば、記憶層を構成する強磁性層材料の母材に耐食性元素が添加されていることで、記憶層の微細加工時の抵抗上昇が防止され、この点でも低消費電力なメモリ装置の実現化が図られる。

また、記憶層を構成する強磁性層材料の母材に耐食性元素が添加されることで、熱安定性の向上にも寄与する。

【図面の簡単な説明】

【0031】

【図1】先行例及び実施の形態のメモリ装置の概略構成の説明図である。

40

【図2】先行例及び実施の形態の記憶素子の断面図である。

【図3】先行例1についての実験で用いた記憶素子の試料の層構造の説明図である。

【図4】0.09×0.18μmサイズの記憶層のCoの量と、反転電流密度との関係を示した図である。

【図5】0.09×0.18μmサイズの記憶層のCoの量と、熱安定性の指標との関係を示した図である。

【図6】50nmサイズの記憶層のCoの量と、熱安定性の指標との関係を示した図である。

【図7】先行例2についての実験で用いた記憶素子の試料の層構造の説明図である。

【図8】先行例の記憶層のCo-Fe-Bの組成毎のTMRの熱処理温度依存性を示す図

50

である。

【図 9】先行例の記憶層の Co - Fe - B について、Co / Fe 比で B 濃度及び熱処理温度を変えた場合の TMR 特性の測定結果を示す図である。

【図 10】先行例についての素子サイズに対する熱処理温度 300 と 350 の RA 比率を示した図である。

【図 11】試料 1 ~ 3 についての素子サイズに対する熱処理温度 300 と 350 の RA 比率を示した図である。

【図 12】従来の MRAM の構成を模式的に示した斜視図である。

【図 13】スピン注入による磁化反転を利用したメモリ装置の概略構成の説明図である。

【図 14】図 13 のメモリ装置の断面図である。

10

【発明を実施するための形態】

【0032】

以下、本発明の実施の形態を次の順序で説明する。

< 1 . 先行例としての記憶素子 >

[ 1-1 . 先行例の記憶素子の概要 ]

[ 1-2 . 先行例 1 の構成 ]

[ 1-3 . 先行例 1 に関する実験 ]

[ 1-4 . 先行例 2 の構成 ]

[ 1-5 . 先行例 2 に関する実験 ]

< 2 . 実施の形態の記憶素子 >

[ 2-1 . 先行例の課題について ]

[ 2-2 . 実施の形態の記憶素子の構成 ]

[ 2-3 . 実施の形態の記憶素子に関する実験 ]

< 3 . 変形例 >

20

【0033】

< 1 . 先行例としての記憶素子 >

[ 1-1 . 先行例の記憶素子の概要 ]

まず、本発明の記憶素子を見出すにあたりその基とした、先行例としての記憶素子の概要について説明する。

30

先行例（及び後述する実施の形態）としての記憶素子は、前述したスピン注入により、記憶素子の記憶層の磁化の向きを反転させて、情報の記録を行うものである。

記憶層は、強磁性層等の磁性体により構成され、情報を磁性体の磁化状態（磁化の向き）により保持するものである。

【0034】

詳しくは後述するが、記憶素子は、例えば図 2 に一例を示す層構造とされ、少なくとも 2 つの磁性層としての記憶層 17、磁化固定層 15 を備え、またその 2 つの磁性層の間の中層としての絶縁層 16（トンネル絶縁層）を備える。

記憶層 17 は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される。

磁化固定層 15 は、記憶層 17 に記憶された情報の基準となる膜面に垂直な磁化を有する。

40

絶縁層 16 は、非磁性体であって、記憶層 17 と磁化固定層 15 の間に設けられる。

そして記憶層 17、絶縁層 16、磁化固定層 15 を有する層構造の積層方向にスピン偏極した電子を注入することにより、記憶層 17 の磁化の向きが変化して、記憶層 17 に対して情報の記録が行われる。

【0035】

スピン注入により磁性層（記憶層 17）の磁化の向きを反転させる基本的な動作は、巨大磁気抵抗効果素子（GMR 素子）もしくはトンネル磁気抵抗効果素子（MTJ 素子）から成る記憶素子に対して、その膜面に垂直な方向に、ある閾値以上の電流を流すものである。このとき、電流の極性（向き）は、反転させる磁化の向きに依存する。

50



この閾値よりも絶対値が小さい電流を流した場合には、磁化反転を生じない。

【0036】

スピン注入によって、磁性層の磁化の向きを反転させるときに、必要となる電流の閾値  $I_c$  は一般的には、

$$I_c = A \cdot \alpha \cdot M_s \cdot V \cdot H_d / 2$$

により表される。

ここで、 $A$ ：定数、 $\alpha$ ：スピン制動定数、 $\eta$ ：スピン注入効率、 $M_s$ ：飽和磁化量、 $V$ ：記憶層の体積、 $H_d$ ：実効的な反磁界である。

この式で表されるように、電流の閾値は、磁性層の体積  $V$ 、磁性層の飽和磁化  $M_s$ 、スピン注入効率  $\eta$ 、スピン制動定数  $\alpha$  を制御することにより、任意に設定することが可能である。

10

【0037】

なお厳密には、スピントルク磁化反転によって、磁性層の磁化の向きを反転させるときに、必要となる電流の閾値  $I_c$  は、磁性層の磁化容易軸が面内方向であるか、垂直方向であるかによって異なる。

先行例や実施の形態の記憶素子は垂直磁化型であるが、従前の面内磁化型の記憶素子の場合における磁性層の磁化の向きを反転させる反転電流を  $I_{c\_para}$  とすると、

同方向から逆方向（なお、同方向、逆方向とは、磁化固定層の磁化方向を基準としてみた記憶層の磁化方向）に反転させる場合、

$$I_{c\_para} = (A \cdot \alpha \cdot M_s \cdot V / g(0) / P) (H_k + 2 M_s)$$

20

となり、逆方向から同方向に反転させる場合、

$$I_{c\_para} = - (A \cdot \alpha \cdot M_s \cdot V / g(\theta) / P) (H_k + 2 M_s)$$

となる。

【0038】

一方、本例のような垂直磁化型の記憶素子の反転電流を  $I_{c\_perp}$  とすると、同方向から逆方向に反転させる場合、

$$I_{c\_perp} = (A \cdot \alpha \cdot M_s \cdot V / g(0) / P) (H_k - 4 M_s)$$

となり、逆方向から同方向に反転させる場合、

$$I_{c\_perp} = - (A \cdot \alpha \cdot M_s \cdot V / g(\theta) / P) (H_k - 4 M_s)$$

となる。

30

【0039】

ただし、 $A$  は定数、 $\alpha$  はダンピング定数、 $M_s$  は飽和磁化、 $V$  は素子体積、 $P$  はスピン分極率、 $g(0)$ 、 $g(\theta)$  はそれぞれ同方向時、逆方向時にスピントルクが相手の磁性層に伝達される効率に対応する係数、 $H_k$  は磁気異方性である（非特許文献4参照）。

【0040】

上記各式において、垂直磁化型の場合の  $(H_k - 4 M_s)$  と面内磁化型の場合の  $(H_k + 2 M_s)$  とを比較すると、垂直磁化型が低記録電流化により適していることが理解できる。

【0041】

本例の記憶素子は、トンネル磁気抵抗効果による抵抗の差で情報の読み出しを行う。つまり、トンネル磁気抵抗効果が大きい場合に出力も大きくなる。トンネル磁気抵抗効果 TMR は、スピン分極率  $P$  を用いて式(1)により表される。

40

【0042】

【数1】

$$TMR(\%) = \frac{P_1 P_2}{1 - P_1 P_2} \times 100 \quad \text{式(1)}$$

【0043】

ここで、 $P_1$  は固定層のスピン分極率、 $P_2$  は記録層のスピン分極率である。式(1)において、スピン分極率が大きいときに、TMRが大きくなることが理解できる。

50

そして、反転電流の式との比較により、低電流化と高出力化 (= 高 TMR 化) が両立する関係であることも分かる。

【0044】

先行例及び実施の形態では、磁化状態により情報を保持することができる磁性層 (記憶層 17) と、磁化の向きが固定された磁化固定層 15 とを有する記憶素子を構成する。

メモリとして存在し得るためには、書き込まれた情報を保持することができなければならない。情報を保持する能力の指標として、熱安定性の指標 (=  $KV/k_B T$ ) の値で判断される。このは、下記式 (2) により表される。

【0045】

【数 2】

$$\Delta = KV/k_B T = M_s \cdot V \cdot H_k \cdot (1/2k_B T) \quad \text{式(2)}$$

10

ここで、 $H_k$  : 実効的な異方性磁界、 $k_B$  : ボルツマン定数、 $T$  : 温度、 $M_s$  : 飽和磁化量、 $V$  : 記憶層の体積である。

【0046】

実効的な異方性磁界  $H_k$  には、形状磁気異方性、誘導磁気異方性、結晶磁気異方性等の影響が取り込まれており、単磁区のコヒーレントローテンションモデルを仮定した場合、保磁力と同等である。

【0047】

熱安定性の指標と電流の閾値  $I_c$  とは、トレードオフの関係になることが多い。そのため、メモリ特性を維持するには、これらの両立が課題となることが多い。

【0048】

記憶層 17 の磁化状態を変化させる電流の閾値は、実際には、例えば記憶層 17 の厚さが 2 nm であり、平面パターンが 100 nm x 150 nm の略楕円形の TMR 素子において、+ 側の閾値  $+I_c = +0.5$  mA であり、- 側の閾値  $-I_c = -0.3$  mA であり、その際の電流密度は約  $3.5 \times 10^6$  A/cm<sup>2</sup> である。これらは、上記の  $I_c$  の式にほぼ一致する。

【0049】

これに対して、電流磁場により磁化反転を行う通常の MRAM では、書き込み電流が数 mA 以上必要となる。

従って、スピン注入によって磁化反転を行う場合には、上述のように書き込み電流の閾値が十分に小さくなるため、集積回路の消費電力を低減させるために有効であることが分かる。

また、通常の MRAM で必要とされる、電流磁界発生用の配線 (図 12 の配線 105) が不要となるため、集積度においても通常の MRAM に比較して有利である。

【0050】

そして、スピン注入により磁化反転を行う場合には、記憶素子に直接電流を流して情報の書き込み (記録) を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。

この場合、記憶素子に流れる電流は、選択トランジスタで流すことが可能な電流 (選択トランジスタの飽和電流) の大きさによって制限される。

【0051】

選択トランジスタの飽和電流よりも、スピン注入による磁化反転の電流の閾値  $I_c$  を小さくするためには、上記  $I_c$  の式より、記憶層 17 の飽和磁化量  $M_s$  を減らせば良いことがわかる。

しかし、単純に飽和磁化量  $M_s$  を減らした場合 (例えば、特許文献 3) には、記憶層 17 の熱安定性が著しく損なわれ、メモリとしての機能を果せなくなる。

メモリを構成するためには、熱安定性の指標がある程度以上の大きさである必要がある。

20

30

40

50

## 【0052】

そこで、本願の発明者等が種々の検討を行った結果、記憶層17を構成する強磁性層として、例えばCo - Fe - Bの組成を選定することにより、記憶層17が受ける実効的な反磁界 ( $M_{\text{effective}}$ ) の大きさが、記憶層17の飽和磁化量  $M_s$  よりも小さくなることを見出した。

上述の強磁性材料を用いることにより、記憶層17が受ける実効的な反磁界の大きさが、記憶層17の飽和磁化量  $M_s$  よりも小さい構成となる。

これにより、記憶層17が受ける反磁界を小さくすることができるので、式(2)により表される熱安定性を損ねることなく、上記Icの式により表される電流の閾値Icを低減する効果が得られる。

さらに、発明者らは、上記の選定されたCo - Fe - B組成の内、限られた組成範囲において、Co - Fe - Bが膜面垂直方向に磁化し、それにより、Gbitクラスの容量を実現可能な極微小記録素子においても十分な熱安定性が確保可能であることを見出した。

従って、Gbitクラスのスピ注入型磁化反転メモリにおいて熱安定性を保った状態で、低電流で情報の書き込みができる、という安定したメモリの形成を可能にする。

## 【0053】

先行例及び実施の形態では、記憶層17が受ける実効的な反磁界の大きさが、記憶層17の飽和磁化量  $M_s$  よりも小さい構成、即ち、記憶層17の飽和磁化量  $M_s$  に対する実効的な反磁界の大きさの比の値を1より小さくする。

## 【0054】

さらに、選択トランジスタの飽和電流値を考慮して、記憶層17と磁化固定層15との間の非磁性の中間層として、絶縁体から成るトンネル絶縁層(絶縁層16)を用いて磁気トンネル接合(MTJ)素子を構成する。

トンネル絶縁層を用いて磁気トンネル接合(MTJ)素子を構成することにより、非磁性導電層を用いて巨大磁気抵抗効果(GMR)素子を構成した場合と比較して、磁気抵抗変化率(MR比)を大きくすることができ、読み出し信号強度を大きくすることができるためである。

## 【0055】

そして、特に、このトンネル絶縁層16の材料として、酸化マグネシウム(MgO)を用いることにより、これまで一般的に用いられてきた酸化アルミニウムを用いた場合よりも、磁気抵抗変化率(MR比)を大きくすることができる。

また、一般に、スピ注入効率はMR比に依存し、MR比が大きいほど、スピ注入効率が向上し、磁化反転電流密度を低減することができる。

従って、中間層であるトンネル絶縁層16の材料として酸化マグネシウムを用い、同時に上記の記憶層17を用いることにより、スピ注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み(記録)を行うことができる。また、読み出し信号強度を大きくすることができる。

これにより、MR比(TMR比)を確保して、スピ注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み(記録)を行うことができる。また、読み出し信号強度を大きくすることができる。

## 【0056】

このようにトンネル絶縁層16を酸化マグネシウム(MgO)膜により形成する場合には、MgO膜が結晶化していて、(001)方向に結晶配向性を維持していることがより望ましい。

## 【0057】

なお、記憶層17と磁化固定層15との間の中間層(トンネル絶縁層16)は、酸化マグネシウムから成る構成とする他にも、例えば酸化アルミニウム、窒化アルミニウム、 $\text{SiO}_2$ 、 $\text{Bi}_2\text{O}_3$ 、 $\text{MgF}_2$ 、CaF、 $\text{SrTiO}_2$ 、 $\text{AlLaO}_3$ 、Al - N - O等の各種の絶縁体、誘電体、半導体を用いて構成することもできる。

## 【0058】

10

20

30

40

50

トンネル絶縁層 16 の面積抵抗値は、スピン注入により記憶層 17 の磁化の向きを反転させるために必要な電流密度を得る観点から、数十  $\mu\text{m}^2$  程度以下に制御する必要がある。

そして、MgO 膜から成るトンネル絶縁層 16 では、面積抵抗値を上述の範囲とするために、MgO 膜の膜厚を 1.5 nm 以下に設定する必要がある。

【0059】

また、記憶層 17 の磁化の向きを、小さい電流で容易に反転できるように、記憶素子を小さくすることが望ましい。

従って、好ましくは、記憶素子の面積を 0.01  $\mu\text{m}^2$  以下とする。

【0060】

なお、記憶層 17 は、組成の異なる他の強磁性層を直接積層させることも可能である。また、強磁性層と軟磁性層とを積層させたり、複数層の強磁性層を軟磁性層や非磁性層を介して積層させたりすることも可能である。このように積層させた場合でも、先行例としての効果が得られる。

特に複数層の強磁性層を非磁性層に介して積層させた構成としたときには、強磁性層の層間の相互作用の強さを調整することが可能になるため、記憶素子の寸法がサブミクロン以下になっても、磁化反転電流が大きくならないように抑制することが可能になるという効果が得られる。この場合の非磁性層の材料としては、Ru, Os, Re, Ir, Au, Ag, Cu, Al, Bi, Si, B, C, Cr, Ta, Pd, Pt, Zr, Hf, W, Mo, Nb またはそれらの合金を用いることができる。

【0061】

磁化固定層 15 及び記憶層 17 は、一方向の異方性を有していることが望ましい。

また、磁化固定層 15 及び記憶層 17 のそれぞれの膜厚は、0.5 nm ~ 30 nm であることが好ましい。

【0062】

記憶素子のその他の構成は、スピン注入により情報を記録する記憶素子の従来公知の構成と同様とすることができる。

【0063】

磁化固定層 15 は、強磁性層のみにより、或いは反強磁性層と強磁性層の反強磁性結合を利用することにより、その磁化の向きが固定された構成とすることが出来る。

また、磁化固定層 15 は、単層の強磁性層から成る構成、或いは複数層の強磁性層を非磁性層を介して積層した積層フェリピン構造とすることが出来る。

積層フェリピン構造の磁化固定層 15 を構成する強磁性層の材料としては、Co, CoFe, CoFeB 等を用いることができる。また、非磁性層の材料としては、Ru, Re, Ir, Os 等を用いることができる。

【0064】

反強磁性層の材料としては、FeMn 合金、PtMn 合金、PtCrMn 合金、NiMn 合金、IrMn 合金、NiO、Fe<sub>2</sub>O<sub>3</sub> 等の磁性体を挙げる事が出来る。

また、これらの磁性体に、Ag, Cu, Au, Al, Si, Bi, Ta, B, C, O, N, Pd, Pt, Zr, Hf, Ir, W, Mo, Nb 等の非磁性元素を添加して、磁気特性を調整したり、その他の結晶構造や結晶性や物質の安定性等の各種物性を調整したりすることができる。

【0065】

また、記憶素子の膜構成は、記憶層 17 が磁化固定層 15 の下側に配置される構成でも、下側に配置される構成でも全く問題はない。さらには、磁化固定層 15 が記憶層 17 の上下に存在する、いわゆるデュアル構造でも全く問題ない。

【0066】

なお、記憶素子の記憶層 17 に記録された情報を読み出す方法としては、記憶素子の記憶層 17 に薄い絶縁膜を介して、情報の基準となる磁性層を設けて、絶縁層 16 を介して流れる強磁性トンネル電流によって読み出してもよいし、磁気抵抗効果により読み出して

10

20

30

40

50

もよい。

【 0 0 6 7 】

[ 1-2 . 先行例 1 の構成 ]

本発明の先行例については、先行例 1 と先行例 2 の 2 例がある。

まずは先行例 1 について、具体的構成を説明する。

先行例 1 としてのメモリ装置の概略構成図（斜視図）を図 1 に示す。

このメモリ装置は、互いに直交する 2 種類のアドレス配線（例えばワード線とビット線）の交点付近に、磁化状態で情報を保持することができる記憶素子 3 が配置されて成る。

即ち、シリコン基板等の半導体基体 10 の素子分離層 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 8、ソース領域 7、並びにゲート電極 1 が、それぞれ形成されている。このうち、ゲート電極 1 は、図中前後方向に延びる一方のアドレス配線（例えばワード線）を兼ねている。

ドレイン領域 8 は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域 8 には、配線 9 が接続されている。

【 0 0 6 8 】

そして、ソース領域 7 と、上方に配置された、図中左右方向に延びる他方のアドレス配線（例えばビット線）6 との間に、記憶素子 3 が配置されている。この記憶素子 3 は、スピン注入により磁化の向きが反転する強磁性層から成る記憶層を有する。

また、この記憶素子 3 は、2 種類のアドレス配線 1, 6 の交点付近に配置されている。

この記憶素子 3 は、ビット線 6 と、ソース領域 7 とに、それぞれ上下のコンタクト層 4 を介して接続されている。

これにより、2 種類のアドレス配線 1, 6 を通じて、記憶素子 3 に上下方向の電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【 0 0 6 9 】

また、先行例 1 のメモリ装置の記憶素子 3 の断面図を図 2 に示す。

図 2 に示すように、この記憶素子 3 は、下層側から順に、下地層 14、磁化固定層 15、絶縁層 16、記憶層 17、キャップ層 18 が積層されている。

【 0 0 7 0 】

この場合、スピン注入により磁化 M17 の向きが反転する記憶層 17 に対して、下層に磁化固定層 15 を設けている。

スピン注入型磁化反転メモリにおいては、記憶層 17 の磁化 M17 と磁化固定層 15 の磁化 M15 の相対的な角度によって情報の「0」「1」を規定している。

記憶層 17 と磁化固定層 15 との間には、トンネルバリア層（トンネル絶縁層）となる絶縁層 16 が設けられ、記憶層 17 と磁化固定層 15 とにより、MTJ 素子が構成されている。

また、磁化固定層 15 の下には下地層 14 が形成され、記憶層 17 の上にはキャップ層 18 が形成されている。

【 0 0 7 1 】

記憶層 17 は、磁化 M17 の方向が層面垂直方向に自由に变化する磁気モーメントを有する強磁性体から構成されている。磁化固定層 15 は、磁化 M15 が膜面垂直方向に固定された磁気モーメントを有する強磁性体から構成されている。

情報の記憶は一軸異方性を有する記憶層 17 の磁化の向きにより行う。書込みは、膜面垂直方向に電流を印加し、スピントルク磁化反転を起こすことにより行う。このように、スピン注入により磁化の向きが反転する記憶層 17 に対して、下層に磁化固定層 15 が設けられ、記憶層 14 の記憶情報（磁化方向）の基準とされる。

先行例 1 では、記憶層 17、磁化固定層 15 としては Co - Fe - B を用いる。

特に、その Co - Fe - B の組成が、 $0 < C o_x < 40$ 、 $60 < F e_y < 100$ 、 $0 < B_z < 30$  において、 $(C o_x - F e_y)_{100-z} - B_z$  とする。

【 0 0 7 2 】

10

20

30

40

50

磁化固定層 15 は情報の基準であるので、記録や読み出しによって磁化の方向が変化してはいけませんが、必ずしも特定の方向に固定されている必要はなく、記憶層 17 よりも保磁力を大きくするか、膜厚を厚くするか、あるいは磁気ダンピング定数を大きくして記憶層 17 よりも動きにくくすればよい。

磁化を固定する場合には PtMn、IrMn などの反強磁性体を磁化固定層 15 に接触させるか、あるいはそれらの反強磁性体に接触した磁性体を Ru 等の非磁性体を介して磁氣的に結合させ、磁化固定層 15 を間接的に固定しても良い。

#### 【0073】

先行例 1 においては、特に、記憶層 17 が受ける実効的な反磁界の大きさが記憶層 17 の飽和磁化量  $M_s$  よりも小さくなるように、記憶素子 3 の記憶層 17 の組成が調整されていることを特徴とする。

即ち、前述したように、記憶層 17 の強磁性材料 Co-Fe-B 組成を選定し、記憶層 17 が受ける実効的な反磁界の大きさを低くして、記憶層 17 の飽和磁化量  $M_s$  よりも小さくなるようにする。

#### 【0074】

さらに、先行例 1 において、中間層である絶縁層 16 を、酸化マグネシウム層とした場合には、磁気抵抗変化率 (MR 比) を高くすることができる。

このように MR 比を高くすることによって、スピン注入の効率を向上して、記憶層 17 の磁化  $M_1$  の向きを反転させるために必要な電流密度を低減することができる。

#### 【0075】

先行例 1 の記憶素子 3 は、下地層 14 からキャップ層 18 までを真空装置内で連続的に形成して、その後エッチング等の加工により記憶素子 3 のパターンを形成することにより、製造することができる。

#### 【0076】

上述の先行例 1 によれば、記憶素子 3 の記憶層 17 が、記憶層 17 が受ける実効的な反磁界の大きさが記憶層 17 の飽和磁化量  $M_s$  よりも小さくなるように構成されているので、記憶層 17 が受ける反磁界が低くなっており、記憶層 17 の磁化  $M_1$  の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層 17 の飽和磁化量  $M_s$  を低減しなくても書き込み電流量を低減することができるため、記憶層 17 の飽和磁化量  $M_s$  を十分な量として、記憶層 17 の熱安定性を十分に確保することが可能になる。

#### 【0077】

このように、情報保持能力である熱安定性を十分に確保することができるため、特性バランスに優れた記憶素子 3 を構成することができる。

これにより、動作エラーをなくして、記憶素子 3 の動作マージンを十分に得ることができ、記憶素子 3 を安定して動作させることができる。

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

#### 【0078】

また、書き込み電流を低減して、記憶素子 3 に書き込みを行う際の消費電力を低減することが可能になる。

従って、先行例 1 の記憶素子 3 によりメモリセルを構成した、メモリ装置全体の消費電力を低減することが可能になる。

#### 【0079】

従って、情報保持特性が優れた、安定して動作する信頼性の高いメモリ装置を実現することができ、記憶素子 3 を備えたメモリ装置において、消費電力を低減することができる。

#### 【0080】

また、図 2 に示した記憶素子 3 を備える、図 1 に示した構成のメモリ装置は、メモリ装置を製造する際に、一般の半導体 MOS 形成プロセスを適用できるという利点を有している。

10

20

30

40

50

従って、本実施の形態のメモリ装置を、汎用メモリとして適用することが可能になる。

【0081】

[1-3. 先行例1に関する実験]

ここで、先行例1の記憶素子の構成において、具体的に記憶層17を構成する強磁性層の材料を選定することにより、記憶層が受ける実効的な反磁界の大きさを調整して、記憶素子の試料を作製し、その特性を調べた。

【0082】

実際のメモリ装置には、図1に示したように、記憶素子3以外にもスイッチング用の半導体回路等が存在するが、ここでは、記憶層17の磁化反転特性を調べる目的で、記憶素子のみを形成したウェハにより検討を行った。

10

【0083】

～実験1～

厚さ0.725mmのシリコン基板の上に、厚さ300nmの熱酸化膜を形成し、その上に図2に示した構成の記憶素子3を形成した。

具体的には、図2に示した構成の記憶素子3において、各層の材料及び膜厚を図3に示すように選定した。

- ・下地層14：膜厚10nmのTa膜と膜厚25nmのRu膜の積層膜
- ・磁化固定層15：膜厚2.5nmのCoFeB膜
- ・トンネル絶縁層16：膜厚0.9nmの酸化マグネシウム膜
- ・記憶層17：磁化固定層と同じ組成のCoFeB膜
- ・キャップ層18：膜厚3nmのTa膜、膜厚3nmのRu膜、膜厚3nmのTa膜の積層膜

20

このように各層を選定し、また下地層14とシリコン基板との間に図示しない膜厚100nmのCu膜（後述するワード線となるもの）を設けた。

上記膜構成で、記憶層17の強磁性層は、材質をCo-Fe-Bの3元系合金とし、強磁性層の膜厚を2.0nmに固定した。

【0084】

酸化マグネシウム膜から成る絶縁層16以外の各層は、DCマグネトロンスパッタ法を用いて成膜した。

30

酸化マグネシウム(MgO)膜から成る絶縁層16は、RFマグネトロンスパッタ法を用いて成膜した。

さらに、記憶素子3の各層を成膜した後に、磁場中熱処理炉で加熱処理を行った。

【0085】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対してArプラズマにより選択エッチングを行うことにより、ワード線（下部電極）を形成した。

この際に、ワード線部分以外は、基板の深さ5nmまでエッチングされた。

【0086】

その後、電子ビーム描画装置により記憶素子3のパターンのマスクを形成し、積層膜に対して選択エッチングを行い、記憶素子3を形成した。記憶素子3部分以外は、ワード線のCu層直上までエッチングした。

40

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に十分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子3のパターンを、短軸0.09 $\mu\text{m}$ ×長軸0.18 $\mu\text{m}$ の楕円形状として、記憶素子3の面積抵抗値( $\mu\text{m}^2$ )が20 $\mu\text{m}^2$ となるようにした。

【0087】

次に、記憶素子3部分以外を、厚さ100nm程度のAl<sub>2</sub>O<sub>3</sub>のスパッタリングによって絶縁した。

その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを

50

形成した。

このようにして、記憶素子 3 の試料を作製した。

【0088】

そして、上述の製造方法により、それぞれ記憶層 17 の強磁性層の Co - Fe - B 合金の組成を変えた、記憶素子 3 の各試料を作製した。

Co - Fe - B 合金の組成は、Co Fe と B との組成比 (原子%) を 80 : 20 に固定して、Co Fe 中の Co の組成比 x (原子%) を、90%、80%、70%、60%、50%、40%、30%、20%、10%、0% と変化させた。

【0089】

以上、作製した記憶素子 3 の各試料に対して、それぞれ以下のようにして、特性の評価を行った。

測定に先立ち、反転電流のプラス方向とマイナス方向の値を対称になるように制御することを可能にするため、記憶素子 3 に対して、外部から磁界を与えることができるように構成した。

また、記憶素子 3 に印加される電圧が、絶縁層 16 が破壊しない範囲内の 1 V までとなるように設定した。

【0090】

(飽和磁化量の測定)

飽和磁化量  $M_s$  を、試料振動型磁力計 (Vibrating Sample Magnetometer) を使用した、VSM 測定によって、測定した。

【0091】

(実効的な反磁界の測定)

実効的な反磁界の測定用の試料として、上述した記憶素子 3 の試料とは別に、記憶素子 3 を構成する各層を形成し、これを 20 mm × 20 mm 角の平面パターンに形成した試料を作製した。

そして、FMR (Ferromagnetic Resonance) 測定によって、実効的な反磁界の大きさ  $M_{\text{effective}}$  を求めた。

この FMR 測定によって求められる、任意の外部磁場  $H_{\text{ex}}$  に対する共鳴周波数  $f_{\text{FMR}}$  は、下記の式 (3) で与えられる。

【0092】

【数 3】

$$f_{\text{FMR}} = \gamma' \sqrt{4\pi M_{\text{effective}} (H_K + H_{\text{ex}})} \quad \text{式(3)}$$

【0093】

ここで、式 (3) 中の  $M_{\text{effective}}$  は、 $4 M_{\text{effective}} = 4 M_s - H$  ( $H$  : 膜面に垂直な方向の異方性磁界) で表すことができる。

【0094】

(反転電流値及び熱安定性の測定)

先行例 1 による記憶素子 3 の書き込み特性を評価する目的で、反転電流値の測定を行った。

記憶素子 3 に 10  $\mu$ s から 100 ms のパルス幅の電流を流して、その後の記憶素子 3 の抵抗値を測定した。

さらに、記憶素子 3 に流す電流量を変化させて、この記憶素子 3 の記憶層 17 の磁化  $M_{17}$  の向きが反転する電流値を求めた。この電流値のパルス幅依存性をパルス幅 1 ns に外挿した値を、反転電流値とした。

また、反転電流値のパルス幅依存性の傾きは、記憶素子 3 の前述した熱安定性の指標 ( ) に対応する。反転電流値がパルス幅によって変化しない (傾きが小さい) ほど、熱の擾乱に強いことを意味する。

そして、記憶素子 3 間のばらつきを考慮するために、同一構成の記憶素子 3 を 20 個程

10

20

30

40

50



度作製して、上述の測定を行い、反転電流値及び熱安定性の指標 の平均値を求めた。

さらに、測定により得られた反転電流値の平均値と、記憶素子 3 の平面パターン の面積 とから、反転電流密度  $J_{c0}$  を算出した。

【0095】

記憶素子 3 の各試料について、記憶層 17 の Co - Fe - B 合金の組成と、飽和磁化量  $M_s$  及び実効的な反磁界の大きさ  $M_{\text{effective}}$  の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比  $M_{\text{effective}} / M_s$  を表 1 に示す。ここで、表 1 に記載の記憶層 17 の Co - Fe - B 合金の Co 量は原子%で示している。

【0096】

【表 1】

10

	$M_s(\text{emu/cc})$	$M_{\text{effective}}(\text{emu/cc})$	$M_{\text{effective}}/M_s$
$(\text{Co}_{90}\text{Fe}_{10})_{80}\text{-B}_{20}$	960	1210	1.26
$(\text{Co}_{80}\text{Fe}_{20})_{80}\text{-B}_{20}$	960	1010	1.05
$(\text{Co}_{70}\text{Fe}_{30})_{80}\text{-B}_{20}$	1040	900	0.87
$(\text{Co}_{60}\text{Fe}_{40})_{80}\text{-B}_{20}$	1200	830	0.69
$(\text{Co}_{50}\text{Fe}_{50})_{80}\text{-B}_{20}$	1300	690	0.53
$(\text{Co}_{40}\text{Fe}_{60})_{80}\text{-B}_{20}$	1300	500	0.38
$(\text{Co}_{30}\text{Fe}_{70})_{80}\text{-B}_{20}$	1260	390	0.31
$(\text{Co}_{20}\text{Fe}_{80})_{80}\text{-B}_{20}$	1230	360	0.29
$(\text{Co}_{10}\text{Fe}_{90})_{80}\text{-B}_{20}$	1200	345	0.29
$\text{Fe}_{80}\text{-B}_{20}$	1160	325	0.28

20

30

【0097】

表 1 から、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$  の Co 量  $x$  が 70% 以下の場合においては、実効的な反磁界の大きさ ( $M_{\text{effective}}$ ) は飽和磁化量  $M_s$  よりも小さく、つまり、Co 量  $x$  が 70% 以下のときの比  $M_{\text{effective}} / M_s$  は  $M_s$ 、1.0 より小さな値になっている。

さらに、Co 量  $x$  が小さくなるほど、 $M_{\text{effective}}$  と  $M_s$  の差が大きくなっていることが確認できる。

40

【0098】

反転電流値の測定結果を図 4 に示し、熱安定性の指標の測定結果を図 5 に示す。

図 4 は、記憶層 17 の Co - Fe - B 合金の Co 量  $x$  (CoFe 中の含有量; 原子%) と、反転電流値から求めた反転電流密度  $J_{c0}$  との関係を示している。

図 5 は、記憶層 17 の Co - Fe - B 合金の Co 量 (CoFe 中の含有量; 原子%) と、熱安定性の指標 ( $KV / k_B T$ ) との関係を示している。

【0099】

図 4 より、Co 量  $x$  が小さくなるにつれて、反転電流密度  $J_{c0}$  が小さくなっていくことがわかる。

これは、Co 量  $x$  が小さくなった場合、飽和磁化量  $M_s$  は増加するが実効的な反磁界  $M$

50

effectiveが小さくなるために、両者の積 ( M s × M effective ) としては小さくなることに起因する。

【 0 1 0 0 】

図 5 より、C o 量 x が小さくなるにつれて、熱安定性の指標 ( = K V / k<sub>B</sub>T ) が大きくなっていき、C o 量 x がある程度以上小さくなると熱安定性の指標 が大きい値で安定することが分かる。

これは、図 5 に示した飽和磁化量 M s の測定結果と、式 ( 2 ) より熱安定性の指標 が飽和磁化量 M s に比例することから予想される変化とよく一致している。

【 0 1 0 1 】

表 1、図 4、図 5 の結果より、実効的な反磁界 M effective が飽和磁化量 M s よりも小さくなる、C o 量 x が 7 0 % 以下の組成において、M s を下げるといった熱安定性を犠牲にする手法を用いずに、高い熱安定性を有したまま、反転電流値 J c 0 を低減できることが明らかになった。

10

【 0 1 0 2 】

～ 実験 2 ～

上記の [ 実験 1 ] により、( C o<sub>x</sub>F e<sub>100-x</sub> )<sub>80</sub>B<sub>20</sub> の場合、C o 量 x が 7 0 % 以下の組成で高い熱安定性を有したまま、反転電流値 J c 0 を低減できることがわかった。

そこで、[ 実験 2 ] において ( C o<sub>70</sub>F e<sub>30</sub> )<sub>80</sub>B<sub>z</sub>、および ( C o<sub>80</sub>F e<sub>20</sub> )<sub>80</sub>B<sub>z</sub> 組成の記憶層 17 を用いて、B 量 z が C o と F e の比と M effective / M s にどのような影響を与えるかを調べた。試料の詳細は [ 実験 1 ] と同様である。

20

【 0 1 0 3 】

表 2 に ( C o<sub>70</sub>F e<sub>30</sub> )<sub>100-z</sub>B<sub>z</sub> で、B 量 z ( 原子% ) を 5 ~ 4 0 % とした C o F e B 合金の組成と、飽和磁化量 M s 及び実効的な反磁界の大きさ M effective の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比 M effective / M s を示す。

また表 3 には、( C o<sub>80</sub>F e<sub>20</sub> )<sub>100-z</sub>B<sub>z</sub> の場合で、同様に、B 量 z ( 原子% ) を 5 ~ 4 0 % とした C o F e B 合金の組成と、飽和磁化量 M s、実効的な反磁界の大きさ M effective、比 M effective / M s を示している。

【 0 1 0 4 】

【表 2】

	Ms(emu/cc)	Meffective(emu/cc)	Meffective/Ms
(Co <sub>70</sub> Fe <sub>30</sub> ) <sub>95</sub> -B <sub>5</sub> )	1310	1090	0.83
(Co <sub>70</sub> Fe <sub>30</sub> ) <sub>90</sub> -B <sub>10</sub> )	1250	1080	0.89
(Co <sub>70</sub> Fe <sub>30</sub> ) <sub>80</sub> -B <sub>20</sub> )	1040	900	0.87
(Co <sub>70</sub> Fe <sub>30</sub> ) <sub>70</sub> -B <sub>30</sub> )	820	730	0.89
(Co <sub>70</sub> Fe <sub>30</sub> ) <sub>60</sub> -B <sub>40</sub> )	450	690	1.53

30

40

【 0 1 0 5 】

【表 3】

	Ms(emu/cc)	Meffective(emu/cc)	Meffective/Ms
(Co <sub>80</sub> Fe <sub>20</sub> ) <sub>95</sub> -B <sub>5</sub> )	1250	1280	1.02
(Co <sub>80</sub> Fe <sub>20</sub> ) <sub>90</sub> -B <sub>10</sub> )	1100	1140	1.04
(Co <sub>80</sub> Fe <sub>20</sub> ) <sub>80</sub> -B <sub>20</sub> )	960	1010	1.05
(Co <sub>80</sub> Fe <sub>20</sub> ) <sub>70</sub> -B <sub>30</sub> )	750	890	1.19
(Co <sub>80</sub> Fe <sub>20</sub> ) <sub>60</sub> -B <sub>40</sub> )	430	690	1.60

10

## 【0106】

表2の結果より、(Co<sub>70</sub>Fe<sub>30</sub>)<sub>100-z</sub>B<sub>z</sub>のようにCoとFeの比を70/30で固定した場合、B量z = 40原子%以外の組成では実効的な反磁界Meffectiveが飽和磁化量Msより小さくなっていることが確認できる。

## 【0107】

表3の結果より、(Co<sub>80</sub>Fe<sub>20</sub>)<sub>100-z</sub>B<sub>z</sub>のようにCoとFeの比を80/20で固定した場合、いずれの組成においても実効的な反磁界Meffectiveが飽和磁化量Msより大きくなっていることが確認できる。

20

## 【0108】

上述の表1~3の結果より、B量zが30原子%以下の範囲であれば、飽和磁化量Msと実効的な反磁界Meffectiveの大小関係はCoとFeの比で決定されることが明らかになった。

従って、記憶層17の実効的な反磁界Meffectiveが飽和磁化量Msより小さくなるCo-Fe-B合金の組成は、

$$0 < \text{Co}_x < 70、$$

$$30 < \text{Fe}_y < 100、$$

$$0 < B_z < 30 \text{ において、}$$

$$(\text{Co}_x - \text{Fe}_y)_{100-z} - B_z \text{ である。}$$

30

## 【0109】

~実験3~

Gbitクラスのスピ注入型磁化反転メモリでは、記録素子のサイズが100nm以下になることが想定される。そこで、[実験3]において、50nmのサイズの記録素子を用いて、熱安定性を評価した。

Co-Fe-B合金の組成は、CoFeとBとの組成比(原子%)を80:20に固定して、CoFe中のCoの組成比x(原子%)を、90%、80%、70%、60%、50%、40%、30%、20%、10%、0%と変化させた。

素子サイズ以外の試料の詳細は[実験1]と同様である。

40

## 【0110】

記録素子3のサイズが50nmの場合のCo-Fe-B合金のCo量(CoFe中の含有量;原子%)と熱安定性の指標(KV/k<sub>B</sub>T)の関係を図6に示す。

## 【0111】

図6より、素子サイズが50nmになったことにより、熱安定性指数のCo-Fe-B合金組成依存性が、図4に示した短軸0.09μm×長軸0.18μmの楕円形状記録素子で得られたCo-Fe-B合金組成依存性から大きく変化したことが分かる。

## 【0112】

図6によると、Feが60原子%以上存在するCo-Fe-B合金組成の場合にのみ、高い熱安定性が保持されている。

50

種々の検討を行った結果、Feが60原子%以上存在するCo-Fe-B合金が極微小な記録素子において高い熱安定性を示す理由は、Co-Fe-B合金の磁化が膜面面直方向を向いていることに起因していることが明らかになった。

Co-Fe-B合金の磁化が膜面面直方向になっている理由は、実効的な反磁界 $M_{\text{effective}}$ が飽和磁化量 $M_s$ より著しく小さい組成であることに起因していると思われる。

また、垂直磁化膜になると極微小素子においても熱安定性が保たれる理由は、式(2)中の $H_k$  [実効的な異方性磁界]に関係しており、垂直磁化膜の $H_k$ は一般的に面内磁化膜よりも遥かに大きな値になる。つまり、垂直磁化膜では、大きな $H_k$ の効果により、面内磁化膜では十分な熱安定性を確保できない極微小な素子においても高い熱安定性を保つことが出来る。

上記の実験結果から、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ という組成のCo-Fe-B合金では、Fe $_{100-x}$ が60以上になる場合、Gbitクラスのスピン注入を利用したメモリ装置に好適となるといえる。

#### 【0113】

～実験4～

上記[実験3]において、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ という組成のCo-Fe-B合金では、Fe量が60以上になる場合、Gbitクラスのスピン注入を利用したメモリ装置に好適となることを示した。[実験4]では、さらに、B量を5～30原子%の範囲のCo-Fe-B合金で50nmのサイズの記録素子を作製し、熱安定性を評価した。

素子サイズ以外の試料の詳細は[実験1]と同様である。

#### 【0114】

Co量 $x = 50, 40, 30, 20, 10, 0$ およびB量 $z = 5, 10, 20, 30$ という範囲における $(\text{Co}_x\text{Fe}_{100-x})_{100-z}\text{B}_z$ という組成のCo-Fe-B合金と熱安定性の指標( $KV/k_B T$ )の関係を表4に示す。

#### 【0115】

【表4】

	$(\text{Co}_{50}\text{-Fe}_{50})_{100-z}\text{-B}_z$	$(\text{Co}_{40}\text{-Fe}_{60})_{100-z}\text{-B}_z$	$(\text{Co}_{30}\text{-Fe}_{70})_{100-z}\text{-B}_z$	$(\text{Co}_{20}\text{-Fe}_{80})_{100-z}\text{-B}_z$	$(\text{Co}_{10}\text{-Fe}_{90})_{100-z}\text{-B}_z$	$\text{Fe}_{100-z}\text{-B}_z$
$\text{B}_z=5$ 原子%	19	40	42	42	43	44
$\text{B}_z=10$ 原子%	20	41.5	43	44	44	45
$\text{B}_z=20$ 原子%	20	43	44	45	46	46
$\text{B}_z=30$ 原子%	21	45	47	48	48	48

#### 【0116】

表4より、Co量 $x = 50$ かつB量 $z = 5 \sim 30$ の場合を除いたすべての組成において熱安定性が大きく保たれていることが分かる。

つまり、[実験4]の結果と同様に、Co量 $x = 50$ と60がGbitクラスのスピン注入型磁化反転メモリに対応した極微小素子で高い熱安定性を確保する際の境界線になることが明らかになった。

#### 【0117】

従って、上記の結果より、記憶層17のCo-Fe-B合金の組成が、

0  $\text{Co}_x$  40、

60  $\text{Fe}_y$  100、

0 <  $\text{B}_z$  30において、

$(\text{Co}_x\text{-Fe}_y)_{100-z}\text{-B}_z$ である場合、Gbitクラスのスピン注入型磁化反転メモリを作製するのに好適であることが判明した。

## 【0118】

なおCo - Fe - B合金は、CoとFe比のFeが大きい組成において、実効的な反磁界 $M_{\text{effective}}$ と飽和磁化量 $M_s$ の乖離が大きくなり、垂直磁化し易くなるため、熱安定性が確保し易くなる。

そのため、磁気メモリの容量が増加し、記憶素子3のサイズが小さくなったときはFeを多く含むCo - Fe - B合金の方が熱安定性を確保し易くなる。

そこで、例えば、 $Fe_y$ が60、70nmの記憶層17でGbitクラスのスピ注入型磁気メモリが実現できている状況を考えると、記憶素子3の直径が5nm小さくなる毎にCo - Fe - B合金のFe量 $y$ は5ずつ増えた状態になっていることが望ましい。

例えばFe量 $y$ は、上記の $(Co_x - Fe_y)_{100-z} - B_z$ の場合において、CoFe中の含有量としての原子%が65%、70%、75%、80%・・・という組成とする( $Co_x$ でいえば、35%、30%、25%、20%・・・とする)ことが、記憶素子サイズの縮小に応じてより好適な例となる。

10

## 【0119】

[1-4. 先行例2の構成]

続いて、先行例2について説明する。なお、先行例2のメモリ装置及び記憶素子3の構成例は図1、図2と同様であるため、その重複説明は避ける。

この先行例2は、先行例1と同じく、記憶層17、磁化固定層15としてCo - Fe - Bを用いるが、そのCo - Fe - Bの組成が、 $0 < Co_x < 40$ 、 $60 < Fe_y < 100$ 、 $20 < B_z < 40$ において、 $(Co_x - Fe_y)_{100-z} - B_z$ とするものである。

20

## 【0120】

半導体デバイスであるスピ注入型磁化反転メモリの製造を考えた場合、記憶素子3を構成する磁性材料は半導体プロセスが許容する温度範囲で優れた特性を発揮することが望まれる。

例えば、Si基板からすべての工程を経て、チップになるまでの間に行われる半導体プロセスで加わる熱負荷は、350度以上になることがあるため、それを考慮すると、記憶素子3を構成する磁性材料は350度以上の熱処理をしたときでも優れた特性になる必要がある。

また、他方、メモリ装置の動作に必要なトランジスタは通常、例えば450度以上の高温にさらされると特性が劣化してしまう。このため450度、500度などの高温で加熱した状態で優れた特性を示す磁性材料も好適ではない。

30

## 【0121】

したがって、スピ注入型磁化反転メモリの製造を考えた場合、記憶素子3を構成する磁性材料は概ね350度以上から450度未満程度の温度範囲で良好な特性を示すことが必要である。

## 【0122】

半導体プロセスとの熱的な親和性の観点から考えると、一般的な垂直磁化材料は250度以上の高温で磁気およびTMR特性を劣化させる、もしくは500度以上の高温において磁気特性が出現することが多いため、垂直磁化膜は取り扱いが難しい。

40

しかしながら、上述のように垂直磁化膜は大容量、低消費電力化に適している。従って、半導体プロセスと親和性の高い熱処理条件で低反転電流かつ高出力な特性を示すスピ注入型磁化反転メモリ用の垂直磁化膜を開発することは重要である。

そこで先行例2は、上述のように大容量、低消費電力化に適した垂直磁気異方性を有する記録素子3を用いたメモリ装置において、熱処理温度が350度以上、450度未満の範囲で大きな磁気抵抗変化率を確保する必要がある、という認識に基づくものである。

## 【0123】

上述のように記録電流を低減させるためには、垂直磁化型を採用することが望ましい。また垂直磁化膜は一般に面内磁化膜よりも高い磁気異方性を持たせることが可能であるため、上述の熱安定性を大きく保つ点でも好ましい。

50

## 【0124】

垂直異方性を有する磁性材料には希土類 - 遷移金属合金 (TbCoFe など)、金属多層膜 (Co/Pd 多層膜 など)、規則合金 (FePt など)、酸化物と磁性金属の間の界面異方性の利用 (Co/MgO など) 等いくつかの種類がある。しかし、希土類 - 遷移金属合金は加熱により拡散、結晶化すると垂直磁気異方性を失うため、スピン注入型磁化反転メモリ用材料としては好ましくない。また金属多層膜も加熱により拡散し、垂直磁気異方性が劣化することが知られており、さらに垂直磁気異方性が発現するのは面心立方の (111) 配向となっている場合であるため、MgO やそれに隣接して配置する Fe、CoFe、CoFeB などの高分極率層に要求される (001) 配向を実現させることが困難となる。

10

L10 規則合金は高温でも安定であり、かつ (001) 配向時に垂直磁気異方性を示すことから、上述のような問題は起こらないものの、製造時に 500 以上の十分に高い温度で加熱する、あるいは製造後に 500 以上の高温で熱処理を行うことで原子を規則配列させる必要があり、半導体プロセスとの親和性が低い。かつ、トンネルバリア等積層膜の他の部分における好ましくない拡散や界面粗さの増大を引き起こす可能性がある。

## 【0125】

これに対し、界面磁気異方性を利用した材料、すなわちトンネルバリアである MgO 上に Co 系あるいは Fe 系材料を積層させたものは上記いずれの問題も起こり難く、このためスピン注入型磁化反転メモリの記憶層材料として有望視されている。

## 【0126】

20

そこで、本願の発明者等が種々の検討を行った結果、Co - Fe - B で構成される磁性材料であり、組成が  $0 < x < 40$ 、 $60 < y < 100$ 、 $20 < z < 40$ 、 $[(Co_x - Fe_y)_{100-z} - B_z]$  の範囲にある場合、熱処理温度を 350 度以上にした状態でも、上記の反転電流を表す式中のスピン分極率 P を高く保つことが出来ることを見出した。

高出力素子はスピン分極率 P が高いことから、このような先行例 2 によれば低反転電流化も可能である。

さらに、高い磁気異方性を有する垂直磁化材料を用いることで、熱安定性を犠牲にすることなく、高出力かつ低消費電力なスピン注入型の磁化反転素子 (記憶素子 3) が提供可能になる。

## 【0127】

30

先行例 2 のメモリ装置及び記憶素子 3 の構成は、上記図 1、図 2 と同様であるが、記憶素子 3 の記憶層 17 が上記組成のものとなる。

つまり先行例 2 の記録素子によれば、情報を磁性体の磁化状態により保持する記憶層 17 を有し、記憶層 17 に対して、中間層である絶縁層 16 を介して磁化固定層 15 が設けられる。そして積層方向にスピン偏極した電子を注入することにより、膜面垂直方向に磁化した記憶層 17 の磁化の向きが変化して、記憶層 17 に対して情報の記録が行われる。ここで記憶層 17 を構成する強磁性層材料として例えば上記組成の Co - Fe - B を用いることにより、高温熱処理でも高いトンネル磁気抵抗効果かつ低反転電流の特性を得ることができる。

これにより高温熱処理でも高出力、かつ低電流での磁化反転を可能とする。

40

## 【0128】

またこの記憶素子 3 を用いたメモリ装置は、2 種類の配線 (図 1 の配線 1、6) を通じて、記憶素子 3 に積層方向の電流が流れ、スピントランスファが起こることにより、2 種類の配線を通じて記憶素子 3 の積層方向に電流を流してスピントルク磁化反転による情報の記録を行うことができる。

## 【0129】

このような先行例 2 では、高温熱処理でも高出力かつ低電流動作といった特性が得られるため、特性バランスに優れた記憶素子 3 を構成することができる。

また、高い磁気異方性を有する垂直磁化膜を用いているため、情報の熱安定性が低下することも無い。

50

これにより、動作エラーをなくして、記憶素子 3 の動作マージンを十分に得ることができ、記憶素子 3 を安定して動作させることができる。

また、350 度以上 450 度未満の高温熱処理ですぐれた特性を示す材料であるため、半導体プロセスとの親和性が高い。

また、記録素子 3 に対する書き込み電流が低減されることにより、記録素子の消費電力を低減することが可能となる

従って、先行例 2 の記憶素子 3 によりメモリセルを構成した、メモリ全体の消費電力を低減することが可能になる。

従って、安定して動作する、信頼性の高いメモリを実現することができる。

#### 【0130】

また、図 2 に示した記憶素子 3 を備える、図 1 に示した構成のメモリは、メモリを製造する際に、一般の半導体 MOS 形成プロセスを適用できるという利点を有している。

従って、本例のメモリを、汎用メモリとして適用することが可能になる。

なお磁化固定層 15 についても、上記組成の Co - Fe - B としてもよい。

#### 【0131】

また先行例 2 においても、中間層である絶縁層 16 を、酸化マグネシウム層とした場合には、磁気抵抗変化率 (MR 比) を高くすることができる。

MR 比を高くすることによって、スピン注入の効率を向上して、記憶層 17 の磁化 M17 の向きを反転させるために必要な電流密度をさらに低減することができる。

#### 【0132】

また記憶素子 3 は、下地層 14 からキャップ層 18 までを真空装置内で連続的に形成して、その後エッチング等の加工により記憶素子 3 のパターンを形成することにより、製造することができる。

#### 【0133】

##### [1-5. 先行例 2 に関する実験]

ここで、先行例としての記憶素子 3 の構成において、具体的に記憶層 17 を構成する強磁性層の材料を選定し、記憶素子 3 の特性を調べた。

上述の [実験 1] ~ [実験 4] と同様、記憶層 17 の磁化反転特性を調べる目的で、記憶素子 3 のみを形成したウェハにより検討を行った。

#### 【0134】

##### ~ 実験 5 ~

厚さ 0.725 mm のシリコン基板の上に、厚さ 300 nm の熱酸化膜を形成し、その上に図 2 に示した構成の記憶素子 3 を図 7 に示すように形成した。

・下地層 14 : 膜厚 10 nm の Ta 膜と膜厚 10 nm の Ru 膜と膜厚 10 nm の Ta 膜の積層膜

・磁化固定層 15 : 膜厚 1.2 nm の CoFeB 膜

・トンネル絶縁層 16 : 膜厚 0.9 nm の酸化マグネシウム膜

・記憶層 17 : 磁化固定層と同じ組成の CoFeB 膜

・キャップ層 18 : 膜厚 3 nm の Ta 膜、膜厚 3 nm の Ru 膜、膜厚 3 nm の Ta 膜の積層膜

このように各層を選定し、また下地膜 14 とシリコン基板との間に図示しない膜厚 100 nm の Cu 膜 (後述するワード線となるもの) を設けて、各層を形成した。

上記膜構成で、記憶層 17 の強磁性層は、材質を Co - Fe - B の三元系合金とし、強磁性層の膜厚を 1.5 nm に固定した。

#### 【0135】

酸化マグネシウム膜から成る絶縁層 16 以外の各層は、DC マグネトロンスパッタ法を用いて成膜した。

酸化マグネシウム (MgO) 膜から成る絶縁層 16 は、RF マグネトロンスパッタ法を用いて成膜した。

10

20

30

40

50

さらに、記憶素子 3 の各層を成膜した後に、磁場中熱処理炉で、各種温度・1 時間の熱処理を行った。

【0136】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対して Ar プラズマにより選択エッチングを行うことにより、ワード線（下部電極）を形成した。この際に、ワード線部分以外は、基板の深さ 5 nm までエッチングされた。

【0137】

その後、電子ビーム描画装置により記憶素子 3 のパターンのマスクを形成し、積層膜に対して選択エッチングを行い、記憶素子 3 を形成した。記憶素子 3 部分以外は、ワード線の Cu 層直上までエッチングした。

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に十分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子 3 のパターンを、短軸  $0.09 \mu\text{m}$  × 長軸  $0.09 \mu\text{m}$  の楕円形状として、記憶素子 3 の面積抵抗値 ( $\mu\text{m}^2$ ) が  $20 \mu\text{m}^2$  となるようにした。

【0138】

次に、記憶素子 3 部分以外を、厚さ 100 nm 程度の  $\text{Al}_2\text{O}_3$  のスパッタリングによって絶縁した。

その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを形成した。

このようにして、記憶素子 3 の試料を作製した。

【0139】

そして、上述の製造方法により、それぞれ記憶層 17 の強磁性層の Co - Fe - B 合金の組成を変えた、記憶素子 3 の各試料を作製した。

Co - Fe - B 合金の組成は、Co と Fe の組成比（原子%）を 20 : 80 に固定して、B の組成比 z（原子%）を、10%、20%、30%、35%、40%、50% と変化させた。

【0140】

以上、作製した記憶素子 3 の各試料に対して、それぞれ以下のようにして、特性の評価を行った。

（TMR の測定）

先行例の記憶素子の出力特性を評価する目的で、TMR の測定を行った。

記憶素子 3 に磁場を 3 kOe の範囲で掃印しながら 100 mV の電圧を印加し、記憶素子 3 の抵抗値を測定した。

そして、記憶素子 3 間のばらつきを考慮するために、同一構成の記憶素子 3 を 20 個程度作製して、上述の測定を行い、特性の平均値を求めた。

【0141】

記憶素子 3 の各試料について、図 8 に記憶層 17 の Co - Fe - B 合金の組成毎に TMR の熱処理温度依存性を示す。

図 8 より、B 濃度が 10% の場合 [ 図中の 10 B ]、TMR は熱処理温度 : 300 度付近でピークを取っていることが分かる。

これに対して、B 濃度が 20 ~ 40% の組成範囲の場合 [ 図中の 20 B ~ 40 B ]、TMR のピークが熱処理温度 350 ~ 400 度付近へとシフトしている。

また、B 濃度が 50% の場合 [ 図中の 50 B ]、200 度以上の熱処理になると、TMR が観測されるようになるものの、TMR の絶対値が他の組成の Co - Fe - B 合金と比較して極端に小さくなっていることが分かる。

B 濃度が 40% の場合、B 濃度が 10 ~ 35% の試料の最大 TMR [ 110% 程度 ] と比較して、若干小さな TMR にとどまっているが、熱処理温度 350 ~ 400 度付近で約 80% 程度の TMR は確保されており、スピン注入型磁化反転メモリに適応可能な出力に達している。

10

20

30

40

50



また B 濃度が 20 ~ 30 % の試料では 450 度付近でも十分な TMR が確保されている。

#### 【0142】

結論として、B 濃度が 20 ~ 40 % の組成範囲の場合、半導体プロセスと最も適合する熱処理範囲において、最も良好な TMR 特性が得られることが確認できる。

一般に、Co - Fe - B 合金を用いてトンネル磁気接合を作る場合、熱処理により B が MgO バリア（絶縁層 16）もしくはキャップ層 18 側に拡散することが知られている。熱処理温度 350 度 ~ 400 度の範囲で B 濃度が 20 ~ 40 % が好適となる理由は、この B の拡散と関係しており、初期の Co - Fe - B 合金組成としてある一定量の B を合金膜中に存在させることにより、所望の熱処理温度範囲で優れた垂直磁気特性ならびに TMR 特性が得られる B の分布が実現し、それに伴い MgO バリアと Co - Fe - B 合金の界面磁気異方性を強化したためと予想される。

10

#### 【0143】

この予想によると、450 度以上の高温熱処理でも優れた TMR 特性が得られる B 濃度が存在することになるが、本実験で用いた試料の場合、450 度を越える熱処理では下地層 14 のラフネスが増大し、さらに過度な下地層 14、キャップ層 18 の拡散が生じたため、すべての B 濃度の Co - Fe - B で TMR 特性が劣化したものと考えられる。

#### 【0144】

B 濃度が 10 % の場合、350 度以上の高温で TMR 特性が劣化した原因は、高温で熱処理した場合には B 濃度が少なすぎるため、MgO バリアと Co - Fe - B 合金の界面磁気異方性を強化することが出来ないことに起因すると考えられる。

20

また、B 濃度が 50 % の場合に良好な TMR 特性が得られない原因は、B 濃度が高すぎで飽和磁化が極端に低下したためと推察される。

#### 【0145】

以上の結果より、Co と Fe の組成比（原子%）を 20 : 80 に固定した Co - Fe - B 合金の場合、B 濃度が 20 ~ 40 % で熱処理温度 350 度 ~ 450 度の範囲で高出力な記録素子 3 を作成できることが実証された。

#### 【0146】

~ 実験 6 ~

上記の [実験 5] では、特定の Co / Fe 比で B 濃度を変えた場合の詳細な実験結果を示した。次に、[実験 6] では Co / Fe 比を 40 / 60、30 / 70、10 / 90 とし、B 濃度をそれぞれ 20 %、30 %、40 % と変化させた記録素子 17 を作成し、TMR 特性の評価を行った。

30

#### 【0147】

図 9 (a) (b) (c) に、各 Co / Fe 比で B 濃度および熱処理温度を変えた場合の TMR 特性を示す。

この結果からわかるように、いずれの組成においても [実験 5] で示した B 濃度 [20 ~ 40 %]、熱処理範囲 [350 度 ~ 400 度] において、高出力 [= 高 TMR] となる特性が得られている。

また 450 度付近でも高出力 [= 高 TMR] となる組成も見られる。例えば B 濃度が 20 ~ 30 % の組成である。

40

また、TMR の値に、Co / Fe 比に対する大きな依存性は観測されない。

#### 【0148】

以上の [実験 5] および [実験 6] の結果により、組成が  $0 < C o_x < 40$ 、 $60 < F e_y < 100$ 、 $20 < B_z < 40$  において、 $(C o_x - F e_y)_{100-z} - B_z$  となる垂直磁化強磁性材料 Co - Fe - B を用いることにより、半導体プロセスと親和性の高い熱処理温度範囲：350 度 ~ 400 度で高出力な記録素子が提供可能であることが示される。

また、高出力を実現したことにより、高いスピン分極率 P も同時に実現することによって、低消費電力化も可能となる。

このように垂直磁化の高い磁気異方性を活用することによって熱安定性を犠牲にする手

50

法を用いることなく、高出力かつ低反転電流のスピ注入磁化反転素子が提供可能になった。

【 0 1 4 9 】

なお、前述の先行例 1 では、B 濃度については、 $0 < B_z < 30$  の範囲で実効的な反磁界 Meffective が飽和磁化量 Ms より小さくなり、垂直磁化に好適であると述べた。(例えは上記表 2 参照)。これに対し、先行例 2 では B 濃度について  $20 < B_z < 40$  とするものであるが、すると  $30 \sim 40$  % の範囲は、適切でないように見える。

しかしながら、比較的高温の熱処理を行う場合、B 濃度が  $30 \sim 40$  % の範囲も、実効的な反磁界 Meffective が飽和磁化量 Ms より小さくなり、垂直磁化に好適であることがわかった。

10

【 0 1 5 0 】

以下の [ 表 5 ] は、記憶層 17 の Co - Fe - B 組成が、 $(Co_{70} - Fe_{30})_{65} - B_{35}$  と、 $(Co_{70} - Fe_{30})_{60} - B_{40}$  の場合について、熱処理温度を  $400$  とした場合の飽和磁化量 Ms と実効的な反磁界 Meffective について調べたものである。

【 0 1 5 1 】

【 表 5 】

	Ms(emu/cc)	Meffective(emu/cc)	Meffective/Ms
$(Co_{70}Fe_{30})_{65}-B_{35}$	740	650	0.88
$(Co_{70}Fe_{30})_{60}-B_{40}$	720	550	0.89

20

【 0 1 5 2 】

B 濃度が  $35$  %、 $40$  % のいずれの場合も、実効的な反磁界 Meffective が飽和磁化量 Ms より小さく ( $M_{effective} / M_s < 1$ ) になっている。

つまり、熱処理温度が高い場合、B 濃度が  $30 \sim 40$  % の範囲でも、記憶層 17 が受ける、実効的な反磁界の大きさが、記憶層 17 の飽和磁化量よりも小さいということを満たしているものとなる。

【 0 1 5 3 】

30

< 2 . 実施の形態の記憶素子 >

[ 2-1 . 先行例の課題について ]

先行例においては、記憶層 17 の強磁性材料として Co - Fe - B 合金を用い、その組成を所定の比率とすることで、書き込み電流量の低減と、情報保持能力である熱安定性の点で好適な記憶素子を実現できることについて触れた。

ただし、このように Co - Fe - B 合金を用いる場合においては、記憶層 17 の強磁性層の組成として Fe を比較的多く含むものとなる。

このことによると、磁気メモリの製造プロセス時の加工ダメージ・高温加熱において、酸化、つまりは腐食による抵抗の上昇が促進されてしまうこととなる。

40

【 0 1 5 4 】

特に、素子直径を  $100$  nm 以下に微細化することが要求される高密度記憶素子では、外周部からの磁性層への侵食による抵抗上昇が無視できなくなる。加工方法によって、MgO トンネルバリア膜の直上でエッチングを止めて、下部・磁化固定層を保護する方法も存在するが、上部・記憶層については変わらず磁性体が露出するものになってしまう。

【 0 1 5 5 】

本実施の形態の目的は、記憶層の耐食性を強化し、微細加工時の抵抗上昇を防止する比較的容易な方法を提案し、安定かつ低電流で記録可能な ST - MRAM 素子を提供することにある。

【 0 1 5 6 】

50

ここで、上記による先行例の有する課題について確認するため、図10に、抵抗面積積(RA)を記憶素子の面積に対してプロットした図を示す。

具体的に、この図10では、記憶層17が[Co-Fe]:B=80:20の場合において、CoとFeの比率を変えたものを比較している。

なお、横軸は素子面積( $\mu\text{m}^2$ )、縦軸は300の熱処理を行った場合のRAと350の熱処理を行った場合のRAとの比(RA<sub>350</sub>/RA<sub>300</sub>)を表す。

#### 【0157】

この図10に示されるように、よりFeを多く含むCoFeB組成では、熱処理温度を上昇させた際の素子サイズ縮小に伴った抵抗値の上昇が顕著であり、特に素子直径を100nm以下(図中では紙面右側から3番目のプロットに相当)に微細化することが要求される高密度記録素子では、外周部からの磁性層への侵食による抵抗上昇が無視できなくなる。

#### 【0158】

このような状況に対しては、記憶素子を微細加工する際に、予め腐食による侵食量を見積もって、素子面積を大きめにしておくなどの対策を講じることが考えられる。

しかしながらこのような対策では、素子を微細化できるという垂直磁化型のST-MRAMの有するメリットを減殺するものになってしまう。

#### 【0159】

[2-2. 実施の形態の記憶素子の構成]

そこで本実施の形態では、記憶素子3として以下のように構成することとした。

まず、本実施の形態においても、特に記憶層17が受ける実効的な反磁界の大きさが記憶層の飽和磁化量 $M_s$ よりも小さくなるように、記憶素子3の記憶層17の組成が調整されている。即ち、前述した先行例1や先行例2と同様に、記憶層の強磁性材料Co-Fe-B組成を選定し、記憶層が受ける実効的な反磁界を、記憶層17の飽和磁化量 $M_s$ よりも小さくなるようにする。これにより記憶層17の磁化が膜面垂直方向を向くようにする。

#### 【0160】

その上で本実施の形態では、記憶層17が有する強磁性層の母材、即ち上述のCo-Fe-B合金に対し、耐食性材料を添加する。

この耐食性材料としては、例えばCr、Ti、Taなどのバルブメタル(弁金属)を挙げることができる。

ここで、本実施の形態において耐食性を得るために添加すべき元素は、結果的にCoFeB層の酸化抑制効果が得られるもので、なおかつ先行例としての記憶層の特性を維持できるものであればよい。具体的に例示すれば、上記によるCr、Ti、Taを始めとして、例えばAg、Cu、Au、Al、Si、Bi、B、C、O、N、Pd、Pt、Zr、Hf、Ir、W、Mo、Nb等を挙げることができる。非磁性元素を添加する場合、その添加量により強磁性層の磁気特性が調整される。

また、磁性元素として、Niも上記の条件を満たす。

#### 【0161】

なお確認のため述べておくと、実施の形態の記憶素子1において、記憶層17以外の構成は先行例1,2の場合と同様である。またメモリ装置の構成についても先行例1,2の場合と同様である。

#### 【0162】

上記による実施の形態の記憶素子の構成によれば、記憶層17が有する強磁性層の熱処理に伴う酸化を効果的に抑制でき、RAの上昇を効果的に抑制することができる。また同時に、350以上という高温な熱処理に対しても、RAの上昇を抑えることができる(後の実験結果を参照)。

熱処理後のRAが抑制されることで、低消費電力なST-MRAMを実現できる。

また、後の実験結果からも明らかなように、本実施の形態の記憶層によれば、先行例と

10

20

30

40

50

比較して熱安定性の向上も図ることができる。

【0163】

また、本実施の形態によれば、予め腐食による侵食量を見積もって素子面積を大きめにするなどの対策を講じる必要性もなくなり、この点で、素子サイズの小型化の面でも有利となる。

【0164】

[2-3. 実施の形態の記憶素子についての実験]

～実験7～

[実験7]は、先行例としての記憶層に耐食性元素を添加した場合の特性を調べたものである。VSMより測定した磁化曲線より、記憶層の飽和磁化 $M_s$ は同程度の値を示している。試料は、試料1～3の3種類を用意した。試料1は比較用の試料である。

10

各試料の磁化記憶層の構造は以下の通りである。

- ・試料1：膜厚1.7nmの $[Co_{10}Fe_{90}]_{80}B_{20}$ 膜
- ・試料2：膜厚0.9nmの $[Co_{10}Fe_{90}]_{80}B_{20}$ 膜と膜厚0.2nmのCr層と膜厚0.9nmの $[Co_{10}Fe_{90}]_{80}B_{20}$ 膜の積層膜
- ・試料3：膜厚0.8nmの $[Co_{10}Fe_{90}]_{80}B_{20}$ 膜と膜厚0.1nmのNi層と膜厚0.8nmの $[Co_{10}Fe_{90}]_{80}B_{20}$ 膜の積層膜

20

また、記憶層以外の各層の構造は、いずれの試料も以下の通りである。

- ・下地層：膜厚10nmのTa膜と膜厚10nmのRu膜と膜厚5nmのTa膜の積層膜
- ・磁化固定層：膜厚1nmの $[Co_{20}Fe_{80}]_{80}B_{20}$ 膜
- ・トンネル絶縁層：膜厚1nmの酸化マグネシウム膜
- ・キャップ層：膜厚1nmのTa膜と膜厚5nmのRu膜と膜厚3nmのTa膜の積層膜

【0165】

ここで、各試料は、厚さ0.725mmのシリコン基板上に、厚さ300nmの熱酸化膜を形成し、その上に上記の構成の記憶素子を形成した。また下地層とシリコン基板との間に膜厚100nmのCu膜(後述するワード線となるもの)を設けた。

30

酸化マグネシウム膜から成る絶縁層以外の各層は、DCマグネトロンスパッタ法を用いて成膜した。酸化マグネシウム( $MgO$ )膜から成る絶縁層は、RFマグネトロンスパッタ法を用いて成膜した。さらに、記憶素子の各層を成膜した後に、磁場中熱処理炉で、300～350・1時間の熱処理を行った。

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対してArプラズマにより選択エッチングを行うことにより、ワード線(下部電極)を形成した。この際に、ワード線部分以外は、基板の深さ5nmまでエッチングされた。その後、電子ビーム描画装置により記憶素子のパターンのマスクを形成し、積層膜に対して選択エッチングを行い、記憶素子を形成した。記憶素子部分以外は、ワード線のCu層直上までエッチングした。なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に十分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子のパターンを、円形状として直径を70～140nmまで変化させ、記憶素子の面積抵抗値( $\mu m^2$ )が20 $\mu m^2$ となるようにトンネル絶縁層を調整した。

40

次に、記憶素子部分以外を、厚さ100nm程度の $Al_2O_3$ のスパッタリングによって絶縁した。その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを形成した。このようにして、記憶素子の試料を作製した。

【0166】

上記のように作製した記憶素子の各試料に対して、それぞれ以下のようにして、特性の

50

評価を行った。測定に先立ち、反転電流のプラス方向とマイナス方向の値を対称になるように制御することを可能にするため、記憶素子に対して、外部から磁界を与えることができるように構成した。また、記憶素子に印加される電圧が、絶縁層が破壊しない範囲内の1 Vまでとなるように設定した。

【0167】

(磁化曲線の測定)

各試料の磁化曲線をVSM測定により測定した。このとき、測定には微細加工後の素子ではなく、ウェハ上に磁化曲線評価用に特別に設けた8 mm × 8 mm程度のパルクフィルム部分を用いた。また測定磁界は、膜面垂直方向に印加した。

【0168】

(磁気抵抗曲線の測定)

記憶素子の磁気抵抗曲線を磁場を印加しながら、素子抵抗を測定することで評価した。

【0169】

(反転電流値及び熱安定性の測定)

本実施の形態の記憶素子の書き込み特性を評価する目的で、反転電流値の測定を行った。記憶素子に10 μsから100 msのパルス幅の電流を流して、その後の記憶素子の抵抗値を測定した。

さらに、記憶素子に流す電流量を変化させて、この記憶素子の記憶層の磁化の向きが反転する電流値を求めた。この電流値のパルス幅依存性をパルス幅1 nsに外挿した値を、反転電流値とした。また、反転電流値のパルス幅依存性の傾きは、記憶素子の前述した熱安定性の指標( )に対応する。反転電流値がパルス幅によって変化しない(傾きが小さい)ほど、熱の擾乱に強いことを意味する。

そして、記憶素子間のばらつきを考慮するために、同一構成の記憶素子を各々20個程度作製して、上述の測定を行い、反転電流値及び熱安定性の指標の平均値を求めた。

【0170】

図11は、試料1～3の各々について、その素子サイズに対する熱処理温度300 と350 のRA比率を示した図である。

なお、この図11においても先の図10と同様に横軸は素子面積(μm<sup>2</sup>)、縦軸は300 の熱処理を行った場合のRAと350 の熱処理を行った場合のRAとの比(RA<sub>350</sub>/RA<sub>300</sub>)を表す。

【0171】

図11によれば、比較例(試料1)に対して実施例の元素を添加した記憶素子(試料2, 3)では、熱処理温度の上昇、および素子サイズの増大化に対するRA値の上昇が抑えられていることが分かる。これは、添加元素であるCr, Niが優れた耐食性を有し、CoFeB層と合金化することによってその効果が反映されたものといえる。

【0172】

次の表6は、試料1～3についての記憶層飽和磁化、MR比、及び記憶素子の熱安定性指標をまとめたものである。

【表6】

	飽和磁化Ms[emu/cc]	MR比[%]	熱安定性指標
試料1	670	62	40
試料2	610	81	56
試料3	650	69	49

【0173】

この表6によれば、同程度の飽和磁化を示しながら、耐食性元素の添加を行った試料2, 3のMR比が高くなったことが分かる。これは、飽和磁化、即ち面内方向の反磁界を同

10

20

30

40

50

程度に抑えながらも、実施の形態の記憶層膜厚がより大きいことで、磁化方向を整えるスピントラップとしての特性が向上したためである。

記憶層体積が増大したことが熱安定性向上にも寄与している。

【0174】

なお、実験では、CoFeB層として先行例1の組成（特にBについて $0 < B_z < 3.0$ ）に相当するものを用いたが、先行例2のCoFeB層（特にBについて $2.0 < B_z < 4.0$ ）を母材とする強磁性層とした場合にも、上記と同様の結果が得られる。

【0175】

< 3 . 変形例 >

以上、実施の形態について説明したが、本発明では、上述の実施の形態で示した記憶素子3の膜構成に限らず、様々な層構成を採用することが可能である。

例えば実施の形態では、記憶層17と磁化固定層15のCo - Fe - Bの組成を同一のものとしたが、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

また、実施の形態では、単一の下地層14や、キャップ材料、記憶素子形状しか示していないが、それらに限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0176】

また実施の形態では、磁化固定層15は単層であったが、2層の強磁性層と非磁性層から成る積層フェリピン構造を用いても良い。また、さらに、積層フェリピン構造膜に反強磁性膜を付与した構造でもよい。

また、記憶素子の膜構成は、記憶層17が磁化固定層15の上側に配置される構成でも、下側に配置される構成でも全く問題はない。さらには、磁化固定層15が記憶層17の上下に存在する、いわゆるデュアル構造でも全く問題ない。

【符号の説明】

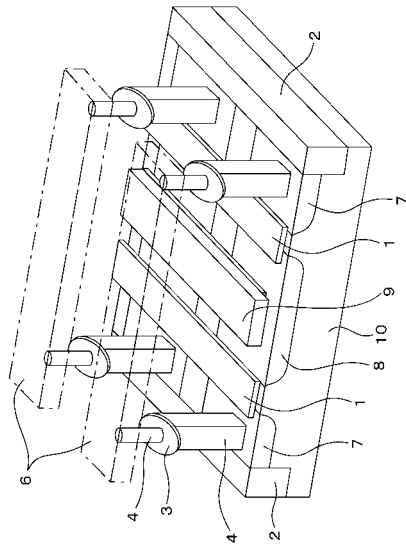
【0177】

3 記憶素子、14 下地層、15 磁化固定層、16 絶縁層、17 記憶層、18 キャップ層

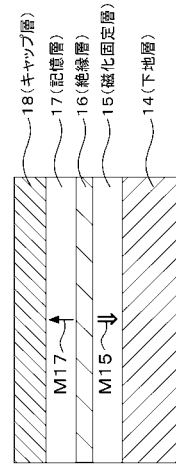
10

20

【 図 1 】

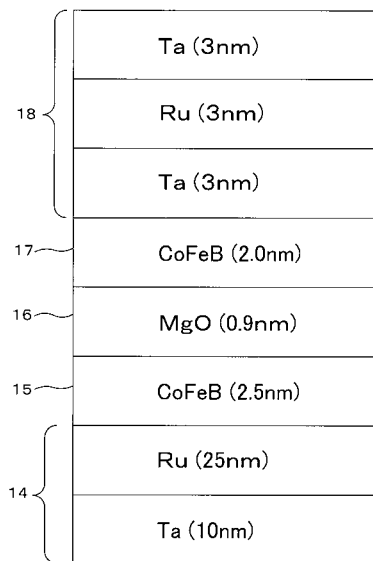


【 図 2 】

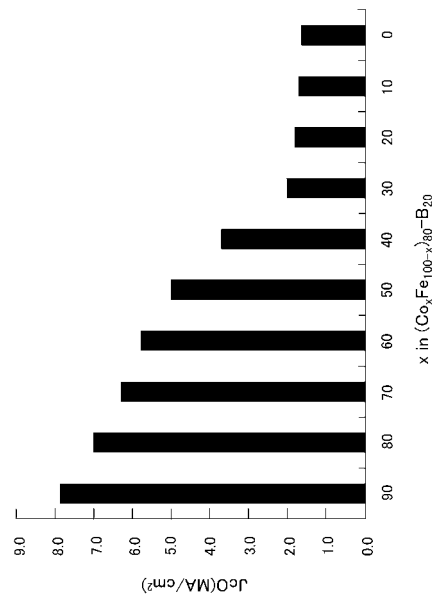


31

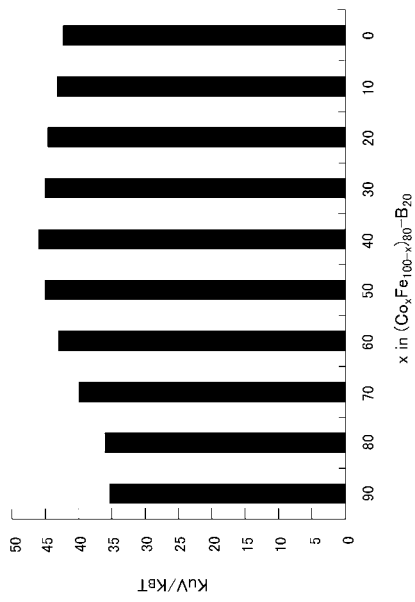
【 図 3 】



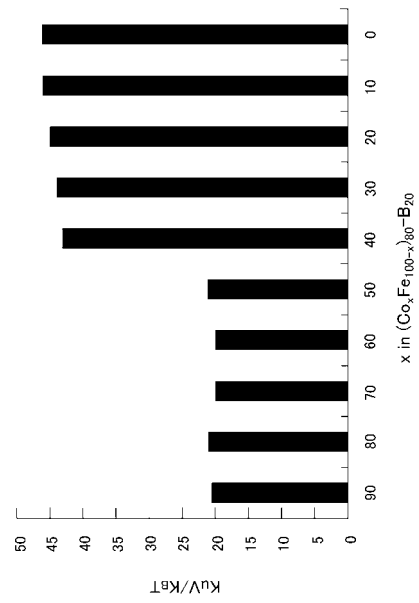
【 図 4 】



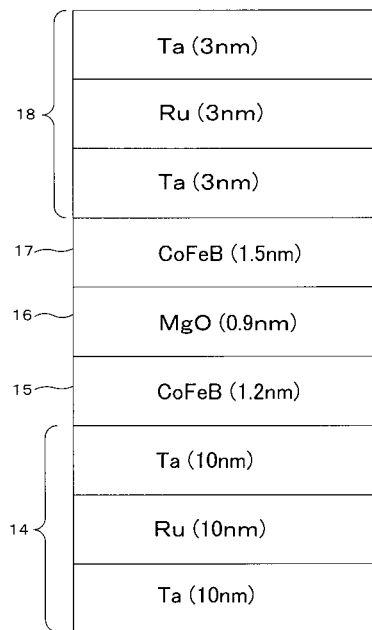
【 図 5 】



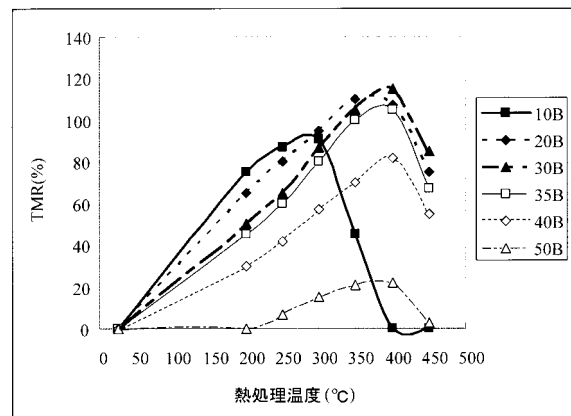
【 図 6 】



【 図 7 】

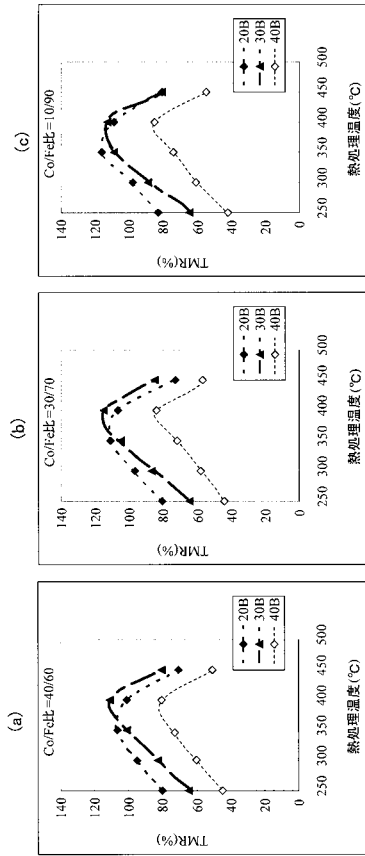


【 図 8 】

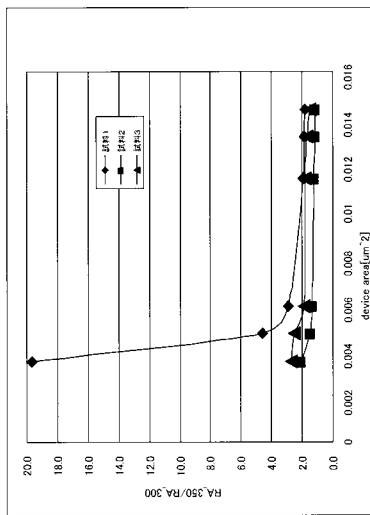




【 図 9 】

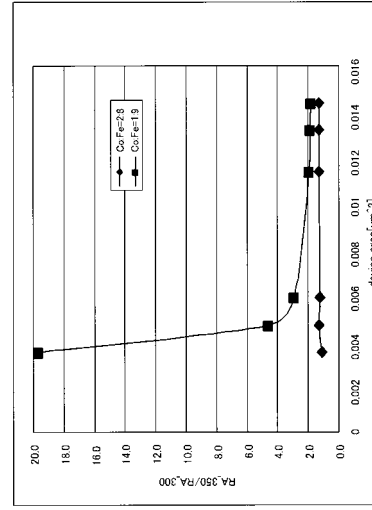


【 図 1 1 】



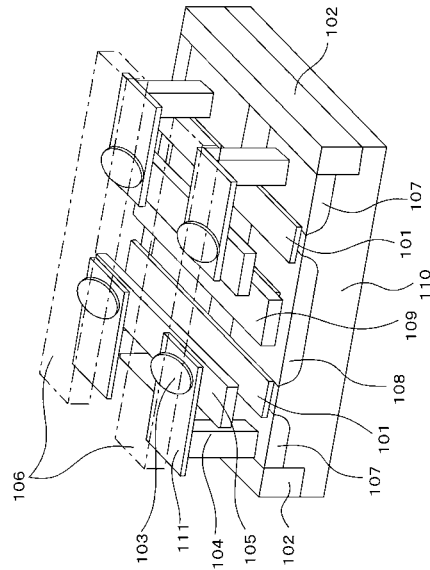
素子サイズに対する熱処理温度300°Cと350°CのRA比率

【 図 1 0 】

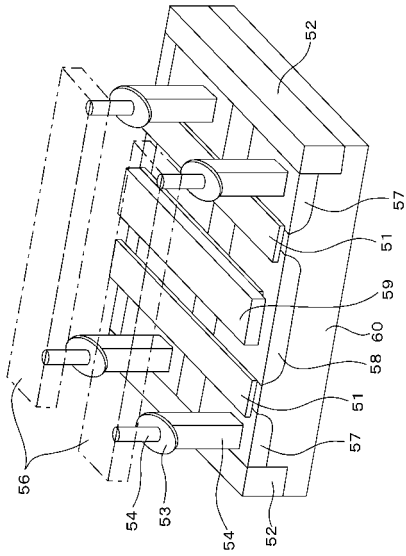


素子サイズに対する熱処理温度300°Cと350°CのRA比率

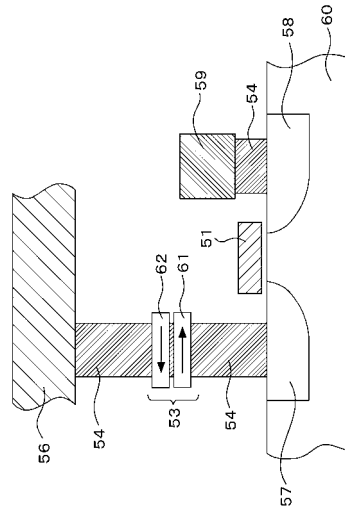
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
**H 0 1 F 10/16 (2006.01) H 0 1 F 10/32**  
**H 0 1 F 10/32 (2006.01)**

(72)発明者 別所 和宏  
 東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 大森 広之  
 東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 肥後 豊  
 東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 浅山 徹哉  
 東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 山根 一陽  
 東京都港区港南1丁目7番1号 ソニー株式会社内

Fターム(参考) 4M119 AA03 AA06 BB01 CC05 DD05 DD06 DD07 DD08 DD09 DD10  
 DD17 DD25 DD33 DD45 DD55 EE22 EE27 FF05 FF13 FF16  
 5E049 AA04 CB01  
 5F092 AA01 AA08 AB08 AC12 AD23 AD25 BB10 BB17 BB18 BB22  
 BB23 BB33 BB34 BB35 BB36 BB37 BB43 BB53 BC03 BC04  
 BC07 BC18 BC22 BC42 BC46 BE21 BE24 BE25