

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年5月19日(2016.5.19)

【公開番号】特開2015-15540(P2015-15540A)

【公開日】平成27年1月22日(2015.1.22)

【年通号数】公開・登録公報2015-005

【出願番号】特願2013-139868(P2013-139868)

【国際特許分類】

H 03K 5/00 (2006.01)

H 03K 5/1534 (2006.01)

H 03K 17/16 (2006.01)

G 06F 1/04 (2006.01)

G 06F 1/10 (2006.01)

【F I】

H 03K 5/00 S

H 03K 5/00 E

H 03K 17/16 H

G 06F 1/04 A

G 06F 1/04 3 3 0 Z

【手続補正書】

【提出日】平成28年3月25日(2016.3.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

一方が非同期型の場合は、クロック発生回路10Bとクロック発生回路40とが略同じ発振周波数であったとしても、若干の誤差により、一方の基本クロックの周波数が他方の基本クロックの周波数に比べて若干進むか又は遅れることになる。

例えば、一方が1%進む場合は、基本クロックの100クロックにつき1クロックずつ進むことになり、基本クロックの100クロックに1回だけ周期的に変化開始タイミング(立上り)の同調が発生する。それに伴って、ピーク成分の合成による高周波ノイズが周期的に発生することになる。

実施例2では、クロックモニタ部30がクロック発生回路40の低速クロックCLK-ASを監視しておき、複数種類の低速クロックの変化開始タイミングの同調が発生する前に、分周カウンタ20aの分周比を変更(増分又は減分)することにより、同調によるピーク成分の合成を回避するものである。

このクロックモニタ生成部30は、概説すれば、通常使用時におけるEMI状態を確認して問題となる周波数を検出すること、周波数から問題となる動作ブロックを決定すること、該当ブロックの分周カウンタの設定値を変更すること、変更後1回のみ分周カウンタの分周比を変更することの4つの機能を行っている。

次に、クロックモニタ部30の具体的な構成を説明する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

図9および図10は、実施例2におけるケース2の場合（低速クロックCLK-ASが低速クロックCLK-Sよりも1%進んだ、 $CLK-AS = 2 \times (CLK-S) \times 99\%$ の場合）の動作を説明するためのタイミングチャートであり、特に図9はup制御に至る前の状態のタイミングチャートを示し、図10はup制御の状態のタイミングチャートを示す。次に、図9を参照して、ケース2（up制御）の場合の具体的な動作を説明する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0078

【補正方法】変更

【補正の内容】

【0078】

クロック発生回路10Cは、基本クロック発生回路11と、2種類（又は2系統）の高速クロックCLK-H1, CLK-H2を発生するための高速クロック発生回路50と、低速クロック発生回路の一例の分周回路4とを含む。基本クロック発生回路11は図1と同様のものであり、分周回路4は図15と同様のものが用いられる。

高速クロック発生回路50は、基本クロック発生回路2から供給される基本クロックMAIN-CLKに基づいて、2種類の高速クロックCLK-H1, CLK-H2を発生して、回路ブロック5A, 5Bにそれぞれ供給する。すなわち、高速クロック発生回路50は、回路ブロック5Aに高速クロックCLK-H1を供給するための設定値レジスタ51a, 制御イネーブル生成部52a, 制御部53aおよびANDゲート54aを含む第1の回路系と、回路ブロック5Bに高速クロックCLK-H2を供給するための設定値レジスタ51b, 制御イネーブル生成部52b, 制御部53bおよびANDゲート54bを含む第2の回路系とからなる。

第1の回路系の制御イネーブル生成部52a, 制御部53aと、第2の回路系の制御イネーブル生成部52b, 制御部53bとは、回路ブロック5A, 5Bの動作単位となる8クロック又は16クロックの高速クロックの固まりのうち、1つ目のクロックの動作開始タイミングが重ならないように、一方の高速クロック（例えばCLK-H1）の単位で所定数だけずらせて（又は飛ばして）発生するものである。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正の内容】

【0094】

（付記4）

同調状態検出手段（30）は、

第1の低速クロック信号の変化開始時を検出する第1のエッジ検出部（31a）と、第2の低速クロック信号の変化開始時を検出する第2のエッジ検出部（31b）と、

第1のエッジ検出部によって検出された第1の低速クロック信号のエッジと第2のエッジ検出部によって検出された第2の低速クロック信号のエッジとの差分が所定範囲内になったことを検出する差分検出手段（32, 33, 34a, 34b）とを含み、

周期変更手段は、差分検出手段の出力に応答して、第1のクロック発生手段に作用して、第1の低速クロック信号の周期を基本クロックの所定数に相当する期間だけずらせるように変更する、付記3に記載のEMI対策回路。