

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3963590号  
(P3963590)

(45) 発行日 平成19年8月22日(2007.8.22)

(24) 登録日 平成19年6月1日(2007.6.1)

(51) Int. Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

H

請求項の数 1 (全 12 頁)

(21) 出願番号	特願平10-264182	(73) 特許権者	000116024 ローム株式会社 京都府京都市右京区西院溝崎町2 1 番地
(22) 出願日	平成10年9月18日(1998.9.18)	(74) 代理人	100085501 弁理士 佐野 静夫
(65) 公開番号	特開2000-92825(P2000-92825A)	(72) 発明者	藤井 正明 京都市右京区西院溝崎町2 1 番地 ローム 株式会社内
(43) 公開日	平成12年3月31日(2000.3.31)	(72) 発明者	井上 晃一 京都市右京区西院溝崎町2 1 番地 ローム 株式会社内
審査請求日	平成16年11月26日(2004.11.26)	審査官	櫻田 正紀

最終頁に続く

(54) 【発明の名称】 電源装置

(57) 【特許請求の範囲】

【請求項 1】

入力端子に与えられる電圧をチョッパ方式により所定の電圧に変換して出力端子より出力する電源装置において、

グラウンド電位に接続された接地ライン、  
コイル、

一端が前記出力端子に接続され他端が前記接地ラインに接続されたコンデンサ、

一端が前記入力端子に接続され他端が前記コイルの第1の端子に接続された導通状態と非導通状態をとる第1のスイッチ素子、

アノードが前記接地ラインに接続されカソードが前記コイルの第1の端子に接続された第1のダイオード、

一端が前記接地ラインに接続された導通状態と非導通状態をとる第2のスイッチ素子、

アノードが前記コイルの第2の端子に接続されカソードが前記出力端子に接続された第2のダイオード、

前記コイルの第2の端子と前記出力端子とを短絡接続するか前記第2のダイオードを介して接続するかを切り換える第1の切り換え手段、

前記コイルの第1の端子と第2の端子を排他的に前記第2のスイッチ素子の他端に接続する第2の切り換え手段、ならびに

前記第1のスイッチ素子および前記第2のスイッチ素子を所定の短周期でそれぞれ断続的に導通させる制御部を備え、

前記第 1 の切り換え手段により前記コイルの第 2 の端子と前記出力端子を接続し、前記第 2 の切り換え手段により前記コイルの第 1 の端子を前記第 2 のスイッチ素子に接続するときには、前記制御部により前記第 1 のスイッチ素子と前記第 2 のスイッチ素子を略交互に導通させることにより、与えられる電圧を所定の電圧まで下降させて出力し、前記第 1 の切り換え手段により前記コイルの第 2 の端子と前記出力端子との間に前記第 2 のダイオードを接続し、前記第 2 の切り換え手段により前記コイルの第 2 の端子を前記第 2 のスイッチ素子に接続するときには、前記制御部により前記第 1 のスイッチ素子と前記第 2 のスイッチ素子を略同時に導通させることにより、与えられる電圧を所定の電圧まで上昇または下降させて出力することを特徴とする電源装置。

10

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、入力電圧をチョッパ方式により所定の電圧に変換して出力する電源装置に関し、より詳しくは、降圧用同期整流回路と昇降圧用回路の機能を兼ね備えた電源装置に関する。

**【0002】****【従来の技術】**

所定電圧よりも高い入力電圧を効率よく所定電圧まで下降させるチョッパ方式の同期整流回路と、所定電圧よりも低い入力電圧を所定電圧まで上昇させ、所定電圧よりも高い入力電圧を所定電圧まで下降させる、同じくチョッパ方式の昇降圧用回路がある。従来の降圧用同期整流回路と昇降圧用回路の構成をそれぞれ図 6 および 7 に示す。

20

**【0003】**

図 6 の降圧用同期整流回路 6 は、入力端子 5 1 と出力端子 5 2 間にトランジスタ 5 3 とコイル 5 5 とを直列に接続するとともに、トランジスタ 5 3 とコイル 5 5 との接続点と接地ライン間にトランジスタ 5 4 とツェナーダイオード 5 7 を並列に接続し、出力端子 5 2 と接地ラインをコンデンサ 5 6 で接続して成る。トランジスタ 5 3、5 4 はそれぞれ駆動回路 6 1、6 2 によって駆動される。

**【0004】**

駆動回路 6 1 および 6 2 の制御のために、発振器 6 3、電圧シフト回路 6 4、2 つの比較器 6 5、6 6、およびインバータ 6 7 が備えられている。発振器 6 3 は鋸歯状の電圧を一定の短周期で発振して、比較器 6 5、6 6 に与える。比較器 6 5 は、出力端子 5 2 に現れる電圧  $V_{OUT}$  を抵抗 6 8、6 9 によって分割した電圧を与えられ、この電圧が発振器 6 3 の発振電圧よりも高いときに出力電圧を H レベル（高レベル）とし、低いときに L レベル（低レベル）とする。駆動回路 6 1 は比較器 6 5 から与えられる電圧が、H レベルのときにトランジスタ 5 3 を導通させず、L レベルのときに導通させる。

30

**【0005】**

電圧シフト回路 6 4 は出力端子 5 2 の分割電圧を所定値だけ低下させる。比較器 6 6 は、電圧シフト回路 6 4 の出力電圧が発振器 6 3 の発振電圧よりも高いときに出力電圧を H レベルとし、低いときに L レベルとする。インバータ 6 7 は比較器 6 6 の出力電圧のレベルを反転して駆動回路 6 2 に与える。駆動回路 6 2 はインバータ 6 7 から与えられる電圧が、H レベルのときにトランジスタ 5 4 を導通させず、L レベルのときに導通させる。

40

**【0006】**

この制御により、トランジスタ 5 3 および 5 4 は、発振器 6 3 の発振周波数によって定まる一定周期で交互に導通することになり、しかも同一時点で両者がともに導通することはない。トランジスタ 5 3 が導通しているとき、入力電圧  $V_{IN}$  を与えられている入力端子 5 1 から出力端子 5 2 に電流が流れ、同時にコイル 5 5 にエネルギーが蓄積される。トランジスタ 5 3 が導通を停止すると、コイル 5 5 に蓄積されたエネルギーにより逆起電力が生じ、ダイオード 5 7 を介して接地ラインから電流が流れ込む。また、トランジスタ 5 4 が導通すると主としてトランジスタ 5 4 を介して接地ラインから電流が流れ込む。

50

## 【 0 0 0 7 】

入力端子 5 1 から流れる電流と接地ラインから流れ込む電流はコイル 5 5 およびコンデンサ 5 6 によって平滑化される。出力端子 5 2 に現れる電圧の高低に応じて、比較器 6 5、6 6 の出力が H レベルまたは L レベルとなる時間長は変化し、したがって、トランジスタ 5 3、5 4 の導通時間も変化し、これにより、降圧用同期整流回路 6 の出力電圧  $V_{OUT}$  は略一定に保たれる。

## 【 0 0 0 8 】

図 7 の昇降圧用回路 7 は、入力端子 7 1 と出力端子 7 2 間にトランジスタ 7 3 とコイル 7 5 とダイオード 7 8 を直列に接続するとともに、コイル 7 5 とダイオード 7 8 との接続点と接地ライン間にトランジスタ 7 4 を接続し、トランジスタ 7 3 とコイル 7 5 との接続点と接地ライン間にダイオード 7 7 を接続し、さらに出力端子 7 2 と接地ラインをコンデンサ 7 6 で接続して成る。トランジスタ 7 3、7 4 はそれぞれ駆動回路 8 1、8 2 によって駆動される。

10

## 【 0 0 0 9 】

駆動回路 8 1 および 8 2 の制御のために、発振器 8 3 および比較器 8 5 が備えられている。発振器 8 3 は鋸歯状の電圧を一定周期で発振して比較器 8 5 に与える。比較器 8 5 は、出力端子 7 2 に現れる電圧  $V_{OUT}$  を抵抗 8 8、8 9 によって分割した電圧を与えられ、この電圧が発振器 8 3 の発振電圧よりも高いときに出力電圧を H レベルとし、低いときに L レベルとする。比較器 8 5 の出力電圧は 2 つの駆動回路 8 1、8 2 に与えられる。駆動回路 8 1 は比較器 8 5 から与えられる電圧が、H レベルのときにトランジスタ 7 3 を導通させず、L レベルのときに導通させる。駆動回路 8 2 も同様に、比較器 8 5 から与えられる電圧が、H レベルのときにトランジスタ 7 4 を導通させず、L レベルのときに導通させる。

20

## 【 0 0 1 0 】

この制御により、トランジスタ 7 3 および 7 4 は、発振器 8 3 の発振周波数によって定まる一定周期で全く同時に導通することになる。トランジスタ 7 3、7 4 が導通しているとき、入力端子 7 1 からコイル 7 5 を介して接地ラインに電流が流れ、コイル 7 5 にエネルギーが蓄積される。このとき、ダイオード 7 8 には電流は流れず、コンデンサー 7 6 の充電はされない。トランジスタ 7 3、7 4 が導通を停止すると、コイル 7 5 に蓄積されたエネルギーにより逆起電力が生じてダイオード 7 7 を介して接地ラインから電流が流れ込み、流れ込んだ電流はダイオード 7 8 を通る。これによりコンデンサー 7 6 が充電される。

30

## 【 0 0 1 1 】

出力端子 7 2 に現れる電圧の高低に応じて、比較器 8 5 の出力が H レベルまたは L レベルとなる時間長は変化し、したがって、トランジスタ 7 3、7 4 の導通時間も変化し、これにより、昇降圧用回路 7 の出力電圧  $V_{OUT}$  は略一定に保たれる。

## 【 0 0 1 2 】

降圧用同期整流回路は、入力端子から出力端子に電流を流す上、ダイオードのみならずトランジスタを介して接地ラインから電流を流れ込ませるため、きわめて電圧変換の効率がよい。その反面、入力電圧が出力電圧として定められた所定電圧以上のときに限り、その所定電圧を出力することができる。一方、昇降圧用回路は、入力端子から出力端子に電流を流さず、その電流を逆起電力を発生させるためにのみ使用するから、あまり変換効率はよくない。その反面、入力電圧が出力電圧として定められた所定電圧以上であっても所定電圧未満であっても、その所定電圧を出力することができる。

40

## 【 0 0 1 3 】

## 【 発明が解決しようとする課題 】

供給される電圧が必要な所定電圧よりも高ければ、降圧用同期整流回路を用いるのが有利である。しかしながら、供給される電圧が必ずしも必要な所定電圧より高いとは限らず、そのような場合、効率の劣る昇降圧用回路を用いるか、あるいは両回路を備えて、供給される電圧に応じてどちらかの回路で所定電圧を得ることにより効率の向上を図ることになる。このため、降圧用同期整流回路と昇降圧用回路を備えた電源装置も用いられている。

50

## 【 0 0 1 4 】

図 6 と図 7 を比較して明らかなように、降圧用同期整流回路と昇降圧用回路の構成は類似している。ところが、従来は、降圧用同期整流回路と昇降圧用回路とを単に並存させているため、同一の機能を司る構成要素が 2 つ存在することになり、無駄の多い構成となっていた。

## 【 0 0 1 5 】

本発明は、上記問題点に鑑みてなされたもので、降圧用同期整流回路の機能と昇降圧用回路の機能を併せもち、構成に無駄のない電源装置を提供することを目的とする。

## 【 0 0 1 6 】

## 【課題を解決するための手段】

上記目的を達成するために、本発明では、入力端子に与えられる電圧をチョップ方式により所定の電圧に変換して出力端子より出力する電源装置に、グランド電位に接続された接地ライン、コイル、一端が出力端子に接続され他端が接地ラインに接続されたコンデンサ、一端が入力端子に接続され他端がコイルの第 1 の端子に接続された導通状態と非導通状態をとる第 1 のスイッチ素子、アノードが接地ラインに接続されカソードがコイルの第 1 の端子に接続された第 1 のダイオード、一端が接地ラインに接続された導通状態と非導通状態をとる第 2 のスイッチ素子、アノードがコイルの第 2 の端子に接続されカソードが出力端子に接続された第 2 のダイオード、コイルの第 2 の端子と出力端子とを短絡接続するか第 2 のダイオードを介して接続するかを切り換える第 1 の切り換え手段、コイルの第 1 の端子と第 2 の端子を排他的に第 2 のスイッチ素子の他端に接続する第 2 の切り換え手段、ならびに第 1 のスイッチ素子および第 2 のスイッチ素子を所定の短周期でそれぞれ断続的に導通させる制御部を備える。

## 【 0 0 1 7 】

そして、第 1 の切り換え手段によりコイルの第 2 の端子と出力端子を接続し、第 2 の切り換え手段によりコイルの第 1 の端子を第 2 のスイッチ素子に接続するときには、制御部により第 1 のスイッチ素子と第 2 のスイッチ素子を略交互に導通させることにより、与えられる電圧を所定の電圧まで下降させて出力する。これにより、降圧用同期整流回路の機能が実現され、入力端子に与えられる電圧が所定の電圧よりも高いときに、効率よく電圧を所定の電圧に変換することができる。

## 【 0 0 1 8 】

また、第 1 の切り換え手段によりコイルの第 2 の端子と出力端子との間に第 2 のダイオードを接続し、第 2 の切り換え手段によりコイルの第 2 の端子を第 2 のスイッチ素子に接続するときには、制御部により第 1 のスイッチ素子と第 2 のスイッチ素子を略同時に導通させることにより、与えられる電圧を所定の電圧まで上昇または下降させて出力する。これにより、昇降圧用回路の機能が実現され、入力端子に与えられる電圧が所定の電圧よりも高くても低くても、所定の電圧に変換することができる。

## 【 0 0 1 9 】

## 【発明の実施の形態】

以下、本発明の電源装置の実施形態について図面を参照して説明する。図 1 に第 1 の実施形態の電源装置 1 の構成を示す。電源装置 1 は、入力端子 1 1、出力端子 1 2、スイッチ素子である 2 つの N M O S トランジスタ（以下、単にトランジスタと称す）1 3、1 4、コイル 1 5、電解コンデンサ 1 6、2 つのツェナーダイオード（以下、単にダイオードと称す）1 7、1 8、2 つのスイッチ 1 9、2 0、および 2 つの抵抗 2 1、2 2 を備えている。

## 【 0 0 2 0 】

入力端子 1 1 には変換の対象である電圧  $V_{IN}$  が与えられ、出力端子 1 2 には変換後の電圧  $V_{OUT}$  を出力する。トランジスタ 1 3 は入力端子 1 1 とコイル 1 5 の一方の端子 1 5 a に接続されており、トランジスタ 1 4 の一端子は接地ライン 2 3 に接続されている。コイル 1 5 の他方の端子 1 5 b にはダイオード 1 8 のアノードが接続されており、ダイオード 1 8 のカソードは出力端子 1 2 に接続されている。ダイオード 1 7 のアノードは接地ライン

10

20

30

40

50

23に接続されており、カソードはコイル15の端子15aに接続されている。コンデンサ16は出力端子12と接地ライン23に接続されている。抵抗21、22は直列に接続されており、出力端子12と接地ライン23とを接続している。

【0021】

スイッチ19は、コイル15の端子15bと出力端子12間に設けられており、閉結または開放の2状態をとる。スイッチ19の状態は端子S1を介して外部から与えられる制御信号によって切り換えられる。スイッチ19が閉結しているとき、コイル15と出力端子12は直接接続され、スイッチ19が開放しているとき、コイル15と出力端子12はダイオード18のみを介して接続される。

【0022】

スイッチ20は、トランジスタ14をコイル15の2つの端子15a、15bのどちらかに接続した2状態をとる。スイッチ20の状態は端子S2を介して外部から与えられる制御信号によって切り換えられる。スイッチ20がトランジスタ14を端子15aに接続させているとき、トランジスタ13とトランジスタ14は直接接続され、スイッチ20がトランジスタ14を端子15bに接続させているとき、トランジスタ13とトランジスタ14はコイル15を介して接続される。

【0023】

電源装置1は、また、トランジスタ13、14の動作を制御するために、2つの駆動回路31、32、発振器33、電圧シフト回路34、2つの比較器35、36、インバータ37、およびスイッチ38から成る制御部を備えている。駆動回路31、32は、それぞれトランジスタ13、14を駆動してそれらの導通と非導通の動作状態を切り換える。

【0024】

発振器33は、所定の最低値と所定の最高値間で変動する鋸歯状の電圧を、所定の短周期で発振して出力する。電圧シフト回路34は出力端子12に現れる電圧 $V_{OUT}$ を抵抗21、22で分割した電圧を与えられる。電圧シフト回路34は2状態をとるスイッチ34aを備えており、スイッチ34aが一方の状態にあるときは、与えられた電圧を小さな所定値だけ低下させて出力し、スイッチ34aが他方の状態にあるときは与えられた電圧をそのまま出力する。スイッチ34aの状態は端子S3を介して外部から与えられる制御信号によって切り換えられる。

【0025】

比較器35は、出力端子12に現れる電圧 $V_{OUT}$ を抵抗21、22で分割した電圧と発振器33の出力電圧を与えられて両者を比較し、前者が後者以上のときに出力する電圧をHレベルとし、前者が後者未満のときに出力する電圧をLレベルとする。比較器35の出力電圧は駆動回路31に与えられる。比較器36は、電圧シフト回路34の出力電圧と発振器33の出力電圧を与えられて両者を比較し、前者が後者以上のときに出力する電圧をHレベルとし、前者が後者未満のときに出力する電圧をLレベルとする。

【0026】

比較器36の出力電圧はインバータ37に与えられ、インバータ37は与えられた電圧のレベルを反転して出力する。スイッチ38は、比較器36の出力電圧を駆動回路32に与える状態と、インバータ37の出力電圧を駆動回路32に与える状態のいずれかをとる。スイッチ38の状態は端子S4を介して外部から与えられる制御信号によって切り換えられる。

【0027】

駆動回路31は、比較器35の出力電圧がHレベルのときにトランジスタ13を導通させず、Lレベルのときに導通させる。駆動回路32は、与えられる比較器36またはインバータ37の出力電圧が、Hレベルのときにトランジスタ14を導通させず、Lレベルのときに導通させる。比較器35、36は、トランジスタ13、14に与える駆動電圧をパルス幅変調(PWM)することになる。

【0028】

上記構成の電源装置1は、制御信号によって外部から与えられる指示に応じて2つの動作

10

20

30

40

50

状態をとる。第1の状態においては、スイッチ19は閉結し、スイッチ20はコイル15の端子15aをトランジスタ14に接続し、電圧シフト回路34は分圧された出力電圧V<sub>OUT</sub>を低下させて出力し、スイッチ38はインバータ37の出力電圧を駆動回路32に与える。図1はこの状態に設定されている電源装置1を示している。

**【0029】**

この設定にあるとき、駆動回路31にLレベルが与えられている期間は、駆動回路32にはHレベルが与えられ、駆動回路31にHレベルが与えられている期間は、その最初と最後の一部を除き、駆動回路32にはLレベルが与えられることになる。駆動回路31にHレベルが与えられている期間の最初と最後には、駆動回路32にもHレベルが与えられる。したがって、トランジスタ13、14は発振器33の発振周波数によって定まる一定周期で略交互に導通し、しかも、同一時に導通することはない。

10

**【0030】**

トランジスタ13が導通しているとき、入力端子11から出力端子12に電流が流れ、同時にコイル15にエネルギーが蓄積される。トランジスタ13が導通を停止すると、コイル15に蓄積されたエネルギーにより逆起電力が生じ、ダイオード17を介して接地ライン23から電流が流れ込み、さらに、トランジスタ14が導通するとトランジスタ14を介して接地ライン23から電流が流れ込む。

**【0031】**

入力端子11から流れる電流と接地ライン23から流れ込む電流はコイル15およびコンデンサ16によって平滑化される。出力端子12に現れる電圧V<sub>OUT</sub>の高低に応じて、比較器35、36に与えられる分割電圧も変化する。この分割電圧が発振器33の出力電圧よりも高ければ比較器35の出力電圧がHレベルになる期間は増大し、低ければ減少する。同様に、分割電圧が電圧シフト回路34の出力電圧よりも高ければ比較器36の出力電圧がHレベルになる期間、すなわちインバータ37の出力電圧がLレベルになる期間は増大し、低ければ減少する。

20

**【0032】**

したがって、出力端子12の電圧V<sub>OUT</sub>が発振器33の発振電圧によって定まる所定値よりも高い期間が続くときには、トランジスタ13の導通時間を減少させて電圧V<sub>OUT</sub>を低下させるように動作し、出力端子12の電圧V<sub>OUT</sub>が所定値よりも低い期間が続くときには、トランジスタ13の導通時間を増大させて電圧V<sub>OUT</sub>を上昇させるように動作する。これにより、出力端子12に現れる電圧V<sub>OUT</sub>は略一定に保たれる。こうして、電源装置1は第1の状態にあるときは降圧用同期整流回路として機能する。

30

**【0033】**

第2の状態においては、スイッチ19は開放し、スイッチ20はコイル15の端子15bをトランジスタ14に接続し、電圧シフト回路34は与えられた電圧をそのまま出力し、スイッチ38は比較器36の出力電圧を駆動回路32に直接与える。この状態に設定されている電源装置1を図2に示す。

**【0034】**

この設定にあるとき、駆動回路31、32の入力には常に略同じタイミングで信号が与えられる。したがって、トランジスタ13、14は発振器33の発振周波数によって定まる一定周期で略同時に導通または遮断する。トランジスタ13、14が導通しているとき、入力端子11からコイル15を介して接地ライン23に電流が流れ、この間にコイル15にはエネルギーが蓄積される。このとき、ダイオード18には電流は流れず、コンデンサ16は充電されない。トランジスタ13、14が導通を停止すると、コイル15に蓄積されたエネルギーにより逆起電力が生じて、ダイオード17を介して接地ライン23から電流が流れ込む。流れ込んだ電流はダイオード18を通り、コンデンサ16が充電される。

40

**【0035】**

出力端子12に現れる電圧V<sub>OUT</sub>の高低に応じて、比較器35、36に与えられる分割電圧も変化する。この分割電圧が発振器33の出力電圧よりも高い期間が長ければ比較器3

50

5、36の出力電圧がHレベルになる期間は増大し、低い期間が長ければ減少する。したがって、出力端子12の電圧V<sub>OUT</sub>が発振器33の発振電圧によって定まる所定値よりも高い期間が長いときは、トランジスタ13、14の導通時間が減少して逆起電力も低下し、電圧V<sub>OUT</sub>は低下する。また、出力端子12の電圧V<sub>OUT</sub>が所定値よりも低い期間が長いときはトランジスタ13、14の導通時間が増大して逆起電力も増大し、電圧V<sub>OUT</sub>は上昇する。これにより、出力端子12に現れる電圧V<sub>OUT</sub>は略一定に保たれる。こうして、電源装置1は第2の状態にあるときは昇降圧用回路として機能する。

**【0036】**

なお、制御部の全てとトランジスタ13、14は1つのチップCに集積回路として形成されており、コイル15やコンデンサ16をはじめとする他の構成要素は、チップCに対して外付けされている。

10

**【0037】**

上記の電源装置1の制御部をより具体化した第2の実施形態の電源装置2について説明する。電源装置2の構成を図3に示す。入力端子から出力端子に至る構成は電源装置1と同じである。以下、電源装置1と同じ構成要素には同じ符号を付して、説明を省略する。電源装置2は制御部として、発振器33、比較器35、36のほか、駆動回路41、42、電圧シフト回路44、EXNOR回路45、エラーアンプ46およびコンデンサ47を備えている。

**【0038】**

駆動回路41、42はそれぞれインバータを4段接続して成り、与えられる電圧を段階的に増幅してトランジスタ13、14を駆動する。エラーアンプ46とコンデンサ47は、出力端子12の電圧V<sub>OUT</sub>を分割した電圧の微小な変動を除去し、変動除去後の電圧を増幅して出力する。

20

**【0039】**

電圧シフト回路44は、スイッチ44a、定電圧源44b、オペアンプ44c、44d、PNP型のトランジスタ44e、および抵抗44f、44gより成る。オペアンプ44cはエラーアンプ46の出力電圧をそのまま出力し、抵抗44fを介して比較器36に与える。スイッチ44aは端子S3を介して外部から与えられる制御信号に応じてオペアンプ44dを定電圧源44bまたは接地ラインに接続する。

**【0040】**

定電圧源44bに接続されているときオペアンプ44dは動作してトランジスタ44eを導通させる。これにより抵抗44gにも電流が流れて、オペアンプ44cから抵抗44fを介して比較器36に与えられる電圧は低下する。接地ラインに接続されているときオペアンプ44dは動作せず、トランジスタ44eは導通しない。このとき比較器36にはオペアンプ44cの出力電圧がそのまま与えられる。こうして電圧シフト回路は44、エラーアンプ46の出力電圧を低下させる状態とさせない状態とをとる。

30

**【0041】**

EXNOR回路45は、比較器36の出力電圧と端子S4を介して外部から与えられる制御信号のレベルの排他的論理和を求め、その否定結果を出力する。制御信号がLレベルのときEXNOR回路45の出力電圧は、比較器36の出力電圧がHレベルであればLレベルとなり、比較器36の出力電圧がLレベルであればHレベルとなる。このとき、EXNOR回路45はインバータとして機能する。

40

**【0042】**

また、制御信号がHレベルのときEXNOR回路45の出力電圧は、比較器36の出力電圧がHレベルであればHレベルとなり、比較器36の出力電圧がLレベルであればLレベルとなる。このとき、EXNOR回路45は入力電圧をそのまま出力することになる。したがって、EXNOR回路45は、電源装置1のインバータ37とスイッチ38の両方の機能を兼ねる。

**【0043】**

電源装置2も、外部から与えられる指示に応じて2つの動作状態をとる。第1の状態にお

50

いては、スイッチ 19 は閉結し、スイッチ 20 はコイル 15 の端子 15 a をトランジスタ 14 に接続し、スイッチ 44 a はオペアンプ 44 d を定電圧源 44 b に接続する。また、EXNOR 回路 45 に与えられる制御信号は L レベルである。図 3 はこの状態に設定されている電源装置 2 を示しており、このとき、電源装置 2 は降圧用同期整流回路として機能する。

#### 【0044】

第 2 の状態においては、スイッチ 19 は開放し、スイッチ 20 はコイル 15 の端子 15 b をトランジスタ 14 に接続し、スイッチ 44 a はオペアンプ 44 d を接地ラインに接続する。また、EXNOR 回路 45 に与えられる制御信号は H レベルである。この状態に設定されている電源装置 2 を図 4 に示す。このとき、電源装置 2 は昇降圧用回路として機能する。

10

#### 【0045】

第 3 の実施形態の電源装置 3 の構成を図 5 に示す。この電源装置 3 は、第 1 の実施形態の電源装置 1 のスイッチ 38 に代えてスイッチ 39 を備え、電圧シフト回路 34 からスイッチ 34 a を省略したものである。インバータ 37 は比較器 36 に直接接続されている。スイッチ 39 は、降圧用同期整流回路として動作する第 1 の状態においては、インバータ 37 を駆動回路 32 に接続し、昇降圧用回路として動作する第 2 の状態においては、比較器 35 を駆動回路 32 に接続する。

#### 【0046】

電源装置 3 は、電源装置 1 と比較して、動作状態の切り換えのために必要なスイッチが少なくなっており、構成が簡単になっている。当然、電源装置 3 に与える制御信号の数も少なくなり、動作状態の切り換え制御も容易になる。なお、端子 S4 を介してスイッチ 39 に与えられる制御信号を電圧シフト回路 34 にも与え、スイッチ 39 が比較器 35 と駆動回路 32 を接続している間に電圧シフト回路 34 の動作を停止させるようにしてもよい。そのようにすると、昇降圧用回路として動作する期間に電力消費を低減することができて好ましい。

20

#### 【0047】

##### 【発明の効果】

本発明の電源装置は、降圧用同期整流回路の機能と昇降圧用回路の機能を併せもちながらも、ほとんど全ての構成要素を両機能に兼用するから、構成に無駄がない。したがって、コストが低下し、装置も小型となる。

30

##### 【図面の簡単な説明】

【図 1】 第 1 の実施形態の電源装置の構成および降圧用同期整流回路として動作するときの設定を示す図。

【図 2】 第 1 の実施形態の電源装置の構成および昇降圧用回路として動作するときの設定を示す図。

【図 3】 第 2 の実施形態の電源装置の構成および降圧用同期整流回路として動作するときの設定を示す図。

【図 4】 第 2 の実施形態の電源装置の構成および昇降圧用回路として動作するときの設定を示す図。

40

【図 5】 第 3 の実施形態の電源装置の構成および降圧用同期整流回路として動作するときの設定を示す図。

【図 6】 従来の降圧用同期整流回路の構成を示す図。

【図 7】 従来の昇降圧用回路の構成を示す図。

##### 【符号の説明】

- |       |        |
|-------|--------|
| 1、2、3 | 電源装置   |
| 11    | 入力端子   |
| 12    | 出力端子   |
| 13、14 | トランジスタ |
| 15    | コイル    |

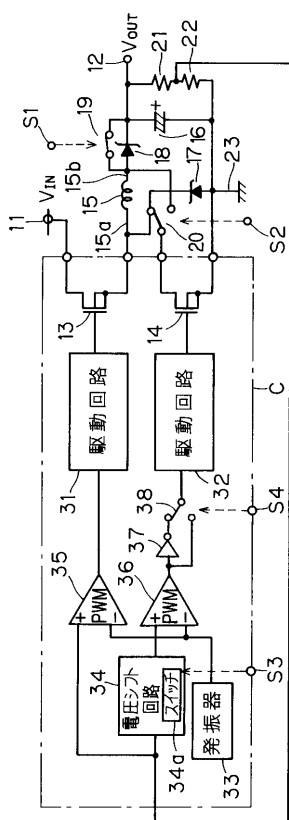
50

- 1 6            コンデンサ
- 1 7、 1 8     ダイオード
- 1 9            スイッチ
- 2 0            スイッチ
- 2 1、 2 2     抵抗
- 3 1、 3 2     駆動回路
- 3 3            発振器
- 3 4            電圧シフト回路
- 3 4 a          スイッチ
- 3 5、 3 6     比較器
- 3 7            インバータ
- 3 8            スイッチ
- 3 9            スイッチ
- 4 1、 4 2     駆動回路
- 4 4            電圧シフト回路
- 4 4 a          スイッチ
- 4 4 c、 4 4 d オペアンプ
- 4 4 e          トランジスタ
- 4 5            EXNOR回路
- 4 6            エラーアンプ
- 4 7            コンデンサ
- S 1、 S 2、 S 3、 S 4 制御端子

10

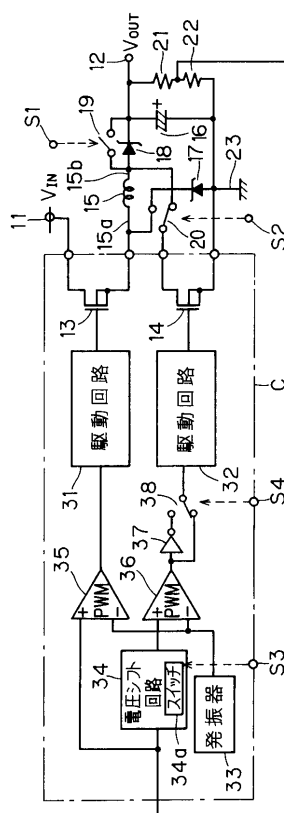
20

【 図 1 】



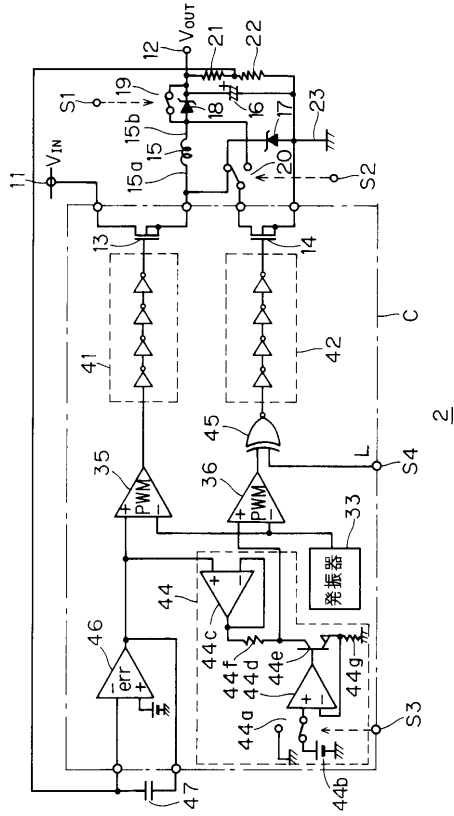
1

【 図 2 】

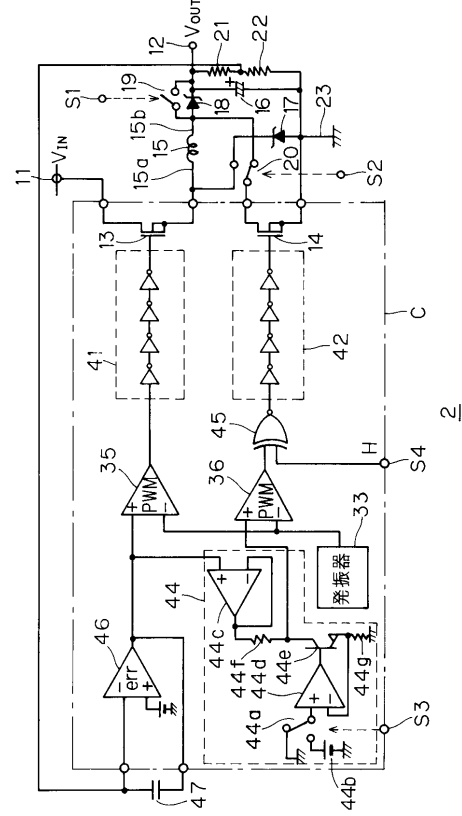


1

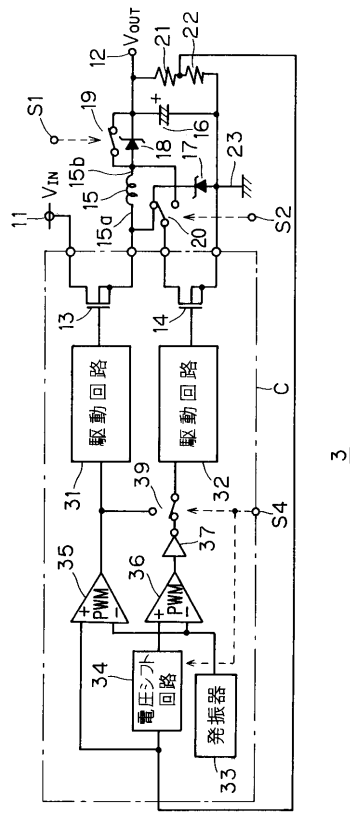
【 図 3 】



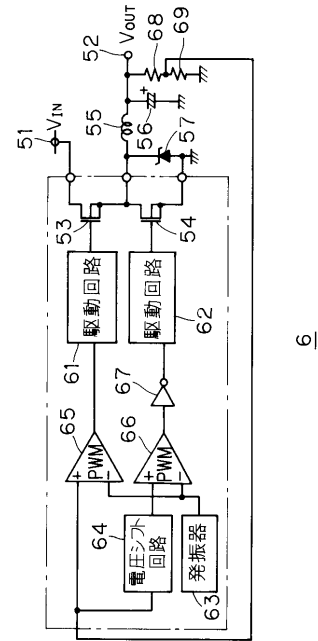
【 図 4 】



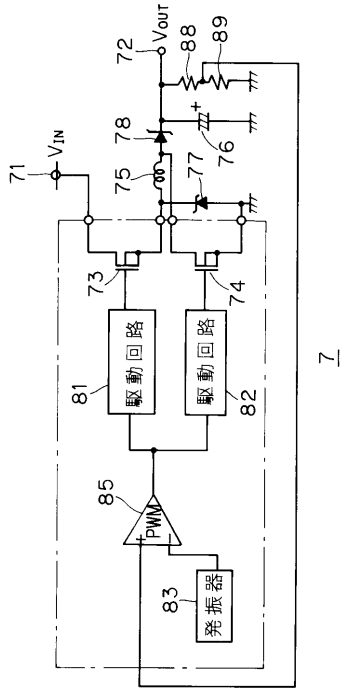
【 図 5 】



【 図 6 】



【 図 7 】



7

---

フロントページの続き

- (56)参考文献 特開平10 - 164832 (JP, A)  
特開平05 - 328712 (JP, A)  
特開平10 - 243642 (JP, A)  
特開平10 - 094247 (JP, A)  
実開平03 - 063078 (JP, U)

- (58)調査した分野(Int.Cl. , DB名)  
H02M 3/00-3/44