



(12) 实用新型专利

(10) 授权公告号 CN 201667370 U

(45) 授权公告日 2010.12.08

(21) 申请号 200920350149.7

(22) 申请日 2009.12.28

(73) 专利权人 南昌大学

地址 330031 江西省南昌市红谷滩新区学府大道 999 号

(72) 发明人 黄菊花 万晓凤 曹铭 郭航 吴建平

(74) 专利代理机构 南昌新天下专利商标代理有限公司 36115

代理人 施秀瑾

(51) Int. Cl.

H01M 10/42(2006.01)

(ESM) 同样的发明创造已同日申请发明专利

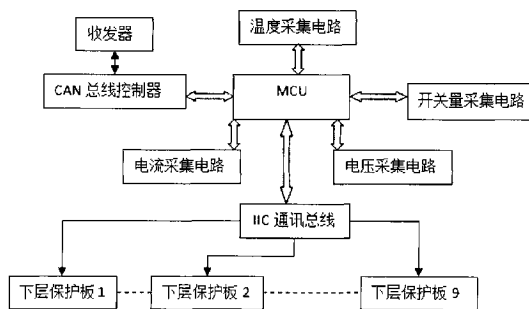
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 实用新型名称

一种动力电池管理装置

(57) 摘要

一种动力电池管理装置,其特征是由上层管理电路、下层保护电路组成:上层管理电路 CAN 总线控制器、IIC 通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路分别与 MCU 芯片连接,收发器与 CAN 总线控制器连接,IIC 通讯总线与各电池组连接;下层保护电路各电池组直接与 FPGA 保护电路连接,本实用新型可以保护动力电池不过充、过放、过流,精确估算 SOC 值并实现 CAN 总线通讯,能自动识别动力电池组中单体电芯的状态,标定替换电芯和最优替换时间,在单体被保护时对电池组进行电压补偿,保证整车系统电压稳定,提高动力电池组的整体性能稳定、可靠,延长电池使用寿命,系统稳定,结构简单。



1. 一种动力电池管理装置,其特征是由上层管理电路、下层保护电路组成:

上层管理电路由单片机 MCU、收发器、CAN 总线控制器、IIC 通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路组成, CAN 总线控制器、IIC 通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路分别与 MCU 芯片连接,收发器与 CAN 总线控制器连接, IIC 通讯总线与各电池组连接;

下层保护电路由 FPGA 保护电路与各电池组组成,各电池组直接与 FPGA 保护电路连接;其中 FPGA 保护电路由 FPGA 逻辑运算中心、IIC 控制单元、多路过充信号输入缓冲器、多路过放信号输入缓冲器、数字量检测控制单元、D/A 控制单元、数据缓存 RAM、FPGA 时钟信号等组成,IIC 控制单元、数字量检测控制单元、D/A 控制单元、数据缓存 RAM 分别与 FPGA 逻辑运算中心连接,多路过充信号输入缓冲器、多路过放信号输入缓冲器与数字量检测控制单元连接;FPGA 保护电路通过 IIC 控制单元与上层管理电路的 IIC 通讯总线连接。

## 一种动力电池管理装置

### 技术领域

[0001] 本实用新型属于电动车辆动力装置管理系统,特别涉及一种管理动力电池的装置。

### 背景技术

[0002] 目前,公知的动力电池管理系统具有过流、过压、欠压保护、电量均衡、SOC 估算、CAN 通讯等主要功能。电动汽车中通过串联多组电芯达到提高系统电压的目的,当电动汽车串联电池组在汽车行驶过程中,由于电芯的内部差别,在串联放电过程中会造成单体电压不同,均衡功能会暂时平衡单体电压差别,有时反复充放电“问题电芯”也会很难被完全均衡,这样就会造成电池组的可靠性和性能下降。但是传统管理系统不能准确标定是哪一块“问题电芯”影响了整体电池组的性能,就无法剔除单块“问题电芯”而只能替换整个电池组,这样将使电动汽车的使用成本大大增加。此外在电池组和管理系统正常使用过程中,为了保护电芯不被过放,系统会在电芯电压太低时断开放电,从而保护电芯,但是断开“问题电芯”后,其所在电池组系统电压会突然下降,电池组整体电压会出现波动,电流会突然增大,对其他电池组会造成损害,这样电池组在使用过程中的安全性和可靠性都没有保障。

[0003] 华南农业大学学报 2009 年 04 期“基于 ARM 和 CAN 的电动汽车电池管理系统”一文中,对电池电压、电流、温度等数据采集计算 SOC 并实现 CAN 通讯,但并未考虑串联电池组在使用过程中的不均衡问题,以及电池匹配问题,系统后期使用会初步暴露存在的问题。

[0004] 目前其他相关文献,很少提到电芯性能匹配、一致性检测,对电池组的补偿的方法也缺乏实际、可行的方案。

### 发明内容

[0005] 本实用新型的目的是针对现有动力电池管理系统技术的不足,提出一种动力电池管理装置,该装置不仅能测出单体电芯的性能状态,而且能及时地对存在问题的单体电芯进行补偿,保证电池组的正常工作。

[0006] 本实用新型是通过以下技术方案实现的。

[0007] 本实用新型采用分层管理的方法,将动力电池的管理分为上层管理层、下层保护层,下层保护层采集单体电芯电压,若大于设定值  $v_3$ ,开启均衡电路,若还大于设定值  $v_4$ ,则开启过充保护电路,并记录数据,分析电芯替换方案;若小于设定值  $v_2$ ,开启补偿电路,若还小于设定值  $v_1$ ,则开启过放保护电路,并记录数据,分析电芯替换方案。

[0008] 所述的设定值为  $v_4 > v_3 > v_2 > v_1$ 。

[0009] 本实用新型所述的装置由上层管理电路(参见图 2)、下层保护电路(参见图 1)组成,达到执行与管理分离,提高系统稳定性和可靠性。

[0010] 在下层保护电路的多串电芯的保护板上,分别把单体电芯的过充过放信号采集到 FPGA 中,当单体的过充、过放保护信号到达时,将当前保护电芯的位置以及触发时间保存在 FPGA 的内部 RAM 中,上层管理电路定时从 FPGA 中取出数据,比较多次充放电过程中单体电

池的充放电保护信号的触发时间,根据系统设定参数选出在一定次数充放电过程中最易过充、最易过放的电芯,分析数据提出电池组中影响整组性能的电芯,并提出最佳替换时间,既能保证充分利用电芯,也能及时剔除问题电芯,达到自动优化电池组整体性能及保障电池组安全性的目的。在上层管理电路正常工作状态下,如出现单体电池过放,为不使系统电压出现较大波动,上层管理电路在检测到单体电芯过放信号后,对下层保护板执行相应补偿措施,及时将备用电芯替换过放电芯,从而保证系统电压的稳定,同时提示及时对电池组进行充电。

[0011] 本实用新型所述的上层管理电路(参见图2)由单片机MCU、收发器、CAN总线控制器、IIC通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路组成。CAN总线控制器、IIC通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路分别与MCU芯片连接,收发器与CAN总线控制器连接,IIC通讯总线与各电池组连接。

[0012] 单片机MCU通过IIC通讯总线从FPGA中取出数据,分析单体电芯状态并给出最佳替换方案,以保证电池组电芯的一致性;上层管理电路采集电池组的整体电压、电流、箱体温度等参数,计算电池系统SOC值;上层管理电路的CAN总线以满足系统的通讯要求,与下层保护电路(下层保护板)通过IIC总线通讯。

[0013] 正常工作状态下,单片机MCU采集下层电池组的电压、电流以及电池温度,在电流小于设定值时,采用开路电压法对电量进行修正;在大电流工作状态,采用安时法精确计算电量消耗;同时在电压出现较大波动时,通过IIC通讯总线给下层保护电路发送补偿执行信号,保证电池组电压稳定。通过分析下层保护电路中FPGA的数据分析每块下层保护系统中单体电芯的性能状态。

[0014] 本实用新型所述的下层保护电路(参见图1)由FPGA保护电路与各电池组组成,各电池组直接与FPGA保护电路连接。

[0015] 所述的电池组包括电芯、IC芯片、均衡电路、MOSFET保护电路,电芯依次与IC芯片、均衡电路、MOSFET保护电路连接。

[0016] 单路保护芯片IC采集单体电芯电压,当电芯电压过低或过高,IC引脚会产生过放或过充高电平,同时通过光耦控制MOSFET及时切断放电或充电,保护电芯不过充、过放或过流,此时FPGA会同时记录产生当前保护信号的电芯位置以及时间,并存入内部RAM,以便上层管理电路进行电芯一致性、匹配性及性能优化分析。电芯切断后,保护板会自动接通备用电芯,补充电池组电压保证系统电压稳定。

[0017] 所述的FPGA保护电路(参见图3)由FPGA逻辑运算中心、IIC控制单元、多路过充信号输入缓冲器、多路过放信号输入缓冲器、数字量检测控制单元、D/A控制单元、数据缓存RAM、FPGA时钟信号等组成。IIC控制单元、数字量检测控制单元、D/A控制单元、数据缓存RAM分别与FPGA逻辑运算中心连接,多路过充信号输入缓冲器、多路过放信号输入缓冲器与数字量检测控制单元连接。FPGA保护电路通过IIC控制单元与上层管理电路的IIC通讯总线连接。

[0018] FPGA逻辑运算中心通过IIC总线与上层管理电路通讯,通过输入缓冲器采集数据信号,分析单体电芯状态并存入内部RAM,通过D/A控制单元控制补偿电路,执行电池组电压补偿。

[0019] FPGA在正常工作状态下,采用定时器工作机制,定时对多路过充信号输入缓冲器

和多路过放信号输入缓冲器的数据进行扫描,当数字量检测控制单元检测到缓冲器数据发生变化,传递信息到 FPGA 逻辑运算中心,如果数据缓存 RAM 还有空间就直接存放发生变化的通道号码和变化发生时间,若数据缓存 RAM 数据已存满,则根据算法对数据进行替换,保证 RAM 中数据的准确性、实时性。FPGA 逻辑运算中心通过中断方式接受 IIC 通讯控制单元从上层管理层 MCU 发送的来的补偿控制信号和数据采集信号,根据补偿指令控制 D/A 控制单元,启动外部执行补偿电路。FPGA 采用定时器和中断工作方式,能保持低功耗状态。

[0020] 本实用新型可以保护动力电池不过充、过放、过流,可以精确估算 SOC 值并实现 CAN 总线通讯,尤其是能自动识别动力电池组中单体电芯的状态,并能标定替换电芯和最优替换时间,在单体电芯出现过放时可以及时对电池组进行电压补偿,保证整车系统电压稳定,提高动力电池组的整体性能稳定、可靠,延长电池的使用寿命和增加汽车续航里程。采用分层结构,系统稳定,结构简单。

### 附图说明

[0021] 图 1 为本实用新型的下层保护电路的原理图。

[0022] 图 2 为本实用新型的上层管理电路的原理图。

[0023] 图 3 为本实用新型的下层保护电路中 FPGA 的内部原理图。

[0024] 图 4 为本实用新型工作流程图。

### 具体实施方式

[0025] 下面结合附图和实施例对本实用新型进一步说明。

[0026] 本实施例所用的电池(电芯)为磷酸铁锂电池;设定  $v_4 = 3.6$ ,  $v_3 = 3.5$ ,  $v_2 = 2.6$ ,  $v_1 = 2.5$ 。上层管理电路 MCU 芯片为 SST89E516RD2, CAN 总线控制器芯片为 SJA1000T, FPGA 保护电路芯片为 EPF10K10LC84。采用 15 路过充信号输入缓冲器、15 路过放信号输入缓冲器。

[0027] 系统由上层管理电路、下层保护电路组成。

[0028] 其中上层管理电路(如图 2 所示)由单片机 MCU、收发器、CAN 总线控制器、IIC 通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路组成。CAN 总线控制器、IIC 通讯总线、温度采集电路、开关量采集电路、电压采集电路、电流采集电路分别与 MCU 芯片连接,收发器与 CAN 总线控制器连接,IIC 通讯总线与各电池组连接。

[0029] 单片机 MCU 通过 IIC 通讯总线从 FPGA 中取出数据,分析单体电芯状态并给出最佳替换方案,以保证电池组电芯的一致性;上层管理电路采集电池组的整体电压、电流、箱体温度等参数,计算电池系统 SOC 值;上层管理电路的 CAN 总线以满足系统的通讯要求,与下层保护电路(下层保护板)通过 IIC 总线通讯。

[0030] 单片机 MCU 采集下层电池组的电压、电流以及电池温度,在电流小于设定值时,采用开路电压法对电量进行修正;在大电流工作状态,采用安时法精确计算电量消耗;同时在电压出现较大波动时,通过 IIC 通讯总线给下层保护电路发送补偿执行信号,保证电池组电压稳定。通过分析下层保护电路中 FPGA 的数据分析每块下层保护系统中单体电芯的性能状态。

[0031] 下层保护电路(如图 1 所示)由 FPGA 保护电路与各电池组组成,各电池组直接与

FPGA 保护电路连接。电池组包括电芯、IC 芯片、均衡电路、MOFSET 保护电路,电芯依次与 IC 芯片、均衡电路、MOFSET 保护电路连接。

[0032] 单路保护芯片 IC 采集单体电芯电压,当电芯电压过低或过高,IC 引脚 1 会产生过放高电平,同时通过光耦控制 MOFSET 及时切断放电或充电,保护电芯不过充、过放或过流,此时 FPGA 会同时记录产生当前保护信号的电芯位置以及时间,并存入内部 RAM,以便上层管理电路进行电芯一致性、匹配性及性能优化分析。电芯切断后,保护板会自动接通备用电芯,补充电池组电压保证系统电压稳定。

[0033] 下层保护电路中的 FPGA 保护电路(图 3)由 FPGA 逻辑运算中心、IIC 控制单元、15 路过充信号输入缓冲器、15 路过放信号输入缓冲器、数字量检测控制单元、D/A 控制单元、数据缓存 RAM、FPGA 时钟信号等组成。IIC 控制单元、数字量检测控制单元、D/A 控制单元、数据缓存 RAM 分别与 FPGA 逻辑运算中心连接,15 路过充信号输入缓冲器、15 路过放信号输入缓冲器与数字量检测控制单元连接。FPGA 保护电路通过 IIC 控制单元与上层管理电路的 IIC 通讯总线连接。

[0034] FPGA 逻辑运算中心通过 IIC 总线与上层管理电路通讯,通过输入缓冲器采集数据信号,分析单体电芯状态并存入内部 RAM,通过 D/A 控制单元控制补偿电路,执行电池组电压补偿。

[0035] FPGA 采用定时器工作机制,定时 1 秒对 15 路过充信号输入缓冲器和 15 路过放信号输入缓冲器的数据进行扫描,当数字量检测控制单元检测到缓冲器数据发生变化,传递信息到 FPGA 逻辑运算中心,如果数据缓存 RAM 还有空间就直接存放发生变化的通道号码和变化发生时间,若数据缓存 RAM 数据已存满,则根据算法对数据进行替换,保证 RAM 中数据的准确性、实时性。FPGA 逻辑运算中心通过中断方式接受 IIC 通讯控制单元从上层管理层 MCU 发送的来的补偿控制信号和数据采集信号,根据补偿指令控制 D/A 控制单元,启动外部执行补偿电路。FPGA 采用定时器和中断工作方式,能保持低功耗状态。

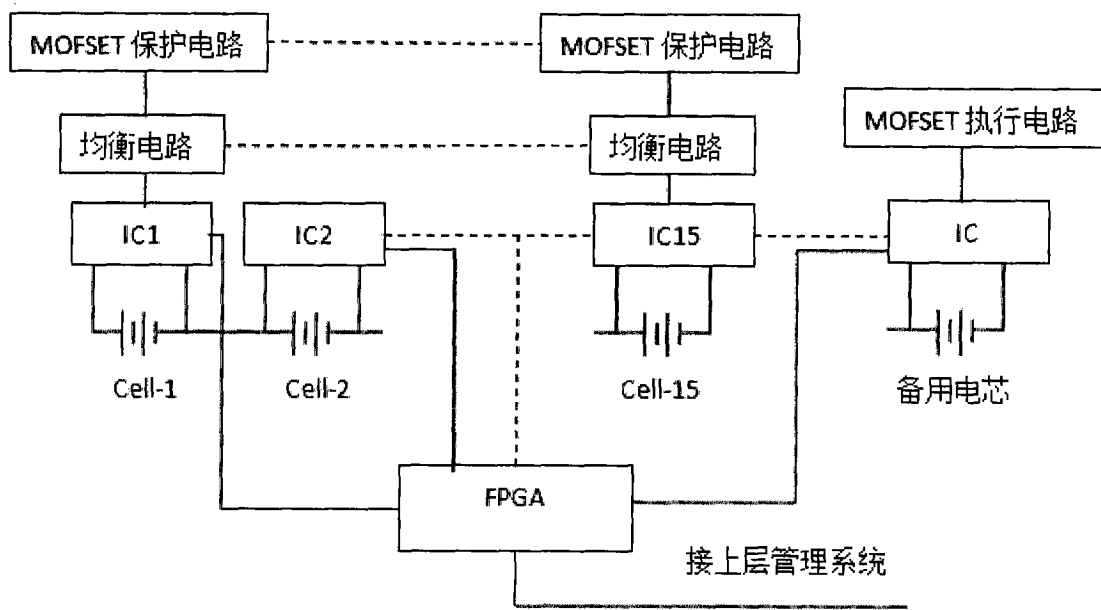


图 1

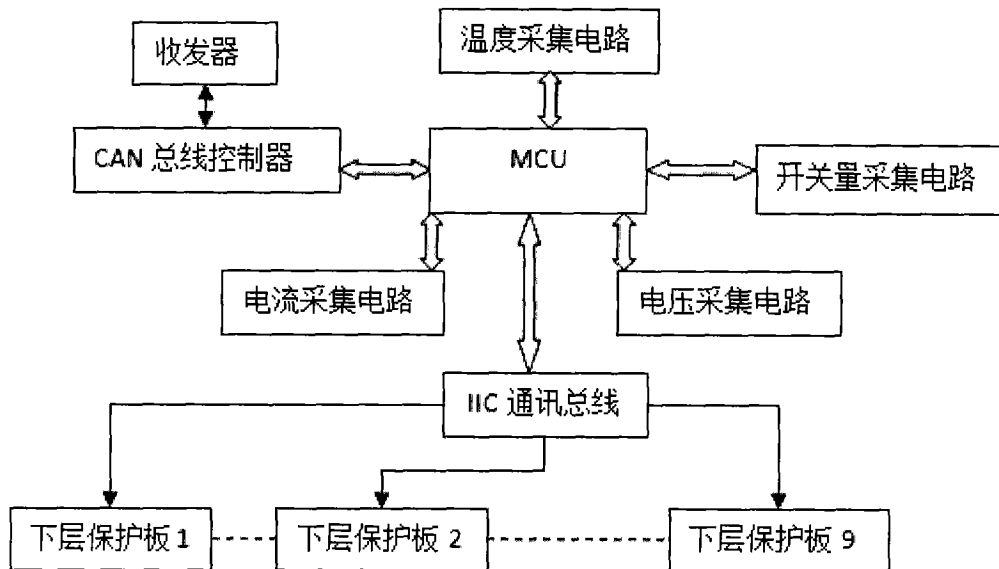


图 2

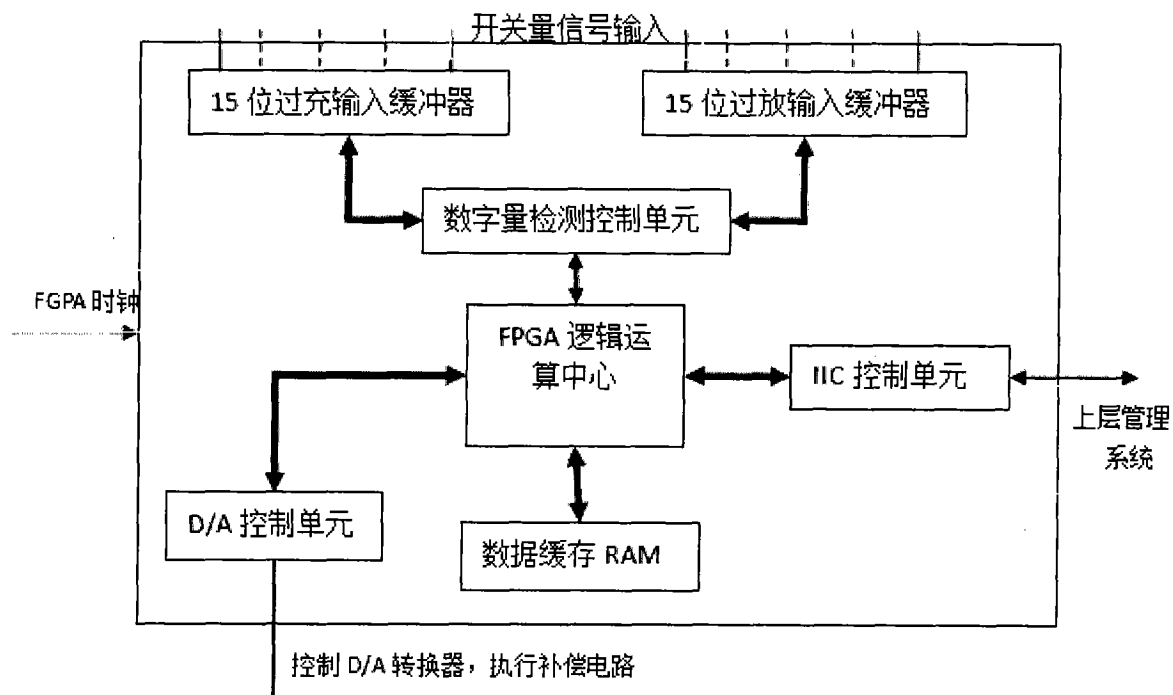


图 3

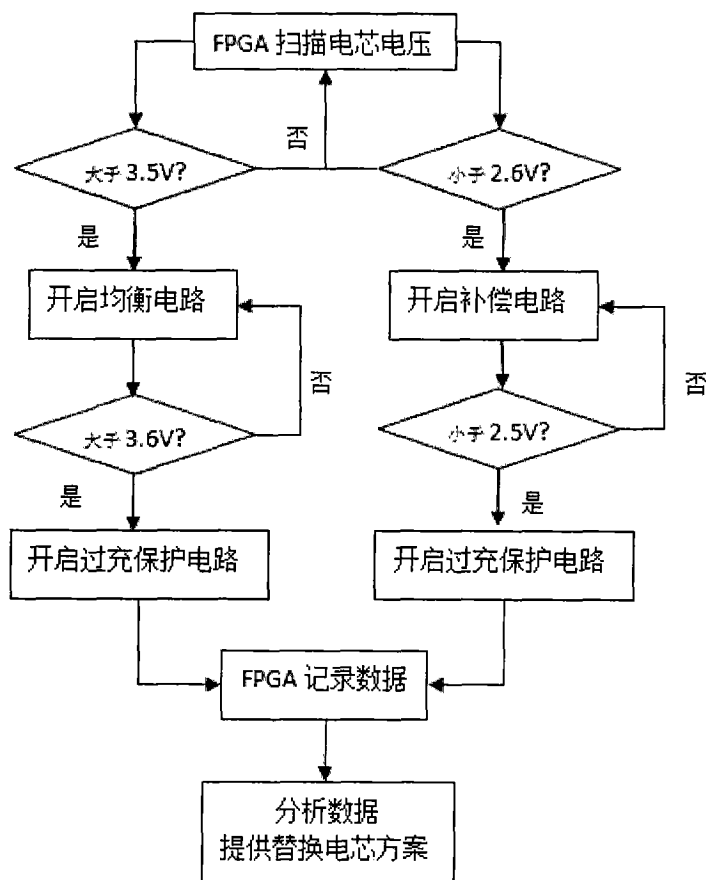


图 4