



등록특허 10-2386367



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년04월13일
(11) 등록번호 10-2386367
(24) 등록일자 2022년04월11일

- (51) 국제특허분류(Int. Cl.)
H01L 23/00 (2006.01) *H01B 1/22* (2006.01)
H05K 3/32 (2006.01)
- (52) CPC특허분류
H01L 24/83 (2013.01)
H01B 1/22 (2013.01)
- (21) 출원번호 10-2016-7017700
- (22) 출원일자(국제) 2015년01월13일
심사청구일자 2020년01월09일
- (85) 번역문제출일자 2016년07월01일
- (65) 공개번호 10-2016-0108324
- (43) 공개일자 2016년09월19일
- (86) 국제출원번호 PCT/JP2015/050619
- (87) 국제공개번호 WO 2015/108025
국제공개일자 2015년07월23일

(30) 우선권주장
JP-P-2014-006285 2014년01월16일 일본(JP)

(56) 선행기술조사문현
JP2007035743 A*

*는 심사관에 의하여 인용된 문현

전체 청구항 수 : 총 14 항

심사관 : 이석주

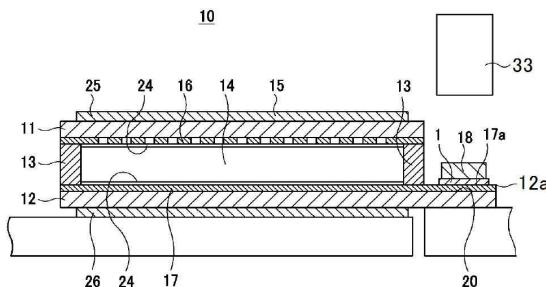
(54) 발명의 명칭 접속체, 접속체의 제조 방법, 접속 방법, 이방성 도전 접착제

(57) 요 약

회로 기판의 배선 피치나 전자 부품의 전극 단자가 파인 피치화되어도, 전자부품과 회로 기판의 도통성을 확보함과 함께, 전자 부품의 전극 단자 간에 있어서의 쇼트를 방지한다.

회로 기판(12) 상에 이방성 도전 접착제(1)를 개재하여 전자 부품(18)이 접속된 접속체(10)에 있어서, 이방성 도전 접착제(1)는, 도전성 입자(4)가 규칙적으로 배치되고, 도전성 입자(4)의 입자경이, 전자 부품(18)의 접속 전극(19)의 높이의 1/2 이하이다.

대 표 도 - 도1



(52) CPC특허분류

H01L 24/13 (2013.01)

H01L 24/14 (2013.01)

H01L 24/16 (2013.01)

H01L 24/27 (2013.01)

H01L 24/29 (2013.01)

H01L 24/32 (2013.01)

H01L 24/81 (2013.01)

H05K 3/323 (2013.01)

H05K 3/325 (2013.01)

명세서

청구범위

청구항 1

회로 기판 상에 이방성 도전 접착제를 개재하여 전자 부품이 접속된 접속체에 있어서,
상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고,
상기 도전성 입자의 입자경이, 상기 전자 부품의 접속 전극 높이의 1/2 이하이고,
상기 도전성 입자는, 인접하는 상기 접속 전극 사이에 있어서, 소정의 입자간 거리를 유지하면서 분산되고,
상기 전자 부품의 접속 전극의 배열 방향에 걸친 단면에서 볼 때에 있어서, 상기 전자 부품의 접속 전극 사이에
있어서의 도전성 입자수는, 최대로 1~4 인 접속체.

청구항 2

제 1 항에 있어서,
상기 도전성 입자는, 격자상으로 배열되어 있는 접속체.

청구항 3

제 1 항 또는 제 2 항에 있어서,
상기 이방성 도전 접착제는, 상기 도전성 입자의 개수 밀도가 10000~60000/mm²인 접속체.

청구항 4

제 1 항 또는 제 2 항에 있어서,
상기 전자 부품의 접속 전극 사이의 스페이스가 상기 도전성 입자경의 1.5배 이상 2.5배 이하인 접속체.

청구항 5

제 1 항 또는 제 2 항에 있어서,
상기 전자 부품의 접속 전극은, 높이가 15μm 이하인 접속체.

청구항 6

제 1 항 또는 제 2 항에 있어서,
상기 전자 부품의 접속 전극 사이 스페이스의 단면적은, 60μm² 이상 112.5μm² 이하인 접속체.

청구항 7

제 1 항 또는 제 2 항에 있어서,
상기 전자 부품의 접속 전극 사이에 있어서의 도전성 입자간의 최단 거리가 0.5μm 이상 3μm 이하인 접속체.

청구항 8

제 1 항 또는 제 2 항에 있어서,
상기 전자 부품의 접속 전극 사이에 있어서의 도전성 입자간의 최단 거리가 0.5μm 이상 2.1μm 이하이고,
상기 이방성 도전 접착제는, 상기 도전성 입자의 개수 밀도가 16000~60000/mm² 인 접속체.

청구항 9

회로 기판 상에, 도전성 입자를 함유한 이방성 도전 접착제를 개재하여 전자 부품을 탑재하고,
 상기 전자 부품을 상기 회로 기판에 대해 압박함과 함께, 상기 접착제를 경화시킴으로써, 상기 전자 부품을 상기 회로 기판 상에 접속시키는 접속체의 제조 방법에 있어서,
 상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고,
 상기 도전성 입자의 입자경이, 상기 전자 부품의 접속 전극 높이의 1/2 이하이고,
 상기 도전성 입자는, 인접하는 상기 접속 전극 사이에 있어서, 소정의 입자간 거리를 유지하면서 분산되고,
 상기 전자 부품의 접속 전극의 배열 방향에 걸친 단면에서 볼 때에 있어서, 상기 전자 부품의 접속 전극 사이에 있어서의 도전성 입자수는, 최대로 1~4 인 접속체의 제조 방법.

청구항 10

제 9 항에 있어서,
 상기 이방성 도전 접착제는, 상기 도전성 입자가 격자상으로 배열되어 있는 접속체의 제조 방법.

청구항 11

회로 기판 상에, 도전성 입자를 함유한 이방성 도전 접착제를 개재하여 전자 부품을 탑재하고,
 상기 전자 부품을 상기 회로 기판에 대해 압박함과 함께, 상기 접착제를 경화시킴으로써, 상기 전자 부품을 상기 회로 기판 상에 접속시키는 접속 방법에 있어서,
 상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고,
 상기 도전성 입자의 입자경이, 상기 전자 부품의 접속 전극 높이의 1/2 이하이고,
 상기 도전성 입자는, 인접하는 상기 접속 전극 사이에 있어서, 소정의 입자간 거리를 유지하면서 분산되고,
 상기 전자 부품의 접속 전극의 배열 방향에 걸친 단면에서 볼 때에 있어서, 상기 전자 부품의 접속 전극 사이에 있어서의 도전성 입자수는, 최대로 1~4 인 접속 방법.

청구항 12

제 11 항에 있어서,
 상기 이방성 도전 접착제는, 상기 도전성 입자가 격자상으로 배열되어 있는 접속 방법.

청구항 13

회로 기판의 표면에 첨착됨과 함께, 전자 부품이 탑재되고,
 상기 회로 기판에 대해 상기 전자 부품을 접속시키는 이방성 도전 접착제에 있어서,
 도전성 입자가 규칙적으로 배치되고,
 상기 도전성 입자의 입자경이, 상기 전자 부품의 접속 전극 높이의 1/2 이하이고,
 상기 도전성 입자는, 인접하는 상기 접속 전극 사이에 있어서, 소정의 입자간 거리를 유지하면서 분산되고,
 상기 전자 부품의 접속 전극의 배열 방향에 걸친 단면에서 볼 때에 있어서, 상기 전자 부품의 접속 전극 사이에 있어서의 도전성 입자수는, 최대로 1~4 인 이방성 도전 접착제.

청구항 14

제 13 항에 있어서,
 상기 이방성 도전 접착제는, 상기 도전성 입자가 격자상으로 배열되어 있는 이방성 도전 접착제.

청구항 15

삭제

발명의 설명

기술 분야

[0001] 본 발명은, 전자 부품과 회로 기판의 접속 방법에 관한 것이고, 특히 도전성 입자를 함유하는 접착제를 개재하여 전자 부품이 회로 기판에 접속된 접속체, 접속체의 제조 방법, 전자 부품의 접속 방법 및 이방성 도전 접착제에 관한 것이다. 본 출원은, 일본에 있어서 2014년 1월 16일에 출원된 일본 특허 출원 번호 일본 특허출원 2014-6285를 기초로 해서 우선권을 주장하는 것이고, 이 출원은 참조됨으로써 본 출원에 원용된다.

배경기술

[0002] 종래부터, 텔레비전이나 PC 모니터, 휴대전화나 스마트 폰, 휴대형 게임기, 태블릿 단말이나 웨어러블 단말, 혹은 차재용 모니터 등의 각종 표시 수단으로서 액정 표시 장치나 유기 EL 패널이 사용되고 있다. 최근, 이와 같은 표시 장치에 있어서는, 파인 피치화, 경량 박형화 등의 관점에서, 구동용 IC를 직접 표시 패널의 유리 기판 상에 실장하는 이른바 COG(chip on glass)가 채용되고 있다.

[0003] 예를 들어 COG 실장 방식이 채용된 액정 표시 패널에 있어서는, 도 6(A)(B)에 나타내는 바와 같이, 유리 기판 등으로 이루어지는 투명 기판(101)에, ITO(산화인듐주석) 등으로 이루어지는 투명 전극(102)이 복수 형성되고, 이들 투명 전극(102) 상에 액정 구동용 IC(103) 등의 전자 부품이 접속된다. 액정 구동용 IC(103)는, 실장면에, 투명 전극(102)에 대응해 복수의 전극 단자(104)가 형성되고, 이방성 도전 필름(105)을 개재하여 투명 기판(101) 상에 열압착됨으로써, 전극 단자(104)와 투명 전극(102)이 접속된다.

[0004] 이방성 도전 필름(105)은, 바인더 수지에 도전성 입자를 혼합해 필름상으로 한 것이고, 2개의 도체 사이에서 가열 압착됨으로써 도전성 입자에 의해 도체 간의 전기적 도통이 취해지고, 바인더 수지에 의해 도체 간의 기계적 접속이 유지된다. 이방성 도전 필름(105)을 구성하는 접착제로서는, 통상 신뢰성이 높은 열경화성 바인더 수지가 사용되지만, 광경화성 바인더 수지 또는 광열 병용형 바인더 수지여도 된다.

[0005] 이와 같은 이방성 도전 필름(105)을 개재하여 액정 구동용 IC(103)를 투명 전극(102)에 접속시키는 경우에는, 먼저 투명 기판(101)의 투명 전극(102) 상에 이방성 도전 필름(105)을 도시하지 않은 가입착 수단에 의해 가부착한다. 계속해서, 이방성 도전 필름(105)을 개재하여 투명 기판(101) 상에 액정 구동용 IC(103)를 탑재해 가접속체를 형성한 후, 열압착 헤드(106) 등의 열압착 수단에 의해 액정 구동용 IC(103)를 이방성 도전 필름(105)과 함께 투명 전극(102)측으로 가열 압박한다. 이 열압착 헤드(106)에 의한 가열에 의해 이방성 도전 필름(105)은 열경화 반응을 일으키고, 이것에 의해 액정 구동용 IC(103)가 투명 전극(102) 상에 접착된다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 일본 특허 제4789738호 공보

(특허문헌 0002) 일본 특허공표 2009-535843호 공보

발명의 내용

해결하려는 과제

[0007] 최근의 액정 표시 장치, 그 밖의 전자 기기의 소형화, 고기능화에 수반해, 전자 부품도 소형화, 저배화가 요구되어, 범프라 불리는 전극 단자(104)의 높이도 낮아지고 있다. 또, 회로 기판의 배선 피치나 전자 부품의 전극 단자의 파인 피치화도 진행되어, 이방성 도전 필름을 사용하여 전극 단자가 파인 피치화된 회로 기판 상에 IC칩 등의 전자 부품을 COG 접속시키는 경우, 협소화된 전극 단자 사이에 있어서도 확실하게 도전성 입자가 협착되어 도통을 확보하기 위해서, 도전성 입자를 고밀도로 충전할 필요가 있다.

[0008] 그러나, 도 7에 나타내는 바와 같이, 전극 단자(104)의 저배화가 진행되는 가운데 도전성 입자(107)를 고밀도로 충전하면, 전극 단자(104) 사이에 있어서의 단자 간 쇼트의 발생률이 높아진다. 즉, 도 7(A)에 나타내는 바와 같이, 전극 단자(104)의 높이가 종래와 같은 경우에 있어서는 단자 간 면적이 넓게 확보되어 있기 때문에, 도전

성 입자(107)를 고밀도로 충전해도 단자 사이에 분산된 도전성 입자(107)가 연속하는 것에 의한 단자 간 쇼트의 문제는 일어나지 않았다. 따라서, 도전성 입자(107)의 고밀도 충전에 의한 도통성의 향상 및 단자 간 쇼트의 방지를 도모할 수 있었다.

[0009] 그러나, 도 7(B)에 나타내는 바와 같이, 전극 단자(104)가 저배화된 전자 부품에 있어서는 단자 간 면적이 협소화되어 있기 때문에, 도전성 입자(107)를 고밀도로 충전시킨 이방성 도전 필름을 사용하면 전극 단자(104)의 단자 사이에 있어서 도전성 입자(107)가 연결되어, 단자 간 쇼트가 일어나 버린다. 또한, 일반적으로 회로 기판에 형성되는 전극은 인쇄 등에 의해 수십nm~수μm 오더의 얇기로 형성되기 때문에, 회로 기판측의 전극 사이에 있어서의 쇼트는 문제가 되지 않는다.

[0010] 그래서 본 발명은, 회로 기판의 배선 피치나 전자 부품의 전극 단자가 파인 피치화되어도, 전자 부품과 회로 기판의 도통성을 확보함과 함께, 전자 부품의 전극 단자 사이에 있어서의 쇼트를 방지할 수 있는 접속체, 접속체의 제조 방법, 전자 부품의 접속 방법 및 이방성 도전 접착제를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0011] 상기 서술한 과제를 해결하기 위해서, 본 발명에 관련된 접속체는, 회로 기판 상에 이방성 도전 접착제를 개재하여 전자 부품이 접속된 접속체에 있어서, 상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고, 상기 도전성 입자의 입자경이 상기 전자 부품의 접속 전극 높이의 1/2 이하이다.

[0012] 또, 본 발명에 관련된 접속체의 제조 방법은, 회로 기판 상에, 도전성 입자를 함유한 접착제를 개재하여 전자 부품을 탑재하고, 상기 전자 부품을 상기 회로 기판에 대해 압박함과 함께, 상기 접착제를 경화시킴으로써, 상기 전자 부품을 상기 회로 기판 상에 접속시키는 접속체의 제조 방법에 있어서, 상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고, 상기 도전성 입자의 입자경이 상기 전자 부품의 접속 전극 높이의 1/2 이하이다.

[0013] 또, 본 발명에 관련된 전자 부품의 접속 방법은, 회로 기판 상에, 도전성 입자를 함유한 접착제를 개재하여 전자 부품을 탑재하고, 상기 전자 부품을 상기 회로 기판에 대해 압박함과 함께, 상기 접착제를 경화시킴으로써, 상기 전자 부품을 상기 회로 기판 상에 접속시키는 접속 방법에 있어서, 상기 이방성 도전 접착제는, 도전성 입자가 규칙적으로 배치되고, 상기 도전성 입자의 입자경이 상기 전자 부품의 접속 전극 높이의 1/2 이하이다.

[0014] 또, 본 발명에 관련된 이방성 도전 접착제는, 회로 기판의 표면에 첨착(貼着)됨과 함께, 전자 부품이 탑재되고, 상기 회로 기판에 대해 상기 전자 부품을 접속시키는 이방성 도전 접착제에 있어서, 도전성 입자가 규칙적으로 배치되고, 상기 도전성 입자의 입자경이 상기 전자 부품의 접속 전극 높이의 1/2 이하이다.

발명의 효과

[0015] 본 발명에 의하면, 이방성 도전 접착제의 도전성 입자가 규칙적으로 배치됨과 함께, 도전성 입자경이 전자 부품의 접속 전극 높이의 1/2 이하로 되어 있기 때문에, 접속 전극 사이에 있어서 도전성 입자가 응집하는 일이 없어, 입자 사이의 거리를 유지한다. 따라서, 접속 전극 사이의 단면적의 협소화에 의해서도 단자 간 쇼트를 방지할 수 있다.

도면의 간단한 설명

[0016] 도 1은, 접속체의 일례로서 나타내는 액정 표시 패널의 단면도이다.

도 2는, 액정 구동용 IC와 투명 기판의 접속 공정을 나타내는 단면도이다.

도 3은, 이방성 도전 필름을 나타내는 단면도이다.

도 4는, 도전성 입자가 격자상으로 규칙 배열된 이방성 도전 필름을 나타내는 평면도이다.

도 5(A)는 종래의 전극 단자의 높이를 갖는 IC칩의 접속 상태를 나타내는 단면도이고, 도 5(B)는 본 발명에 있어서 전극 단자의 저배화가 도모된 IC칩의 접속 상태를 나타내는 단면도이다.

도 6은, 액정 표시 패널의 투명 기판에 IC칩을 접속하는 공정을 나타내는 단면도이다.

도 7(A)는, 종래의 전극 단자의 높이를 갖는 IC칩의 접속 상태를 나타내는 단면도이고, 도 7(B)는 종래의 구성에 있어서 전극 단자의 저배화가 도모된 IC칩의 접속 상태를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0017]

이하, 본 발명이 적용된 접속체, 접속체의 제조 방법, 접속 방법, 이방성 도전 접착제에 대해, 도면을 참조하면서 상세하게 설명한다. 또한 본 발명은, 이하의 실시형태에만 한정되는 것은 아니고, 본 발명의 요지를 일탈하지 않는 범위 내에 있어서 여러 가지 변경이 가능한 것은 물론이다. 또, 도면은 모식적인 것이고, 각 치수의 비율 등은 현실의 것과는 상이한 경우가 있다. 구체적인 치수 등은 이하의 설명을 참작해 판단해야 할 것이다. 또, 도면 상호 간에 있어서도 서로의 치수 관계나 비율이 상이한 부분이 포함되어 있는 것은 물론이다.

[0018]

[액정 표시 패널]

[0019]

이하에서는, 본 발명이 적용된 접속체로서, 액정 표시 패널의 유리 기판에 전자 부품으로서 액정 구동용 IC칩을 실장하는 경우를 예로 설명한다. 이 액정 표시 패널(10)은, 도 1에 나타내는 바와 같이 유리 기판 등으로 이루어지는 2장의 투명 기판(11, 12)이 대향 배치되고, 이들 투명 기판(11, 12)이 프레임상의 시일(13)에 의해 서로 첨합(貼合)되어 있다. 그리고, 액정 표시 패널(10)은, 투명 기판(11, 12)에 의해 둘러싸인 공간 내에 액정(14)이 봉입됨으로써 패널 표시부(15)가 형성되어 있다.

[0020]

투명 기판(11, 12)은, 서로 대향하는 양 내측 표면에, ITO(산화인듐주석) 등으로 이루어지는 줄무늬상의 1쌍의 투명 전극(16, 17)이, 서로 교차하도록 형성되어 있다. 그리고, 양 투명 전극(16, 17)은, 이들 양 투명 전극(16, 17)의 당해 교차 부위에 의해 액정 표시의 최소 단위로서의 화소가 구성되도록 되어 있다.

[0021]

양 투명 기판(11, 12) 중, 일방의 투명 기판(12)은, 타방의 투명 기판(11)보다 평면 치수가 크게 형성되어 있고, 이 크게 형성된 투명 기판(12)의 가장자리부(12a)에는, 전자 부품으로서 액정 구동용 IC(18)가 실장되는 COG 실장부(20)가 형성되어 있다. 또한, COG 실장부(20)에는, 투명 전극(17)의 단자부(17a), 및 액정 구동용 IC(18)에 형성된 IC측 얼라인먼트 마크(22)와 중첩시키는 기판측 얼라인먼트 마크(21)가 형성되어 있다.

[0022]

액정 구동용 IC(18)는, 화소에 대해 액정 구동 전압을 선택적으로 인가함으로써, 액정의 배향을 부분적으로 변화시켜 소정의 액정 표시를 행할 수 있도록 되어 있다. 또, 도 2에 나타내는 바와 같이, 액정 구동용 IC(18)는, 투명 기판(12)에의 실장면(18a)에, 투명 전극(17)의 단자부(17a)와 도통 접속되는 복수의 전극 단자(19)(범프)가 형성되어 있다. 전극 단자(19)는, 예를 들어 구리 범프나 금 범프, 혹은 구리 범프에 금 도금을 실시한 것 등이 바람직하게 사용된다.

[0023]

[전극 단자]

[0024]

전극 단자(19)는, 예를 들어 실장면(18a)의 일방의 측가장자리를 따라 입력 범프가 일렬로 배열되고, 일방의 측가장자리와 대향하는 타방의 측가장자리를 따라 출력 범프가 복수열로 지그재그상으로 배열되어 있다. 전극 단자(19)와, 투명 기판(12)의 COG 실장부(20)에 형성되어 있는 단자부(17a)는, 각각 동수로 또한 동일 피치로 형성되고, 투명 기판(12)과 액정 구동용 IC(18)가 위치 맞춤되어 접속됨으로써, 접속된다.

[0025]

또한, 최근의 액정 표시 장치, 그 밖의 전자 기기의 소형화, 고기능화에 수반해, 액정 구동용 IC(18) 등의 전자 부품도 소형화, 저배화가 요구되어, 전극 단자(19)도 그 높이가 낮아지고 있다(예를 들어 6~15μm).

[0026]

또 액정 구동용 IC(18)는, 실장면(18a)에, 기판측 얼라인먼트 마크(21)와 중첩시킴으로써 투명 기판(12)에 대한 얼라인먼트를 행하는 IC측 얼라인먼트 마크(22)가 형성되어 있다. 또한, 투명 기판(12)의 투명 전극(17)의 배선 피치나 액정 구동용 IC(18)의 전극 단자(19)의 파인 피치화가 진행되고 있으므로, 액정 구동용 IC(18)와 투명 기판(12)은, 고정밀도의 얼라인먼트 조정이 요구되고 있다.

[0027]

기판측 얼라인먼트 마크(21) 및 IC측 얼라인먼트 마크(22)는, 조합됨으로써 투명 기판(12)과 액정 구동용 IC(18)의 얼라인먼트가 잡히는 여러 가지 마크를 사용할 수 있다.

[0028]

COG 실장부(20)에 형성되어 있는 투명 전극(17)의 단자부(17a) 상에는, 회로 접속용 접착제로서 이방성 도전 필름(1)을 사용하여 액정 구동용 IC(18)가 접속된다. 이방성 도전 필름(1)은, 도전성 입자(4)를 함유하고 있고, 액정 구동용 IC(18)의 전극 단자(19)와 투명 기판(12)의 가장자리부(12a)에 형성된 투명 전극(17)의 단자부(17a)를, 도전성 입자(4)를 개재하여 전기적으로 접속시키는 것이다. 이 이방성 도전 필름(1)은, 열압착 헤드(33)에 의해 열압착됨으로써 바인더 수지가 유동화해 도전성 입자(4)가 단자부(17a)와 액정 구동용 IC(18)의 전극 단자(19) 사이에서 눌려 찌그러지고, 이 상태에서 바인더 수지가 경화된다. 이것이 의해, 이방성 도전 필름(1)은, 투명 기판(12)과 액정 구동용 IC(18)를 전기적, 기계적으로 접속한다.

[0029]

또, 양 투명 전극(16, 17) 상에는, 소정의 러빙 처리가 실시된 배향막(24)이 형성되어 있고, 이 배향막(24)에

의해 액정 분자의 초기 배향이 규제되도록 되어 있다. 또한, 양 투명 기판(11, 12)의 외측에는, 1쌍의 편광판(25, 26)이 배치 설치되어 있고, 이들 양 편광판(25, 26)에 의해 백라이트 등의 광원(도시 생략)으로부터의 투과광의 진동 방향이 규제되도록 되어 있다.

[0030] [이방성 도전 필름]

이어서, 이방성 도전 필름(1)에 대해 설명한다. 이방성 도전 필름(ACF : Anisotropic Conductive Film)(1)은, 도 3에 나타내는 바와 같이 통상 기재가 되는 박리 필름(2) 상에 도전성 입자(4)를 함유하는 바인더 수지층(접착제층)(3)이 형성된 것이다. 이방성 도전 필름(1)은, 열경화형 혹은 자외선 등의 광경화형 접착제이고, 액정 표시 패널(10)의 투명 기판(12)에 형성된 투명 전극(17) 상에 첨착(貼着)됨과 함께 액정 구동용 IC(18)가 탑재되고, 열압착 헤드(33)에 의해 열가압됨으로써 유동화해 도전성 입자(4)가 서로 대향하는 투명 전극(17)의 단자부(17a)와 액정 구동용 IC(18)의 전극 단자(19) 사이에서 눌려 찌그러지고, 가열 혹은 자외선 조사에 의해 도전성 입자가 눌려 찌그러진 상태에서 경화된다. 이것에 의해, 이방성 도전 필름(1)은, 투명 기판(12)과 액정 구동용 IC(18)를 접속해, 도통시킬 수 있다.

또, 이방성 도전 필름(1)은, 막 형성 수지, 열경화성 수지, 잠재성 경화제, 실란 커플링제 등을 함유하는 통상적인 바인더 수지층(3)에 도전성 입자(4)가 소정 패턴으로 규칙적으로 배열되어 있다.

바인더 수지층(3)을 지지하는 박리 필름(2)은, 예를 들어 PET(Poly Ethylene Terephthalate), OPP(Oriented Polypropylene), PMP(Poly-4-methylpentene-1), PTFE(Polytetrafluoroethylene) 등에 실리콘(silicone) 등의 박리제를 도포해 이루어지고, 이방성 도전 필름(1)의 건조를 방지함과 함께, 이방성 도전 필름(1)의 형상을 유지한다.

바인더 수지층(3)에 함유되는 막 형성 수지로서는, 평균 분자량이 10000~80000 정도인 수지가 바람직하다. 막 형성 수지로서는, 에폭시 수지, 변형 에폭시 수지, 우레탄 수지, 폐녹시 수지 등의 각종 수지를 들 수 있다. 그 중에서도, 막 형성 상태, 접속 신뢰성 등의 관점에서 폐녹시 수지가 특히 바람직하다.

[0035] 열경화성 수지로서는, 특별히 한정되지 않고, 예를 들어 시판되는 에폭시 수지, 아크릴 수지 등을 들 수 있다.

[0036] 예폭시 수지로서는, 특별히 한정되지 않지만, 예를 들어 나프탈렌형 예폭시 수지, 비페닐형 예폭시 수지, 폐놀 노볼락형 예폭시 수지, 비스페놀형 예폭시 수지, 스틸벤형 예폭시 수지, 트리페놀메탄형 예폭시 수지, 폐놀아르 알킬형 예폭시 수지, 나프톨형 예폭시 수지, 디시클로펜타디엔형 예폭시 수지, 트리페닐메탄형 예폭시 수지 등을 들 수 있다. 이들은 단독이어도 되고, 2종 이상의 조합이어도 된다.

[0037] 아크릴 수지로서는, 특별히 제한은 없고, 목적에 따라 아크릴 화합물, 액상 아크릴레이트 등을 적절히 선택할 수 있다. 예를 들어, 메틸아크릴레이트, 에틸아크릴레이트, 이소프로필아크릴레이트, 이소부틸아크릴레이트, 에폭시아크릴레이트, 에틸렌글리콜디아크릴레이트, 디에틸렌글리콜디아크릴레이트, 트리메틸올프로판트리아크릴레이트, 디메티올트리시클로데칸디아크릴레이트, 테트라메틸렌글리콜테트라아크릴레이트, 2-하이드록시-1,3-디아크릴옥시프로판, 2,2-비스[4-(아크릴옥시메톡시)페닐]프로판, 2,2-비스[4-(아크릴옥시에톡시)페닐]프로판, 디시클로펜테닐아크릴레이트, 트리시클로데카닐아크릴레이트, 트리스(아크릴옥시에틸)이소시아누레이트, 우레탄아크릴레이트, 에폭시아크릴레이트 등을 들 수 있다. 또한, 아크릴레이트를 메타크릴레이트로 한 것을 사용할 수도 있다. 이들은, 1종 단독으로 사용 해도 되고, 2종 이상을 병용해도 된다.

[0038] 잠재성 경화제로서는, 특별히 한정되지 않지만, 예를 들어 가열 경화형, UV 경화형 등의 각종 경화제를 들 수 있다. 잠재성 경화제는, 통상에서는 반응하지 않고, 열, 광, 가압 등의 용도에 따라 선택되는 각종 트리거에 의해 활성화해, 반응을 개시한다. 열 활성형 잠재성 경화제의 활성화 방법에는, 가열에 의한 해리 반응 등으로 활성종(카티온이나 아니온, 라디칼)을 생성하는 방법, 실온 부근에서는 에폭시 수지 중에 안정적으로 분산되어 있고 고온에서 에폭시 수지와 상용·용해해, 경화 반응을 개시하는 방법, 몰레클러 시브 봉입 타입 경화제를 고온에서 용출시켜 경화 반응을 개시하는 방법, 마이크로 캡슐에 의한 용출·경화 방법 등이 존재한다. 열 활성형 잠재성 경화제로서는, 이미다졸계, 하이드라지드계, 삼불화붕소-아민 치체, 술포늄염, 아민이미드, 폴리아민염, 디시안디아미드 등이나, 이들의 변성물이 있고, 이들은 단독이어도 되고, 2종 이상의 혼합체여도 된다. 그 중에서도, 마이크로 캡슐형 이미다졸계 잠재성 경화제가 바람직하다.

[0039] 실란 커플링제로서는, 특별히 한정되지 않지만, 예를 들어 에폭시계, 아미노계, 메르캅토·술파이드계, 우레이도계 등을 들 수 있다. 실란 커플링제를 첨가함으로써 유기 재료와 무기 재료의 계면에 있어서의 접착성이 향상된다.

[0040] [도전성 입자]

[0041] 도전성 입자(4)로서는, 이방성 도전 필름(1)에 있어서 사용되고 있는 공지된 어느 도전성 입자를 들 수 있다. 도전성 입자(4)로서는, 예를 들어 니켈, 철, 구리, 알루미늄, 주석, 납, 크롬, 코발트, 은, 금 등의 각종 금속이나 금속 합금의 입자, 금속 산화물, 카본, 그라파이트, 유리, 세라믹, 플라스틱 등의 입자의 표면에 금속을 코팅한 것, 혹은 이를 입자의 표면에 추가로 절연 박막을 코팅한 것 등을 들 수 있다. 수지 입자의 표면에 금속을 코팅한 것인 경우, 수지 입자로서는 예를 들어 에폭시 수지, 폐놀 수지, 아크릴 수지, 아크릴로니트릴·스티렌(AS) 수지, 벤조구아나민 수지, 디비닐벤젠계 수지, 스티렌계 수지 등의 입자를 들 수 있다.

[0042] 또한, 투명 기판(12)의 투명 전극(17)의 배선 피치나 액정 구동용 IC(18)의 전극 단자(19)의 파인 피치화가 진행되고 있으므로, 투명 기판(12) 상에 액정 구동용 IC(18)를 COG 접속시키는 경우, 협소화된 전극 단자 사이에 있어서도 확실하게 도전성 입자가 협지되어 도통을 확보하기 위해서, 이방성 도전 필름(1)은, 도전성 입자(4)를 고밀도(예를 들어, 16000개/mm²)로 충전하고 있다.

[0043] [도전성 입자의 규칙 배열]

[0044] 이방성 도전 필름(1)은, 도전성 입자(4)가 평면으로 볼 때에 있어서 소정의 배열 패턴으로 규칙적으로 배열되고, 예를 들어 도 4에 나타내는 바와 같이 격자상으로 또한 균등하게 배열된다. 평면으로 볼 때에 있어서 규칙적으로 배열됨으로써, 이방성 도전 필름(1)은, 도전성 입자(4)가 랜덤으로 분산되어 있는 경우에 비해, 액정 구동용 IC(18)의 인접하는 전극 단자(19) 사이가 파인 피치화된 단자 간 면적이 협소화함과 함께, 도전성 입자(4)가 고밀도로 충전되어 있어도, 액정 구동용 IC(18)의 접속 공정에 있어서, 도전성 입자(4)의 응집체에 의한 전극 단자(19) 간의 쇼트를 방지할 수 있다.

[0045] 또 이방성 도전 필름(1)은, 도전성 입자(4)가 규칙적으로 배열됨으로써, 바인더 수지층(3)에 고밀도로 충전한 경우에도 도전성 입자(4)의 응집에 의한 소밀의 발생이 방지되어 있다. 따라서, 이방성 도전 필름(1)에 의하면, 파인 피치화된 단자부(17a)나 전극 단자(19)에 있어서도 도전성 입자(4)를 포착할 수 있다. 도전성 입자(4)의 균등 배열 패턴은, 평면으로 볼 때 사방 격자나 육방 격자 등 임의로 설정할 수 있다. 액정 구동용 IC(18)의 접속 공정에 대해서는 후에 상세히 서술한다.

[0046] 이와 같은 이방성 도전 필름(1)은, 예를 들어 연신 가능한 시트 상에 접착제를 도포하고, 그 위에 도전성 입자(4)를 단층 배열한 후, 당해 시트를 원하는 연신 배율로 연신시키는 방법, 도전성 입자(4)를 기판 상에 소정의 배열 패턴으로 정렬시킨 후, 박리 필름(2)에 지지된 바인더 수지층(3)에 도전성 입자(4)를 전사하는 방법, 혹은 박리 필름(2)에 지지된 바인더 수지층(3) 상에, 배열 패턴에 따른 개구부가 형성된 배열판을 개재하여 도전성 입자(4)를 공급하는 방법 등에 의해 제조할 수 있다.

[0047] [입자 개수 밀도]

[0048] 또, 이방성 도전 필름(1)은, 파인 피치화된 전극 단자(19) 및 단자부(17a)와의 사이에 확실하게 협지되기 때문에, 바인더 수지층에 고밀도로 충전되고, 바람직하게는 개수 밀도가 10000~60000개/mm²로 되어 있다. 입자 개수 밀도가 10000개/mm²보다 적으면 파인 피치화된 전극 단자(19) 및 단자부(17a)와의 사이에 있어서의 입자 포착수가 감소하고, 도통 저항이 상승한다. 또, 입자 개수 밀도가 60000개/mm²보다 많으면 협소화된 전극 단자(19) 사이의 스페이스에 있는 도전성 입자가 연결되어 버려, 인접하는 전극 단자(19) 간을 쇼트시킬 우려가 있다.

[0049] 또한, 이방성 도전 필름(1)의 형상은, 특별히 한정되지 않지만, 예를 들어 도 3에 나타내는 바와 같이, 권취 텔(6)에 권회 가능한 장척 테이프 형상으로 하고, 소정 길이만큼 컷팅해서 사용할 수 있다.

[0050] 또, 상기 서술한 실시형태에서는, 이방성 도전 필름(1)으로서 바인더 수지층(3)에 도전성 입자(4)를 규칙 배열한 열경화성 수지 조성물을 필름상으로 성형한 접착 필름을 예로 설명했지만, 본 발명에 관련된 접착제는 이것에 한정되지 않고, 예를 들어 바인더 수지(3)만으로 이루어지는 절연성 접착제층과 도전성 입자(4)를 규칙 배열한 바인더 수지(3)로 이루어지는 도전성 입자 함유층을 적층한 구성으로 할 수 있다. 또, 이방성 도전 필름(1)은, 도전성 입자(4)가 평면으로 볼 때 규칙 배열되어 있으면, 도 2에 나타내는 바와 같이 단층 배열되어 있는 것 외에, 복수의 바인더 수지층(3)에 걸쳐 도전성 입자(4)가 배열됨과 함께 평면으로 볼 때에 있어서 규칙 배열되는 것이어야 된다. 또, 이방성 도전 필름(1)은, 다층 구성의 적어도 하나의 층 내에서, 소정 거리로 단일로 분산된 것이어야 된다.

[0051] [접속 공정]

[0052] 이어서, 투명 기판(12)에 액정 구동용 IC(18)를 접속시키는 접속 공정에 대해 설명한다. 먼저, 투명 기판(12)의

단자부(17a)가 형성된 COG 실장부(20) 상에 이방성 도전 필름(1)을 가부착한다. 이어서, 이 투명 기판(12)을 접속 장치의 스테이지 상에 재치(載置)하고, 투명 기판(12)의 실장부 상에 이방성 도전 필름(1)을 개재하여 액정 구동용 IC(18)를 배치한다.

[0053] 이어서, 바인더 수지층(3)을 경화시키는 소정 온도로 가열된 열압착 헤드(33)에 의해, 소정 압력, 시간으로 액정 구동용 IC(18) 상으로부터 열가압한다. 이것에 의해, 이방성 도전 필름(1)의 바인더 수지층(3)은 유동성을 나타내고, 액정 구동용 IC(18)의 실장면(18a)과 투명 기판(12)의 COG 실장부(20) 사이로부터 유출됨과 함께, 바인더 수지층(3) 중의 도전성 입자(4)는, 액정 구동용 IC(18)의 전극 단자(19)와 투명 기판(12)의 단자부(17a) 사이에서 협착되고 놀려 찌그러진다.

[0054] 그 결과, 전극 단자(19)와 단자부(17a) 사이에서 도전성 입자(4)를 협착함으로써 전기적으로 접속되고, 이 상태에서 열압착 헤드(33)에 의해 가열된 바인더 수지가 경화된다. 이것에 의해, 액정 구동용 IC(18)의 전극 단자(19)와 투명 기판(12)에 형성된 단자부(17a) 간에 도통성이 확보된 액정 표시 패널(10)을 제조할 수 있다.

[0055] 전극 단자(19)와 단자부(17a) 사이에 없는 도전성 입자(4)는, 인접하는 전극 단자(19) 사이에 있어서 바인더 수지에 분산되어 있고, 전기적으로 절연된 상태를 유지하고 있다. 이것에 의해, 액정 구동용 IC(18)의 출력 전극 단자(19)와 투명 기판(12)의 단자부(17a) 사이에서만 전기적 도통이 도모된다. 또한, 바인더 수지로서 라디칼 중합 반응계의 속경화 타입의 것을 사용함으로써, 짧은 가열 시간에 의해서도 바인더 수지를 속경화시킬 수 있다. 또, 이방성 도전 필름(1)으로서는, 열경화형에 한정하지 않고, 가압 접속을 행하는 것이라면 광경화형 혹은 광열 병용형 접착제를 사용해도 된다.

[0056] [도전성 입자경]

[0057] 여기서, 본 발명에 있어서는, 도전성 입자(4)의 입자경이, 상기 서술한 액정 구동용 IC(18)의 전극 단자(19)의 높이의 1/2 이하로 한다. 이것에 의해, 파인 피치화된 전극 단자(19) 사이에 있어서 도전성 입자(4)가 연결되는 것에 의한 단자 간 쇼트를 방지할 수 있다.

[0058] 즉, 상기 서술한 바와 같이, 최근의 액정 표시 장치, 그 밖의 전자 기기의 소형화, 고기능화에 수반해, 액정 구동용 IC(18) 등의 전자 부품도 소형화, 저배화가 요구되어, 전극 단자(19)도 그 높이가 낮아지고 있는 점에서, 도 5(A)(B)에 나타내는 바와 같이 인접하는 전극 단자(19) 사이의 면적도 협소화되고 있다.

[0059] 본 발명에 있어서는, 이방성 도전 필름(1)의 도전성 입자(4)가 규칙적으로 배치됨과 함께, 도전성 입자(4)의 입자경이, 상기 서술한 액정 구동용 IC(18)의 전극 단자(19)의 높이의 1/2 이하로 되어 있다. 이것에 의해, 액정 표시 패널(10)은, 전극 단자(19)와 단자부(17a) 사이에서 확실하게 도전성 입자를 포착해 도통성을 확보할 수 있고, 또한 인접하는 전극 단자(19) 사이에 있어서, 소정의 입자 간 거리를 유지하면서 분산되어, 전극 단자(19) 간의 쇼트를 방지할 수 있다.

[0060] 또한, 상기 서술한 바와 같이, 도전성 입자의 개수 밀도는 10000~60000개/mm²로 되어 있는 것이 바람직하다. 당해 개수 밀도를 가짐으로써, 액정 표시 패널(10)은, 협소화된 전극 단자(19) 간에 있어서의 쇼트를 방지함과 함께, 파인 피치화된 전극 단자(19)와 단자부(17a) 사이에서 도전성 입자(4)를 확실하게 포착해, 도통성을 향상시킬 수 있다.

[0061] <실시예>

[0062] 이어서, 본 발명의 실시예에 대해 설명한다. 본 실시예에서는, 도전성 입자가 규칙 배열된 이방성 도전 필름과, 도전성 입자가 랜덤으로 분산된 이방성 도전 필름을 사용하여, 평가용 유리 기판에 평가용 IC를 접속시킨 접속체 샘플을 제작하고, 각각 전극 사이의 도전성 입자의 포착수, 초기 및 신뢰성 시험 후의 도통 저항, 인접하는 단자 간의 쇼트 발생수를 측정했다.

[0063] [이방성 도전 필름]

[0064] 평가용 IC의 접속에 사용하는 이방성 도전 필름의 바인더 수지층은, 폐녹시 수지(상품명 : YP50, 신닛테츠카가쿠사 제조) 60질량부, 에폭시 수지(상품명 : jER828, 미즈비시카가쿠사 제조) 40질량부, 카티온계 경화제(상품명 : SI-60L, 산신카가쿠코교사 제조) 2질량부를 용제에 첨가한 바인더 수지 조성물을 조제하고, 이 바인더 수지 조성물을 박리 필름 상에 도포, 소성함으로써 형성했다.

[0065] [평가용 IC]

[0066] 평가 소자로서, 외형 ; 1.5mm×13mm, 두께 0.5mm, 범프(Au-plated) 면적 ; 25μm×140μm, 범프 간 스페이스 ;

$7.5\mu\text{m}$ 의 평가용 IC를 사용하였다.

[0067] [평가용 유리 기판]

평가용 IC가 접속되는 평가용 유리 기판으로서, 외형 ; $30\text{mm} \times 50\text{mm}$, 두께 0.5mm , 평가용 IC의 범프와 동일 사이즈 동일 피치의 빗살상 전극 패턴이 형성된 ITO 패턴 글라스를 사용했다.

이 평가용 유리 기판에 이방성 도전 필름을 가부착한 후, 평가용 IC의 범프와 평가용 유리 기판의 배선 전극의 얼라인먼트를 잡으면서 평가용 IC를 탑재하고, 열압착 헤드에 의해 180°C , 80MPa , 5sec의 조건으로 열압착함으로써 접속체 샘플을 제작했다. 각 접속체 샘플에 대해, IC 범프와 기판 전극 사이에 있는 도전성 입자의 포착수, 초기 및 신뢰성 시험 후의 도통 저항, 인접하는 범프 간의 쇼트 발생수를 측정했다.

IC 범프와 기판 전극 사이에 있는 도전성 입자의 포착수는, 각 접속체 샘플에 대해, 1쌍의 평가용 IC의 범프와 평가용 유리 기판의 전극 사이에 포착된 도전성 입자의 수를 전체 IC 범프 및 기판 전극에 대해 계측하고, 그 평균수 및 최소수를 구했다. 또, 도통 저항은, 초기 및 신뢰성 시험 후(85°C 85%RH 500시간)에 측정했다. 범프 간의 쇼트 발생수는, 평가용 IC의 범프 간에 있어서의 쇼트의 발생수를 측정했다.

또, 각 접속체 샘플에 대해, 도전성 입자끼리의 간격의 최단 거리(μm), 및 평가용 IC의 범프의 배열 방향에 걸친 단면으로 볼 때에 있어서 범프 사이에 존재하는 도전성 입자의 최대 개수를 계측했다.

[0072] [실시예 1]

실시예 1에서는, 도전성 입자가 바인더 수지층에 규칙 배열된 이방성 도전 필름을 사용하였다. 실시예 1에서 사용한 이방성 도전 필름은, 연신 가능한 시트 상에 점착제를 도포하고, 그 위에 도전성 입자(4)를 단층 배열한 후, 당해 시트를 원하는 연신 배율로 연신시킨 상태에서, 바인더 수지층을 라미네이트함으로써 제조했다. 사용한 도전성 입자(상품명 : AUL704, 세키스이카가쿠코교사 제조)는 입자경 $4\mu\text{m}$ 이고, 입자 개수 밀도는 16000개/mm^2 이다.

또, 실시예 1에서 사용한 평가용 IC의 범프 높이는 $15\mu\text{m}$ 이고, 범프 간 스페이스의 단면적은 $112.5\mu\text{m}^2$ ($15\mu\text{m} \times 7.5\mu\text{m}$)이다.

[0075] [실시예 2]

실시예 2에서는, 평가용 IC의 범프 높이가 $12\mu\text{m}$ 이고, 범프 간 스페이스의 단면적은 $90\mu\text{m}^2$ ($12\mu\text{m} \times 7.5\mu\text{m}$)로 한 것 이외에는, 실시예 1과 동일한 조건으로 했다.

[0077] [실시예 3]

실시예 3에서는, 평가용 IC의 범프 높이가 $8\mu\text{m}$ 이고, 범프 간 스페이스의 단면적은 $60\mu\text{m}^2$ ($8\mu\text{m} \times 7.5\mu\text{m}$)로 한 것 이외에는, 실시예 1과 동일한 조건으로 했다.

[0079] [실시예 4]

실시예 4에서는, 입자경 $5\mu\text{m}$ 인 도전성 입자(상품명 : AUL705, 세키스이카가쿠코교사 제조)를 사용하여, 실시예 1과 동일한 제법에 의해 이방성 도전 필름을 얻었다. 입자 개수 밀도는 16000개/mm^2 이다.

또, 실시예 4에서 사용한 평가용 IC의 범프 높이는 $10\mu\text{m}$ 이고, 범프 간 스페이스의 단면적은 $75\mu\text{m}^2$ ($10\mu\text{m} \times 7.5\mu\text{m}$)이다.

[0082] [실시예 5]

실시예 5에서는, 실시예 1과 동일한 도전성 입자를 사용하여, 실시예 1과 동일한 제법에 의해, 이방성 도전 필름을 얻었다. 입자 개수 밀도는 10000개/mm^2 로 했다.

또, 실시예 5에서 사용한 평가용 IC의 범프 높이는 $8\mu\text{m}$ 이고, 범프 간 스페이스의 단면적은 $60\mu\text{m}^2$ ($10\mu\text{m} \times 7.5\mu\text{m}$)이다.

[0085] [실시예 6]

실시예 6에서는, 입자경 $3\mu\text{m}$ 의 도전성 입자(상품명 : AUL703, 세키스이카가쿠코교사 제조)를 사용하여, 실시예

1과 동일한 제법에 의해 이방성 도전 필름을 얻었다. 입자 개수 밀도는 60000개/mm²이다.

[0087] 또, 실시예 6에서 사용한 평가용 IC의 범프 높이는 8μm이고, 범프 간 스페이스의 단면적은 60μm²(10μm×7.5μm)이다.

[0088] [비교예 1]

[0089] 비교예 1에서는, 바인더 수지 조성물에 도전성 입자를 첨가해 조제하고, 박리 필름 상에 도포, 소성함으로써, 바인더 수지층에 도전성 입자가 랜덤으로 분산되어 있는 이방성 도전 필름을 사용했다. 사용한 도전성 입자(상품명 : AUL704, 세키스이카가쿠코교사 제조)는 입자경 4μm이고, 입자 개수 밀도는 16000개/mm²이다.

[0090] 또, 비교예 1에서 사용한 평가용 IC의 범프 높이는 15μm이고, 범프 간 스페이스의 단면적은 112.5μm²(15μm×7.5μm)이다.

[0091] [비교예 2]

[0092] 비교예 2에서는, 평가용 IC의 범프 높이가 8μm이고, 범프 간 스페이스의 단면적은 60μm²(8μm×7.5μm)로 한 것 이외에는, 비교예 1과 동일한 조건으로 했다.

[0093] [비교예 3]

[0094] 비교예 3에서는, 입자경 5μm의 도전성 입자(상품명 : AUL705, 세키스이카가쿠코교사 제조)를 사용하여, 실시예 1과 동일한 제법에 의해 이방성 도전 필름을 얻었다. 입자 개수 밀도는 16000개/mm²이다.

[0095] 또, 비교예 3에서 사용한 평가용 IC의 범프 높이는 8μm이고, 범프 간 스페이스의 단면적은 60μm²(8μm×7.5μm)이다.

표 1

	실시예 1	실시예 2	실시예 3	실시예 4	실시예 5	실시예 6
페녹시 수지	60	60	60	60	60	60
에폭시 수지	40	40	40	40	40	40
카티온계 경화제	2	2	2	2	2	2
입자경 : 3 μ m						균등 배열
도전성 입자		균등 배열	균등 배열	균등 배열		균등 배열
입자경 : 4 μ m						
입자경 : 5 μ m						
입자 개수 밀도 (개/mm ²)	16000	16000	16000	16000	10000	60000
범프 높이	15	12	8	10	8	8
범프 사이의 단면적(μ m)	112.5	90	60	75	60	60
입자 간격 최단 거리(μ m)	2.1	1.6	1.1	1	3	0.5
범프 사이의 최대 입자수(단면에서 봄)	3	3	2	1	1	4
입자 포착수	평균수	10.9	10.7	10.9	10.5	7.2
	최소수	9	9	9	9	25.1
도통 저항(Ω)	초기	0.2	0.2	0.2	0.2	0.2
	신뢰성 시험 후	5Ω 이하				
범프 간 쇼트의 발생률 (ppm)	10ppm 이하	40ppm 이하				

	비교예 1	비교예 2	비교예 3
페녹시 수지	60	60	60
에폭시 수지	40	40	40
카티온계 경화제	2	2	2
입자경 : 3 μ m			
도전성 입자		랜덤	랜덤
입자경 : 4 μ m			
입자경 : 5 μ m			균등 배열
입자 개수 밀도 (개/mm ²)	16000	16000	16000
범프 높이	15	8	8
범프 사이의 단면적(μ m)	112.5	60	60
입자 간격 최단 거리(μ m)	0	0	0.5
범프 사이의 최대 입자수(단면에서 봄)	7	6	1
입자 포착수	평균수	9.6	6.1
	최소수	7	5
도통 저항(Ω)	초기	0.2	0.2
	신뢰성 시험 후	5Ω 이하	5Ω 이하
범프 간 쇼트의 발생률 (ppm)	3000	5000	60

[0096]

[0097] 표 1에 나타내는 바와 같이, 실시예 1~6에 관련된 접속체 샘플에서는, 1쌍의 평가용 IC 범프와 평가용 유리 기판의 전극 사이에 협지된 도전성 입자의 수가 평균 7.2 이상이고, 초기 도통 저항이 0.2Ω , 신뢰성 시험 후의 도통 저항이 5Ω 이하로 양호했다. 또, 실시예 1~6에 관련된 접속체 샘플에서는, 범프 사이에 있어서의 도전성 입자수는 최대로 1~4, 입자 간격은 $0.5\sim 2.1\mu m$ 이며, 범프 간의 쇼트 발생수는 40ppm 이하로 범프 간의 절연성도 양호한 결과가 되었다.

[0098] 한편, 비교예 1에서는, 도전성 입자가 바인더 수지층에 랜덤으로 분산되어 있기 때문에, 범프 사이에 있어서의 도전성 입자수는 최대 7개, 최소 입자 간격은 $0\mu m$, 즉 도전성 입자가 연속되어 버려, 범프 간의 쇼트 발생수가 3000ppm이 되었다.

[0099] 또, 비교예 2에서는, 범프 높이가 $8\mu m$ 로 낮고, 범프 간 스페이스의 단면적도 $60\mu m^2$ 로 비교예 1보다 협소화되었기 때문에, 범프 사이의 도전성 입자수가 최대 6개, 범프 간의 쇼트 발생수가 5000ppm이 되었다.

[0100] 비교예 3에서는, 도전성 입자를 균등 배열시킨 이방성 도전 필름을 사용하고 있지만, 도전성 입자의 입자경($5\mu m$)이 범프 높이($8\mu m$)의 1/2보다 크다. 이 때문에, 범프 간 스페이스에 있어서 도전성 입자가 연결되는 지점이 생겨 범프 간의 쇼트 발생수가 60ppm이 되었다. 이것으로부터, 도전성 입자의 입자경은 범프 높이의 1/2 이하로 하는 것이 바람직한 것을 알 수 있다.

[0101] 또한, 실시예 5에서는, 도전성 입자의 개수 밀도가 10000개/ mm^2 이지만, 입자 포착수 4개 이하가 불량일 때 최소로 6개 있어, 실용상 문제없었다. 또 실시예 6에서는, 도전성 입자의 개수 밀도가 60000개/ mm^2 이지만, 범프 간의 쇼트수가 50ppm 이상이 불량일 때 40ppm 이하이며, 실용상 문제없었다. 즉, 이방성 도전 필름의 접착 전에 있어서의 도전성 입자의 개수 밀도는, 10000~60000개/ mm^2 로 하는 것이 바람직한 것을 알 수 있다.

부호의 설명

[0102] 1 : 이방성 도전 필름

2 : 박리 필름

3 : 바인더 수지층

4 : 도전성 입자

6 : 권취 텔

10 : 액정 표시 패널

11, 12 : 투명 기판

12a : 가장자리부

13 : 시일

14 : 액정

15 : 패널 표시부

16, 17 : 투명 전극

17a : 단자부

18 : 액정 구동용 IC

18a : 실장면

19 : 전극 단자

20 : COG 실장부

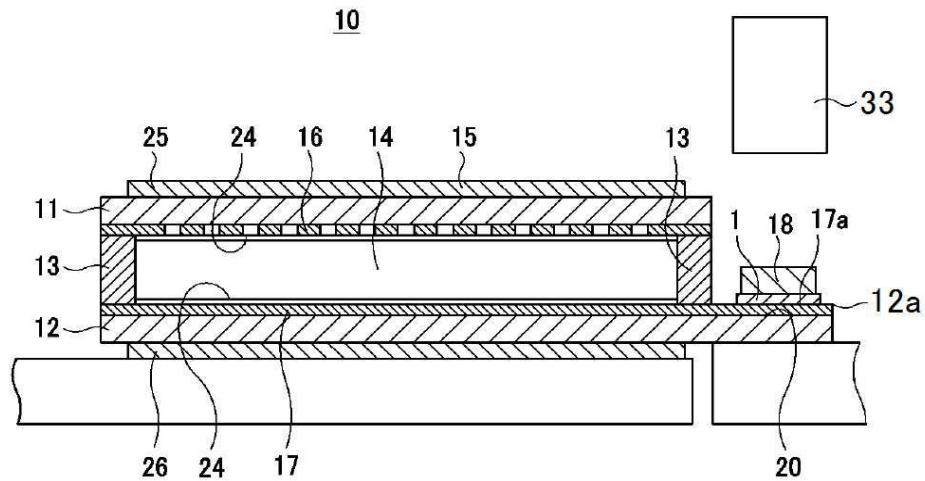
21 : 기판측 얼라인먼트 마크

22 : IC측 얼라인먼트 마크

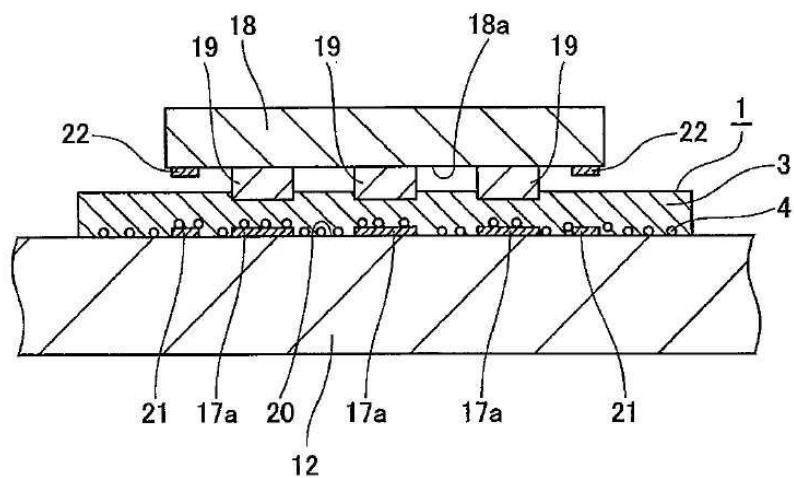
33 : 열압착 헤드

도면

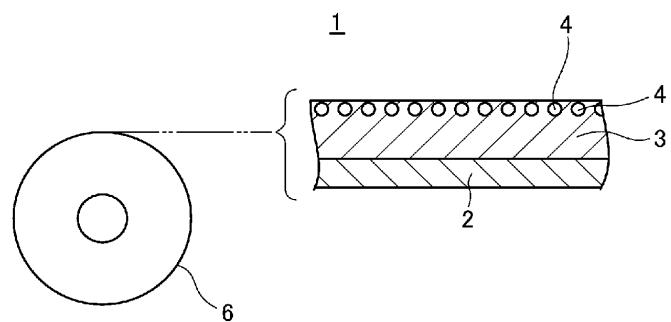
도면1



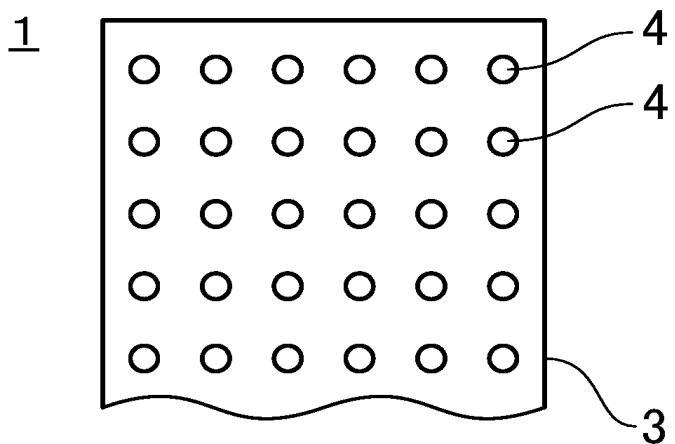
도면2



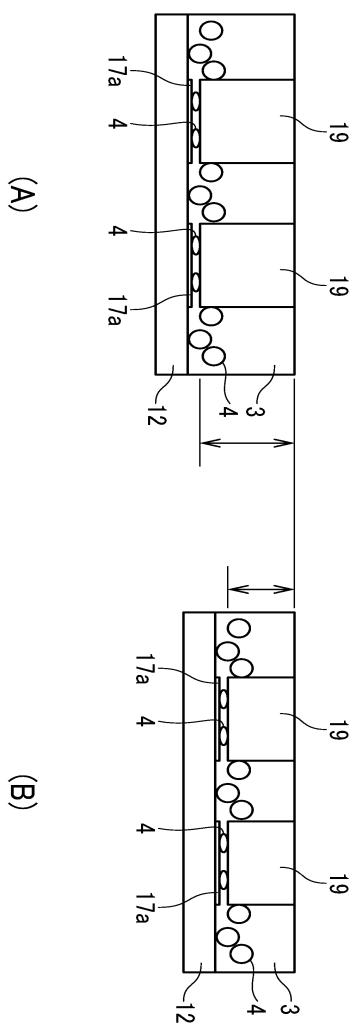
도면3



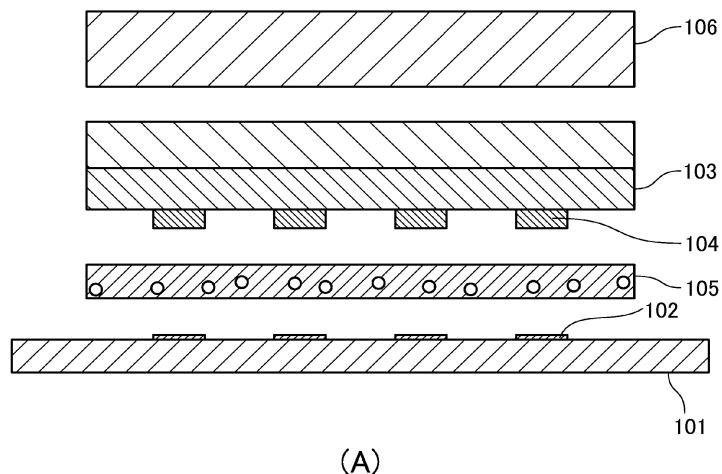
도면4



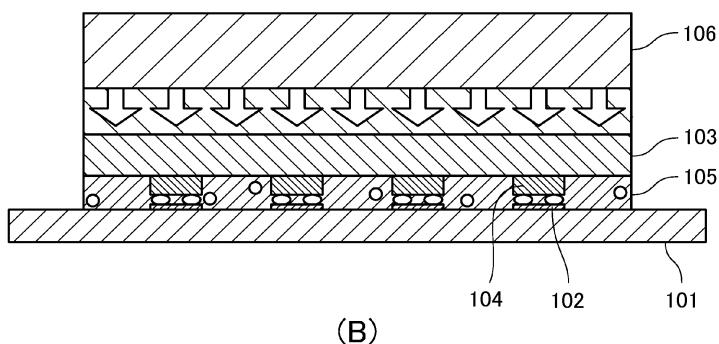
도면5



도면6



(A)



(B)

도면7

