

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成18年5月18日(2006.5.18)

【公開番号】特開2000-48192(P2000-48192A)
 【公開日】平成12年2月18日(2000.2.18)
 【出願番号】特願平11-93400
 【国際特許分類】

G 0 6 T 5/20 (2006.01)
H 0 4 N 1/409 (2006.01)

【F I】

G 0 6 T 5/20 J
 H 0 4 N 1/40 1 0 1 D

【手続補正書】
 【提出日】平成18年3月23日(2006.3.23)
 【手続補正1】

【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項1】

ピクセル化した入力画像をフィルタリングするための空間フィルタであって、
 前記入力画像内の対応するピクセルの色調をそれぞれが表すピクセル値からなる入力アレイに前記入力画像を変換するための手段と、

フィルタ処理係数からなるフィルタアレイであって、該フィルタアレイは、どの次元においても前記入力アレイより小さくなく、かつ、少なくとも1つの次元では前記入力アレイよりも小さく、前記フィルタ処理係数は、前記フィルタアレイが選択された参照ピクセル値に関連して前記入力アレイにオーバーレイされる場合、対応するピクセル値と乗算されることからなる、フィルタアレイと、

前記選択された参照ピクセル値に関する出力値を計算するための手段であって、前記出力値は、前記フィルタ処理係数と対応するピクセル値との前記乗算の結果の数値的合計である、手段と、

出力値からなる出力アレイを確立するための手段であって、前記出力アレイは、選択された一群の参照ピクセル値について、前記入力アレイに前記フィルタアレイをオーバーレイすることにより形成される、手段と、

前記出力アレイを出力画像を表す信号に変換するための手段を備え、

前記フィルタ処理係数は、前記フィルタアレイが4個の等しい非対角線上の象限に分割される場合に、(1)フィルタ処理係数が各象限において一定符号であり、(2)対角的に対向する象限におけるフィルタ処理係数が同符号を有し、(3)非対角的に隣接する象限におけるフィルタ処理係数が異符号を有するように、前記フィルタアレイ内に分散されることからなる、空間フィルタ。

【請求項2】

前記入力アレイと、前記入力画像を変換するための手段と、前記フィルタアレイと、前記出力値を計算するための手段と、前記出力アレイを確立するための手段と、前記出力アレイを変換するための手段が、すべて、単一の集積回路チップ上に配置される、請求項1の空間フィルタ。

【請求項3】

前記チップがCMOSチップである、請求項2の空間フィルタ。

【請求項4】

前記フィルタアレイが、

- (a) $\begin{pmatrix} -4 & -2 & 2 & 4 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 4 & 2 & -2 & -4 \end{pmatrix}$ 、
- (b) $\begin{pmatrix} -1 & -1 & 1 & 1 \\ -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & 1 & -1 & -1 \end{pmatrix}$ 、
- (c) $\begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix}$ 、
- (d) $\begin{pmatrix} 0 & 0 & 0 & 0 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 0 & 0 & 0 & 0 \end{pmatrix}$ 、
- (e) $\begin{pmatrix} -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \end{pmatrix}$ 、
- (f) $\begin{pmatrix} -1 & 0 & 1 \\ 0 & 0 & 0 \\ 1 & 0 & -1 \end{pmatrix}$ 、
- (g) $\begin{pmatrix} -4 & -2 & 0 & 2 & 4 \\ -2 & -1 & 0 & 1 & 2 \\ 0 & 0 & 0 & 0 & 0 \\ 2 & 1 & 0 & -1 & -2 \\ 4 & 2 & 0 & -2 & -4 \end{pmatrix}$

からなる群から選択される、請求項1の空間フィルタ。

【請求項5】

前記フィルタ処理係数が前記フィルタアレイによって記述される表面の局所的な傾斜を表す場合、前記フィルタ処理係数は、前記フィルタアレイ内でさらに分散されて鞍形状を形成する、請求項1の空間フィルタ。

【請求項6】

前記フィルタ処理係数は8ビット幅であり、前記出力値は4ビット幅以下である、請求項1の空間フィルタ。

【請求項7】

単一のCMOSチップ上に配置された、ピクセル化された入力画像をフィルタリングするための空間フィルタであって、

前記入力画像内の対応するピクセルの色調をそれぞれが表すピクセル値からなる入力アレイに前記入力画像を変換するための手段と、

フィルタ処理係数からなるフィルタアレイであって、該フィルタアレイは、どの次元においても前記入力アレイより大きくなく、かつ、少なくとも1つの次元では前記入力アレイよりも小さく、前記フィルタ処理係数は、前記フィルタアレイが選択された参照ピクセル値に関連して前記入力アレイにオーバーレイされる場合、対応するピクセル値と乗算されることからなる、フィルタアレイと、

前記選択された参照ピクセル値に関する出力値を計算するための手段であって、前記出力値は、前記フィルタ処理係数と対応するピクセル値との前記乗算の結果の数値的合計である、手段と、

出力値からなる出力アレイを確立するための手段であって、前記出力アレイは、選択された一群の参照ピクセル値について、前記入力アレイに前記フィルタアレイをオーバーレイすることにより形成される、手段と、

前記出力アレイを出力画像を表す信号に変換するための手段を備え、

前記フィルタアレイが、

(a) - 4 - 2 2 4
 - 2 - 1 1 2
 2 1 - 1 - 2
 4 2 - 2 - 4、

(b) - 1 - 1 1 1
 - 1 - 1 1 1
 1 1 - 1 - 1
 1 1 - 1 - 1、

(c) 0 0 0 0
 0 - 1 1 0
 0 1 - 1 0
 0 0 0 0、

(d) 0 0 0 0
 - 2 - 1 1 2
 2 1 - 1 - 2
 0 0 0 0、

(e) - 2 - 1 1 2
 2 1 - 1 - 2、

(f) - 1 0 1
 0 0 0
 1 0 - 1

(g) - 4 - 2 0 2 4
 - 2 - 1 0 1 2
 0 0 0 0 0
 2 1 0 - 1 - 2
 4 2 0 - 2 - 4

からなる群から選択される、空間フィルタ。

【請求項 8】

前記フィルタ処理係数は 8 ビット幅であり、前記出力値は 4 ビット幅以下である、請求項 7 の空間フィルタ。

【請求項 9】

ピクセル化した入力画像を空間的にフィルタリングするための方法であって、

(a) 前記入力画像内の対応するピクセルの色調をそれぞれが表すピクセル値からなる入力アレイに前記入力画像を変換するステップと、

(b) フィルタ処理係数からなるフィルタアレイを前記入力アレイに適用するステップであって、該フィルタアレイは、どの次元においても前記入力アレイより大きくなく、かつ、少なくとも 1 つの次元では前記入力アレイよりも小さく、前記フィルタ処理係数は、前記フィルタアレイが 4 個の等しい非対角線上の象限に分割される場合に、(1) フィルタ処理係数が各象限において一定符号であり、(2) 対角的に対向する象限におけるフィルタ処理係数が同符号を有し、(3) 非対角的に隣接する象限におけるフィルタ処理係数が異符号を有するように、前記フィルタアレイ内に分散されることからなる、ステップと、

(c) 前記入力アレイ上を、前記フィルタアレイを対応する選択された一群の参照ピクセル値に指標付けしながら移動させるステップであって、前記フィルタアレイを前記入力アレイにオーバーレイすることができるそれぞれの位置が、前記群内の個別の一意の参照ピク

セル値に指標付けされる、ステップと、

(d) 前記一群の参照ピクセル値のうちの選択されたピクセル値に対応する位置において、前記フィルタアレイを前記入力アレイにオーバーレイするステップと、

(e) 前記フィルタアレイが前記ステップ(d)における前記位置にあるときに、前記フィルタ処理係数と対応するピクセル値を乗算するステップと、

(f) 前記ステップ(e)で得られた積を数值的に合計して、前記一群の参照ピクセル値のうちの前記選択されたピクセル値についての出力値を生成するステップと、

(g) 前記群内の各参照ピクセル値について、前記ステップ(d)、(e)及び(f)を繰り返して、出力値からなる対応する出力アレイを確立するステップであって、前記出力アレイは、前記入力アレイ上における前記フィルタアレイの移動を記述する、ステップと、

(h) 前記出力アレイを出力画像を表す信号に変換するステップを含む、方法。

【請求項10】

前記ステップ(b)～(g)が、集積回路チップに配置されたデジタル信号プロセッサによって実行される、請求項9の方法。

【請求項11】

前記フィルタアレイが、

$$(a) \begin{matrix} -4 & -2 & 2 & 4 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 4 & 2 & -2 & -4 \end{matrix}、$$

$$(b) \begin{matrix} -1 & -1 & 1 & 1 \\ -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & 1 & -1 & -1 \end{matrix}、$$

$$(c) \begin{matrix} 0 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 0 \end{matrix}、$$

$$(d) \begin{matrix} 0 & 0 & 0 & 0 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 0 & 0 & 0 & 0 \end{matrix}、$$

$$(e) \begin{matrix} -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \end{matrix}、$$

$$(f) \begin{matrix} -1 & 0 & 1 \\ 0 & 0 & 0 \\ 1 & 0 & -1 \end{matrix}、$$

$$(g) \begin{matrix} -4 & -2 & 0 & 2 & 4 \\ -2 & -1 & 0 & 1 & 2 \\ 2 & 1 & 0 & -1 & -2 \\ 4 & 2 & 0 & -2 & -4 \end{matrix}$$

からなる群から選択される、請求項9の方法。

【請求項12】

前記フィルタ処理係数が前記フィルタアレイによって記述される表面の局所的な傾斜を表す場合、前記フィルタ処理係数は、前記フィルタアレイ内でさらに分散されて鞍形状を形成する、請求項9の方法。

【請求項13】

デジタル信号プロセッサ(DSP)がピクセル化された入力画像を空間的にフィルタ

リングできるようにするためのコンピュータ読み取り可能ロジックが記録されたコンピュータプログラム製品であって、

前記DSPによってアクセス可能かつ読み取り可能な記憶媒体と、

前記記憶媒体に記憶されたコンピュータプログラムであって、

前記入力画像内の対応するピクセルの色調をそれぞれが表すピクセル値からなる入力アレイを受けるための手段と、

フィルタ処理係数からなるフィルタアレイであって、該フィルタアレイは、どの次元においても前記入力アレイより大きくなく、かつ、少なくとも1つの次元では前記入力アレイよりも小さく、前記フィルタ処理係数は、前記フィルタアレイが選択された参照ピクセル値に関連して前記入力アレイにオーバーレイされる場合、対応するピクセル値と乗算されることからなる、フィルタアレイと、

前記選択された参照ピクセル値に関する出力値を計算するための手段であって、前記出力値は、前記フィルタ処理係数と対応するピクセル値との前記乗算の結果の数値的合計である、手段と、

出力値からなる出力アレイを確立するための手段であって、前記出力アレイは、選択された一群の参照ピクセル値からなる入力アレイに前記フィルタアレイをオーバーレイすることにより形成され、前記出力アレイは、フィルタリングされた出力画像を表す、手段を備えるコンピュータプログラムを備え、

前記フィルタ処理係数は、前記フィルタアレイが4個の等しい非対角線上の象限に分割される場合に、(1)フィルタ処理係数が各象限において一定符号であり、(2)対角的に対向する象限におけるフィルタ処理係数が同符号を有し、(3)非対角的に隣接する象限におけるフィルタ処理係数が異符号を有するように、前記フィルタアレイ内に分散されることからなる、コンピュータプログラム製品。

【請求項14】

前記DSPが、単一の集積回路チップ上に配置される、請求項13のコンピュータプログラム製品。

【請求項15】

前記チップがCMOSチップである、請求項14のコンピュータプログラム製品。

【請求項16】

前記フィルタアレイが、

- (a) $\begin{matrix} -4 & -2 & 2 & 4 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 4 & 2 & -2 & -4 \end{matrix}$ 、
- (b) $\begin{matrix} -1 & -1 & 1 & 1 \\ -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & 1 & -1 & -1 \end{matrix}$ 、
- (c) $\begin{matrix} 0 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 0 \end{matrix}$ 、
- (d) $\begin{matrix} 0 & 0 & 0 & 0 \\ -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \\ 0 & 0 & 0 & 0 \end{matrix}$ 、
- (e) $\begin{matrix} -2 & -1 & 1 & 2 \\ 2 & 1 & -1 & -2 \end{matrix}$ 、
- (f) $\begin{matrix} -1 & 0 & 1 \end{matrix}$

$$\begin{array}{r}
 \begin{array}{ccccc}
 0 & 0 & 0 & & \\
 1 & 0 & -1 & & \\
 (g) & -4 & -2 & 0 & 2 & 4 \\
 & -2 & -1 & 0 & 1 & 2 \\
 & 0 & 0 & 0 & 0 & 0 \\
 & 2 & 1 & 0 & -1 & -2 \\
 & 4 & 2 & 0 & -2 & -4
 \end{array}
 \end{array}$$

からなる群から選択される、請求項 1 3 のコンピュータプログラム製品。

【請求項 1 7】

前記フィルタ処理係数が前記フィルタアレイによって記述される表面の局所的な傾斜を表す場合、前記フィルタ処理係数は、前記フィルタアレイ内でさらに分散されて鞍形状を形成する、請求項 1 3 のコンピュータプログラム製品。