

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4237442号
(P4237442)

(45) 発行日 平成21年3月11日(2009.3.11)

(24) 登録日 平成20年12月26日(2008.12.26)

(51) Int.Cl.	F I	
GO2F 1/1335 (2006.01)	GO2F	1/1335 520
GO2B 5/02 (2006.01)	GO2F	1/1335 505
GO2B 5/08 (2006.01)	GO2B	5/02 C
GO2B 5/20 (2006.01)	GO2B	5/08 A
GO2F 1/1343 (2006.01)	GO2B	5/08 C
請求項の数 8 (全 25 頁) 最終頁に続く		

(21) 出願番号	特願2002-55874 (P2002-55874)	(73) 特許権者	000153878
(22) 出願日	平成14年3月1日(2002.3.1)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2003-255332 (P2003-255332A)		神奈川県厚木市長谷398番地
(43) 公開日	平成15年9月10日(2003.9.10)	(72) 発明者	江口 晋吾
審査請求日	平成17年2月28日(2005.2.28)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	塩野入 豊
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		審査官	奥田 雄介
最終頁に続く			

(54) 【発明の名称】 半透過型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

基板上に形成された薄膜トランジスタと、
前記薄膜トランジスタ上に絶縁膜を介して形成された同一の反射性導電膜からなる配線および複数の島状のパターンと、
前記複数の島状のパターン上に形成されたカラーフィルターと、
前記カラーフィルター上に接して形成された透明性導電膜、を有し、
前記配線は、前記薄膜トランジスタおよび前記透明性導電膜を電気的に接続するものであり、

前記透明導電膜は画素電極であり、
前記複数の島状パターンは、互いに相似しない複数種類の上面形状を有するとともに、各パターン端部にテーパースロープ側面を有し、
前記複数の島状パターンは、前記画素電極と重なる位置に配置されていることを特徴とする半透過型液晶表示装置。

【請求項2】

請求項1において、
前記複数の島状のパターンが占める面積の割合は、前記透明性導電膜が占める面積の50～90%であることを特徴とする半透過型液晶表示装置。

【請求項3】

絶縁表面上に形成された同一の反射性導電膜からなる配線および複数の島状のパターン

と、

前記複数の島状のパターン上に形成されたカラーフィルターと、

前記カラーフィルター上に接して形成された第1の透明性導電膜とを有する第1の基板

と、

第2の透明性導電膜を有する第2の基板と、

液晶とを有し、

前記第1の透明性導電膜および前記配線は、電氣的に接続され、

前記第1の基板の前記第1の透明性導電膜と、前記第2の基板の前記第2の透明性導電膜と、が互いに向き合って配置され、

前記第1の基板と、前記第2の基板と、の間に前記液晶が挟まれており、

前記第1の透明導電膜は画素電極であり、

前記複数の島状パターンは、互いに相似しない複数種類の上面形状を有するとともに、各パターン端部にテーパースロープ側面を有し、

前記複数の島状パターンは前記画素電極と重なる位置に配置されていることを特徴とする半透過型液晶表示装置。

【請求項4】

基板上に形成された薄膜トランジスタと、

前記薄膜トランジスタ上に絶縁膜を介して形成された同一の反射性導電膜からなる配線および複数の島状のパターンと、

前記複数の島状のパターン上に形成されたカラーフィルターと、

前記カラーフィルター上に接して形成された第1の透明性導電膜とを有する第1の基板

と、

第2の透明性導電膜を有する第2の基板と、

液晶とを有し、

前記配線は、前記薄膜トランジスタと、前記第1の透明性導電膜とを電氣的に接続し、

前記第1の基板の前記第1の透明性導電膜と、前記第2の基板の前記第2の透明性導電膜と、が互いに向き合って配置され、

前記第1の基板と、前記第2の基板と、の間に前記液晶が挟まれており、

前記第1の透明導電膜は画素電極であり、

前記複数の島状パターンは、互いに相似しない複数種類の上面形状を有するとともに、各パターン端部にテーパースロープ側面を有し、

前記複数の島状パターンは前記画素電極と重なる位置に配置されていることを特徴とする半透過型液晶表示装置。

【請求項5】

請求項3または請求項4において、

前記複数の島状のパターンが占める面積の割合は、前記第1の透明性導電膜が占める面積の50～90%であることを特徴とする半透過型液晶表示装置。

【請求項6】

請求項1乃至請求項5のいずれかーにおいて、

前記複数の島状のパターンは、各パターン端部のテーパ角が5～60°であることを特徴とする半透過型液晶表示装置。

【請求項7】

請求項1乃至請求項6のいずれかーにおいて、

前記複数の島状のパターンは不規則に配置されていることを特徴とする半透過型液晶表示装置。

【請求項8】

請求項1乃至請求項7のいずれかーにおいて、

前記半透過型液晶表示装置は、デジタルスチルカメラ、ノート型パーソナルコンピュータ、モバイルコンピュータ、記録媒体を備えた携帯型の画像再生装置、ビデオカメラ、携帯電話から選ばれた一種であることを特徴とする半透過型液晶表示装置。

10

20

30

40

50

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、パッシブマトリクス型、アクティブマトリクス型の液晶表示装置に関する。特に、透過型および反射型の両機能を兼ね備えた半透過型液晶表示装置の電極構造に関する。

【0002】

【従来の技術】

近年、携帯電話に代表される携帯情報端末の爆発的な普及により、軽量・省消費電力・使用環境の変化に応じて対応可能なディスプレイが必要とされている。

10

【0003】

なお、薄膜・軽量の面から考えると液晶表示装置、または有機EL表示装置が有望視されている代表格である。

【0004】

透過型表示装置は、ディスプレイを駆動させるためだけであれば、消費電力は少ない。しかし、液晶自体は発光しないので、ディスプレイとして表示を出すためにはバックライトを必要とする。携帯電話用途では、一般にELバックライトが用いられるが、このバックライトのために別途電力が必要となり、液晶特有の省消費電力の特徴が十分には活かせず、省消費電力化には不利である。また、暗い環境下ではディスプレイの表示がコントラスト良く見えるが、通常の明るい環境下では表示があまり良く見えなくなり、上方出射方式及び下方出射方式のいずれの場合においても使用環境に応じた適応性には難がある。

20

【0005】

また、有機EL表示装置は、表示素子自体が発光することが特徴である。消費電力は反射型液晶表示装置よりも大きくなるが、透過型液晶表示装置よりも（バックライト付き）よりも小さい。しかし、透過型液晶表示装置の場合と同じく、暗い環境下ではディスプレイの表示が良く見えるが、通常の明るい環境下では表示があまり良く見えないので、やはり、上方出射方式及び下方出射方式のいずれの場合においても使用環境に応じた適応性には難がある。

【0006】

さらに、反射型液晶表示装置は、表示のための光として環境中からの外光を利用する。ディスプレイ側からすると、基本的にはバックライトが不要であり、液晶と駆動回路を駆動させるための電力しか必要としないため、積極的な省消費電力化が図れる。しかし、前2者とは全く逆で、明るい環境下ではディスプレイの表示が良く見えるが、暗い環境下では表示があまり良く見えなくなる。携帯情報端末の用途を考えると、屋外の使用が主であり、比較的明るい環境で表示を見るケースが多いとはいえ、これでもやはり、使用環境に応じた適応性の点では不十分である。そのため、一部では、暗い環境下でも反射型表示装置として表示を行うことができるように、フロントライトを組み込んだものが市販されている。

30

【0007】

そこで、透過型と反射型液晶表示装置を組み合わせることにより、両者の利点を有する半透過型液晶ディスプレイが注目されている。明るい環境下では、反射型のもつ省消費電力とこの環境下での視認性の良さという特徴を活かし、一方暗い環境下では、バックライトを用いて、透過型の持つコントラストの良さという特徴を活かしている。

40

【0008】

半透過型の液晶表示装置としては、特開平11-101992号において開示されており、一つの表示画素に外光を反射する反射部とバックライトからの光を透過する透過部とを作り込むことにより、周囲が真っ暗の場合にはバックライトからの透過部を透過する光と反射率の比較的高い膜により形成した反射部により反射する光を利用して表示を行う両用型液晶表示装置として、さらに外光が明るい場合には、光反射率の比較的高い膜により形成した反射部により反射する光を利用して表示を行う反射型液晶表示装置として用いるこ

50

とができるというような構成の反射透過両用型（半透過型）の液晶表示装置である。

【 0 0 0 9 】

また、上述した半透過型の液晶表示装置においては、特に反射表示を行う反射部において光拡散性を有する特殊な凹凸構造が付与されている。反射電極は、その構造上、表面に対して、ある方向からある入射角をもって入射した光に対して、ある特定の方向のある特定の出射角のところにはしか反射しない（スネルの法則）ため、表面が平坦であると光の入射に対して光の出る方向、角度が一定に決まってしまうからである。このような状態でディスプレイを作製すると非常に視認性の悪い表示になる。

【 0 0 1 0 】

さらに、透過型および反射型の液晶表示装置において、カラーフィルターの配置は、視差や画像のぼやけを生じる原因の一つとして挙げられる。

10

【 0 0 1 1 】

例えば、透過型の液晶表示において、図 1 6 (A) に示すように画素電極となる第 1 の電極（透明電極）1 6 0 2 を有する第 1 の基板（素子基板）1 6 0 1 と、対向電極となる第 2 の電極（透明電極）1 6 0 6 を有する第 2 の基板（対向基板）1 6 0 3 と、液晶層 1 6 0 7 とを有し、第 2 の基板（対向基板）1 6 0 3 と第 2 の電極（透明電極）1 6 0 6 との間にはブラックマトリクス（ B M ）（ 1 ） 1 6 0 4 およびカラーフィルター 1 6 0 5 が形成される構造が一般的である。

【 0 0 1 2 】

また、図 1 6 (A) に示すものよりも高解像度化を図る場合には、図 1 6 (B) に示すような構造にする場合もある。

20

【 0 0 1 3 】

なお、透過型パネルにおいて、 B M は通常液晶を駆動する際の配向乱れによって生じる光漏れを隠す目的でつけられる。 B M やカラーフィルターを対向基板側に形成する場合には、液晶プロセスの中の張り合わせ工程において、素子基板と対向基板のそれぞれが、ある範囲内でずれることを予め想定して B M を少し大きく設定し、マージンとすることが普通である。

【 0 0 1 4 】

従って、図 1 6 (B) に示すような高精細のパネルになると、このマージン（ B M マージン（ 2 ））を確保するために開口部（開口部（ 2 ））が犠牲となるため深刻な開口率の低下につながることになる。

30

【 0 0 1 5 】

そのため、これらの高解像度化に伴う開口率の低下を解決する方法としては、図 1 6 (C) に示すように第 1 の基板（素子基板） 1 6 2 1 上にカラーフィルター 1 6 2 3 を形成する方法が考えられている。

【 0 0 1 6 】

図 1 6 (C) に示す場合においては、 B M （ 3 ） に張り合わせ誤差に対するマージンを持たせる必要が無くなるため、開口率を犠牲にせず開口部（ 3 ）を得ることができる。

【 0 0 1 7 】

これに対して、反射型の液晶表示装置において、図 1 7 (A) に示すように画素電極となる第 1 の電極（反射電極） 1 7 0 2 を有する第 1 の基板（素子基板） 1 7 0 1 と、対向電極となる第 2 の電極（透明電極） 1 7 0 6 を有する第 2 の基板（対向基板） 1 7 0 3 と、液晶層 1 7 0 7 とを有し、第 2 の基板（対向基板） 1 7 0 3 と第 2 の電極（透明電極） 1 7 0 6 との間にはブラックマトリクス（ B M ）（ 4 ） 1 7 0 4 およびカラーフィルター 1 7 0 5 が形成される構造が知られている。なお、この場合においては、第 1 の基板（素子基板） 1 7 0 1 と第 2 の基板（対向基板） 1 7 0 3 との張り合わせ誤差および光漏れを考慮した B M マージン（ 4 ）をとるため、開口部のサイズとしては、開口部（ 4 ）が得られる。

40

【 0 0 1 8 】

この場合において、図 1 7 (A) に示すように光（ 1 ）は、入射光と出射光が同一の画素

50

に形成されたカラーフィルターを透過するが、光(2)や、光(3)は、入射光と出射光が異なる画素に形成されたカラーフィルターを透過してしまう。つまり、カラーフィルターが対向基板側に形成される場合には、このように異なる画素に形成されたカラーフィルターを透過する割合が大きくなり、場合によっては、画像ぼけを生じるといった問題を有する。

【0019】

そのため、これらの画像ぼけの問題を解決する方法としては、図17(B)に示すように第1の基板(素子基板)1711上にカラーフィルター1714を形成する方法が考えられている。

【0020】

図17(B)に示す場合においては、BM(5)に張り合わせ誤差に対するマージンを持たせる必要がなくなるため開口率を犠牲にすることなく形成することができると共に、入射光と出射光が同一の画素に形成されたカラーフィルターを透過する割合が図17(A)に比べて高くなり、画像ぼけを防止することができるため好ましい方法である。

【0021】

しかし、この場合には、絶縁物である液晶層1717とカラーフィルター1714とが重なる構造を有し、カラーフィルターが画素容量の一部を形成するため、実効印加電圧の低下といった新たな問題を生じる。

【0022】

【発明が解決しようとする課題】

半透過型の液晶表示装置は、携帯情報端末という特殊な使用条件にうまく対応したディスプレイであるといえる。特に携帯電話用途では、今後も大きな需要が見込まれると予想される。そこで、安定した需要を確保するため、もしくは膨大な需要に対応するためには、より一層のコスト削減につとめる必要があることは明らかである。

【0023】

しかし、先に示したような凹凸構造を形成するためには、反射電極よりも下の層に凹凸形状を付けた後、その上に反射電極を形成する等の方法が必要となる。プロセスの中で、これを実現するためには、凹凸構造を形成するためのパターニングが必要となり、工程が増えることになる。工程が増えることは、歩留まりの低下や、プロセス時間の延長、コストの増加といった不利な事態を招くことになる。

【0024】

そこで、本発明では工程を特に増やすことなく形成された凹凸構造の反射電極を有する半透過型の液晶表示装置を提供することを目的とする。

【0025】

さらに、上述したような透過型および反射型液晶表示装置を作製する上で問題となるカラーフィルターの配置を半透過型液晶表示装置に最適なものとするにより、視認性に優れた半透過型液晶表示装置を提供することを目的とする。

【0026】

【課題を解決するための手段】

上記課題を解決するために本発明では、半透過型の液晶表示装置を作製するにあたり、その製造プロセス中において、凹凸構造を形成するためのパターニング工程を特に増やすことなく、凹凸構造を形成することを特徴とする。

【0027】

さらに、本発明においては半透過型の液晶表示装置における視認性を向上させるためにカラーフィルターの配置を最適なものとするだけでなく、表示に影響を与えるような容量を増やすことなくカラーフィルターを設ける構造を形成することを特徴とする。

【0028】

本発明の液晶表示装置は、絶縁表面上に形成された複数の島状のパターンと、前記複数の島状のパターン上に形成されたカラーフィルターと、前記カラーフィルター上に形成された透明性導電膜と、を有することを特徴とする液晶表示装置である。

10

20

30

40

50

【 0 0 2 9 】

なお、上記構成において前記複数の島状のパターンは、絶縁表面上に形成された反射性導電膜をエッチングすることにより形成することができる。さらに、前記複数の島状のパターンは反射性導電膜により形成されるため、入射した光を反射する機能を有する。

【 0 0 3 0 】

また、本発明においてカラーフィルターが、複数の島状のパターンと、透明性導電膜からなる透明電極との間に挟まれて形成されることにより、複数の島状のパターンによる反射表示の場合においても、透明電極による表示の場合においても、従来の図 0 0 に示す液晶表示に比べ、カラーフィルターを通る光が所望の画素から表示される際の位置ずれを防ぐことができる。

10

【 0 0 3 1 】

なお、本発明の半透過型液晶表示装置において、複数の島状のパターンと透明電極とがカラーフィルターを介して重なる位置に形成されている場合には、複数の島状のパターンにより光が反射され、透明電極とカラーフィルターを介して重なる位置に複数の島状のパターンが形成されていない場合には、光は透明電極を透過する。

【 0 0 3 2 】

以上のことから、本発明の構造は、反射性と透過性という 2 種類の性質を有するだけでなく、反射性を有する部分に凹凸構造を形成することができる。

【 0 0 3 3 】

また、本発明における反射性導電膜としては、波長 4 0 0 ~ 8 0 0 n m (可視光領域) に
おける垂直反射特性で 7 5 % 以上の反射率をもつ導電膜を用いることとする。

20

【 0 0 3 4 】

また、本発明の他の構成における液晶表示装置は、基板上に形成された薄膜トランジスタと、前記薄膜トランジスタ上に絶縁膜を介して形成された反射性導電膜をエッチングすることにより形成された配線および複数の島状のパターンと、前記複数の島状のパターン上に形成されたカラーフィルターと、前記カラーフィルター上に形成された透明性導電膜と、を有し、前記配線は、前記薄膜トランジスタおよび前記透明性導電膜を電気的に接続することを特徴とする液晶表示装置である。

【 0 0 3 5 】

上記各構成において、反射性導電膜からなる島状のパターンと配線とがエッチングにより同時に形成される場合には、反射性導電膜からなる島状のパターンと配線とを同時に形成することができるため、通常凹凸構造を形成する際に用いられるフォトリソグラフィの工程を減らすことができ、大幅なコスト削減と、生産性の向上を実現することができる。

30

【 0 0 3 6 】

なお、複数の島状のパターンはランダムな形状、ランダムな配置で形成されている。但し、反射性導電膜をエッチングすることにより形成される島状のパターンは、反射の機能を向上させる上でパターン端部のテーパ角をより小さくすることが望ましい。

【 0 0 3 7 】

さらに、画素部において、反射性導電膜からなる複数の島状のパターンが占める面積の割合は、画素部の面積の 5 0 ~ 9 0 % であることを特徴とする。

40

【 0 0 3 8 】

また、カラーフィルター上に形成される透明電極は、先に形成された配線と電気的に接続されるように形成される。

【 0 0 3 9 】

さらに、本発明の液晶表示装置は、絶縁表面上に形成された反射性導電膜をエッチングすることにより形成された配線および複数の島状のパターンと、前記複数の島状のパターン上に形成されたカラーフィルターと、前記カラーフィルター上に形成された第 1 の透明性導電膜とを有する第 1 の基板と、第 2 の透明性導電膜を有する第 2 の基板と、液晶とを有し、前記第 1 の透明性導電膜および前記配線は、電気的に接続され、前記第 1 の基板の膜形成面と、前記第 2 の基板の膜形成面と、が互いに向き合って配置され、かつ前記第 1 の

50

基板と、前記第2の基板と、の間に前記液晶が挟まれていることを特徴とする液晶表示装置である。

【0040】

さらに、本発明の液晶表示装置は、基板上に形成された薄膜トランジスタと、前記薄膜トランジスタ上に絶縁膜を介して形成された反射性導電膜をエッチングすることにより形成された配線および複数の島状のパターンと、前記複数の島状のパターン上に形成されたカラーフィルターと、前記カラーフィルター上に形成された第1の透明性導電膜とを有する第1の基板と、第2の透明性導電膜を有する第2の基板と、液晶とを有し、前記配線は、前記薄膜トランジスタと、前記第1の透明性導電膜とを電氣的に接続し、前記第1の基板の膜形成面と、前記第2の基板の膜形成面と、が互いに向き合って配置され、かつ前記第1の基板と、前記第2の基板と、の間に前記液晶が挟まれていることを特徴とする液晶表示装置である。

10

【0041】

なお、本発明において、基板上に形成された反射性導電膜をエッチングすることにより形成された島状のパターン上にカラーフィルターを形成し、カラーフィルター上に透明性導電膜が形成された第1の基板と対向電極が形成された第2の基板とを膜形成面を内側にし、両基板の間に液晶を挟んで形成することにより、絶縁性材料からなるカラーフィルターと、液晶との間に透明電極が挟まれた構造を有するため、カラーフィルターによる容量の形成を低減させることができる。

【0042】

20

【発明の実施の形態】

本発明の実施の態様を図1を参照して説明する。基板101上には半導体層105が形成されている。半導体層105は、非晶質半導体層を熱処理により結晶化させた多結晶半導体層で形成し、厚さは30～750nm程度の厚さで形成する。さらにその上にはゲート絶縁膜106が形成されている。なお、ゲート絶縁膜106は30～100nmの酸化シリコン膜により形成される。

【0043】

また、ゲート絶縁膜106上には、ゲート電極107、容量配線108が同一層で形成され、その上に酸化シリコン膜から成る第1絶縁膜109とアクリル膜から成る第2絶縁膜110が形成される。なお、第1絶縁膜109を形成する材料としては、酸化シリコン膜の他に、窒化シリコン膜、窒化酸化シリコン膜および塗布シリコン酸化膜(SOG: Spin On Glass)等のシリコンを含む無機材料を用いることができる。また、第2絶縁膜110を形成する材料としては、アクリル膜(感光性アクリルを含む)の他にポリイミド、ポリアミド、BCB(ベンゾシクロブテン)といった有機材料を用いることができる。

30

【0044】

配線112はTFT117のソース領域102とのコンタクトを形成する電極でもあり、ソース線でもある。また、配線113は、TFT117のドレイン領域103とのコンタクトを形成する電極である。

【0045】

半導体層105にはソース領域102、ドレイン領域103、およびチャネル形成領域104が形成されている。また、ソース領域102およびドレイン領域103を除き、容量配線108と重なる位置に形成される半導体層105は容量素子の一方の電極として機能している。

40

【0046】

また、配線112、113を形成する導電膜と同一の膜により、複数の島状のパターンである反射体114が形成される。なお、ここで形成される反射体114は、ランダムな形状、配置で形成される島状の構造を有することからその表面に入射された光を散乱させる機能を有する。

【0047】

なお、本発明において形成される反射体は、その形状を図2(A)で示すようにランダム

50

な形状で、ランダムな位置に形成することにより、反射体 204 に対して入射される光の角度（入射角）と反射体により反射された光の角度（反射角）とをずらすことにより、光を散乱させることができる。

【0048】

なお、本発明において、入射角と反射角とをずらす上で重要となるのは、反射電極を構成する複数の反射体の形状であり、図 2 (B) に示す各反射体のテーパースロープ面（反射面）210 が基板面（基準面）211 に対してどの位傾いているかを示す角度であり、これをテーパ角（ θ ）212 として示す。

【0049】

なお、本実施例では、このテーパ角（ θ ）212 を 5 ~ 60° となるように反射体を形成することで基板面（基準面）211 に対する出射角に比べてテーパースロープ面（反射面）210 に対する出射角をずらして光を散乱させ、パネルの視認性を向上させることが可能である。

【0050】

図 2 (C) は、スロープのない反射面に対する入射光 213、反射光 214 の挙動を示したものである。基準面 211 に対する入射方向を a_{in} 、出射方向を a_{out} 、また反射面 210 に対する入射方向を a'_{in} 、出射方向を a'_{out} とし、さらに入射角（ θ_1 ）215、出射角（ θ_2 ）216 を基準面に対して定義することとすると、ここでは、基準面 211 と反射面 210 が一致していることから

$a_{in} = a'_{in} = \theta_1$ 、および $a_{out} = a'_{out} = \theta_2$ が成り立つ。

【0051】

また、スネルの法則により、 $a'_{in} = a'_{out}$ が成り立つことから、

$a_{in} = a_{out}$ 、および $\theta_1 = \theta_2$ が成り立つ。

【0052】

一方、図 2 (D) は、テーパ角（ θ ）212 がついたテーパースロープ面が反射面となっている場合の入射光 213、出射光 214 の挙動を示したものである。

【0053】

入射光 213 および出射光 214 は、基準面 211 に対して、それぞれ入射角（ θ'_1 ）217、出射角（ θ'_2 ）218 とすると、

$a_{in} = \theta'_1$ 、および $a_{out} = \theta'_2$ であり、また、 $a'_{in} = \theta'_1 + \theta$ 、および $a'_{out} = \theta'_2 - \theta$ が成り立つ。

【0054】

また、スネルの法則により、 $a'_{in} = a'_{out}$ が成り立つことから、

$\theta'_1 + \theta = \theta'_2 - \theta$ が成り立つ。この式から、入射角（ θ'_1 ）217 と出射角（ θ'_2 ）218 との関係を $\theta'_2 - \theta'_1 = 2\theta$ で示すことができる。これは、入射光 213 の入射方向（ a_{in} ）と出射光 214 の出射方向（ a_{out} ）とが 2θ ずれていることを意味する。

【0055】

より視認性に優れたパネルを作製する上では、ここでのずれ角（ 2θ ）を 40° 以下の範囲で均一に分布させることが好ましいことから、テーパ角（ θ ）212 が 20° 以下となるように反射体 204 を形成することがさらに好ましい。

【0056】

本実施の形態においては、反射体 204（図 1 の 114）のテーパ角（ θ ）212 を 5 ~ 60° で形成することにより、反射体 204 に入射した光を効率よく散乱させることができる。従って、本発明の構造は、TFT の作製プロセスを増加させることなく、ディスプレイの視認性を高めることが可能である。

【0057】

次に、図 1 に示すように反射体 114 上にカラーフィルター 115 が形成され、さらにカラーフィルター 115 上に透明電極 116 が形成される。なお、透明電極 116 は、入射した光を基板 101 側に透過させるための電極であり、透明電極 116 を形成する材料としては、酸化インジウム・スズ（ITO）膜や酸化インジウムに 2 ~ 20 [%] の酸化亜鉛

10

20

30

40

50

(ZnO)を混合した透明導電膜を用いて100~200nmの膜厚で形成する。さらにこれをパターニングすることにより画素毎に透明電極116を形成する。

【0058】

本発明の構造によれば、透明電極116を透過して反射体114に入射した光は、反射体114の形状により散乱するが、反射体114に入射することなく反射体の隙間に入射した光は、基板101側に出射される。

【0059】

従って、本発明の構造は、TFTの作製プロセスを増加させることなく、光を散乱させるための反射体を形成することができるためディスプレイの視認性を高めることが可能である。さらに、透過型、反射型の液晶ディスプレイのいずれにおいても問題となるカラーフィルターの配置による位置ずれの問題を解決することができると共にカラーフィルターを設けることにより生じる容量の増加を防ぐことができる。

10

【0060】

なお、本実施の形態において説明した、基板上にTFTを有する素子基板(図1)に対向電極を有する対向基板(図示せず)を合わせ、両者の間に液晶を備えることにより半透過型の液晶表示装置を形成することができる。

【0061】

【実施例】

以下に、本発明の実施例について説明する。

【0062】

(実施例1)

本実施例では、トップゲート型TFTを備えたアクティブマトリクス基板の作製工程の例を示す。なお、説明には画素部の一部の上面図および断面図を示した図3~図7を用いる。

20

【0063】

まず、絶縁表面を有する基板301上に非晶質半導体層を形成する。ここでは基板301として石英基板を用い、非晶質半導体層を膜厚10~100nmで形成する。

【0064】

なお、基板301には石英基板の他に、ガラス基板、プラスチック基板を用いることができる。ガラス基板を用いる場合には、ガラス歪み点よりも10~20程度低い温度であらかじめ熱処理しておいても良い。また、基板301のTFTを形成する表面に、基板301からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜を形成するとよい。

30

【0065】

非晶質半導体層として、膜厚60nmの非晶質シリコン膜(アモルファスシリコン膜)をLPCVD法により形成する。次いで、この非晶質半導体層を結晶化させる。ここでは、特開平8-78329号公報記載の技術を用いて結晶化させる。同公報記載の技術は、非晶質シリコン膜に対して結晶化を助長する金属元素を選択的に添加し、加熱処理を行うことで添加領域を起点として広がる結晶質シリコン膜を形成するものである。ここでは結晶化を助長する金属元素としてニッケルを用い、脱水素化のための熱処理(450、1時間)の後、結晶化のための熱処理(600、12時間)を行う。なお、ここでは、結晶化に上記公報記載の技術を用いたが特に限定されず、公知の結晶化処理(レーザー結晶化法、熱結晶化法等)を用いることが可能である。

40

【0066】

また、必要があれば、結晶化率を高め結晶粒内に残される欠陥を補修するためのレーザー光(XeCl:波長308nm)の照射を行う。レーザー光には波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。いずれにしても、繰り返し周波数10~1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100~400mJ/cm²に集光し、90~95%のオーバーラップ率をもって照射し、シリコン膜表面を走査させればよい。

50

【0067】

次いで、TF Tの活性層とする領域からNiをゲッタリングする。ここでは、ゲッタリング方法として希ガス元素を含む半導体層を用いて行う例を示す。上記レーザー光の照射により形成された酸化膜に加え、オゾン水で表面を120秒処理して合計1~5nmの酸化膜からなるバリア層を形成する。次いで、バリア層上にスパッタ法にてゲッタリングサイトとなるアルゴン元素を含む非晶質シリコン膜を膜厚150nmで形成する。本実施例のスパッタ法による成膜条件は、成膜圧力を0.3Paとし、ガス(Ar)流量を50(sccm)とし、成膜パワーを3kWとし、基板温度を150とする。なお、上記条件での非晶質シリコン膜に含まれるアルゴン元素の原子濃度は、 $3 \times 10^{20}/\text{cm}^3 \sim 6 \times 10^{20}/\text{cm}^3$ 、酸素の原子濃度は $1 \times 10^{19}/\text{cm}^3 \sim 3 \times 10^{19}/\text{cm}^3$ である。その後、ランプアニール装置を用いて650、3分の熱処理を行いゲッタリングする。なお、ランプアニール装置の代わりに電気炉を用いてもよい。

10

【0068】

次いで、バリア層をエッチングストッパーとして、ゲッタリングサイトであるアルゴン元素を含む非晶質シリコン膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッタリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、酸化膜からなるバリア層をゲッタリング後に除去することが望ましい。

【0069】

得られた結晶構造を有するシリコン膜(ポリシリコン膜とも呼ばれる)の表面にオゾン水で薄い酸化膜を形成した後、レジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体層305を形成する。半導体層305を形成した後、レジストからなるマスクを除去し、さらに半導体層305を覆うゲート絶縁膜306を100nmの膜厚で形成した後、熱酸化を行う。

20

【0070】

次いで、TF Tのチャネル領域となる領域にp型またはn型の不純物元素を低濃度に添加するチャネルドーブ工程を全面または選択的に行う。このチャネルドーブ工程は、TF Tのしきい値電圧を制御するための工程である。なお、半導体に対してp型を付与する不純物元素には、ボロン(B)、アルミニウム(Al)、ガリウム(Ga)など周期律第13族元素が知られている。また、半導体に対してn型を付与する不純物元素としては周期律15族に属する元素、典型的にはリン(P)または砒素(As)が知られている。なお、ここではジボラン(B_2H_6)を質量分離しないでプラズマ励起したイオンドーブ法でボロンを添加する。もちろん、質量分離を行うイオンインプランテーション法を用いてもよい。

30

【0071】

次いで、第1の導電膜を形成し、パターンニングを行ってゲート電極307および容量配線308を形成する。ここでは、窒化タンタル(TaN) (膜厚30nm)とタングステン(膜厚370nm)との積層構造を用いる。また、本実施例ではダブルゲート構造とする。なお、保持容量は、ゲート絶縁膜306を誘電体とし、容量配線308と半導体層305の一部である領域a(303a)とで構成されている。

【0072】

次いで、ゲート電極307および容量配線308をマスクとして自己整合的にリンを低濃度に添加する。この低濃度に添加された領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18}/\text{cm}^3$ 、代表的には $3 \times 10^{17} \sim 3 \times 10^{18}/\text{cm}^3$ となるように調整する。

40

【0073】

次いで、マスク(図示せず)を形成してリンを高濃度に添加し、ソース領域302またはドレイン領域303となる高濃度不純物領域を形成する。この高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ (代表的には $2 \times 10^{20} \sim 5 \times 10^{20}/\text{cm}^3$)となるように調整する。なお、半導体層305のうち、ゲート電極307と重なる領域はチャネル形成領域304となり、マスクで覆われた領域は低濃度不純物領域となりLDD領域311となる。さらに、ゲート電極307、容量配線308、およびマスクのいずれにも覆わ

50

れない領域は、ソース領域 302、ドレイン領域 303 を含む高濃度不純物領域となる。

【0074】

なお、本実施例では同一基板上に画素部の T F T と駆動回路の T F T を形成するが、駆動回路の T F T においてもチャンネル形成領域の両側であって、ソースおよびドレイン領域との間にソースおよびドレイン領域よりも不純物濃度の低い低濃度不純物領域を設けてもよいし、片側に低濃度不純物領域を設けてもよい。しかし、必ずしも両側に低濃度不純物領域を設ける必要はなく、実施者が適宜マスクを設計すればよい。

【0075】

次いで、ここでは図示しないが、画素と同一基板上に形成される駆動回路に用いる p チャンネル型 T F T を形成するために、マスクで n チャンネル型 T F T となる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

10

【0076】

次いで、マスクを除去した後、ゲート電極 307 および容量配線 308 を覆う第 1 絶縁膜 309 を形成する。ここでは、酸化シリコン膜を 50 nm の膜厚で形成し、半導体層 305 にそれぞれの濃度で添加された n 型または p 型不純物元素を活性化するための熱処理工程を行う。ここでは 850、30 分の加熱処理を行う (図 3 (A))。なお、ここでの画素上面図を図 4 に示す。図 4 において、点線 A - A' で切断した断面図が図 3 (A) に相当する。

【0077】

次いで、水素化処理を行った後、有機樹脂材料からなる第 2 絶縁膜 313 を形成する。ここでは膜厚 1 μm のアクリル膜を用いることにより、第 2 絶縁膜 313 の表面を平坦化することができる。これにより、第 2 絶縁膜 313 の下層に形成されるパターンにより生じる段差の影響を防ぐことができる。次いで、第 2 絶縁膜 313 上にマスクを形成し、半導体層 305 に達するコンタクトホール 312 をエッチングにより形成する (図 3 (B))。そして、コンタクトホール 312 の形成後にマスクを除去する。なお、ここでの画素上面図を図 5 に示す。図 5 において、点線 A - A' で切断した断面図が図 3 (B) に相当する。

20

【0078】

次に、第 2 の導電膜を形成し、これをパターニングすることにより反射体 314 の他、ソース線でもある配線 315 や、(ドレイン)配線 316 (具体的には、T F T 310 と、後で形成される透明電極とを電氣的に接続する配線)を形成する。なお、ここで形成される第 2 の導電膜は、本発明における反射体を形成するための反射性導電膜であり、アルミニウム、銀等の他、これらを主成分とする合金材料を用いるのが好ましい。

30

【0079】

本実施例では、上記第 2 の導電膜として T i 膜を 50 nm、S i を含むアルミニウム膜 500 nm をスパッタ法で連続して形成した 2 層構造の積層膜を用いている。

【0080】

なお、パターニングの方法としてフォトリソグラフィーの技術を用い、複数の島状パターンからなる反射体 314、および配線 315、316 を形成する。また、ここで用いるエッチング方法としては、ドライエッチング法を用い、テーパーエッチングおよび異方性エッチングを行う。

40

【0081】

はじめにレジストからなるマスクを形成して、テーパーエッチングを行うための第 1 のエッチング処理を行う。第 1 のエッチング処理では第 1 及び第 2 のエッチング条件で行う。エッチングには I C P (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用いると良い。I C P エッチング法を用い、エッチング条件 (コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等) を適宜調節することによって所望のテーパー形状に膜をエッチングすることができる。なお、エッチング用ガスとしては、C l₂、B C l₃、S i C l₄、C C l₄などを代表とする塩素系ガスまたは C F₄、S F₆、N F₃などを代表とするフッ素系ガス、または O₂ を適宜用いることがで

50

きる。

【0082】

本実施例では、第1のエッチング条件として、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング用ガスに BCl_3 と Cl_2 と O_2 とを用い、それぞれのガス流量比を $65/10/5$ (sccm)とし、 $1.2 Pa$ の圧力でコイル型の電極に $500 W$ のRF ($13.56 MHz$)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも $300 W$ のRF ($13.56 MHz$)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりSiを含むアルミニウム膜をエッチングして第1の導電層の端部をテーパ形状とする。

10

【0083】

この後、マスクを除去せずに第2のエッチング条件に変え、エッチング用ガスに CF_4 と Cl_2 と O_2 とを用い、それぞれのガス流量比を $25/25/10$ (sccm)とし、 $1 Pa$ の圧力でコイル型の電極に $500 W$ のRF ($13.56 MHz$)電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側(試料ステージ)にも $20 W$ のRF ($13.56 MHz$)電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した第2のエッチング条件では、Siを含むアルミニウム膜及びTi膜とも同程度にエッチングされる。

【0084】

こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第2の導電膜をテーパ形状とすることができる。

20

【0085】

次いで、レジストからなるマスクを除去せずに異方性エッチングを行うための第2のエッチング処理を行う。ここでは、エッチング用ガスに BCl_3 と Cl_2 とを用い、それぞれのガス流量比を $80/20$ (sccm)とし、 $1 Pa$ の圧力でコイル型の電極に $300 W$ のRF ($13.56 MHz$)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも $50 W$ のRF ($13.56 MHz$)電力を投入し、実質的に負の自己バイアス電圧を印加する。

【0086】

以上により、反射体314、および配線315、316が形成されたところで、レジストを除去し、図3(C)に示す構造を得る。なお、ここでの画素上面図を図6に示す。図6において、点線A-A'で切断した断面図が図3(C)に相当する。

30

【0087】

次に、反射体314上にカラーフィルター317を形成する。カラーフィルター317の形成には、公知の材料を用いて行いことができる。本実施例では、これらの材料をスピンコート法により塗布し、 $1 \mu m$ の膜厚で形成する。その後、ホットプレートにて80で5分間の予備硬化を行う。そして、フォトマスクを用いて、フォトリソグラフィ法により露光を行う。この処理が終わった基板は、現像液に浸し、揺動させることによって現像を行う。現像液は水酸化テトラメチルアンモニウムの0.2%水溶液を用いる。1分ほど現像液に浸したら、流水中で洗浄する。なお、高圧ジェット洗浄を行うことによりカラーフィルターの残渣を完全に取り去ることができる。なお、カラーフィルターの形成においては、対応する画素の有効開口部およびソース配線上に形成し、下層のTFEと、上層の画素電極とを電気的に接続する役割を果たすドレイン配線316上にはカラーフィルターが形成されないようにする。

40

【0088】

その後、パターンがきれいに形成されていることを確認できたら、クリーンオープンにて250で1時間の本焼成を行う。ここでは、図示しないが本実施例では、以上の工程を赤、青、緑の3種のカラーフィルターについて行う。

【0089】

なお、3色のカラーフィルターが形成された後は、その上からオーバーコート材(図示せ

50

ず)を塗布しても良い。

【0090】

次に、カラーフィルター317上に120nmの透明性導電膜(ここでは酸化インジウム・スズ(ITO)膜)をスパッタリング法により成膜し、これをフォトリソグラフィの技術を用いて矩形にパターンニングする。そして、ウェットエッチング処理を行った後で、クリーンオープンにより250、60分の加熱処理を行うことにより、透明電極318を形成する(図3(D))。なお、ここでの画素上面図を図7に示す。図7において、点線A-A'で切断した断面図が図3(D)に相当する。

【0091】

なお、図7に示すようにランダムに形成された反射体314上にカラーフィルター317を介して透明電極318を形成することにより、透明電極318と反射体314とが重なって形成されている部分においては、光は反射体314により反射され、反射体314が形成されない部分においては、光は反射体314により反射されることなく、基板301側へ出射する。

【0092】

以上の様にして、ダブルゲート構造を有するnチャンネル型TFT、及び保持容量を有する画素部と、nチャンネル型TFT及びpチャンネル型TFTを有する駆動回路と、を同一基板上に形成することができる。本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。

【0093】

なお、本実施例は一例であって本実施例の工程に限定されないことはいうまでもない。例えば、各導電膜としては、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、クロム(Cr)、シリコン(Si)から選ばれた元素、または元素を組み合わせた合金膜(代表的には、Mo-W合金、Mo-Ta合金)を用いることができる。また、各絶縁膜としては、酸化シリコン膜や窒化シリコン膜や酸化窒化シリコン膜や有機樹脂材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等)膜を用いることができる。

【0094】

また、本実施例で示す工程に従えば、図3(D)に示すように配線パターンマスクを用いて、反射体314、および配線(315、316)を同時に形成することができるため、アクティブマトリクス基板の作製に必要なフォトマスクの数を増やすことなく反射電極を透明電極上に島状に複数分離形成することができる。その結果、半透過型の液晶表示装置の作製において、工程を短縮し、製造コストの低減及び歩留まりの向上に寄与することができる。

【0095】

(実施例2)

本実施例では、実施例1とは構造の異なる半透過型の液晶表示装置の作製方法について図8~図10を用いて詳細に説明する。

【0096】

まず、図8(A)に示すように基板801上に非晶質半導膜を形成し、これを結晶化した後、パターンニングにより島状に分離された半導体層805を形成する。さらに、半導体層805上には、絶縁膜からなるゲート絶縁膜806が形成される。なお、ゲート絶縁膜806が形成されるまでの作製方法については、実施例1で示したのと同様であるので実施例1を参照すればよい。また、同様にして半導体層805を覆う絶縁膜を形成した後、熱酸化を行い、ゲート絶縁膜806を形成する。

【0097】

次いで、TFTのチャンネル領域となる領域にp型またはn型の不純物元素を低濃度に添加するチャンネルドーピング工程を全面または選択的に行う。

【0098】

そして、ゲート絶縁膜806上に導電膜を形成し、これをパターンニングすることによりゲ

10

20

30

40

50

ート電極 807、容量配線 808、およびソース線となる配線 809を形成することができる。なお、本実施例における第1の導電膜は50~100nmの厚さに形成したTa₂N₅(窒化タンタル)と、100~400nmの厚さに形成したW(タングステン)とを積層することにより形成する。

【0099】

なお、本実施例では、Ta₂N₅とWとの積層膜を用いて導電膜を形成したが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。

【0100】

次に、ゲート電極 807および容量配線 808をマスクとして自己整合的にリンを低濃度に添加する。この低濃度に添加された領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18}/\text{cm}^3$ 、代表的には $3 \times 10^{17} \sim 3 \times 10^{18}/\text{cm}^3$ となるように調整する。

【0101】

次いで、マスク(図示せず)を形成してリンを高濃度に添加し、ソース領域 802またはドレイン領域 803となる高濃度不純物領域を形成する。この高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ (代表的には $2 \times 10^{20} \sim 5 \times 10^{20}/\text{cm}^3$)となるように調整する。なお、半導体層 805のうち、ゲート電極 807と重なる領域はチャンネル形成領域 804となり、マスクで覆われた領域は低濃度不純物領域となりLDD領域 811となる。さらに、ゲート電極 807、容量配線 808、およびマスクのいずれにも覆わ

【0102】

また、本実施例においても実施例1と同様にして、画素と同一基板上に形成される駆動回路に用いるpチャンネル型TFTを形成するために、マスクでnチャンネル型TFTとなる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

【0103】

次いで、マスクを除去した後、ゲート電極 807、容量配線 808および配線(ソース線) 809を覆う第1絶縁膜 810を形成する。ここでは、酸化シリコン膜を50nmの膜厚で形成し、半導体層 805にそれぞれの濃度で添加されたn型またはp型不純物元素を活性化するための熱処理工程を行う。ここでは850℃、30分の加熱処理を行う(図8(A))。なお、ここでの画素上面図を図9に示す。図9において、点線A-A'で切断した断面図が図8(A)に相当する。

【0104】

次いで、水素化処理を行った後、有機樹脂材料からなる第2絶縁膜 813を形成する。ここでは膜厚1μmのアクリル膜を用いることにより、第2絶縁膜 813の表面を平坦化することができる。これにより、第2絶縁膜 813の下層に形成されるパターンにより生じる段差の影響を防ぐことができる。次いで、第2絶縁膜 813上にマスクを形成し、半導体層 805に達するコンタクトホール 812をエッチングにより形成する(図8(B))。そして、コンタクトホール 812の形成後にマスクを除去する。

【0105】

次に、第2の導電膜を形成し、これをパターンングすることにより、反射体 814の他、配線(ソース線) 809とTFT 810のソース領域とを電氣的に接続する配線 815や、容量配線 808と電氣的に接続された配線 816や、TFT 810のドレイン領域と透明電極 819とを電氣的に接続する配線 817(図8(D))では、その接続関係について図示されていない)を形成する。なお、ここで形成される第2の導電膜は、本発明における反射体を形成するための反射性導電膜であり、アルミニウム、銀の他、これらを主成分とする合金材料を用いるのが好ましい。

【0106】

本実施例では、上記第2の導電膜としてTi膜を50nm、Siを含むアルミニウム膜500nmをスパッタ法で連続して形成した2層構造の積層膜を用いている。

10

20

30

40

50

【0107】

なお、パターンングの方法としてフォトリソグラフィーの技術を用い、複数の島状パターンからなる反射体814、および配線815、816、817を形成する。また、ここで用いるエッチング方法としては、ドライエッチング法を用い、テーパエッチングおよび異方性エッチングを行う。

【0108】

はじめにレジストからなるマスクを形成して、テーパエッチングを行うための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。エッチングにはICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いると良い。ICPエッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することによって所望のテーパ形状に膜をエッチングすることができる。なお、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ 、 CCl_4 などを代表とする塩素系ガスまたは CF_4 、 SF_6 、 NF_3 などを代表とするフッ素系ガス、または O_2 を適宜用いることができる。

10

【0109】

本実施例では、第1のエッチング条件として、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング用ガスに BCl_3 と Cl_2 と O_2 とを用い、それぞれのガス流量比を65/10/5(sccm)とし、1.2Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも300WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりSiを含むアルミニウム膜をエッチングして第1の導電層の端部をテーパ形状とする。

20

【0110】

この後、マスクを除去せずに第2のエッチング条件に変え、エッチング用ガスに CF_4 と Cl_2 と O_2 とを用い、それぞれのガス流量比を25/25/10(sccm)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した第2のエッチング条件では、Siを含むアルミニウム膜及びTi膜とも同程度にエッチングされる。

30

【0111】

こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第2の導電膜をテーパ形状とすることができる。

【0112】

次いで、レジストからなるマスクを除去せずに異方性エッチングを行うための第2のエッチング処理を行う。ここでは、エッチング用ガスに BCl_3 と Cl_2 とを用い、それぞれのガス流量比を80/20(sccm)とし、1Paの圧力でコイル型の電極に300WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも50WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。

40

【0113】

以上により、反射体814、および配線815、816、817が形成されたところで、レジストを除去し、図8(C)に示す構造を得る。なお、ここでの画素上面図を図9に示す。図9において、点線A-A'で切断した断面図が図8(C)に相当する。

【0114】

次に、反射体814上にカラーフィルター818を形成する。カラーフィルター818の形成には、公知の材料を用いて行いことができる。本実施例では、これらの材料をスピンコート法により塗布し、1 μ mの膜厚で形成する。その後、ホットプレートにて80

50

で5分間の予備硬化を行う。そして、フォトマスクを用いて、フォトリソグラフィ法により露光を行う。この処理が終わった基板は、現像液に浸し、揺動させることによって現像を行う。現像液は水酸化テトラメチルアンモニウムの0.2%水溶液を用いる。1分ほど現像液に浸したら、流水中で洗浄する。なお、高圧ジェット洗浄を行うことによりカラーフィルターの残渣を完全に取り去ることができる。なお、カラーフィルターの形成においては、対応する画素の有効開口部のみに形成し、容量配線808と接続された配線816上にはカラーフィルターが形成されないようにする。また、配線817上の一部には、カラーフィルターが形成されるが、配線817と透明電極819とが接続される部分には形成されないようにする。

【0115】

その後、パターンがきれいに形成されていることを確認できたら、クリーンオープンにて250で1時間の本焼成を行う。ここでは、図示しないが本実施例では、以上の工程を赤、青、緑の3種のカラーフィルターについて行う。

【0116】

なお、3色のカラーフィルターが形成された後は、その上からオーバーコート材(図示せず)を塗布しても良い。

【0117】

次に、カラーフィルター818上に120nmの透明性導電膜(ここでは酸化インジウム・スズ(ITO)膜)をスパッタリング法により成膜し、これをフォトリソグラフィの技術を用いて矩形にパターンニングする。そして、ウエットエッチング処理を行った後で、クリーンオープンにより250、60分の加熱処理を行うことにより、透明電極813を形成する(図8(D))。なお、ここでの画素上面図を図10に示す。図10において、点線A-A'で切断した断面図が図8(D)に相当する。

【0118】

なお、図10に示すようにランダムに形成された反射体814上にカラーフィルター818を介して透明電極819を形成することにより、透明電極819と反射体814とが重なって形成されている部分においては、光は反射体814により反射され、反射体814が形成されない部分においては、光は反射体814により反射されることなく、基板801側へ出射する。

【0119】

以上のようにして、本実施例においてもダブルゲート構造を有するnチャネル型TFT、及び保持容量を有する画素部と、nチャネル型TFT及びpチャネル型TFTを有する駆動回路とが同一基板上に有するアクティブマトリクス基板が形成される。

【0120】

また、本実施例で示す工程に従えば、図8(D)に示すように配線パターンマスクを用いて、反射体814、および配線(815、816、817)を同時に形成することができるため、アクティブマトリクス基板の作製に必要なフォトマスクの数を増やすことなく反射体を島状に複数分離形成することができる。その結果、半透過型の液晶表示装置の作製において、工程を短縮し、製造コストの低減及び歩留まりの向上に寄与することができる。

【0121】

(実施例3)

本実施例では、実施例1で作製したアクティブマトリクス基板から、半透過型の液晶表示装置を作製する工程を以下に説明する。説明には図11の断面図を用いる。

【0122】

まず、実施例1に従い、図3(D)のアクティブマトリクス基板を得た後、図11に示すようにアクティブマトリクス基板上に配向膜1117を形成し、ラビング処理を行う。なお、本実施例では配向膜1117を形成する前に、基板間隔を保持するための球状のスペーサ1121を基板全面に散布した。また、球状のスペーサ1121に代えて、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって柱状のスペーサを所望の位置に形

10

20

30

40

50

成してもよい。

【0123】

次いで、基板1122を用意する。基板1122上に透明性導電膜からなる対向電極1123を画素部となる位置に形成し、基板1122の全面に配向膜1124を形成し、ラビング処理を施すことにより対向基板1126を得る。

【0124】

そして、その表面に配向膜1117が形成されたアクティブマトリクス基板と対向基板1126とをシール剤（図示せず）で貼り合わせる。シール剤にはフィラーが混入されていて、このフィラーと球状スペーサによって均一な間隔（好ましくは2.0～3.0μm）を持って2枚の基板が貼り合わされる。その後、両基板の間に液晶材料1125を注入し、封止剤（図示せず）によって完全に封止する。液晶材料1125には公知の液晶材料を用いれば良い。このようにして図11に示す半透過型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板1126を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いてFPCを貼りつける。

10

【0125】

こうして得られた液晶モジュールの構成を図14の上面図を用いて説明する。アクティブマトリクス基板1401の中央には、画素部1404が配置されている。画素部1404の上側には、ソース信号線を駆動するためのソース信号線駆動回路1402が配置されている。画素部1404の左右には、ゲート信号線を駆動するためのゲート信号線駆動回路1403が配置されている。本実施例に示した例では、ゲート信号線駆動回路1403は画素部に対して左右対称配置としているが、これは片側のみの配置でも良く、液晶モジュールの基板サイズ等を考慮して、設計者が適宜選択すれば良い。ただし、回路の動作信頼性や駆動効率等を考えると、図14に示した左右対称配置が望ましい。

20

【0126】

各駆動回路への信号の入力は、フレキシブルプリント基板（Flexible Print Circuit：FPC）1405から行われる。FPC1405は、基板1401の所定の場所まで配置された配線に達するように、層間絶縁膜および樹脂膜にコンタクトホールを開口し、接続電極（図示せず）を形成した後、異方性導電膜等を介して圧着される。本実施例においては、接続電極はITOを用いて形成した。

30

【0127】

駆動回路、画素部の周辺には、基板外周に沿ってシール剤1407が塗布され、あらかじめアクティブマトリクス基板上に形成されたスペーサによって一定のギャップ（基板1401と対向基板1406との間隔）を保った状態で、対向基板806が貼り付けられる。その後、シール剤1407が塗布されていない部分より液晶素子が注入され、封止剤1408によって密閉される。以上の工程により、液晶モジュールが完成する。また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個のICを用いてもよい。以上のようにして、アクティブマトリクス型液晶表示装置が完成する。

【0128】

（実施例4）

本発明を用いて作製された電気光学装置におけるブロック図を図12、13に示す。なお、図12には、アナログ駆動を行うための回路構成が示されている。本実施例は、ソース側駆動回路90、画素部91およびゲート側駆動回路92を有している電気光学装置について示している。なお、本明細書中において、駆動回路とはソース側処理回路およびゲート側駆動回路を含めた総称を指している。

40

【0129】

ソース側駆動回路90は、シフトレジスタ90a、バッファ90b、サンプリング回路（トランスファゲート）90cを設けている。また、ゲート側駆動回路92は、シフトレジスタ92a、レベルシフタ92b、バッファ92cを設けている。また、必要であればサンプリング回路とシフトレジスタとの間にレベルシフタ回路を設けてもよい。

50

【 0 1 3 0 】

また、本実施例において、画素部 9 1 は複数の画素からなり、その複数の画素各々が T F T 素子を含んでいる。

【 0 1 3 1 】

なお、図示していないが、画素部 9 1 を挟んでゲート側駆動回路 9 2 の反対側にさらにゲート側駆動回路を設けても良い。

【 0 1 3 2 】

また、デジタル駆動させる場合は、図 1 3 に示すように、サンプリング回路の代わりにラッチ (A) 9 3 b、ラッチ (B) 9 3 c を設ければよい。ソース側駆動回路 9 3 は、シフトレジスタ 9 3 a、ラッチ (A) 9 3 b、ラッチ (B) 9 3 c、D / A コンバータ 9 3 d、バッファ 9 3 e を設けている。また、ゲート側駆動回路 9 5 は、シフトレジスタ 9 5 a、レベルシフタ 9 5 b、バッファ 9 5 c を設けている。また、必要であればラッチ (B) 9 3 c と D / A コンバータ 9 3 d との間にレベルシフタ回路を設けてもよい。

10

【 0 1 3 3 】

なお、上記構成は、実施例 1 または実施例 2 に示した製造工程に従って実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本発明の製造工程に従えば、メモリやマイクロプロセッサをも形成しうる。

【 0 1 3 4 】

(実施例 5)

本発明を実施して作製された半透過型の液晶表示装置は様々な電気光学装置に用いることができる。そして、そのような電気光学装置を表示媒体として組み込んだ電気器具全てに本発明を適用することができる。

20

【 0 1 3 5 】

本発明により作製した液晶表示装置を用いて作製された電気器具として、ビデオカメラ、デジタルカメラ、ナビゲーションシステム、音響再生装置 (カラオケオーディオ、オーディオコンポ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末 (モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置 (具体的にはデジタルビデオディスク (D V D) 等の記録媒体を再生し、その画像を表示しうる表示装置を備えた装置) などが挙げられる。それら電気器具の具体例を図 1 5 に示す。

30

【 0 1 3 6 】

図 1 5 (A) はデジタルスチルカメラであり、本体 2 1 0 1、表示部 2 1 0 2、受像部 2 1 0 3、操作キー 2 1 0 4、外部接続ポート 2 1 0 5、シャッター 2 1 0 6 等を含む。本発明により作製した液晶表示装置をその表示部 2 1 0 2 に用いることにより作製される。

【 0 1 3 7 】

図 1 5 (B) はノート型パーソナルコンピュータであり、本体 2 2 0 1、筐体 2 2 0 2、表示部 2 2 0 3、キーボード 2 2 0 4、外部接続ポート 2 2 0 5、ポインティングマウス 2 2 0 6 等を含む。本発明により作製した液晶表示装置をその表示部 2 2 0 3 に用いることにより作製される。

【 0 1 3 8 】

図 1 5 (C) はモバイルコンピュータであり、本体 2 3 0 1、表示部 2 3 0 2、スイッチ 2 3 0 3、操作キー 2 3 0 4、赤外線ポート 2 3 0 5 等を含む。本発明により作製した液晶表示装置をその表示部 2 3 0 2 に用いることにより作製される。

40

【 0 1 3 9 】

図 1 5 (D) は記録媒体を備えた携帯型の画像再生装置 (具体的には D V D 再生装置) であり、本体 2 4 0 1、筐体 2 4 0 2、表示部 A 2 4 0 3、表示部 B 2 4 0 4、記録媒体 (D V D 等) 読み込み部 2 4 0 5、操作キー 2 4 0 6、スピーカー部 2 4 0 7 等を含む。表示部 A 2 4 0 3 は主として画像情報を表示し、表示部 B 2 4 0 4 は主として文字情報を表示するが、本発明により作製した液晶表示装置をこれら表示部 A、B 2 4 0 3、2 4 0 4 に用いることにより作製される。なお、記録媒体を備えた画像再生装置には家庭用ゲーム

50

機器なども含まれる。

【0140】

図15(E)はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609、接眼部2610等を含む。本発明により作製した液晶表示装置をその表示部2602に用いることにより作製される。

【0141】

ここで図15(F)は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明により作製した液晶表示装置をその表示部2703に用いることにより作製される。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

10

【0142】

以上の様に、本発明において作製された液晶表示装置の適用範囲は極めて広く、あらゆる分野の電気器具を作製することが可能である。また、本実施の形態の電気器具は実施例1～実施例4を実施することにより作製された液晶表示装置を用いることにより完成させることができる。

【0143】

【発明の効果】

以上により、本発明を実施することにより、半透過型の液晶表示装置の作製において、反射性導電膜からなる配線の形成と同時に反射体となる複数の島状パターンを同時に形成することができる。なお、本発明においては、反射体上にカラーフィルターを介して透明性導電膜からなる透明電極が形成されるため、作製行程を増やすことなく形成された反射体によりディスプレイの視認性を向上させることができるだけでなく、容量を増やすことなく画像のずれやぼやけを防ぐようにカラーフィルターを配置することができるため、大幅なコスト削減と、高品質な液晶表示装置の作製を実現することができる。

20

【図面の簡単な説明】

【図1】 本発明の液晶表示装置の素子構造を説明する図。

【図2】 本発明の反射体の構造を説明する図。

【図3】 本発明の液晶表示装置の作製工程を説明する図。

30

【図4】 本発明の液晶表示装置の作製工程を説明する図。

【図5】 本発明の液晶表示装置の作製工程を説明する図。

【図6】 本発明の液晶表示装置の作製工程を説明する図。

【図7】 本発明の液晶表示装置の作製工程を説明する図。

【図8】 本発明の液晶表示装置の作製工程を説明する図。

【図9】 本発明の液晶表示装置の作製工程を説明する図。

【図10】 本発明の液晶表示装置の作製工程を説明する図。

【図11】 本発明の液晶表示装置の構造を説明する図。

【図12】 本発明に用いることのできる回路構成を説明する図。

【図13】 本発明に用いることのできる回路構成を説明する図。

40

【図14】 本発明の液晶表示装置の外観を説明する図。

【図15】 電気器具の一例を示す図。

【図16】 従来技術について説明する図。

【図17】 従来技術について説明する図。

【符号の説明】

101 基板

102 ソース領域

103 ドレイン領域

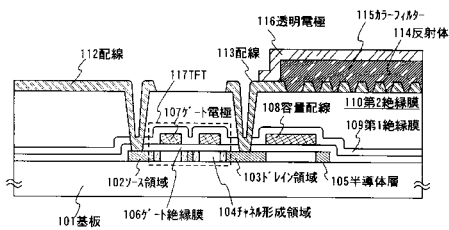
104 チャネル形成領域

105 半導体層

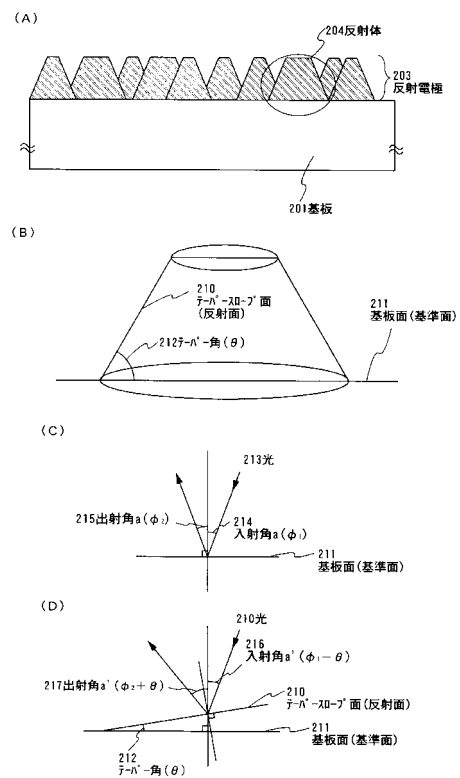
50

- 106 ゲート絶縁膜
- 107 ゲート電極
- 108 容量配線
- 109 第1絶縁膜
- 110 第2絶縁膜
- 112、113 配線
- 114 反射体
- 115 カラーフィルター
- 116 透明電極

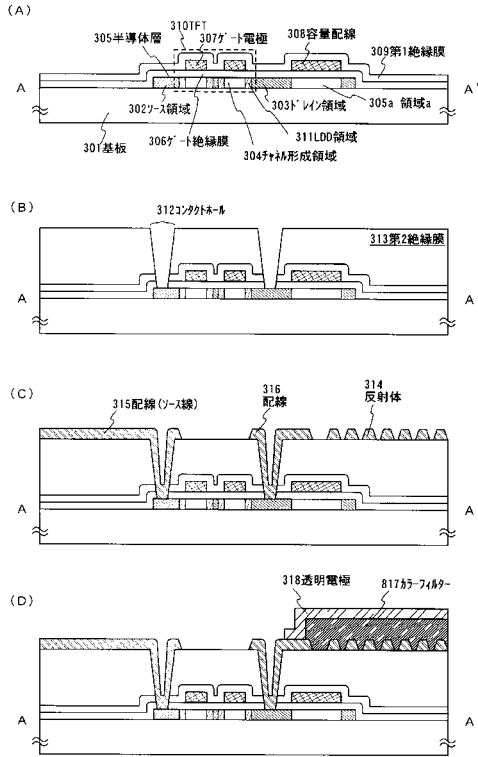
【図1】



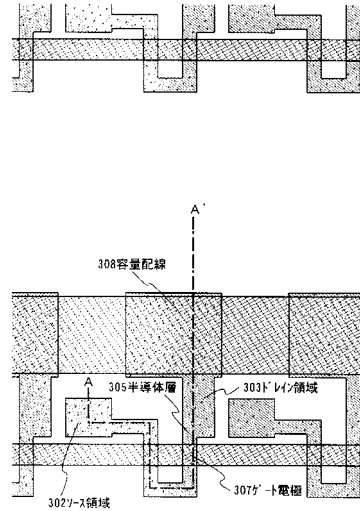
【図2】



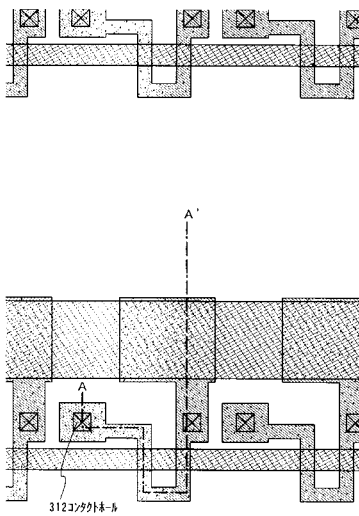
【図3】



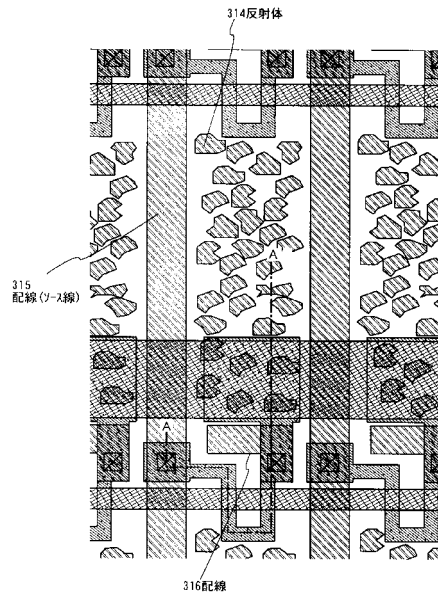
【図4】



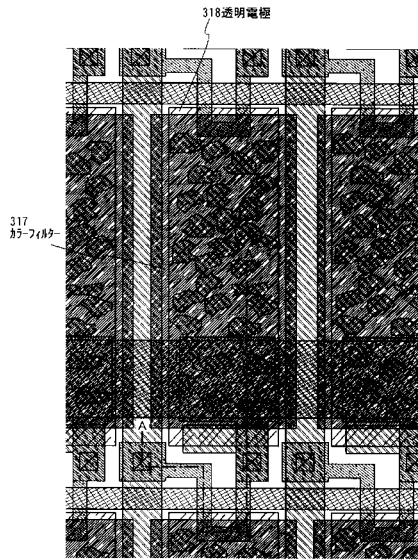
【図5】



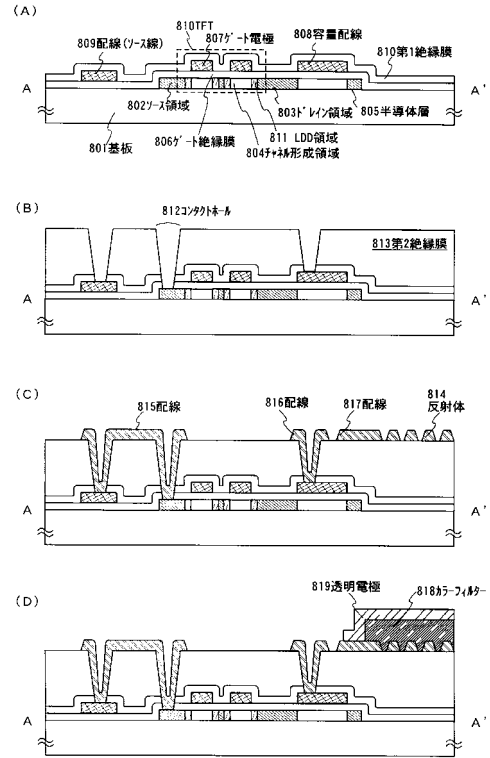
【図6】



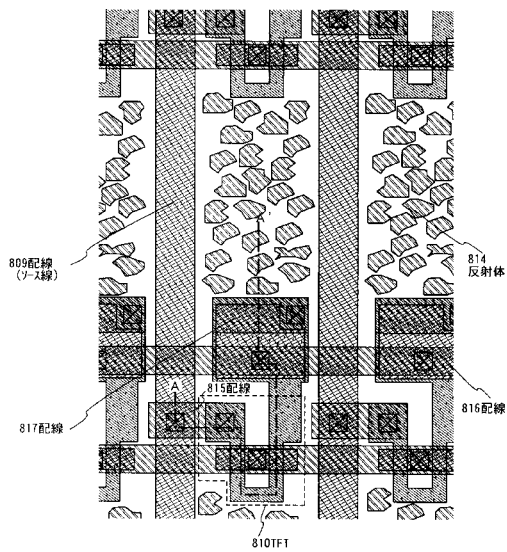
【図7】



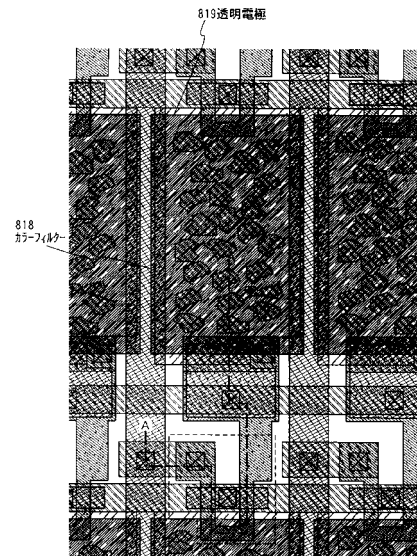
【図8】



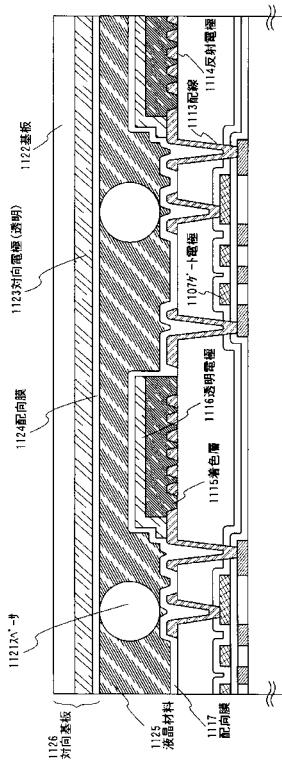
【図9】



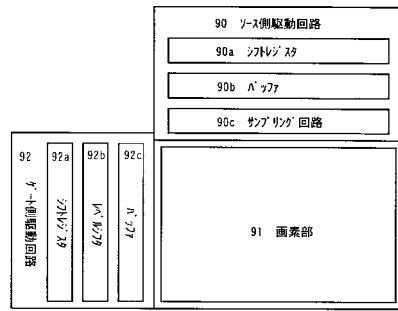
【図10】



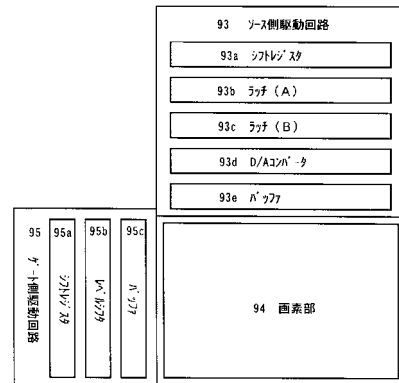
【図11】



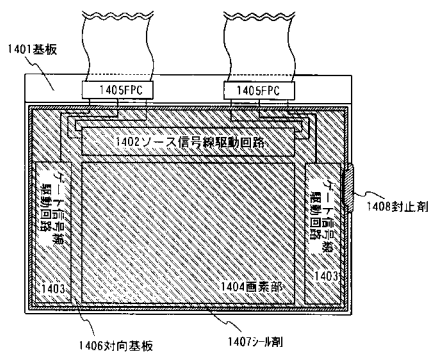
【図12】



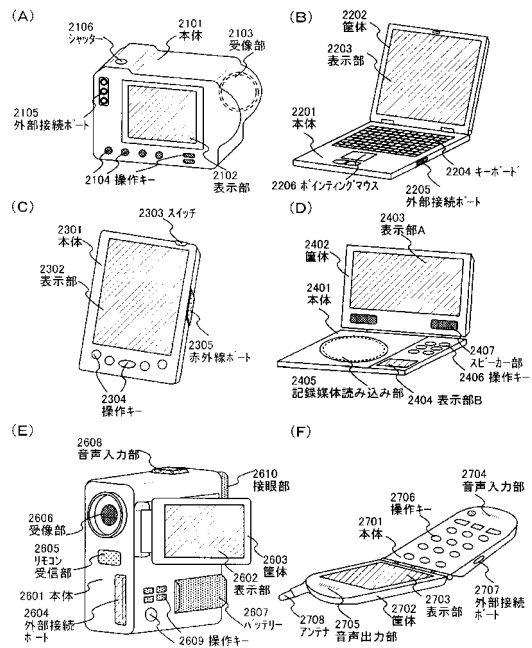
【図13】



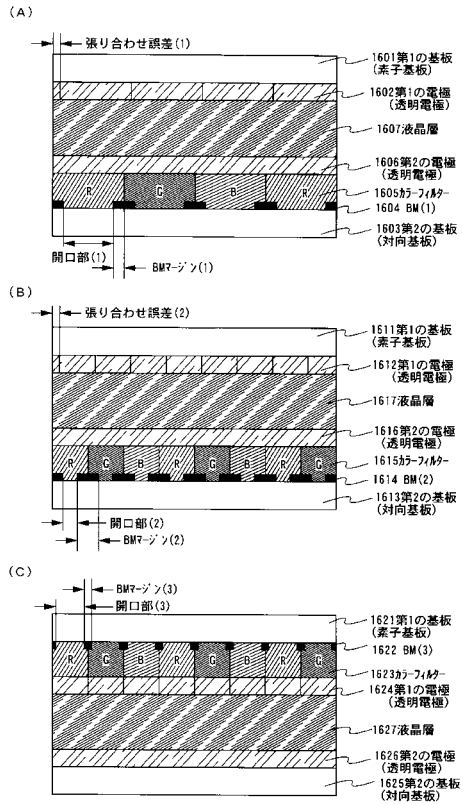
【図14】



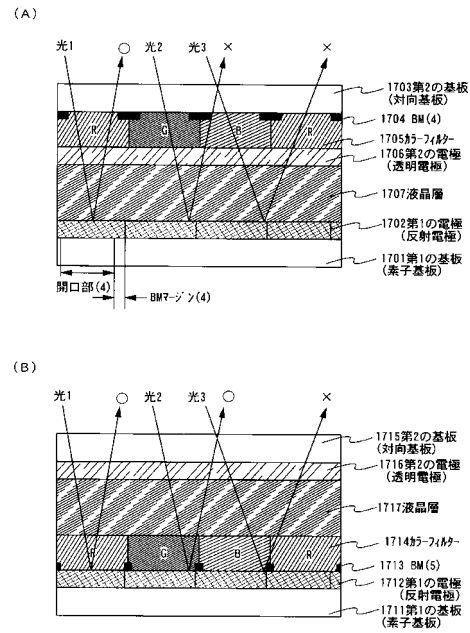
【図15】



【図16】



【図17】



フロントページの続き

(51)Int.Cl.

F I

G 0 2 B 5/20 1 0 1

G 0 2 F 1/1343

(56)参考文献 特開平 1 1 - 2 8 7 9 8 9 (J P , A)
特開昭 5 5 - 1 0 3 5 8 3 (J P , A)
特開 2 0 0 0 - 1 6 2 6 2 5 (J P , A)
特開 2 0 0 0 - 1 4 7 4 9 3 (J P , A)
特開平 0 9 - 1 4 6 1 2 4 (J P , A)
特開 2 0 0 3 - 2 5 5 3 7 4 (J P , A)
特開 2 0 0 3 - 1 9 5 3 4 9 (J P , A)
特開 2 0 0 1 - 5 6 4 6 6 (J P , A)
特開 2 0 0 0 - 2 5 0 0 6 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1335

G02F 1/1343